

デジタル制御
残量ゲージインタフェース

概要

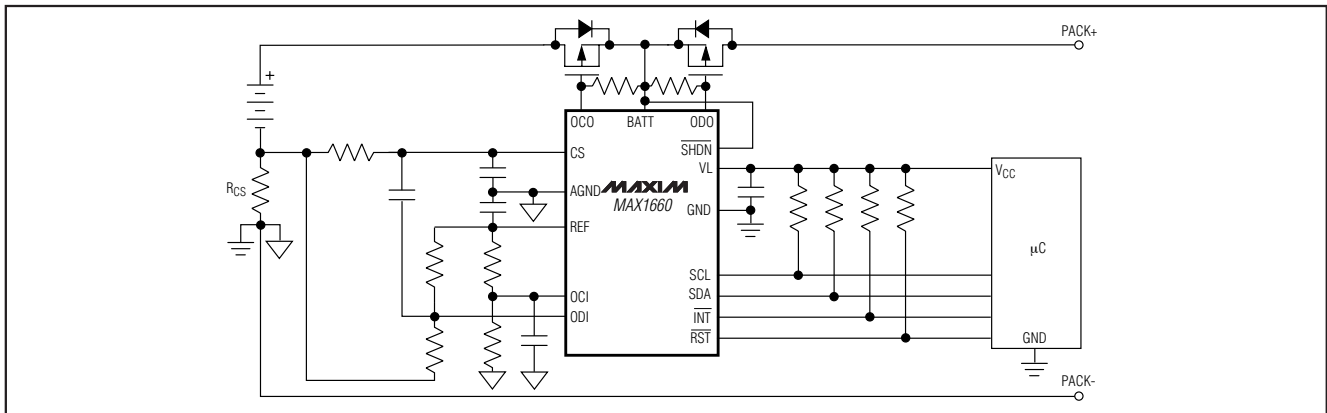
MAX1660は、充電式バッテリーパックの管理に重要な残量計測及びパック過電流保護の2つの機能を果たすデジタル制御残量ゲージインタフェースです。このインタフェースはバッテリーパックの充電電流及び放電電流の流れを監視し、独立した2個のクーロンカウンタによってそれぞれの値を記録します。各カウンタの内容は、System Management Bus(SMBus™)とコンパチブルな2線シリアルインタフェースで外部からアクセスできます。3番目のワイヤ(オプション)は、充電又は放電カウンタが既定値に達するか過電流状態(充電又は放電)が発生した時に、マイクロコントローラ(μC)に対して割込みを発生します。過電流又は短絡状態が発生した場合、MAX1660は負荷の接続を切断し、ホストに警告を出します。MAX1660は柔軟設計になっているため、希望する制御アルゴリズムで任意のバッテリー燃料を正確に測定できます。

MAX1660は+4V~+28Vのバッテリー電圧で動作し、2つのマイクロパワーシャットダウンモードによってバッテリー寿命を拡張しています。又、高精度2.00Vシステムリファレンス出力、5mAまでを外部電源回路に供給できる3.3Vリニアレギュレータ出力及びシステムμC用のパワーオンリセット出力を統合し、部品数も最小になっています。MAX1660は16ピンQSOPパッケージで提供されています。

アプリケーション

スマートバッテリーパック バッテリーパックの燃料計測
バッテリーパック過電流保護 デジタル電流センス計器
工業制御システム アナログデジタル変換
インタフェース

標準動作回路



SMBusはIntel Corp.の商標です。

*特許出願中

特長

- ◆ 電流範囲600μA ~ 4Aで1%精度($R_{SENSE} = 30m$)
- ◆ 5μV入力オフセット電圧(28μV max)
- ◆ SMBus 2線(+ 割込み(オプション))
シリアルインタフェース
- ◆ 2.00V精密システムリファレンス出力
- ◆ 3.3Vリニアレギュレータ出力による外部回路の駆動
- ◆ 2つのマイクロパワーシャットダウンモード
- ◆ 独立した2個の32ビット充電及び
放電クーロンカウンタ
- ◆ バッテリー過充電/過放電保護
- ◆ バッテリー短絡/過電流保護
- ◆ 内蔵パワー-MOSFETドライブ
- ◆ 自己消費電流: 80μA
- ◆ シャットダウン電流: 1μA以下
- ◆ 小型16ピンQSOPパッケージ
(8ピンSOPパッケージと同じ実装面積)

型番

PART	TEMP. RANGE	PIN-PACKAGE
MAX1660EEE	-40°C to +85°C	16 QSOP

Pin Configuration appears at end of data sheet.

デジタル制御 残量ゲージインタフェース

MAX1660*

ABSOLUTE MAXIMUM RATINGS

BATT, ODO, OCO, $\overline{\text{SHDN}}$ to GND-0.3V to +30V
 SCL, SDA, $\overline{\text{INT}}$, $\overline{\text{RST}}$ to GND-0.3V to +6V
 REF, ODI, OCI to GND.....-0.3V to (VL + 0.3V)
 VL to GND-0.3V to +6V
 CS to GND.....-2V to +6V
 AGND to GND-1V to +1V

Continuous Power Dissipation ($T_A = +70^\circ\text{C}$)
 16-Pin QSOP (derate 8.3mW/ $^\circ\text{C}$ above $+70^\circ\text{C}$).....667mW
 Operating Temperature Range-40 $^\circ\text{C}$ to +85 $^\circ\text{C}$
 Storage Temperature Range-65 $^\circ\text{C}$ to +165 $^\circ\text{C}$
 Lead Temperature (soldering, 10sec)+300 $^\circ\text{C}$

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

ELECTRICAL CHARACTERISTICS

($V_{\text{SHDN}} = V_{\text{BATT}} = 12\text{V}$, $V_{\text{SCL}} = V_{\text{SDA}} = 3.6\text{V}$, $C_{\text{REF}} = 10\text{nF}$, $C_{\text{VL}} = 0.1\mu\text{F}$, $T_A = 0^\circ\text{C}$ to +85 $^\circ\text{C}$, unless otherwise noted. Typical values are at $T_A = +25^\circ\text{C}$.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
SUPPLY AND REFERENCES						
BATT Input Voltage Range	V_{BATT}		4		28	V
BATT Supply Current	I_{BATT}	$V_{\text{SHDN}} = 3.3\text{V}$, $\text{SOFTSHDN} = 0$, $I_{\text{VL}} = 0$		80	135	μA
		$V_{\text{SHDN}} = 3.3\text{V}$, $\text{SOFTSHDN} = 1$, $I_{\text{VL}} = 0$		15	30	
		$V_{\text{SHDN}} \leq 0.4\text{V}$		0.02	1	
VL Output Voltage	V_{VL}	$\text{SOFTSHDN} = 0$, $0 \leq I_{\text{VL}} \leq 5\text{mA}$	3.1	3.25	3.4	V
		$\text{SOFTSHDN} = 1$, $0 \leq I_{\text{VL}} \leq 5\text{mA}$	3.1	3.25	3.6	
REF Output Voltage	V_{REF}	$I_{\text{REF}} = 0$	1.96	2.00	2.04	V
REF Load Regulation		$0 \leq I_{\text{REF}} \leq 200\mu\text{A}$		10	50	$\mu\text{V}/\mu\text{A}$
FUEL GAUGE						
CS to AGND Input Resistance				100		$\text{k}\Omega$
Discharge Coulomb-Counter Accumulation Rate		$V_{\text{CS}} = 0$	0	2	12	counts/sec
		$V_{\text{CS}} = -120\text{mV}$	49,500	50,000	50,500	
Charge Coulomb-Counter Accumulation Rate		$V_{\text{CS}} = 0$	0	2	12	counts/sec
		$V_{\text{CS}} = 120\text{mV}$	49,500	50,000	50,500	
OVERCURRENT COMPARATOR						
OCI, ODI Input Offset Voltage			-7	0	7	mV
OCI, ODI Input Offset Current		(Note 1)	-1	0.01	1	μA
Propagation Delay				1		μs
ODO Sink Current		$V_{\text{ODO}} = 0.4\text{V}$	1	2.5		mA
ODO Off-Leakage Current		$V_{\text{ODO}} = 28\text{V}$		0.01	1	μA
OCO Sink Current		$V_{\text{OCO}} = 0.4\text{V}$	1	2.5		mA
OCO Off-Leakage Current		$V_{\text{OCO}} = 28\text{V}$		0.01	1	μA
INTERFACE-LOGIC LEVELS						
Input High Voltage	V_{IH}	$\overline{\text{SHDN}}$, SCL, SDA	2.2			V
Input Low Voltage	V_{IL}	SCL, SDA			0.8	V
		$\overline{\text{SHDN}}$			0.6	
SDA Output Low Sink Current	V_{OL}	$V_{\text{SDA}} = 0.6\text{V}$	6			mA
$\overline{\text{INT}}$ Output Low Sink Current	V_{OL}	$V_{\overline{\text{INT}}} = 0.4\text{V}$	2			mA

*特許出願中

ELECTRICAL CHARACTERISTICS (continued)

($V_{SHDN} = V_{BATT} = 12V$, $V_{SCL} = V_{SDA} = 3.6V$, $C_{REF} = 10nF$, $C_{VL} = 0.1\mu F$, $T_A = 0^\circ C$ to $+85^\circ C$, unless otherwise noted. Typical values are at $T_A = +25^\circ C$.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
SCL, SDA, \overline{INT} , \overline{RST} Leakage Current		Output forced to 5V		0.01	1	μA
\overline{SHDN} Input Bias Current	I_{SHDN}	\overline{SHDN} forced to 3.6V		0.7	3.0	μA
		\overline{SHDN} forced to 28V		20	100	
\overline{RST} Active Timeout Period				25		ms
\overline{RST} Output Voltage	V_{RST}	$V_{VL} = 1V$, $I_{SINK} = 50\mu A$			0.3	V
		$V_{VL} = 3V$, $I_{SINK} = 1.2mA$			0.3	
\overline{RST} Threshold Voltage	V_{TH1} , V_{TH2}	V_{TH2} , VL falling	1.0	1.7	2.2	V
		V_{TH1} , VL rising	2.75	2.90	3.05	

ELECTRICAL CHARACTERISTICS

($V_{SHDN} = V_{BATT} = 12V$, $V_{SCL} = V_{SDA} = 3.6V$, $C_{REF} = 10nF$, $C_{VL} = 0.1\mu F$, $T_A = -40^\circ C$ to $+85^\circ C$, unless otherwise noted.) (Note 2)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
SUPPLY AND REFERENCES						
BATT Input Voltage Range	V_{BATT}		4		28	V
BATT Supply Current	I_{BATT}	$V_{SHDN} = 3.3V$, $SOFTSHDN = 0$, $I_{VL} = 0\mu A$			135	μA
		$V_{SHDN} = 3.3V$, $SOFTSHDN = 1$, $I_{VL} = 0\mu A$			30	
		$V_{SHDN} \leq 0.4V$			1	
VL Output Voltage	V_{VL}	$SOFTSHDN = 0$, $0mA \leq I_{VL} \leq 5mA$	3.1		3.4	V
		$SOFTSHDN = 1$, $0mA \leq I_{VL} \leq 5mA$	3.1		3.6	
REF Output Voltage	V_{REF}	$I_{REF} = 0$	1.96		2.04	V
REF Load Regulation		$0\mu A \leq I_{REF} \leq 200\mu A$			50	$\mu V/\mu A$
FUEL GAUGE						
Discharge Coulomb-Counter Accumulation Rate		$V_{CS} = 0$	0		12	counts/sec
		$V_{CS} = -120mV$				
Charge Coulomb-Counter Accumulation Rate		$V_{CS} = 0V$	0		12	counts/sec
		$V_{CS} = 120mV$	49,250		50,750	
OVERCURRENT COMPARATOR						
OCI, ODI Input Offset Voltage			-10		10	mV
OCI, ODI Input Offset Current		(Note 1)	-1		1	μA
ODO Sink Current		$V_{ODO} = 0.4V$	1			mA
ODO Off-Leakage Current		$V_{ODO} = 28V$			1	μA
OCO Sink Current		$V_{ODO} = 0.4V$	1			mA
OCO Off-Leakage Current		$V_{ODO} = 28V$			1	μA

デジタル制御 残量ゲージインタフェース

MAX1660*

ELECTRICAL CHARACTERISTICS (continued)

($V_{SHDN} = V_{BATT} = 12V$, $V_{SCL} = V_{SDA} = 3.6V$, $C_{REF} = 10nF$, $C_{VL} = 0.1\mu F$, $T_A = -40^{\circ}C$ to $+85^{\circ}C$, unless otherwise noted.) (Note 2)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
INTERFACE-LOGIC LEVELS						
Input High Voltage	V_{IH}	\overline{SHDN} , SCL, SDA	2.2			V
Input Low Voltage	V_{IL}	SCL, SDA			0.8	V
		\overline{SHDN}			0.6	
SDA Output Low Sink Current	V_{OL}	$V_{SDA} = 0.6V$	6			mA
\overline{INT} , \overline{RST} Output Low Sink Current	V_{OL}	$V_{\overline{INT}} = 0.4V$	2			mA
SCL, SDA, \overline{INT} , \overline{RST} Leakage Current		Output forced to 5V			1	μA
\overline{SHDN} Input Bias Current	I_{SHDN}	\overline{SHDN} forced to 3.6V			3.0	μA
		\overline{SHDN} forced to 28V			120	
\overline{RST} Output Voltage	$V_{\overline{RST}}$	$V_L = 1V$, $I_{SINK} = 50\mu A$			0.3	V
		$V_L = 3V$, $I_{SINK} = 1.2mA$			0.3	
\overline{RST} Threshold Voltage	V_{TH1} , V_{TH2}	V_{TH2} , VL falling	1.0		2.2	V
		V_{TH1} , VL rising	2.75		3.05	

TIMING CHARACTERISTICS

($T_A = 0^{\circ}C$ to $+85^{\circ}C$, unless otherwise noted.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
SCL Serial-Clock High Period	t_{HIGH}		4			μs
SCL Serial-Clock Low Period	t_{LOW}		4.7			μs
Start-Condition Setup Time	$t_{SU:STA}$		4.7			μs
Start-Condition Hold Time	$t_{HD:STA}$		4			μs
SDA Valid to SCL Rising-Edge Setup Time, Slave Clocking in Data	$t_{SU:DAT}$		800			ns
SCL Falling Edge to SDA Transition	$t_{HD:DAT}$		0			ns
SCL Falling Edge to SDA Valid, Master Clocking in Data	t_{DV}				1	μs

*特許出願中

TIMING CHARACTERISTICS

(T_A = -40°C to +85°C, unless otherwise noted.) (Note 2)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
SCL Serial-Clock High Period	t _{HIGH}		4			μs
SCL Serial-Clock Low Period	t _{LOW}		4.7			μs
Start-Condition Setup Time	t _{SU:STA}		4.7			μs
Start-Condition Hold Time	t _{HD:STA}		4			μs
SDA Valid to SCL Rising-Edge Setup Time, Slave Clocking in Data	t _{SU:DAT}		800			ns
SCL Falling Edge to SDA Transition	t _{HD:DAT}		0			ns
SCL Falling Edge to SDA Valid, Master Clocking in Data	t _{DV}				1	μs

Note 1: OCI and ODI are MOSFET inputs. Minimum and maximum limits are for production screening only. Actual performance is indicated in typical value.

Note 2: Specifications to -40°C are guaranteed by design, not production tested.

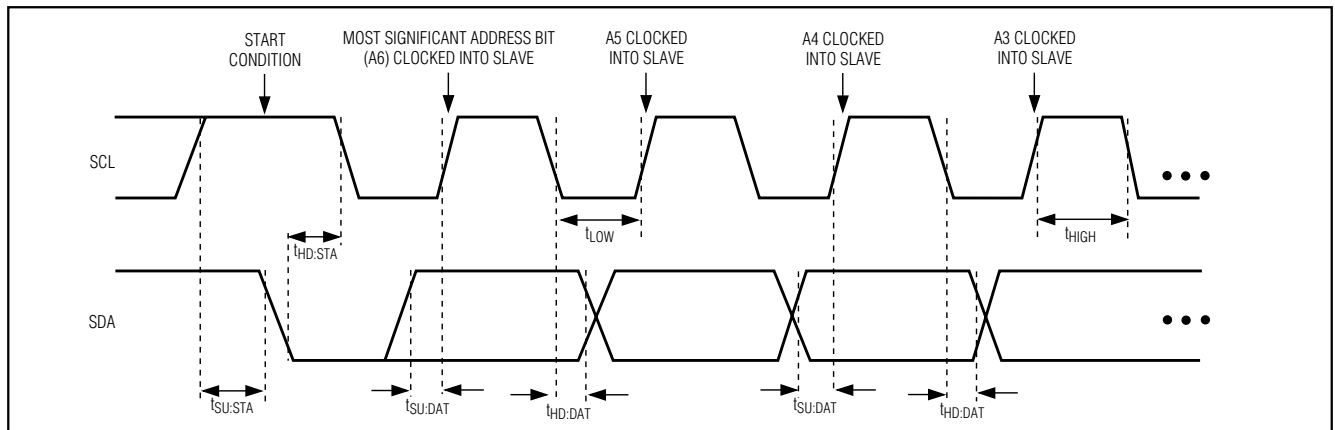


図1. SMBusシリアルインタフェースタイミング - アドレス

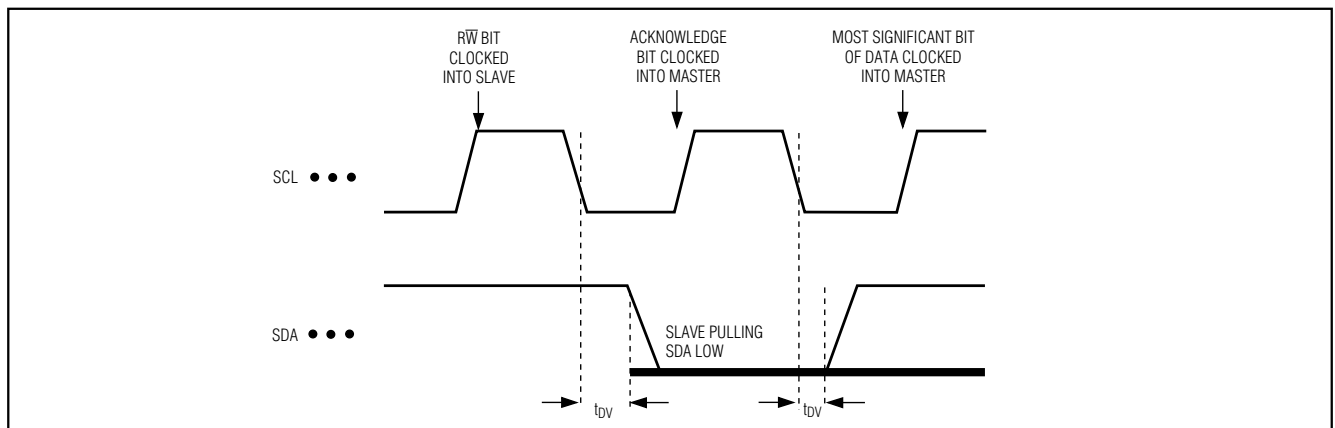


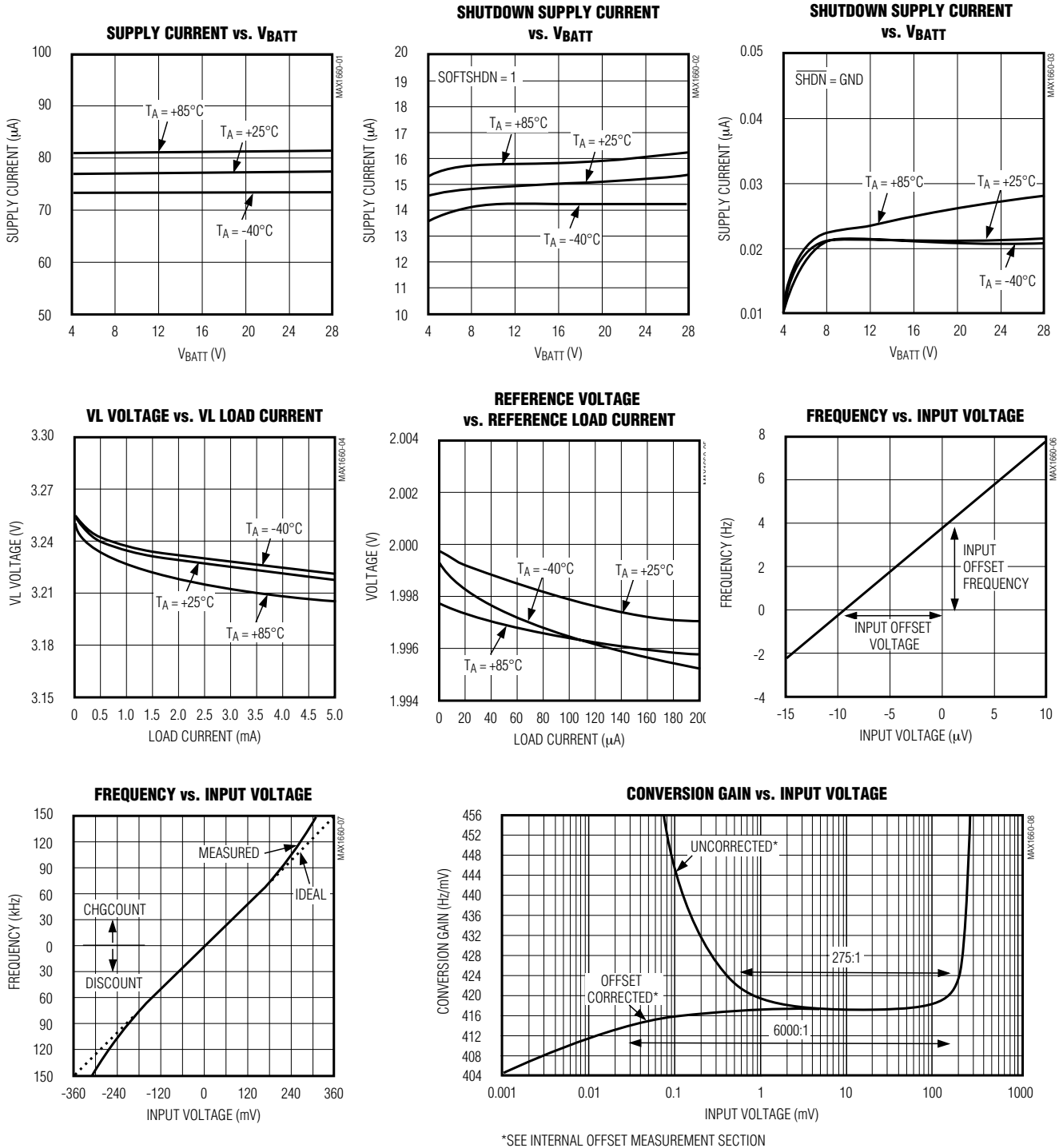
図2. SMBusシリアルインタフェースタイミング - アクノーレッジ

デジタル制御 残量ゲージインタフェース

MAX1660*

標準動作特性

($V_{BATT} = V_{SHDN} = 12V$, $C_{REF} = 10nF$, $C_{VL} = 0.1\mu F$, $T_A = +25^\circ C$, unless otherwise noted.)



*特許出願中

端子説明

端子	名称	機能
1	INT	オープンドレインホスト割込み出力。INTはアクティブになると電流をシンクしますが、アクティブ以外の時はハイインピーダンスです(「INT出力」の項参照)。INTは、SMBus SMBALERT#信号(#:発生したロー)とコンパチブルです。INTとVLの間に100k プルアップ抵抗を接続してください。ホスト割込みを使用しない場合はINTを接続しないでください。
2	SHDN	アクティブローシャットダウン入力(「シャットダウンモード」の項参照)
3	N.C.	無接続。内部接続されていません。
4	CS	電流センス抵抗入力
5	AGND	アナロググランド
6	REF	2.00Vリファレンス出力。REFからAGNDに10nFコンデンサを使用してバイパスしてください(「内部レギュレータ及びリファレンス」の項参照)。
7	ODI	放電過電流検出入力(「過電流検出」の項参照)
8	OCI	充電過電流検出入力(「過電流検出」の項参照)
9	GND	グランド
10	VL	3.3Vリアレギュレータ出力。LVからGNDに0.33μFコンデンサでバイパスしてください(「内部レギュレータ及びリファレンス」の項参照)。
11	BATT	電源入力
12	ODO	高電圧オープンドレインMOSFETゲートドライバ出力。ODOはバッテリー放電経路の起動を制御します(「OCO及びODOゲートドライバ」の項参照)。
13	OCO	高電圧オープンドレインMOSFETゲートドライバ出力。ODOはバッテリー充電経路の起動を制御します(「OCO及びODOゲートドライバ」の項参照)。
14	RST	アクティブローリセット出力。RSTとVL間には100k プルアップ抵抗を接続してください。パワーオンリセット機能を使用しない場合は、RSTを接続しないでください(「RST出力」の項参照)。
15	SDA	シリアルデータ入出力。SDAとVL間には10k 抵抗を接続してください(「SMBusインタフェース」の項参照)。
16	SCL	シリアルクロック入力。SDAとVL間には10k 抵抗を接続してください(「SMBusインタフェース」の項参照)。

詳細

MAX1660はシステムバッテリーパックの累積充電及び累積放電を測定し、その情報を独立した2個の内部充電カウンタ及び放電カウンタに保存します。このデバイスは、充電又は放電カウンタがホストでプログラミングした値に達するとホストCPUに割込みをかける強力なデジタル比較機能によってバッテリーパックの過充電と過放電を防ぎます。又、電流の方向が変化した場合は、これをホストに報告し、短絡や過電流からバッテリーパックを保護します。

MAX1660は、2線System Management Bus(SMBus™)準拠のシリアルインタフェースを採用しているため、充電/放電カウンタ及び内部レジスタにアクセスできます。3番目のワイヤ(オプション)はSMBALERT#準拠の割込み信号を提供しますが、スタンドアロンホスト割込みとして利用することもできます。

クーロンカウンタインタフェース

MAX1660のクーロンカウンタインタフェースは、充電又は放電における電荷の方向を監視し、充電カウンタ

(CHGCOUNT)又は放電カウンタ(DISCOUNT)の値を増加することによって電荷のクーロン値をカウントします。1クーロン毎のカウンタの増分数(変換利得)は、次式から得られます。

$$A_C = 416.7 \cdot 10^3 R_{CS} \frac{\text{Counts}}{\text{Coulomb}}$$

ここで、 R_{CS} は電流センス抵抗を示します(「標準動作回路」参照)。利得率は、CHGCOUNTとDISCOUNTに保存されたカウンタ値とバッテリーパックの充電量又は放電量との関係の定数です。変換利得が高い程(R_{CS} が大きい程)、低電流における解像度は増大しますが、測定可能な最大電流が制限されます。反対に、変換利得が小さい程(R_{CS} が小さい程)、低電流における解像度は低減しますが、測定可能な最大電流が増大します。電流センス抵抗を30m にすると($A_C = 12.5 \times 10^3$ カウント/クーロン)、多くのアプリケーションの解像度と入力電流範囲の適切なバランスが得られます。この電流センス抵抗を使用した場合、MAX1660は1%以上の精度で600μA ~ 4Aの電流を測定します(「 R_{CS} の選択」の項を参照)。

*特許出願中

デジタル制御 残量ゲージインタフェース

MAX1660*

充電及び放電カウンタ

図3はMAX1660のクーロンカウンタ部のファンクションダイアグラムです。クーロンカウンタの出力は、独立した2個の32ビットカウンタCHGCOUNT(充電電流用)又はDISCOUNT(放電電流用)の値を増加します(減少することはありません)。MAX1660では充電電流と放電電流をこのように個別にカウントするため、任意のアルゴリズムを使用してバッテリーパックのエネルギー変換効率を得ることもできます。コンフィギュレーションワードSETCOUNTビットでゲートした2x1マルチプレクサが、COUNTの更新時にどちらのカウンタの内容をCOUNTレジスタに渡すかを決定します。32ビットCOUNTレジスタは、COUNT0(最下位)~COUNT3(最上位)に分割されています。これらのレジスタについては、表1を参照してください。

パワーオンリセットを実行するかコンフィギュレーションワードのCLRRCOUNTERビットをセットすると、CHGCOUNT及びDISCOUNTがゼロにリセットされます。又、オーバフロー状態が発生した時にもリセットされます。これらのカウンタの容量は32ビットになっているため、ほぼ24時間連続で4Aを監視してもオーバフローは発生しません($R_{CS} = 30m$ の場合)。オーバフローが発生した場合は、カウンタがクリアされ、カウントが再び0から開始されます。この時割り込みは発生しません。

アクティブ状態のカウンタの内容を読み取るには、任意の時点でコマンドReadCount01及びReadCount23を実行します(表2)。Read-Wordプロトコルは16ビットデータ転送しかサポートしないため、全32ビットCOUNTレジスタの内容全部を読み取るには、これら2つのコマンドを連続で発行する必要があります。この時、

まずReadCount01を発行してCOUNT0とCOUNT1を読み取り、次にReadCount23を発行してCOUNT2とCOUNT3を読み取ります。ReadCount01を実行すると、COUNTの更新がイネーブルされ、コマンドバイトのACKビットをクロックインした後、SCLの立下りエッジでCOUNTレジスタが更新されます(図4)。COUNT0はRead-Wordプロトコルの最下位バイト(LSB)で返され、COUNT1は最上位バイト(MSB)で返されます。ReadCount01コマンドを実行してから(更新がイネーブルされてから)ReadCount23コマンドを実行するまでの間に他のコマンドを実行すると、COUNTの内容が更新され、正しいデータがReadCount23

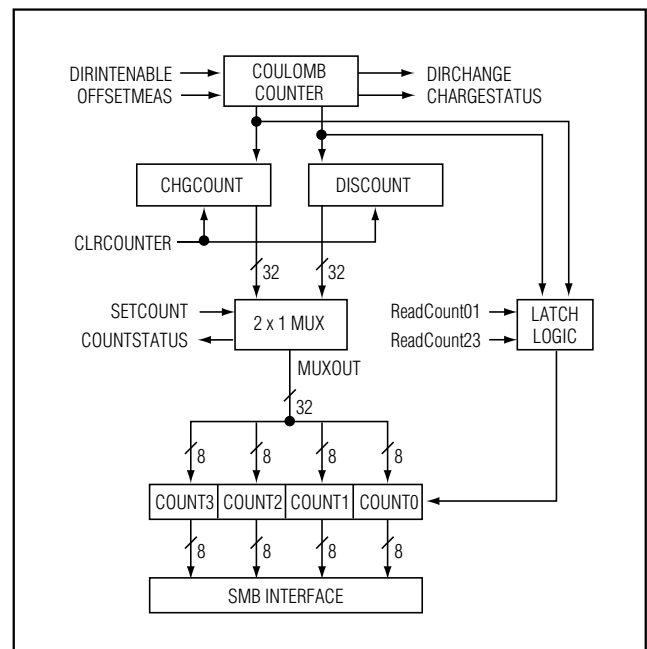


図3. クーロンカウンタのファンクションダイアグラム

表1. レジスタの説明

レジスタ名	説明
CHGCOUNT	CHGCOUNTを最後にクリアしてから R_{CS} を充電方向に通過した電荷の単位数を累積するための32ビットカウンタ。CHGCOUNTは、パワーオンリセット時又はコンフィギュレーションワードのCLEARCOUNTERビットをセットした時にクリアされます。放電電流による影響はありません。
DISCOUNT	DISCOUNTをクリアしてから R_{CS} を放電方向に通過した電荷の単位数を累積するための32ビットカウンタ。CHGCOUNTは、パワーオンリセット時又はコンフィギュレーションワードのCLEARCOUNTERビットをセットした時にクリアされます。充電電流による影響はありません。
COUNT	ReadCount01コマンドによって更新がイネーブルされた時に、コンフィギュレーションワードのSETCOUNTビットで選択したカウンタの値を保存するための32ビットレジスタ。MAX1660のSMBusインタフェースが新しいコマンドを検出すると、選択したCHGCOUNT又はDISCOUNTレジスタからCOUNTにデータが転送されます。「充電及び放電カウンタ」の項参照。
COMP	ホスト定義のCOUNTスレッシュホールドを保存するための32ビットレジスタ。COMPの内容は、(SETCOUNTビットで選択した)CHGCOUNT又はDISCOUNTの内容と常時比較されます。両方の値が一致すると、コンフィギュレーションワードのCOMPSTATUSビットがセットされ、割り込みが発生します(INTがローになります)。

*特許出願中

表2. Read Wordコマンド

コマンド名	コマンドコード	説明
ReadCount01	0x82	COUNTレジスタの更新をイネーブルし、Read-WordプロトコルのLSBにCOUNT0を、MSBにCOUNT1を返します。COUNTの更新は、ReadCount23コマンドが実行されるまでイネーブル状態に維持されます。「充電及び放電カウンタ」の項参照。
ReadCount23	0x83	COUNTレジスタの更新をディセーブルし、Read-WordプロトコルのLSBにCOUNT2を返し、MSBにCOUNT3を返します。「充電及び放電カウンタ」の項参照。
ReadStatus()	0x84	ステータスワードの内容をRead-WordプロトコルのLSBに返します。MSBの内容は全て1です。ステータスビットについては表5を参照してください。

で読み取れなくなります(16番目のビットの繰上げが発生した場合)。ReadCount23はCOUNTの更新をディセーブルしてから、Read-WordプロトコルのLSBとMSBにCOUNT2とCOUNT3を返します。この処理を正しく行うには、これらのコマンドを正しい順序で発行し(ReadCount01を発行してからReadCount23を発行し)、この間は他のコマンドを実行しないようにしてください。

デジタル比較機能

MAX1660では、デジタル比較機能によって充電完了及び放電完了の検出を容易にしているため、ホストにおいて常時カウンタを監視する必要はありません。ホストで希望する値をCOMPレジスタにプログラムしさえすれば、MAX1660はこの条件が満足された時に割込みを発行します(INTをローに設定)。

図5に、MAX1660のデジタル比較部のファンクションダイアグラムを示します。デジタル比較機能をイネーブルすると、MAX1660は、コンフィギュレーションワードのSETCOUNTビットで選択したカウンタの内容を、COMPレジスタ内の32ビットワードと比較します(表1)。この32ビットCOMPレジスタは、COMP0(最下位)~COMP3(最上位)の4バイトに分割されています。COMPがMUXOUTと一致すると、コンフィギュレーションワードのCOMPSTATUSビットが設定され、MAX1660が割込みを発行します(INTをローに設定)。この割込みによって実行する動作は、ホストが定義します。COMPレジスタの内容は、COMP内の値がホストによって再定義されるか又はパワーオンリセットが実行されるまで有効です。パワーオンリセットを実行すると、デジタル比較機能がディセーブルされます。デジタル比較機能をイネーブルするには、コンフィギュレーションワードのCOMPENABLEビットを設定します。

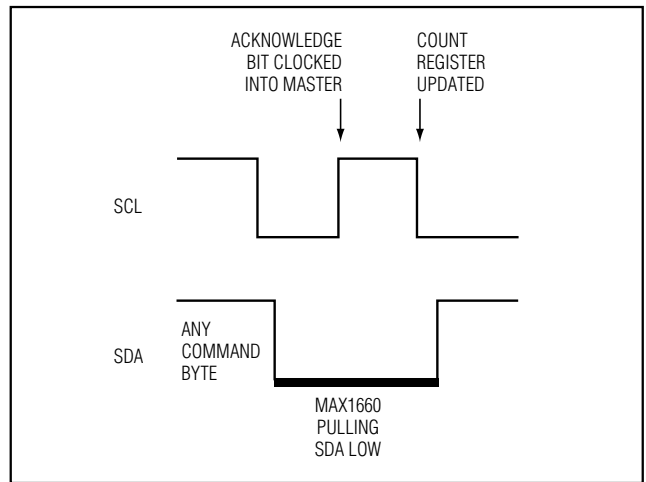


図4. COUNTレジスタの更新

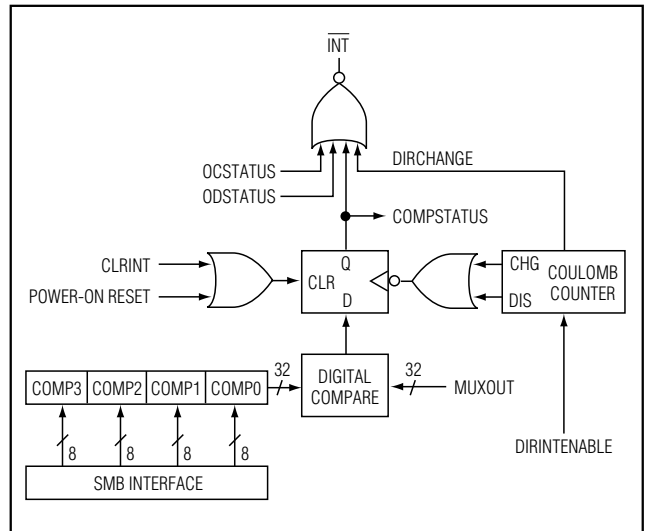


図5. デジタル比較部のファンクションダイアグラム

*特許出願中

デジタル制御 残量ゲージインタフェース

MAX1660*

COMPレジスタの内容を定義するには、WriteComp01及びWriteComp23コマンドを使用します(表3)。Write-Wordプロトコルは16ビットデータ転送しかサポートしないため、32ビットのCOMPワード全体を書き込むには、以下のコマンドを順に実行する必要があります。まずWriteComp01を実行してCOMP0及びCOMP1を書き込み、次にWriteComp23を実行してCOMP2及びCOMP3を書き込みます。WriteComp01を実行すると、COMPINT割込みが内部的にディセーブルされ、Write-WordプロトコルのLSBがCOMP0に、MSBがCOMP1に書き込まれます。WriteComp01の実行時は、SCLの18番目の立上りエッジでCOMPINT割込みがディセーブルされます(図6)。WriteComp23を実行すると、Write-WordプロトコルのLSB及びMSBがそれぞれCOMP2及びCOMP3に書き込まれ、COMPINT割込みがイネーブルされます。WriteComp23の実行中は、SCLの36番目の立上りエッジに続く立下りエッジで、COMPINT割込みが再びイネーブルされます。WriteComp01コマンドでCOMPINT割込みをディセーブルすると、COMPレジスタ内の不完全なデータによる割込みエラーを防ぐことができます。正常な動作を保証するためにこれらのコマンドは正しい順序で発行してください。

方向変化検出機能

MAX1660の方向変化検出機能は、電流の向きが変わった時にこの変化をホストに通知します。この方向変化検出機能を充電完了及び放電完了検出ルーチンのデジタル比較機能及びCHARGESTATUSビットと併用することにより、電流の向きが変化した時に正しいカウンタをデジタル比較機能で監視できます。

方向変化検出機能は、電流の向きが変化した時にステータスワードのDIRCHANGEビットを設定することにより単純に実現しています。DIRCHANGEは一旦設定されると、クリアされるまでこの状態を維持します。従って、クリアされる前に電流の方向が変わっても、ビットは変化しません。DIRCHANGEビットをクリアするには、コンフィギュレーションワードのCLRINTビットに1を書き込みます。DIRCHANGEは、MAX1660がソフトシャットダウンモードになった時及びパワーオンリセット後にもクリアされます。充電完了及び放電完了検出ルーチンでは、電流の向きの変化を直ちにホストに通知しなければならないため、ステータスワードのDIRCHANGEビットが設定された時点で割込みが発生するように、コンフィギュレーションワードのDIRINTENABLEビットを設定してください。

表3. Write-Wordコマンド

コマンド名	コマンドコード	説明
WriteComp01	0x00	COMPINT割込みをディセーブルし、Write-WordプロトコルのLSBをCOMP0に、MSBをCOMP1に書き込みます。
WriteComp23	0x01	Write-WordプロトコルのLSBをCOMP2に、MSBをCOMP3に書き込み、COMPINT割込みをイネーブルします。
WriteConfig()	0x04	Write-Wordプロトコルのデータバイトをコンフィギュレーションワードに書き込みます。コンフィギュレーションビットについては、表6を参照してください。

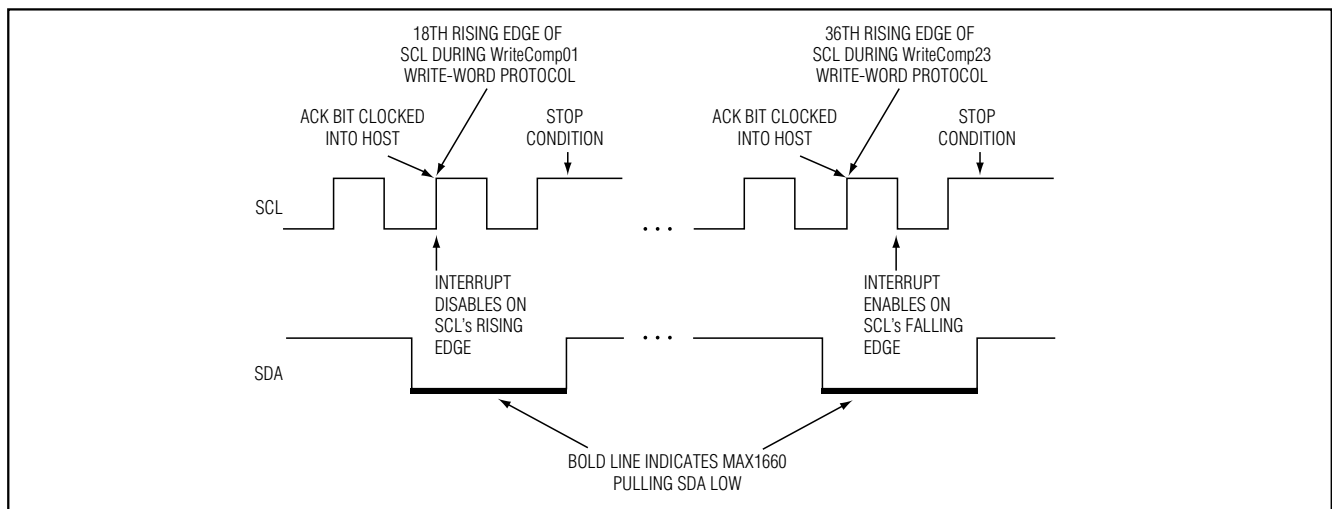


図6. COMP更新時の自動割込みイネーブル/ディセーブル

*特許出願中

過電流検出

MAX1660の精密アナログインタフェースでは、過電流状態を検出するために入力電流が常時監視されます。図7に、過電流コンパレータ部のファンクションダイアグラムを示します。

過電流状態は、CSの電圧がOCI電圧(充電電流)を越えた時、又はODI(放電電流)がグランド以下に降下した時に発生します。過電流状態が発生すると、過電流コンパレータが割込みを発生し(INTをローに設定し)、OD(放電)又はOC(充電)ラッチを設定します。このOD又はOCラッチは、コンフィギュレーションワードのCLRINTビットが設定されるか、MAX1660がソフトシャットダウンモードになるか、又はMAX1660がパワーオンリセットを起動するまでこの設定状態に維持されます。割込みを受け取った後の動作は、ホストが定義します。ラッチに続くロジックブロックは、表4に示すようにゲートドライバ出力の適切な状態を設定し、NチャンネルMOSFETオープンドレインゲートドライバを駆動します。

過電流状態に対するMAX1660の応答はホストで制御しますが、この時十分な過電流保護が得られるように注意してください。一般的に、コンフィギュレーションワードのOCLO及びODLOビットは、常にクリアしておくのが適切です。これによって、確実にMAX1660を

過電流自動検出モード(パワーオンリセット状態)に設定するか、外部FETを強制的にオフにする(負荷の接続を切断する)ことができます。電流が過電流スレッシュホールドを越えた場合、MAX1660は、OCLO及びODLOビットの設定に関係なくホストに割込みを発行します(INTがローになります)。

OCHI = OCLO = 1又はODHI = IDLO = 1の場合は、該当する過電流コンパレータが自走モードで動作し、OCO及びODOを直接駆動します。電流が過電流スレッシュホールドを越えると、該当するMOSFETがオフになり、スレッシュホールド以下になるとMOSFETがオンになります。MOSFETを強制的にオフにすると電流が流れなくなり、電流の量が過電流スレッシュホールド以下になります。従って過電流状態が長く続くと、電流が繰返し過電流スレッシュホールドを超え、パルス状の出力が発生します。自走モードでは、「INT出力」の項で説明するように、最初の過電流状態が発生した時にINTがローに引き下げられ、割込みがクリアされるまでINTがこの状態に維持されます。このモードで動作する場合は、MOSFETの高速オフ設定時間及び低速オン設定時間を保証するために、OCOとODOをバッファリングすることが必要です。OCO及びODOオープンドレイン出力のオフ設定応答が比較的遅い場合、MOSFETをこのモードで直接駆動することは好ましくありません。

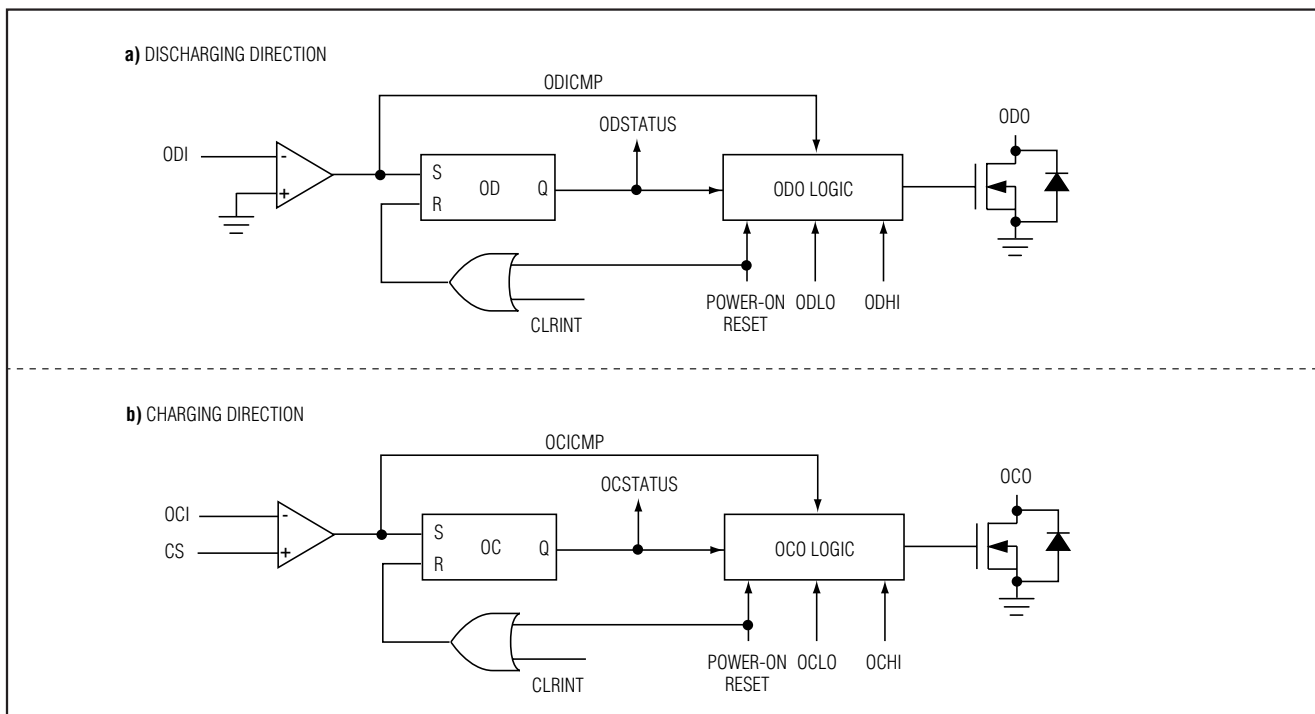


図7. 過電流コンパレータ部のファンクションダイアグラム

*特許出願中

デジタル制御 残量ゲージインタフェース

MAX1660*

表4a. OCOのロジック真理値表

OCI BIT	OCLO BIT	OCSTATUS BIT	OCO OUTPUT	状態
0	0	0	GND	自動過電流保護(デフォルト)
0	0	1	HI-Z	過電流検出
0	1	X	GND	強制充電経路オン
1	0	X	HI-Z	強制充電経路オフ
1	1	X	OCICMP	自走

表4b. ODOのロジック真理値表

ODHI BIT	ODLO BIT	ODSTATUS BIT	ODO OUTPUT	状態
0	0	0	GND	自動過電流保護(デフォルト)
0	0	1	HI-Z	過電流検出
0	1	X	GND	強制放電経路オン
1	0	X	HI-Z	強制放電経路オフ
1	1	X	ODICMP	自走

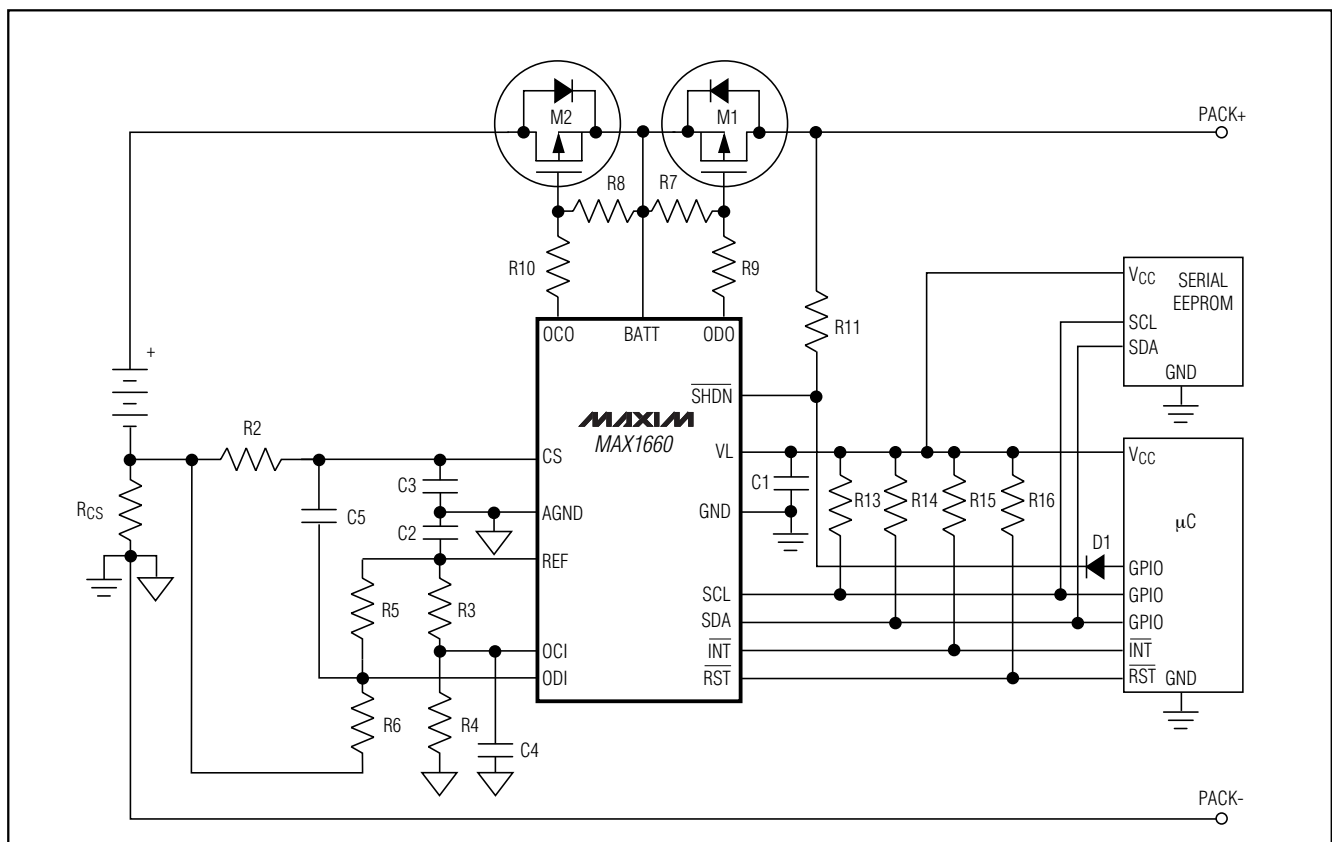


図8. 標準アプリケーション回路

*特許出願中

OCO及びODOゲートドライバ

OCO及びODOは、外部PチャンネルMOSFETゲートを駆動するためのオープンドレインNチャンネルMOSFET出力です。OCOとODOをローで駆動する場合は、電流を低下させるために、OCO及びODOからBATTに500k ~ 1M の範囲内のプルアップ抵抗を接続してください。MOSFETゲートの容量に伴う電圧スパイクからOCOとODOを保護するには、OCO及びODOから該当するMOSFETゲートに10k 抵抗(R9及びR10)を接続してください(図8)。パワーアップ時は、バッテリーバックと負荷を保護するために、パワーオンリセットタイムアウト期間中OCO及びODOがハイZ状態に設定されます。表4の真理値表に、過電流コンパレータ、MAX1660のコンフィギュレーションビット及びOCOとODOの出力状態の対応を示します。

INT出力

MAX1660のINT出力は、警告状態が発生した時にホストに割込みを発行する第3のワイヤ(オプション)を駆動します。MAX1660のホスト割込み手順は、SMBus SMBALERT#信号とコンパチブルですが、単なるホスト割込み出力としても利用できます。

デフォルト設定では、過電流状態が発生した時に割込みが発生する(INTがローに下がる)ようになっています(「過電流検出」の項参照)。MAX1660は、デジタル比較で値が一致した時や電流の向きが変わった時に割込みを発生するように構成設定することもできます(「デジタル比較機能」及び「方向変化検出機能」の項参照)。

一旦割込みが発生すると、INTは割込みがクリアされるまでローに維持されます。割込みは、コンフィギュレーションワードのCLRINTビットに1を書き込んだ時、MAX1660によってSMBus アラートレスポンスアドレス(ARA)が確認された時又はパワーオンリセットが発生した時にクリアされます。MAX1660は、0x8FバイトでARAを確認します。

INTはオープンドレイン出力になっているため、INTとVLの間に100k のプルアップ抵抗を接続してください。

アラートレスポンスアドレス(0001100)

アラートレスポンスアドレスは、BusMasterに必要な複雑で高価なロジックを持たない単一のスレーブデバイスに対して、迅速なフォルト検出機能を提供します。

スレーブデバイスが割込みを発生すると、ホスト(BusMaster)は、アラートレスポンスアドレスを含む特別な受取りバイト動作により、バススレーブデバイスに問合せを行います。この読取りバイト動作から返るデータは、割込みを発生したスレーブデバイスのアドレスです。MAX1660は、割込み時に0x8Fで応答します。

RST出力

RSTは、MAX1660のホストコントローラ及び他の外部回路用のオープンドレイン、アクティブローパワーオンリセット出力です。MAX1660がハードシャットダウンモードになるか、VLレギュレータの出力(通常1.7V)が V_{TH1} 以下に低下すると、RSTはパワーアップ時にローで駆動されます。ハードシャットダウンモードでは、RSTがローになり、十分なゲートドライブがVLレギュレータからRST出力スイッチに供給されている間は(通常VLが1Vに降下するまで)この状態に維持され、RSTはその後上方向に多少ドリフトします。パワーアップ時又はハードシャットダウンモードの終了時は、VLが V_{TH2} (通常2.9V)を越えてから25ms(typ)まで、RSTがローで駆動されます。このRSTは信頼性の高いパワーオンリセット機能を提供しますが、電圧低下状態($V_{TH1} < VL < V_{TH2}$)は検出しません。電圧低下の検出が必要となるアプリケーションに関しては、マキシム社の高精度マイクロプロセッサ監視製品を参照してください。RSTとVLの間には100k のプルアップ抵抗を接続してください。尚、パワーオンリセット機能を使用しない場合は、RSTを接続しないでください。

内部レギュレータ及びリファレンス

3.3V VLリニアレギュレータは、MAX1660の制御回路、ロジック及びリファレンスに電源を供給し、マイクロコントローラや他の回路などの外部負荷の駆動用として5mAまでを供給できます。VLは、0.33 μ FコンデンサでGNDにバイパスしてください。

2.00V高精度リファレンス(REF)は2%の精度になっているため、システムリファレンスとして利用できます。REFは外部回路に対して200 μ Aまでを供給できます。尚、REFはGNDに10nFコンデンサでバイパスしてください。

シャットダウンモード

ハードシャットダウン

SHDNを駆動すると、MAX1660がハードシャットダウンモードになり、パワーオンリセット状態が発生します。ハードシャットダウンモードでは、VLレギュレータ及びリファレンスがオフになり、消費電流が1 μ A(max)に低減します。パワーオンリセットタイムアウト時にはバッテリーバックと負荷を保護するために、OCO出力及びODO出力がハイZ状態になります。SHDNはロジックレベル入力ですが、 V_{BATT} までの電圧で駆動しても問題ありません。

ソフトシャットダウン

コンフィギュレーションワードのSHDNSTATUSビットを設定すると、MAX1660がソフトシャットダウンモードになります。ソフトシャットダウンモードでは、

*特許出願中

表5. ReadStatus()ビット機能

ビット名	ビットの位置	パワーオンリセット状態	説明
—	15	1	未使用。常に1を返します。
—	14	1	未使用。常に1を返します。
—	13	1	未使用。常に1を返します。
—	12	1	未使用。常に1を返します。
—	11	1	未使用。常に1を返します。
—	10	1	未使用。常に1を返します。
—	9	1	未使用。常に1を返します。
—	8	1	未使用。常に1を返します。
ODSTATUS	7	0	過電流割込みステータス。放電方向で過電流状態が発生すると、このビットが設定されます。このビットはソフトシャットダウン時、パワーオンリセット後又はコンフィギュレーションワードのCLRINTビットを設定した時にクリアされます。
OCSTATUS	6	0	過電流割込みステータス。充電方向で過電流状態が発生すると、このビットが設定されます。このビットはソフトシャットダウン時、パワーオンリセット後又はコンフィギュレーションワードのCLRINTビットを設定した時にクリアされます。
COMPSTATUS	5	0	COMPINT割込みステータス。COMPINT割込みが発生すると、このビットが設定されます。このビットはソフトシャットダウン時、パワーオンリセット時又はコンフィギュレーションワードのCLRINTビットを設定した時にクリアされます。
COUNTSTATUS	4	—	SETCOUNTステータスインジケータ。コンフィギュレーションワードのSETCOUNTビットを設定するとこのビットが設定され、SETCOUNTがクリアされるとこのビットもクリアされます。
SHDNSTATUS	3	0	ソフトシャットダウンステータスインジケータ。デバイスがソフトシャットダウンモードの時は1を返し、このモード以外の時は0を返します。
CHARGESTATUS	2	0	充電ステータスインジケータ。このビットは、充電電流が検出されると設定され、放電電流が検出されるとクリアされます。
DIRCHANGE	1	0	このビットは、電流の向きが変わると設定され、コンフィギュレーションワードのCLRINT又はSOFTSHDNビットが設定された時又はパワーオンリセット後にクリアされます。「方向変化検出機能」の項参照。
—	0	—	未使用。常に1を返します。

を繰返し読み取る場合、最初のReadStatus()コマンドの後にReceive-Byteプロトコルを使用してステータスワードのLSBを読み込むことにより、ポーリング時間を大幅に削減できます。

WriteConfig()コマンド

ホストはWriteConfig()コマンドを使用してMAX1660を構成設定します。コンフィギュレーションワードの各ビットの意味については表6を参照してください。

アプリケーション情報

R_{CS}の選択

最高の精度を得るには、測定の対象となる最大電流(I_{MAX})とR_{CS}の積が、120mVを越えないようにR_{CS}を選択します。適切なセンス抵抗値は次式で計算します。

$$R_{CS} = \frac{120\text{mV}}{I_{MAX}}$$

ここで、I_{MAX}は正確に測定すべき最大電流を示します。

巻線抵抗は誘導性が高すぎて正確な値が得られないため、表面実装型の金属フィルム抵抗を使用してください。又、抵抗の発熱を防ぐために電流センス抵抗は消費電力を考慮して選択してください。

過電流スレッシュホールドの設定

REFとGND間に分圧器を配置し、CS電圧がOCI電圧を超えるように電流を設定します(図10a)。過充電スレッシュホールドを設定するには、1M 範囲内でR5を選択し、次式からR6を求めます。

$$R6 = \frac{R5}{\left(\frac{V_{REF}}{I_{CHG,MAX}R_{CS}} - 1\right)}$$

ここで、V_{REF}= 2.00V、I_{CHG,MAX}は許容できる最大充電電流、R_{CS}は電流センス抵抗値を示します。

REFとCSの間に分圧器を配置し、ODI電圧がAGND電圧以下になるように電流を設定します(図10b)。過放電スレッシュホールドを設定するには、1M 範囲内でR3を選択し、次式からR4を求めます。

*特許出願中

デジタル制御 残量ゲージインタフェース

MAX1660*

表6. WriteConfig()ビット機能

ビット名	ビットの位置	パワーオンリセット状態	説明
—	15	—	未使用
—	14	—	未使用
—	13	—	未使用
—	12	—	未使用
—	11	—	未使用
DIRINTENABLE	10	0	方向変化割込みイネーブル。方向変化割込みを発生させるには、このビットを設定します。この機能をディセーブルするには、このビットをクリアします。「方向変化検出機能」の項参照。
SOFTSHDN	9	0	ソフトシャットダウンイネーブル。ソフトシャットダウンをイネーブルするには、このビットを設定します。通常動作を続行するには、このビットをクリアします。「シャットダウンモード」の項参照。
CLRCOUNTER	8	—	カウンタのクリア。CHGCOUNT及びDISCOUNT両方のカウンタをクリアするには、1を書き込みます。
CLRINT	7	—	割込みのクリア。ODSTATUS、OCSTATUS、COMPSTATUS及びDIRCHANGEをクリアするには、1を書き込みます。
SETCOUNT	6	0	カウンタ選択。COUNTに多重化するカウンタを選択します。充電カウンタを選択する場合はこのビットを設定し、放電カウンタを選択する場合はこのビットをクリアします。「充電及び放電カウンタ」の項参照。
OFFSETMEAS	5	0	オフセット測定イネーブル。CSと外部回路の接続を切り、AGNDに内部短絡するには、このビットを設定します。CSを外部回路に再接続し、通常動作を続行するには、このビットをクリアします。「内部オフセット測定」の項参照。
COMPENABLE	4	0	割込み比較イネーブル。デジタル比較機能をイネーブルする場合はこのビットを設定し、ディセーブルする場合はこのビットをクリアします。「デジタル比較機能」の項参照。
ODHI	3	0	ODO出力状態制御用2ビットの内の先頭ビット。「過電流検出」の項参照。
ODLO	2	0	ODO出力状態制御用2ビットの内の最終ビット。過電流保護を正しく行うためにODLOを常にクリア状態にしてください。「過電流検出」の項参照。
OCHI	1	0	OCO出力状態制御用2ビットの内の先頭ビット。「過電流検出」の項参照。
OCLO	0	0	OCO出力状態制御用2ビットの内の最終ビット。過電流保護を正しく行うためにOCLOを常にクリア状態にしてください。「過電流検出」の項参照

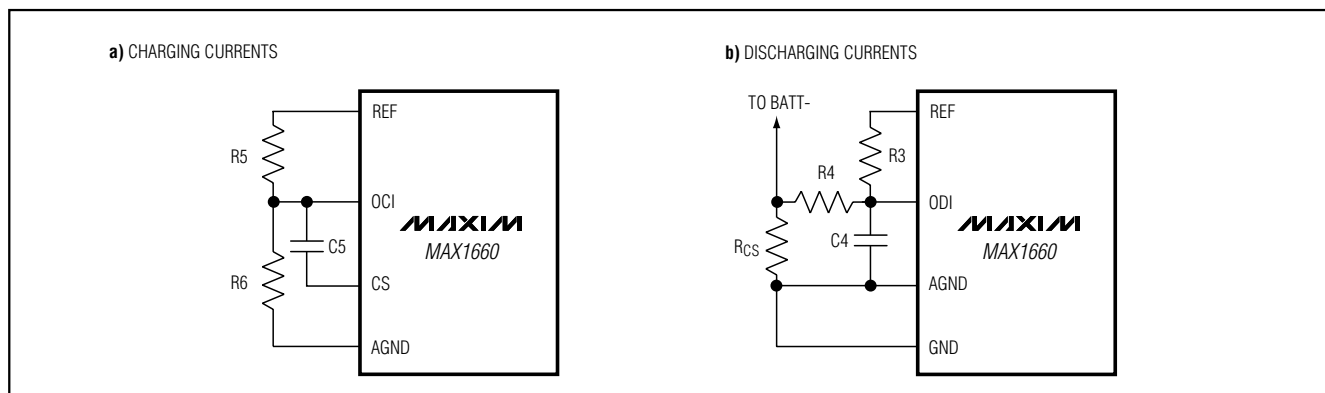


図10. 過電流検出ネットワーク

*特許出願中

$$R4 = R3 \frac{I_{DISCHG,MAX} R_{CS}}{V_{REF}}$$

ここで、 $V_{REF} = 2.00V$ 、 $I_{DISCHG,MAX}$ は許容できる最大放電電流、 R_{CS} は電流センス抵抗値を示します。

ODI及びOCI入力はC4とC5でローパスフィルタリングし(図10)、短絡電流パルスによって過電流スレッシュホールドがトリップされるのを防ぎます。この時、希望するフィルタリング効果が得られる最小の容量を使用してください。容量が大きいと過電流状態に対するMAX1660の反応が遅くなります。

内部オフセット測定

MAX1660の入力オフセット誤差は非常に小さくなっていますが、高精度の低電流アプリケーションでは、このオフセットへの対処が必要になる場合もあります。クーロンカウンタ入力と外部回路の接続を切断し、AGNDと内部短絡するには、コンフィギュレーションワードのOFFSETMEASビットを設定します。内部オフセットは、得られたオフセット電流を測定値から減算することによって補正します。

通常動作を続行するにはOFFSETMEASをクリアします。尚、測定時はクーロンカウンタ回路と電流センス抵抗の間が接続されていないため、OFFSETMEASの設定時にセンス抵抗を流れる電流によってカウンタ値が増加することはありません。FETをオフにし、負荷の接続を切断するために、内部オフセットの測定コマンドには必ず低位バイト0xA(ODHI = OCHI = 1、ODLO = OCLO = 0)を含めてください。MAX1660はオフセット測定モードでクーロンカウンタ機能を実行することはできませんが、過電流コンパレータはアクティブ状態を維持します。

測定精度の向上

入力のフィルタリング

図11に示すように、 R_{CS} とCSピンの間に100 Ω抵抗(R2)を接続し、CSは0.1µFコンデンサ(C3)でAGNDにバイパスします。トレース間の有限抵抗によるリークエラーを最小にするには、C5及び両方のフィルタコンポーネントをできるだけCSピンの近くに配置してください。

SMBus動作の最小化

MAX1660を正しくレイアウトすることにより、デジタルデータラインから高解像度アナログインタフェースへのカップリングを最小にできますが、高精度の低電流アプリケーションでは、MAX1660のアナログインタフェースによってスイッチングノイズが検出される可能性もあります。このようなアプリケーションでは、MAX1660のデジタル比較機能を使用し、測定時にデジタルデータラインの動作を制限すると有効です。カウンタが希望する値に達したかどうかを確認

*特許出願中

するためにホストがMAX1660をポーリングするという条件を排除することにより、MAX1660でデータの収集中にデジタルスイッチングを使用する必要がなくなります。「デジタル比較機能」の項を参照してください。

ハードシャットダウンモードの終了

殆どのアプリケーションでは、バッテリーパックが完全に放電状態になった時にだけハードシャットダウンモードが使用されます。この場合、パックの負荷電流を最小にし、セルの過放電を防ぐことが必要になります。ハードシャットダウンモードの時にオフになるVLからMAX1660のホストを駆動すると、ハードシャットダウンモードの終了をホストからMAX1660に通知することができません。図8にこのような状況に対処するための簡単な回路を示します。

通常動作時は、 V_{SHDN} が V_{BATT} に引き上げられるように、外部MOSFETのM1及びM2が導電します。しかし、M1がオフになると、 \overline{SHDN} の電圧がグランドに向かって降下します。 \overline{SHDN} の信号がロジックハイであることを保証するには、ホストのGPIOラインの内の1本が常にハイになるようにプログラミングし、ダイオードD1を介してSHDNと接続しておくことが必要です。このダイオードによって、PACK+電圧がVL電圧以上になった時にGPIOピンが保護されます。MAX1660は、ホストでMOSFET M1をオフにし、GPIOラインをローで駆動するだけでハードシャットダウンモードになります。これによってMAX1660のSHDNが降下します。一旦ハードシャットダウンモードになると、有効な電源電圧がPACK+に供給され(バッテリーをチャージャに接続し)、R11を介してSHDNがハイになるまでこの状態を維持します。

レイアウトの留意点

広範囲の入力電流においてMAX1660の精度を確保するため、ボードのレイアウトに注意することが必要です。ボードを正しくレイアウトして、高電流トレース及びデジタルスイッチングからアナログ部にカップリングされるノイズを最小限に抑えてください。この場合、星型グランド構成を使用し、SCL及びSDAラインをCS及びAGNDから遠ざけます。クーロンカウンタの入力は、 R_{CS} とCSの間に100 Ω抵抗を接続してローパスフィルタリングし、CDは0.1µFセラミックコンデンサを使用してAGNDにバイパスします。トレース間の有限抵抗が原因となるリークエラーを低減するには、両方のフィルタコンポーネントをできるだけICの近くに配置してください。大電流が流れる時は、正確な測定値を得るためにケルビン接続を使用します(図11)。REFは10nFセラミックコンデンサをできるだけICの近くに接続して、AGNDにバイパスします。又、VLからGNDは0.33µFコンデンサをできるだけICの近くに接続してバイパスします。正しいボードレイアウトの例については、MAX1660評価キットのレイアウトを参照してください。

デジタル制御 残量ゲージインタフェース

MAX1660*

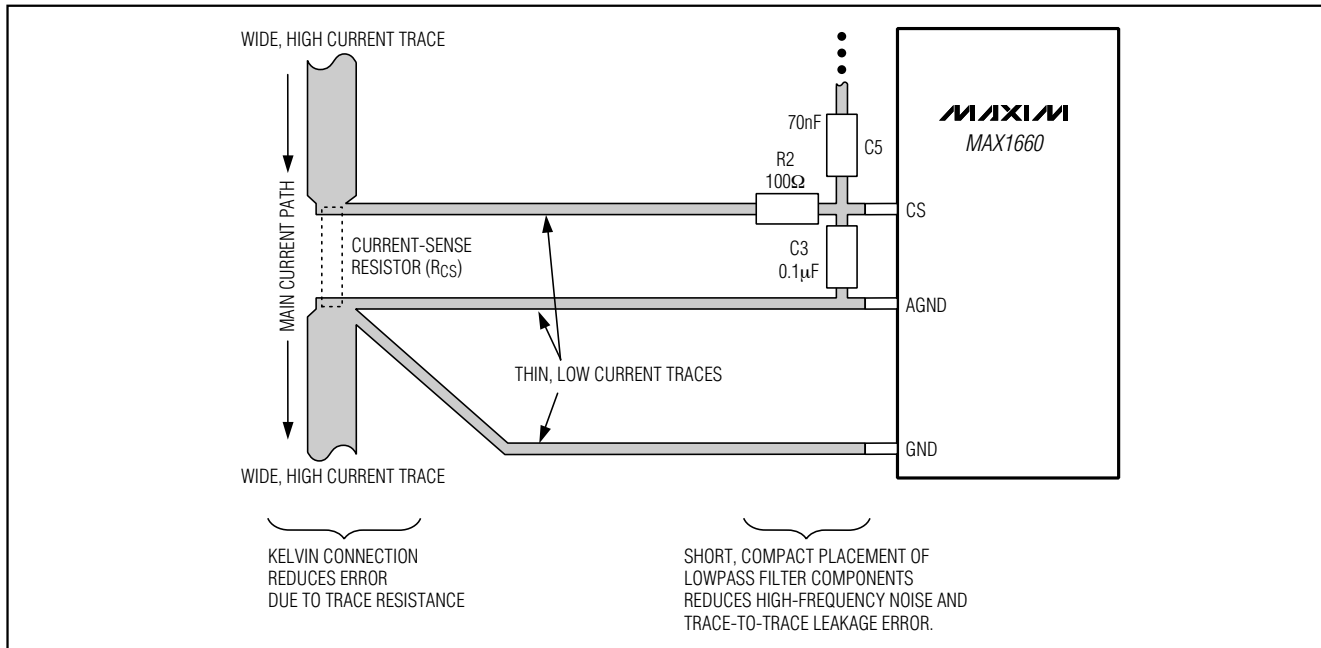
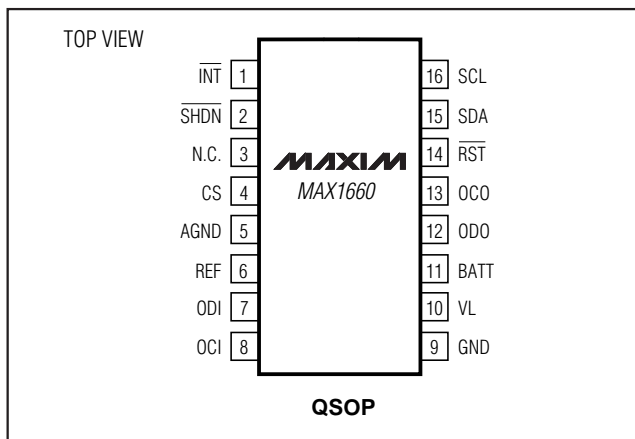


図11. 電流センス入力の正しいレイアウト

ピン配置



チップ情報

TRANSISTOR COUNT: 9078
SUBSTRATE CONNECTED TO GND

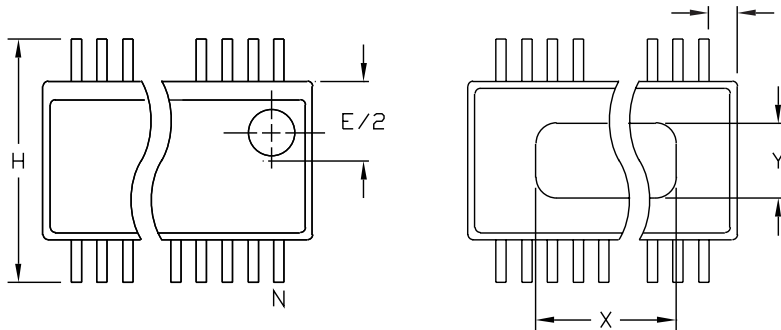
*特許出願中

デジタル制御 残量ゲージインタフェース

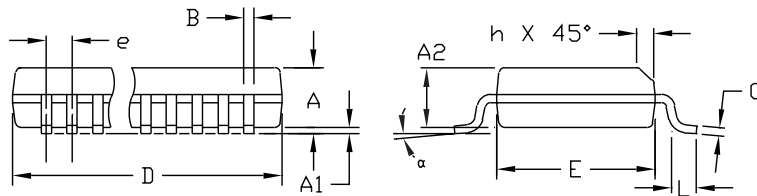
パッケージ

MAX1660*

QSOP-EP5



DIM	INCHES		MILLIMETERS	
	MIN	MAX	MIN	MAX
A	.061	.068	1.55	1.73
A1	.004	.0098	0.102	0.249
A2	.055	.061	1.40	1.55
B	.008	.012	0.20	0.31
C	.0075	.0098	0.191	0.249
D	SEE VARIATIONS			
E	.150	.157	3.81	3.99
e	.025 BSC		0.635 BSC	
H	.230	.244	5.84	6.20
h	.010	.016	0.25	0.41
L	.016	.035	0.41	0.89
N	SEE VARIATIONS			
X	SEE VARIATIONS			
Y	.071	.087	1.803	2.209
α	0°	8°	0°	8°



VARIATIONS:

DIM	INCHES		MILLIMETERS		N
	MIN	MAX	MIN	MAX	
D	.189	.196	4.80	4.98	16 AA
S	.0020	.0070	0.05	0.18	
X	.107	.123	2.72	3.12	
D	.337	.344	8.56	8.74	20 AB
S	.0500	.0550	1.270	1.397	
D	.337	.344	8.56	8.74	24 AC
S	.0250	.0300	0.635	0.762	
D	.386	.393	9.80	9.98	28 AD
S	.0250	.0300	0.635	0.762	
X	.271	.287	6.88	7.29	

NOTES:

1. D & E DO NOT INCLUDE MOLD FLASH OR PROTRUSIONS
2. MOLD FLASH OR PROTRUSIONS NOT TO EXCEED .006" PER SIDE.
3. HEAT SLUG DIMENSIONS X AND Y APPLY ONLY TO 16 AND 28 LEAD POWER-QSOP PACKAGES.
4. CONTROLLING DIMENSIONS: INCHES.

MAXIM			
<small>PROPRIETARY INFORMATION</small>			
<small>TITLE:</small>			
<small>PACKAGE OUTLINE, QSOP, .150", .025" LEAD PITCH</small>			
<small>APPROVAL</small>	<small>DOCUMENT CONTROL NO.</small>	<small>REV</small>	<small>1/1</small>
	21-0055	B	

*特許出願中

MAXIM

デジタル制御 残量ゲージインタフェース

MAX1660*

NOTES