

オクタルSMBus-パラレルI/Oエキスパンダ

MAX1608/MAX1609

概要

MAX1608/MAX1609は、SMBus™2線シリアルインタフェースを通じてリモート入力/出力(I/O)拡張機能を提供します。各素子は8個の高電圧オープンドレイン出力を備えています。これらの出力はTTLレベル入力としても機能するため、連続双方向通信能力を提供しています。これらのオープンドレイン出力により、MAX1608/MAX1609は汎用I/Oアプリケーションの他にも負荷スイッチング及びその他のレベルシフトアプリケーションに使用することができます。

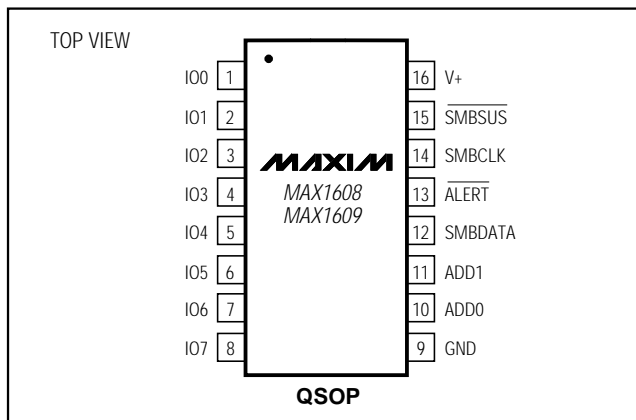
2つの完全なレジスタセットにより、本素子及びその出力はSMBSUS入力を使用して2つの状態の間でトグルすることができます(その際、シリアルバスを通じて出力を再設定するために固有な待ち時間を必要としません)。8個のI/Oラインは連続的に監視され、入力としても使用することができます。各ラインは立下がり、立上がり、あるいは両エッジにおいて非同期のマスク可能な割込みを生成できます。

負荷スイッチングアプリケーションの場合、MAX1608はNチャンネルMOSFETを駆動するように設計されており、出力はパワーアップ時にローです。MAX1609の方はPチャンネルMOSFETを駆動するように設計されており、I/Oはパワーアップ時にハイです。MAX1608/MAX1609のその他の特長としては、サーマル過負荷及び出力過電流保護、超低消費電流及び+2.7V ~ +5.5Vの広電源範囲等が挙げられます。MAX1608/MAX1609は、省スペースの16ピンQSOPパッケージで提供されています。

アプリケーション

パラレルI/O拡張
電源プレーンスイッチング
ノートブック及びデスクトップコンピュータ
サーバー及びワークステーション
ノートブックドッキングステーション
工業用機器

ピン配置



SMBus is a trademark of Intel Corp.

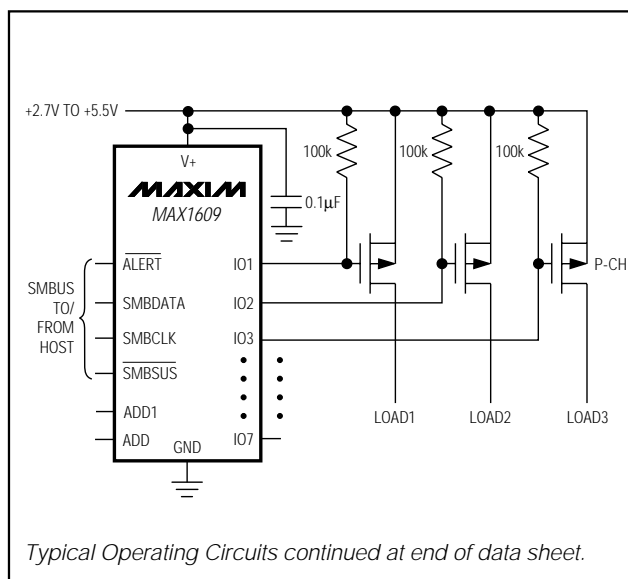
特長

- ◆ シリアルからパラレルへ、又はパラレルからシリアルへの変換
- ◆ 8個の汎用デジタルI/Oピン(耐圧+28V)
- ◆ シリアルインタフェース：SMBus 2線
- ◆ SMBSUS非同期サスペンドをサポート
- ◆ 9ピンの選択可能なスレーブアドレス
- ◆ パワーアップ時に出力はハイインピーダンス(MAX1609)
- ◆ パワーアップ時に出力はロー(MAX1608)
- ◆ 消費電流：2.5µA
- ◆ 電源電圧範囲：+2.7V ~ +5.5V
- ◆ パッケージ：16ピンQSOP

型番

PART	TEMP. RANGE	PIN-PACKAGE
MAX1608EEE	-40°C to +85°C	16 QSOP
MAX1609EEE	-40°C to +85°C	16 QSOP

標準動作回路



オクタルSMBus-パラレル/Oエクスパンダ

MAX1608/MAX1609

ABSOLUTE MAXIMUM RATINGS

V+ to GND	-0.3V to +6V	SMBDATA and $\overline{\text{ALERT}}$ Sink Current	-1mA to +50mA
IO_ to GND	-0.3V to +30V	Continuous Power Dissipation (T _A = +70°C)	
IO_ Sink Current	-1mA to +50mA	16-Pin QSOP (derate 8.3mW/°C above +70°C)	667mW
SMBCLK, SMBDATA, SMBSUS		Operating Temperature Range	-40°C to +85°C
and $\overline{\text{ALERT}}$ to GND	-0.3V to +6V	Storage Temperature Range	-65°C to +150°C
ADD_ to GND	-0.3V to (V+ + 0.3V)	Lead Temperature (soldering, 10s)	+300°C

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

ELECTRICAL CHARACTERISTICS

(V+ = +2.7V to +5.5V, T_A = -40°C to +85°C, unless otherwise noted. Typical values are T_A = +25°C.) (Note 1)

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
Supply Voltage Range		2.7		5.5	V
Supply Current (Note 2)	Static, outputs in any combination of on or off states up to 28V		7	18	μA
	Static, all IOs low or pulled to 0		3.5	9	
	SMBus interface operating, clock frequency = 100kHz		7		
POR Threshold Voltage	Falling edge of V+	1.2	1.8	2.5	V
I/O Sink Current	IO_ forced to 0.4V	2			mA
	IO_ forced to 1.0V, V+ = 4.5V	8	13		
I/O Current Limit	IO_, V+ = 4.5V	15	25	50	mA
I/O Leakage Current	IO_ forced to 28V		0.5	2	μA
Propagation Delay	SMBCLK to IO_			2.5	μs
	$\overline{\text{SMBSUS}}$ to IO_			1	
	IO_ to $\overline{\text{ALERT}}$			10	
IO_ Data Set-Up Time	10% or 90% of I/O to 10% of SMBCLK (Note 3)	10			μs
IO_ Data Hold Time	(Note 3)	3			μs
SMBus Logic Input Voltage Range	$\overline{\text{SMBSUS}}$, SMBCLK, SMBDATA (Note 2)	0		5.5	V
Logic Input High Voltage	IO_, $\overline{\text{SMBSUS}}$, SMBCLK, SMBDATA	2.1			V
Logic Input Low Voltage	IO_, $\overline{\text{SMBSUS}}$, SMBCLK, SMBDATA			0.8	V
SMBus Output Low Sink Current	SMBDATA forced to 0.6V	6			mA
$\overline{\text{ALERT}}$ Output Low Sink Current	$\overline{\text{ALERT}}$ forced to 0.4V	1			mA
$\overline{\text{ALERT}}$ Output High Leakage Current	$\overline{\text{ALERT}}$ forced to 5.5V			1	μA
Thermal Shutdown	10°C typical hysteresis		140		°C
Sample Address Input Impedance	ADD_ during address sampling (POR, SPOR, and RAP) to V+ and GND (Note 4)		20		kΩ
Logic Input Current	SMBDATA, SMBCLK, $\overline{\text{SMBSUS}}$, ADD_	-1		1	μA
SMBus Input Capacitance	SMBCLK, SMBDATA		5		pF

オクタルSMBus-パラレルI/Oエキスパンダ

MAX1608/MAX1609

ELECTRICAL CHARACTERISTICS

($V_+ = +2.7V$ to $+5.5V$, $T_A = -40^\circ C$ to $+85^\circ C$, unless otherwise noted. Typical values are $T_A = +25^\circ C$.) (Note 1)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
SMBus Clock Frequency		(Note 5)	DC		100	kHz
SMBCLK Clock Low Time	t_{LOW}	10% to 10% points	4.7			μs
SMBCLK Clock High Time	t_{HIGH}	90% to 90% points	4			μs
SMBus Rise Time		SMBCLK, SMBDATA; 10% to 90% points			1	μs
SMBus Fall Time		SMBCLK, SMBDATA; 90% to 10% points			300	ns
SMBus Start-Condition Setup Time			4.7			μs
SMBus Repeated Start-Condition Setup Time	$t_{SU:STA}$	90% to 90% points	500			ns
SMBus Start-Condition Hold Time	$t_{HD:STA}$	10% of SMBDATA to 90% of SMBCLK	4			μs
SMBus Stop-Condition Setup Time	$t_{SU:STO}$	90% of SMBCLK to 10% of SMBDATA	4			μs
SMBus Data Valid to SMBCLK Rising Edge Time	$t_{SU:DAT}$	10% or 90% of SMBDATA to 10% of SMBCLK	250			ns
SMBus Data Hold Time	$t_{HD:DAT}$		300			ns
SMBCLK Falling Edge to SMBDATA Valid Time		Master clocking in data			3	μs

Note 1: Specifications from $0^\circ C$ to $-40^\circ C$ are guaranteed by design, not production tested.

Note 2: For supply current, SMBus logic inputs driven to 0 or V_+ .

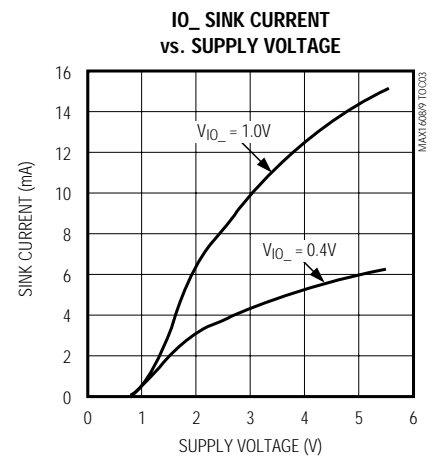
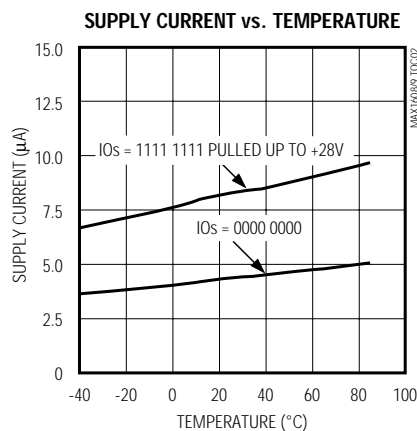
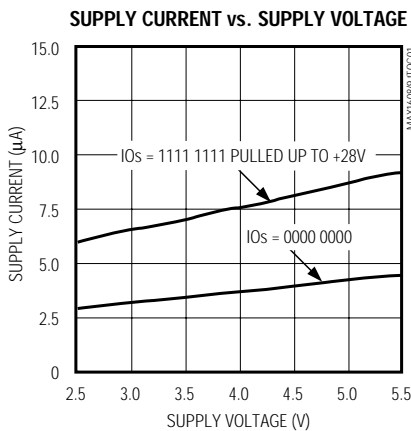
Note 3: Data hold and set-up times measured from falling edge of 9th clock.

Note 4: Must be driven to GND, V_+ , or floating. See *SMBus Addressing* section.

Note 5: The SMBus logic block is a static design and will work with clock frequencies down to DC. While slow operation is possible, it violates the 10kHz minimum clock frequency and SMBus specifications and may use excessive space on the bus.

標準動作特性

($V_+ = +5V$, $T_A = +25^\circ C$, unless otherwise noted.)

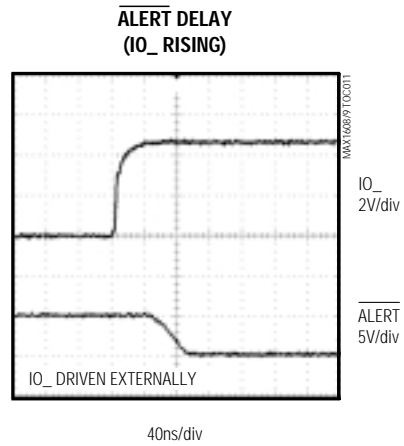
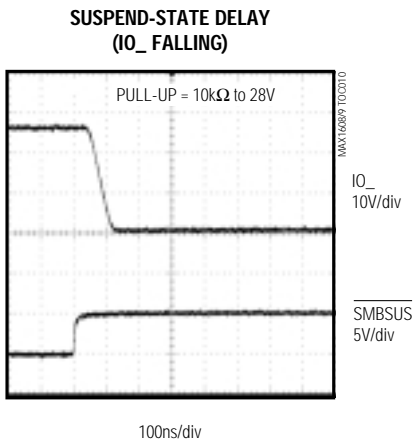
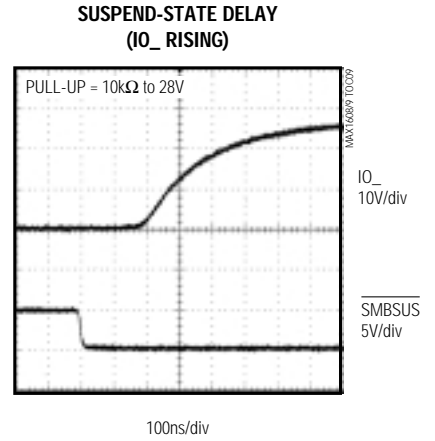
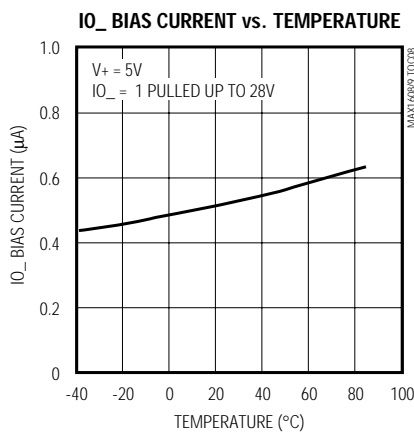
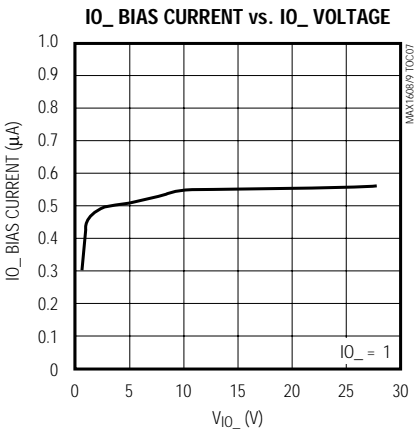
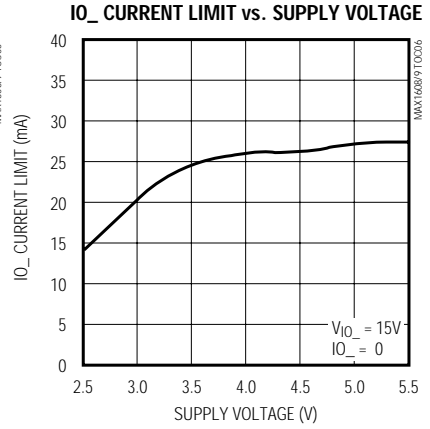
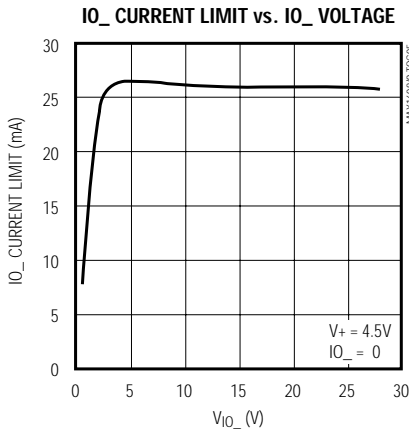
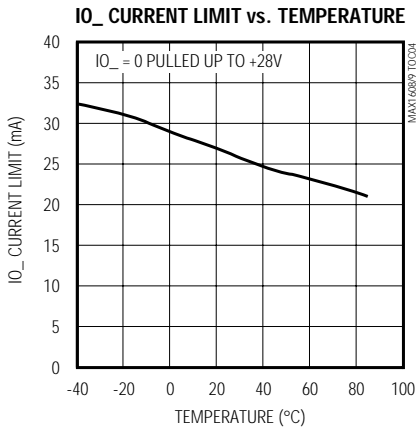


オクタルSMBus-パラレルI/Oエキスパンダ

MAX1608/MAX1609

標準動作特性(続き)

($V_+ = +5V$, $T_A = +25^\circ C$, unless otherwise noted.)

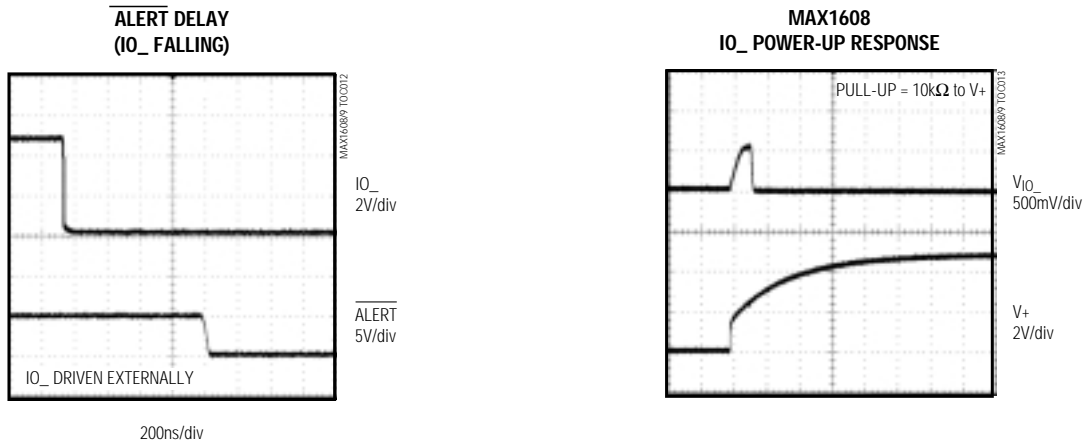


オクタルSMBus-パラレルI/Oエキスパンダ

MAX1608/MAX1609

標準動作特性(続き)

(V+ = +5V, T_A = +25°C, unless otherwise noted.)



端子説明

端子	名称	機能
1-8	IO0-I07	複合入力/出力。オープンドレイン出力。耐圧+28V。
9	GND	グラウンド
10, 11	ADD0, ADD1	SMBusアドレス選択。表1を参照。
12	SMBDATA	SMBusシリアルデータ入力/出力。オープンドレイン出力。外部プルアップ抵抗を必要とします。
13	ALERT	アクティブロー割込み出力。オープンドレイン出力。外部プルアップ抵抗を必要とします。
14	SMBCLK	SMBusシリアルクロック入力
15	SMBSUS	SMBusサスペンドモード制御入力。これがローの時、素子は以前にサスペンドモードレジスタに保存されていた状態になり、ハイの時は以前に通常モードレジスタに保存されていた状態になります。
16	V+	電源電圧入力(+2.7V ~ +5.5V)。0.1μFコンデンサでGNDにバイパスして下さい。

詳細

MAX1608/MAX1609は、2線SMBusシリアルデータを8個のラッチ付パラレル出力(IO0 ~ IO7)に変換します。これらの素子は汎用リモートI/O拡張用です。各素子は、TTLレベルロジック入力としても機能する8個の高電圧オープンドレイン出力を備えています。標準的なアプリケーションとしては、電源管理システムのハイサイドMOSFET負荷スイッチドライバ、押しボタンスイッチモニタ、汎用デジタルI/O等が挙げられます。

MAX1608/MAX1609は2つの完全なレジスタセットを持っています。各々が出力状態を設定する1つの出力

データレジスタ及び2つの割込みマスクレジスタからなっています。SMBSUSラインは、どのレジスタセットが素子の状態を設定するかを選択します。入力レジスタは、実際のI/O状態を戻すために使用されます。

MAX1608/MAX1609は+2.7V ~ +5.5Vの単一電源で動作し、標準自己消費電流は2.5μAであるため、ポータブルアプリケーションに最適です。さらに、これらの素子はマスターに状態変化を知らせるALERT機能を備えています(図1)。

オクタルSMBus-パラレルI/Oエキスパンダ

MAX1608/MAX1609

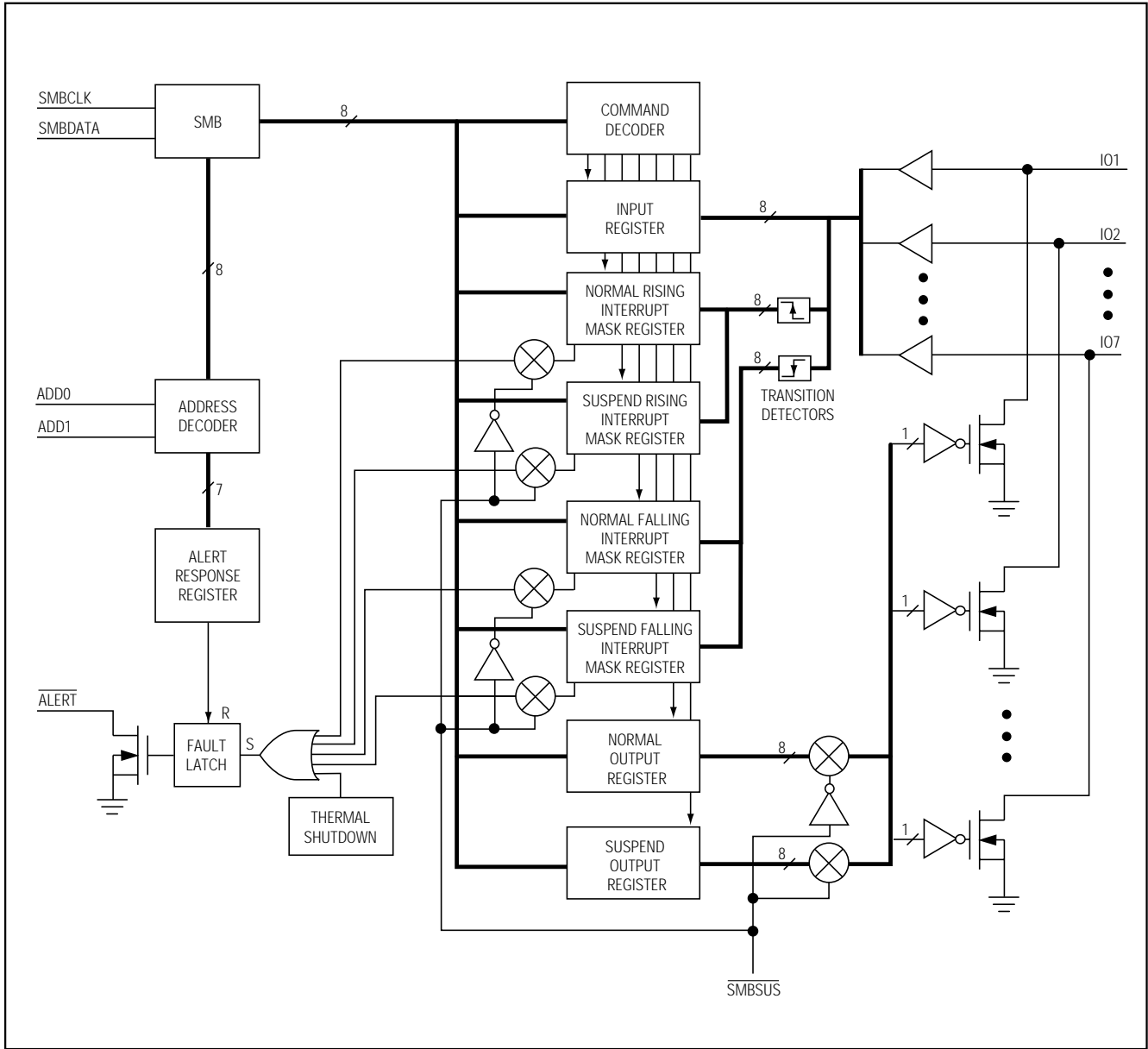


図1. ファンクションダイアグラム

SMBusインタフェース動作

SMBusシリアルインタフェースは、マルチマスタリング能力を備えた2線インタフェースです。MAX1608/MAX1609は2線スレーブ専用素子で、標準SMBusバイト書込み、バイト送信、バイト読取り及びバイト受信プロトコルを採用しています(図2)。このプロトコルはwww.sbs-forum.orgの“System Management Bus Specification v1.08”に説明されています。SMBDATA及びSMBCLKはゆっくりしたエッジにも対応できるシュミットトリガ式の入力です。それでも、立上がり及び立下がりエッジはそれぞれ1 μ s及び300nsよりも速くして下さい。

通信は、マスターがSTART条件(SMBCLKがハイの時にSMBDATAをハイからローに遷移)によって伝送開始を知らせることで始まります。マスターはスレーブとの通信を終えるとSTOP条件(SMBCLKがハイの時にSMBDATAをローからハイに遷移)を発生します(図3及び4)。これで、このバスはバス上の任意のマスターからの次の伝送のために使用できます。

アドレスバイト、コマンドバイト及びデータバイトはSTARTとSTOP条件の間に伝送されます。図3及び4に、2線インタフェース上の信号のタイミング図を示します。START及びSTOP条件を除いて、SMBDATA状態はSMBCLKがローの時にだけ変化できます。データは8ビットワードで伝送され、SMBCLKの立上がりエッジでサンプリングされます。MAX1608/MAX1609に、あるいはMAX1608/MAX1609から各バイトを伝送するには9バイトを要します(図2)。これは、9つ目のクロックでマスター又はスレーブが正しいバイトの受信をアクノレッジするためです。本ICは、ADD0及びADD1ピンで選択されたアドレスに応答します(表1)。

MAX1608/MAX1609が正しいスレーブアドレスの後に \overline{RW} =0を受信すると、選択されたデバイスは1又は2バイトの情報の受信を予期します。このデバイスが完全な1バイトのデータを同期入力するよりも前にSTART又はSTOP条件を検出すると、エラー条件が生じたときみなして全てのデータを無視します。エラーが生じなかった場合には、アクノレッジクロックパルスの立下がりエッジの直後にレジスタが更新されます(図5)。MAX1608/MAX1609が正しいスレーブアドレスの後に \overline{RW} = 1を受信すると、選択されたデバイスは以前にアクセスしたレジスタの内容を次のバイト転送時に同期出力することを予期します。

3つ目のインタフェースライン(\overline{SMBSUS})は、前に保存されたレジスタからのコマンドを非同期で実行するために使用されます(“ \overline{SMBSUS} (サスペンドモード)入力”の項を参照)。

表1. スレーブアドレス

ADD0	ADD1	ADDRESS (A6-A0)	
		MAX1608	MAX1609
GND	GND	0010 100	0100 100
GND	High-Z	0010 101	0100 101
GND	V+	0010 110	0100 110
High-Z	GND	1100 100	1101 100
High-Z	High-Z	1100 101	1101 101
High-Z	V+	1100 110	1101 110
V+	GND	0111 000	0110 000
V+	High-Z	0111 001	0110 001
V+	V+	0111 010	0110 010

SMBusアドレス指定

START条件の後、マスターは7ビットアドレスと \overline{RW} ビットを送信します(図2)。MAX1608/MAX1609がそれ自身のアドレスを認識すると、SMBDATAをローに引き下げることによってアクノレッジパルスを送ります。

各スレーブは2つのアドレスのみに応答します。1つはそれ自身の一意のアドレス(ADD1及びADD0で設定、表1)、もう1つはアラート応答アドレス(0x19)です。デバイスの一意なアドレスは、ソフトウェアサンプルアドレスピンコマンド(SAP)又はソフトウェアパワーオンリセットコマンド(SPOR)によってパワーアップ時に決定されます。MAX1608/MAX1609のアドレスピン(ADD1~ADD0)は、ADD1~ADD0がサンプリングされている時以外はハイインピーダンスです。このサンプリングはパワーアップ時及びリクエストがあった時(SPOR、RAP)に行われます。サンプリング中の等価入力回路はV+とGNDの間の抵抗分圧器(それぞれ20k Ω)として記述できます。これにより、ピンがフローティングのままの場合は一時的に中間電源電圧にバイアスされます。ADD_ピンをハイ又はローに設定するためには、ピンを電源電圧(V+又はGND)に接続又は駆動することによって確実に正しいレベルが検出されるようにして下さい。サンプリング中、これらのピンは一時的に入力バイアス電流(V+/20k Ω)を消費します。また、ADD_ピンがフローティングの時に50pFを超える浮遊容量があるとアドレス認識の問題が生じることがあります。

SMBusコマンド

8ビットコマンドバイト(表2)は、MAX1608/MAX1609内のレジスタを指定するマスターインデックスです。本素子は10個のレジスタを備えています。そのうち、データ

オクタルSMBus-パラレルI/Oエキスパンダ

MAX1608/MAX1609

レジスタ(NDR1~NDR3、SDR1~SDR3)はバイト読取り及びバイト書込みの両プロトコルを通じてアクセスされ(図2)、RSB及びMDIFレジスタはバイト読取りプロトコルでアクセスされ、RAP及びSPORレジスタはバイト送信プロトコルを使用します。バイト読取り又はバイト書込み命令によって正しいデータレジスタが予め選択されていれば、バイト読取りプロトコルの代わりに、それよりも短いバイト受信プロトコルを使用することもできます。マルチマスターシステムで短いプロトコルを使う時は、第2のマスターが第1のマスターに知らせることなくコマンドバイトを上書きする可能性があるため、注意が必要です。PORで選択されるレジスタは0b0000 0000であるため、初期パワーアップの直後に発生するバイト読取り送信はNDR1の設定をリターンします。SPORはレジスタポインタをリセットしません。

データレジスタ

MAX1608/MAX1609は7つのデータレジスタ、3つの通常レジスタ、3つのサスペンドレジスタ及び1つの読戻しレジスタを備えています。SMBUSラインは、どのレジスタが出力状態及び割込みマスク状態を制御するか(SUSBUS = 1であれば通常レジスタ、SMBSUS = 0であればサスペンドレジスタ)を決定します。

レジスタ1(NDR1及びSDR1)は、8個の出力の各々の状態をロー又はハイインピーダンスに設定します。外部プルアップを使用している場合、ハイインピーダンスは出力ハイに対応します。IO_ピンをTTL入力としてのみ使用するには、対応するビットをハイに設定して下さい。MAX1608は、全てのIO_ピンがローに設定された状態でパワーアップします。MAX1609は、全てのIO_ピンがハイインピーダンスに設定された状態でパワーアップします(表3)。

レジスタ2(NDR2及びSDR2)は立上がりエッジでトリガされる割込みをマスクするために使用され、レジスタ3は立下がりエッジでトリガされる割込みをマスクするために使用されます。パワーアップ時には全ての割込みがマスクされています(表4及び5)。

IO_ステータスデータレジスタ(RSB、表6)は、IO_ピンの実際のTTLロジックレベルを読み取ります。IO_ピンは、バイト読取りフォーマットにおいては3つ目のバイトのアクノレッジ(ACK)の立下がりエッジでサンプリングされ、バイト受信プロトコルにおいては最初のバイトのACKの立下がりエッジでサンプリングされます(図5)。高電圧(28V)動作のために低速のレベルトランスレータが必要なため、データセットアップ時間として15µsを要します。データホールド時間は300nsです。読取り専用レジスタへの書込みはNDR1に送り直されるため、RSBレジスタ

Write-Byte Format													
S	ADDRESS	WR	ACK	COMMAND	ACK	DATA	ACK	P					
	7 bits	1b	1b	8 bits	1b	8 bits	1b						
Slave Address				Command Byte: selects which register you are writing to			Data Byte: data goes into the register set by the command byte						
Read-Byte Format													
S	ADDRESS	WR	ACK	COMMAND	ACK	S	ADDRESS	RD	ACK	DATA	///	P	
	7 bits	1b	1b	8 bits	1b		7 bits	1b	1b	8 bits	1b		
Slave Address				Command Byte: selects which register you are reading from			Slave Address: repeated due to change in data-flow direction			Data Byte: reads from the register set by the command byte			
Send-Byte Format						Receive-Byte Format							
S	ADDRESS	WR	ACK	COMMAND	ACK	P	S	ADDRESS	RD	ACK	DATA	///	P
	7 bits	1b	1b	8 bits	1b			7 bits	1b	1b	8 bits	1b	
Command Byte: sends command with no data; usually used for one-shot command						Slave Address			Data Byte: reads data from the register commanded by the last read-byte or write-byte transmission; also used for SMBus Alert Response return address				
S = Start condition		Shaded = Slave transmission			WR = Write = 0								
P = Stop condition		Ack = Acknowledged = 0			RD = Read = 1								
						/// = Not acknowledged = 1							

図2. SMBusプロトコル

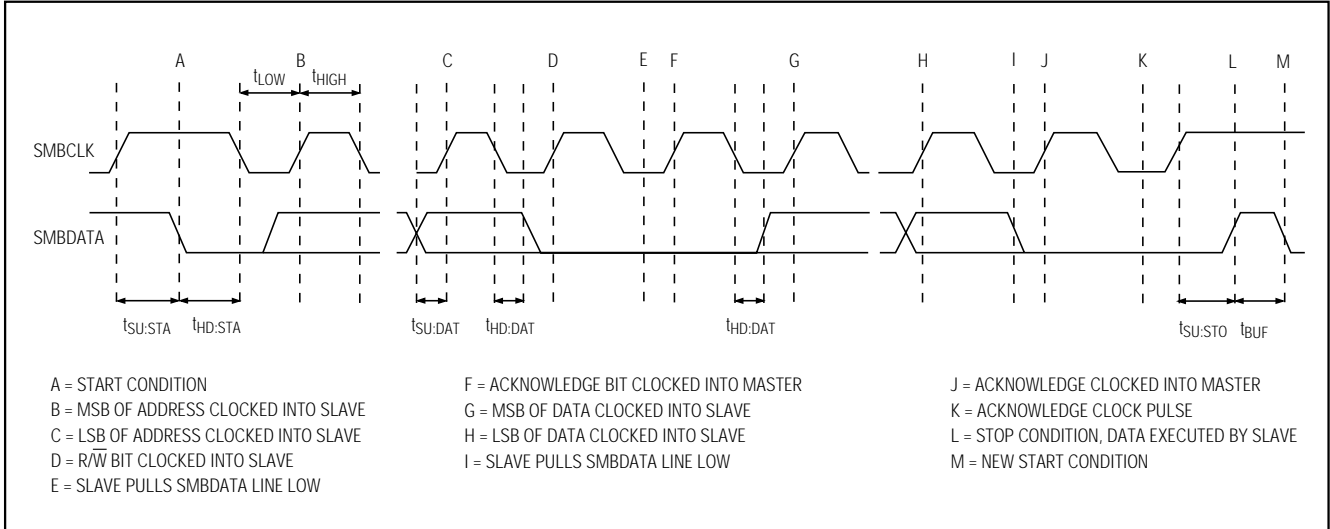


図3. SMBus書き込みタイミング

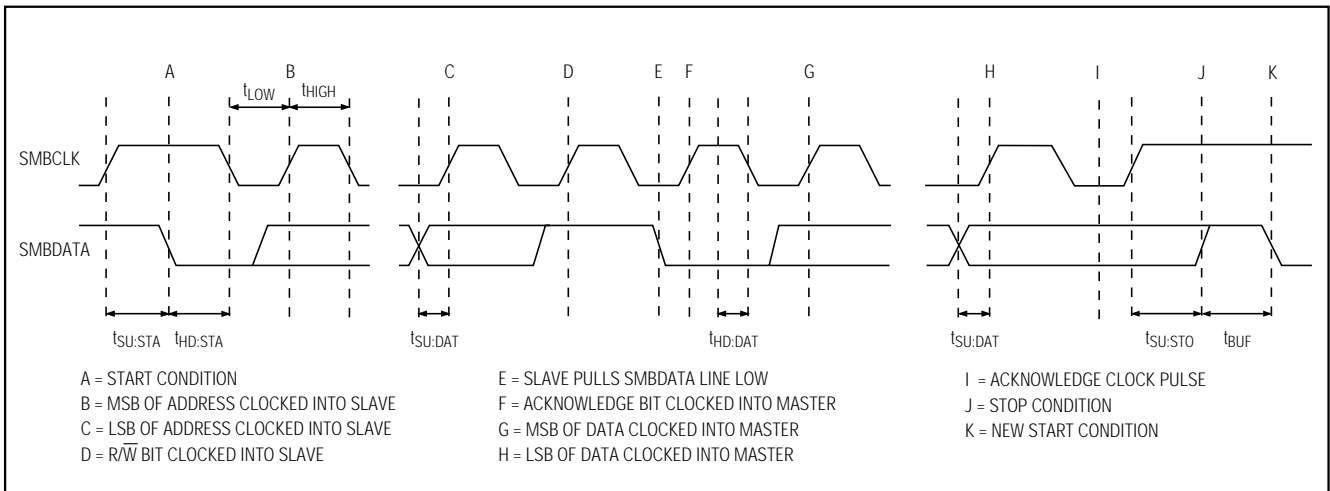


図4. SMBus読み取りタイミング

には書き込まないで下さい。SMBusはMSBを先頭にしてデータを送ります。つまり、IO7、MASK7及びデータ7ビットがMSB(データバイトの最初のビット)に対応します。

その他のレジスタ

RAPIは、バイト送信プロトコルを使用してアドレスピンを再構成します。ADD_ピンはサンプリングされますが、データはNDR1に送り直されるため、RAPにはバイト読み取り及びバイト書き込みプロトコルを使用しないで下さい。

SPORはバイト送信プロトコルを使用してアドレスピンを再構成し、レジスタをPOR状態にリセットします。機能は実行されますが、データはNDR1に送り直されるため、SPORにはバイト読み取り及びバイト書き込みプロトコルを使用しないで下さい。

MFIDは、IDレジスタにアクセスするためにバイト読み取りプロトコルを使用します。データがNDR1に送り直されてしまうため、MFIDにはバイト書き込みプロトコルを使用しないで下さい。

SMBSUS(サスペンドモード)入力

SMBSUS入力の状態によって、どのレジスタ内容(NDR1又はNDR2)がIO_ピンに印加されるか、さらに割込みのマスクにどのレジスタセット(NDR2、NDR3又はNDR2、SDR3)が使用されるかが選択されます。SMBSUSをローにすると、サスペンドモードレジスタが選択され、SMBSUSをハイにすると通常レジスタが選択されます。この機能により、システムは2つの異なる

オクタルSMBus-パラレルI/Oエキスパンダ

MAX1608/MAX1609

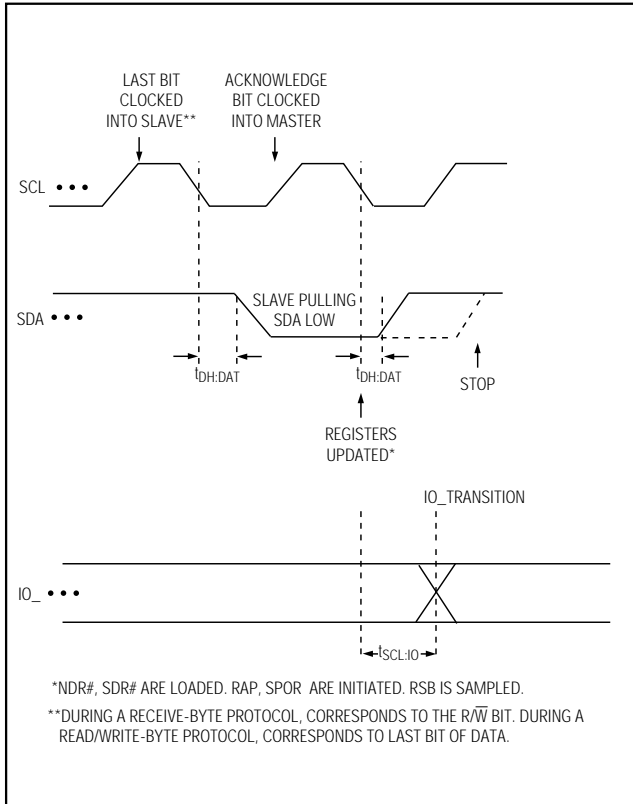


図5. レジスタ/IO_更新タイミング図

I/O構成のどちらかを非同期で選択することが可能になり、シリアルバスによる待ち時間を排除できます。

ALERT

MAX1608/MAX1609は、IO_ピンのロジック状態が変化した時、あるいはサーマルシャットダウンが発生した時にハードウェア割込みを発生することができます。割込みは、ALERTピンで知らせます。IO_割込みは、マスクレジスタを通じて個別にマスクすることができます。NDR2及びSDR2はIO_の立上がりエッジ割込みをマスクし、NDR3及びSDR3はIO_の立下がりエッジ割込みをマスクします。パワーオンリセット状態は全ての割込みをマスクします(表4及び5)。

サーマルシャットダウン保護も割込みを発生します。この割込みはマスクできません(「サーマルシャットダウン」の項を参照)。割込みはSPOR又はアラート応答によってクリアすることができます。しかし、割込みが発生した後でマスクしてもクリアされません。

アラート応答アドレス(0b00011001)

アラート応答(割込みポインタ)アドレスは、バスマスターとして通信を開始する機能のない単純なスレーブデバイスの障害を迅速に認識します。スレーブデバイスが割込みを発生すると、ホスト(バスマスター)はアラート応答アドレス(0x19)を含む特別なバイト受信動作によってバススレーブデバイスに情報を要求します。割込みを出したスレーブデバイスは、このバイト読取り動作中にそれ自身のアドレスを返します。

割込みポインタアドレスは、いくつかの異なるスレーブデバイスを同時に起動することができます。2つ以上の

表2. コマンドバイト/レジスタ割当

REGISTER	COMMAND	POR STATE		FUNCTION
		MAX1608	MAX1609	
NDR1	00h	0000 0000	1111 1111	Normal Data Register 1. Sets the IO_ states.
NDR2	01h	1111 1111	1111 1111	Normal Data Register 2. Masks the L/H interrupt.
NDR3	02h	1111 1111	1111 1111	Normal Data Register 3. Masks the H/L interrupt.
SDR1	03h	0000 0000	1111 1111	Suspend Data Register 1. Sets the IO_ states.
SDR2	04h	1111 1111	1111 1111	Suspend Data Register 2. Masks the L/H interrupt.
SDR3	05h	1111 1111	1111 1111	Suspend Data Register 3. Masks the H/L interrupt.
RSB	06h	—	—	IO_ Status Data Register. Read pin state.
RAP	07h	—	—	Sample the address pins.
SPOR	08h	—	—	Execute software POR and samples address pins.
MFID	FEh	4Dh	4Dh	Read manufacturer ID (ASCII code for "M"axim).

オクタルSMBus-パラレルI/Oエキスパンダ

MAX1608/MAX1609

表3. データレジスタ1(NDR1及びSDR1)のビット割当(読取り又は書込み)

BIT	NAME	POR STATE		FUNCTION
		MAX1608	MAX1609	
7	IO7	0	1	Sets IO7 state. 0 = on (low state), 1 = off (high-impedance).
6	IO6	0	1	Sets IO6 state. 0 = on (low state), 1 = off (high-impedance).
5	IO5	0	1	Sets IO5 state. 0 = on (low state), 1 = off (high-impedance).
4	IO4	0	1	Sets IO4 state. 0 = on (low state), 1 = off (high-impedance).
3	IO3	0	1	Sets IO3 state. 0 = on (low state), 1 = off (high-impedance).
2	IO2	0	1	Sets IO2 state. 0 = on (low state), 1 = off (high-impedance).
1	IO1	0	1	Sets IO1 state. 0 = on (low state), 1 = off (high-impedance).
0	IO0	0	1	Sets IO0 state. 0 = on (low state), 1 = off (high-impedance).

表4. データレジスタ2(NDR2及びSDR2)のビット割当(読取り又は書込み)

BIT	NAME	POR STATE	FUNCTION
7	MASKH7	1	Masks IO7 low-to-high interrupt. 0 = interrupts, 1 = masked.
6	MASKH6	1	Masks IO6 low-to-high interrupt. 0 = interrupts, 1 = masked.
5	MASKH5	1	Masks IO5 low-to-high interrupt. 0 = interrupts, 1 = masked.
4	MASKH4	1	Masks IO4 low-to-high interrupt. 0 = interrupts, 1 = masked.
3	MASKH3	1	Masks IO3 low-to-high interrupt. 0 = interrupts, 1 = masked.
2	MASKH2	1	Masks IO2 low-to-high interrupt. 0 = interrupts, 1 = masked.
1	MASKH1	1	Masks IO1 low-to-high interrupt. 0 = interrupts, 1 = masked.
0	MASKH0	1	Masks IO0 low-to-high interrupt. 0 = interrupts, 1 = masked.

スレーブが応答しようとした場合、バス仲裁規則により、アドレスコードの一番低いものから先に処理されます。他のデバイスはアクノレッジを発生せず、それ自身の割込みをクリアすることが許されるまでALERTピンをローに保持します。

割込みをクリアしてもステータスレジスタには影響がありません。

入力/出力ピン

各IO_ピンは、内部20mA(typ)電流制限回路によって保護されています。V_{CC} = +2.7V及び+5.5Vにおける標準プルダウンオン抵抗は、それぞれ100Ω及び66Ωです。IO_がハイインピーダンスである時、実際には読戻し機能の一部として0.5 μAのプルダウン電流ソースを備えています。

外部プルアップ抵抗及びIO_シンク能力は、出力の立上がり及び立下がり時間に影響します。電源スイッチングアプリケーションにおいてMAX1608/MAX1609を使用して外部MOSFETを制御する場合、プルアップ及び/又は直列抵抗をMOSFETのゲート容量又はその他の外部容量(図6)と共に使用することにより、スイッチトソースの遷移時間を制御できます。

入力ロジックレベルはTTLコンパチブルであり、読戻しSMBus遷移中にサンプリングされます(「データレジスタ」の項のRSBレジスタを参照して下さい)。

パワーオンリセット

MAX1608/MAX1609のパワーオンリセット回路は、V+が最初に印加された時、あるいは電源電圧がUVLOスレッシュホールドよりも低く落ちた時にIO_の状態が定義されていることを保証します。パワーオン状態は、

オクタルSMBus-パラレルI/Oエキスパンダ

MAX1608/MAX1609

表5. IO_ステータスデータレジスタ(RSB)のビット割当(読取りのみ)

BIT	NAME	POR STATE	FUNCTION
7	MASKL7	1	Masks IO7 high-to-low interrupt. 0 = interrupts, 1 = masked.
6	MASKL6	1	Masks IO6 high-to-low interrupt. 0 = interrupts, 1 = masked.
5	MASKL5	1	Masks IO5 high-to-low interrupt. 0 = interrupts, 1 = masked.
4	MASKL4	1	Masks IO4 high-to-low interrupt. 0 = interrupts, 1 = masked.
3	MASKL3	1	Masks IO3 high-to-low interrupt. 0 = interrupts, 1 = masked.
2	MASKL2	1	Masks IO2 high-to-low interrupt. 0 = interrupts, 1 = masked.
1	MASKL1	1	Masks IO1 high-to-low interrupt. 0 = interrupts, 1 = masked.
0	MASKL0	1	Masks IO0 high-to-low interrupt. 0 = interrupts, 1 = masked.

表6. データレジスタ3(NDR3及びSDR3)のビット割当(読取り又は書込み)

BIT	NAME	FUNCTION
7	DATA7	Indicates the current state of IO7. 1 = high, 0 = low.
6	DATA6	Indicates the current state of IO6. 1 = high, 0 = low.
5	DATA5	Indicates the current state of IO5. 1 = high, 0 = low.
4	DATA4	Indicates the current state of IO4. 1 = high, 0 = low.
3	DATA3	Indicates the current state of IO3. 1 = high, 0 = low.
2	DATA2	Indicates the current state of IO2. 1 = high, 0 = low.
1	DATA1	Indicates the current state of IO1. 1 = high, 0 = low.
0	DATA0	Indicates the current state of IO0. 1 = high, 0 = low.

SMBusを通じてSPORコマンドによってリセットすることも可能です。

MAX1608の出力はロー状態にリセットされ、MAX1609の出力はハイインピーダンス状態にリセットされます。 $V_{+} = 0.8V$ (typ)よりも低いとPOR状態を決めることができなくなり、MAX1608/MAX1609のI/Oピンのプルダウン電流能力が次第に弱くなり、ついにはハイインピーダンス状態となります。

MAX1608はNチャンネルMOSFETを制御するアプリケーション用に設計されており、MAX1609はPチャンネルMOSFETを制御するように設計されています。パワーオン状態はパワーアップ時に外部MOSFETをオフ状態に保持します。いずれの素子も、シリアル機能用にパラレル入力を使用するアプリケーションに適していますが、MAX1608を使用する場合は入力の役割をするIOを予めハイインピーダンスに設定しておく必要があります。

サーマルシャットダウン

これらの素子は、内部サーマルシャットダウン回路を備えています。この回路は、ジャンクション温度が $+140$ (typ)を超えた時に全ての出力をハイインピーダンス状態(I/Oピン)に設定します。サーマルシャットダウンは、IO_ピンが過負荷条件になっている時にのみ発生します。素子は、過負荷条件が除去されるまでサーマルシャットダウンと過電流条件の間をサイクルします(ヒステリシスは 10)。サーマルシャットダウン中の素子は、 \overline{ALERT} ローを発生することにより障害ステータスを表示します。クリアされた直後でも素子がまだ熱い場合は、ALERTが再び発生します。ALERTが完全にクリアされるのは、障害条件が除去されて素子が冷却された場合のみです。別方法として、IO_を強制的にハイインピーダンスにすると、ジャンクションが冷却します。

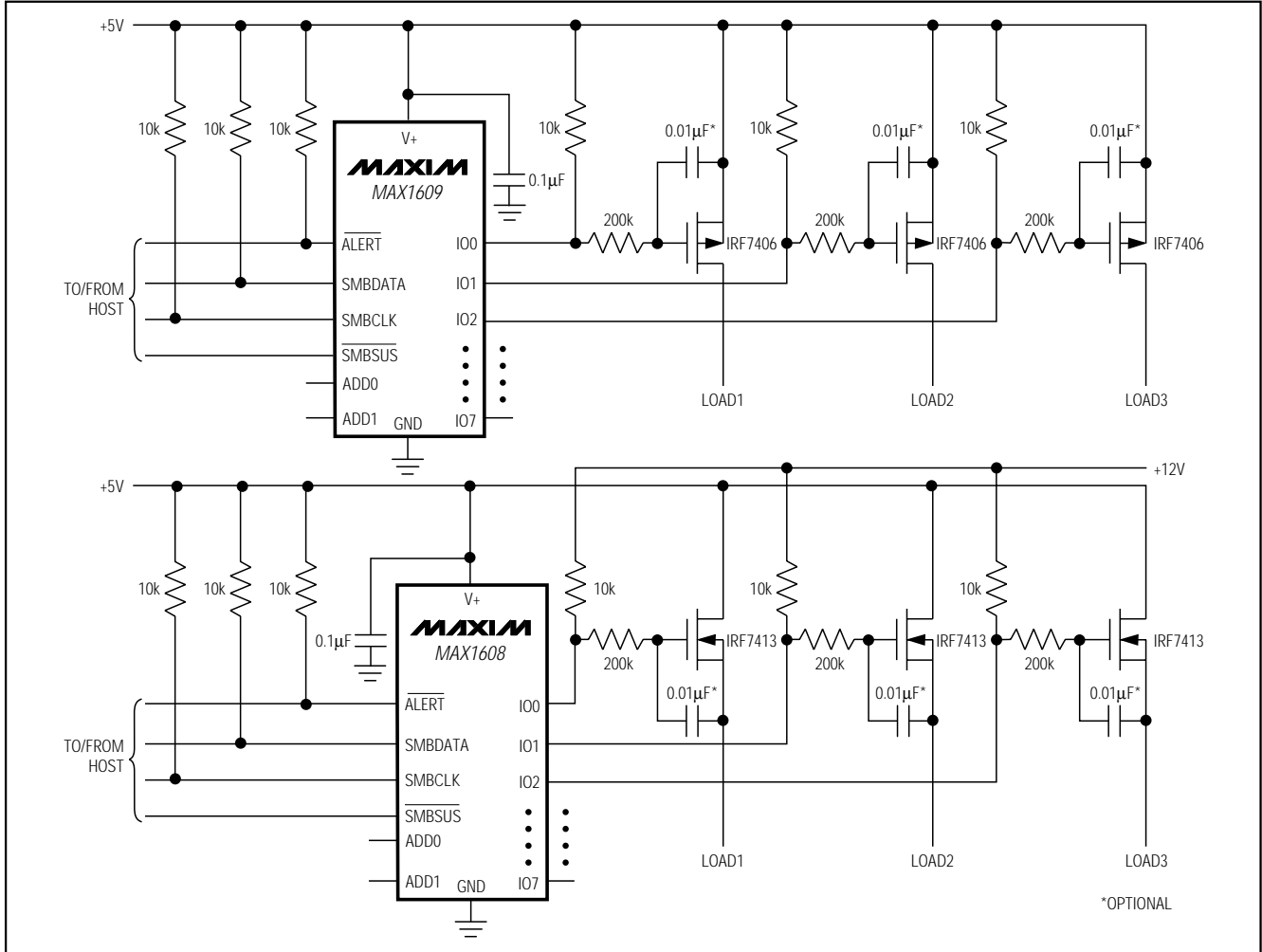


図6. 制御されたターンオン付の負荷スイッチ

アプリケーション例

制御されたターンオン付のPチャネル/ Nチャネルハイサイド負荷スイッチ

負荷スイッチングアプリケーションにおいて、制御された電圧ランプ又は突入電流の制限が必要な場合は、直列抵抗を付加することによってスイッチのターンオン及びターンオフ時間を遅くして下さい。外部MOSFETゲートの標準容量は150pF~2000pFですが、オプションの外部容量を付加することによってスイッチング時間をさらに遅くすることも可能です(図6)。ターンオン時間を遅くする必要がある場合は、値の大きなプルアップ抵抗を付けたNチャネルMOSFETを直列抵抗なしで使用して下さい。同様に、高速ターンオンと低速ターンオフが必要な場合は、値の大きなプルアップ抵抗を付けたPチャネルMOSFETを直列抵抗なしで使用して下さい。

バックトゥバックMOSFETを使用した バッテリースイッチ

多くのバッテリー駆動アプリケーションは、負荷から電源への逆電流を防ぐためにバックトゥバックMOSFETを使用しています(図7)。これによりバッテリーの損傷を防ぎ、負荷を電源から分離できます。

LEDドライバ

MAX1608/MAX1609は、プログラマブルLEDドライバとして使用できます(図8)。これらの素子は自己消費電流が小さいため、ノートブックコンピュータのフロントパネルの表示ライトドライバとして最適です。

オクタルSMBus-パラレルI/Oエキスパンダ

MAX1608/MAX1609

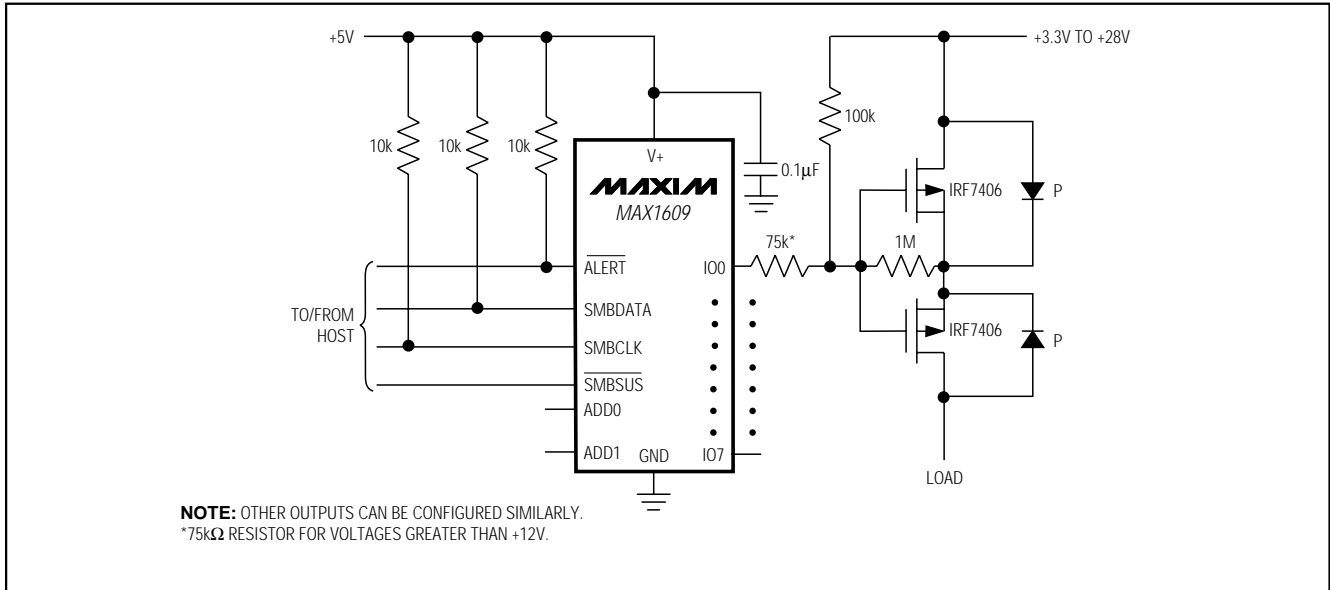


図7. バックトゥバックMOSFETを使用したバッテリースイッチ

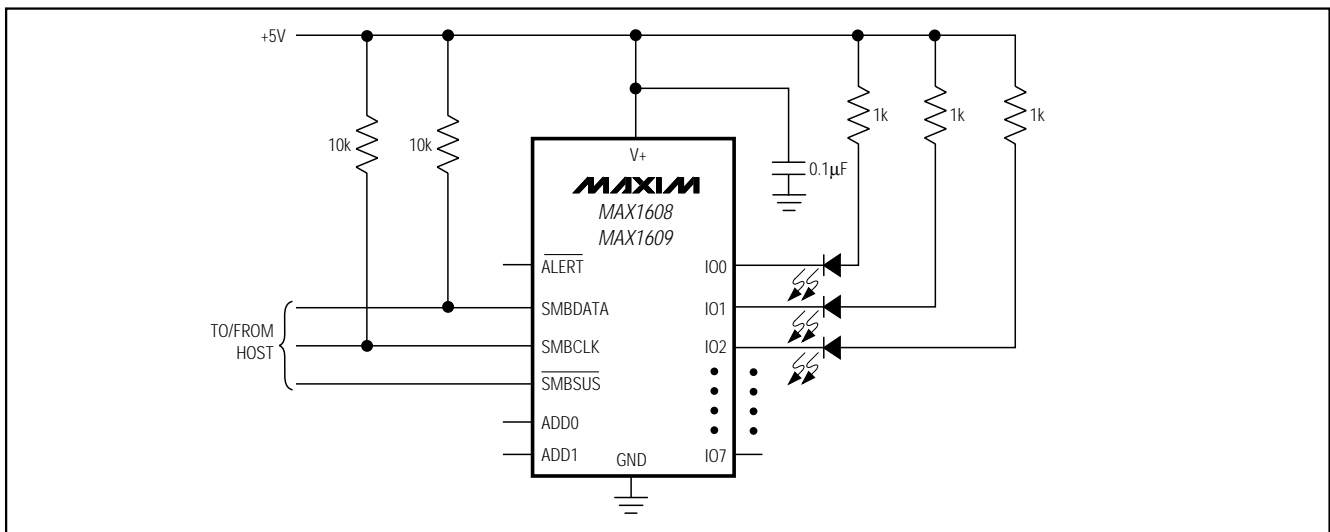


図8. LEDドライバ

メカ式スイッチモニタ

MAX1608/MAX1609はIO_ロジック状態の読出しが可能であるため、システムステータスのチェックに適しています。これらの素子は開蓋インジケータとして使用すると、IO_の変化を検出して割込みを送ることによりステータスの変化をマスターに知らせることができます(図9)。同様の方法でシャーシへの侵入、リセットスイッチ及びカード挿入を検出することもできます。

シンプルな高電圧スイッチ

高電圧を必要とするアプリケーションの場合は、シンプルな抵抗分圧器を使用することにより、ゲートのブレークダウンを防ぎつつ、MOSFETが高電圧アプリケーションに対応できるようにすることができます(図10)。

チップ情報

TRANSISTOR COUNT: 5762

オクタルSMBus-パラレルI/Oエキスパンダ

MAX1608/MAX1609

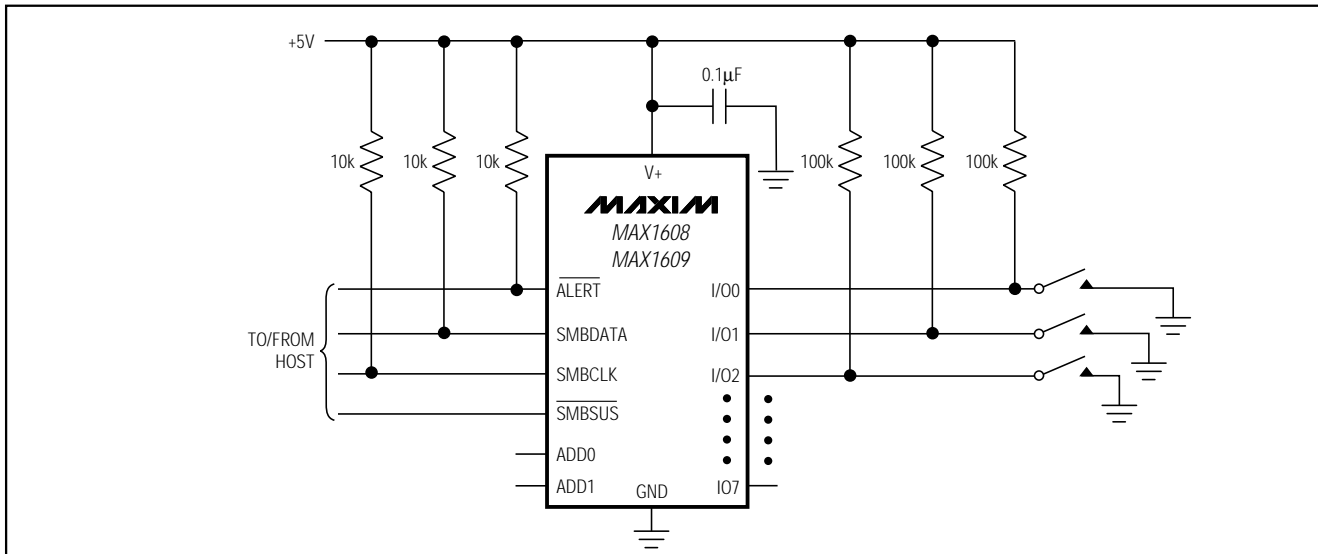


図9. メカ式スイッチモニタ

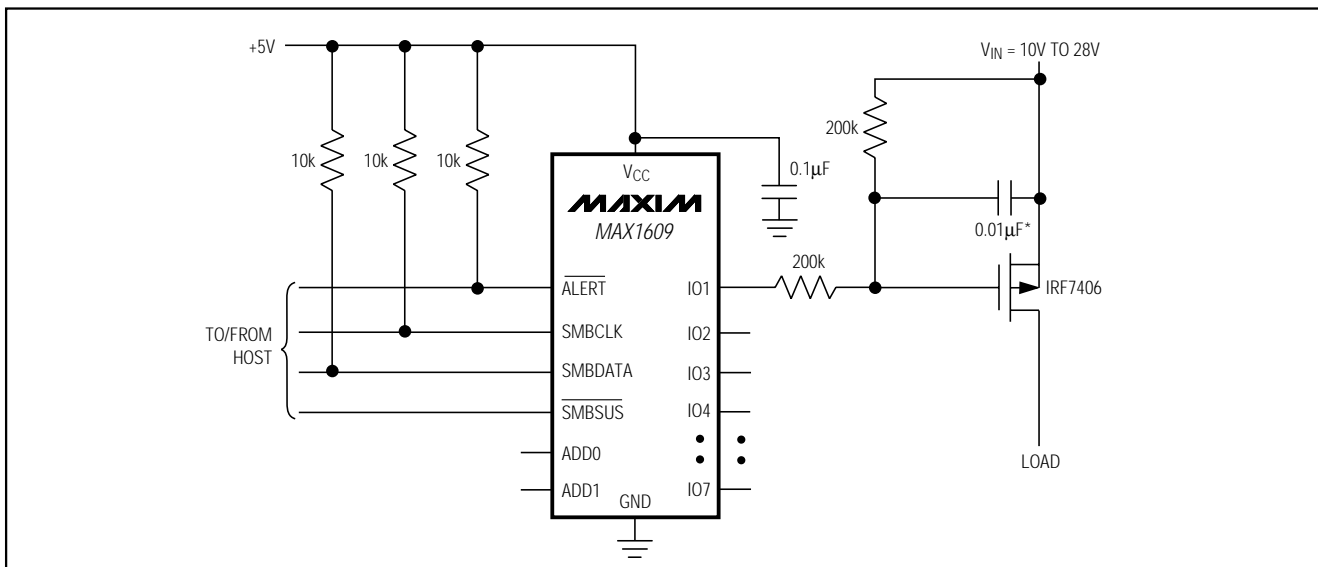
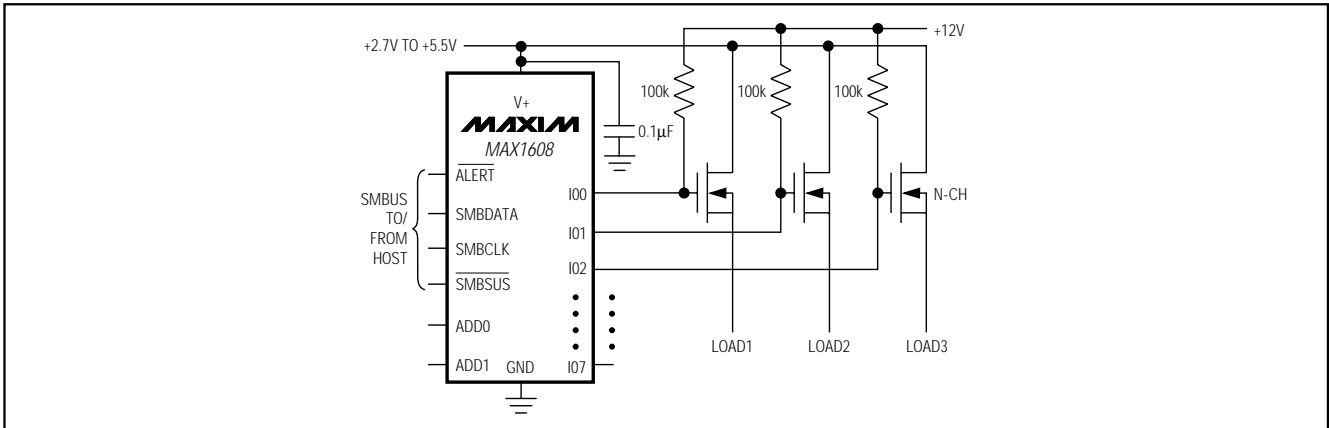


図10. シンプルな高電圧スイッチ

オクタルSMBus-パラレル/I/Oエキスパンダ

MAX1608/MAX1609

標準動作回路(続き)



パッケージ

DIM	INCHES		MILLIMETERS	
	MIN	MAX	MIN	MAX
A	.061	.068	1.55	1.73
A1	.004	.0098	0.102	0.249
A2	.055	.061	1.40	1.55
B	.008	.012	0.20	0.31
C	.0075	.0098	0.191	0.249
D	SEE VARIATIONS			
E	.150	.157	3.81	3.99
e	.025	BSC	0.635	BSC
H	.230	.244	5.84	6.20
h	.010	.016	0.25	0.41
L	.016	.035	0.41	0.89
N	SEE VARIATIONS			
X	SEE VARIATIONS			
Y	.071	.087	1.803	2.209
α	0°	8°	0°	8°

DIM	INCHES		MILLIMETERS		N
	MIN.	MAX.	MIN.	MAX.	
D	.189	.196	4.80	4.98	16 AA
S	.0020	.0070	0.05	0.18	
X	.107	.123	2.72	3.12	
D	.337	.344	8.56	8.74	20 AB
S	.0500	.0550	1.270	1.397	
D	.337	.344	8.56	8.74	24 AC
S	.0250	.0300	0.635	0.762	
D	.386	.393	9.80	9.98	28 AD
S	.0250	.0300	0.635	0.762	
X	.271	.287	6.88	7.29	

NOTES:

1. D & E DO NOT INCLUDE MOLD FLASH OR PROTRUSIONS.
2. MOLD FLASH OR PROTRUSIONS NOT TO EXCEED .006" PER SIDE.
3. HEAT SLUG DIMENSIONS X AND Y APPLY ONLY TO 16 AND 28 LEAD POWER-QSOP PACKAGES.
4. CONTROLLING DIMENSIONS: INCHES.
5. MEETS JEDEC MO137.

PROPRIETARY INFORMATION
TITLE: PACKAGE OUTLINE, QSOP, 150°, .025" LEAD PITCH
APPROVAL: _____ DOCUMENT CONTROL NO. 21-0055 REV C 1/1

マキシム・ジャパン株式会社

〒169-0051 東京都新宿区西早稲田3-30-16(ホリゾン1ビル)
TEL. (03)3232-6141 FAX. (03)3232-6149

マキシム社では全体がマキシム社製品で実現されている回路以外の回路の使用については責任を持ちません。回路特許ライセンスは明言されていません。マキシム社は随時予告なしに回路及び仕様を変更する権利を保留します。

16 _____ Maxim Integrated Products, 120 San Gabriel Drive, Sunnyvale, CA 94086 408-737-7600