

# ダイナミックコア付、高効率、低 $I_Q$ 電源管理IC(PMIC)

## 概要

MAX1586/MAX1587は電源管理ICで、低電力で高いコンピューティング/マルチメディア能力が必要な、スマートフォン、PDA、インターネット機器、その他のポータブルデバイスなど、Intel XScale®マイクロプロセッサを使用するデバイスに最適化されています。

これらのICは、監視/管理機能に加えて7個の高性能、低動作電流電源を内蔵しています。3個のステップダウンDC-DC出力、3個のリニアレギュレータ、及び7番目が常時オンしている出力が内蔵されています。DC-DCコンバータは、I/O、DRAM、及びCPUコアに電源供給します。I/O電源を3.3Vにプリセットしたり、他の値に設定することができます。AおよびCバージョンのDRAM電源は1.8Vまたは2.5Vにプリセットされ、またMAX1586B DRAM電源は3.3Vまたは2.5Vにプリセットされています。また、全部品のDRAM電源は外付け抵抗を使って設定することができます。CPUコア電源は、ダイナミック電圧管理用にシリアルプログラミングすることができます。Cのバージョンに関しては0.9Aまで供給が可能です。SRAM、PLL、及びUSIM電源用のリニア安定化出力があります。

自己消費電流を最低限に抑えるために、クリティカルな電源はバイパス「スリープ」LDOを備えており、出力電流が低い場合にこのLDOをアクティブにします。その他の機能には、全DC-DCコンバータに対する個別オン/オフ制御、ローバッテリ及びデッドバッテリの検出、リセット及びパワーOK出力、バックアップバッテリ入力、2線式シリアルインターフェースなどがあります。

全DC-DC出力には高速の1MHz PWMスイッチングと小型外付け部品が使用されます。これらのデバイスは固定周波数PWM制御で動作して、動作電流を低減し、またバッテリ寿命を長くするためにPWM動作から軽負荷のスキップモード動作に自動切り替えします。コア出力は全負荷で強制PWMモードに強制することができます、ノイズを最低限に抑えます。入力電圧範囲は2.6V~5.5Vであるため、1セルのリチウムイオン(Li+)、3セルのニッケル水素(NiMH)、または5Vの安定化入力を使用することができます。MAX1587は、小型の6mm x 6mm、40ピン、薄型QFNパッケージで提供されます。MAX1586は、VCC-USIM用の別のリニアレギュレータ(V6)と、ローバッテリおよびデッドバッテリ用のコンバレータを備えています。MAX1586は、7mm x 7mm、48ピン、TQFNパッケージで提供されます。

## アプリケーション

PDA、パームトップ、及びワイヤレスハンドヘルド機器  
第3世代スマートセルフォン  
インターネット機器及びウェブブック

Intel XScaleはIntel Corp.の登録商標です。

## 特長

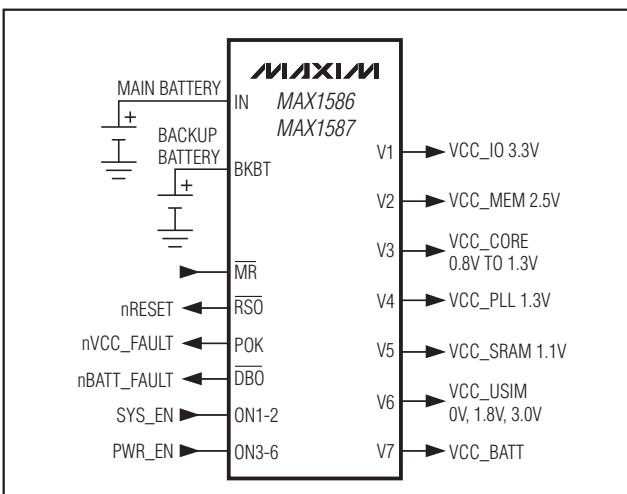
- 1パッケージに6個のレギュレータを内蔵
  - 1.3AのI/O用ステップダウンDC-DC
  - 0.9Aのメモリ用ステップダウンDC-DC
  - 最大0.9Aのコア用ステップダウンシリアルプログラミングDC-DC
  - SRAM、PLL、及びUSIM用の3個のLDO出力
  - VCC\_BATT用常時オン出力
- 低動作電流
  - スリープモード(スリープLDOオン) : 60µA
  - DC-DCオン(コアオフ) : 130µA
  - 全レギュレータオン、無負荷 : 200µA
  - シャットダウン消費電流 : 5µA
- XScaleプロセッサに最適
- バックアップバッテリ入力
- 1MHz PWMスイッチングによって外付け部品を小型化
- 小型6mm x 6mmの40ピンTQFN及び  
7mm x 7mmの48ピンTQFNパッケージ

## 型番

PART	TEMP RANGE	PIN-PACKAGE
MAX1586AETM	-40°C to +85°C	48 Thin QFN 7mm x 7mm
MAX1586BETM	-40°C to +85°C	48 Thin QFN 7mm x 7mm
MAX1586CETM	-40°C to +85°C	48 Thin QFN 7mm x 7mm
MAX1587AETL	-40°C to +85°C	40 Thin QFN 6mm x 6mm
MAX1587CETL	-40°C to +85°C	40 Thin QFN 6mm x 6mm

ピン配置および選択ガイドはデータシートの最後に記載されています。

## 簡略ファンクションダイアグラム



# PDA及びスマートフォン用 ダイナミックコア付、高効率、低 $I_Q$ 電源管理IC(PMIC)

## ABSOLUTE MAXIMUM RATINGS

IN, IN45, IN6, $\overline{MR}$ , $\overline{LBO}$ , $\overline{DBO}$ , $\overline{RSO}$ , POK, SCL, SDA, BKBT, V7, SLP, SRAD, PWM3 to GND	-0.3V to +6V
REF, CC, ON, FB, DBI, LBI, V1, V2, RAMP, BYP, MR to GND	-0.3V to $(V_{IN} + 0.3V)$
PV1, PV2, PV3, SLPIN to IN	-0.3V to +0.3V
V4, V5 to GND	-0.3V to $(V_{IN45} + 0.3V)$
V6 to GND	-0.3V to $(V_{IN6} + 0.3V)$
PV1 to PG1	-0.3V to +6.0V
PV2 to PG2	-0.3V to +6.0V
PV3 to PG3	-0.3V to +6.0V
LX1 Continuous Current	-1.30A to +1.30A
LX2 Continuous Current	-0.9A to +0.9A

LX3 Continuous Current	-0.9A to +0.9A
PG1, PG2, PG3 to GND	-0.3V to +0.3V
V1, V2, V4, V5, V6 Output Short-Circuit Duration	Continuous
Continuous Power Dissipation ( $T_A = +70^\circ C$ )	
6mm x 6mm 40-Pin Thin QFN (derate 26.3mW/ $^\circ C$ above $+70^\circ C$ )	2105mW
7mm x 7mm 48-Pin Thin QFN (derate 26.3mW/ $^\circ C$ above $+70^\circ C$ )	2105mW
Operating Temperature Range	-40 $^\circ C$ to +85 $^\circ C$
Junction Temperature	+150 $^\circ C$
Storage Temperature Range	-65 $^\circ C$ to +150 $^\circ C$
Lead Temperature (soldering, 10s)	+300 $^\circ C$

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

## ELECTRICAL CHARACTERISTICS

( $V_{IN} = 3.6V$ ,  $V_{BKBT} = 3.0V$ ,  $V_{LBI} = 1.1V$ ,  $V_{DBI} = 1.35V$ , circuit of Figure 5,  $T_A = 0^\circ C$  to  $+85^\circ C$ , unless otherwise noted. Typical values are at  $T_A = +25^\circ C$ .)

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
PV1, PV2, PV3, SLPIN, IN Input Voltage Range	PV1, PV2, PV3, IN, and SLPIN must connect together externally	2.6	5.5		V
IN45, IN6 Input Voltage Range		2.4	5.5		V
IN Undervoltage-Lockout (UVLO) Threshold	V <sub>IN</sub> rising	2.25	2.40	2.55	V
	V <sub>IN</sub> falling	2.200	2.35	2.525	
Quiescent Current	Only V7 on, V <sub>IN</sub> below DBI threshold V <sub>IN</sub> = 3.0V No load (I <sub>PV1</sub> + I <sub>PV2</sub> + I <sub>PV3</sub> + I <sub>IN</sub> + I <sub>SLPIN</sub> + I <sub>IN45</sub> + I <sub>IN6</sub> )	MAX1586	32		$\mu A$
		MAX1587	5		
		MAX1586	130		
		MAX1587	130		
		MAX1586	60		
		MAX1587	60		
		MAX1586	225		
BKBT Input Current	All REGs on	MAX1587	200		
	ON1 = 0		4		$\mu A$
REF Output Voltage	ON1 = IN		0.8		
	0 to 10 $\mu A$ load	1.2375	1.25	1.2625	V
<b>SYNCHRONOUS-BUCK PWM REG1</b>					
REG1 Voltage Accuracy	FB1 = GND, 3.6V $\leq$ V <sub>PV1</sub> $\leq$ 5.5V, load = 0 to 1300mA	3.25	3.3	3.35	V
FB1 Voltage Accuracy	FB1 used with external resistors, 3.6V $\leq$ V <sub>PV1</sub> $\leq$ 5.5V, load = 0 to 1300mA	1.231	1.25	1.269	V
FB1 Input Current	FB1 used with external resistors			100	nA
Error-Amplifier Transconductance	Referred to FB			87	$\mu S$
Dropout Voltage (Note 1)	Load = 800mA			180	280
	Load = 1300mA			293	450
					mV

# PDA及びスマートフォン用 ダイナミックコア付、高効率、低 $I_Q$ 電源管理IC(PMIC)

## ELECTRICAL CHARACTERISTICS (continued)

( $V_{IN} = 3.6V$ ,  $V_{BKBT} = 3.0V$ ,  $V_{LBI} = 1.1V$ ,  $V_{DBI} = 1.35V$ , circuit of Figure 5,  $T_A = 0^{\circ}\text{C}$  to  $+85^{\circ}\text{C}$ , unless otherwise noted. Typical values are at  $T_A = +25^{\circ}\text{C}$ .)

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
p-Channel On-Resistance	$I_{LX1} = -180\text{mA}$		0.18	0.3	$\Omega$
	$I_{LX1} = -180\text{mA}$ , $V_{PV1} = 2.6V$		0.21	0.35	
n-Channel On-Resistance	$I_{LX1} = 180\text{mA}$		0.13	0.225	$\Omega$
	$I_{LX1} = 180\text{mA}$ , $V_{PV1} = 2.6V$		0.15	0.25	
Current-Sense Transresistance			0.5		V/A
p-Channel Current-Limit Threshold		-1.55	-1.80	-2.10	A
PWM Skip-Mode Transition Load Current	Decreasing load current (Note 2)		30		mA
OUT1 Maximum Output Current	$2.6V \leq V_{PV1} \leq 5.5V$ (Note 3)	1.3			A
LX1 Leakage Current	$V_{PV1} = 5.5V$ , $LX1 = \text{GND}$ or $PV1$ , $V_{ON1} = 0V$	-20	+0.1	+20	$\mu\text{A}$
<b>SYNCHRONOUS-BUCK PWM REG2</b>					
REG2 Voltage Accuracy	$FB2 = \text{GND}$ , $3.6V \leq V_{PV2} \leq 5.5V$ , load = 0 to 900mA	2.463	2.5	2.537	V
	MAX1586A, MAX1587A, $FB2 = \text{IN}$ , $3.6V \leq V_{PV2} \leq 5.5V$ , load = 0 to 900mA	1.773	1.8	1.827	
	MAX1586B, $FB2 = \text{IN}$ , $3.6V \leq V_{PV2} \leq 5.5V$ , load = 0 to 900mA	3.25	3.3	3.35	
FB2 Voltage Accuracy	$FB2$ used with external resistors, $3.6V \leq V_{PV2} \leq 5.5V$ , load = 0 to 900mA	1.231	1.25	1.269	V
FB2 Input Current	$FB2$ used with external resistors, $V_{FB2} = 1.25V$		100		nA
Error-Amplifier Transconductance	Referred to FB		87		$\mu\text{S}$
Dropout Voltage	Load = 900mA (Note 1)		243	380	mV
p-Channel On-Resistance	$I_{LX2} = -180\text{mA}$		0.225	0.375	$\Omega$
	$I_{LX2} = -180\text{mA}$ , $V_{PV2} = 2.6V$		0.26	0.425	
n-Channel On-Resistance	$I_{LX2} = 180\text{mA}$		0.15	0.25	$\Omega$
	$I_{LX2} = 180\text{mA}$ , $V_{PV2} = 2.6V$		0.17	0.275	
Current-Sense Transresistance			0.7		V/A
p-Channel Current-Limit Threshold		-1.1	-1.275	-1.50	A
PWM Skip-Mode Transition Load Current	Decreasing load current (Note 2)		30		mA
OUT2 Maximum Output Current	$2.6V \leq V_{PV2} \leq 5.5V$ (Note 3)	0.9			A
LX2 Leakage Current	$V_{PV2} = 5.5V$ , $LX2 = \text{GND}$ or $PV2$ , $V_{ON2} = 0V$	-10	+0.1	+10	$\mu\text{A}$
<b>SYNCHRONOUS-BUCK PWM REG3</b>					
REG3 Output Voltage Accuracy	$REG3$ from $0.7V$ to $1.475V$ , $2.6V \leq V_{PV3} \leq 5.5V$	MAX1586A, MAX1586B, MAX1587A, load = 0 to 500mA	-1.5	+1.5	%
		MAX1586C, MAX1587C, load = 0 to 900mA	-1.5	+1.5	
Error-Amplifier Transconductance			68		$\mu\text{S}$

**MAX1586A/MAX1586B/MAX1586C/MAX1587A/MAX1587C**

# PDA及びスマートフォン用 ダイナミックコア付、高効率、低 $I_Q$ 電源管理IC(PMIC)

## ELECTRICAL CHARACTERISTICS (continued)

( $V_{IN} = 3.6V$ ,  $V_{BKBT} = 3.0V$ ,  $V_{LBI} = 1.1V$ ,  $V_{DBI} = 1.35V$ , circuit of Figure 5,  $T_A = 0^{\circ}\text{C}$  to  $+85^{\circ}\text{C}$ , unless otherwise noted. Typical values are at  $T_A = +25^{\circ}\text{C}$ .)

PARAMETER	CONDITIONS		MIN	TYP	MAX	UNITS	
p-Channel On-Resistance	$I_{LX3} = -180\text{mA}$		0.225		0.375	$\Omega$	
	$I_{LX2} = -180\text{mA}$ , $V_{PV3} = 2.6V$		0.26		0.425		
n-Channel On-Resistance	$I_{LX3} = 180\text{mA}$		0.15		0.25	$\Omega$	
	$I_{LX3} = 180\text{mA}$ , $V_{PV3} = 2.6V$		0.17		0.275		
Current-Sense Transresistance	MAX1586A, MAX1586B, MAX1587A		1.1			V/A	
	MAX1586C, MAX1587C		0.55				
p-Channel Current-Limit Threshold	MAX1586A, MAX1586B, MAX1587A		-0.60	-0.7	-0.85	A	
	MAX1586C, MAX1587C		-1.125	-1.35	-1.700		
PWM Skip-Mode Transition Load Current	Decreasing load current (Note 2)		30			mA	
OUT3 Maximum Output Current	2.6V $\leq V_{PV3} \leq 5.5V$ (Note 3)	MAX1586A, MAX1586B, MAX1587A	0.5			A	
		MAX1586C, MAX1587C	0.9				
LX3 Leakage Current	$V_{PV3} = 5.5V$ , $LX3 = \text{GND}$ or $PV2$ , $V_{ON3} = 0V$		-10	+0.1	+10	$\mu\text{A}$	
<b>LDOS V4, V5, V6, V1 SLEEP, V2 SLEEP, AND V7 OUTPUT</b>							
V4, V5, V6, V1 SLEEP, V2 SLEEP Output Current			35			mA	
V7 Output Current			30			mA	
REG4 Output Voltage	Load = 0.1mA to 35mA		1.261	1.3	1.339	V	
REG4 Noise	With 1 $\mu\text{F}$ $C_{OUT}$ and 0.01 $\mu\text{F}$ $C_{BYP}$		15			$\mu\text{VRMS}$	
REG5 Output Voltage	Load = 0.1mA to 35mA		1.067	1.1	1.133	V	
IN45, IN6 Input Voltage Range			2.4		5.5	V	
REG6 Output Voltage (POR Default to 0V, Set by Serial Input)	MAX1586	0V setting (either ON6 low or serial programmed)	0			V	
		1.8V setting, load = 0.1mA to 35mA	1.746		1.8		
		2.5V setting, load = 0.1mA to 35mA	2.425		2.5		
		3.0V setting, load = 0.1mA to 35mA	2.91		3.0		
V7 Output Voltage	V1 on and in regulation		V <sub>V1</sub>			V	
	V1 off		V <sub>BKBT</sub>				
V1 and V2 SLEEP Output Voltage Accuracy	Set to same output voltage as REG1 and REG2		-3.0	+3.0		%	
V1 and V2 SLEEP Dropout Voltage	LOAD = 20mA		75	150		mV	
V6 Dropout Voltage	MAX1586 3V mode, load = 30mA, 2.5V mode, load = 30mA		110	200		mV	
V7 Switch Voltage Drop	LOAD = 20mA, $V_{BKBT} = V_{V1} = 3.0V$		100	200		mV	
V4, V5, V6 Output Current Limit			40	90		mA	
BKBT Leakage			1			$\mu\text{A}$	
<b>OSCILLATOR</b>							
PWM Switching Frequency			0.93	1	1.07	MHz	
<b>SUPERVISORY/MANAGEMENT FUNCTIONS</b>							
POK Trip Threshold (Note 4)	Rising		92	94.75	97	%	
	Falling		88.5	90.5	92.5		

# PDA及びスマートフォン用 ダイナミックコア付、高効率、低 $I_Q$ 電源管理IC(PMIC)

## ELECTRICAL CHARACTERISTICS (continued)

( $V_{IN} = 3.6V$ ,  $V_{BKBT} = 3.0V$ ,  $V_{LBI} = 1.1V$ ,  $V_{DBI} = 1.35V$ , circuit of Figure 5,  $T_A = 0^{\circ}\text{C}$  to  $+85^{\circ}\text{C}$ , unless otherwise noted. Typical values are at  $T_A = +25^{\circ}\text{C}$ .)

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
LBI Threshold (Falling)	MAX1586 hysteresis is 5% (typ)	LBI = IN (for preset)	3.51	3.6	3.69
		With resistors at LBI	0.98	1.00	1.02
DBI Threshold (Falling)	MAX1586 hysteresis is 5% (typ)	DBI = IN (for preset)	3.024	3.15	3.276
		With resistors at LBI	1.208	1.232	1.256
RSO Threshold (Falling)	Voltage on REG7, hysteresis is 5% (typ)	2.25	2.41	2.56	V
RSO Deassert Delay		61	65.5	70	ms
LBI Input Bias Current	MAX1586	-50	-5		nA
DBI Input Bias Current	MAX1586		15	50	nA
Thermal-Shutdown Temperature	$T_J$ rising		+160		°C
Thermal-Shutdown Hysteresis			15		°C
<b>LOGIC INPUTS AND OUTPUTS</b>					
$\overline{LBO}$ , $\overline{DBO}$ , $\overline{POK}$ , $\overline{RSO}$ , SDA Output Low Level	$2.6V \leq V7 \leq 5.5V$ , sinking 1mA		0.4		V
$\overline{LBO}$ , $\overline{DBO}$ , $\overline{POK}$ , $\overline{RSO}$ Output Low Level	$V7 = 1V$ , sinking 100 $\mu$ A		0.4		V
$\overline{LBO}$ , $\overline{DBO}$ , $\overline{POK}$ , $\overline{RSO}$ Output-High Leakage Current	Pin = 5.5V		0.2		$\mu$ A
ON <sub>-</sub> , SCL, SDA, $\overline{SLP}$ , PWM3, $\overline{MR}$ , SRAD Input High Level	$2.6V \leq V_{IN} \leq 5.5V$	1.6			V
ON <sub>-</sub> , SCL, SDA, $\overline{SLP}$ , PWM3, $\overline{MR}$ , SRAD Input Low Level	$2.6V \leq V_{IN} \leq 5.5V$		0.4		V
ON <sub>-</sub> , SCL, SDA, $\overline{SLP}$ , PWM3, $\overline{MR}$ , SRAD Input Leakage Current	Pin = GND, 5.5V	-1	+1		$\mu$ A
<b>SERIAL INTERFACE</b>					
Clock Frequency			400		kHz
Bus-Free Time Between START and STOP		1.3			$\mu$ s
Hold Time Repeated START Condition		0.6			$\mu$ s
CLK Low Period		1.3			$\mu$ s
CLK High Period		0.6			$\mu$ s
Setup Time Repeated START Condition		0.6			$\mu$ s
DATA Hold Time		0			$\mu$ s
DATA Setup Time		100			ns
Maximum Pulse Width of Spikes that Must be Suppressed by the Input Filter of Both DATA and CLK Signals			50		ns
Setup Time for STOP Condition		0.6			$\mu$ s

**MAX1586A/MAX1586B/MAX1586C/MAX1587A/MAX1587C**

# PDA及びスマートフォン用 ダイナミックコア付、高効率、低 $I_Q$ 電源管理IC(PMIC)

## ELECTRICAL CHARACTERISTICS

( $V_{IN} = 3.6V$ ,  $V_{BKBT} = 3.0V$ ,  $V_{LBI} = 1.1V$ ,  $V_{DBI} = 1.35V$ , circuit of Figure 5,  $T_A = -40^{\circ}\text{C}$  to  $+85^{\circ}\text{C}$ , unless otherwise noted.) (Note 5)

PARAMETER	CONDITIONS	MIN	MAX	UNITS
PV1, PV2, PV3, SLPIN, IN Input Voltage Range	PV1, PV2, PV3, IN, and SLPIN must connect together externally	2.6	5.5	V
IN45, IN6 Input Voltage Range		2.4	5.5	V
IN Undervoltage-Lockout (UVLO) Threshold	$V_{IN}$ rising	2.25	2.55	V
	$V_{IN}$ falling	2.200	2.525	
<b>SYNCHRONOUS-BUCK PWM REG1</b>				
REG1 Voltage Accuracy	$FB1 = GND$ , $3.6V \leq V_{PV1} \leq 5.5V$ , load = 0 to 1300mA	3.25	3.35	V
	$FB1 = IN$ , $3.6V \leq V_{PV1} \leq 5.5V$ , load = 0 to 1300mA	2.955	3.045	
FB1 Voltage Accuracy	$FB1$ used with external resistors, $3.6V \leq V_{PV1} \leq 5.5V$ , load = 0 to 1300mA	1.231	1.269	V
FB1 Input Current	$FB1$ used with external resistors		100	nA
Dropout Voltage	Load = 800mA (Note 1)		280	mV
	Load = 1300mA (Note 1)		450	
p-Channel On-Resistance	$I_{LX1} = -180mA$		0.3	$\Omega$
	$I_{LX1} = -180mA$ , $V_{PV1} = 2.6V$		0.35	
n-Channel On-Resistance	$I_{LX1} = 180mA$		0.225	$\Omega$
	$I_{LX1} = 180mA$ , $V_{PV1} = 2.6V$		0.25	
p-Channel Current-Limit Threshold		-1.55	-2.10	A
OUT1 Maximum Output Current	$2.6V \leq V_{PV1} \leq 5.5V$ (Note 3)	1.30		A
LX1 Leakage Current	$V_{PV1} = 5.5V$ , $LX1 = GND$ or $PV1$ , $V_{ON1} = 0V$	-10	+10	$\mu\text{A}$
<b>SYNCHRONOUS-BUCK PWM REG2</b>				
REG2 Voltage Accuracy	$FB2 = GND$ , $3.6V \leq V_{PV2} \leq 5.5V$ , load = 0 to 900mA	2.463	2.537	V
	MAX1586A, MAX1587A, $FB2 = IN$ , $3.6V \leq V_{PV2} \leq 5.5V$ , load = 0 to 900mA	1.773	1.827	
	MAX1586B, $FB2 = IN$ , $3.6V \leq V_{PV2} \leq 5.5V$ , load = 0 to 900mA	3.25	3.35	
FB2 Voltage Accuracy	$FB2$ used with external resistors, $3.6V \leq V_{PV2} \leq 5.5V$ , load = 0 to 900mA	1.231	1.269	V
FB2 Input Current	$FB2$ used with external resistors, $V_{FB2} = 1.25V$		100	nA
Dropout Voltage	Load = 900mA (Note 1)		380	mV
p-Channel On-Resistance	$I_{LX2} = -180mA$		0.375	$\Omega$
	$I_{LX2} = -180mA$ , $V_{PV2} = 2.6V$		0.425	
n-Channel On-Resistance	$I_{LX2} = -180mA$		0.25	$\Omega$
	$I_{LX2} = -180mA$ , $V_{PV2} = 2.6V$		0.275	
p-Channel Current-Limit Threshold		-1.1	-1.50	A
OUT2 Maximum Output Current	$2.6V \leq V_{PV2} \leq 5.5V$ (Note 3)	0.9		A
LX2 Leakage Current	$V_{PV2} = 5.5V$ , $LX2 = GND$ or $PV2$ , $V_{ON2} = 0V$	-10	+10	$\mu\text{A}$

# PDA及びスマートフォン用 ダイナミックコア付、高効率、低 $I_Q$ 電源管理IC(PMIC)

## ELECTRICAL CHARACTERISTICS (continued)

( $V_{IN} = 3.6V$ ,  $V_{BKBT} = 3.0V$ ,  $V_{LBI} = 1.1V$ ,  $V_{DBI} = 1.35V$ , circuit of Figure 5,  $T_A = -40^{\circ}\text{C}$  to  $+85^{\circ}\text{C}$ , unless otherwise noted.) (Note 5)

PARAMETER	CONDITIONS		MIN	MAX	UNITS
<b>SYNCHRONOUS-BUCK PWM REG3</b>					
REG3 Output Voltage Accuracy	REG3 from 0.7V to 1.475V, 2.6V $\leq$ $V_{PV3} \leq 5.5V$	MAX1586A, MAX1586B, MAX1587A, load = 0 to 500mA	-1.5	+1.5	%
		MAX1586C, MAX1587C, load = 0 to 900mA	-1.5	+1.5	
p-Channel On-Resistance	$I_{LX3} = -180\text{mA}$		0.375		$\Omega$
	$I_{LX2} = -180\text{mA}$ , $V_{PV3} = 2.6V$		0.425		
n-Channel On-Resistance	$I_{LX3} = 180\text{mA}$		0.25		$\Omega$
	$I_{LX3} = 180\text{mA}$ , $V_{PV3} = 2.6V$		0.275		
p-Channel Current-Limit Threshold	MAX1586A, MAX1586B, MAX1587A		-0.60	-0.85	A
	MAX1586C, MAX1587C		-1.125	-1.700	
OUT3 Maximum Output Current	2.6V $\leq$ $V_{PV3} \leq 5.5V$ (Note 3)	MAX1586A, MAX1586B, MAX1587A	0.5	0.9	A
		MAX1586C, MAX1587C	0.9		
LX3 Leakage Current	$V_{PV3} = 5.5V$ , LX3 = GND or PV2, $V_{ON3} = 0V$		-10	+10	$\mu\text{A}$
<b>LDOs V4, V5, V6, V1 SLEEP, V2 SLEEP, AND V7 OUTPUT</b>					
V4, V5, V6, V1 SLEEP, V2 SLEEP Output Current				35	mA
V7 Output Current				30	mA
REG4 Output Voltage	Load = 0.1mA to 35mA			1.254	1.346
REG5 Output Voltage	Load = 0.1mA to 35mA			1.061	1.139
IN45, IN6 Input Voltage Range				2.4	V
REG6 Output Voltage (POR Default to 0V, Set by Serial Input)	MAX1586	1.8V setting, load = 0.1mA to 35mA	1.737	1.863	V
		2.5V setting, load = 0.1mA to 35mA	2.412	2.588	
		3.0V setting, load = 0.1mA to 35mA	2.895	3.105	
V1 and V2 SLEEP Output Voltage Accuracy	Set to same output voltage as REG1 and REG2			-3.5	+3.5
V1 and V2 SLEEP Dropout Voltage	Load = 20mA			150	
V6 Dropout Voltage	MAX1586 3V mode, load = 30mA; 2.5V mode, load = 30mA			200	
V7 Switch Voltage Drop	Load = 20mA, $V_{BKBT} = V_{V1} = 3.0V$			200	
V4, V5, V6 Output Current Limit				40	mA
BKBT Leakage				1	$\mu\text{A}$
<b>OSCILLATOR</b>					
PWM Switching Frequency				0.93	1.07
<b>SUPERVISORY/MANAGEMENT FUNCTIONS</b>					
POK Trip Threshold (Note 4)	Rising		92	97	%
	Falling		88.5	92.5	
LBI Threshold (Falling)	MAX1586, hysteresis is 5% (typ)	LBI = IN (for preset)	3.51	3.69	V
		With resistors at LBI	0.98	1.02	

**MAX1586A/MAX1586B/MAX1586C/MAX1587A/MAX1587C**

# PDA及びスマートフォン用 ダイナミックコア付、高効率、低 $I_Q$ 電源管理IC(PMIC)

## ELECTRICAL CHARACTERISTICS (continued)

( $V_{IN} = 3.6V$ ,  $V_{BKBT} = 3.0V$ ,  $V_{LBI} = 1.1V$ ,  $V_{DBI} = 1.35V$ , circuit of Figure 5,  $T_A = -40^{\circ}\text{C}$  to  $+85^{\circ}\text{C}$ , unless otherwise noted.) (Note 5)

PARAMETER	CONDITIONS	MIN	MAX	UNITS
DBI Threshold (Falling)	MAX1586, hysteresis is 5% (typ)	2.993	3.307	V
	With resistors at LBI	1.208	1.256	
RSO Threshold (Falling)	Voltage on REG7, hysteresis is 5% (typ)	2.25	2.60	V
RSO Deassert Delay		62	69	ms
LBI Input Bias Current	MAX1586	-50		nA
DBI Input Bias Current	MAX1586		75	nA
<b>LOGIC INPUTS AND OUTPUTS</b>				
$\overline{LBO}$ , $\overline{DBO}$ , $\overline{POK}$ , $\overline{RSO}$ , SDA Output Low Level	$2.6V \leq V7 \leq 5.5V$ , sinking 1mA		0.4	V
$\overline{LBO}$ , $\overline{DBO}$ , $\overline{POK}$ , $\overline{RSO}$ , SDA Output Low Level	$V7 = 1V$ , sinking 100 $\mu$ A		0.4	V
$\overline{LBO}$ , $\overline{DBO}$ , $\overline{POK}$ , $\overline{RSO}$ Output-High Leakage Current	Pin = 5.5V		0.2	$\mu$ A
ON <sub>-</sub> , SCL, SDA, $\overline{SLP}$ , PWM3, $\overline{MR}$ , SRAD Input High Level	$2.6V \leq V_{IN} \leq 5.5V$	1.6		V
ON <sub>-</sub> , SCL, SDA, $\overline{SLP}$ , PWM3, $\overline{MR}$ , SRAD Input Low Level	$2.6V \leq V_{IN} \leq 5.5V$		0.4	V
ON <sub>-</sub> , SCL, SDA, $\overline{SLP}$ , PWM3, $\overline{MR}$ , SRAD Input Leakage Current	Pin = GND, 5.5V	-1	+1	$\mu$ A
<b>SERIAL INTERFACE</b>				
Clock Frequency		400		kHz
Bus-Free Time Between START and STOP		1.3		$\mu$ s
Hold Time Repeated START Condition		0.6		$\mu$ s
CLK Low Period		1.3		$\mu$ s
CLK High Period		0.6		$\mu$ s
Setup Time Repeated START Condition		0.6		$\mu$ s
DATA Hold Time		0		$\mu$ s
DATA Setup Time		100		ns
Setup Time for STOP Condition		0.6		$\mu$ s

# PDA及びスマートフォン用 ダイナミックコア付、高効率、低 $I_Q$ 電源管理IC(PMIC)

## ELECTRICAL CHARACTERISTICS (continued)

**Note 1:** Dropout voltage is guaranteed by the p-channel switch resistance and assumes a maximum inductor resistance of 45mΩ.

**Note 2:** The PWM-skip-mode transition has approximately 10mA of hysteresis.

**Note 3:** The maximum output current is guaranteed by the following equation:

$$I_{OUT(MAX)} = \frac{I_{LIM} - \frac{V_{OUT} (1 - D)}{2 \times f \times L}}{1 + (R_N + R_L) \frac{(1 - D)}{2 \times f \times L}}$$

where:

$$D = \frac{V_{OUT} + I_{OUT(MAX)} (R_N + R_L)}{V_{IN} + I_{OUT(MAX)} (R_N - R_P)}$$

and  $R_N$  = n-channel synchronous rectifier  $R_{DS(ON)}$

$R_P$  = p-channel power switch  $R_{DS(ON)}$

$R_L$  = external inductor ESR

$I_{OUT(MAX)}$  = maximum required load current

$f$  = operating frequency minimum

$L$  = external inductor value

$I_{LIM}$  can be substituted for  $I_{OUT(MAX)}$  (desired) when solving for D. This assumes that the inductor ripple current is small relative to the absolute value.

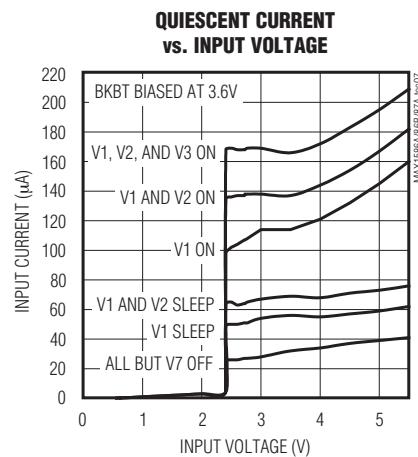
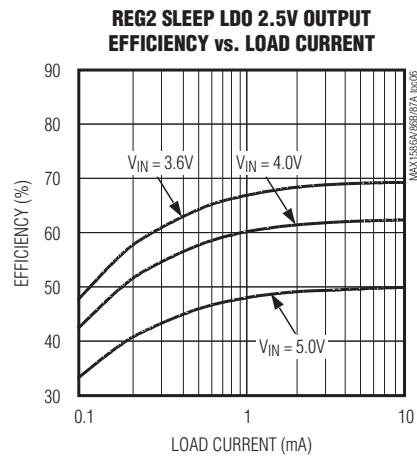
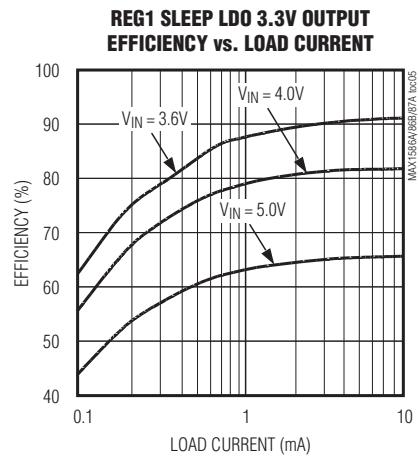
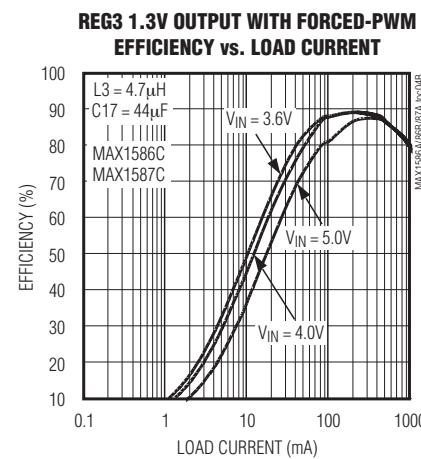
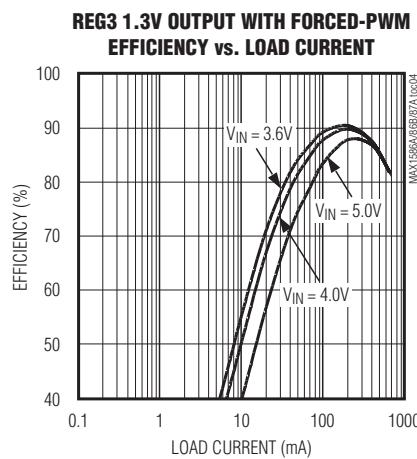
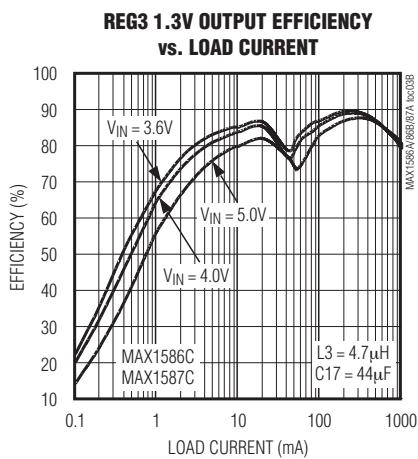
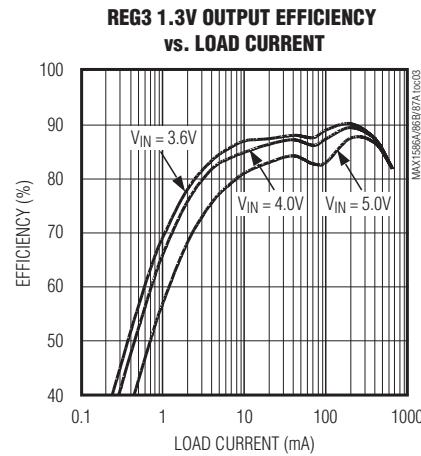
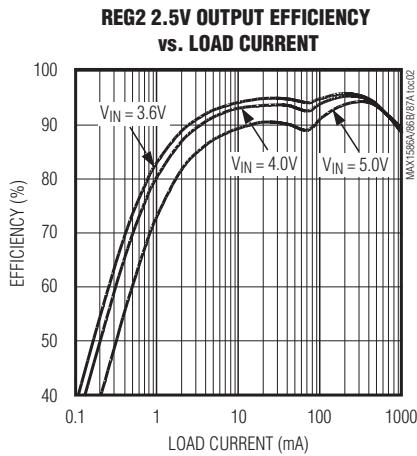
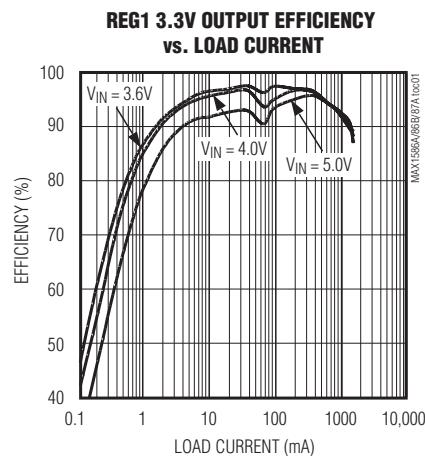
**Note 4:** POK only indicates the status of supplies that are enabled (except V7). When a supply is turned off, POK does not trigger low. When a supply is turned on, POK immediately goes low until that supply reaches regulation. POK is forced low when all supplies (except V7) are disabled.

**Note 5:** Specifications to -40°C are guaranteed by design, not production tested.

# PDA及びスマートフォン用 ダイナミックコア付、高効率、低 $I_Q$ 電源管理IC(PMIC)

## 標準動作特性

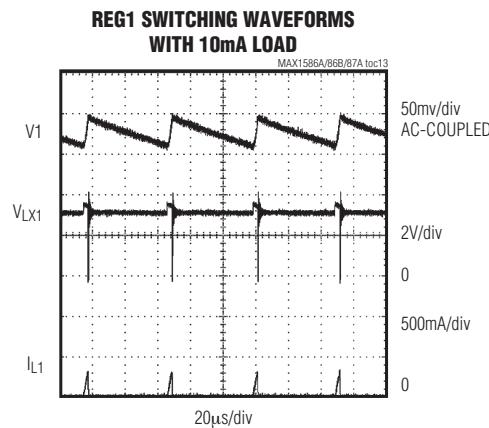
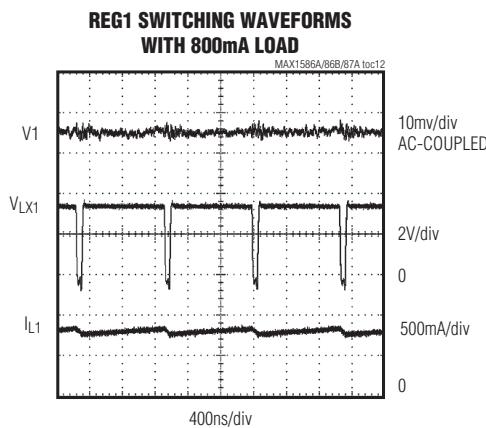
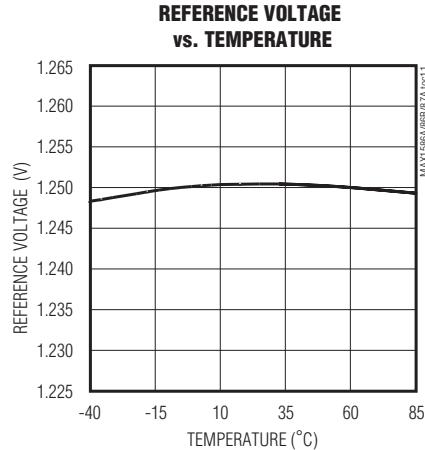
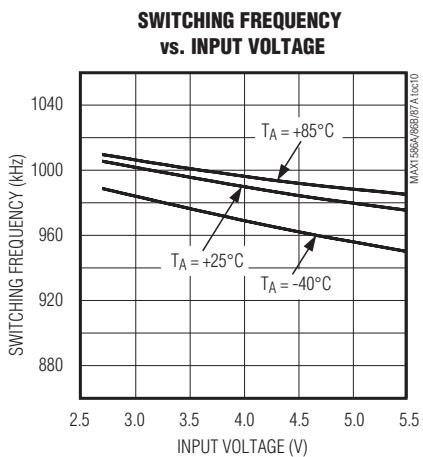
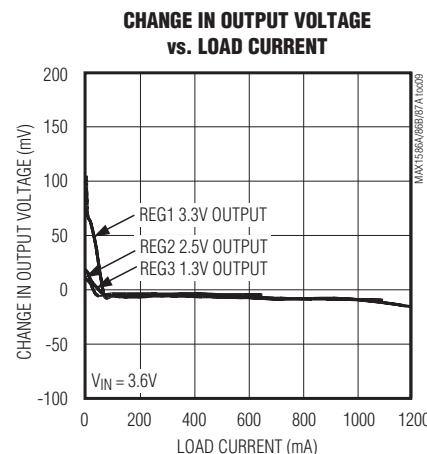
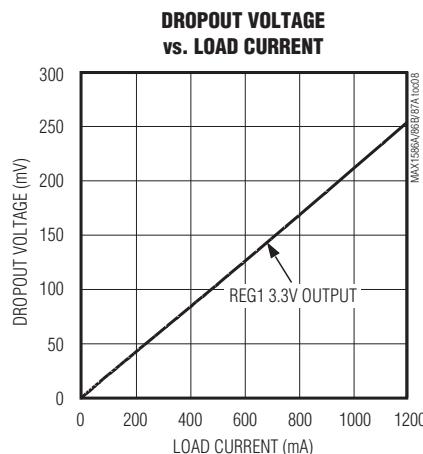
(Circuit of Figure 6,  $V_{IN} = 3.6V$ ,  $T_A = +25^{\circ}C$ , unless otherwise noted.)



# PDA及びスマートフォン用 ダイナミックコア付、高効率、低 $I_Q$ 電源管理IC(PMIC)

## 標準動作特性(続き)

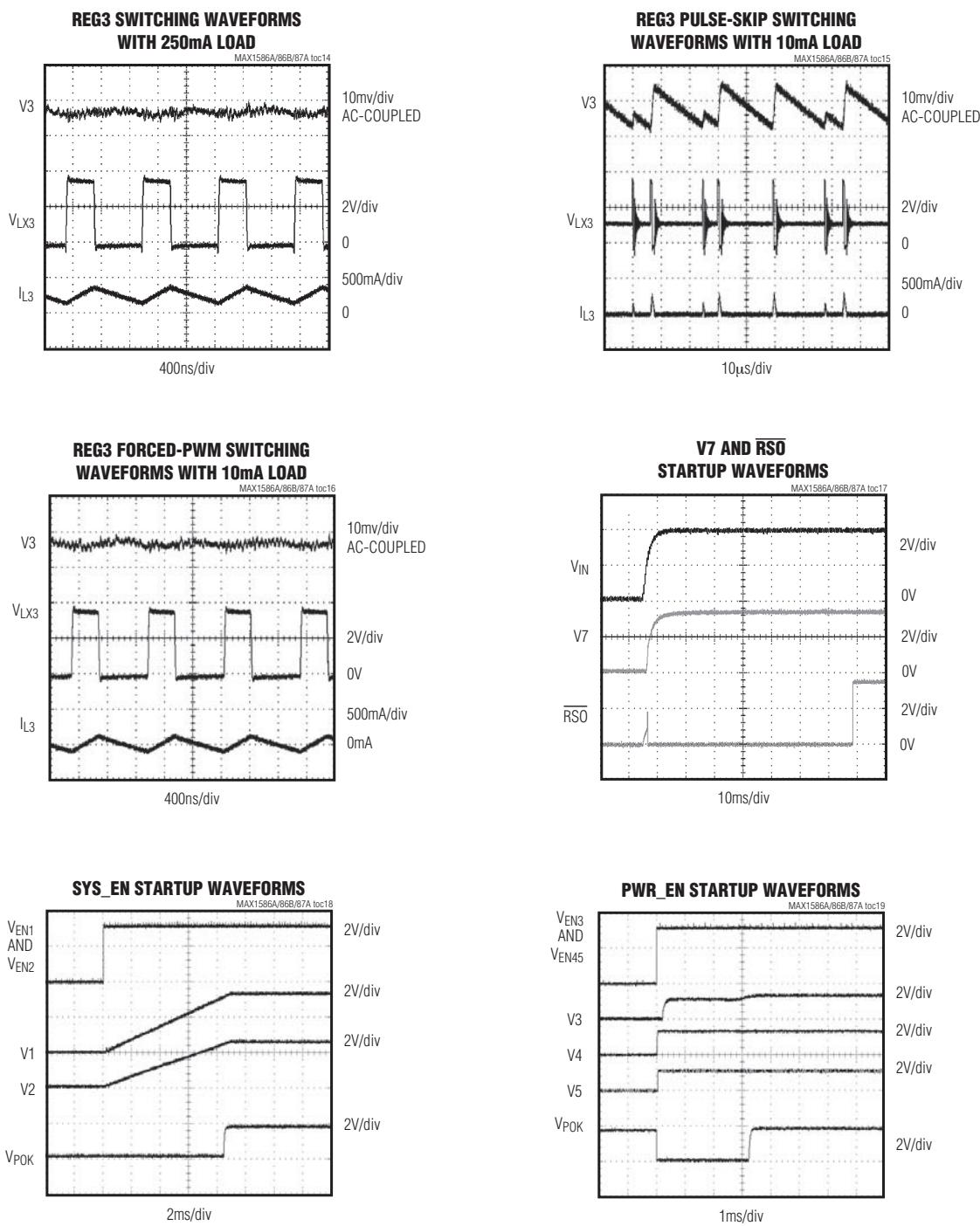
(Circuit of Figure 6,  $V_{IN} = 3.6V$ ,  $T_A = +25^\circ C$ , unless otherwise noted.)



# PDA及びスマートフォン用 ダイナミックコア付、高効率、低 $I_Q$ 電源管理IC(PMIC)

## 標準動作特性(続き)

(Circuit of Figure 6,  $V_{IN} = 3.6V$ ,  $T_A = +25^\circ C$ , unless otherwise noted.)

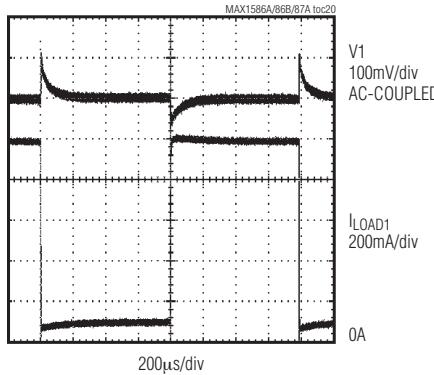


# PDA及びスマートフォン用 ダイナミックコア付、高効率、低 $I_Q$ 電源管理IC(PMIC)

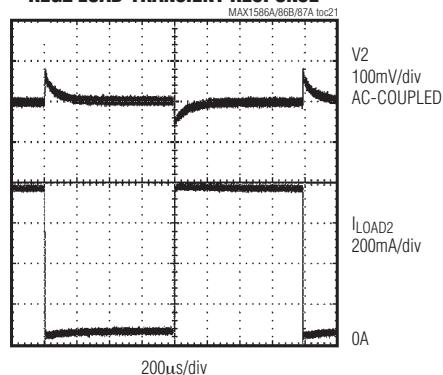
## 標準動作特性(続き)

(Circuit of Figure 6,  $V_{IN} = 3.6V$ ,  $T_A = +25^\circ C$ , unless otherwise noted.)

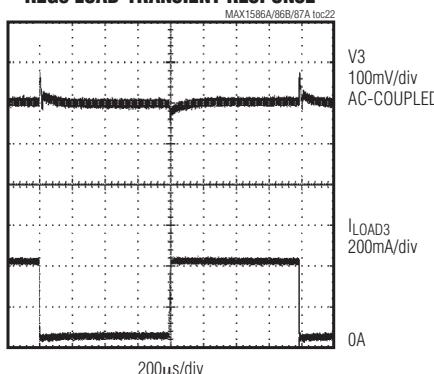
**REG1 LOAD-TRANSIENT RESPONSE**



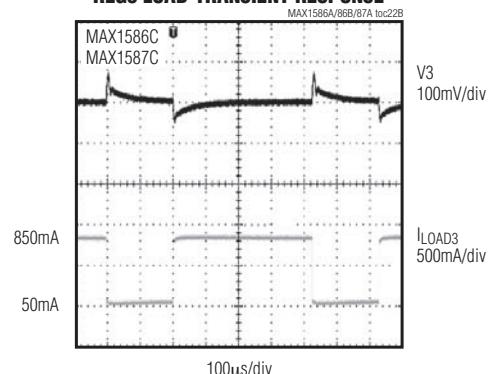
**REG2 LOAD-TRANSIENT RESPONSE**



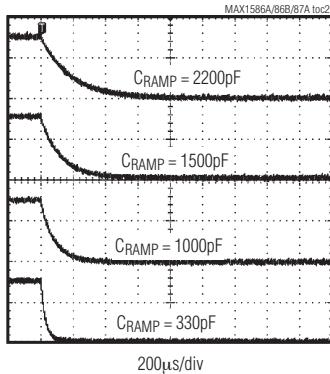
**REG3 LOAD-TRANSIENT RESPONSE**



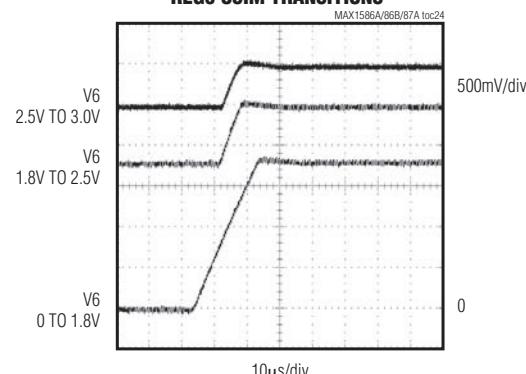
**REG3 LOAD-TRANSIENT RESPONSE**



**REG3 OUTPUT VOLTAGE CHANGING FROM  
1.3V TO 1.0V WITH DIFFERENT VALUES OF CRAMP**



**REG6 USIM TRANSITIONS**



# PDA及びスマートフォン用 ダイナミックコア付、高効率、低 $I_Q$ 電源管理IC(PMIC)

## 端子説明

端子		名称	機能
MAX 1586	MAX 1587		
1	—	LBI	Dual Mode™、ローバッテリ入力。ローバッテリスレッショルドを3.6Vに設定するには、 $V_{IN}$ に接続します(抵抗不要)。可変LBIスレッショルドを設定するには、LBIを抵抗分圧器に接続します。 $V_{IN}$ が設定したスレッショルド以下の場合、 $\overline{LBO}$ 出力はローに切り替わります。 $V_{IN}$ がデッドバッテリ(DBI)スレッショルド以下で、全REGがディセーブルされている場合は、 $\overline{LBO}$ は使用不可になり、強制的にローにされます。
2	40	CC1	REG1補償ノード。レギュレーションループを補償するには、直列抵抗及びコンデンサをCC1からGNDに接続します。「補償及び安定性」の項を参照してください。
3	1	FB1	REG1フィードバック入力。 $V_1$ を3.3Vに設定するには、FB1をGNDに接続します。その他の出力電圧の場合は、FB1を外付けフィードバック抵抗に接続します。
4	2	BKBT	バックアップバッテリ用の入力接続。この入力は外付けブーストコンバータの出力にも接続することができます。
5	3	V7	別名VCC_BATT。メイン電源やバックアップ電源がある場合は、V7は常時アクティブです。V7は、パワーアップする最初のレギュレータです。V7には次の2つの状態があります。 1) ON1がハイでV1がレギュレーション範囲内の場合は、V7はV1をトラッキングします。 2) ON1がローまたはV1がレギュレーション範囲外の場合は、V7はV_BKBTをトラッキングします。
6	4	V1	REG1電圧検出入力。REG1出力電圧に直接接続します。この出力電圧は、FB1を使って3.3Vに、または抵抗で可変に設定することができます。
7	5	SLPIN	$V_1$ 及び $V_2$ スリープレギュレータへの入力。 $V_1$ 及び $V_2$ でのスタンバイレギュレータへの入力。SLPINをINに接続します。
8	6	V2	REG2電圧検出入力。REG2出力電圧に直接接続します。この出力電圧は、FB2を使って1.8V/2.5V(MAX1586A、MAX1587A)、3.3V/2.5V(MAX1586B)に、または抵抗で可変に設定することができます。
9	7	FB2	REG2フィードバック入力。全デバイスでV2を2.5Vに設定するには、GNDに接続します。MAX1586A及びMAX1587AでV2を1.8Vに設定するには、FB2をINに接続します。MAX1586BでV2を3.3Vに設定するには、FB2をINに接続します。その他の電圧の場合は、FB2を外付けフィードバック抵抗に接続します。
10	8	CC2	REG2補償ノード。レギュレーションループを補償するには、直列抵抗及びコンデンサをCC2からGNDに接続します。「補償及び安定性」の項を参照してください。
11	9	POK	パワーOK出力。 $V_1$ ~ $V_6$ 出力のいずれかが各レギュレーションスレッショルド以下の場合に、ローになるオーブンドレイン出力。全動作出力がレギュレーション範囲内の場合は、POKはハイインピーダンスです。POKは、 $V_7$ が1Vと低いと有効な低出力を維持します。REG3がシリアルプログラミングで設定された電圧内で遷移している間は、POKはレギュレーション範囲外の状態にフラグを立てません。REGチャネルのいずれかがターンオフされている場合も、POKはフラグを立てません。ただし、全REGチャネル( $V_1$ ~ $V_6$ )がオフの場合は、POKはローになります。 $V_{IN} < V_{UVLO}$ の場合は、POKはローです。POKは、nVCC_FAULTに接続することになっています。
12	10	SCL	シリアルクロック入力
13	11	SDA	シリアルデータ入力。データは、SCLの立上りエッジで読み取られます。シリアルデータによって、REG3(コア)及びREG6(VCC_USIM)電圧をプログラミングします。オフの場合でもREG3及びREG6をプログラミングすることができます。ただし、シリアルインターフェースを作動させるには、ON端子のうち最低1個をロジックハイにする必要があります。パワーアップ時に、REG3はデフォルトで1.3Vになり、REG6はデフォルトで0Vになります。
14	12	PWM3	$V_3$ を全負荷時に強制的にPWMにします。通常動作(軽負荷のスキップモード)にするには、PWM3をGNDに接続します。 $V_3$ のみに対して全負荷時に強制的にPWM動作にするには、ハイに駆動、またはハイに接続します。
15	—	$\overline{LBO}$	ローバッテリ入力。 $V_{IN}$ がLBIで設定したスレッショルド以下になると、ローになるオーブンドレイン出力。

Dual ModeはMaxim Integrated Products, Inc.の商標です。

# PDA及びスマートフォン用 ダイナミックコア付、高効率、低 $I_Q$ 電源管理IC(PMIC)

## 端子説明(続き)

端子		名称	機能
MAX 1586	MAX 1587		
16	13	PV2	REG2電源入力。4.7 $\mu$ F以上の低ESRコンデンサでPG2をバイパスします。PV1、PV2、PV3、及びINは、ともに外部接続する必要があります。
17	14	LX2	REG2スイッチングノード。REG2インダクタに接続します。
18	15	PG2	REG2電源グランド。電源グランド面に直接接続します。ICにできる限り近い1点にPG1、PG2、PG3、及びGNDと一緒にグランド接続します。
19	16	IN	メインバッテリ入力。この入力からICに電源供給します。
20	17	RAMP	V3ランプレート制御。RAMPからGNDに接続されたコンデンサによって、V3変動時の変動レートが設定されます。RAMPの出力インピーダンスは100k $\Omega$ です。FB3によって、1.28 $\times$ V <sub>RAMP</sub> までレギュレーションされます。
21	18	GND	アナロググランド
22	19	REF	リファレンス出力。1.25Vリファレンスの出力。0.1 $\mu$ F以上のコンデンサでGNDにバイパスします。
23	20	BYP	低ノイズLDOバイパス。V4 LDO用低ノイズ化バイパスピン。0.01 $\mu$ FのコンデンサをBYPからGNDに接続します。
24	—	$\overline{DBO}$	デッドバッテリまたは不明バッテリ出力。 $\overline{DBO}$ は、V <sub>IN</sub> がDBIで設定したスレッショルド以下になるとローになるオープンドレイン出力です。 $\overline{DBO}$ は、MAX1586/MAX1587レギュレータ出力を使用不可にしません。 $\overline{DBO}$ は、Intel CPUではnBATT_FAULTに接続することになっています。
25	21	ON2	REG2用のオン/オフ入力。ターンオンするには、ハイにします。イネーブルにすると、REG2出力がソフトスタートします。RCを使って、他の入力に関してマニュアルシーケンシングを実行することができるよう、ON2はヒステリシスを備えています。ON1、ON2、及びON6はSYS_ENに接続することになっています。
26	—	ON4	REG4用のオン/オフ入力。ターンオンするには、ハイにします。イネーブルにすると、REG4出力が作動します。RCを使って、他の入力に関してマニュアルシーケンシングを実行することができるよう、ON4はヒステリシスを備えています。ON4はPWR_ENに接続することになっています。
27	23	V4	別名VCC_PLL。PLL用の1.3V、35mAリニアレギュレータ出力。レギュレータ入力はIN45です。
28	24	IN45	V4及びV5 LDOへの電源入力。通常V2に接続。ただし、INまたは2.5V~V <sub>IN</sub> の別の電圧に接続することもできます。
29	25	V5	別名VCC_SRAM。CPU SRAM用の1.1V、35mAリニアレギュレータ出力。レギュレータ入力はIN45です。
30	—	ON5	REG5用のオン/オフ入力。ターンオンするには、ハイにします。イネーブルにすると、MAX1586/MAX1587はREG5出力はソフトスタートします。RCを使って、他の入力に関してマニュアルシーケンシングを実行することができるよう、ON5はヒステリシスを備えています。ON5はPWR_ENに接続することになっています。
31	26	PG3	REG3電源グランド。電源グランド面に直接接続します。ICにできる限り近い1点にPG1、PG2、PG3、及びGNDと一緒にグランド接続します。
32	27	LX3	REG3スイッチングノード。REG3インダクタに接続します。
33	28	PV3	REG3電源入力。4.7 $\mu$ F以上の低ESRセラミックコンデンサでPG3をバイパスします。PV1、PV2、PV3、及びINは、ともに外部接続する必要があります。
34	34	ON3	REG3(コア)用のオン/オフ入力。ターンオンするには、ハイにします。イネーブルにすると、REG3出力が傾斜をもって立ち上ります。RCを使って、他の入力に関してマニュアルシーケンシングを実行することができるよう、ON3はヒステリシスを備えています。ON3はCPU SYS_ENから駆動することになっています。

MAX1586A/MAX1586B/MAX1586C/MAX1587A/MAX1587C

# PDA及びスマートフォン用 ダイナミックコア付、高効率、低 $I_Q$ 電源管理IC(PMIC)

## 端子説明(続き)

端子		名称	機能
MAX 1586	MAX 1587		
35	29	SRAD	シリアルアドレスビット。MAX1586/MAX1587のシリアルアドレスが別のシリアルデバイスと競合する場合は、SRADを使ってシリアルアドレスを変更することができます。SRAD = GNDの場合はA1 = 0、SRAD = INの場合はA1 = 1です。
36	30	RSO	オープンドレインリセット出力。V7が2.55V (typ.、立上り)を超えると、デアサートします。65ms遅延後に解除されます。RSOは、CPUではnRESETに接続することになっています。
37	31	MR	マニュアルリセット入力。 <u>MR</u> でローを入力すると <u>RSO</u> 出力はローになり、V3出力をデフォルトの1.3V設定にリセットします。 <u>MR</u> はMAX1586/MAX1587の他の機能には一切影響がありません。
38	32	CC3	REG3補償ノード。レギュレーションループを補償するには、直列抵抗及びコンデンサをCC3からGNDに接続します。「補償及び安定性」の項を参照してください。
39	33	FB3	REG3フィードバック検出入力。REG3出力電圧に直接接続します。出力電圧は、シリアルインターフェースによって設定されます。
40	—	ON6	REG6用のオン/オフ入力。ターンオンするには、ハイにします。イネーブルにすると、REG6出力が作動します。RCを使って、他の入力に関してマニュアルシーケンシングを実行することができるよう、ON6はヒステリシスを備えています。ON1、ON2、及びON6はSYS_ENに接続することになっています。
41	—	V6	別名VCC_USIM。リニアレギュレータ出力。この電圧は、I <sup>2</sup> Cインターフェースを通して0V、1.8V、2.5V、または3.0Vに設定可能です。デフォルト電圧は0Vです。ON6がハイになると、REG6が作動します。
42	—	IN6	V6 LDOへの電源入力。通常V1に接続しますが、INにも接続することができます。
43	36	PG1	REG1電源グランド。電源グランドプレーンに直接接続します。ICにできる限り近い1点にPG1、PG2、PG3、及びGNDと一緒にグランド接続します。
44	37	LX1	REG1スイッチングノード。REG1インダクタに接続します。
45	38	PV1	REG1電源入力。4.7 $\mu$ F以上の低ESRセラミックコンデンサでPG2にバイパスします。PV1、PV2、PV3、及びINは、ともに外部接続する必要があります。
46	35	ON1	REG1用のオン/オフ入力。REG1をターンオンするには、ハイにします。イネーブルにすると、REG1出力がソフトスタートします。RCを使って、他の入力に関してマニュアルシーケンシングを実行することができるよう、ON1はヒステリシスを備えています。ON1、ON2、及びON6はSYS_ENに接続することになっています。
47	39	SLP	スリープ入力。 <u>SLP</u> によって、ON1及びON2がターンオンするレギュレータを選択します。 <u>SLP</u> = highの場合は、通常動作です(ON1及びON2は、V1及びV2 DC-DCコンバータのイネーブル)。 <u>SLP</u> = lowの場合は、スリープ動作です(ON1及びON2は、V1及びV2 LDOのイネーブル)。
48	—	DBI	Dual Mode、デッドバッテリ入力。デッドバッテリ低下スレッショルドを3.15Vに設定するには、DBIをINに接続します(抵抗不要)。可変DBIスレッショルドを設定するには、DBIを抵抗分圧器に接続します。
—	22	ON45	REG4及びREG5用のオン/オフ入力。ターンオンするには、ハイにします。イネーブルにすると、REG4及びREG5出力が作動します。RCを使って、他の入力に関してマニュアルシーケンシングを実行することができるよう、ON45はヒステリシスを備えています。ON45はPWR_ENに接続することになっています。
EP	EP	EP	裏面放熱金属パッド。裏面放熱パッドをグランドに接続します。裏面放熱パッドをグランドに接続すると、グランドに接続するピンを適切にグランド接続する必要は必ずしもありません。

# PDA及びスマートフォン用 ダイナミックコア付、高効率、低 $I_Q$ 電源管理IC(PMIC)

MAX1586A/MAX1586B/MAX1586C/MAX1587A/MAX1587C

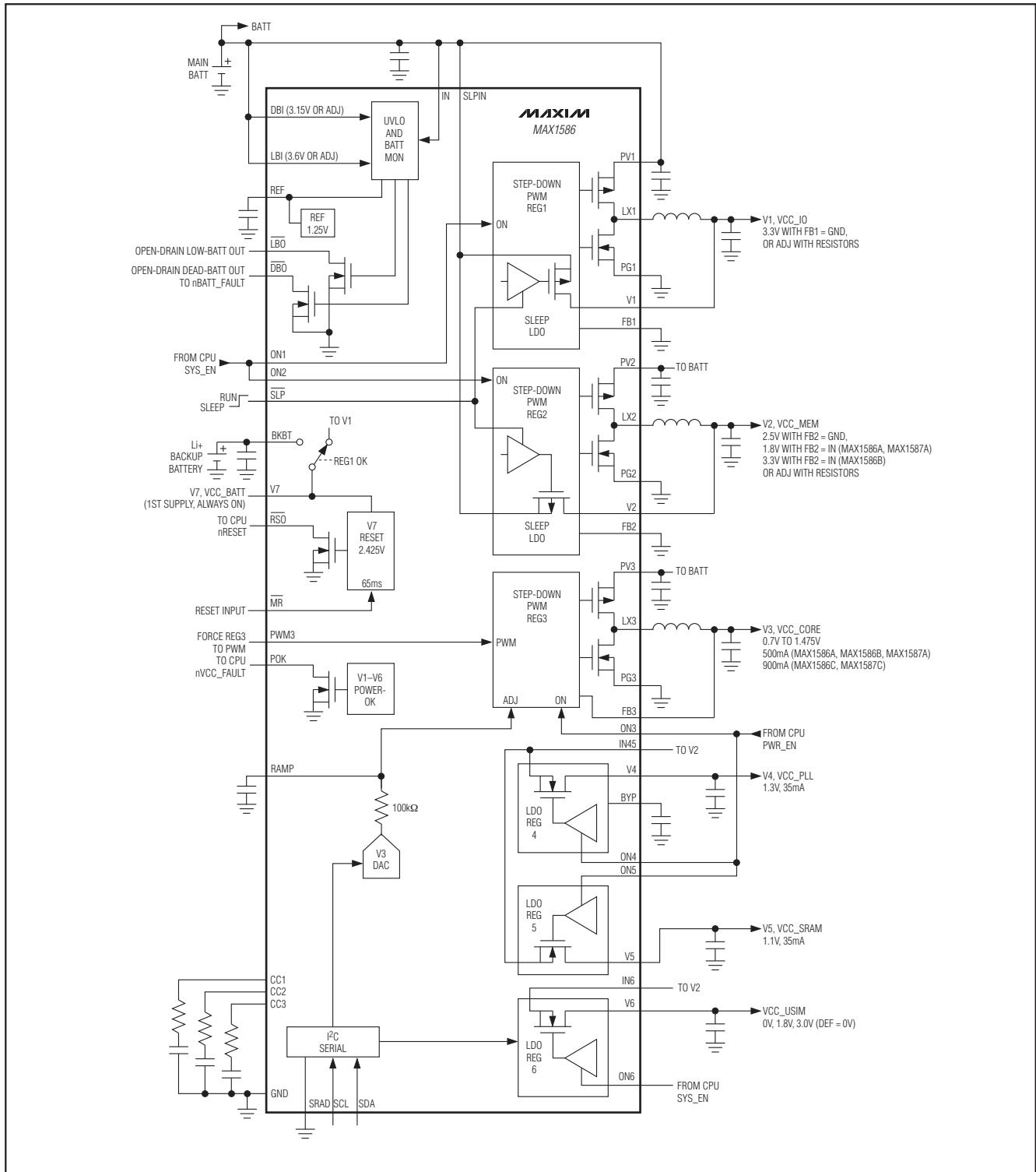


図1. MAX1586のファンクションダイアグラム(MAX1587では一部機能が省略されています。「端子説明」の項を参照してください。)

# PDA及びスマートフォン用 ダイナミックコア付、高効率、低 $I_Q$ 電源管理IC(PMIC)

## 詳細

MAX1586/MAX1587は電源管理ICで、低電力で高いコンピューティング/マルチメディア能力が必要な、第3世代スマートセルフオーン、PDA、インターネット機器、その他のポータブルデバイスなど、Intel XScaleマイクロプロセッサを使用するデバイスに最適化されています。MAX1586A/MAX1586B/MAX1587Aは、Intelプロセッサ電源規格に適合しています。

これらのICは、監視/管理機能とともに7個の高性能、低動作電流電源を内蔵しています。レギュレータ出力は、3個のステップダウンDC-DC出力(V1、V2、及びV3)、3個のリニアレギュレータ(V4、V5、及びV6)、及び1個の常時オン出力V7 (Intel VCC\_BATT)を備えています。V1ステップダウンDC-DCコンバータは、3.3V、または可変出力電圧をI/O及び周辺装置に供給します。MAX1586A及びMAX1587AのV2ステップダウンDC-DCコンバータは1.8Vまたは2.5Vにプリセットされ、またMAX1586BのV2電源は3.3Vまたは2.5Vにプリセットされています。また、すべてでV2外付け抵抗を使って調節することもできます。V3ステップダウンDC-DCコンバータは、マイクロプロセッサコアに電源供給するシリアルプログラミング出力を備えています。3個のリニアレギュレータ(V4、V5、及びV6)は、PLL、SRAM、及びUSIMに電源供給します。

スリープ状態時の自己消費電流を最低限に抑えるために、V1及びV2はバイパス「スリープ」LDOを装備しています。このLDOを動作させて、出力電流がごく低い場合のバッテリ電流流出を最低限に抑制することができます。その他の機能には、全DC-DCコンバータに対する個別オン/オフ制御、ローバッテリ及びデッドバッテリの検出、パワーOK出力、バックアップバッテリ入力、2線式シリアルインタフェースなどがあります。

すべてのDC-DC出力は高速の1MHz PWMスイッチングと小型外付け部品を使用しています。これらのデバイスは固定周波数PWM制御で動作して動作電流を低減し、バッテリ寿命を長くするためにPWM動作から軽負荷のスキップモード動作に自動で切り替ります。V3コア出力は、全負荷の強制PWMで動作することができます。

入力電圧範囲が2.6V~5.5Vであるため、1セルのリチウムイオン(Li+)、3セルのニッケル水素(NiMH)、または5Vの安定化入力を使用することができます。

次の電源に関する記述には、カッコ内に各電圧のIntel用語が含まれています。たとえば、MAX1586/MAX1587のV1出力は、Intelの文書ではVCC\_IOと呼ばれています。図1を参照してください。

## V1及びV2 (VCC\_IO、VCC\_MEM) ステップダウンDC-DCコンバータ

V1は、1MHzの電流モードのステップダウンコンバータです。V1出力電圧を3.3Vにプリセットしたり、抵抗分圧器を使って設定することができます。V1は、最大1300mAの負荷を供給します。

Idle ModeはMaxim Integrated Products, Inc.の商標です。

V2も、1MHzの電流モードのステップダウンコンバータです。MAX1586A及びMAX1587AのV2ステップダウンDC-DCコンバータは1.8Vまたは2.5Vにプリセットされ、またMAX1586BのV2電源は3.3Vまたは2.5Vにプリセットされています。また、すべてで、V2を外付け抵抗を使って設定することもできます。V2は、最大900mAの負荷を供給します。

中負荷から重負荷状態では、これらのコンバータは、周波数を固定し、パルス幅変調の低ノイズPWMモードで動作します。固定周波数動作で生成されたスイッチング高調波は安定し、フィルタリングが容易です。負荷に対応する必要がある場合のみコンバータが切り替わるIdle Mode™にすると、軽負荷(30mA以下、typ)状態で効率が向上します。

## 同期整流

内蔵nチャネル同期整流器によって、外付けショットキダイオードが不要になり、効率が向上します。同期整流器は、各サイクルの後半期間(オフ時間)にターンオンします。この期間にインダクタの電圧が反転され、インダクタ電流が低下します。通常動作(非強制PWM)では、サイクルの終期(この時期に別のオン時間が開始)に、またはインダクタ電流がゼロに近づくと、同期整流器がターンオフします。

## 100%のデューティサイクル動作

オン時間時に負荷供給するのに十分なほどにインダクタ電流が立ち上がらない場合は、スイッチはオン状態を維持し、最大100%のデューティサイクルで動作します。このため、入力電圧がレギュレーション電圧に近い間は、出力電圧はレギュレーションを維持することができます。ドロップアウト電圧は、V1では800mAの負荷に対し約180mVであり、V2では800mAの負荷に対し220mVです。ドロップアウト時には、ハイサイドpチャネルMOSFETがターンオンし、コントローラは低電流消費モードになります。レギュレータチャネルがドロップアウト状態でなくなるまで、デバイスはこのモードにとどまります。

## スリープLDO

高性能ステップダウンコンバータだけでなく、低自己消費電流の低ドロップアウト(LDO)リニアレギュレータでもV1及びV2を供給することができます。このレギュレータは、スリープモード時や負荷電流が極度に低い場合でも常時使用することができます。スリープLDOは、最大35mAまで電流供給することができます。スリープLDOをイネーブルするには、SLPをローにします。SLPがハイのときは、スイッチングステップダウンコンバータはアクティブです。スリープLDOの出力電圧は、「出力電圧の設定」の項に説明されているように、スイッチングステップダウンコンバータと同じ電圧になるように設定します。SLPINはV1及びV2スリープLDOへの入力であり、INに接続する必要があります。

# PDA及びスマートフォン用 ダイナミックコア付、高効率、低 $I_Q$ 電源管理IC(PMIC)

MAX1586A/MAX1586B/MAX1586C/MAX1587A/MAX1587C

## V3 (VCC\_CORE)

### ステップダウンDC-DCコンバータ

V3は、1MHzの電流モードのステップダウンコンバータです。MAX1586A、MAX1586B、およびMAX1587AはV3から負荷に最大500mAを供給し、MAX1586CおよびMAX1587Cは最大1Aを供給します。

V3出力電圧は、I<sup>2</sup>Cシリアルインターフェースによって25mV刻みで0.7Vから1.475Vの間に設定することができます。パワーアップ時およびリセット後のデフォルト電圧は1.3Vです。設定の詳細については、「シリアルインターフェース」の項を参照してください。V3出力電圧を上げる方法については「アプリケーション情報」の指示を参照してください。

### REG3の強制PWM

中負荷から重負荷状態では、V3は、周波数を固定し、パルス幅を変調した低ノイズPWMモードで常時動作します。固定周波数動作で生成されたスイッチング高調波は安定しフィルタリングが容易です。

軽負荷(30mA以下)でPWM3がローの場合は、負荷に対応する必要がある場合のみコンバータが切り替わる高効率のIdle Modeで、V3は動作します。PWM3がハイの場合は、V3は全負荷状態の低ノイズ強制PWMモードで動作します。

## リニアレギュレータ(V4、V5、及びV6)

### V4 (VCC\_PLL)

V4は、1.3Vの固定出力と最大35mAの負荷を供給するリニアレギュレータです。V4及びV5リニアレギュレータの電源入力はIN45であり、これは通常V2に接続されています。MAX1586のV4をイネーブルするにはON4をハイにし、またシャットダウンするにはON4をローにします。MAX1587では、V4及びV5のイネーブルピンは統合されています。V4及びV5をイネーブルするにはON45をハイにし、またシャットダウンするにはON45をローにします。V4は、VCC\_PLLとの接続用です。

### V5 (VCC\_SRAM)

V5は、1.1Vの固定出力と最大35mAの負荷を供給するリニアレギュレータです。V4及びV5リニアレギュレ

タの電源入力はIN45であり、これは通常V2に接続されています。MAX1586のV5をイネーブルするにはON5をハイにし、またシャットダウンするにはON5をローにします。MAX1587では、V4及びV5のイネーブルピンは統合されています。V4及びV5をイネーブルするにはON45をハイにし、またシャットダウンするにはON45をローにします。V5は、VCC\_SRAMとの接続用です。

### V6 (VCC\_USIM—MAX1586専用)

V6は、最大35mAの負荷を供給する、MAX1586のリニアレギュレータです。V6出力電圧は、I<sup>2</sup>Cシリアルインターフェースによって0V、1.8V、2.5V、または3.0Vに設定することができます。V6のパワーアップデフォルト電圧は0Vです。電圧変更の詳細については、「シリアルインターフェース」の項を参照してください。V6リニアレギュレータの電源入力はIN6であり、これは通常V1に接続します。V6をイネーブルするにはON6をハイにし、またシャットダウンするにはON6をローにします。V6は、VCC\_USIMとの接続用です。

### V7常時オン出力(VCC\_BATT)

V1がイネーブルされレギュレーション範囲内である場合や、バックアップ電源がある場合は、V7出力は常にアクティブです。ON1がハイでV1がレギュレーション範囲内にあるときは、V7は内蔵MOSFETスイッチによってV1から供給されます。ON1がローまたはV1がレギュレーション範囲外にあるときは、V7は別の内蔵MOSFETによってBKBTから供給されます。V7は、最大30mAの負荷を供給することができます。V7は、Intel CPUではVCC\_BATTとの接続用です。

システム実装にはバリエーションがあるので、BKBT及びV7を様々な方法で活用することができます。BKBT及びV7の使用方法の詳細については、「バックアップバッテリ及びV7の設定」の項を参照してください。

### 各状態の自己動作消費電流

MAX1586/MAX1587は、スリープやディープスリープを含む全標準動作モードでの効率の最適化と動作電流の最少化に対応しています。これらの状態は、表1に略述されています。

表1. 各状態の自己動作消費電流

OPERATING POWER MODE	DESCRIPTION	TYPICAL MAX1586/MAX1587 NO-LOAD OPERATING CURRENT
RUN	All supplies on and running	
IDLE	All supplies on and running, peripherals on	200 $\mu$ A MAX1587, 225 $\mu$ A MAX1586
SENSE	All supplies on, minimal loading, peripherals monitored	
STANDBY	All supplies on, minimal loading, peripherals not monitored	
SLEEP	PWR_EN controlled voltages (V3, V4, V5) are off. V1 and V2 on.	60 $\mu$ A if V1 and V2 SLEEP LDOs on; 130 $\mu$ A if V1, V2 step-down DC-DCs enabled
DEEP SLEEP	All supplies off except V7. V7 biased from backup battery.	5 $\mu$ A MAX1587 if V <sub>IN</sub> > DBI threshold; 32 $\mu$ A MAX1586 if V <sub>IN</sub> > DBI threshold; 4 $\mu$ A if V <sub>IN</sub> < DBI threshold

# PDA及びスマートフォン用 ダイナミックコア付、高効率、低 $I_Q$ 電源管理IC(PMIC)

## 電圧モニタ、リセット、 及び低電圧ロックアウト機能

### 低電圧ロックアウト

入力電圧が2.35V (typ)以下のときは、過低電圧ロックアウト(UVLO)回路によってICがディセーブルされます。UVLO状態時には入力はハイインピーダンスを維持し、この状態でバッテリ負荷が低減します。すべてのシリアルレジスタは、最低2.35Vの入力電圧で保存されます。

### リセット出力(RSO)及びMR入力

MR入力がロー、またはV7が2.425V以下のときは、リセット出力(RSO)はローです。V7は、V1 (イネーブル時) またはバックアップバッテリ入力(BKBT)から電源供給されます。以下の場合には、RSOは通常ローになります。

- 1) 電源が、別のバックアップバッテリがない構成で初めて印加されるとき(INからBKBTへの外付けダイオード)
- 2) 電源が、別のバックアップバッテリがない構成で解除されるとき(INからBKBTへの外付けダイオード)
- 3) V1がオフまたはレギュレーション範囲外にある場合に、バックアップバッテリが2.425Vを下回るとき
- 4) 手動リセットボタンが押されたとき(MRはロー)

$V_{IN} > 2.4V$ の時にV7が2.3Vを上回った後、65ms後に遅延を解除するタイマーがRSOに備えられています。V7が2.3Vを上回ったときに $V_{IN} < 2.4V$ の場合、もしくは $V_{IN}$ とV7が同時に立ち上がった場合、RSOは65msの遅延を行わずすぐにデアサートします。後者の場合は遅延がありません。なぜなら、 $V_{IN}$ の低電圧ロックアウト時の動作電流を最低限に抑えるためにタイマー回路が使用不可になるからです。

$V_{IN}$ とV7のシーケンスに関わらず65msのRSO解除の遅延があつたほうが良い場合は、図2のような回路を使うことができます。INとMRの間のRCによって、 $V_{IN}$ が立ち上がるまでMRの立ち上りを遅らせます。65msのタイマーはV7および $V_{IN}$ のいずれのシーケンスにも有効で、両方が立ち上がった後65ms経つまで解除になりません。RSOに影響のあるレギュレータ出力はV7だけです。POKで監視されるV1~V6にRSOは応答しません。BKBTに電源供給されていない場合は、RSOは機能せず、ハイインピーダンスです。

MRは、ハードウェアリセット用の手動リセット入力です。MRの入力がローになると、RSOの出力は最低65msローになり、またV3出力をデフォルト設定の1.3Vにリセットします。MRはそれ以外のMAX1586/MAX1587の機能には影響を与えません。

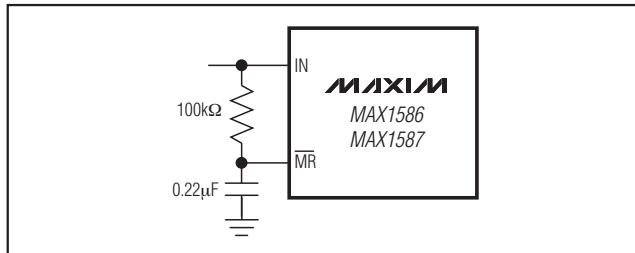


図2. INとMRの間にRC遅延接続することによって、 $V_{IN}$ やV7のシーケンスに関わらず、65msのRSOリリース遅延が有効状態を維持します。

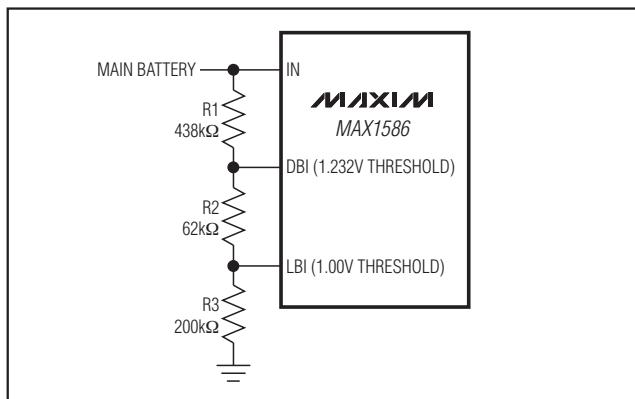


図3. 1つの抵抗チェーンによるローバッテリ及びデッドバッテリスレッショルドの設定。表示の値によって、3.3VのDBIスレッショルドと3.5VのLBIスレッショルドが設定されます(出荷時プリセットスレッショルドには抵抗は不要)。

### デッドバッテリ及びローバッテリコンパレーター DBI、LBI (MAX1586専用機能)

DBI及びLBI入力は入力電源(通常、バッテリ)を監視し、DBO及びLBO出力をトリガします。バッテリ( $V_{IN}$ )がデッドバッテリスレッショルドまで放電すると、デッドバッテリコンパレータはDBOをトリガします。出荷時設定の3.15Vスレッショルドは、DBIをINに接続して、選択することができます。またはDBIにおいて抵抗分圧器を使ってスレッショルドを設定することができます。ローバッテリコンパレータは、LBIをINに接続して選択する出荷時設定の3.6Vスレッショルドを備えています。またLBIで抵抗分圧器を使ってそのスレッショルドを設定することができます。

抵抗3個からなる分圧器で、次の式に従ってDBI及びLBI(図3のR1、R2、及びR3)を設定することができます。

- 1) 250kΩ以下のR3を選択

$$2) R1 = R3 \frac{V_{LB}}{V_{LBITH}} \left( 1 - \frac{V_{DBITH}}{V_{DB}} \right)$$

$$3) R2 = R3 \times \left( \frac{V_{DBITH}}{V_{LBITH}} \frac{V_{LB}}{V_{DB}} - 1 \right)$$

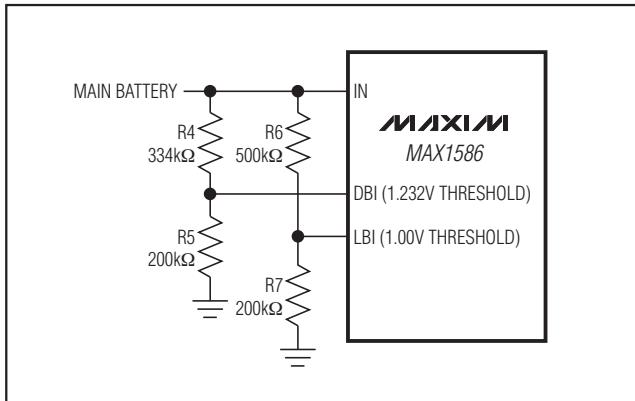


図4. 別々の抵抗分圧器によるローバッテリ及びデッドバッテリスレッショルドの設定。示された抵抗値によって、3.3VのDBIスレッショルドと3.5VのLBIスレッショルドが設定されます(出荷時プリセットスレッショルドには抵抗は不要)。

ここで、 $V_{LB}$ は所望のローバッテリ検出電圧で、 $V_{DB}$ は所望のデッドバッテリ検出電圧です。 $V_{LBITH}$ はLBIスレッショルド(1.0V typ)で、 $V_{DBITH}$ はDBIスレッショルド(1.232V typ)です。

また、LBI及びDBIは、別の2抵抗分圧器で設定することができます。250kΩ以下の分圧器チェーンの下側の抵抗を選択します(図4のR5及びR7)。各スレッショルドに応じた上側の分圧器抵抗の式は、次のとおりです。

$$R4 = R5 \times \left( \frac{V_{DB}}{V_{DBITH}} - 1 \right)$$

$$R6 = R7 \times \left( \frac{V_{LB}}{V_{LBITH}} - 1 \right)$$

抵抗を使って $V_{LB}$ を設定すると、LBIのスレッショルドは1.00Vです。抵抗を使って $V_{DB}$ を設定すると、DBIのスレッショルドは1.232Vです。DBIかLBIのうちどちらか専用で、抵抗で設定したスレッショルドを使用することもできます。該当する入力をINに接続して、その他のスレッショルドを出荷時設定することができます。

BKBTに電源供給されていない場合は、 $\overline{DBO}$ は機能せず、ハイインピーダンスです。 $\overline{DBO}$ は、Intel CPUではnBATT\_FAULTに接続することになっています。BKBTに電源供給されていない場合は、 $\overline{LBO}$ は機能せず、ハイインピーダンスです。

## パワーOK出力(POK)

POKは、作動レギュレータ(V1~V6)がそのレギュレーションスレッショルド以下になるとローになるとオーブンドレイン出力です。POKは、V7を監視しません。すべてのアクティブな出力電圧がレギュレーションの

10%以内にある場合は、POKはハイインピーダンスです。V3がシリアルプログラミングで設定された電圧内で遷移している間や、レギュレータチャネルがターンオフされている場合は、POKはレギュレーション範囲外の状態に対してフラグを立てません。レギュレータがターンオンされるとPOKは瞬間にローになりますが、そのレギュレータがレギュレーションに達するとハイに復帰します。全レギュレータ(V1~V6)がオフの場合は、POKはローになります。入力電圧がUVLOスレッショルド以下の場合は、POKはローに保持され、 $V_{IN}$ が1Vと低い有効低出力を維持します。BKBTに電源供給されていない場合は、POKは機能せず、ハイインピーダンスです。

## プロセッサとの接続とパワーシーケンシング

プロセッサとの標準的な接続では、PWR\_EN及びSYS\_ENと一般的に呼ばれる電源制御端子のみが用意されます。MAX1586/MAX1587は、フレキシビリティを最大限に拡大するために多数のオン/オフ制御端子を備えています。標準アプリケーションでは、これらの多数の端子は互いに接続されています。ON1、ON2、及びON6は、通常SYS\_ENに接続します。ON3、ON4、及びON5は、通常PWR\_ENに接続します。メイン電源やバックアップ電源が接続されている間は、V7はオン状態を維持します。MAX1586/MAX1587の内部ではシーケンシングは実行されませんが、すべてのON\_入力はヒステリシスを備え、RCネットワークに接続して、シーケンシングを設定することができます。Intel CPUとの標準的な接続の場合は、外部シーケンシングは不要です。

## バックアップバッテリ入力

バックアップバッテリ入力(BKBT)は、V1がディセーブルされていると、バックアップ電源をV7に供給します。通常、1次または充電式バックアップバッテリは、この端子に接続されています。バックアップバッテリが使用されない場合は、BKBTはダイオードや外付けレギュレータを通じてINに接続する必要があります。BKBT及びV7の使用方法の詳細については、「バックアップバッテリ及びV7の設定」の項を参照してください。

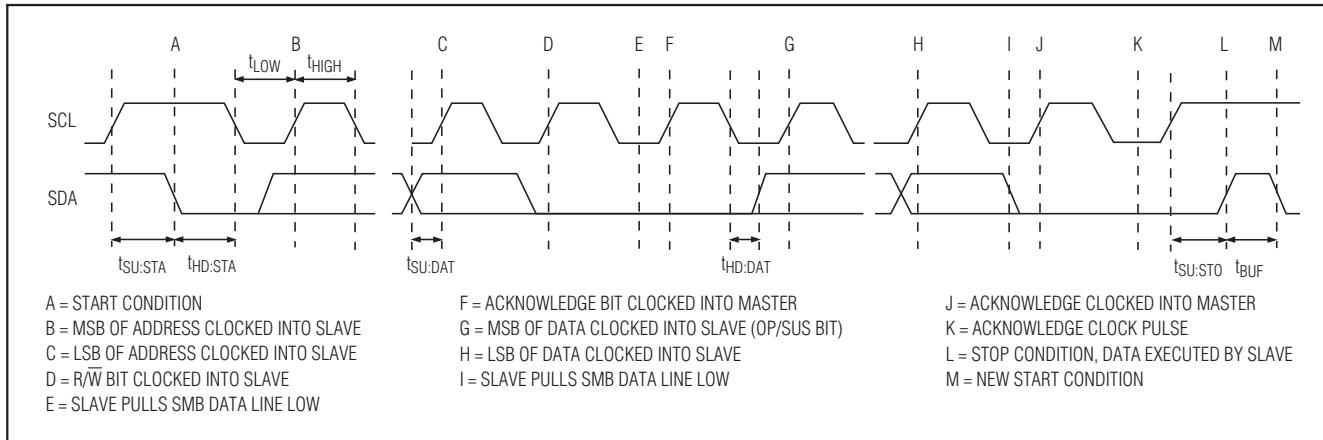
## シリアルインタフェース

I<sup>2</sup>Cコンパチブル、2線式シリアルインタフェースによって、MAX1587のREG3、MAX1586のREG3及びREG6を制御します。このシリアルインタフェースは、 $V_{IN}$ が2.40V UVLOスレッショルドを上回り、ON1~ON6のうち最低1個がアサートされると、動作します。どのレギュレータもイネーブルされていない場合、オフ電流の流出を最低限に抑えるために、シリアルインタフェースがシャットダウンされます。

# PDA及びスマートフォン用 ダイナミックコア付、高効率、低 $I_Q$ 電源管理IC(PMIC)

表2. V3及びV6のシリアルプログラミングコード

D7	D6	D5 0 = PROG V3 1 = PROG V6	D4	D3	D2	D1	D0	OUTPUT (V)	DESCRIPTION
X	X	0	0	0	0	0	0	0.700	V3, CORE VOLTAGES
		0	0	0	0	0	1	0.725	
		0	0	0	0	1	0	0.750	
		0	0	0	0	1	1	0.775	
		0	0	0	1	0	0	0.800	
		0	0	0	1	0	1	0.825	
		0	0	0	1	1	0	0.850	
		0	0	0	1	1	1	0.875	
		0	0	1	0	0	0	0.900	
		0	0	1	0	0	1	0.925	
		0	0	1	0	1	0	0.950	
		0	0	1	0	1	1	0.975	
		0	0	1	1	0	0	1.000	
		0	0	1	1	0	1	1.025	
		0	0	1	1	1	0	1.050	
		0	0	1	1	1	1	1.075	
		0	1	0	0	0	0	1.100	
		0	1	0	0	0	1	1.125	
		0	1	0	0	1	0	1.150	
		0	1	0	0	1	1	1.175	
		0	1	0	1	0	0	1.200	
		0	1	0	1	0	1	1.225	
		0	1	0	1	1	0	1.250	
		0	1	0	1	1	1	1.275	
		<b>0</b>	<b>1</b>	<b>1</b>	<b>0</b>	<b>0</b>	<b>0</b>	<b>1.300</b>	V6, USIM VOLTAGES [MAX1586 ONLY]
		0	1	1	0	0	1	1.325	
		0	1	1	0	1	0	1.350	
		0	1	1	0	1	1	1.375	
		0	1	1	1	0	0	1.400	
		0	1	1	1	0	1	1.425	
		0	1	1	1	1	0	1.450	
		0	1	1	1	1	1	1.475	
<b>1</b>	<b>X</b>	<b>X</b>	<b>X</b>	<b>0</b>	<b>0</b>	<b>0</b>			
1	X	X	X	0	1	1.8			
1	X	X	X	1	0	2.5			
1	X	X	X	1	1	3.0			

図5. I<sup>2</sup>Cコンパチブルシリアルインタフェースタイミング図

シリアルインタフェースは、シリアルデータライン(SDA)とシリアルクロックライン(SCL)から構成されています。標準的なI<sup>2</sup>Cコンパチブルの書き込みバイトコマンドが使用されます。図5は、I<sup>2</sup>Cプロトコルのタイミング図を示しています。MAX1586/MAX1587はスレーブ専用デバイスで、マスタに依存して、クロック信号を生成します。マスタ(通常、マイクロプロセッサ)はバス上でデータ転送を開始し、SCLを生成して、データ転送を実行します。マスタデバイスは、8ビットデータコード(表2)に先行して該当アドレスを転送し、MAX1586/MAX1587と通信します。各データ転送シーケンスは、START (A)条件とSTOP (L)条件で構成されます。バス上に送信される各ワードは8ビット長で、常に確認応答クロックパルスが後に続きます。

表2は、V3及びV6のプログラム用シリアルデータコードを示しています。デフォルトのパワーアップ電圧は、V3で1.3V、V6で0Vです。

### ビット転送

1つのデータビットは、各SCLクロックサイクルの間に転送されます。SDAのデータは、SCLクロックパルスがハイの間は、安定を維持する必要があります。SCLがハイであるとき、SDAの変化するのは制御信号となります(「START/STOP条件」の項参照)。バスがビジーでない場合は、SDA及びSCLはともにハイでのアイドル状態になります。

### START/STOP条件

シリアルインタフェースが非アクティブのときは、SDAとSCLはハイでアイドル状態です。START条件を発行することによって、マスタデバイスは通信を開始します。START条件では、SCLがハイで、SDAがハイからローへ遷移します。STOP条件では、SCLがハイで、SDAがローからハイへ遷移します(図5)。マスタからのSTART条件は、MAX1586/MAX1587に転送の開始を

通知します。マスタは、STOP条件に先行する非確認応答を発行することによって、転送を終了します(「確認応答ビット(ACK)」の項参照)。STOP条件によって、バスが解放されます。

STOP条件や不適切なアドレスが検出されると、MAX1586/MAX1587は、次のSTART条件までシリアルインタフェースからSCLを内部で分離して、デジタルノイズとフィードスルーを最低限に抑えます。

### 確認応答ビット(ACK)

確認応答ビット(ACK)は、すべての8ビットデータワードに付加される9番目のビットです。受信デバイスは、常時ACKを生成します。MAX1586/MAX1587は、アドレスやデータを受信すると第9クロック期間時にSDAをローにプルして、ACKを生成します。ACKを監視すると、データ転送の不成功を検出することができます。受信デバイスがビジーの場合やシステム障害が発生した場合に、データ転送が失敗します。データ転送が不成功の場合は、バスマスタは後で通信を再試行する必要があります。

### シリアルアドレス

バスマスタは、7ビットスレーブアドレス(表3)に先行するSTART条件を発行して、スレーブデバイスとの通信を開始します。アイドル時に、MAX1586/MAX1587はスレーブアドレスに先行するSTART条件を待っています。シリアルインタフェースは各アドレス値をビットごとに照合するので、不適切なアドレスが検出された場合にインターフェースが即時にパワーダウンすることができます。

### 表3. シリアルアドレス

SRAD	A7	A6	A5	A4	A3	A2	A1	A0 RD/W
0	0	0	1	0	1	0	0	0
1	0	0	1	0	1	0	1	0

# PDA及びスマートフォン用 ダイナミックコア付、高効率、低 $I_Q$ 電源管理IC(PMIC)

アドレスワードの LSB は、読み取り/書き込み(R/W)ビットです。R/Wは、マスターが書き込み中か読み取り中かを示します(RD/W 0 = 書込み、RD/W 1 = 読取り)。MAX1586/MAX1587はSEND BYTE形式のみをサポートしています。このため、RD/Wが0である必要があります。

MAX1586/MAX1587は適切なアドレスを受信した後に、1クロックサイクルの間、SDAをローにプルして、ACKを発行します。MAX1586/MAX1587は、2つのユーザ設定アドレスを備えています(表3)。A6からA1までのアドレスビットは固定ですが、A1はSRADによって制御されます。SRADをGNDに接続すると、A1 = 0が設定されます。SRADをINに接続すると、A1 = 1が設定されます。

## V3出力ランプレート制御

V3がシリアルインターフェースでダイナミックに変更されると、RAMPからグランドに接続されたコンデンサ( $C_{RAMP}$ )で制御されるレートで、出力電圧が変化します。

電圧変化は、次式で決定される標準的なRC指指数関数です。

$$V_o(t) = V_o(0) + dV(1 - \exp(-t/(100k\Omega C_{RAMP})))$$

有益な近似では、V3が10%から90%の電圧差を変化するのに約2.2 RC時定数の時間が必要です。 $C_{RAMP} = 1500\text{pF}$ の場合は、この時間は $330\mu\text{s}$ です。1Vから1.3Vへの変化の場合は、この値は $1\text{mV}/\mu\text{s}$ に相当します。各ランプレート設定例については、「標準動作特性」を参照してください。

RAMPで使用可能な最大コンデンサ値は、 $2200\text{pF}$ です。これより大きい値が使用されても、V3ランプレートは上記の式に従って制御されます。ただし、V3が初めて作動する場合、V3が最終電圧に達する前に、POKが「レギュレーション範囲内」状態を示します。

RAMP端子は、実際にはREG3のリファレンスです。FB3は、RAMPの電圧の1.28倍までレギュレーションします。

## 設計手順

### 出力電圧の設定

出力V1及びV2はプリセット出力電圧を備えていますが、抵抗分圧器を使って設定することもできます。V1は、3.3V及び3.0Vのプリセットを備えています。V1を3.0Vに設定するには、FB1をINに接続します。3.3Vに設定するには、FB1をGNDに接続します。MAX1586A及びMAX1587Aでは、V2を1.8Vまたは2.5Vにプリセットすることができます。MAX1586A及びMAX1587AでV2を1.8Vに設定するには、FB2をINに接続します。2.5Vに設定するには、FB2をGNDに接続します。MAX1587Bでは、V2を3.3Vまたは2.5Vにプリセットすることができます。MAX1587BでV2を3.3Vに設定するには、FB2をINに接続します。2.5Vに設定するには、FB2をGNDに接続します。

V1またはV2をプリセット出力電圧以外の電圧に設定するには、抵抗分圧器を出力電圧から対応するFB入力に接続します。FB\_入力バイアス電流は $100\text{nA}$ 以下です。このため、下側(FB\_からGND)抵抗( $R_L$ )を $100\text{k}\Omega$ 以下に選択します。次に、以下の式によって上側(出力からFB\_)抵抗( $R_H$ )を計算します。

$$R_H = R_L [(V_{OUT}/1.25) - 1]$$

V3 (VCC\_CORE)出力電圧は、I<sup>2</sup>Cシリアルインターフェースによって25mV刻みで0.7V~1.475Vに設定します。詳細については、「シリアルインターフェース」の項を参照してください。

リニアレギュレータV4は、1.3Vの固定出力電圧を備えています。リニアレギュレータV5は、1.1Vの固定出力電圧を備えています。V4及びV5電圧は可変設定することができません。

リニアレギュレータV6 (VCC\_USIM)の出力電圧は、I<sup>2</sup>Cシリアルインターフェースによって0V、1.8V、2.5V、または3.0Vに設定することができます。詳細については、「シリアルインターフェース」の項を参照してください。

ON1がハイでV1がレギュレーション範囲内の間で、リニアレギュレータV7 (VCC\_BATT)はV1の電圧をトランкиングします。ON1がローまたはV1がレギュレーション範囲外のときは、V7はバッックアップバッテリ(VBKBT)に切り替わります。

### インダクタの選択

ステップダウンに必要な外付け部品は、インダクタ、入力と出力用のフィルタコンデンサ、及び補償RCネットワークです。

MAX1586/MAX1587ステップダウンコンバータは、連続インダクタ電流で最高効率を実現します。適切なインダクタ値( $L_{IDEAL}$ )は、次の式から算出されます。

$$L_{IDEAL} = [2(V_{IN}) \times D(1 - D)] / (I_{OUT}(\text{MAX}) \times f_{OSC})$$

この式によって、ピークトゥピークインダクタ電流はDCインダクタ電流が1/2の場合の値に設定されます。Dは、次のようなデューティサイクルです。

$$D = V_{OUT}/V_{IN}$$

$L_{IDEAL}$ が与えられると、ピークトゥピークインダクタリップル電流は、 $0.5 \times I_{OUT}$ です。ピークインダクタ電流は、 $1.25 \times I_{OUT}(\text{MAX})$ です。インダクタの飽和電流がピークインダクタ電流より大きく、定格最大DCインダクタ電流が最大出力電流( $I_{OUT}(\text{MAX})$ )より大きくなるようにします。 $L_{IDEAL}$ より大きいインダクタンス値を使って、効率を最適化したり、できる限り最大の出力電流を得ることができます。これは、インダクタンス値を大きくして、少ないインダクタピーク電流でもって所定の負荷電流を得て実現します。通常、 $L_{IDEAL}$ の約最大2倍のインダクタ値までは、出力電流及び効率が向上します。しかし、インダクタンスを過度に大きくすると、インダクタサイズが過大になったり、インダクタ抵抗の増大によって、低いピーク電流から得られるメリット以上に効率が低下することがあります。

インダクタンス値が小さいと、インダクタサイズは小さくなります。負荷のピークインダクタ電流も増大します。ピーク電流の増大による出力リップルの増加を抑制するには、場合によっては出力容量を大きくする必要があります。

### コンデンサの選択

DC-DCコンバータの入力コンデンサは、バッテリや他の入力電源からのピーク電流を低減し、コントローラ

# PDA及びスマートフォン用 ダイナミックコア付、高効率、低IQ電源管理IC(PMIC)

MAX1586A/MAX1586B/MAX1586C/MAX1587A/MAX1587C

のスイッチングノイズを削減します。高周波スイッチング電流が入力電源に流れないように、スイッチング周波数の入力コンデンサのインピーダンスは、入力電源のインピーダンス以下である必要があります。

出力コンデンサは出力リップルを小さくし、制御ループを安定させます。また、出力コンデンサは、スイッチング周波数でローインピーダンスである必要があります。セラミック、ポリマ、及びタンタルコンデンサが適切であり、セラミックコンデンサのESRと高周波インピーダンスは最低を示します。

セラミック出力コンデンサの出力リップルは、概算で次のとおりです。

$$VRIPPLE = I_L(\text{PEAK}) [1/(2\pi \times f_{\text{OSC}} \times C_{\text{OUT}})]$$

コンデンサが高ESRを備えている場合は、コンデンサESRに起因する出力リップル成分は次のとおりです。

$$VRIPPLE(\text{ESR}) = I_L(\text{PEAK}) \times \text{ESR}$$

出力コンデンサの詳細は、「補償及び安定性」の項にも記載されています。

## 補償及び安定性

REG1、REG2、及びREG3の補償に関する特性は、次のとおりです。

- 1) トランスコンダクタンス(FB\_からCC\_への)、 $gm_{EA}$
- 2) 電流検出アンプのトランス抵抗、 $R_{CS}$
- 3) フィードバックレギュレーション電圧、 $V_{FB}$  (1.25V)
- 4) 入力Vにおけるステップダウン出力電圧、 $V_{OUT}$
- 5) 出力負荷等価抵抗、 $R_{LOAD} = V_{OUT}/I_{LOAD}$

ステップダウン補償の主なステップは、次のとおりです。

- 1)  $R_{LOAD}$   $C_{OUT}$ ポールをキャンセルするには、補償RCゼロに設定します
- 2) ループクロスオーバーをスイッチング周波数の約1/10以下に設定します。

たとえば、 $V_{IN(\text{MAX})} = 5\text{V}$ 、REG2に対し  $V_{OUT} = 2.5\text{V}$ 、 $I_{OUT} = 800\text{mA}$ の場合は、 $R_{LOAD} = 3.125\Omega$ になります。REG2に対し、 $R_{CS} = 0.75\text{V/A}$ 及び $gm_{EA} = 87\mu\text{S}$ です。

クロスオーバー周波数を選択します、 $f_C \leq f_{\text{OSC}}/10$ 。100kHzを選択します。補償コンデンサの値、 $C_C$ を次のように算出します。

$$\begin{aligned} C_C &= (V_{FB}/V_{OUT}) \times (R_{LOAD}/R_{CS}) \times (gm_{EA}/(2\pi \times f_C)) \\ &= (1.25/2.5) \times (3.125/0.75) \times (87 \times 10^{-6}/(6.28 \times 100,000)) = 289\text{pF} \end{aligned}$$

これより大きな標準値をとって330pFを選択します。

補償抵抗 $R_C$ を選択します。ここで、過渡ドリープ要件が満たされます。たとえば、任意の負荷ステップの3%

表4. 補償パラメータ

PARAMETER	REG1	REG2	REG3
Error-Amplifier Transconductance, $gm_{EA}$	$87\mu\text{S}$	$87\mu\text{S}$	$68\mu\text{S}$
Current-Sense Amp Transresistance, $R_{CS}$	$0.5\text{V/A}$	$0.75\text{V/A}$	$1.25\text{V/A}$

表5. 標準補償値

COMPONENT OR PARAMETER	REG1	REG2	REG3
$V_{OUT}$	3.3V	2.5V	1.3V
Output Current	1300mA	900mA	500mA
Inductor	$3.3\mu\text{H}$	$6.8\mu\text{H}$	$10\mu\text{H}$
Load-Step Droop	3%	3%	3%
Loop Crossover Freq (f <sub>C</sub> )	100kHz	100kHz	100kHz
$C_C$	330pF	270pF	330pF
$R_C$	$240\text{k}\Omega$	$240\text{k}\Omega$	$240\text{k}\Omega$
$C_{OUT}$	$22\mu\text{F}$	$22\mu\text{F}$	$22\mu\text{F}$

過渡ドリープを実現する場合は、エラーアンプへの入力は  $0.03 \times 1.25\text{V}$  または  $37.5\text{mV}$  になります。エラーアンプ出力は、 $R_C$  に  $37.5\text{mV} \times gm_{EA}$ 、または  $I_{EA0} = 37.5\text{mV} \times 87\mu\text{S} = 3.26\mu\text{A}$  で駆動して過渡利得を与えます。次の式から必要な負荷ステップスイングを行う  $R_C$  の値を求めます。

$$R_C = R_{CS} \times |I_{IND(PK)}|/I_{EA0}$$

ここで、 $|I_{IND(PK)}$  は、ピークインダクタ電流です。ステップダウンDC-DCコンバータで、 $L_{IDEAL}$  が使用される場合は、出力電流は、次の式のようにインダクタ電流と関係づけられます。

$$|I_{IND(PK)}| = 1.25 \times |I_{OUT}|$$

このため、 $V_{IN} = 3.6\text{V}$  および  $V_{OUT} = 2.5\text{V}$  で、 $800\text{mA}$  の出力負荷ステップの場合は、次のようになります。

$$R_C = R_{CS} \times |I_{IND(PK)}| / I_{EA0} = (0.75\text{V/A}) \times (1.25 \times 0.8\text{A}) / 3.26\mu\text{A} = 230\text{k}\Omega$$

240k $\Omega$ を選択します。インダクタは  $(V_{IN} - V_{OUT})/L$ 、または  $(3.6\text{V} - 2.5\text{V})/3.3\mu\text{H} = 242\text{mA}/\mu\text{s}$  でランプすることができるので、この場合、インダクタは応答を制約しないことに注意してください。

次に、 $C_{OUT}$   $R_{LOAD}$  ポールが  $R_C$   $C_C$  ゼロをキャンセルするように、出力フィルタコンデンサを選択します。

$$C_{OUT} \times R_{LOAD} = R_C \times C_C$$

たとえば、次のようになります。

$$R_{LOAD} = V_{OUT} \times I_{LOAD} = 2.5\text{V} / 0.8\text{A} = 3.125\Omega$$

$$C_{OUT} = R_C \times C_C / R_{LOAD} = 240\text{k}\Omega \times 330\text{pF} / 3.125\Omega = 25\mu\text{F}$$

# PDA及びスマートフォン用 ダイナミックコア付、高効率、低 $I_Q$ 電源管理IC(PMIC)

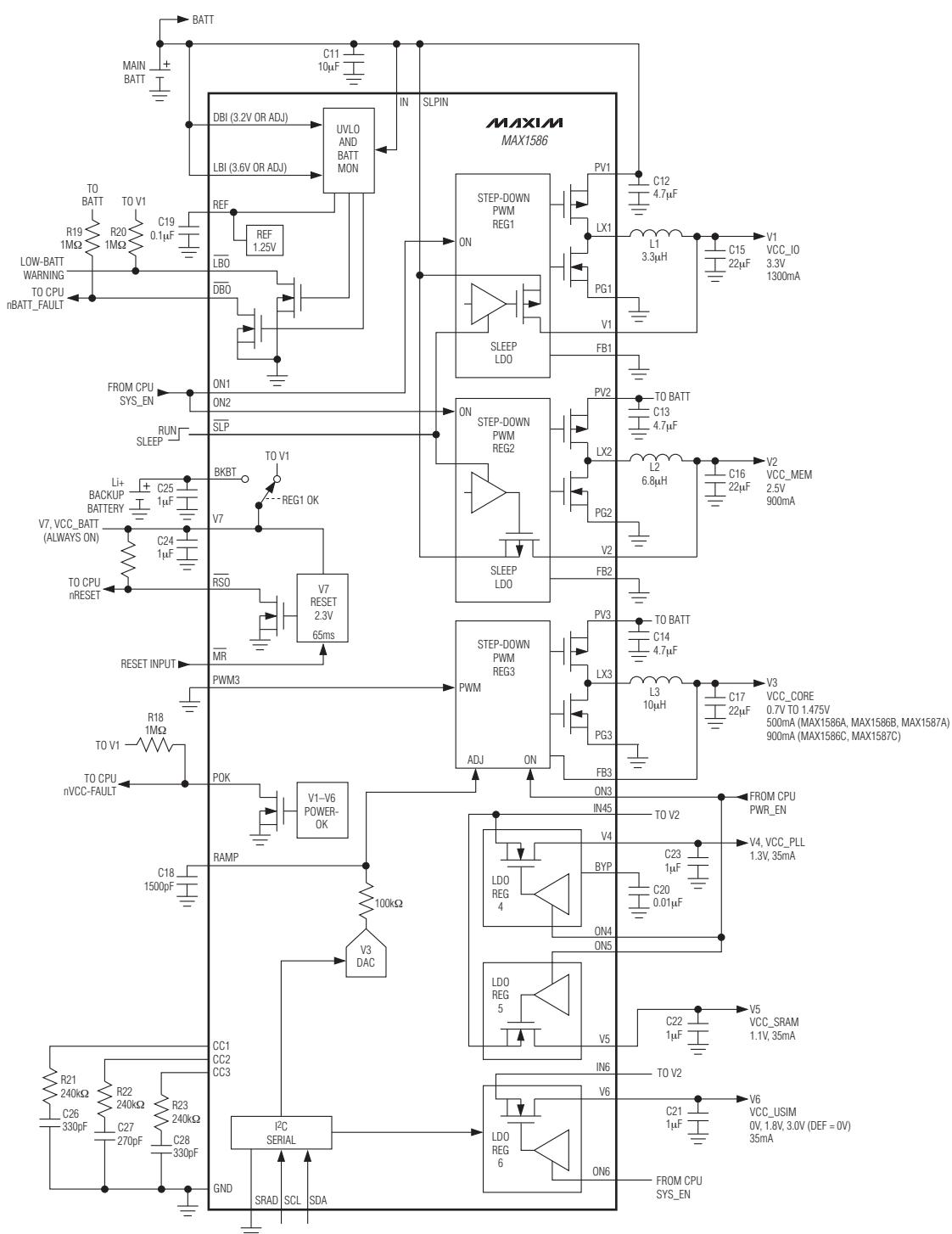


図6. MAX1586標準アプリケーション回路(MAX1587では一部機能が省略されています。「端子説明」の項を参照してください。)

22 $\mu$ Fを選択します。

選択したC<sub>OUT</sub>を使って、R<sub>C</sub>を再計算します。

$$R_C = C_{OUT} \times R_{LOAD}/C_C = 208\text{k}\Omega$$

ポールのキャンセルは正確である必要がないことに注意してください。R<sub>C</sub> × C<sub>C</sub>は、R<sub>LOAD</sub> × C<sub>OUT</sub>の0.75～1.25倍以内であることのみが必要です。このため、部品の選択が柔軟になります。

出力フィルタコンデンサが高ESRの場合は、ゼロは次で発生します。

$$Z_{ESR} = 1/(2\pi \times C_{OUT} \times R_{ESR})$$

Z<sub>ESR</sub> > f<sub>C</sub>の場合は、セラミックまたはポリマ出力コンデンサの場合と同様に、無視することができます。Z<sub>ESR</sub>がf<sub>C</sub>以下の場合には、CC\_からGNDに接続されたコンデンサC<sub>P</sub>で設定したポールによってキャンセルする必要があります。

$$C_P = C_{OUT} \times R_{ESR}/R_C$$

算出されたC<sub>P</sub>が10pF以下である場合は、除外することができます。

## 過渡応答の最適化

最少コンポーネント値を優先して、負荷過渡応答を最適化する必要のあるアプリケーションでは、出力フィルタコンデンサを増大させて、補償RCのRを増大させます。前の項の式から、出力コンデンサを2倍にすると、補償Rも2倍になり、したがって過渡利得も2倍になります。

## アプリケーション情報

### 最大コア電圧範囲の拡張

V3出力は0.7V～1.475Vの範囲から25mVステップで供給されるようシリアルで設定することができます。場合によっては、CPUコアの電圧を高くしたほうが良いかもしれません。V3の電圧範囲は図7に示すとおり、2つの抵抗を追加することによって広げることができます。

R24とR25によってわずかのゲインが追加されます。これらの抵抗器は、1.475Vに内部設定された値がV3の実際の出力電圧よりも高くなるように設定されます。図7に示す1.55V、1.6V、または1.65Vの最大出力を設定しています。すべての出力ステップはシフトしており、ステップサイズもわずかながら高くなっています。

図7のV3の各設定ステップに対する出力電圧は以下のようになります。

$$V3 = V3_{PROG} + R24[(V3_{PROG}/R25) + (V3_{PROG}/185.5\text{k}\Omega)]$$

ここで、V3は実際の出力電圧であり、V3<sub>PROG</sub>は表2の「OUTPUT (V)」の列から元々設定された電圧、そして185.5k $\Omega$ はFB3端子の内部抵抗です。

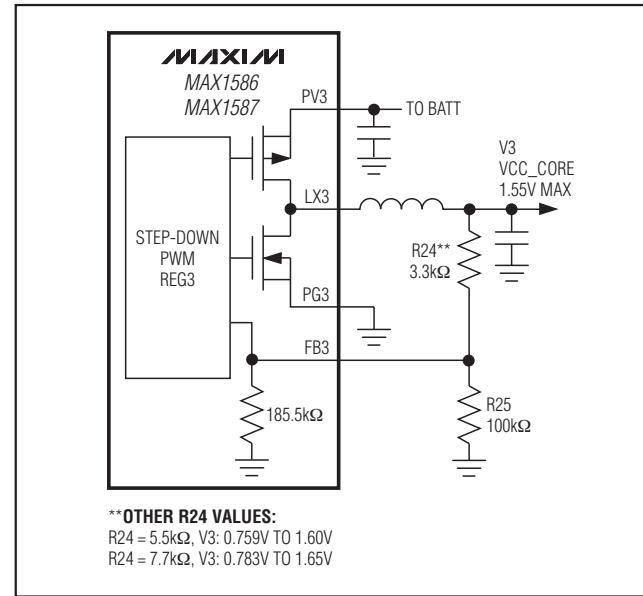


図7. R24とR25を追加すると最大コア電圧が増加します。  
図中の値の場合、最大のコア電圧が1.475Vから1.55Vになります。

### バックアップバッテリ及びV7の設定

MAX1586/MAX1587は、バックアップバッテリ接続、BKBT、及び出力V7を備えています。これらを様々なシステム構成に対し様々な方法で使用することができます。

#### 1次バックアップバッテリ

1次(非充電式)リチウムコインセルとの接続は、図6に示されています。リチウムセルは、BKBTと直結しています。V7は、V1(イネーブル時)またはバックアップバッテリからCPU VCC\_BATTに電源供給します。1次バッテリが有効な場合は常時、V1はオン(DC-DCコンバータまたはスリープLDOとともに)で、V7を供給すると想定しています。

バックアップバッテリなし(または代替バックアップ)  
バックアップバッテリが使用されていない場合や、MAX1586/MAX1587を利用しない代替バックアップ及びVCC\_BATT方式が採用されている場合は、BKBTは小型シリコンダイオード(図8に記載の1N4148または同等品)でINからバイアスされる必要があります。バックアップバッテリを未使用の場合でも、BKBTに電源供給する必要があります。というのは、DB0、RS0、POKが動作するのに、この電源が必要なためです。BKBTに電源供給されていない場合は、これらの出力は機能せず、ハイインピーダンスです。

# PDA及びスマートフォン用 ダイナミックコア付、高効率、低 $I_Q$ 電源管理IC(PMIC)

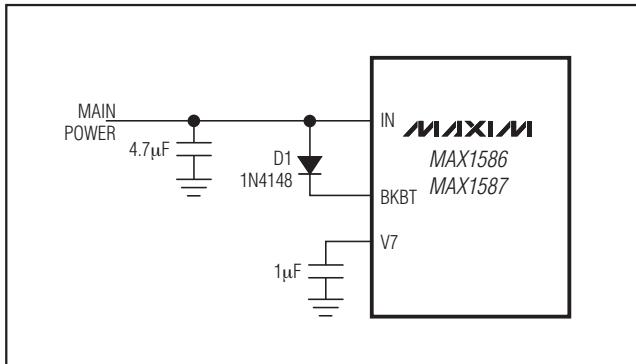


図8. バックアップバッテリが使用されていない場合や、MAX1586/MAX1587を利用しない代替バックアップ方式が採用されている場合のBKBT接続。

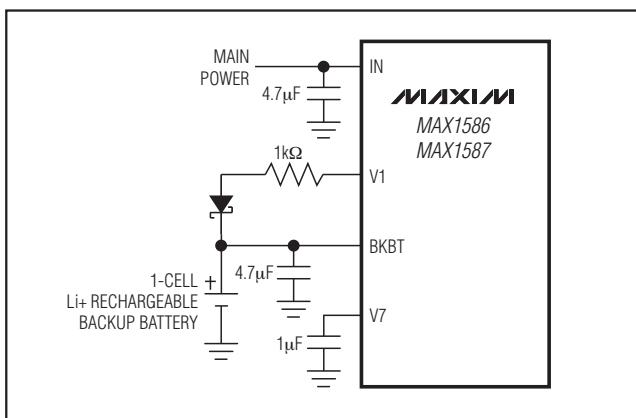


図9. 1次セルが不十分な場合は、1セル充電式Li+バッテリが追加バックアップ電源を供給。V1がアクティブな場合は、セルは3.3Vまで充電されます。または、電圧がセルタイプに適応している場合は、バッテリをINから充電することができます。

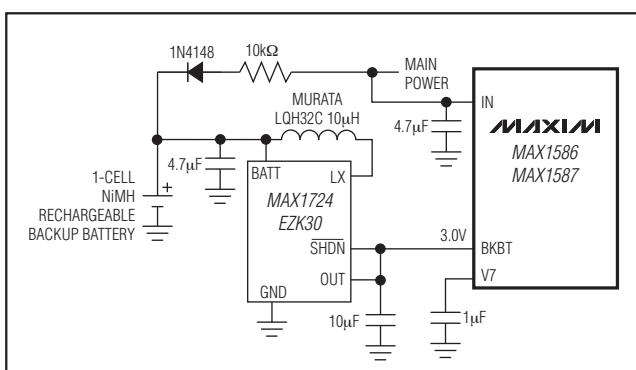


図10. 1セルNiMHバッテリは、低電力DC-DCコンバータでブーストして、バックアップ電源を供給することができます。1次電源がオンの場合は、直列抵抗及びダイオードによってバッテリがトリクル充電されます。

## 充電式リチウム(Li+)バックアップバッテリ

バックアップ電源がさらに必要で、1次セルの容量が不十分の場合、図9に示すように充電式リチウムセルを組み込むことができます。3.3VのV1電源がアクティブなときは、直列抵抗及びダイオードによってセルが充電されます。V7のバイアスだけでなく、充電式バッテリはその他に電源供給する必要のある場合もあります。

## 充電式ニッケル水素(NiMH)バックアップバッテリ

一部のシステムでは、NiMHバッテリがバックアップ用に望まれる場合があります。通常、この場合、標準NiMHセル電圧はわずか1.2Vであるので複数セルが必要です。小型DC-DCコンバータ(MAX1724)を増設すると、ローバッテリ電圧は3Vまでブーストされ、BKBTをバイアスします(図10)。DC-DCコンバータが低動作電流(1.5μA, typ)のため、3V BKBTバイアスを常時供給できます。1次電源がオンの場合は、抵抗及びダイオードによってNiMHセルがトリクル充電されます。

## PCBレイアウト及び経路設定

PCBの適切なレイアウトは、性能を最適化するのに重要です。断続電流を伝導する導線と高電流経路はできるだけ短くし幅を広くする必要があります。リファレンス及び信号グランドなどのノイズグランドプレーンが別々になっている場合は、パワーグランド電流の影響を最小限に抑えるために、1点のみでパワーグランドプレーンに接続する必要があります。通常、グランドプレーンは、ICに直に接合するのが最適です。

電圧フィードバックネットワークは、ICの直近に(できればFB\_ピンの0.2in (5mm)以内に)配置します。dV/dtが大きいノード(スイッチングノード)はできるだけ短くし、FB\_などのハイインピーダンスノードから離れた配線にする必要があります。完全なPCBの例については、MAX1586/MAX1587の評価キットデータシートを参照してください。

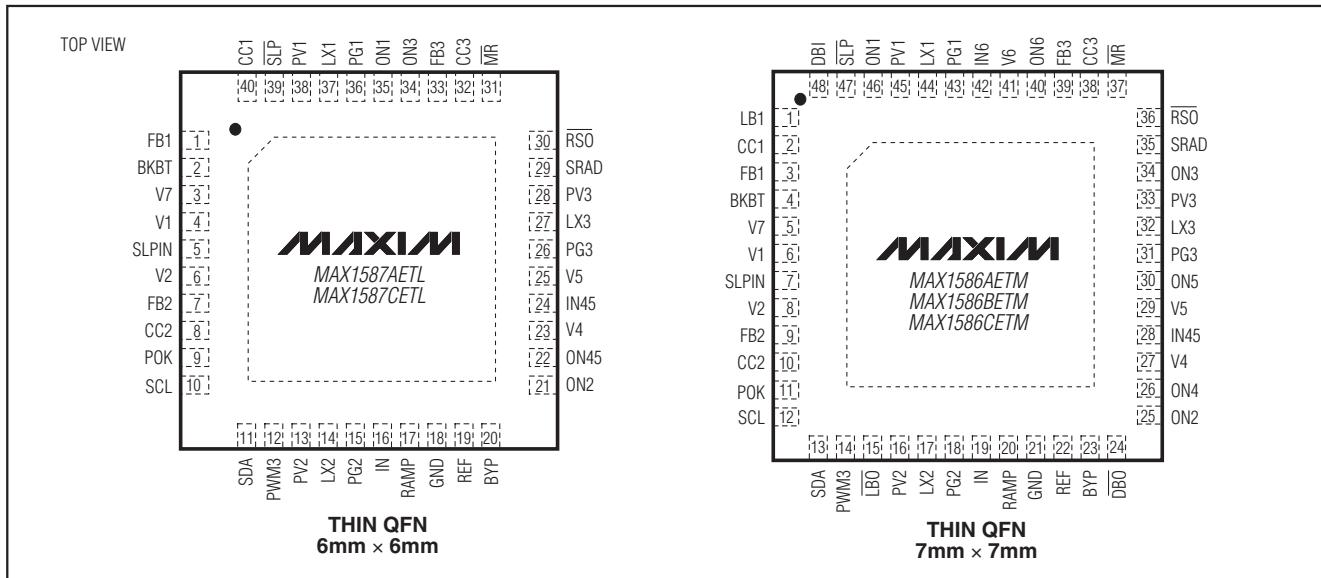
# PDA及びスマートフォン用 ダイナミックコア付、高効率、低 $I_Q$ 電源管理IC(PMIC)

MAX1586A/MAX1586B/MAX1586C/MAX1587A/MAX1587C

## 選択ガイド

PART	REG2 PRESET VOLTAGE (ALSO ADJUSTABLE)	REG3 (VCC_CORE) OUTPUT CURRENT	OTHER FUNCTIONS
MAX1586A	1.8V, 2.5V	0.5A	VCC_USIM (V6) linear regulator, LBO and DBO battery monitors
MAX1586B	3.3V, 2.5V	0.5A	
MAX1586C	1.8V, 2.5V	0.9A	
MAX1587A	1.8V, 2.5V	0.5A	
MAX1587C	1.8V, 2.5V	0.9A	—

## ピン配置



## チップ情報

PROCESS: BiCMOS

## パッケージ

(最新のパッケージ図面情報およびランドパターンは、[japan.maxim-ic.com/packages](http://japan.maxim-ic.com/packages)を参照してください。)

パッケージタイプ	パッケージコード	ドキュメントNo.
40 Thin QFN	T4066-5	<b>21-0141</b>
48 Thin QFN	T4877-6	<b>21-0144</b>

# PDA及びスマートフォン用 ダイナミックコア付、高効率、低 $I_Q$ 電源管理IC(PMIC)

## 改訂履歴

版数	改訂日	説明	改訂ページ
3	12/08	「デッドバッテリ及びローバッテリコンパレーターDBI、LBI (MAX1586専用機能)」の項の抵抗値を計算するための式を訂正	20, 21
4	4/09	誤字訂正	20, 21, 23, 25, 27

マキシム・ジャパン株式会社 〒141-0032 東京都品川区大崎1-6-4 大崎ニューシティ 4号館 20F TEL: 03-6893-6600

Maximは完全にMaxim製品に組込まれた回路以外の回路の使用について一切責任を負いかねます。回路特許ライセンスは明言されていません。Maximは隨時予告なく回路及び仕様を変更する権利を留保します。

30 **Maxim Integrated Products, 120 San Gabriel Drive, Sunnyvale, CA 94086 408-737-7600**

© 2009 Maxim Integrated Products

MaximはMaxim Integrated Products, Inc.の登録商標です。