

EVALUATION KIT
AVAILABLE

MAXIM

ノートブックコンピュータ用 高効率、5出力、メイン電源コントローラ

MAX1533/MAX1537

概要

MAX1533/MAX1537は、同期整流を備えたデュアルステップダウン、スイッチモード電源(SMPS)コントローラで、バッテリー駆動システムで5V/3.3Vのメイン電源電圧を生成します。固定周波数で最適にインタリーブして動作するため、最低入力電圧から26Vの最大入力電圧まで、入力リップル電流は最小限に抑えられます。最適な40/60インタリーブによって、入力電圧はデューティサイクルオーバーラップが発生する前に8.3Vまで低下させることができます。それに対して180°逆位相レギュレータでは、デューティサイクルオーバーラップは入力が10Vを下回ったときに発生します。検出抵抗器を使用する出力電流の検出によって正確に電流を制限することができます。一方、無損失インダクタ電流検出を使用すると、電力損失を減少させることができます。

内蔵の5Vおよび3.3Vリニアレギュレータは、MAX1533/MAX1537とそのゲートドライバ、および外付けのキープアライブ負荷に対して、合計100mAまでの電力を供給します。メインPWMレギュレータがレギュレーション中は、自動ブートストラップスイッチが内蔵のリニアレギュレータへバイパスし、各リニア出力から最大200mAの電流を供給します。もう一つの5V~23V可変の内蔵150mAリニアレギュレータは2次巻線を使って、通常、12V電源を供給します。

MAX1533/MAX1537は、内蔵のパワーアップシーケンス、パワーグッド(PGOOD)出力、デジタルソフトスタート、およびシャットダウン時の負電圧を防止する内蔵のソフトシャットダウン出力放電を備えています。MAX1533は32ピン薄型QFN(5mm x 5mm)パッケージで提供され、MAX1537は36ピン薄型QFN(6mm x 6mm)パッケージで提供されます。裏面エクスポーズドパッドによって熱特性が向上するため、要件の厳しいリニアキープアライブアプリケーションにも対応します。

アプリケーション

2個~4個のリチウムイオン(Li+)セル用バッテリー駆動機器

ノートブックおよびサブノートブックコンピュータ
PDAおよびモバイル通信

型番

PART	TEMP RANGE	PIN-PACKAGE
MAX1533ETJ	-40°C to +85°C	32 Thin QFN 5mm x 5mm
MAX1533ETJ+	-40°C to +85°C	32 Thin QFN 5mm x 5mm
MAX1537ETX	-40°C to +85°C	36 Thin QFN 6mm x 6mm
MAX1537ETX+	-40°C to +85°C	36 Thin QFN 6mm x 6mm

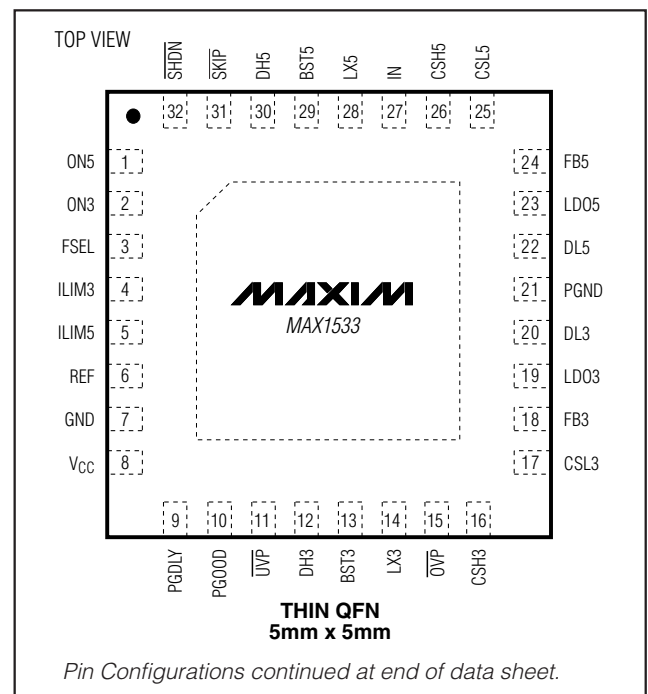
+は鉛フリーパッケージを示します。

Dual ModelはMaxim Integrated Products, Inc.の商標です。

特長

- ◆ 固定周波数、電流モード制御
- ◆ 40/60の最適なインタリーブ
- ◆ 正確な差動電流検出入力
- ◆ 100mA負荷能力を備えた内蔵の5Vおよび3.3Vリニアレギュレータ
- ◆ 補助の12Vまたは可変150mAリニアレギュレータ (MAX1537のみ)
- ◆ Dual Mode™フィードバック採用 — 3.3V/5V固定または可変出力(Dual Mode)電圧
- ◆ スイッチング周波数：200kHz/300kHz/500kHz
- ◆ 汎用パワーアップシーケンス
- ◆ 調整可能な過電圧および低電圧保護
- ◆ 入力電圧範囲：6V~26V
- ◆ リファレンス出力：2V±0.75%
- ◆ パワーグッド出力
- ◆ ソフトシャットダウン
- ◆ シャットダウン電流：5μA(typ)

ピン配置



MAXIM

Maxim Integrated Products 1

本データシートに記載された内容はMaxim Integrated Productsの公式な英語版データシートを翻訳したものです。翻訳により生じる相違及び誤りについては責任を負いかねます。正確な内容の把握には英語版データシートをご参照ください。

無料サンプル及び最新版データシートの入手には、マキシムのホームページをご利用ください。http://japan.maxim-ic.com

ノートブックコンピュータ用 高効率、5出力、メイン電源コントローラ

MAX1533/MAX1537

ABSOLUTE MAXIMUM RATINGS

IN, $\overline{\text{SHDN}}$, INA, LDOA to GND	-0.3V to +30V	LX5 to BST5	-6V to +0.3V
GND to PGND	-0.3V to +0.3V	DH5 to LX5	-0.3V to (VBST5 + 0.3V)
LDO5, LDO3, VCC to GND	-0.3V to +6V	LDO3, LDO5 Short Circuit to GND	Momentary
ILIM3, ILIM5, PGDLY to GND	-0.3V to +6V	REF Short Circuit to GND	Momentary
CSL3, CSH3, CSL5, CSH5 to GND	-0.3V to +6V	INA Shunt Current	+15mA
ON3, ON5, FB3, FB5 to GND	-0.3V to +6V	Continuous Power Dissipation (T _A = +70°C)	
$\overline{\text{SKIP}}$, $\overline{\text{OVP}}$, $\overline{\text{UVP}}$ to GND	-0.3V to +6V	32-Pin TQFN (derate 21.3mW/°C above +70°C)	1702mW
PGOOD, FSEL, ADJA, ONA to GND	-0.3V to +6V	36-Pin TQFN (derate 26.3mW/°C above +70°C)	2105mW
REF to GND	-0.3V to (VCC + 0.3V)	Operating Temperature Range	-40°C to +85°C
DL3, DL5 to PGND	-0.3V to (VLDO5 + 0.3V)	Junction Temperature	+150°C
BST3, BST5 to PGND	-0.3V to +36V	Storage Temperature Range	-65°C to +150°C
LX3 to BST3	-6V to +0.3V	Lead Temperature (soldering, 10s)	+300°C
DH3 to LX3	-0.3V to (VBST3 + 0.3V)		

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

ELECTRICAL CHARACTERISTICS

(Circuit of Figure 1, V_{IN} = 12V, both SMPS enabled, VCC = 5V, FSEL = REF, $\overline{\text{SKIP}}$ = GND, V_{ILIM_} = VLDO5, V_{INA} = 15V, VLDOA = 12V, ILDO5 = ILDO3 = ILDOA = no load, T_A = 0°C to +85°C, unless otherwise noted. Typical values are at T_A = +25°C.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
INPUT SUPPLIES (Note 1)						
V _{IN} Input Voltage Range	V _{IN}	LDO5 in regulation IN = LDO5, V _{OUT5} < 4.43V	6 4.5		26 5.5	V
V _{IN} Operating Supply Current	I _{IN}	LDO5 switched over to CSL5		15	35	μA
V _{IN} Standby Supply Current	I _{IN(STBY)}	V _{IN} = 6V to 26V, both SMPS off, includes I $\overline{\text{SHDN}}$		100	170	μA
V _{IN} Shutdown Supply Current	I _{IN(SHDN)}	V _{IN} = 6V to 26V, $\overline{\text{SHDN}}$ = GND		5	17	μA
Quiescent Power Consumption	P _Q	Both SMPS on, FB3 = FB5 = $\overline{\text{SKIP}}$ = GND, V _{CSL3} = 3.5V, V _{CSL5} = 5.3V, V _{INA} = 15V, ILDOA = 0, P _{IN} + P _{CSL3} + P _{CSL5} + P _{INA}		3.5	4.5	mW
VCC Quiescent Supply Current	I _{CC}	Both SMPS on, FB3 = FB5 = GND, V _{CSL3} = 3.5V, V _{CSL5} = 5.3V		1.1	2.1	mA
MAIN SMPS CONTROLLERS						
3.3V Output Voltage in Fixed Mode	V _{OUT3}	V _{IN} = 6V to 26V, $\overline{\text{SKIP}}$ = VCC (Note 2)	3.280	3.33	3.380	V
5V Output Voltage in Fixed Mode	V _{OUT5}	V _{IN} = 6V to 26V, $\overline{\text{SKIP}}$ = VCC (Note 2)	4.975	5.05	5.125	V
Feedback Voltage in Adjustable Mode	V _{FB_}	V _{IN} = 6V to 26V, FB3 or FB5, duty factor = 20% to 80% (Note 2)	0.990	1.005	1.020	V
Output-Voltage Adjust Range		Either SMPS	1.0		5.5	V
FB3, FB5 Dual-Mode Threshold			0.1		0.2	V
Feedback Input Leakage Current		V _{FB3} = V _{FB5} = 1.1V	-0.1		+0.1	μA
DC Load Regulation		Either SMPS, $\overline{\text{SKIP}}$ = VCC, I _{LOAD} = 0 to full load		-0.1		%

ノートブックコンピュータ用 高効率、5出力、メイン電源コントローラ

MAX1533/MAX1537

ELECTRICAL CHARACTERISTICS (continued)

(Circuit of Figure 1, $V_{IN} = 12V$, both SMPS enabled, $V_{CC} = 5V$, $FSEL = REF$, $\overline{SKIP} = GND$, $V_{ILIM_} = V_{LDO5}$, $V_{INA} = 15V$, $V_{LDOA} = 12V$, $I_{LDO5} = I_{LDO3} = I_{LDOA} = \text{no load}$, $T_A = 0^\circ C \text{ to } +85^\circ C$, unless otherwise noted. Typical values are at $T_A = +25^\circ C$.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS	
Line-Regulation Error		Either SMPS, duty cycle = 10% to 90%		1		%	
Operating Frequency (Note 1)	f_{OSC}	$FSEL = GND$	170	200	230	kHz	
		$FSEL = REF$	270	300	330		
		$FSEL = V_{CC}$	425	500	575		
Maximum Duty Factor (Note 1)	D_{MAX}	$FSEL = GND$	91	93		%	
		$FSEL = REF$	91	93			
		$FSEL = V_{CC}$	91	93			
Minimum On-Time	$t_{ON(MIN)}$	(Note 3)			200	ns	
SMPS3 to SMPS5 Phase Shift		SMPS5 starts after SMPS3		40		%	
				144		Deg	
CURRENT LIMIT							
ILIM_ Adjustment Range			0.5		V_{REF}	V	
Current-Sense Input Range		$CSH_$, $CSL_$	0		5.5	V	
Current-Sense Input Leakage Current		$CSH_$, $V_{CSH_} = 5.5V$	-1		+1	μA	
Current-Limit Threshold (Fixed)	$V_{LIMIT_}$	$V_{CSH_} - V_{CSL_}$, $ILIM_ = V_{CC}$	70	75	80	mV	
Current-Limit Threshold (Adjustable)	$V_{LIMIT_}$	$V_{CSH_} - V_{CSL_}$	$V_{ILIM_} = 2.00V$	170	200	230	mV
			$V_{ILIM_} = 1.00V$	91	100	109	
			$V_{ILIM_} = 0.50V$	42	50	58	
Current-Limit Threshold (Negative)	V_{NEG}	$V_{CSH_} - V_{CSL_}$, $\overline{SKIP} = V_{CC}$, percent of current limit		-120		%	
Current-Limit Threshold (Zero Crossing)	V_{ZX}	$V_{PGND} - V_{LX_}$, $\overline{SKIP} = GND$, $ILIM_ = V_{CC}$		3		mV	
Idle-Mode™ Threshold	V_{IDLE}	$V_{CSH_} - V_{CSL_}$	$ILIM_ = V_{CC}$	10	16	22	mV
			With respect to current-limit threshold (V_{LIMIT})		20		%
ILIM_ Leakage Current		$ILIM3 = ILIM5 = GND \text{ or } V_{CC}$	-0.1		+0.1	μA	
Soft-Start Ramp Time	t_{SS}	Measured from the rising edge of $ON_$ to full scale		512 / f_{OSC}		s	
INTERNAL FIXED LINEAR REGULATORS							
LDO5 Output Voltage	V_{LDO5}	$ON3 = ON5 = GND$, $6V < V_{IN} < 26V$, $0 < I_{LDO5} < 100mA$	4.80	4.95	5.10	V	
LDO5 Undervoltage-Lockout Fault Threshold		Rising edge, hysteresis = 1%	3.75	4.0	4.25	V	
LDO5 Bootstrap Switch Threshold		Rising edge of $CSL5$, hysteresis = 1%	4.41		4.75	V	
LDO5 Bootstrap Switch Resistance		LDO5 to $CSL5$, $V_{CSL5} = 5V$, $I_{LDO5} = 50mA$		0.75	3	Ω	

Idle ModeはMaxim Integrated Products, Inc.の商標です。

ノートブックコンピュータ用 高効率、5出力、メイン電源コントローラ

MAX1533/MAX1537

ELECTRICAL CHARACTERISTICS (continued)

(Circuit of Figure 1, $V_{IN} = 12V$, both SMPS enabled, $V_{CC} = 5V$, $FSEL = REF$, $\overline{SKIP} = GND$, $V_{LIM_} = V_{LDO5}$, $V_{INA} = 15V$, $V_{LDOA} = 12V$, $I_{LDO5} = I_{LDO3} = I_{LDOA} = \text{no load}$, $T_A = 0^{\circ}C \text{ to } +85^{\circ}C$, unless otherwise noted. Typical values are at $T_A = +25^{\circ}C$.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
LDO3 Output Voltage	V_{LDO3}	Standby mode, $6V < V_{IN} < 26V$, $0 < I_{LOAD} < 100mA$	3.20	3.35	3.42	V
LDO3 Bootstrap Switch Threshold		Rising edge of CSL3, hysteresis = 1%	2.83		3.10	V
LDO3 Bootstrap Switch Resistance		LDO3 to CSL3, $V_{CSL3} = 3.2V$, $I_{LDO3} = 50mA$		1	3	Ω
Short-Circuit Current		LDO3 = LDO5 = GND, CSL3 = CSL5 = GND		150	220	mA
Short-Circuit Current (Switched Over to CSL ₋)		LDO3 = LDO5 = GND, $V_{CSL3} > 3.1V$, $V_{CSL5} > 4.7V$	250			mA
AUXILIARY LINEAR REGULATOR (MAX1537 ONLY)						
LDOA Voltage Range	V_{LDOA}		5		23	V
INA Voltage Range	V_{INA}		6		24	V
LDOA Regulation Threshold, Internal Feedback		ADJA = GND, $0 < I_{LDOA} < 120mA$, $V_{INA} > 13V$	11.4	12.0	12.4	V
ADJA Regulation Threshold, External Feedback	V_{ADJA}	$0 < I_{LDOA} < 120mA$, $V_{LDOA} > 5.0V$ and $V_{INA} > V_{LDOA} + 1V$	1.94	2.00	2.06	V
ADJA Dual-Mode Threshold			0.1	0.15	0.2	V
ADJA Leakage Current		$V_{ADJA} = 2.1V$	-0.1		+0.1	μA
LDOA Current Limit		V_{LDOA} forced to $V_{INA} - 1V$, $V_{ADJA} = 1.9V$, $V_{INA} > 6V$	150			mA
Secondary Feedback Regulation Threshold		$V_{INA} - V_{LDOA}$	0.65	0.8	0.95	V
DL Duty Factor		$V_{INA} - V_{LDOA} < 0.7V$, pulse width with respect to switching period		33		%
INA Quiescent Current	I_{INA}	$V_{INA} = 24V$, $I_{LDOA} = \text{no load}$		50	165	μA
INA Shunt Sink Current		$V_{INA} = 28V$	10			mA
INA Leakage Current	$I_{INA(SHDN)}$	$V_{INA} = 5V$, LDOA disabled			30	μA
REFERENCE (REF)						
Reference Voltage	V_{REF}	$V_{CC} = 4.5V \text{ to } 5.5V$, $I_{REF} = 0$	1.985	2.00	2.015	V
Reference Load Regulation		$I_{REF} = -10\mu A \text{ to } +100\mu A$	1.980		2.020	V
REF Lockout Voltage	$V_{REF(UVLO)}$	Rising edge, hysteresis = 350mV		1.95		V
FAULT DETECTION						
Output Overvoltage Trip Threshold		$\overline{OVP} = GND$, with respect to error- comparator threshold	8	11	15	%
Output Overvoltage Fault-Propagation Delay	t_{OVP}	50mV overdrive		10		μs

ノートブックコンピュータ用 高効率、5出力、メイン電源コントローラ

MAX1533/MAX1537

ELECTRICAL CHARACTERISTICS (continued)

(Circuit of Figure 1, $V_{IN} = 12V$, both SMPS enabled, $V_{CC} = 5V$, $FSEL = REF$, $\overline{SKIP} = GND$, $V_{ILIM_} = V_{LDO5}$, $V_{INA} = 15V$, $V_{LDOA} = 12V$, $I_{LDO5} = I_{LDO3} = I_{LDOA} = \text{no load}$, $T_A = 0^\circ C \text{ to } +85^\circ C$, unless otherwise noted. Typical values are at $T_A = +25^\circ C$.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Output Undervoltage-Protection Trip Threshold		With respect to error-comparator threshold	65	70	75	%
Output Undervoltage Fault-Propagation Delay	t_{UVP}	50mV overdrive		10		μs
Output Undervoltage-Protection Blanking Time	t_{BLANK}	From rising edge of $ON_$		6144 / f_{OSC}		s
PGOOD Lower Trip Threshold		With respect to error-comparator threshold, hysteresis = 1%	-14	-10	-7.5	%
PGOOD Propagation Delay	$t_{PGOOD_}$	Falling edge, 50mV overdrive		10		μs
PGOOD Output Low Voltage		$I_{SINK} = 4mA$			0.4	V
PGOOD Leakage Current	$I_{PGOOD_}$	High state, PGOOD forced to 5.5V			1	μA
PGDLY Pullup Current		$PGDLY = GND$	4	5	6	μA
PGDLY Pulldown Resistance				10	25	Ω
PGDLY Trip Threshold			REF-0.2	REF	REF+0.2	V
Thermal-Shutdown Threshold	T_{SHDN}	Hysteresis = $15^\circ C$		+160		$^\circ C$
GATE DRIVERS						
DH_ Gate-Driver On-Resistance	R_{DH}	$BST_ - LX_ \text{ forced to } 5V$		1.5	5	Ω
DL_ Gate-Driver On-Resistance	R_{DL}	DL_, high state		1.7	5	Ω
		DL_, low state		0.6	3	
DH_ Gate-Driver Source/Sink Current	I_{DH}	DH_ forced to 2.5V, $BST_ - LX_ \text{ forced to } 5V$		2		A
DL_ Gate-Driver Source Current	I_{DL}	DL_ forced to 2.5V		1.7		A
DL_ Gate-Driver Sink Current	$I_{DL} (SINK)$	DL_ forced to 2.5V		3.3		A
Dead Time	t_{DEAD}	DL_ rising		35		ns
		DH_ rising		26		
LX_, BST_ Leakage Current		$V_{BST_} = V_{LX_} = 26V$		<2	20	μA
INPUTS AND OUTPUTS						
Logic Input Voltage		\overline{SKIP} , hysteresis = 600mV	High	2.4		V
			Low		0.8	
Fault Enable Logic Input Voltage		\overline{OVP} , \overline{UVP} , ONA	High	$0.7 \times V_{CC}$		V
			Low		0.4	
Logic Input Current		\overline{OVP} , \overline{UVP} , \overline{SKIP} , ONA	-1		+1	μA
SHDN Input Trip Level		Rising trip level	1.10	1.6	2.20	V
		Falling trip level	0.96	1	1.04	
ON_ Input Voltage		Clear fault level/SMPS off level			0.8	V
		Delay start level (REF)	1.9		2.1	
		SMPS on level	2.4			

ノートブックコンピュータ用 高効率、5出力、メイン電源コントローラ

MAX1533/MAX1537

ELECTRICAL CHARACTERISTICS (continued)

(Circuit of Figure 1, $V_{IN} = 12V$, both SMPS enabled, $V_{CC} = 5V$, $FSEL = REF$, $\overline{SKIP} = GND$, $V_{ILIM_} = V_{LDO5}$, $V_{INA} = 15V$, $V_{LDOA} = 12V$, $I_{LDO5} = I_{LDO3} = I_{LDOA} = \text{no load}$, $T_A = 0^{\circ}C \text{ to } +85^{\circ}C$, unless otherwise noted. Typical values are at $T_A = +25^{\circ}C$.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
FSEL Three-Level Input Logic		High	$V_{CC} - 0.2$			V
		REF	1.7	2.3		
		GND	0.4			
Input Leakage Current		$\overline{OV\overline{P}}$, $\overline{UV\overline{P}}$, \overline{SKIP} , ONA, ON3, ON5 = GND or V_{CC}	-1	+1		μA
		\overline{SHDN} , 0V or 26V	-1	+1		
		FSEL = GND or V_{CC}	-3	+3		
CSL_ Discharge-Mode On-Resistance	$R_{DISCHARGE}$		10		25	Ω
CSL_ Synchronous-Rectifier Discharge-Mode Turn-On Level			0.2	0.3	0.4	V

ELECTRICAL CHARACTERISTICS

(Circuit of Figure 1, $V_{IN} = 12V$, both SMPS enabled, $V_{CC} = 5V$, $FSEL = REF$, $\overline{SKIP} = GND$, $V_{ILIM_} = V_{LDO5}$, $V_{INA} = 15V$, $V_{LDOA} = 12V$, $I_{LDO5} = I_{LDO3} = I_{LDOA} = \text{no load}$, $T_A = -40^{\circ}C \text{ to } +85^{\circ}C$, unless otherwise noted.) (Note 4)

PARAMETER	SYMBOL	CONDITIONS	MIN	MAX	UNITS	
INPUT SUPPLIES (Note 1)						
V_{IN} Input Voltage Range	V_{IN}	LDO5 in regulation	6	26		V
		$I_N = LDO5$, $V_{OUT5} < 4.4V$	4.5	5.5		
V_{IN} Operating Supply Current	I_{IN}	LDO5 switched over to CSL5, either SMPS on	35		μA	
V_{IN} Standby Supply Current	$I_{IN(STBY)}$	$V_{IN} = 6V \text{ to } 26V$, both SMPS off, includes \overline{SHDN}	170		μA	
V_{IN} Shutdown Supply Current	$I_{IN(SHDN)}$	$V_{IN} = 6V \text{ to } 26V$	17		μA	
Quiescent Power Consumption	P_Q	Both SMPS on, $FB3 = FB5 = \overline{SKIP} = GND$, $V_{CSL3} = 3.5V$, $V_{CSL5} = 5.3V$, $V_{INA} = 15V$, $I_{LDOA} = 0$, $P_{IN} + P_{CSL3} + P_{CSL5} + P_{INA}$	4.5		mW	
V_{CC} Quiescent Supply Current	I_{CC}	Both SMPS on, $FB3 = FB5 = GND$, $V_{CSL3} = 3.5V$, $V_{CSL5} = 5.3V$	2.5		mA	
MAIN SMPS CONTROLLERS						
3.3V Output Voltage in Fixed Mode	V_{OUT3}	$V_{IN} = 6V \text{ to } 26V$, $\overline{SKIP} = V_{CC}$ (Note 2)	3.28	3.38		V
5V Output Voltage in Fixed Mode	V_{OUT5}	$V_{IN} = 6V \text{ to } 26V$, $\overline{SKIP} = V_{CC}$ (Note 2)	4.975	5.125		V
Feedback Voltage in Adjustable Mode	V_{FB3} , V_{FB5}	$V_{IN} = 6V \text{ to } 26V$, $FB3$ or $FB5$, duty factor = 20% to 80% (Note 2)	0.982	1.018		V
Output-Voltage Adjust Range		Either SMPS	1.0	5.5		V
$FB3$, $FB5$ Adjustable-Mode Threshold Voltage		Dual-mode comparator	0.1	0.2		V

ノートブックコンピュータ用 高効率、5出力、メイン電源コントローラ

MAX1533/MAX1537

ELECTRICAL CHARACTERISTICS (continued)

(Circuit of Figure 1, $V_{IN} = 12V$, both SMPS enabled, $V_{CC} = 5V$, $FSEL = REF$, $\overline{SKIP} = GND$, $V_{ILIM_} = V_{LDO5}$, $V_{INA} = 15V$, $V_{LDOA} = 12V$, $I_{LDO5} = I_{LDO3} = I_{LDOA} = \text{no load}$, $T_A = -40^{\circ}C \text{ to } +85^{\circ}C$, unless otherwise noted.) (Note 4)

PARAMETER	SYMBOL	CONDITIONS	MIN	MAX	UNITS	
Operating Frequency (Note 1)	f _{OSC}	FSEL = GND	170	230	kHz	
		FSEL = REF	240	330		
		FSEL = V _{CC}	375	575		
Maximum Duty Factor (Note 1)	D _{MAX}	FSEL = GND	91		%	
		FSEL = REF	91			
		FSEL = V _{CC}	91			
Minimum On-Time	t _{ON(MIN)}			250	ns	
CURRENT LIMIT						
ILIM_ Adjustment Range			0.5	V _{REF}	V	
Current-Limit Threshold (Fixed)	V _{LIMIT_}	V _{C_{SH_}} - V _{C_{SL_}} , ILIM_ = V _{CC}	67	83	mV	
Current-Limit Threshold (Adjustable)	V _{LIMIT_}	V _{C_{SH_}} - V _{C_{SL_}}	V _{ILIM_} = 2.00V	170	230	mV
			V _{ILIM_} = 1.00V	90	110	
			V _{ILIM_} = 0.50V	40	60	
INTERNAL FIXED LINEAR REGULATORS						
LDO5 Output Voltage	V _{LDO5}	ON3 = ON5 = GND, 6V < V _{IN} < 26V, 0 < I _{LDO5} < 100mA	4.8	5.1	V	
LDO5 Undervoltage-Lockout Fault Threshold		Rising edge, hysteresis = 1%	3.75	4.30	V	
LDO3 Output Voltage	V _{LDO3}	Standby mode, 6V < V _{IN} < 28V, 0 < I _{LOAD} < 100mA	3.20	3.43	V	
AUXILIARY LINEAR REGULATOR (MAX1537 ONLY)						
LDOA Voltage Range	V _{LDOA}		5	23	V	
INA Voltage Range	V _{INA}		6	24	V	
LDOA Regulation Threshold, Internal Feedback		ADJA = GND, 0 < I _{LDOA} < 120mA, V _{INA} > 13V	11.40	12.55	V	
ADJA Regulation Threshold, External Feedback	V _{ADJA}	0 < I _{LDOA} < 120mA, V _{LDOA} > 5.0V and V _{INA} > V _{LDOA} + 1V	1.94	2.08	V	
ADJA Dual-Mode Threshold		ADJA	0.10	0.25	V	
Secondary Feedback Regulation Threshold		V _{INA} - V _{LDOA}	0.63	0.97	V	
INA Quiescent Current	I _{INA}	V _{INA} = 24V, I _{LDOA} = no load		165	μA	
REFERENCE (REF)						
Reference Voltage	V _{REF}	V _{CC} = 4.5V to 5.5V, I _{REF} = 0	1.97	2.03	V	

ノートブックコンピュータ用 高効率、5出力、メイン電源コントローラ

MAX1533/MAX1537

ELECTRICAL CHARACTERISTICS (continued)

(Circuit of Figure 1, $V_{IN} = 12V$, both SMPS enabled, $V_{CC} = 5V$, FSEL = REF, $\overline{SKIP} = GND$, $V_{ILIM_} = V_{LDO5}$, $V_{INA} = 15V$, $V_{LDOA} = 12V$, $I_{LDO5} = I_{LDO3} = I_{LDOA} = \text{no load}$, $T_A = -40^{\circ}\text{C to } +85^{\circ}\text{C}$, unless otherwise noted.) (Note 4)

PARAMETER	SYMBOL	CONDITIONS	MIN	MAX	UNITS
FAULT DETECTION					
Output Overvoltage Trip Threshold		$\overline{OVP} = GND$, with respect to error-comparator threshold	+8	+15	%
Output Undervoltage-Protection Trip Threshold		With respect to error-comparator threshold	+65	+75	%
PGOOD Lower Trip Threshold		With respect to error-comparator threshold, hysteresis = 1%	-14.0	-7.0	%
PGOOD Output Low Voltage		$I_{SINK} = 4mA$		0.4	V
PGDLY Pulldown Resistance				25	Ω
PGDLY Trip Threshold			REF-0.2	REF+0.2	V
GATE DRIVERS					
DH_ Gate-Driver On-Resistance	R_{DH}	BST_ - LX_ forced to 5V		5	Ω
DL_ Gate-Driver On-Resistance	R_{DL}	DL_, high state		5	Ω
		DL_, low state		3	
INPUTS AND OUTPUTS					
Logic Input Voltage		\overline{SKIP} , hysteresis = 600mV	High	2.4	V
			Low	0.8	
Fault Enable Logic Input Voltage		\overline{OVP} , \overline{UVP} , ONA	High	$0.7 \times V_{CC}$	V
			Low	0.4	
\overline{SHDN} Input Trip Level		Rising trip level	1.1	2.2	V
		Falling trip level	0.95	1.05	
ON_ Input Voltage		Clear fault level		0.8	V
		SMPS off level		1.6	
		Delay start level (REF)	1.9	2.1	
		SMPS on level	2.4		
FSEL Three-Level Input Logic		High	$V_{CC} - 0.2$		V
		REF	1.7	2.3	
		GND		0.4	

Note 1: The MAX1533/MAX1537 cannot operate over all combinations of frequency, input voltage (V_{IN}), and output voltage. For large input-to-output differentials and high-switching frequency settings, the required on-time may be too short to maintain the regulation specifications. Under these conditions, a lower operating frequency must be selected. The minimum on-time must be greater than 150ns, regardless of the selected switching frequency. On-time and off-time specifications are measured from 50% point to 50% point at the DH_ pin with LX_ = GND, $V_{BST_} = 5V$, and a 250pF capacitor connected from DH_ to LX_. Actual in-circuit times may differ due to MOSFET switching speeds.

Note 2: When the inductor is in continuous conduction, the output voltage has a DC regulation level lower than the error-comparator threshold by 50% of the ripple. In discontinuous conduction ($\overline{SKIP} = GND$, light load), the output voltage has a DC regulation level higher than the trip level by approximately 1% due to slope compensation.

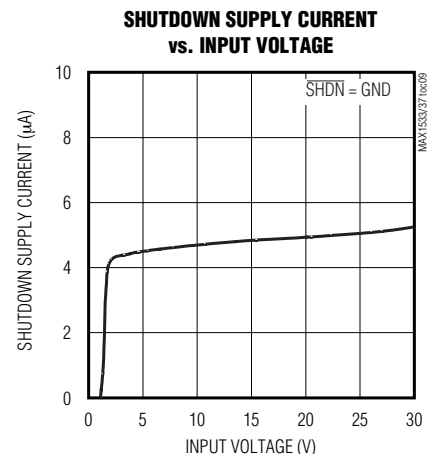
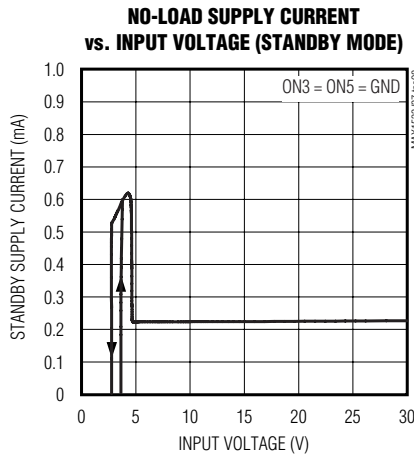
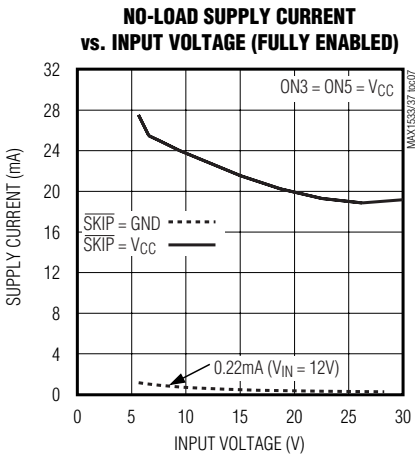
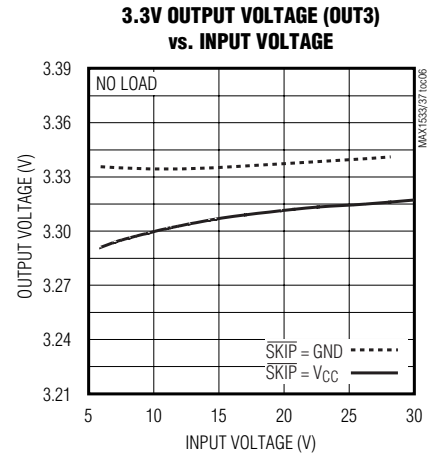
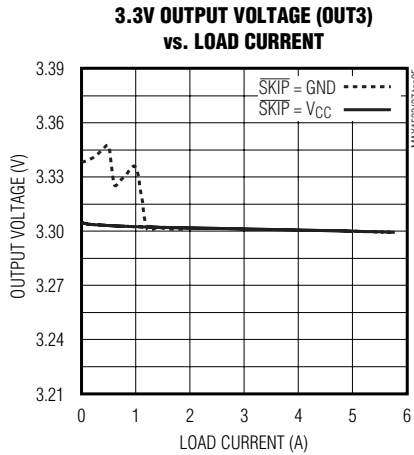
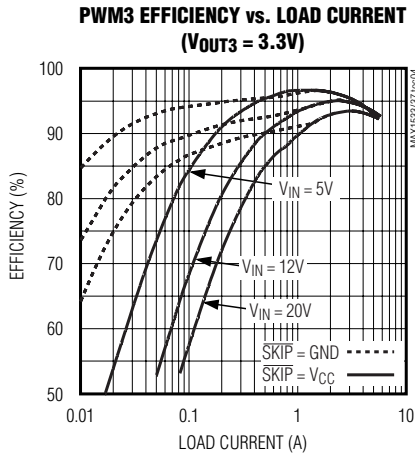
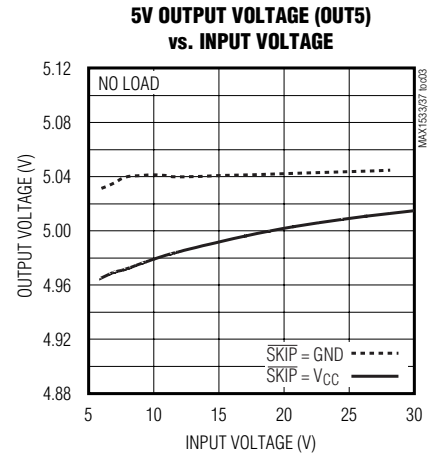
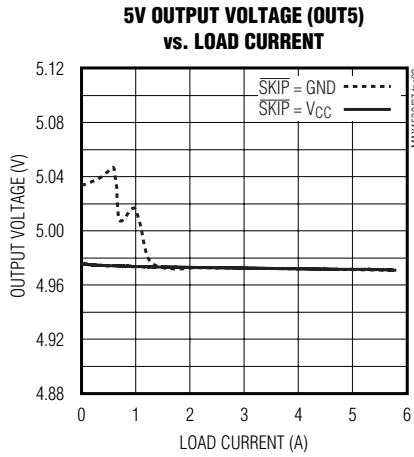
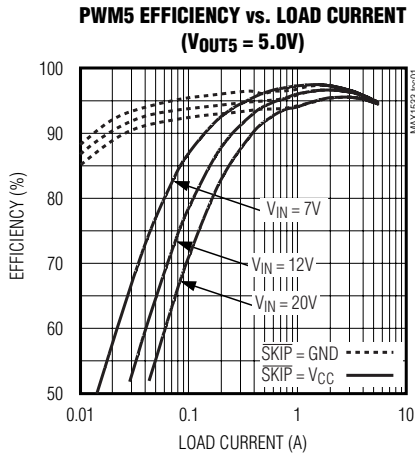
Note 3: Specifications are guaranteed by design, not production tested.

Note 4: Specifications to -40°C are guaranteed by design, not production tested.

ノートブックコンピュータ用 高効率、5出力、メイン電源コントローラ

標準動作特性

(MAX1537 circuit of Figure 1, $V_{IN} = 12V$, $LDO5 = V_{CC} = 5V$, $\overline{SKIP} = GND$, $FSEL = REF$, $T_A = +25^\circ C$, unless otherwise noted.)

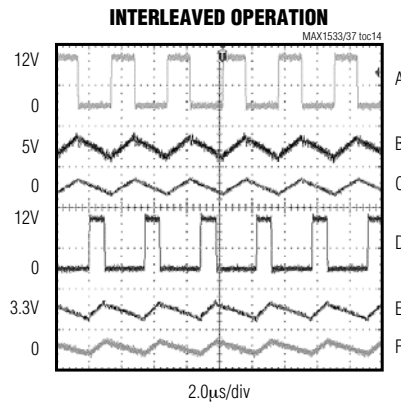
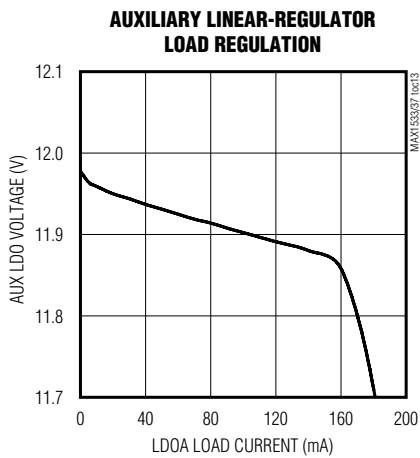
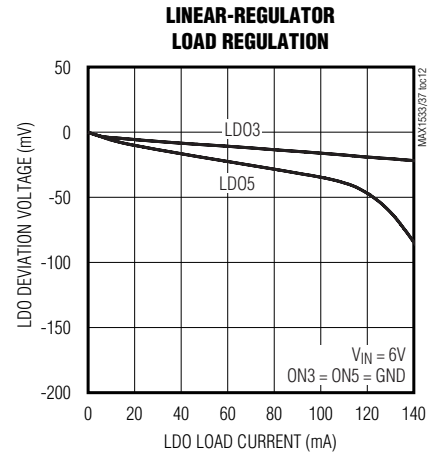
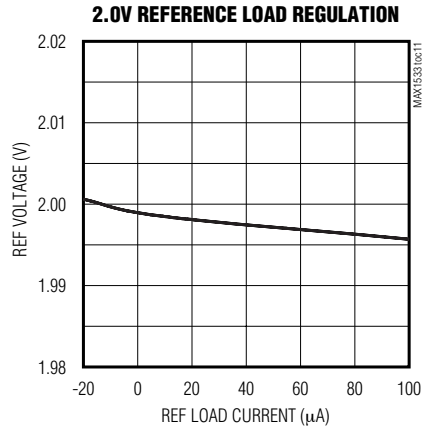
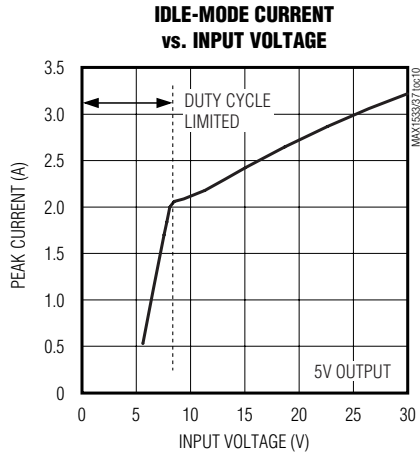


ノートブックコンピュータ用 高効率、5出力、メイン電源コントローラ

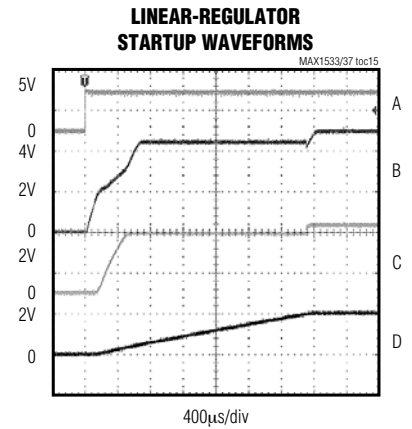
MAX1533/MAX1537

標準動作特性(続き)

(MAX1537 circuit of Figure 1, $V_{IN} = 12V$, $LDO5 = V_{CC} = 5V$, $\overline{SKIP} = GND$, $FSEL = REF$, $T_A = +25^\circ C$, unless otherwise noted.)



- A. LX5, 10V/div
- B. 5V OUTPUT, 100mV/div
- C. PWM5 INDUCTOR CURRENT, 5A/div
- D. LX3, 10V/div
- E. 3.3V OUTPUT, 100mV/div
- F. PWM3 INDUCTOR CURRENT, 5A/div



- A. \overline{SHDN} , 5V/div
- B. LDO5, 2V/div
- C. LDO3, 2V/div
- D. REF, 2V/div
- 100 Ω LOAD ON LDO5 AND LDO3

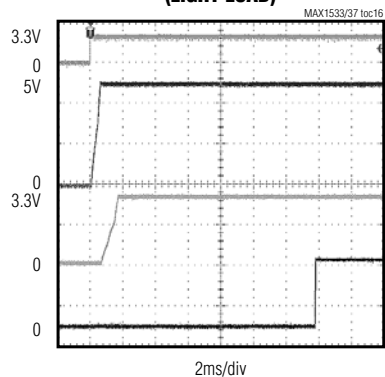
ノートブックコンピュータ用 高効率、5出力、メイン電源コントローラ

MAX1533/MAX1537

標準動作特性(続き)

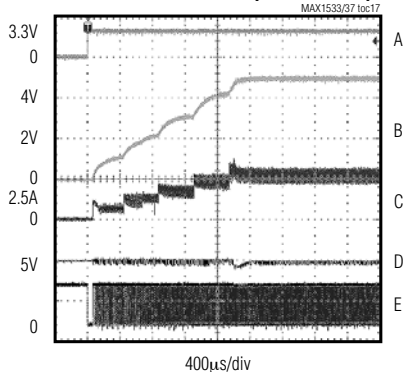
(MAX1537 circuit of Figure 1, $V_{IN} = 12V$, $LDO5 = V_{CC} = 5V$, $\overline{SKIP} = GND$, $FSEL = REF$, $T_A = +25^\circ C$, unless otherwise noted.)

**DELAYED STARTUP WAVEFORM
(LIGHT LOAD)**



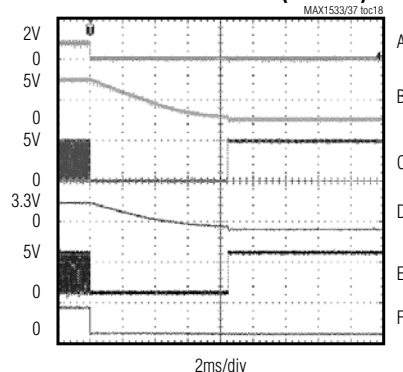
A. $ON5$, 5V/div
B. 5V OUTPUT, 2V/div
C. 3.3V OUTPUT, 2V/div
D. \overline{PGOOD} , 2V/div
100 Ω LOAD ON $OUT5$ AND $OUT3$, $ON3 = REF$

STARTUP WAVEFORM (HEAVY LOAD)



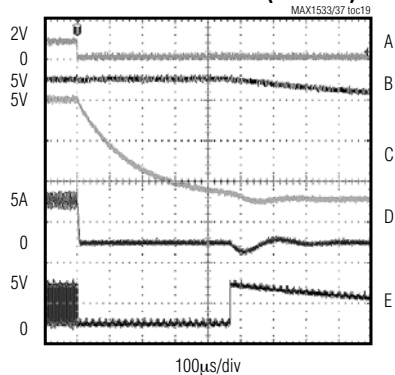
A. $ON5$, 5V/div
B. 5V OUTPUT, 2V/div
C. INDUCTOR CURRENT, 5A/div
D. $LDO5$, 1V/div
E. $DL5$, 5V/div
1.0 Ω LOAD

SHUTDOWN WAVEFORM (NO LOAD)



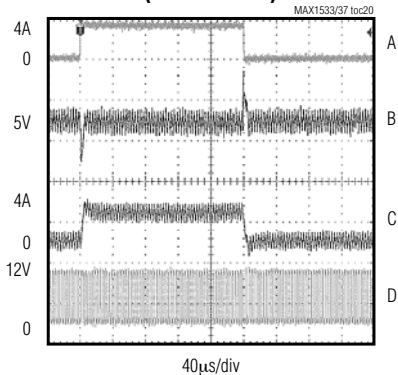
A. \overline{SHDN} , 5V/div
B. 5V OUTPUT, 5V/div
C. $DL5$, 5V/div
D. 3.3V OUTPUT, 5V/div
E. $DL3$, 5V/div
F. \overline{PGOOD} , 5V/div
 $ON3 = ON5 = V_{CC}$, $\overline{OVP} = GND$

SHUTDOWN WAVEFORM (1 Ω LOAD)



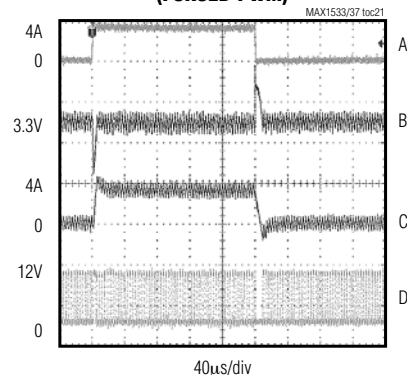
A. \overline{SHDN} , 5V/div
B. $LDO5$, 2V/div
C. 5V OUTPUT, 2V/div
D. INDUCTOR CURRENT, 5A/div
E. $DL5$, 5V/div
 $ON3 = ON5 = V_{CC}$, $\overline{OVP} = GND$

**5V OUTPUT LOAD TRANSIENT
(FORCED-PWM)**



A. $I_{OUT5} = 0.2A$ TO 4A, 5A/div
B. $V_{OUT5} = 5.0V$, 100mV/div
C. INDUCTOR CURRENT, 5A/div
D. $LX5$, 10V/div
 $\overline{SKIP} = V_{CC}$

**3.3V OUTPUT LOAD TRANSIENT
(FORCED-PWM)**



A. $I_{OUT3} = 0.2A$ TO 4A, 5A/div
B. $V_{OUT3} = 3.3V$, 100mV/div
C. INDUCTOR CURRENT, 5A/div
D. $LX3$, 10V/div
 $\overline{SKIP} = V_{CC}$

ノートブックコンピュータ用 高効率、5出力、メイン電源コントローラ

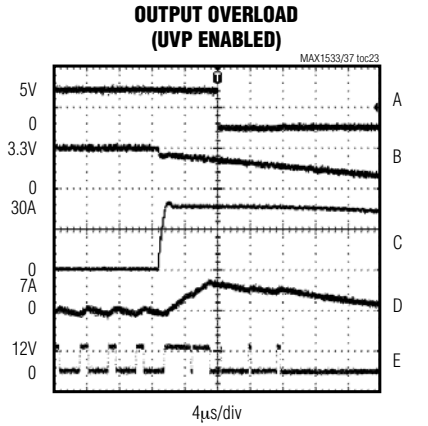
MAX1533/MAX1537

標準動作特性(続き)

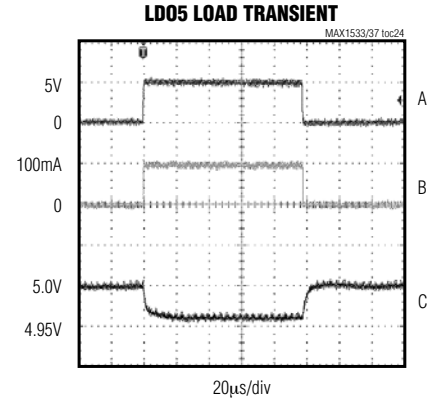
(MAX1537 circuit of Figure 1, $V_{IN} = 12V$, $LDO5 = V_{CC} = 5V$, $\overline{SKIP} = GND$, $FSEL = REF$, $T_A = +25^\circ C$, unless otherwise noted.)



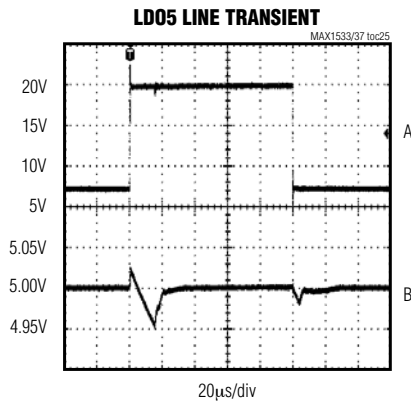
A. $I_{OUT3} = 0.2A$ TO $4A$, $5A/div$
 B. $V_{OUT3} = 3.3V$, $100mV/div$
 C. INDUCTOR CURRENT, $5A/div$
 D. LX3, $10V/div$
 $\overline{SKIP} = GND$



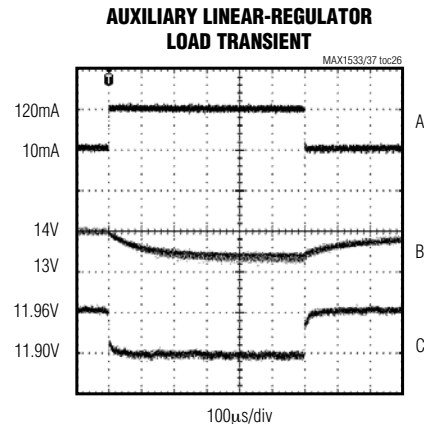
A. PGOOD2, $5V/div$ D. INDUCTOR CURRENT, $10A/div$
 B. 3.3V OUTPUT, $3.3V/div$ E. LX3, $20V/div$
 C. LOAD (0 TO 30A), $20A/div$



A. CONTROL SIGNAL, $5V/div$
 B. $I_{LDO5} = 1mA$ TO $100mA$, $100mA/div$
 C. LDO5, $50mV/div$
 $ON3 = ON5 = GND$



A. INPUT VOLTAGE ($V_{IN} = 7V$ TO $20V$), $5V/div$
 B. LDO5 OUTPUT VOLTAGE, $50mV/div$
 $ON3 = ON5 = GND$, $I_{LDO5} = 20mA$



A. $I_{LDOA} = 10mA$ TO $100mA$, $100mA/div$
 B. INA, $1V/div$
 C. LDOA, $50mV/div$
 INA = VOLTAGE GENERATED BY SECONDARY TRANSFORMER WINDING

ノートブックコンピュータ用 高効率、5出力、メイン電源コントローラ

MAX1533/MAX1537

端子説明

端子		名称	機能
MAX1533	MAX1537		
—	1	ADJA	補助フィードバック入力。補助リアレギュレータ出力電圧を調整するためには、抵抗分圧器をLDOAからアナロググランドに接続してください。ADJAは2Vに安定化されます。内部フィードバックを使って定格12V出力を得るには、ADJAをGNDに接続してください。
1	2	ON5	5V SMPSイネーブル入力。5V SMPSは、ON5がSMPSのオンレベルよりも大きくなるとイネーブルされ、ON5がSMPSのオフレベルよりも小さくなるとディセーブルされます。ON5をREFに接続すると、3.3V SMPSが安定状態に達してから5V SMPSが始動します(遅延始動)。障害ラッチをリセットするためには、ON5をクリア障害レベル以下に駆動してください。
2	3	ON3	3.3V SMPSイネーブル入力。3.3V SMPSは、ON3がSMPSのオンレベルよりも大きくなるとイネーブルされ、ON3がSMPSのオフレベルよりも小さくなるとディセーブルされます。ON3をREFに接続すると、5V SMPSが安定状態に達してから3.3V SMPSが始動します(遅延始動)。障害ラッチをリセットするためには、ON3をクリア障害レベル以下に駆動してください。
—	4	ONA	LDOAイネーブル入力。ONAがローのとき、LDOAはハイインピーダンスで2次巻線制御がオフになります。ONAがハイのときLDOAはオンになります。所望の自動スタートアップシーケンスが得られるよう、LDO3、LDO5、CSL3、CSL5などの出力に接続してください。
3	5	FSEL	周波数選択入力。この3レベルロジック入力はコントローラのスイッチング周波数を設定します。下記の標準スイッチング周波数を選択するためには、GND、REF、またはV _{CC} に接続してください： V _{CC} = 500kHz、REF = 300kHz、GND = 200kHz
4	6	ILIM3	3.3V SMPSピーク電流制限スレッショルド調整。ILIM3をV _{CC} に接続すると、電流制限スレッショルドがデフォルトの75mVになります。可変モードでは、CSH3とCSL3の間の電流制限スレッショルドが500mV~2.0Vの範囲でILIM3の電圧のちょうど1/10になります。75mVデフォルト値への切替え用ロジックスレッショルドは、およそV _{CC} - 1Vです。
5	7	ILIM5	5V SMPSピーク電流制限スレッショルド調整。ILIM5をV _{CC} に接続すると、電流制限スレッショルドがデフォルトの75mVになります。可変モードでは、CSH5とCSL5の間の電流制限スレッショルドが500mV~2.0Vの範囲でILIM5の電圧のちょうど1/10になります。75mVデフォルト値への切替え用ロジックスレッショルドは、およそV _{CC} - 1Vです。
6	8	REF	2.0Vリファレンス電圧出力。REFを0.1μF以上のセラミックコンデンサでアナロググランドにバイパスしてください。リファレンスは、最大100μAを外部負荷にソースすることができます。REFに負荷が接続されると、REF負荷レギュレーション誤差によって出力電圧精度が低下します。SHDNがローのとき、リファレンスがシャットダウンします。
7	9	GND	アナロググランド。裏面のパッドをGNDに接続してください。
8	10	V _{CC}	アナログ電源入力。20Ωの直列抵抗を介してシステム電源電圧(+4.5V~+5.5V)に接続してください。V _{CC} を1μF以上のセラミックコンデンサでアナロググランドにバイパスしてください。
9	11	PGDLY	パワーグッドワンショット遅延。PGOODがハイになるのを遅延するためには、PGDLYにタイミングコンデンサを取り付けてください。PGDLYはプルアップ電流が5μAでプルダウン抵抗が10Ωです。プルダウンは、パワーが正常でないとき駆動されます。パワーが正常なとき、プルダウンは切り離されて5μAのプルアップが駆動されます。PGDLYがREFを超えると、PGOODはイネーブルされます。

ノートブックコンピュータ用 高効率、5出力、メイン電源コントローラ

MAX1533/MAX1537

端子説明(続き)

端子		名称	機能
MAX1533	MAX1537		
10	12	PGOOD	オープンドレインパワーグッド出力。いずれかの出力がソフトスタートの際またはシャットダウン中に、通常のレギュレーションポイントよりも10%(typ)を超えて低くなるとPGOODはローになります。PGOODは、PGDLYワンショットタイマによって立上りエッジで遅延されます。両方のSMPS出力が安定状態にあるとき、PGOODはハイインピーダンスになります。
11	13	UV \bar{P}	低電圧障害保護制御。定格の70%のデフォルト過電圧スレッショルドを選択するためには、UV \bar{P} をGNDに接続してください。低電圧保護をディセーブルして低電圧障害ラッチをクリアするためには、V $_{CC}$ に接続してください。
12	14	DH3	3.3V SMPSのハイサイドゲートドライバ出力。DH3はLX3からBST3までスイングします。
13	15	BST3	3.3V SMPSのブーストフライングコンデンサ接続部。図6に示すように、外部のコンデンサとダイオードに接続してください。BST3と直列のオプションの抵抗器によって、DH3プルアップ電流を調整することができます。
14	16	LX3	3.3V SMPSのインダクタ接続部。LX3をインダクタの切替え側に接続してください。LX3は、DH3ハイサイドゲートドライバの下側電源レイルとして働きます。
15	17	OV \bar{P}	過電圧フォルト保護制御。定格よりも+11%高いデフォルト過電圧スレッショルドを選択するためには、OV \bar{P} をGNDに接続してください。過電圧保護をディセーブルして過電圧障害ラッチをクリアするためには、V $_{CC}$ に接続してください。
16	18	CSH3	3.3V SMPSの正電流検出入力。電流検出エレメントの正端子に接続してください。図9に2種類の電流検出オプションを示します。
17	19	CSL3	3.3V SMPSの負電流検出入力。電流検出エレメントの負端子に接続してください。図9に2種類の電流検出オプションを示します。CSL3もLDO3のブートストラップ入力として働きます。
18	20	FB3	3.3V SMPSのフィードバック入力。固定3.3V出力の場合はGNDに接続してください。可変モードでは、FB3が1Vに安定化されます。
19	21	LDO3	3.3V内部リニアレギュレータ出力。2.2 μ F(min)(1 μ F/20mA)でバイパスしてください。100mA(min)を供給します。電源はLDO5から供給されます。CSL3が3Vよりも高くなると、リニアレギュレータはシャットダウンして、LDO3は定格負荷が最大200mAの1 Ω スイッチを介してCSL3に接続されます。
20	22	DL3	3.3V SMPSのローサイドゲートドライバ出力。DL3はPGNDからLDO5までスイングします。
21	23	PGND	電源グランド
22	24	DL5	5V SMPSのローサイドゲートドライバ出力。DL5はPGNDからLDO5までスイングします。
23	25	LDO5	5V内部リニアレギュレータ出力。2.2 μ F(min)(1 μ F/20mA)でバイパスしてください。LDO3内部3.3Vリニアレギュレータと同様に、BSTダイオードを介してDL $_{ロー}$ サイドゲートドライバ、DH $_{ハイ}$ サイドドライバに電源を供給し、V $_{CC}$ ピンを介してPWMコントローラ、ロジック、およびリファレンスに電源を供給します。外部負荷に対して100mA(min)を供給します(ゲートドライバに対して+25mA)。CSL5が4.5Vよりも高ければ、リニアレギュレータはシャットダウンして、LDO5は定格負荷が最大200mAの0.75 Ω スイッチを介してCSL5に接続されます。
24	26	FB5	5V SMPSのフィードバック入力。固定5V出力の場合はGNDに接続してください。可変モードでは、FB5が1Vに安定化されます。

ノートブックコンピュータ用 高効率、5出力、メイン電源コントローラ

MAX1533/MAX1537

端子説明(続き)

端子		名称	機能
MAX1533	MAX1537		
25	27	CSL5	5V SMPSの負電流検出入力。電流検出エレメントの負端子に接続してください。図9に2種類の電流検出オプションを示します。CSL5もLDO5のブートストラップ入力として働きます。
26	28	CSH5	5V SMPSの正電流検出入力。電流検出エレメントの正端子に接続してください。図9に2種類の電流検出オプションを示します。
27	29	IN	スタートアップ回路およびLDO5内部5Vリニアレギュレータの入力。ICの近くにおいて0.22μFでPGNDにバイパスしてください。
28	30	LX5	5V SMPSのインダクタ接続部。LX5をインダクタの切替え側に接続してください。LX5は、DH5ハイサイドゲートドライバの下側電源レールとして働きます。
29	31	BST5	5V SMPSのブーストフライングコンデンサ接続部。図6に示すように、外部のコンデンサとダイオードに接続してください。BST5と直列のオプションの抵抗器によって、DH5プルアップ電流を調整することができます。
30	32	DH5	5V SMPSのハイサイドゲートドライバ出力。DH5はLX5からBST5までスイングします。
31	33	SKIP	パルススキッピング制御入力。低ノイズ強制PWMモードの場合はV _{CC} に接続してください。軽負荷の高効率パルススキッピングモードの場合はGNDに接続してください。
32	34	SHDN	シャットダウン制御入力。V _{SHDN} がSHDN入力の立下りエッジトリップレベルよりも低い場合、デバイスは消費電流が5μAのシャットダウンモードに入り、また、V _{SHDN} がSHDN入力の立下りエッジトリップレベルよりも高くなるまで再始動しません。自動スタートアップの場合は、SHDNをV _{IN} に接続してください。SHDNは、抵抗分圧器を介してV _{IN} に接続してプログラマブル低電圧ロックアウトを実行することができます。
—	35	INA	補助LDOAリニアレギュレータの電源電圧入力。INAは、内蔵シャントによって26Vにクランプされます。
—	36	LDOA	可変(12V定格)150mA補助リニアレギュレータ出力。入力電源はINAから取り込まれます。LDOAを2.2μF(min)(1μF/20mA)でGNDにバイパスしてください。2次フィードバックスレッシュホールドは、INA - LDOA = 0.8Vに設定され、5V SMPSのみでDL5をトリガします。ONAをハイにすると、レギュレータ出力と2次レギュレーションがイネーブルされます。PGOODは、LDOAの状態によって影響されません。

ノートブックコンピュータ用 高効率、5出力、メイン電源コントローラ

MAX1533/MAX1537

表1. 標準アプリケーション用の部品選択

COMPONENT	5A/300kHz	5A/500kHz
Input Voltage	$V_{IN} = 7V$ to 24V	$V_{IN} = 7V$ to 24V
$C_{IN_}$, Input Capacitor	(2) 10 μ F, 25V Taiyo Yuden TMK432BJ106KM	(2) 10 μ F, 25V Taiyo Yuden TMK432BJ106KM
C_{OUT5} , Output Capacitor	150 μ F, 6.3V, 40m Ω , low-ESR capacitor Sanyo 6TPB150ML	150 μ F, 6.3V, 40m Ω , low-ESR capacitor Sanyo 6TPB150ML
C_{OUT3} , Output Capacitor	220 μ F, 4V, 40m Ω , low-ESR capacitor Sanyo 4TPB220ML	220 μ F, 4V, 40m Ω , low-ESR capacitor Sanyo 4TPB220ML
$N_{H_}$ High-Side MOSFET	Fairchild Semiconductor FDS6612A International Rectifier IRF7807V	Fairchild Semiconductor FDS6612A International Rectifier IRF7807V
$N_{L_}$ Low-Side MOSFET	Fairchild Semiconductor FDS6670S International Rectifier IRF7807VD1	Fairchild Semiconductor FDS6670S International Rectifier IRF7807VD1
$D_{L_}$ Schottky Rectifier (if needed)	2A, 30V, 0.45V $_f$ Nihon EC21QS03L	2A, 30V, 0.45V $_f$ Nihon EC21QS03L
Inductor/Transformer	T1 = 6.8 μ H, 1:2 turns Sumida 4749-T132 L1 = 5.8 μ H, 8.6A Sumida CDRH127-5R8NC	3.9 μ H Sumida CDRH124-3R9NC
R_{cs}	10m Ω \pm 1%, 0.5W resistor IRC LR2010-01-R010F or Dale WSL-2010-R010F	10m Ω \pm 1%, 0.5W resistor IRC LR2010-01-R010F or Dale WSL-2010-R010F

表2. 部品メーカー

SUPPLIER	WEBSITE
AVX	www.avx.com
Central Semiconductor	www.centrasemi.com
Coilcraft	www.coilcraft.com
Coiltronics	www.coiltronics.com
Fairchild Semiconductor	www.fairchildsemi.com
International Rectifier	www.irf.com
Kemet	www.kemet.com

SUPPLIER	WEBSITE
Panasonic	www.panasonic.com/industrial
Sanyo	www.secc.co.jp
Sumida	www.sumida.com
Taiyo Yuden	www.t-yuden.com
TDK	www.component.tdk.com
TOKO	www.tokoam.com
Vishay (Dale, Siliconix)	www.vishay.com

詳細

MAX1533/MAX1537の標準動作回路(図1)は、ノートブックコンピュータのメイン電源特有の5V/5Aと3.3V/5Aを生成します。入力電源電圧範囲は7V~24Vです。部品の選択については表1を、部品メーカーについては表2をご覧ください。

MAX1533/MAX1537は、低電圧電源用に設計された2つのインタリーブ固定周波数ステップダウンコントローラを内蔵しています。最適なインタリーブアーキテクチャは逆位相動作を保証しており、入力コンデンサリップルを抑制します。2つの内蔵LDOは、5Vおよび3.3Vのキープアライブ電源を生成します。MAX1537は、固定1.2V出力または可変出力に設定可能な補助LDOを備えています。

固定リニアレギュレータ(LDO5とLDO3)

2つの内部リニアレギュレータは、固定5V(LDO5)および3.3V(LDO3)の低電力出力を生成します。LDO5は、LDO3、外付けMOSFETのゲートドライバに給電し、SMPSアナログ制御、リファレンス、およびロジックブロックに必要なバイアス電源(V_{CC})を提供します。LDO5は、MOSFETゲート駆動を含む外部および内部負荷に100mA以上を供給します。MOSFETゲート駆動は、選択されたスイッチング周波数と外付けMOSFETに応じて、通常、5mA~50mAの範囲で変動します。LDO3も、外部負荷に100mA以上を供給します。LDO5とLDO3を2.2 μ F以上の出力コンデンサでバイパスしてください。ただし、内部および外部負荷電流が20mA増えるごとにこのコンデンサ容量を1.0 μ Fずつ増やしてください。

ノートブックコンピュータ用 高効率、5出力、メイン電源コントローラ

MAX1533/MAX1537

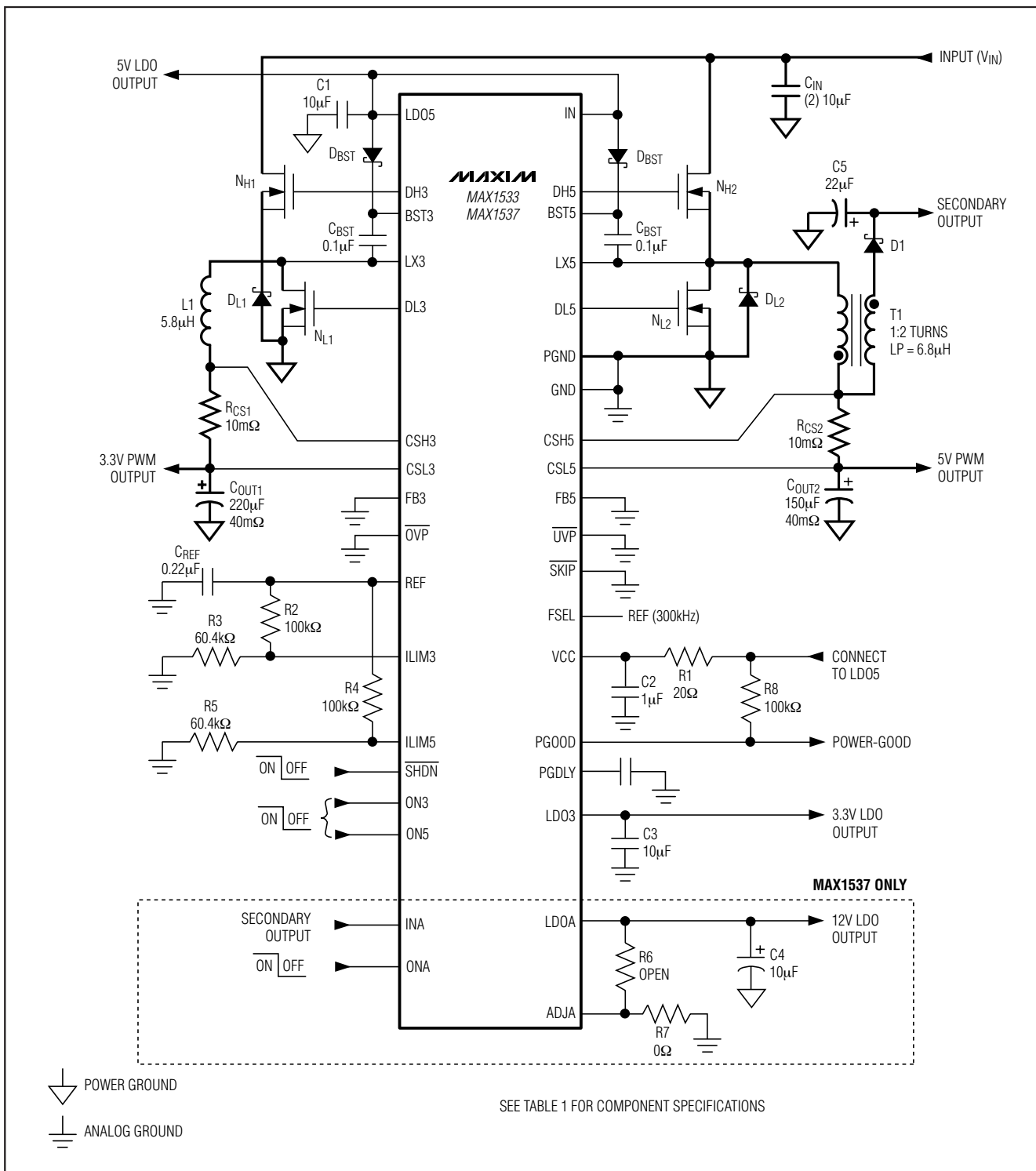


図1. MAX1533/MAX1537の標準動作回路

ノートブックコンピュータ用 高効率、5出力、メイン電源コントローラ

MAX1533/MAX1537

SMPSからLDOブートストラップへの切替え

5Vのメイン出力電圧がLDO5のブートストラップ切替えスレッシュホールドよりも高くなると、0.75Ω (typ)の内蔵pチャンネルMOSFETがCSL5をLDO5に短絡し、同時にLDO5リニアレギュレータをシャットダウンします。同様に、3.3Vのメイン出力電圧がLDO3のブートストラップ切替えスレッシュホールドよりも高くなると、1Ω (typ)の内蔵pチャンネルMOSFETがCSL3をLDO3に短絡し、同時にLDO3リニアレギュレータをシャットダウンします。これらの動作によって、デバイスが始動し、内部回路と外部負荷にはバッテリーからリニアレギュレータを経由してではなく、出力SMPS電圧から給電されます。ブートストラップは、きわめて低い効率のリニアレギュレータからでなく90%効率のスイッチモードソースからの給電によって、ゲート電荷と自己損失に起因する電力損失を抑制します。LDO_出力が切替えられると、出力電流制限値は200mAに増加します。

SMPS 5Vバイアス電源(LDO5とV_{CC})

Aスイッチモード電源(SMPS)には、高電力入力電源(バッテリーまたはACアダプタ)のほかに5Vバイアス電源が必要です。この5Vバイアス電源は、MAX1533/MAX1537の内部5Vリニアレギュレータ(LDO5)によって生成されます。始動したこのLDOによって、MAX1533/MAX1537は単独でパワーアップすることができます。ゲートドライバの入力電源は、固定5Vのリニアレギュレータ出力(LDO5)に接続されています。したがって、5V LDO電源はV_{CC}(PWMコントローラ)とゲートドライバ電源を供給する必要があるため、必要な最大消費電流は次のようになります：

$$I_{BIAS} = I_{CC} + f_{SW} (Q_{G(LOW)} + Q_{G(HIGH)}) \\ = 5\text{mA to } 50\text{mA (typ)}$$

ここで、I_{CC}は1mA (typ)、f_{SW}はスイッチング周波数、Q_{G(LOW)}とQ_{G(HIGH)}はMOSFETのデータシートのV_{GS} = 5Vにおける全ゲート電荷仕様制限値です。

リファレンス(REF)

2Vリファレンスは温度と負荷に対する精度が±1%であるため、REFは高精度システムリファレンスとして利用されます。REFを0.22μF以上のセラミックコンデンサでGNDにバイパスしてください。リファレンスは、外部負荷に対して最大100μAをソースし10μAをシンクすることができます。非常に高い精度の仕様(±0.5%)がメインSMPS出力電圧に求められる場合、リファレンスには負荷がかからないようにすべきです。リファレンスに負荷がかかると、LDO5、LDO3、OUT5、およびOUT3の各出力電圧がリファレンスの負荷レギュレーション誤差によってわずかに低下します。

システムイネーブル/シャットダウン(SHDN)

MAX1533/MAX1537を低電力シャットダウン状態にするためには、SHDNを高精度のSHDN入力立下りエッジトリップレベル以下に駆動してください。シャットダウンモードにあるMAX1533/MAX1537は、自己消費電流がわずか5μAです。シャットダウンモードがアクティブになると、リファレンスはオフとなるため、シャットダウンから抜け出るためのスレッシュホールドの精度が低下します。スタートアップを確実に行うために、SHDNを2.2V(SHDN入力立上りエッジトリップレベル)以上に駆動してください。自動シャットダウンおよびスタートアップの場合、SHDNをV_{IN}に接続してください。特定の入力電圧レベルを検出してデバイスをシャットダウンするために、SHDNに対して正確な1Vの立下りエッジスレッシュホールドを使用することができます。シャットダウン状態では、1.6Vの立上りエッジスレッシュホールドがアクティブになり、ほとんどのアプリケーションにとって十分なヒステリシスが得られます。

SMPS詳細

SMPS POR、UVLO、およびソフトスタート

パワーオンリセット(POR)は、V_{CC}が約1Vを超えた時に動作して、低電圧、過電圧、およびサーマルシャットダウンの各障害ラッチをリセットします。また、POR回路は、OVPがディセーブルされていると(OVP = V_{CC})、ローサイドドライバがローに駆動され、またOVPがイネーブルされていると(OVP = GND)、SMPSコントローラがアクティブになるまでローサイドドライバがハイに駆動されることを保証します。

V_{CC}入力の低電圧ロックアウト(UVLO)回路は、5Vバイアス電源(LDO5)が4Vの入力UVLOスレッシュホールドを下回るとスイッチングを阻止します。5Vバイアス電源(LDO5)がこの入力UVLOスレッシュホールドを超えて上昇し、コントローラがイネーブルされると、SMPSコントローラはスイッチングを開始し、出力電圧がソフトスタート状態でランプアップを開始します。

内蔵のデジタルソフトスタートは、スタートアップ中に内部の電流制限レベルを徐々に上昇させて入力サージ電流を抑えます。MAX1533/MAX1537では、ソフトスタート期間が5段階に分割されています。最初の段階では、各コントローラがその電流制限値を最大電流制限値のわずか20%に制限します。出力が128クロックサイクル(1/f_{OSC})以内にレギュレーションに達しなければ、ソフトスタートは第2段階に入り電流制限値がさらに20%増加されます。このプロセスは、512クロックサイクル(1/f_{OSC})後に最大電流制限値に達するまで、または出力が定格レギュレーション電圧に達するまでの

ノートブックコンピュータ用 高効率、5出力、メイン電源コントローラ

MAX1533/MAX1537

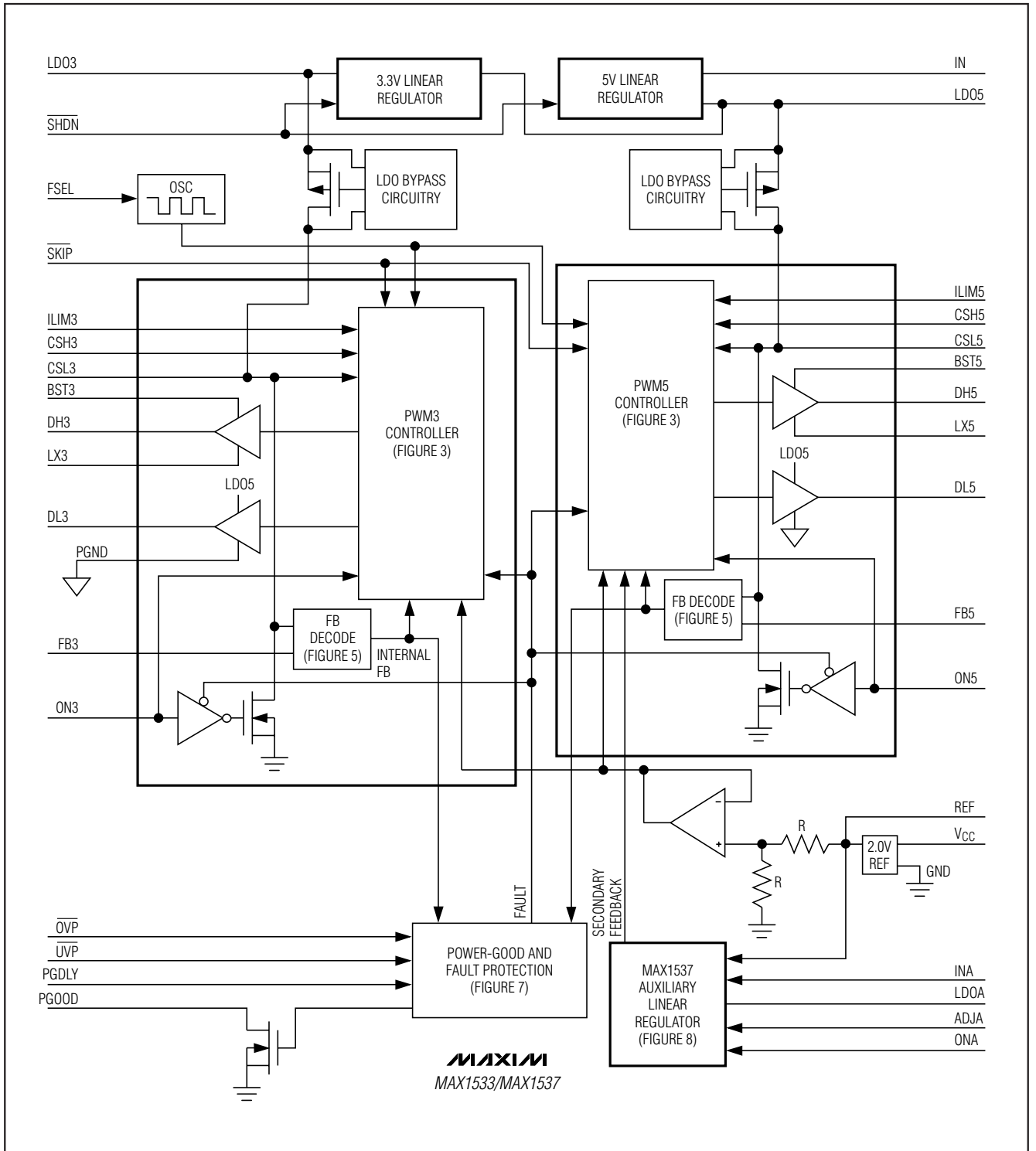


図2. MAX1533/MAX1537ファンクションダイアグラム

ノートブックコンピュータ用 高効率、5出力、メイン電源コントローラ

MAX1533/MAX1537

表3. 動作モード

MODE	INPUTS*			OUTPUTS			
	SHDN	ON5	ON3	LDO5	LDO3	5V SMPS	3V SMPS
Shutdown Mode	LOW	X	X	OFF	OFF	OFF	OFF
Standby Mode	HIGH	LOW	LOW	ON	ON	OFF	OFF
Normal Operation	HIGH	HIGH	HIGH	ON	ON	ON	ON
3.3V SMPS Active	HIGH	LOW	HIGH	ON	ON	OFF	ON
5V SMPS Active	HIGH	HIGH	LOW	ON	ON	ON	OFF
Normal Operation (Delayed 5V SMPS Startup)	HIGH	REF	HIGH	ON	ON	ON Power-up after 3.3V SMPS is in regulation	ON
Normal Operation (Delayed 3.3V SMPS Startup)	HIGH	HIGH	REF	ON	ON	ON	ON Power-up after 5V SMPS is in regulation

* SHDNは、立下りエッジスレッシュホールド電圧が1Vで、立上りエッジスレッシュホールド電圧が1.6Vの高精度、低電圧のロジック入力です。ON3とON5は3レベルCMOSロジック入力で、ロジックロー電圧が0.8V未満、ロジックハイ電圧が2.4V以上、ミドルロジックレベルが1.9V~2.1Vです(「ELECTRICAL CHARACTERISTICS(電気的特性)」の表参照)。

いずれかが先に起こるまで繰り返されます(「標準動作特性」のスタートアップ波形参照)。

SMPSイネーブル制御(ON3、ON5)

ON3とON5はSMPSパワーアップシーケンスを制御します。ON3またはON5が2.4Vを超えると、各出力がイネーブルされます。ON3またはON5が1.6V未満に降下すると、各出力がディセーブルされます。ON_nを0.8V未満に駆動すると、過電圧、低電圧、および過熱の各障害ラッチがクリアされます。

SMPSパワーアップシーケンス

ON3またはON5をREFに接続すると、各出力は、他の出力が安定化されるまではオフに強制され、他の出力が安定化されると始動します。第2のSMPSは、第1のSMPSがオフになるか、デバイスがシャットダウンするか、障害が発生するか、またはLDO5が低電圧ロックアウトに入るまではオンのままです。両電源は、最初の電源がオフになると直ちにパワーダウンシーケンスを開始します。

出力放電(ソフトシャットダウン)

スタンバイまたはシャットダウンモードへの遷移によって、出力放電がイネーブル(OVPがローにプルダウン)されてスイッチングレギュレータがディセーブルされたとき、または出力低電圧障害が発生したとき、コントローラは出力電圧が0.3Vに降下するまで内部の12Ωスイッチを通じて両出力を放電します。これは、出力容量の緩やかな放電で、徐々に減衰するシャットダウン応答を与えます。これによって、インダクタとローサイドMOSFETを通じた素早い出力放電によって生じるわずかに

に負の出力電圧が排除されます。SMPS出力が0.3Vまで放電すると、そのローサイドドライバ(DL_n)はハイに強制されて各SMPS出力をGNDにクランプします。リファレンスはアクティブなままで、正確なスレッシュホールドを保持するとともに過電圧保護を行います。両SMPSコントローラは、ソフトシャットダウン回路を個別に内蔵しています。

出力放電がディセーブルされると(OVP = V_{CC})、ローサイドドライバ(DL_n)とハイサイドドライバ(DH_n)はともにローに駆動され、LXがハイインピーダンス状態に強制されます。これらの出力はSMPSコントローラによって能動的に放電されないため、出力電圧の放電速度は出力容量と負荷電流だけで決まります。

固定周波数、電流モード PWMコントローラ

各電流モードPWMコントローラの中心は、リファレンス電圧に対する出力電圧誤差信号とスロープ補償ランプの2信号を加算するマルチ入力のオープンループコンパレータです(図3)。MAX1533/MAX1537は、直接加算構成を使用して、従来のエラーアンプおよびこれに関連する位相シフトなしで出力電圧にわたってサイクルごとに制御するという理想的な機能に近いものです。MAX1533/MAX1537では、比較的低いループ利得が利用されるため、低コストの出力コンデンサを使用することができます。この低ループ利得では、-0.1%(typ)の負荷レギュレーション誤差が得られ、ユニティゲインクロスオーバー周波数を低いレベルにシフトすることによって出力コンデンサのサイズとコストを抑えることができます。

ノートブックコンピュータ用 高効率、5出力、メイン電源コントローラ

MAX1533/MAX1537

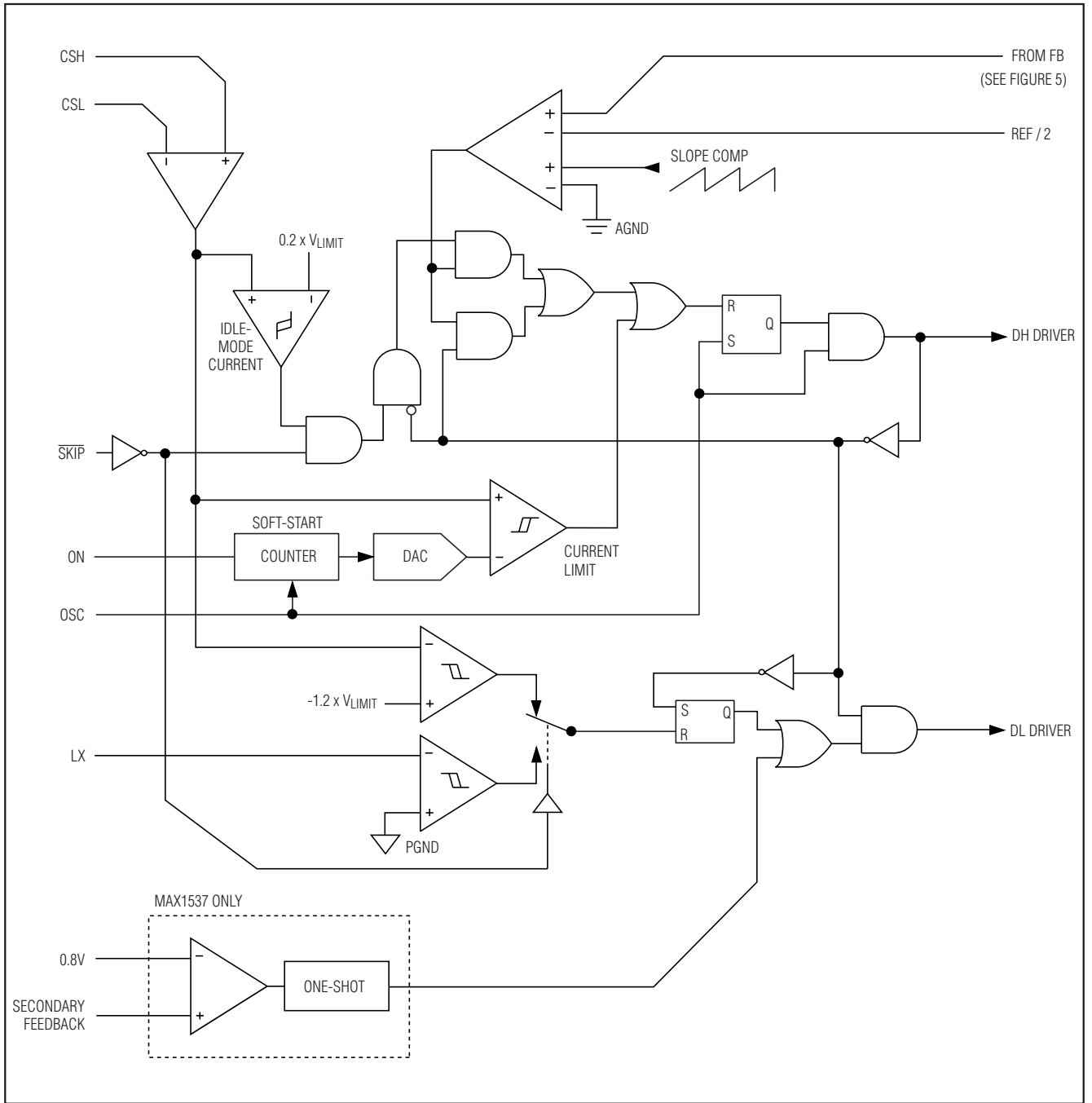


図3. PWMコントローラファンクションダイアグラム

ノートブックコンピュータ用 高効率、5出力、メイン電源コントローラ

MAX1533/MAX1537

周波数の選択(FSEL)

FSEL入力は、PWMモードのスイッチング周波数の選択に使用されます。表4は、FSEL接続に基づくスイッチング周波数を示します。高周波(500kHz)動作は、部品サイズを最小にしたいアプリケーションに最適で、高スイッチング損失による効率とのトレードオフが図られます。これは、負荷電流が比較的小さく持ち運びにきわめて便利な機器に適しているものと思われます。低周波(200kHz)動作は、部品サイズと基板スペースを別として、最良の総合効率が得られます。

強制PWMモード

低ノイズの強制PWMモードは、ローサイドスイッチのオンタイムを制御するゼロクロスコンパレータをディセーブルします。これは、ローサイドゲート駆動波形が常にハイサイドゲート駆動波形に相補的になるように強制するため、インダクタ電流が軽負荷で反転するとともにDH₁はV_{OUT}/V_{IN}のデューティ比を維持します。強制PWMモードの長所は、スイッチング周波数がほとんど一定に保たれることです。ただし、強制PWM動作は代償も大きく、無負荷5Vの消費電流は外付けMOSFETとスイッチング周波数にも依りますが15mA~50mAのままです。

強制PWMモードは、オーディオ周波数ノイズを防止し負荷過渡応答を改善するうえできわめて有用です。強制PWM動作はゼロクロスコンパレータをディセーブルするため、インダクタ電流が軽負荷で反転します。

軽負荷動作制御(SKIP)

MAX1533/MAX1537は、両コントローラのゼロクロスコンパレータを単独でイネーブルまたはディセーブルするために使用する軽負荷動作モード制御入力(SKIP)を内蔵しています。ゼロクロスコンパレータをイネーブルすると、電流検出入力ゼロインダクタ電流を検出したときコントローラはDL₁をローに強制します。これによって、インダクタが出力コンデンサの放電を防ぎ、軽負荷状態でコントローラにパルススキップさせて出力の過充電を防止します。ゼロクロスコンパレータをディセーブルすると、コントローラは軽負荷状態でPWM動作を維持するよう強制されます(強制PWM)。

表4. FSELの構成

FSEL	SWITCHING FREQUENCY
VCC	500kHz
REF	300kHz
GND	200kHz

アイドルモード電流検出スレッショルド

出力電圧がフィードバックスレッショルドを超えたときおよび電流検出電圧がアイドルモード電流検出スレッショルドを超えたとき、ステップダウンコントローラのオンタイムが終了します。軽負荷状態では、オンタイム期間は、ILIM₁によって設定される全負荷電流制限スレッショルドの約20%に当るアイドルモード電流検出スレッショルドのみに依存します。これによって、各サイクルでコントローラに最小量の電力が供給されることとなります。出力の過充電を防止するために、出力電圧がフィードバックスレッショルド未満に低下するまで新たなオンタイムを開始することができません。ゼロクロスコンパレータはスイッチングレギュレータによる電流シンクを防止するので、コントローラはパルスをスキップする必要があります。したがって、コントローラは、軽負荷状態で出力リップルの谷間を安定化します。

自動パルススキッピングクロスオーバ

スキップモードでは、軽負荷でPFMへの固有の自動切替えが行われます(図4)。この切替えは、インダクタ電流のゼロクロスでローサイドスイッチのオンタイムを終了させるコンパレータの影響を受けます。ゼロクロスコンパレータは、ローサイドMOSFET両端(PGNDとLX₁の間)でインダクタ電流を検出します。V_{PGND} - V_{LX}が3mVのゼロクロス電流検出スレッショルド以下に下がると、コンパレータはDL₁をローに強制します(図3)。このメカニズムによって、パルススキッピングPFMと非スキッピングPWM動作の間のスレッショルドが連続および不連続インダクタ電流動作の境界(「臨界導通」点とも呼ぶ)と一致するようになります。PFM/PWMクロスオーバが生じる負荷電流レベルのI_{LOAD(SKIP)}は、次式によって決定されます:

$$I_{LOAD(SKIP)} = \frac{V_{OUT} (V_{IN} - V_{OUT})}{2 \times V_{IN} \times f_{SW} \times L}$$

軽負荷によってパルススキッピング動作が発生すると、スイッチング波形はノイズが多く、非同期のように見えることもあります。これは高い軽負荷効率が得られる正常な動作状態です。PFMノイズと軽負荷効率とのトレードオフは、インダクタの値を変えることによって行われます。一般に、インダクタンスの値が小さい場合は効率対負荷曲線が広くなりますが、インダクタンスの値が大きくなると全負荷の効率が高くなり(コイル抵抗が一定であるとして)、出力電圧リップルが減少します。値の大きいインダクタを使用することの不利な点としては、物理サイズの増大と負荷過渡応答の悪化(特に低い入力電圧レベルで)などがあります。

ノートブックコンピュータ用 高効率、5出力、メイン電源コントローラ

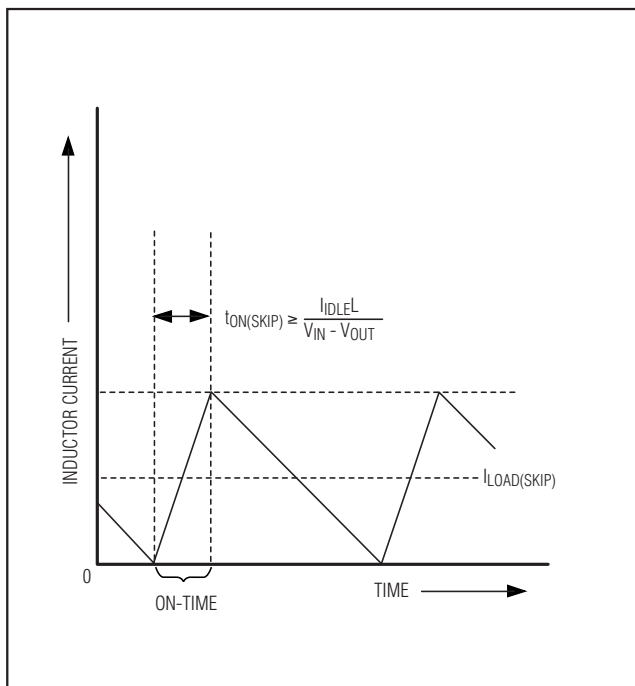


図4. パルススキッピング/不連続クロスオーバーポイント

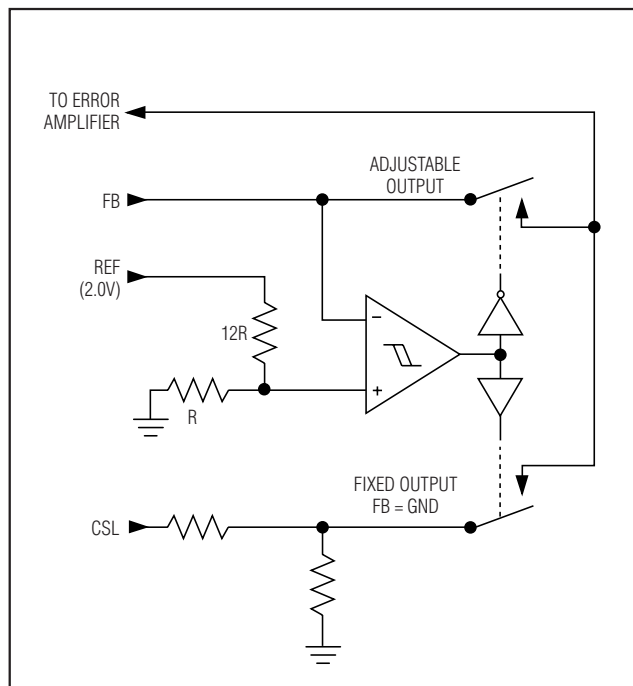


図5. デュアルモードフィードバックデコーダ

出力電圧

「ELECTRICAL CHARACTERISTICS(電気的特性)」の表のDC出力精度の仕様は、エラーコンパレータのスレッシュホールドを参照します。インダクタが連続的に導通しているとき、MAX1533/MAX1537は出力リップルのピーク値を安定化するため、実際のDC出力電圧はスロープが補償されたトリップレベルよりも出力リップル電圧の50%だけ低くなります。PWM動作(連続導通)の場合、出力電圧は次式によって厳密に規定されます：

$$V_{OUT(PWM)} = V_{NOM} \left(1 - \frac{A_{SLOPE} V_{NOM}}{V_{IN}} \right) - \left(\frac{V_{RIPPLE}}{2} \right)$$

ここで、 V_{NOM} は公称出力電圧で、 A_{SLOPE} は1%に等しく、 V_{RIPPLE} は出力リップル電圧です(「出力コンデンサの選択」の項に記載の通り、 $V_{RIPPLE} = ESR \times \Delta I_{INDUCTOR}$)。

断続導通($I_{OUT} < I_{LOAD(SKIP)}$)では、MAX1533/MAX1537は出力リップルの谷間を安定化するため、出力電圧のDCレギュレーションレベルはエラーコンパレータスレッシュホールドよりも高くなります。PFM動作(断続導通)では、出力電圧は次式によって近似されます：

$$V_{OUT(PFM)} = V_{NOM} + \frac{1}{2} \left(\frac{f_{SW}}{f_{OSC}} \right) I_{IDLE} \times ESR$$

ここで、 V_{NOM} は公称出力電圧、 f_{OSC} は内部発振器によって設定される最大スイッチング周波数、 f_{SW} は実際のスイッチング周波数、 I_{IDLE} はパルススキッピング時のアイドルモードインダクタ電流です。

可変/固定出力電圧 (デュアルモードフィードバック)

CSL_とアナロググランドの間に接続されプリセットされている内部抵抗分圧器によって設定された、固定SMPS出力電圧(それぞれ3.3Vと5V)をイネーブ爾するためには、FB3とFB5をGNDに接続してください。各出力電圧を1V~5.5Vに調整するためには、抵抗分圧器をCSL_とGNDの間のFB_に接続してください(図5)。R2(FBからGNDまでの抵抗)を約10kΩになるように選択して、次式を使用してR1(OUTからFBまでの抵抗)を求めてください：

$$R1 = R2 \left(\frac{V_{OUT_} - 1}{V_{FB_}} \right)$$

ここで、 $V_{FB_} = 1V$ (公称)です。

ノートブックコンピュータ用 高効率、5出力、メイン電源コントローラ

MAX1533/MAX1537

両出力電圧を調整するとき、3.3V SMPSを5V SMPSよりも低く設定してください。CSL5がLDO5ブートストラップスレッシュホールド(4.56V)よりも高いときのみ、LDO5は内部スイッチを介して5V出力(CSL5)に接続されます。同様に、CSL3がLDO3ブートストラップスレッシュホールド(2.91V)よりも高いときのみ、LDO3は内部スイッチを介して3.3V出力(CSL3)に接続されます。固定出力電圧を使用するとき、ブートストラップはきわめて有効に働きます。LDO_nがCSL_nから始動されると、内蔵リニアレギュレータはオフになります。これで、内部の電力損失が抑制され、高い入力電圧での効率が改善されます。

電流制限保護(ILIM_n)

電流制限回路には、ピークインダクタ電流を制限する差動電流検出入力(CSH_nとCSL_n)が使用されます。電流検出信号の振幅が電流制限スレッシュホールドを超えると、PWMコントローラがハイサイドMOSFETをターンオフします(図3)。内部発振器の次の立上りエッジでは、電流検出信号が電流制限スレッシュホールド未満に下がらない限りPWMコントローラは新たなサイクルを開始しません。実際の最大負荷電流は、インダクタリップル電流の半分に等しい大きさだけピーク電流制限スレッシュホールドよりも小さくなります。それゆえ、最大負荷性能は、電流検出抵抗、インダクタ値、スイッチング周波数、およびデューティサイクル(V_{OUT}/V_{IN})の関数になります。

強制PWMモードでは、 V_{OUT} が電流をシンクしているとき過度の逆インダクタ電流を防止するためにMAX1533/MAX1537は負電流も制限します。負電流制限スレッシュホールドは、正電流制限値の約120%に設定されており、ILIM_nを調整するとき正の電流制限値を追跡します。

75mVのデフォルトスレッシュホールドに対してILIM_nを V_{CC} に接続するか、またはILIM_nの外付け抵抗分圧器によって電流制限スレッシュホールドを調整してください。精度とノイズ耐性を考慮して分圧器の電流を2 μ A~20 μ Aとしてください。電流制限スレッシュホールドの調整範囲は、50mV~200mVです。可変モードでは、電流制限スレッシュホールド電圧がILIM_nの電圧のちょうど1/10になります。75mVデフォルト値への切替えのためのロジックスレッシュホールドは、およそ $V_{CC} - 1V$ です。

CSH_nとCSL_nに見られる差動電流検出信号がノイズやDC誤差によって劣化することのないよう、プリント基板のレイアウトガイドラインを厳守してください。ICを検出抵抗器の近くに短くまっすぐな配線で接続し、電流検出抵抗器にケルビン検出接続を行ってください。

MOSFETゲートドライバ(DH_n、DL_n)

DH_nおよびDL_nドライバは、中サイズのハイサイドおよび大型のローサイドパワーMOSFET駆動用に最適化されています。これは、 $V_{IN} - V_{OUT}$ の差が大きいノートブックアプリケーションで見られる低デューティ比と合致します。ハイサイドゲートドライバ(DH_n)は2Aをソースおよびシンクし、ローサイドゲートドライバ(DL_n)は1.7Aをソースし3.3Aをシンクします。これは、大電流アプリケーションに対して強力なゲート駆動を保証します。DH_nのフローティングハイサイドMOSFETドライバは、BST_nのダイオードコンデンサチャージポンプによって給電されます(図6)、DL_n同期整流器ドライバは固定5Vリニアレギュレータ(LDO5)によってしか給電されません。

適応型デッドタイム回路は、DL_nおよびDH_nドライバを監視し、一方のFETが完全にオフになるまで他方のFETがターンオンするのを防止します。適応型ドライバデッドタイムによって、広範囲のMOSFETで貫通電流のない動作が可能になるため、遅延が最小限に抑えられ効率が維持されます。適応型デッドタイム回路が正常に動作するためには、DL_nおよびDH_nドライバからMOSFETゲートまでの低抵抗、低インダクタンス経路が必要です。さもなければ、MAX1533/MAX1537の検出回路は、電荷が実際に残っている間にMOSFETゲートが「オフ」であると判断します。十分に短く幅広い配線を使用してください(MOSFETがドライバから1インチ離れている場合、50mil~100mil幅)。

DL_nをローに駆動する内蔵プルダウントランジスタは、強力で、オン抵抗が0.6 Ω (typ)です。これは、インダクタノード(LX_n)がグランドから V_{IN} に高速で切り替わるときローサイドMOSFETのドレインからゲートへの容量カップリングによってDL_nがプルアップされるのを防ぐのに役立ちます。入力電圧が高くドライバの誘導性配線が長いアプリケーションでは、LX_nの高速立上りエッジがローサイドMOSFETのゲートをプルアップして貫通電流が流れることのないように、場合によってはゲート-ソース間容量を増やす必要があります。MOSFETのゲート-ドレイン間容量(C_{RSS})、ゲート-ソース間容量($C_{ISS} - C_{RSS}$)、およびその他の基板寄生容量によって生成されるLX_nとDL_nの間の容量カップリングが次の最小スレッシュホールドを超えないものとします：

$$V_{GS(TH)} > V_{IN} \left(\frac{C_{RSS}}{C_{ISS}} \right)$$

スレッシュホールド電圧がロット間で変動すると、ばらつき設計の問題が生じる場合があります。他方、BST_nと直列に10 Ω 未満の抵抗器を接続すると、ハイサイド

ノートブックコンピュータ用 高効率、5出力、メイン電源コントローラ

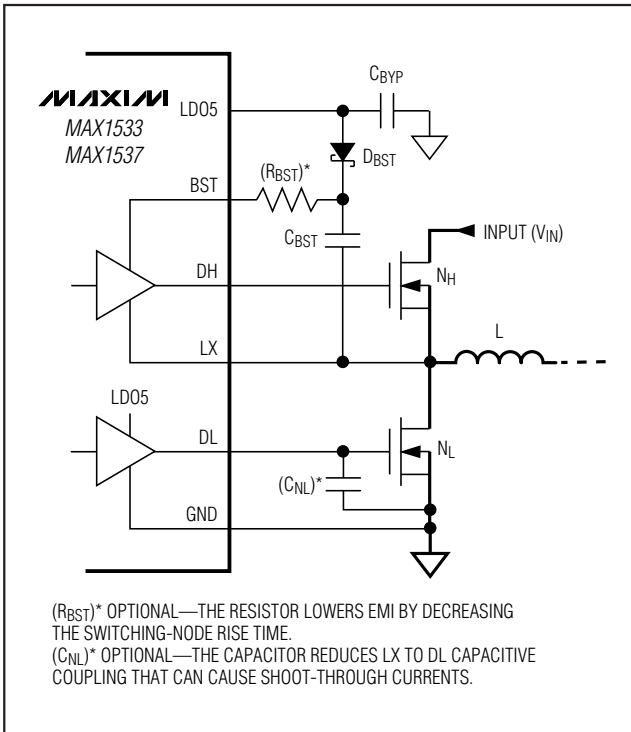


図6. オプションのゲートドライバ回路

MOSFETのターンオン時間が増加することによって、ターンオフ時間に悪影響を与えずに問題を改善することができる場合もあります(図6)。

パワーグッド出力(PGOOD)

PGOODは、低電圧状態に対する両SMPS出力電圧を連続的に監視するコンパレータのオープンドレイン出力です。PGOODは、シャットダウン(SHDNまたはON3またはON5 = GND)、ソフトスタート、およびソフトシャットダウンの際に能動的にローに保たれます。デジタルソフトスタートが終了すると、両出力がFB₋によって設定された公称レギュレーション電圧の90%を上回っている限り、PGOODはハイインピーダンスになります。いずれかのSMPS出力がその公称レギュレーションポイントよりも10%低下した場合、出力過電圧障害が発生した場合、またはいずれかのSMPSコントローラがシャットダウンされた場合、PGOODはローになります。ロジックレベルのPGOOD出力電圧を取り出すには、プルアップ抵抗器をPGOODとV_{CC}の間に外付けしてください。多くのアプリケーションで、100kΩのプルアップ抵抗器が正常に動作します。

PGOODは、障害保護状態のOVPとUVPから独立しています。

障害保護

出力過電圧保護(OVP)

いずれかのSMPSの出力電圧がその公称レギュレーション電圧の111%を超えて上昇し、かつOVP保護がイネーブルされていると(OVP = GND)、コントローラは、障害ラッチを設定し、PGOODをローに駆動し、両SMPSコントローラをシャットダウンし、直ちにDH₋をローに

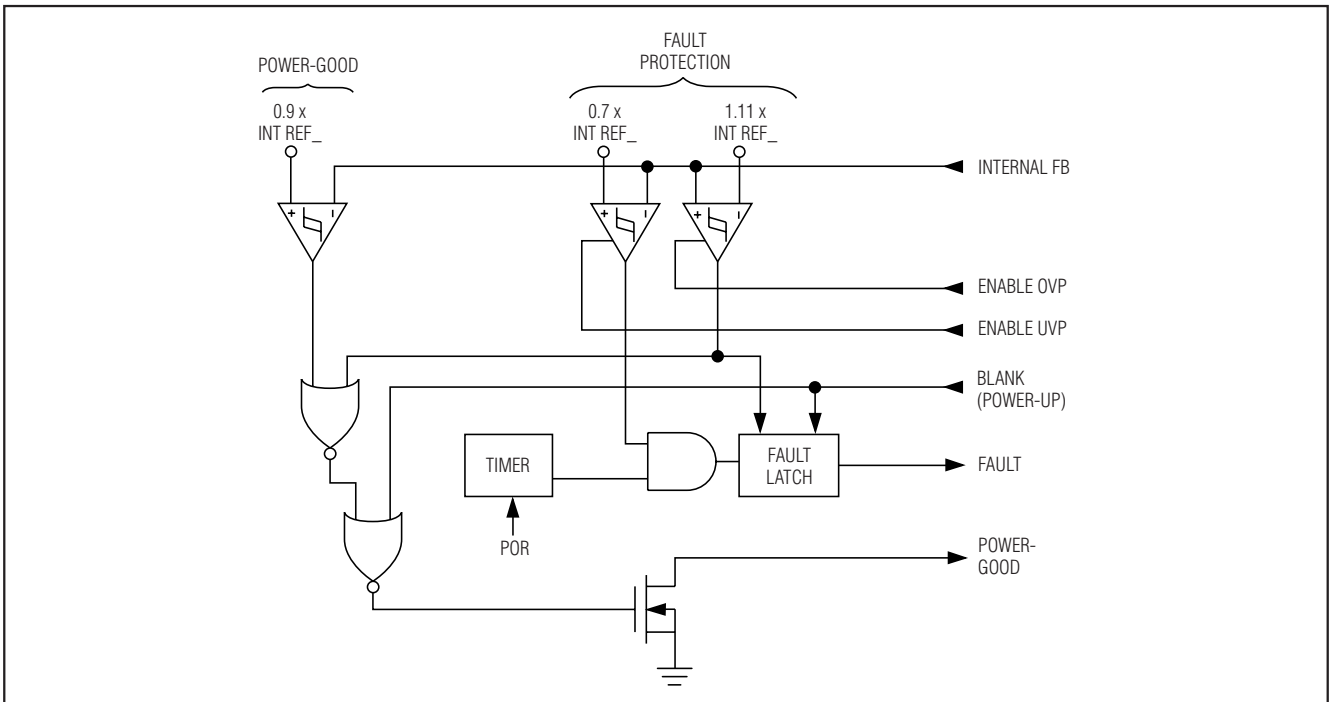


図7. パワーグッドと障害保護

ノートブックコンピュータ用 高効率、5出力、メイン電源コントローラ

MAX1533/MAX1537

駆動してDL₃をハイに強制します。これで、同期整流器MOSFETは、100%デューティでターンオンし、出力コンデンサを急速に放電して両出力をグランドにクランプします。しかし、DL₃を即座にハイにラッチすると、通常、OVPが発生した瞬間に出力LCに蓄えられたエネルギーによってわずかに負の出力電圧が発生します。負荷が負の電圧に耐えられない場合は、逆極性クランプとして動作するパワーショットキダイオードを出力の両端に配置してください。過電圧を発生した条件(ハイサイドMOSFETの短絡など)が持続すると、バッテリーヒューズが切れます。障害ラッチをクリアしてSMPSコントローラを再始動するためには、V_{CC}を1V未満にいったん下げてから立ち上げるか、もしくはON3、ON5、またはSHDNのいずれかをトグルしてください。

出力過電圧保護をディセーブルするためには、 \overline{OVP} をV_{CC}に接続してください。

出力低電圧保護(UVP)

各SMPSコントローラは、出力がイネーブル(ON₃がハイに駆動)された後、出力の6144クロックサイクル(1/f_{Osc})の監視を開始する出力UVP保護回路を内蔵しています。いずれかのSMPS出力電圧がその公称レギュレーション電圧の70%未満に下がり、かつUVP保護がイネーブルされていると(UVP = GND)、UVP回路は障害ラッチを設定し、PGOODをローに駆動し、放電モードを使って両コントローラをシャットダウンします(「出力放電(ソフトシャットダウン)の項参照」)。SMPS出力電圧が0.3Vに下がると、その同期整流器がオンになり、放電後の出力をGNDにクランプします。障害ラッチをクリアしてSMPSコントローラを再始動するためには、V_{CC}を1V未満にいったん下げてから立ち上げるか、またはON3、ON5、またはSHDNのいずれかをトグルしてください。

出力低電圧保護をディセーブルするためには、 \overline{UVP} をV_{CC}に接続してください。

表5. 動作モードの真理値表

MODE	CONDITION	COMMENT
Power-Up	LDO5 < UVLO threshold.	Transitions to discharge mode after V _{IN} POR and after REF becomes valid. LDO5, LDO3, REF remain active. DL ₃ is active if \overline{OVP} is low.
Run	\overline{SHDN} = high, ON3 or ON5 enabled.	Normal operation.
Output Overvoltage Protection (OVP)	Either output > 111% of nominal level, \overline{OVP} = low.	Exited by POR or cycling \overline{SHDN} , ON3, or ON5.
Output Undervoltage Protection (UVP)	Either output < 70% of nominal level, UVP is enabled 6144 clock cycles (1 / f _{Osc}) after the output is enabled and \overline{UVP} = low.	Exited by POR or cycling \overline{SHDN} , ON3, or ON5. If \overline{OVP} is not high, DL3 and DL5 go high after discharge.
Discharge	\overline{OVP} is low and either SMPS output is still high in either standby mode or shutdown mode.	Discharge switch (10Ω) connects CSL ₃ to PGND. This is a temporary state entered when LDO5 is undervoltage or on the way to output UVLO, standby, shutdown, or thermal-shutdown states. One SMPS can be in discharge mode while the other is in run mode. If both outputs are discharged to 0.3V (on CSL ₃), discharge mode transitions to the appropriate state.
Standby	ON5 and ON3 < startup threshold, \overline{SHDN} = high.	DL ₃ stays high if \overline{OVP} is low. LDO3, LDO5 active.
Shutdown	\overline{SHDN} = low.	All circuitry off.
Thermal Shutdown	T _J > +160°C.	Exited by POR or cycling \overline{SHDN} , ON3, or ON5. If \overline{OVP} is not high, DL3 and DL5 go high before LDO5 turns off.
Switchover Fault	Excessive current on LDO3 or LDO5 switchover transistors.	Exited by POR or cycling \overline{SHDN} , ON3, or ON5. If \overline{OVP} is not high, DL3 and DL5 go high before LDO5 turns off.

ノートブックコンピュータ用 高効率、5出力、メイン電源コントローラ

サーマル障害保護

MAX1533/MAX1537は、サーマル障害保護回路を備えています。ジャンクション温度が+160°Cを超えて上昇すると、温度センサが、障害ラッチを駆動し、PGOODをローに駆動し、放電モードを使って両SMPSコントローラをシャットダウンします(「出力放電(ソフトシャットダウン)」の項参照)。SMPS出力電圧が0.3Vに下がるとその同期整流器がオンになり、放電後の出力をGNDにクランプします。ジャンクション温度が15°Cだけ冷えた後障害ラッチをクリアしてSMPSコントローラを再始動するためには、V_{CC}を1V未満にいったん下げたから立ち上げるか、もしくはON3、ON5、またはSHDNのいずれかをトグルしてください。

補助LDOの詳細(MAX1537のみ)

MAX1537は、最大150mAの負荷電流を供給する補助リニアレギュレータを内蔵しています。出力(LDOA)は、PCMCIA電源要件、および携帯機器の負荷スイッチのゲートバイアスに最適な12Vにプリセットすることができます。可変モードでは、LDOAを5V~23Vのどの値にでも設定することができます。補助レギュレータは、独立したON/OFF制御を備えているため不要なときはこれをシャットダウンすることが可能で、システムが低電力状態にあるときの消費電力を抑制します。

フライバック巻線制御ループは、2次巻線出力を安定化し、1次出力が軽負荷のときや入出力間の差電圧が低いときにクロスレギュレーションを改善します。V_{INA} - V_{LDOA}が0.8V未満に下がると、ローサイドスイッチがスイッチング周期の33%に等しい時間オンになります。これによって、インダクタ(1次)電流が反転し、出力フィルタコンデンサから電流が流れて、フライバックトランスが順方向モードで動作します。順方向モードではトランス2次側がローインピーダンスになるため、電流が2次出力に流れ、2次コンデンサが充電され、V_{INA} - V_{LDOA}が安定化動作を取り戻します。メイン(1次)出力が重負荷状態にある場合、2次フィードバックループは通常のフライバックモードで2次出力の精度を改善しません。この状態では、2次出力の精度は2次整流器の電圧降下、トランスの巻数比、およびメイン出力電圧の精度によって決まります。

可変LDOA電圧 (デュアルモードフィードバック)

固定、プリセット12V補助出力をイネーブルするためには、ADJAをGNDに接続してください。各出力電圧を5V~23Vに調整するためには、抵抗分圧器をLDOAと

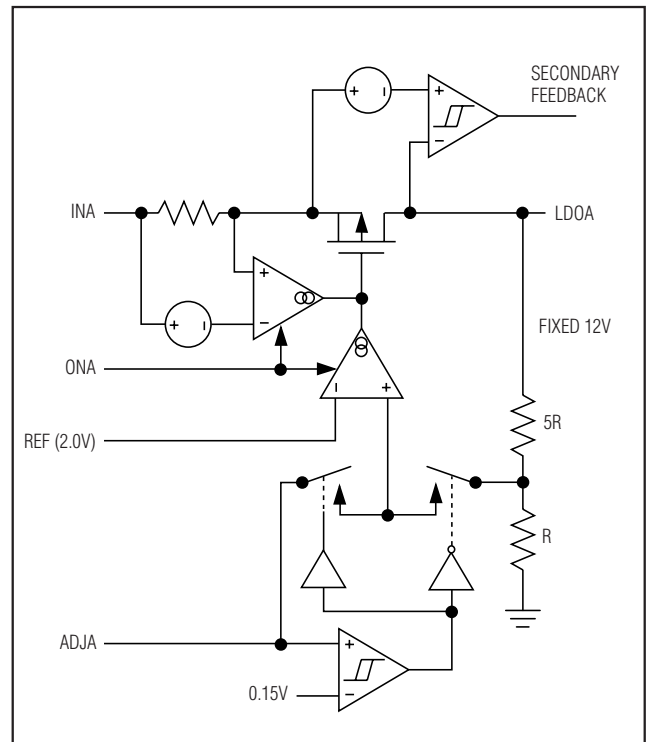


図8. リニアレギュレータのファンクションダイアグラム

GNDの間のADJAに接続してください(図8)。R2(ADJAからGNDまでの抵抗)を約100kΩとなるように選択し、次式を使ってR1(LDOAからADJAまでの抵抗)を決定してください：

$$R1 = R2 \left(\frac{V_{LDOA}}{V_{ADJA}} - 1 \right)$$

ここで、V_{ADJA} = 2V(公称)です。

設計手順

スイッチング周波数とインダクタ動作点(リップル電流比)を選択する前に入力電圧範囲と最大負荷電流を確定してください。設計上の主なトレードオフは適切なスイッチング周波数とインダクタ動作点を選択することであり、以下の4つの要因が以後の設計を左右します：

- **入力電圧範囲。**最大値(V_{IN(MAX)})は、ワーストケースの高いアダプタ電圧に対応させる必要があります。最小値(V_{IN(MIN)})は、コネクタ、ヒューズ、およびバッテリーセレクトスイッチによる電圧降下後の最低バッテリー電圧に対応させる必要があります。選択できる場合は、入力電圧を下げることで効率が改善されます。

ノートブックコンピュータ用 高効率、5出力、メイン電源コントローラ

MAX1533/MAX1537

- **最大負荷電流。**検討を要する値が2つあります。ピーク負荷電流($I_{LOAD(MAX)}$)は、瞬時の部品ストレスとフィルタ要件を決定するため、出力コンデンサの選択、インダクタ飽和定格、および電流制限回路の設計が左右されます。連続負荷電流(I_{LOAD})は、熱ストレスを決定するため、入力コンデンサ、MOSFET、およびその他の主要な発熱部品の選択が左右されます。
- **スイッチング周波数。**この選択によって、サイズと効率間の基本的なトレードオフが決まります。MOSFETのスイッチング損失は周波数と V_{IN}^2 に比例するため、最適周波数は主に最大入力電圧の関数となります。さらに、最適周波数は、MOSFET技術の急速な進歩によってより高い周波数が実用的になりつつあるため流動的です。
- **インダクタ動作点。**この選択によって、サイズ対効率および過渡応答対出力リップル間のトレードオフが行われます。インダクタの値を小さくすると、過渡応答が改善され物理サイズが小さくなりますが、リップル電流が増えるため効率が低下して出力リップルが大きくなります。実用的な最小のインダクタ値は、回路が臨界導通(最大負荷時にインダクタ電流が各サイクルでちょうどゼロに達する点)の端で動作するときの値です。これより小さいインダクタ値には、小型化のメリットが見出せません。最適な動作点は通常、リップル電流の20%~50%の範囲にあります。パルススキッピング(SKIPローで軽負荷)の場合、PFM/PWM切替えが発生する負荷電流値もインダクタ値によって決まります。

インダクタの選択

インダクタの値は、スイッチング周波数とインダクタ動作点から次のように決定されます：

$$L = \frac{V_{OUT} (V_{IN} - V_{OUT})}{V_{IN} f_{OSC} I_{LOAD(MAX)} LIR}$$

たとえば、 $I_{LOAD(MAX)} = 5A$ 、 $V_{IN} = 12V$ 、 $V_{OUT} = 5V$ 、 $f_{OSC} = 300kHz$ 、リップル電流30%、すなわち $LIR = 0.3$ とすると、次のようになります。

$$L = \frac{5V \times (12V - 5V)}{12V \times 300kHz \times 5A \times 0.3} = 6.50\mu H$$

割当寸法に適合する最小DC抵抗を備える低損失インダクタを使用してください。多くのインダクタメーカーが、1.0 μH 、1.5 μH 、2.2 μH 、3.3 μH など、標準値のイン

ダクタを提供しています。入力電圧範囲でLIRにより適切な妥協点を見出せる非標準値のものも探してください。スイングインダクタ(無負荷インダクタンスが電流の増加とともに直線的に減少するタイプ)を使用する場合は、適切にスケールされたインダクタンス値を使用してLIRを評価してください。選択したインダクタ値に対して、実際のピークトゥピークインダクタリップル電流($\Delta I_{INDUCTOR}$)は次式によって規定されます：

$$\Delta I_{INDUCTOR} = \frac{V_{OUT} (V_{IN} - V_{OUT})}{V_{IN} f_{OSC} L}$$

鉄粉は安価である上に200kHzで正常動作可能ですが、フェライトコアが最良の選択肢です。コアは、ピークインダクタ電流(I_{PEAK})において飽和しない大きさである必要があります：

$$I_{PEAK} = I_{LOAD(MAX)} + \frac{\Delta I_{INDUCTOR}}{2}$$

トランスの設計(MAX1537補助出力用)

補助出力を新たに設けるために、5V SMPSでは結合インダクタまたはトランスをインダクタに代えて使用することができます(図1)。5V出力が軽負荷に接続される場合でも2次フィードバックスレッシュホールドがDL5を自動的にトリガするため、MAX1537はこうしたアプリケーションに特に適しています。

補助電源の電源要件は、メイン出力の設計において検討する必要があります。トランスは、適切な巻数とインダクタンスを備え、1次出力と2次出力の両方に所要電流が供給されるように設計する必要があります。これに応じて同期整流器MOSFETの電力定格とMAX1537の電流制限値も調整する必要があります。入出力間電圧差が極端に小さい場合、出力負荷レベルに大幅な違いがある場合、および巻数比が大きい場合は、巻線間容量、2次抵抗、リークインダクタンスなどの寄生トランスパラメータによって設計が一層複雑になる可能性があります。メイン出力と2次出力の電力が合成されて、メイン出力電圧を基準とする等価電流が得られます。電流制限値を決定するためには、この全電流を使用してください(「電流制限値の設定」の項参照)：

$$I_{TOTAL} = P_{TOTAL} / V_{OUT5}$$

ここで、 I_{TOTAL} はメイン出力を基準とする等価出力電流で、 P_{TOTAL} はメイン出力と2次出力の両出力電力の和です：

ノートブックコンピュータ用 高効率、5出力、メイン電源コントローラ

$$N = \frac{V_{SEC} + V_{FWD}}{V_{OUT5} + V_{RECT} + V_{SENSE}}$$

ここで、 $L_{PRIMARY}$ は1次インダクタンス、 N はトランスの巻数比、 V_{SEC} は必要な最小整流2次電圧、 V_{FWD} は2次整流器の両端の順方向電圧降下、 $V_{OUT5(MIN)}$ はメイン出力電圧の最小値、 V_{RECT} はオン状態での同期整流器MOSFETの両端の電圧降下です。トランスの2次リターンは、必要な巻数比を減らすために、通常、グラウンドでなくメイン出力電圧に接続されます。この場合、前記のトランス巻数比の式において二次電圧から V_{OUT5} を差し引いてください($V_{SEC} - V_{OUT5}$)。結合インダクタアプリケーションの2次ダイオードは、60Vを超えるフライバック電圧に耐える必要があります。また、1N4001などの一般的なシリコン整流器は、低速すぎるため使用することができません。使用できるのはMURS120などの高速シリコン整流器のみです。整流器両端のフライバック電圧は、次式に示すように、トランスの巻数比による V_{IN} と V_{OUT5} 間の差に関係します：

$$V_{FLYBACK} = V_{SEC} + (V_{IN} - V_{OUT5}) \times N$$

ここで、 N はトランスの巻数比(2次巻数/1次巻数)で、 V_{SEC} は最大2次DC出力電圧です。2次巻線がグラウンドではなく V_{OUT5} に戻る場合、上式において V_{OUT5} を $V_{FLYBACK}$ から差し引いてください。また、ダイオードの逆ブレークダウン電圧定格は、リークインダクタンスによるリングングにも適合しなければなりません。ダイオードの電流定格は、2次出力側のDC負荷電流の少なくとも2倍にしてください。

過渡応答

インダクタリップル電流は、特に $V_{IN} - V_{OUT}$ の差が小さい場合に過渡応答特性にも影響を与えます。インダクタ値が小さい場合はインダクタ電流が早く変化することができるため、急な負荷ステップによって出力フィルタコンデンサから流出した電荷を補給することができます。全出力電圧サグは、インダクタがランプアップしている間の電圧サグと次のパルスが発生する前の電圧サグとの総和です。

$$V_{SAG} = \frac{L (\Delta I_{LOAD(MAX)})^2}{2C_{OUT} (V_{IN} \times D_{MAX} - V_{OUT})} + \frac{\Delta I_{LOAD(MAX)} (T - \Delta T)}{C_{OUT}}$$

ここで、 D_{MAX} は最大デューティ比(「ELECTRICAL CHARACTERISTICS(電気的特性)」の表参照)、 T はスイッチング周期($1/f_{OSC}$)、 ΔT はPWMモードにあると

きは $V_{OUT}/V_{IN} \times T$ に等しく、またスキップモードにあるときは $L \times 0.2 \times I_{MAX}/(V_{IN} - V_{OUT})$ に等しくなります。インダクタの蓄積エネルギーに起因する全負荷から無負荷までの過渡時におけるオーバシュートの大きさは、次のように計算することができます：

$$V_{SOAR} = \frac{(\Delta I_{LOAD(MAX)})^2 L}{2C_{OUT} V_{OUT}}$$

電流制限値の設定

最小電流制限スレッショルドは、電流制限が最小許容値にあるとき最大負荷電流に対応することが可能な大きさであることが必要です。ピークインダクタ電流は、 $I_{LOAD(MAX)}$ にリップル電流の1/2を加えた値となります：

$$I_{LIMIT} > I_{LOAD(MAX)} + \left(\frac{\Delta I_{INDUCTOR}}{2} \right)$$

ここで、 I_{LIMIT} は、最小電流制限スレッショルド電圧を電流検出抵抗(R_{SENSE})で割った値に等しくなります。デフォルト設定の場合、最小電流制限スレッショルドは70mVです。

デフォルトの電流制限スレッショルドの場合は、 $I_{LIM_}$ を V_{CC} に接続してください。可変モードでは、電流制限スレッショルドが $I_{LIM_}$ の電圧のちょうど1/10になります。可変スレッショルドの場合は、 $I_{LIM_}$ をセンタタップに接続した状態で抵抗分圧器をREFからアナロググラウンド(GND)に接続してください。外部の500mV~2Vの調整範囲は50mV~200mVの電流制限スレッショルドに対応します。電流制限を調整するときは、電流制限許容差が著しく不正確にならないように、許容差が1%の抵抗器を使用し、分圧器の電流は約10 μ Aにしてください。

電流検出方法(図9)と振幅は、実現可能な電流制限精度と電力損失を決定します。一般に、電流検出制限値が大きくなると、精度が厳しくなりますが消費する電力も大きくなります。多くのアプリケーションで50mV~100mVの電流制限スレッショルド(V_{LIMIT})が採用されるため、検出抵抗器を次式によって決定することができます：

$$R_{SENSE} = V_{LIMIT} / I_{LIM}$$

最良の電流検出精度と過電流保護を得るために、図9aに示すように、インダクタと出力の間に許容差が1%の電流検出抵抗器を接続してください。この構成はインダクタ電流を常に監視するため、正確な電流制限保護が可能です。

ノートブックコンピュータ用 高効率、5出力、メイン電源コントローラ

MAX1533/MAX1537

他方、さほど高い精度の電流制限保護を必要としない高電力アプリケーションでは、下記の等価時定数を備えた直列RC回路をインダクタの両端に接続することによって全電力損失を低減することができます(図9b) :

$$\frac{L}{R_L} = C_{EQ} \times R_{EQ}$$

ここで、 R_L はインダクタの直列DC抵抗です。この構成では、電流検出抵抗がインダクタのDC抵抗に等しくなります($R_{SENSE} = R_L$)。インダクタメーカーが提供するワーストケースのインダクタンスと R_L の値を使用して、温度と負荷に起因するインダクタンスの低下に対して幾分余裕を持たせます。

出力コンデンサの選択

出力フィルタコンデンサは、出力リップルと負荷過渡要件が満たされる程度に低く、安定性の要件が満たされる程度に高い等価直列抵抗(ESR)を備えているものとします。出力コンデンサは、過電圧障害保護をトリップすることなく全負荷から無負荷に移行する時インダクタエネルギーを吸収するのに必要な容量を備えているものとします。大容量の低ESRコンデンサを使用するときは(「出力コンデンサの安定性に関して」の項参照)、フィルタコンデンサのESRが出力電圧リップルの最大要因となります。したがって、出力コンデンサのサイズは、下記の出力電圧リップル($V_{RIPPLE(P-P)}$)仕様を満たすのに必要な最大ESRに依存します :

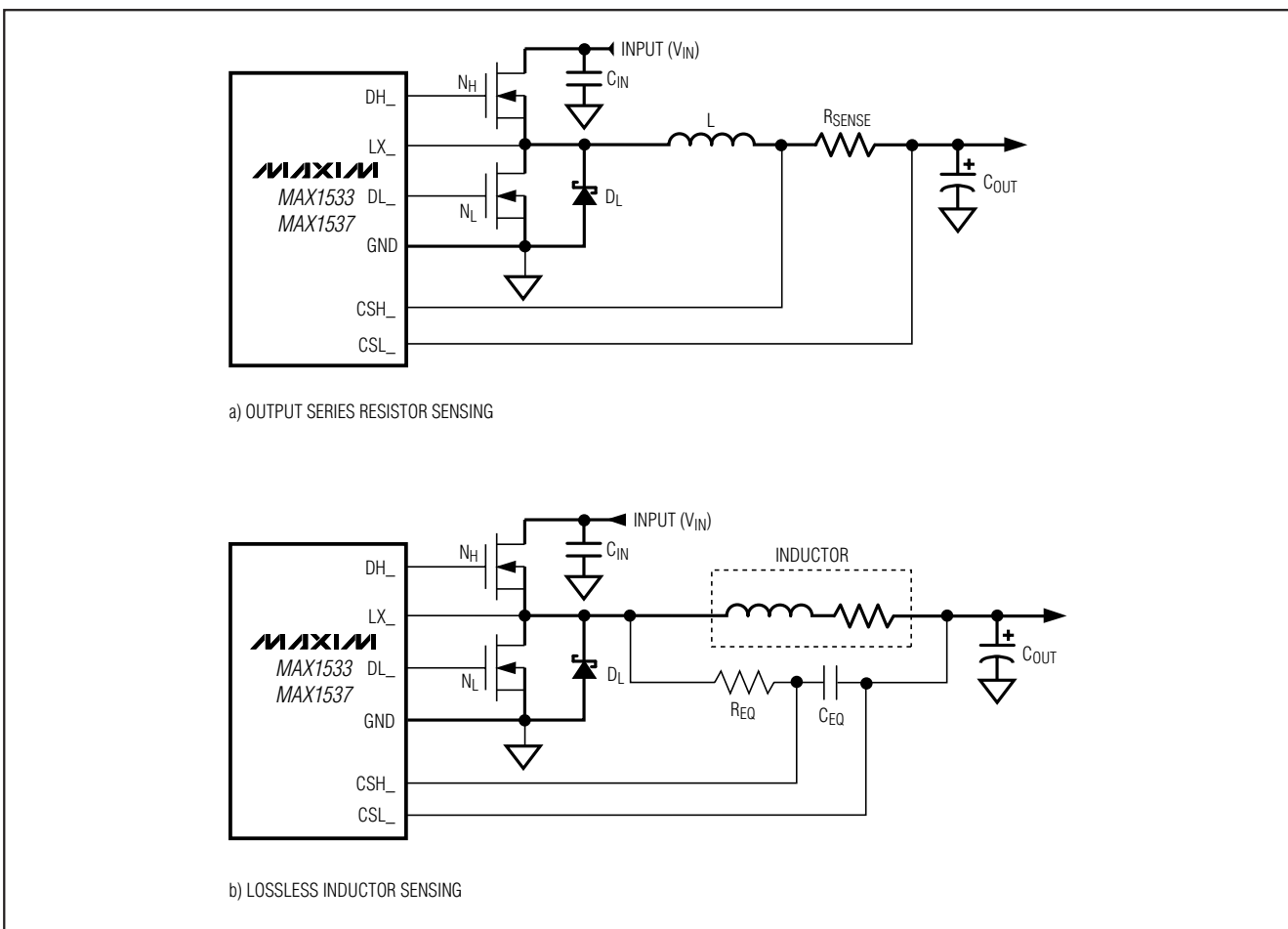


図9. 電流検出回路構成

ノートブックコンピュータ用 高効率、5出力、メイン電源コントローラ

$$V_{\text{RIPPLE(P-P)}} = R_{\text{ESR}} I_{\text{LOAD(MAX)}} LIR$$

アイドルモードでは、インダクタ電流が不連続になり、ピーク電流はアイドルモード電流検出スレッシュホールド ($V_{\text{IDLE}} = 0.2V_{\text{LIMIT}}$)によって設定された値になります。アイドルモードでは、無負荷出力リップルを次のように決定することができます：

$$V_{\text{RIPPLE(P-P)}} = \frac{V_{\text{IDLE}} R_{\text{ESR}}}{R_{\text{SENSE}}}$$

実際に必要な容量値は、コンデンサ技術だけでなく、低ESRの実現に必要な物理サイズにも関係します。このため、コンデンサは、通常、容量値よりもむしろESRと電圧定格によって選択されます(これは、タンタル、OS-CON、ポリマ、およびその他の電解コンデンサに該当します)。セラミックコンデンサなどの低容量フィルタコンデンサを使用するとき、サイズは通常、負荷過渡の際に問題となる V_{SAG} や V_{SOAR} の防止に必要な容量によって決定されます。一般に、オーバシュートの要件を満たすのに十分な容量を接続すると、負荷の立上りエッジにおけるアンダシュートは問題でなくなり、「過渡応答」の項の V_{SAG} と V_{SOAR} の式参照)。しかし、低容量フィルタコンデンサは、通常、安定性全体に影響する可能性のある高ESRゼロを持っています(「出力コンデンサの安定性に関して」の項参照)。

出力コンデンサの安定性に関して

安定性は、スイッチング周波数に相対的なESRゼロの値によって決まります。不安定性の境界は次式によって表わされます：

$$f_{\text{ESR}} \leq \frac{f_{\text{OSC}}}{\pi}$$

$$\text{ここで、} f_{\text{ESR}} = \frac{1}{2\pi R_{\text{ESR}} C_{\text{OUT}}}$$

標準的な300kHzアプリケーションの場合、ESRゼロ周波数は95kHzよりも十分に低いものとし、できれば50kHz未満とします。現時点で多方面に使われているタンタルおよびOS-CONコンデンサは、標準的なESRゼロ周波数が25kHzです。インダクタの選択に使用した設計例では、25mV_{p-p}リップルへの対応に必要なESRは $25\text{mV}/1.5\text{A} = 16.7\text{m}\Omega$ です。1個の220 $\mu\text{F}/4\text{V}$ 三洋ポリマ(TPE)コンデンサは、ESRが15m Ω (max)です。この場合、ゼロは48kHzにあり、十分に安定な範囲にあります。

デューティサイクルが50% ($V_{\text{OUT}}/V_{\text{IN}} \geq 50\%$)を超える低入力電圧アプリケーションの場合、出力リップル電圧は内部スロープ補償電圧の2倍以下である必要があります：

$$V_{\text{RIPPLE}} \leq 0.02 \times V_{\text{OUT}}$$

ここで、 $V_{\text{RIPPLE}} = \Delta I_{\text{INDUCTOR}} \times R_{\text{ESR}}$ です。ワーストケースのESR限界は $V_{\text{IN}} = 2 \times V_{\text{OUT}}$ の時に生じ、したがって、上の式を簡単にして次の境界条件を得ることができます：

$$R_{\text{ESR}} \leq 0.04 \times L \times f_{\text{OSC}}$$

値の大きいセラミックコンデンサをフィードバック検出ポイントにじかに接続する際は、安定性を確保するための対策を講じてください。値の大きいセラミックコンデンサは、ESRゼロ周波数が高く、不規則で不安定な動作を引き起こす可能性があります。ただし、フィードバック検出ポイントから数インチ下流にコンデンサをインダクタにできる限り近づけて配置することによって、十分な直列抵抗を容易に追加することができます。

不安定な動作は、スイッチング周波数の低下を招く、短いパルスや長いパルス、またはパルススキッピングという、関連性はあるものの明らかに異なる2つ様態で現われます。不安定性は、出力のノイズが原因で発生するか、ESRが小さいために出力電圧信号の電圧ランプが十分でないことが原因で発生します。この結果、エラーコンパレータが「誤って」早めにトリガされたり、1サイクルをスキップしたりします。サイクルスキッピングは、有害というよりは厄介で、悪影響はせいぜい出力リップルの増大くらいです。しかし、ESRの不足に起因するループの不安定性が生じている可能性があります。ループの不安定性は、ラインまたは負荷ステップ後の出力に振動を起こすことがあります。こうした変動は一般に減衰しますが、出力電圧が許容範囲を超えて上昇したり降下したりすることがあります。

安定性をチェックする最も簡単な方法は、負荷をゼロから最大まできわめて高速で変化させて、出力電圧リップルの包絡線にオーバシュートやリングがないか注意深く観察することです。これによって、AC電流プローブでインダクタ電流を同時に観察することができます。初期のステップ応答のアンダシュート/オーバシュート後に1サイクルを超えるリングがあってはなりません。

入力コンデンサの選択

入力コンデンサは、スイッチング電流によって生じるリップル電流要件(I_{RMS})を満たさなければなりません。逆位相レギュレータの場合、入力コンデンサの全RMS電流は負荷電流、入力電流、デューティサイクル、および図10で定義するオーバラップ量の関数です。

MAX1533/MAX1537の最適な40/60インタリーブアーキテクチャによって、デューティサイクルがオーバラップし始める前に入力電圧を8.3V程度に下げることができます。

ノートブックコンピュータ用 高効率、5出力、メイン電源コントローラ

MAX1533/MAX1537

これは、デューティサイクルが10V未満でオーバラップし始める標準の180°逆位相のアーキテクチャよりも効率が高くなります。図10は、5V/5Aおよび3.3V/5Aを必要とするアプリケーションの入力コンデンサRMS電流と入力電圧を示します。これは、50/50インタリーブおよび同位相動作に対して最適な40/60インタリーブが改善されていることを示します。

多くのアプリケーションでは、タンタル以外のコンデンサ(セラミック、アルミ、またはOS-CON)が適しています。これは、入力に直列の機械的スイッチやコネクタを備えたシステムに特有のパワーアップサージ電流に対する耐性があるためです。最適な信頼性と寿命が得られるように、RMS入力電流における温度上昇が10°C未満のコンデンサを選択してください。

パワーMOSFETの選択

以下のMOSFETガイドラインのほとんどは、高電圧(20Vを超える)ACアダプタを使用する際に大負荷電流能力を得ることに焦点を置いています。低電流アプリケーションでは、一般にさほど注意する必要がありません。

ハイサイドMOSFET(N_H)は、 $V_{IN(MIN)}$ と $V_{IN(MAX)}$ の両方において抵抗損失とスイッチング損失をとともに消散することができなければなりません。理想的には、 $V_{IN(MIN)}$ における損失と $V_{IN(MAX)}$ における損失がほぼ等しく、両方で損失が低減する必要があります。 $V_{IN(MIN)}$ における損失の方がかなり高い場合は、 N_H のサイズを大きくする

ことを検討してください。逆に、 $V_{IN(MAX)}$ における損失の方がかなり高い場合は、 N_H のサイズを小さくすることを検討してください。 V_{IN} が広範囲で変化しなければ、スイッチング損失に等しい導通損失を持つハイサイドMOSFET(N_H)を選択することによって最適効率が達成されます。

ローサイドMOSFET(N_L)は、オン抵抗($R_{DS(ON)}$)が最小で、中サイズパッケージ(すなわち、SOP-8、DPAK、またはD²PAK)で提供される妥当な価格のものを選択してください。MAX1533/MAX1537のDL_{ゲート}ドライバからは、ゲート電荷に対応する十分な電流、およびハイサイドMOSFETがターンオンすることによって生じる寄生ドレイン-ゲート間コンデンサに注入される電流が確実に供給されるようにしてください。そうでなければ、貫通電流の問題が発生することがあります。ステップダウンポロジで使用するローサイドMOSFETはゼロ電圧スイッチトデバイスであるため、そのスイッチング損失は問題になりません。

パワーMOSFETの電力消費

ワーストケースの伝導損失は、最小あるいは最大デューティ比で起こります。ハイサイドMOSFET(N_H)の場合、抵抗によるワーストケースの電力損失は最小入力電圧で起こります。

$$PD(N_H \text{ Resistive}) = \left(\frac{V_{OUT}}{V_{IN}} \right) (I_{LOAD})^2 R_{DS(ON)}$$

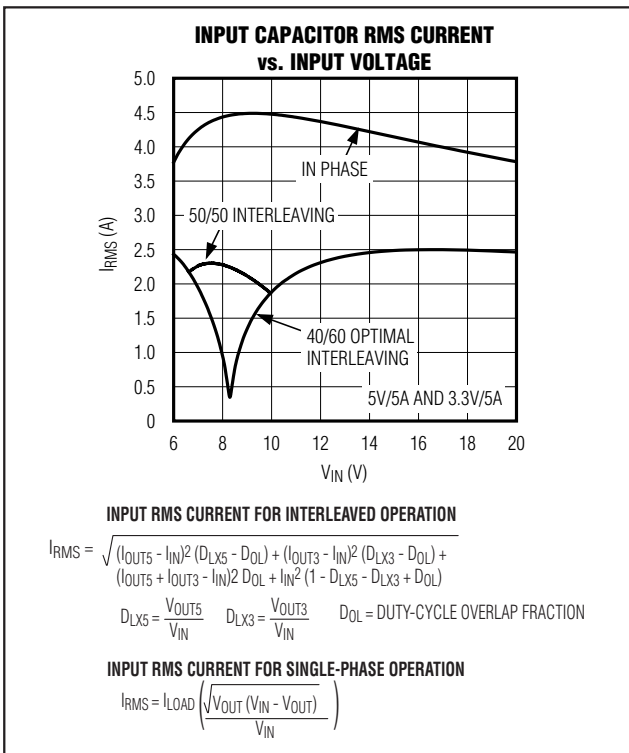


図10. 入力RMS電流

通常は、小型のハイサイドMOSFETを使用して高入力電圧でのスイッチング損失を抑制してください。ただし、パッケージの電力損失制限を守るために必要な $R_{DS(ON)}$ によって、MOSFETの最小サイズが制限されます。スイッチング損失と導通($R_{DS(ON)}$)損失が等しい場合が最適です。ハイサイドスイッチング損失は、入力が約15Vを超えるまでは問題になりません。

ターンオンおよびターンオフ時間に影響を与える要因は数値化が難しいため、スイッチング損失によるハイサイドMOSFET(N_H)の電力損失を計算することは困難です。これらの要因には、内部ゲート抵抗、ゲート電荷、スレッショルド電圧、ソースインダクタンス、およびプリント基板のレイアウト特性などがあります。以下のスイッチング損失の計算は概算で、 N_H に搭載の熱電対を使った確認などが望ましいブレッドボード評価の代用にはなりません。

$$PD(N_H \text{ Switching}) = \frac{(V_{IN(MAX)})^2 C_{RSS} f_{SW} I_{LOAD}}{I_{GATE}}$$

ここで、 C_{RSS} は N_H の帰還容量で、 I_{GATE} はピークゲート駆動ソース/シンク電流(1A、typ)です。

ノートブックコンピュータ用 高効率、5出力、メイン電源コントローラ

最大ACアダプタ電圧が印加されたとき、スイッチング損失の式($C \times V_{IN}^2 \times f_{SW}$)の2乗項によって、ハイサイドMOSFETのスイッチング損失が熱的に問題になる可能性があります。低バッテリー電圧に適した $R_{DS(ON)}$ であるとして選択されたハイサイドMOSFETが $V_{IN(MAX)}$ を印加されて極端に熱くなる場合は、寄生容量の小さい別のMOSFETを選択することを検討してください。

ローサイドMOSFET(N_L)の場合、ワーストケースの電力損失は常に最大バッテリー電圧で発生します：

$$PD(N_L \text{ Resistive}) = \left[1 - \left(\frac{V_{OUT}}{V_{IN(MAX)}} \right) \right] (I_{LOAD})^2 R_{DS(ON)}$$

MOSFETの電力損失の絶対的なワーストケースは、 $I_{LOAD(MAX)}$ よりも大きい電流制限値を超えて障害ラッチをトリップさせるほど大きくない重過負荷状態で発生します。これを回避するには、次の I_{LOAD} に耐える「余裕を持たせた」回路設計を行ってください：

$$I_{LOAD} = I_{LIMIT} - \left(\frac{\Delta I_{INDUCTOR}}{2} \right)$$

ここで、 I_{LIMIT} は、電流制限回路が許容するピーク電流で、スレッシュホールドの許容差と検出抵抗のバラツキを含みます。MOSFETは、過負荷時の電力損失に対応するために比較的大きいヒートシンクを備えていなければなりません。

ローサイドMOSFETのボディダイオードがテッドタイム中にターンオンしないよう、順方向電圧降下の低いショットキダイオード(D_L)を選択してください。一般には、DC電流定格が負荷電流の1/3に等しいダイオードを選択してください。このダイオードはオプションで、効率が重要でない場合は省くことができます。

ブーストコンデンサ

ブーストコンデンサ(C_{BST})は、ハイサイドMOSFETのゲート充電要件を処理するのに必要な大きさのものを選択する必要があります。通常、 $0.1\mu F$ のセラミックコンデンサが、中サイズのMOSFETを駆動する低電力アプリケーションで正常に動作します。しかし、大型のハイサイドMOSFETを駆動する大電流アプリケーションには、 $0.1\mu F$ よりも大きいブーストコンデンサが必要です。これらのアプリケーションでは、ハイサイドMOSFETのゲートを充電中にコンデンサが $200mV$ を超えて放電することのないようなブーストコンデンサを選択してください：

$$C_{BST} = \frac{Q_{GATE}}{200mV}$$

ここで、 Q_{GATE} は、ハイサイドMOSFETのデータシートで規定された全ゲート電荷です。たとえば、FDS6612A nチャネルMOSFETをハイサイドで使用するものとします。メーカーのデータシートによると、1個のFDS6612Aの最大ゲート電荷は $13nC$ です($V_{GS} = 5V$)。上の式を使用すると、必要なブースト容量は次のようになります：

$$C_{BST} = \frac{13nC}{200mV} = 0.065\mu F$$

最も近い標準値を選択する場合、この例では $0.1\mu F$ のセラミックコンデンサが必要です。

アプリケーション情報

デューティサイクル制限値

最小入力電圧

最小入力動作電圧(ドロップアウト電圧)は、最大デューティサイクルの仕様によって制限されます(「ELECTRICAL CHARACTERISTICS(電気的特性)」の表参照)。ただし、ステップダウンレギュレータがドロップアウト電圧に近づくにつれて過渡性能が悪化するため、寸法の大きい出力容量を追加する必要があることに留意してください(「設計手順」の項の電圧サグおよびサージ(soar)の式を参照ください)。ドロップアウトの絶対点は、オンタイム(Δt_{UP})の間にランプアップしているときと同様に、オフタイム(Δt_{DOWN})の間にインダクタ電流がランプダウンするときに生じます。これは、次式で規定される最小動作電圧になります：

$$V_{IN(MIN)} = V_{OUT} + V_{CHG} + h \left(\frac{1}{D_{MAX}} - 1 \right) (V_{OUT} + V_{DIS})$$

ここで、 V_{CHG} と V_{DIS} は、それぞれ充電および放電経路の寄生電圧降下です。hに関する適正な最小値は1.5で、絶対最小入力電圧は $h = 1$ として計算されます。

最大入力電圧

MAX1533/MAX1537コントローラでは最小オンタイムが保証されており、これは選択されたスイッチング周波数を維持する最大入力動作電圧を決定します(「ELECTRICAL CHARACTERISTICS(電気的特性)」の表参照)。この最大入力電圧を超える動作は、SKIPによって選択された動作モードに関係なくパルススキップ

ノートブックコンピュータ用 高効率、5出力、メイン電源コントローラ

MAX1533/MAX1537

ピング動作となります。各サイクルの最初に、出力電圧が依然としてフィードバックレギュレーション電圧を超えていると、コントローラはオンタイムパルスをトリガせず実質的に1サイクルをスキップします。これで、コントローラはレギュレーションを最大入力電圧以上で維持することができますが、コントローラは実質的に低いスイッチング周波数で動作するよう強制されます。こうして、コントローラがパルスのスキップを開始する入力レギュレーション電圧($V_{IN(SKIP)}$)に至ります：

$$V_{IN(SKIP)} = V_{OUT} \left(\frac{1}{f_{OSC} t_{ON(MIN)}} \right)$$

ここで、 f_{OSC} はFSELによって選択されるスイッチング周波数です。

プリント基板のレイアウトガイドライン

プリント基板を注意してレイアウトすることは、低スイッチング損失とクリーンで安定な動作を実現するために極めて重要です。スイッチングパワー段には特別な注意が必要です(図11)。可能であれば、電力部品の各グランド端子を互いにぴったり接触するようにして、すべての電力部品を基板の最上面に実装してください。良好なプリント基板レイアウトについては下記のガイドラインにしたがってください：

- 特にグランド端子では、大電流経路を短くしてください。このことは安定でジッタのない動作に不可欠です。
- 電源配線と負荷接続部を短くしてください。このことは、高効率を得るために不可欠です。厚い銅のプリント基板(2オンス対1オンス)を使用すると、全負荷効率を1%以上改善することができます。プリント基板の配線の経路を正しく配線することは、数分の1cm単位の処理を必要とする骨の折れる作業で、配線の抵抗が1mΩ増えるだけで明らかな効率の低下が起きます。
- CSH₋とCSL₋を電流検出抵抗器(R_{SENSE})の両端にじかに接続することによって、電流検出誤差を最小限に抑えてください。

- 配線長に妥協が必要な場合、インダクタの充電経路が放電経路よりも長くなるようにします。たとえば、入力コンデンサとハイサイドMOSFETの距離を、インダクタとローサイドMOSFETの距離またはインダクタと出力フィルタコンデンサの距離よりも幾分長くすることが適切です。
- 高速スイッチングノード(BST₋、LX₋、DH₋、およびDL₋)を敏感なアナログ領域(REF、FB₋、CSH₋、CSL₋)から遠ざけてください。

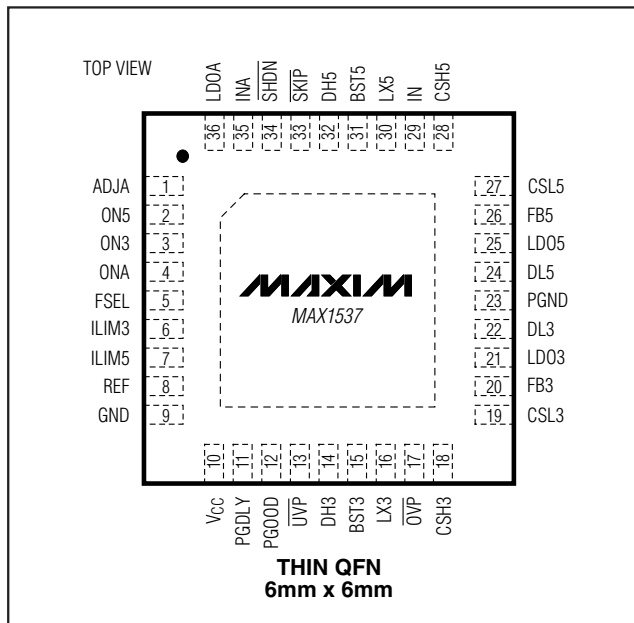
レイアウト手順

- 1)各グランド端子(N_L₋ソース、C_{IN}、C_{OUT}、およびD_L₋アノード)を隣接させて、まず電力部品を配置してください。可能であれば、これらの接続はすべて、最上層の隙間のない広い銅領域で行ってください。
- 2)コントローラICは、ローサイドMOSFETに隣接させて配置します。この場合、裏面のN_L₋とN_H₋の反対側に配置して、LX₋、GND、DH₋およびDL₋ゲート駆動の各ラインを短くかつ幅広くすることが適切です。ドライバインピーダンスを低く保つとともに適正な適応型テッドタイム検出を行うために、DL₋およびDH₋ゲート配線は、短くかつ幅広くする必要があります(MOSFETがコントローラICから1インチ離れている場合の幅は50mil~100mil)。
- 3)ゲート駆動部品(BST₋ダイオードとコンデンサ、LDO5バイパスコンデンサ)をコントローラICの近くでひとまとめにしてください。
- 4)図1と図11に示すように、DC-DCコントローラのグランドを接続してください。この図には、2つの個別のグランドプレーンが存在します。すなわち、すべての大電力部品が集まる電源グランドプレーン、および敏感なアナログ部品用のアナロググランドプレーンです。アナロググランドプレーンと電源グランドプレーンは、ICの1点のみにおいてじかに接続する必要があります。
- 5)出力電源プレーンを出力フィルタコンデンサの正および負端子に複数のピアでじかに接続してください。DC-DCコンバータ回路全体をできる限り負荷の近くに配置してください。

ノートブックコンピュータ用 高効率、5出力、メイン電源コントローラ

MAX1533/MAX1537

ピン配置(続き)



チップ情報

TRANSISTOR COUNT: 6890

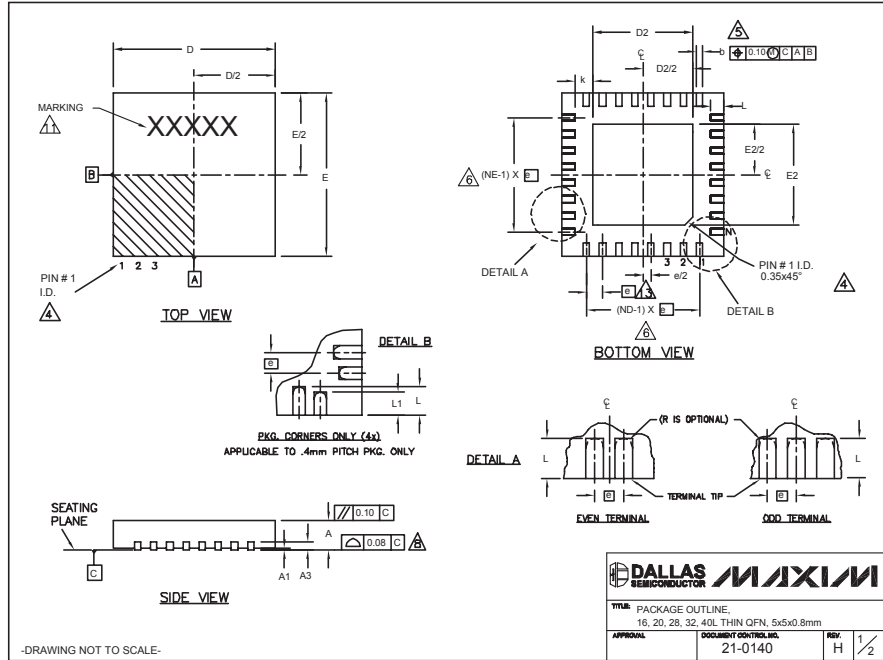
PROCESS: BiCMOS

ノートブックコンピュータ用 高効率、5出力、メイン電源コントローラ

MAX1533/MAX1537

パッケージ

(このデータシートに掲載されているパッケージ仕様は、最新版が反映されているとは限りません。最新のパッケージ情報は、japan.maxim-ic.com/packagesをご参照下さい。)



COMMON DIMENSIONS															
PKG.	16L 5x5			20L 5x5			28L 5x5			32L 5x5			40L 5x5		
SYMBOL	MIN.	NOM.	MAX.	MIN.	NOM.	MAX.	MIN.	NOM.	MAX.	MIN.	NOM.	MAX.	MIN.	NOM.	MAX.
A	0.70	0.75	0.80	0.70	0.75	0.80	0.70	0.75	0.80	0.70	0.75	0.80	0.70	0.75	0.80
A1	0	0.02	0.05	0	0.02	0.05	0	0.02	0.05	0	0.02	0.05	0	0.02	0.05
A3	0.20 REF.			0.20 REF.			0.20 REF.			0.20 REF.			0.20 REF.		
b	0.25	0.30	0.35	0.25	0.30	0.35	0.20	0.25	0.30	0.20	0.25	0.30	0.15	0.20	0.25
D	4.90	5.00	5.10	4.90	5.00	5.10	4.90	5.00	5.10	4.90	5.00	5.10	4.90	5.00	5.10
E	4.90	5.00	5.10	4.90	5.00	5.10	4.90	5.00	5.10	4.90	5.00	5.10	4.90	5.00	5.10
e	0.80 BSC.			0.65 BSC.			0.50 BSC.			0.50 BSC.			0.40 BSC.		
k	0.25	-	-	0.25	-	-	0.25	-	-	0.25	0.35	0.45	-	-	-
L	0.30	0.40	0.50	0.45	0.55	0.65	0.45	0.55	0.65	0.30	0.40	0.50	0.40	0.50	0.60
L1	-	-	-	-	-	-	-	-	-	-	-	-	0.30	0.40	0.50
N	16			20			28			32			40		
ND	4			5			7			8			10		
NE	4			5			7			8			10		
JEDEC	WHHB			WHHC			WHHD-1			WHHD-2			----		

EXPOSED PAD VARIATIONS												
PKG. CODES	D2			E2			L	DOWN BONDS ALLOWED				
	MIN.	NOM.	MAX.	MIN.	NOM.	MAX.	±0.15					
T1655-1	3.00	3.10	3.20	3.00	3.10	3.20	**	NO				
T1655-2	3.00	3.10	3.20	3.00	3.10	3.20	**	YES				
T1655N-1	3.00	3.10	3.20	3.00	3.10	3.20	**	NO				
T2055-2	3.00	3.10	3.20	3.00	3.10	3.20	**	NO				
T2055-3	3.00	3.10	3.20	3.00	3.10	3.20	**	YES				
T2055-4	3.00	3.10	3.20	3.00	3.10	3.20	**	NO				
T2055-5	3.15	3.25	3.35	3.15	3.25	3.35	0.40	YES				
T2855-1	3.15	3.25	3.35	3.15	3.25	3.35	**	NO				
T2855-2	2.60	2.70	2.80	2.60	2.70	2.80	**	NO				
T2855-3	3.15	3.25	3.35	3.15	3.25	3.35	**	YES				
T2855-4	2.60	2.70	2.80	2.60	2.70	2.80	**	YES				
T2855-5	2.60	2.70	2.80	2.60	2.70	2.80	**	NO				
T2855-6	3.15	3.25	3.35	3.15	3.25	3.35	**	NO				
T2855-7	2.60	2.70	2.80	2.60	2.70	2.80	**	YES				
T2855-8	3.15	3.25	3.35	3.15	3.25	3.35	0.40	YES				
T2855N-1	3.15	3.25	3.35	3.15	3.25	3.35	**	NO				
T3255-2	3.00	3.10	3.20	3.00	3.10	3.20	**	NO				
T3255-3	3.00	3.10	3.20	3.00	3.10	3.20	**	YES				
T3255-4	3.00	3.10	3.20	3.00	3.10	3.20	**	NO				
T3255N-1	3.00	3.10	3.20	3.00	3.10	3.20	**	NO				
T4055-1	3.20	3.30	3.40	3.20	3.30	3.40	**	YES				

** SEE COMMON DIMENSIONS TABLE

DALLAS SEMICONDUCTOR MAXIM

TITLE: PACKAGE OUTLINE
16, 20, 28, 32, 40L THIN QFN, 5x5x0.8mm

APPROVAL: 21-0140

REV: H 2/2

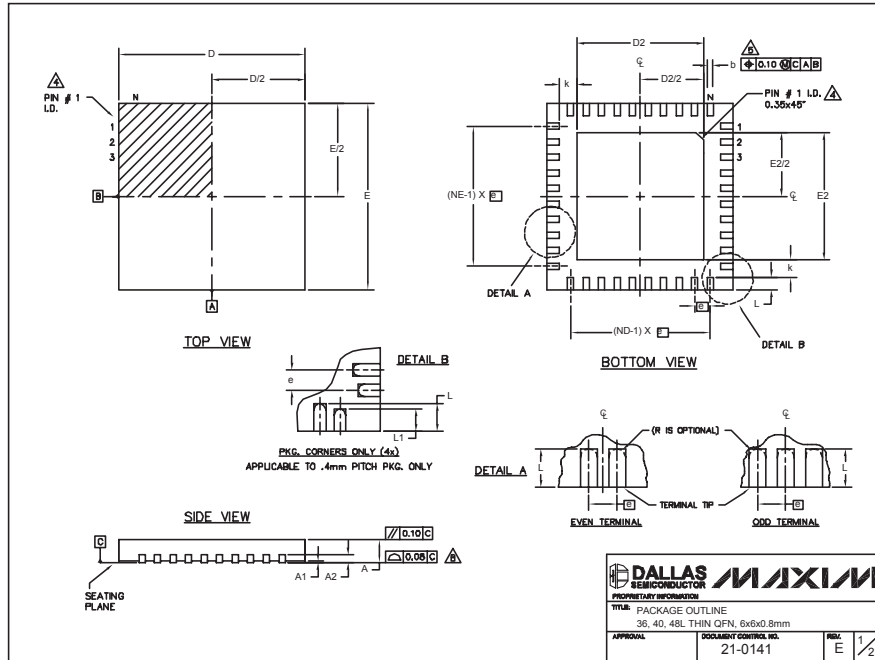
-DRAWING NOT TO SCALE-

ノートブックコンピュータ用 高効率、5出力、メイン電源コントローラ

MAX1533/MAX1537

パッケージ(続き)

(このデータシートに掲載されているパッケージ仕様は、最新版が反映されているとは限りません。最新のパッケージ情報は、japan.maxim-ic.com/packagesをご参照下さい。)



COMMON DIMENSIONS									
PKG.	36L 6x6			40L 6x6			48L 6x6		
SYMBOL	MIN.	NOM.	MAX.	MIN.	NOM.	MAX.	MIN.	NOM.	MAX.
A	0.70	0.75	0.80	0.70	0.75	0.80	0.70	0.75	0.80
A1	0	0.02	0.05	0	0.02	0.05	0	—	0.05
A2	0.20 REF.			0.20 REF.			0.20 REF.		
b	0.20	0.25	0.30	0.20	0.25	0.30	0.15	0.20	0.25
D	5.90	6.00	6.10	5.90	6.00	6.10	5.90	6.00	6.10
E	5.90	6.00	6.10	5.90	6.00	6.10	5.90	6.00	6.10
e	0.50 BSC.			0.50 BSC.			0.40 BSC.		
k	0.25	—	—	0.25	—	—	0.25	0.35	0.45
L	0.45	0.55	0.65	0.30	0.40	0.50	0.40	0.50	0.60
L1	—	—	—	—	—	—	0.30	0.40	0.50
N	36			40			48		
ND	9			10			12		
NE	9			10			12		
JEDEC	WJ4D-1			WJ4D-2			—		

PKG. CODES	D2			E2			DOWN BONDS ALLOWED
	MIN.	NOM.	MAX.	MIN.	NOM.	MAX.	
T3666-1	3.60	3.70	3.80	3.60	3.70	3.80	NO
T3666-2	3.60	3.70	3.80	3.60	3.70	3.80	YES
T3666-3	3.60	3.70	3.80	3.60	3.70	3.80	NO
T4066-1	4.00	4.10	4.20	4.00	4.10	4.20	NO
T4066-2	4.00	4.10	4.20	4.00	4.10	4.20	YES
T4066-3	4.00	4.10	4.20	4.00	4.10	4.20	YES
T4066-4	4.00	4.10	4.20	4.00	4.10	4.20	NO
T4066-5	4.00	4.10	4.20	4.00	4.10	4.20	NO
T4866-1	4.20	4.30	4.40	4.20	4.30	4.40	YES

NOTES:

- DIMENSIONING & TOLERANCING CONFORM TO ASME Y14.5M-1994.
- ALL DIMENSIONS ARE IN MILLIMETERS. ANGLES ARE IN DEGREES.
- N IS THE TOTAL NUMBER OF TERMINALS.
- THE TERMINAL #1 IDENTIFIER AND TERMINAL NUMBERING CONVENTION SHALL CONFORM TO JESD 95-1 SPP-012. DETAILS OF TERMINAL #1 IDENTIFIER ARE OPTIONAL, BUT MUST BE LOCATED WITHIN THE ZONE INDICATED. THE TERMINAL #1 IDENTIFIER MAY BE EITHER A MOLD OR MARKED FEATURE.
- DIMENSION b APPLIES TO METALLIZED TERMINAL AND IS MEASURED BETWEEN 0.25 mm AND 0.30 mm FROM TERMINAL TIP.
- ND AND NE REFER TO THE NUMBER OF TERMINALS ON EACH D AND E SIDE RESPECTIVELY.
- DEPOPULATION IS POSSIBLE IN A SYMMETRICAL FASHION.
- COPLANARITY APPLIES TO THE EXPOSED HEAT SINK SLUG AS WELL AS THE TERMINALS.
- DRAWING CONFORMS TO JEDEC MO220, EXCEPT FOR 0.4mm LEAD PITCH PACKAGE T4866-1.
- WARPAGE SHALL NOT EXCEED 0.10 mm.

マキシム・ジャパン株式会社

〒169-0051 東京都新宿区西早稲田3-30-16 (ホリゾン1ビル)
TEL. (03)3232-6141 FAX. (03)3232-6149

マキシムは完全にマキシム製品に組み込まれた回路以外の回路の使用について一切責任を負いかねます。回路特許ライセンスは明言されていません。マキシムは随時予告なく回路及び仕様を変更する権利を留保します。

38 Maxim Integrated Products, 120 San Gabriel Drive, Sunnyvale, CA 94086 408-737-7600