

EVALUATION KIT
AVAILABLE

MAXIM

低電圧、スイッチ内蔵、
ステップダウン/DDRレギュレータ

MAX1515

概要

MAX1515は一定オフ時間、パルス幅変調(PWM)ソース/シンクステップダウンDC-DCコンバータで、低電圧アクティブ終端電源レール、またはノートブック及びサブノートブックコンピュータ内のチップセット電源用に最適化されています。このデバイスは、高効率と部品点数の削減を実現するデュアルnチャネルMOSFETパワースイッチを内蔵しています。外付けのショットキダイオードは不要です。ブーストスイッチを内蔵しているため、外付けのブーストダイオードも不要です。内蔵の40mΩ NMOSパワースイッチによって、最大3Aの連続負荷電流を容易にソース及びシンクすることができます。MAX1515は+0.5V~+2.7Vの可変出力を生成し、95%という高効率を実現しています。

MAX1515は、DDRレギュレータとして構成することができ、メモリ電源レールのちょうど半分の出力電圧を発生します。パワー段の入力はメモリ電源レール自体から取り込むことができるため、供給元のレールにエネルギーを戻す効率的な電源を実現します。MAX1515には、±5mAの駆動電流を供給するリファレンスバッファが内蔵されています。

MAX1515は、独自の電流モード、一定オフ時間、PWM制御方式を採用しています。パルススキッピングモードを選択すると、軽負荷動作時に高い効率が確保されますが、要求に応じて電流をソース及びシンクすることもできます。MAX1515は、低出力リップルの固定PWMモードで動作することもできます。プログラマブルな一定オフ時間アーキテクチャではスイッチング周波数を最高1MHzまで設定することができるため、ユーザは、効率、出力スイッチングノイズ、部品サイズ、及びコスト間の性能バランスを最適化することができます。MAX1515は、起動時のサージ電流を抑制する調整可能なソフトスタートモード、及び入力を出力から切り離し、消費電流を1μA以下に抑制する低電力シャットダウンモードを備えています。MAX1515は、裏面エクスポーズドパッド付24ピン薄型QFNパッケージで提供されます。

アプリケーション

ノートブック用DDRメモリ終端

アクティブ終端バス

チップセット/グラフィックスプロセッサ用電源

ピン配置はデータシートの最後に記載されています。

特長

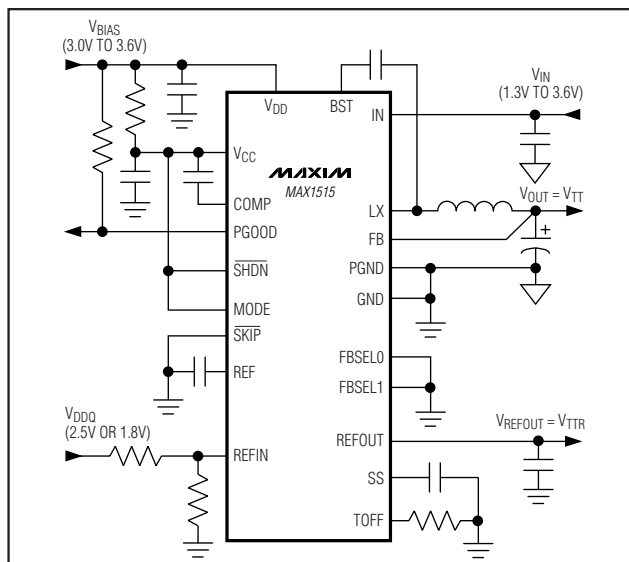
- ◆ 40mΩデュアルnチャネルMOSFET内蔵
- ◆ ブーストスイッチ内蔵
- ◆ 入力電圧範囲: +1.3V~+3.6V
- ◆ 全入力電圧範囲及び全負荷範囲の V_{OUT} 精度: 1%
- ◆ 最高スイッチング周波数: 1MHz
- ◆ DDR終端レギュレータ(DDRモード)
トラッキング出力電圧
ソース/シンクパルススキッピング
リファレンスバッファ: ±5mA
- ◆ 出力電圧(非DDRモード)
+2.5V、+1.8V、または+1.5Vをピンで選択可能
+0.5V~+2.7Vを調整可能
- ◆ リファレンス出力: 1.1V ±0.75%
- ◆ 調整可能なソフトスタートによる突入電流制限
- ◆ シャットダウン消費電流: 1μA未満(typ)
- ◆ 動作消費電流: 800μA未満(max)
- ◆ 軽負荷においてパルススキッピング動作を選択可能
- ◆ 正及び負の電流制限
- ◆ パワーグッドウィンドウコンパレータ
- ◆ 出力短絡保護

型番

PART	TEMP RANGE	PIN-PACKAGE
MAX1515ETG	-40°C to +85°C	24 Thin QFN 4mm x 4mm
MAX1515ETG+	-40°C to +85°C	24 Thin QFN 4mm x 4mm

+は鉛フリーパッケージを示します。

最小動作回路



MAXIM

Maxim Integrated Products 1

本データシートに記載された内容はMaxim Integrated Productsの公式な英語版データシートを翻訳したものです。翻訳により生じる相違及び誤りについては責任を負いかねます。正確な内容の把握には英語版データシートをご参照ください。

無料サンプル及び最新版データシートの入手には、マキシムのホームページをご利用ください。http://japan.maxim-ic.com

低電圧、スイッチ内蔵、 ステップダウン/DDRレギュレータ

ABSOLUTE MAXIMUM RATINGS

V_{CC} , V_{DD} , LX, \overline{SHDN} to GND -0.3V to +4V
 $MODE$, IC, PGOOD to GND -0.3V to +4V
 $COMP$, FB, REF, REFIN, REFOUT to GND -0.3V to ($V_{CC} + 0.3V$)
 $FBSEL0$, $FBSEL1$, TOFF, \overline{SKIP} , SS to GND -0.3V to ($V_{CC} + 0.3V$)
 V_{DD} to V_{CC} -0.3V to +0.3V
 IN to V_{DD} -0.3V to ($V_{DD} + 0.3V$)
 $PGND$ to GND -0.3V to +0.3V
 LX to BST -4V to +0.3V
 BST to GND -0.3V to +8.0V
 LX Current (Note 1) $\pm 4.7A$

REF Short Circuit to GND Continuous
 $REFOUT$ Short Circuit to GND Continuous
 Continuous Power Dissipation ($T_A = +70^\circ C$)
 24-Pin Thin QFN (derate 20.8mW/ $^\circ C$ above $+70^\circ C$;
 part mounted on 1in² of 1oz copper) 1667mW
 Operating Temperature Range $-40^\circ C$ to $+85^\circ C$
 Junction Temperature $+150^\circ C$
 Storage Temperature Range $-65^\circ C$ to $+150^\circ C$
 Lead Temperature (soldering, 10s) $+300^\circ C$

Note 1: LX has clamp diodes to PGND and IN. If continuous current is applied through these diodes, thermal limits must be observed.

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

ELECTRICAL CHARACTERISTICS

(Circuit of Figure 1, $V_{IN} = +3.3V$, $V_{CC} = V_{DD} = \overline{SHDN} = MODE = +3.3V$, $V_{REFIN} = V_{REF}$, $\overline{SKIP} = GND$, $T_A = 0^\circ C$ to $+85^\circ C$, unless otherwise noted. Typical values are at $T_A = +25^\circ C$.)

PARAMETER	SYMBOL	CONDITIONS			MIN	TYP	MAX	UNIT
PWM CONTROLLER								
Input Voltage Range	V _{IN}				1.3		3.6	V
	V _{CC} , V _{DD}				3.0		3.6	
Output Adjust Range		V _{OUT} ≤ V _{IN}			0.5		2.7	V
Feedback Voltage Accuracy	V _{FB} - V _{REFIN}	V _{IN} = +3.3V, I _{LOAD} = 0, MODE = V _{CC}		T _A = +25°C to +85°C	-3	0	+3	mV
				T _A = 0°C to +85°C	-4	0	+4	
	V _{FB}	V _{IN} = +3.3V, I _{LOAD} = 0, MODE = low	FBSEL0 = V _{CC} , FBSEL1 = V _{CC} , REFIN = REF	T _A = +25°C to +85°C	2.463	2.5	2.537	V
				T _A = 0°C to +85°C	2.450	2.5	2.550	
			FBSEL0 = V _{CC} , FBSEL1 = GND, REFIN = REF	T _A = +25°C to +85°C	1.782	1.800	1.827	
				T _A = 0°C to +85°C	1.773	1.800	1.836	
			FBSEL0=GND FBSEL1=V _{CC} REFIN=REF	T _A = +25°C to +85°C	1.477	1.500	1.523	
				T _A = 0°C to +85°C	1.470	1.500	1.530	
			FBSEL0=GND FBSEL1=GND REFIN=0.5V	T _A = +25°C to +85°C	0.492	0.500	0.508	
				T _A = 0°C to +85°C	0.490	0.500	0.510	
Feedback Load-Regulation Error		V _{IN} = +1.3V to +3.6V, I _{LOAD} = 0 to 3A, <u>SKIP</u> = V _{CC}			0.1			%

低電圧、スイッチ内蔵、 ステップダウン/DDRレギュレータ

MAX1515

ELECTRICAL CHARACTERISTICS (continued)

(Circuit of Figure 1, $V_{IN} = +3.3V$, $V_{CC} = V_{DD} = \overline{SHDN} = MODE = +3.3V$, $V_{REFIN} = V_{REF}$, $\overline{SKIP} = GND$, $T_A = 0^{\circ}C$ to $+85^{\circ}C$, unless otherwise noted. Typical values are at $T_A = +25^{\circ}C$.)

PARAMETER	SYMBOL	CONDITIONS		MIN	TYP	MAX	UNIT
Sink-Mode Detect Threshold	V _{FB} - V _{REFIN}	MODE = V _{CC} , V _{REFIN} = +0.5V to +1.5V		+18		+32	mV
Source-Mode Detect Threshold	V _{FB} - V _{REFIN}	MODE = V _{CC} , V _{REFIN} = +0.5V to +1.5V		-32		-18	mV
MOSFET On-Resistance	R _{NMOS}	V _{CC} = V _{DD} = V _{IN} = +3.3V, I _{LOAD} = 0.5A			0.04	0.10	Ω
Switching Frequency	f _{SW}	(Note 2)				1	MHz
Maximum Output Current	I _{OUT(RMS)}	(Note 3)		3.3			A
Current-Limit Threshold	I _{LIMIT_P}	V _{IN} = +3.3V, MODE = GND or V _{CC} , positive or sourcing mode		3.60	4.2	4.85	A
	I _{LIMIT_N}	MODE = V _{CC} , negative or sinking mode			-3.0		
Pulse-Skipping Current Threshold	I _{SKIP_P}	V _{IN} = +3.3V, MODE = GND or V _{CC} , positive or sourcing mode		0.5	0.8	1.1	A
Zero Cross Current Threshold	I _{ZX_P}	V _{IN} = +3.3V, MODE = GND or V _{CC} , positive or sourcing mode			200		mA
	I _{ZX_N}	MODE = V _{CC} , negative or sinking mode			-350		
FB Input Bias Current		FB = 1.01 × V _{TARGET} (Note 4)		-50		+50	nA
Off-Time	t _{OFF}	V _{FB} > 0.3 × V _{TARGET} (Note 4)	R _{TOFF} = 33.2kΩ	0.270	0.34	0.405	μs
			R _{TOFF} = 110kΩ	0.85	1.00	1.15	
			R _{TOFF} = 499kΩ	3.8	4.5	5.2	
Extended Off-Time	t _{OFF(EXT)}	V _{FB} < 0.3 × V _{TARGET} (Notes 2, 4)			4 × t _{OFF}		μs
Minimum On-Time	t _{ON(MIN)}	(Note 2)			180		ns
Maximum On-Time	t _{ON(MAX)}			5	11		μs
SS Source Current	I _{SS(SRC)}			3.50	5.25	6.75	μA
SS Sink Current	I _{SS(SNK)}			100			μA
No-Load Supply Current	I _{CC} + I _{DD} + I _{IN}	V _{IN} = 3.3V (not switching) (Note 4)	MODE = GND, FBSEL0 = GND, FBSEL1 = GND, V _{FB} = 1.01 × V _{TARGET}		450	800	μA
			MODE = V _{CC} , V _{FB} = V _{TARGET}		700	1200	
Shutdown Supply Currents	I _{CC} + I _{DD} + I _{IN}	SHDN = MODE = GND, LX = 0V or 3.3V			0.2	20	μA
	I _{IN}	SHDN = MODE = GND, LX = 0V			0.2	20	
	I _{LX}	SHDN = MODE = GND, LX = 3.3V			0.1	20	

低電圧、スイッチ内蔵、 ステップダウン/DDRレギュレータ

MAX1515

ELECTRICAL CHARACTERISTICS (continued)

(Circuit of Figure 1, $V_{IN} = +3.3V$, $V_{CC} = V_{DD} = \overline{SHDN} = MODE = +3.3V$, $V_{REFIN} = V_{REF}$, $\overline{SKIP} = GND$, $T_A = 0^{\circ}C$ to $+85^{\circ}C$, unless otherwise noted. Typical values are at $T_A = +25^{\circ}C$.)

PARAMETER	SYMBOL	CONDITIONS		MIN	TYP	MAX	UNIT	
REFERENCE								
Reference Voltage	VREF	VCC = +3.0V to +3.6V	TA = +25°C to +85°C	1.0923	1.100	1.1077	V	
			TA = 0°C to +85°C	1.0907	1.100	1.1094		
Reference Load Regulation		IREF = -1µA to +50µA			10		mV	
REFIN Input Voltage Range	VREFIN	VCC = +3.0V to +3.6V			0.5	1.5	V	
REFOUT Output Accuracy	VREFIN - VREFOUT	VREFIN = +0.5V to +1.5V	IREFOUT = -1mA to +1mA	-10	+10		mV	
		VREFIN = +0.5V to +1.5V	IREFOUT = -5mA to +5mA	-20	+20			
REFIN Input Bias Current	IREFIN	VREFIN = 1.1V			-50	+50	nA	
FAULT DETECTION								
Thermal Shutdown	TSHDN	Rising, hysteresis = 15°C			+165		°C	
Undervoltage-Lockout Threshold	VCC(UVLO)	VCC rising, 2% falling-edge hysteresis			2.5	2.7	2.9	V
PGOOD Trip Threshold (Lower)		No load, falling edge, hysteresis = 1%			-13	-10	-7	%
PGOOD Trip Threshold (Upper)		No load, rising edge, hysteresis = 1%			+7	+10	+13	%
PGOOD Propagation Delay	tPGOOD	FB forced 2% beyond PGOOD trip threshold			10		µs	
PGOOD Output Low Voltage		ISINK = 1mA			0.1		V	
PGOOD Leakage Current		High state, forced to 3.6V			1		µA	
INPUTS AND OUTPUTS								
Logic Input High Voltage		SKIP, SHDN, MODE, FBSEL0, FBSEL1			2.0		V	
Logic Input Low Voltage		SKIP, SHDN, MODE, FBSEL0, FBSEL1			0.8		V	
Logic Input Current		SKIP, SHDN, MODE, FBSEL0, FBSEL1			-0.5		+0.5	µA

低電圧、スイッチ内蔵、 ステップダウン/DDRレギュレータ

MAX1515

ELECTRICAL CHARACTERISTICS

(Circuit of Figure 1, $V_{IN} = +3.3V$, $V_{CC} = V_{DD} = \overline{SHDN} = MODE = +3.3V$, $V_{REFIN} = V_{REF}$, $\overline{SKIP} = GND$, $T_A = -40^{\circ}C$ to $+85^{\circ}C$, unless otherwise noted. Note 5)

PARAMETER	SYMBOL	CONDITIONS		MIN	TYP	MAX	UNIT
PWM CONTROLLER							
Input Voltage Range	V _{IN}			1.3		3.6	V
	V _{CC} , V _{DD}			3.0		3.6	
Output Adjust Range		V _{OUT} ≤ V _{IN}		0.5		V _{CC}	V
Feedback Voltage Accuracy	V _{FB} - V _{REFIN}	V _{IN} = +3.3V, I _{LOAD} = 0, MODE = V _{CC}		-5		+5	mV
	V _{FB}	V _{IN} = +3.3V, I _{LOAD} = 0, MODE = low	FBSEL0 = V _{CC} , FBSEL1 = V _{CC} , REFIN = REF	2.438		2.562	V
			FBSEL0 = V _{CC} , FBSEL1 = GND, REFIN = REF	1.755		1.845	
			FBSEL0 = GND, FBSEL1 = V _{CC} , REFIN = REF	1.463		1.538	
			FBSEL0 = GND, FBSEL1 = GND, REFIN = 0.5V	0.487		0.513	
Sink-Mode Detect Threshold	V _{FB} - V _{REFIN}	MODE = V _{CC} , V _{REFIN} = +0.5V to +1.5V		+15		+35	mV
Source-Mode Detect Threshold	V _{FB} - V _{REFIN}	MODE = V _{CC} , V _{REFIN} = +0.5V to +1.5V		-35		-15	mV
nFET On-Resistance	R _{NMOS}	V _{CC} = V _{DD} = V _{IN} = +3.3V, I _{LOAD} = 0.5A				0.10	Ω
Switching Frequency	f _{SW}	(Note 2)				1	MHz
Current-Limit Threshold	I _{LIMIT_P}	V _{IN} = +3.3V, MODE = GND or V _{CC} , positive or sourcing mode		3.35		5.05	A
Pulse-Skipping Current Threshold	I _{SKIP_P}	V _{IN} = +3.3V, MODE = GND or V _{CC} , positive or sourcing mode		0.4		1.2	A
Off-Time	t _{OFF}	V _{FB} > 0.3 x V _{TARGET} (Note 4)	R _{TOFF} = 33.2kΩ	0.250		0.425	μs
			R _{TOFF} = 110kΩ	0.8		1.2	
			R _{TOFF} = 499kΩ	3.8		5.2	
Maximum On-Time	t _{ON} (MAX)			5			μs
SS Source Current	I _{SS} (SRC)			3		7	μA
SS Sink Current	I _{SS} (SNK)			100			μA

低電圧、スイッチ内蔵、 ステップダウン/DDRレギュレータ

MAX1515

ELECTRICAL CHARACTERISTICS (continued)

(Circuit of Figure 1, $V_{IN} = +3.3V$, $V_{CC} = V_{DD} = \overline{SHDN} = MODE = +3.3V$, $V_{REFIN} = V_{REF}$, $\overline{SKIP} = GND$, $T_A = -40^{\circ}C$ to $+85^{\circ}C$, unless otherwise noted. Note 5)

PARAMETER	SYMBOL	CONDITIONS		MIN	TYP	MAX	UNIT
No-Load Supply Current	$I_{CC} + I_{DD} + I_{IN}$	$V_{IN} = 3.3V$ (Note 4)	MODE = GND, FBSEL0 = FBSEL1 = GND, $V_{FB} = 1.01 \times V_{TARGET}$			900	μA
			MODE = V_{CC} $V_{FB} = V_{TARGET}$			1300	
Shutdown Supply Currents	$I_{CC} + I_{DD} + I_{IN}$	$\overline{SHDN} = MODE = GND$, LX = 0V or 3.3V				20	μA
	I_{IN}	$\overline{SHDN} = MODE = GND$, LX = 0V				20	
	I_{LX}	$\overline{SHDN} = MODE = GND$, LX = 3.3V				20	
REFERENCE							
Reference Voltage	V_{REF}	$V_{CC} = +3.0V$ to $+3.6V$		1.086		1.114	V
Reference Load Regulation		$I_{REF} = -1\mu A$ to $+50\mu A$				12	mV
REFIN Input Voltage Range	V_{REFIN}	$V_{CC} = +3.0V$ to $+3.6V$, $V_{CC} > V_{REFIN} + 1.35V$		0.5		1.5	V
REFOUT Output Accuracy	$V_{REFIN} - V_{REFOUT}$	$V_{REFIN} = +0.5V$ to $+1.5V$	$I_{REFOUT} = -1mA$ to $+1mA$	-15		+15	mV
		$V_{REFIN} = +0.5V$ to $+1.5V$	$I_{REFOUT} = -5mA$ to $+5mA$	-25		+25	
FAULT DETECTION							
Undervoltage-Lockout Threshold	$V_{CC(UVLO)}$	V_{CC} rising, 2% falling-edge hysteresis		2.40		2.95	V
PGOOD Trip Threshold (Lower)		No load, falling edge, hysteresis = 1%		-13		-7	%
PGOOD Trip Threshold (Upper)		No load, rising edge, hysteresis = 1%		+7		+13	%
INPUTS AND OUTPUTS							
Logic Input High Voltage		SKIP, \overline{SHDN} , MODE, FBSEL0, FBSEL1		2.0			V
Logic Input Low Voltage		SKIP, \overline{SHDN} , MODE, FBSEL0, FBSEL1				0.8	V

Note 2: Guaranteed by design. Not production tested.

Note 3: Not tested; guaranteed by layout. Maximum output current may be limited by thermal capability to a lower value.

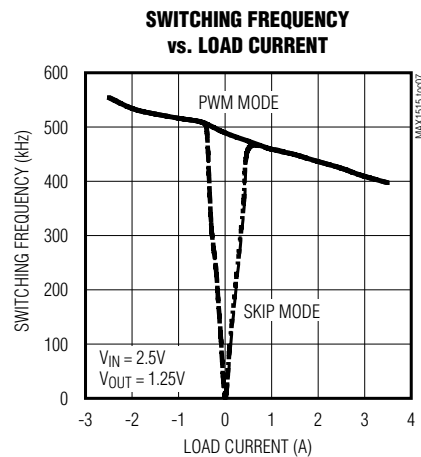
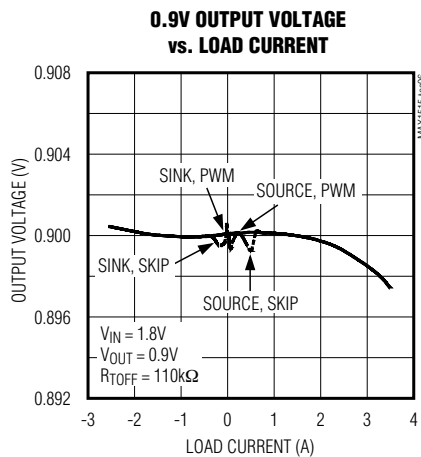
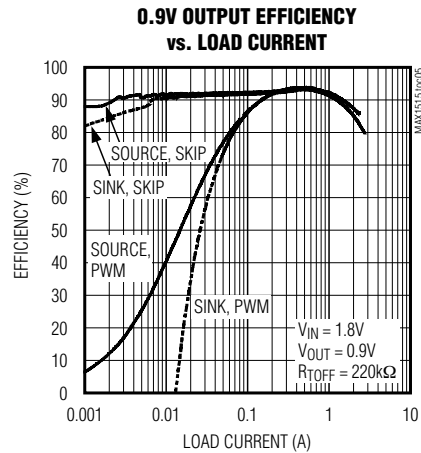
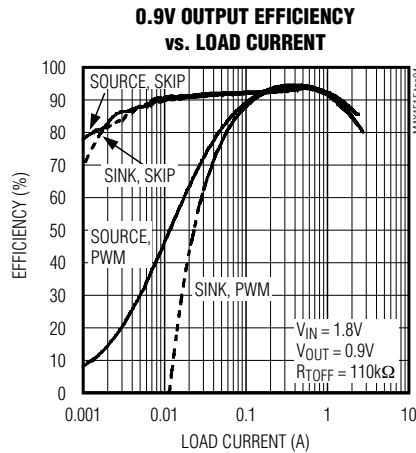
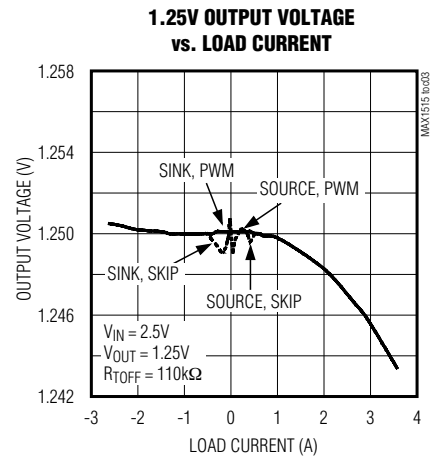
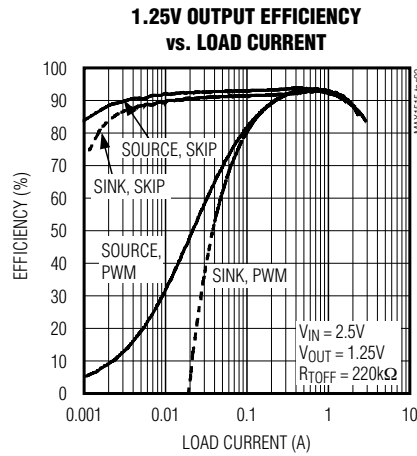
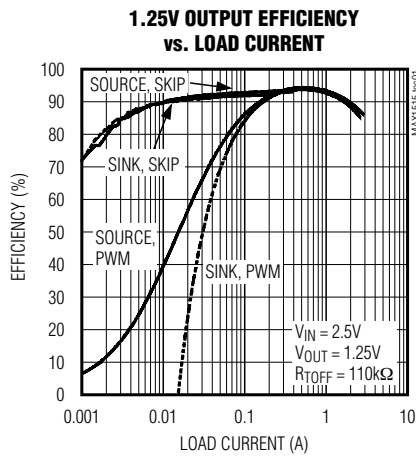
Note 4: V_{TARGET} is the set output voltage determined by V_{REFIN} , FBSEL0, and FBSEL1.

Note 5: Specifications to $-40^{\circ}C$ are guaranteed by design, not production tested.

低電圧、スイッチ内蔵、 ステップダウン/DDRレギュレータ

標準動作特性

(MAX1515 Circuit of Figure 1, $V_{IN} = 2.5V$, $V_{DD} = V_{CC} = \overline{SHDN} = MODE = 3.3V$, $T_A = +25^\circ C$, unless otherwise noted.)



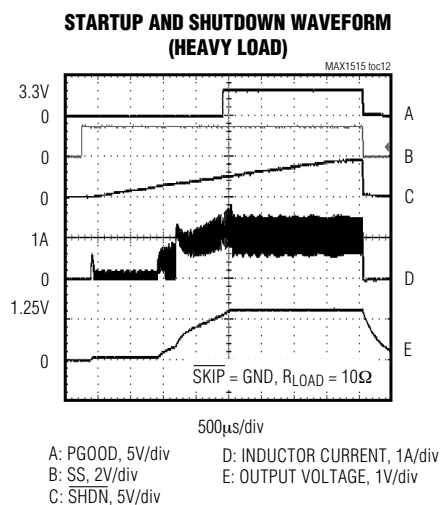
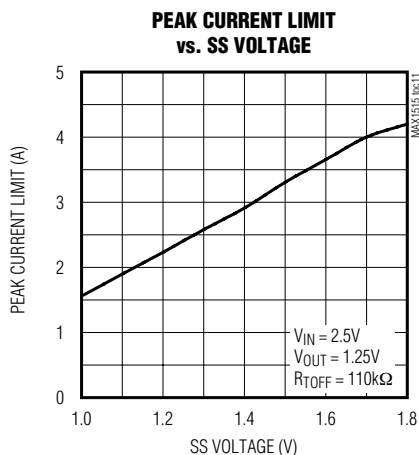
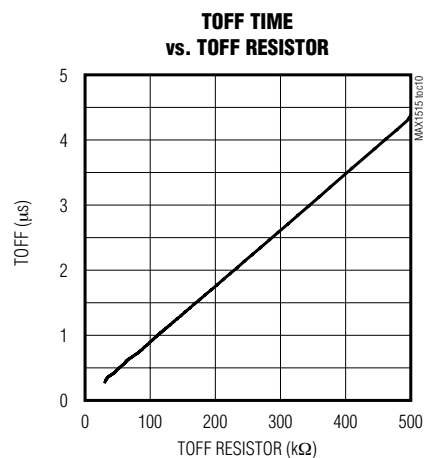
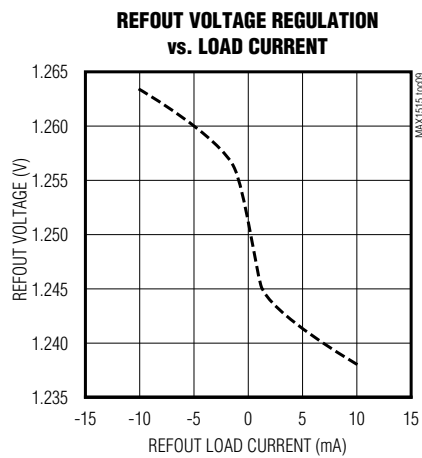
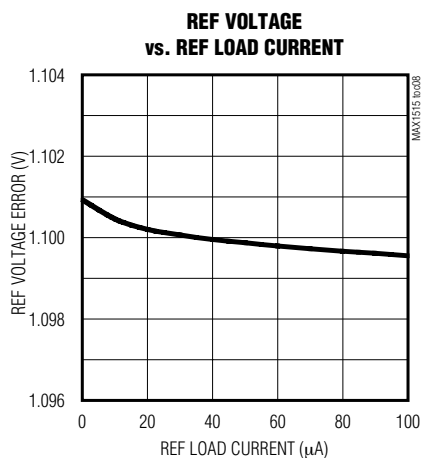
MAX1515

低電圧、スイッチ内蔵、 ステップダウン/DDRレギュレータ

MAX1515

標準動作特性(続き)

(MAX1515 Circuit of Figure 1, $V_{IN} = 2.5V$, $V_{DD} = V_{CC} = \overline{SHDN} = MODE = 3.3V$, $T_A = +25^\circ C$, unless otherwise noted.)

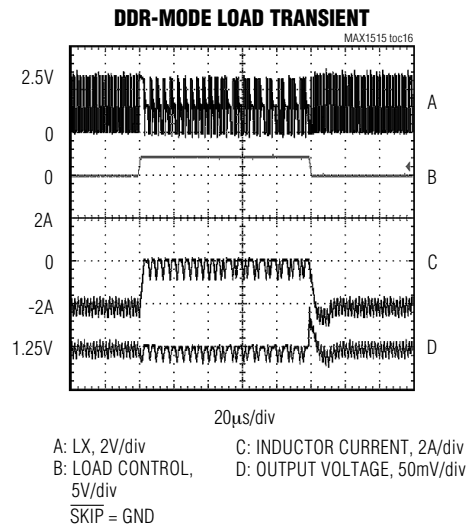
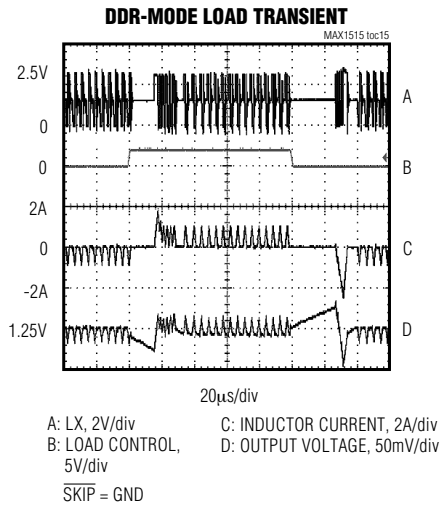
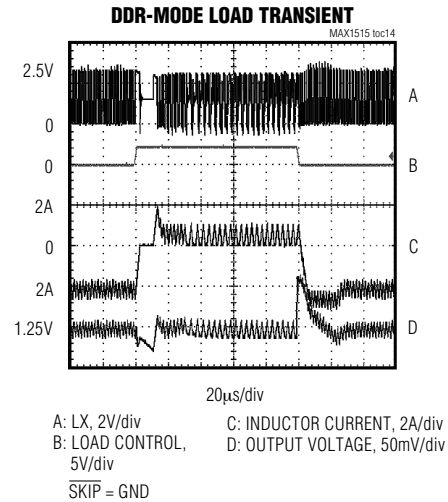
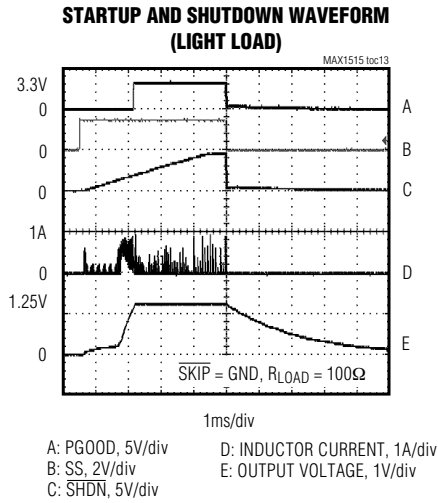


低電圧、スイッチ内蔵、 ステップダウン/DDRレギュレータ

MAX1515

標準動作特性(続き)

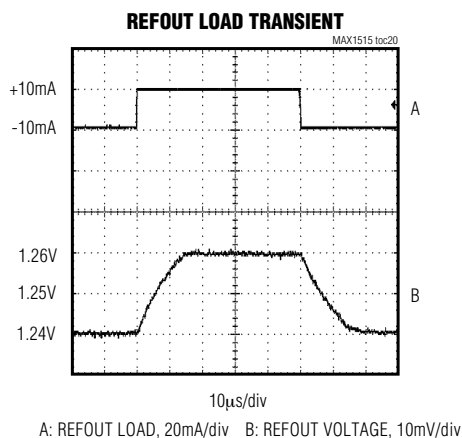
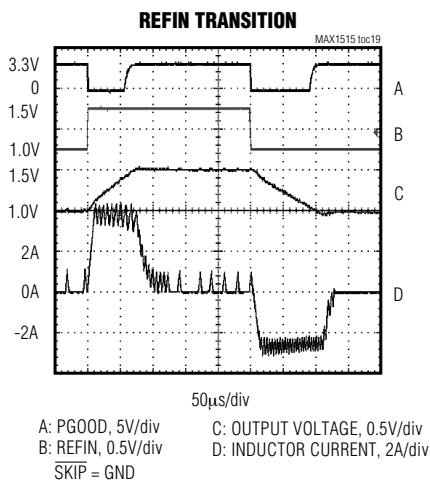
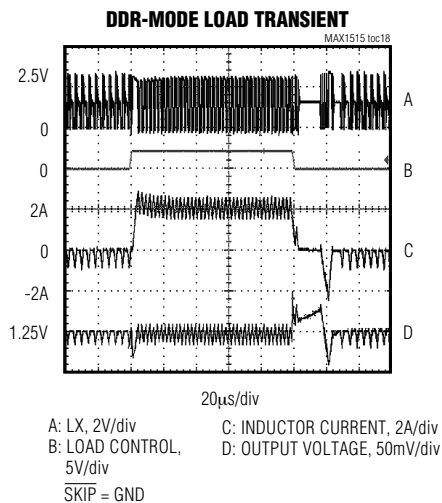
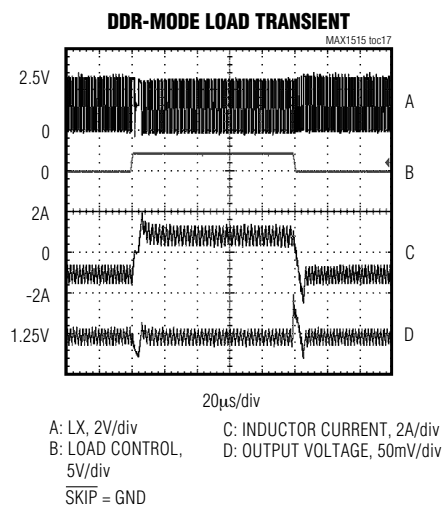
(MAX1515 Circuit of Figure 1, $V_{IN} = 2.5V$, $V_{DD} = V_{CC} = \overline{SHDN} = MODE = 3.3V$, $T_A = +25^\circ C$, unless otherwise noted.)



低電圧、スイッチ内蔵、 ステップダウン/DDRレギュレータ

標準動作特性(続き)

(MAX1515 Circuit of Figure 1, $V_{IN} = 2.5V$, $V_{DD} = V_{CC} = \overline{SHDN} = MODE = 3.3V$, $T_A = +25^\circ C$, unless otherwise noted.)



低電圧、スイッチ内蔵、 ステップダウン/DDRレギュレータ

MAX1515

端子説明

端子	名称	機 能															
1, 2	PGND	電源グランド。内蔵同期整流器スイッチのソースへの内部接続。両方のPGND端子をまとめて接続してください。															
3	IC	内部接続端子。PGNDに接続してください。															
4	V _{DD}	ローサイドゲート駆動及びREFOUTバッファ用の電源電圧入力。システム電源電圧(+3.0V~+3.6V)に接続してください。1μF(min)のセラミックコンデンサでPGNDにバイパスしてください。V _{DD} は、ドライバ及びREFOUTバッファに電源供給します。															
5	REFOUT	REFINバッファ出力。REFOUTは、MODE = V _{CC} とした時にREFINのバッファ出力電圧を供給します。0.47μFのコンデンサでGNDにバイパスしてください。MODE = GNDとした場合、REFOUTはディセーブルされます。															
6	SS	ソフトスタート。起動時の突入電流を抑制するには、コンデンサをSSとGNDの間に接続してください。															
7	PGOOD	パワーグッドオープンドレイン出力。出力電圧が公称レギュレーション点より10%を超えて、上回るか下回ると、PGOODはローになります。出力がレギュレーション範囲内にある場合は、PGOODはハインピーダンスです。PGOODは、シャットダウン時にローになります。															
8	TOFF	オフ時間選択入力。オフ時間を調整するには、抵抗をTOFFとGNDの間に接続してください。															
9	FB	フィードバック入力。 DDRモード(MODE = V _{CC})では、FBはレギュレートされてREFINの電圧と同じになります。 非DDRモード(MODE = GND)では、プリセットされた電圧動作を行わせるには出力に、可変モード動作をさせるには抵抗分圧器に、直接接続してください。															
10	COMP	積分器補償。積分器を補償するには、470pFのコンデンサをCOMPとV _{CC} の間に接続してください。															
11	V _{CC}	アナログ電源電圧入力。10Ωの直列抵抗を通してシステム電源電圧(+3.0V~+3.6V)に接続してください。1μF(min)のセラミックコンデンサでGNDにバイパスしてください。															
12	GND	アナロググランド。裏面エクスポートパッドをGNDに接続してください。															
13	REF	+1.1Vのリファレンス電圧出力。1.0μFのコンデンサでGNDにバイパスしてください。外付け負荷に50μAを供給可能です。リファレンスはシャットダウン時にオフとなります。															
14	REFIN	外部リファレンス入力。DDRモード(MODE = V _{CC})では、REFINはFBがレギュレーションする電圧を設定します。非DDRモード(MODE = GND)では、REFINをREFに接続してください。															
15	$\overline{\text{SHDN}}$	シャットダウン制御。ローにすると、スイッチングレギュレータがディセーブルされます。SHDN及びMODEによって、MAX1515の動作モードを選択します。 <table border="1"> <thead> <tr> <th>$\overline{\text{SHDN}}$</th> <th>モード</th> <th>説明</th> </tr> </thead> <tbody> <tr> <td>ロー</td> <td>ロー</td> <td>ステップダウンレギュレータ及びREFOUTオフ</td> </tr> <tr> <td>ロー</td> <td>ハイ</td> <td>ステップダウンレギュレータオフ、REFOUTアクティブ</td> </tr> <tr> <td>ハイ</td> <td>ロー</td> <td>ステップダウンレギュレータオン、非DDRモード、REFOUTオフ</td> </tr> <tr> <td>ハイ</td> <td>ハイ</td> <td>ステップダウンレギュレータオン、DDRモード、REFOUTアクティブ</td> </tr> </tbody> </table>	$\overline{\text{SHDN}}$	モード	説明	ロー	ロー	ステップダウンレギュレータ及びREFOUTオフ	ロー	ハイ	ステップダウンレギュレータオフ、REFOUTアクティブ	ハイ	ロー	ステップダウンレギュレータオン、非DDRモード、REFOUTオフ	ハイ	ハイ	ステップダウンレギュレータオン、DDRモード、REFOUTアクティブ
$\overline{\text{SHDN}}$	モード	説明															
ロー	ロー	ステップダウンレギュレータ及びREFOUTオフ															
ロー	ハイ	ステップダウンレギュレータオフ、REFOUTアクティブ															
ハイ	ロー	ステップダウンレギュレータオン、非DDRモード、REFOUTオフ															
ハイ	ハイ	ステップダウンレギュレータオン、DDRモード、REFOUTアクティブ															
16	MODE	モード選択端子。モードによってレギュレータをDDRモードまたは非DDR動作モードに設定し、REFOUTバッファを制御します。MODE = V _{CC} の場合は、MAX1515はDDRモードに設定され、REFOUTはアクティブです。MODE = GNDの場合は、MAX1515は非DDRモードに設定され、REFOUTはディセーブルされます。「動作モード(MODE)」の項を参照してください。															
17	FBSEL0	MODE = GNDの場合は、FBSEL1と共に使われステップダウンレギュレータの出力電圧を設定します。MODE = V _{CC} の場合は、GNDに接続します。															

低電圧、スイッチ内蔵、 ステップダウン/DDRレギュレータ

端子説明(続き)

端子	名称	機能
18	FBSEL1	MODE = GNDの場合は、FBSEL0と共に使われステップダウンレギュレータの出力電圧を設定します。MODE = V _{CC} の場合は、GNDに接続します。
19	SKIP	パルススキッピング制御入力。低ノイズ強制PWMモードの場合は、V _{CC} に接続してください。自動パルススキッピング動作をイネーブルするには、GNDに接続します。
20	BST	ブーストフライングコンデンサ接続。標準動作回路(図1)に示されるように、0.01μFの外付けコンデンサを接続してください。
21, 22	LX	インダクタスイッチドノード。LXは、ハイサイドNMOS/パワースwitchのソースとローサイドNMOS同期整流器スイッチのドレインの接続点です。2つのLX端子をまとめて接続してください。
23, 24	IN	電源入力。スイッチングレギュレータの電源電圧入力。+1.3V~+3.6Vの電源に接続してください。2つのIN端子をまとめて接続してください。

表1. 標準アプリケーション用の部品の選択

COMPONENT	±2A AT 1.25V _{OUT} DDR MODE (MODE = V _{CC})		±2A AT 0.9V _{OUT} DDR MODE (MODE = V _{CC})	
Input Voltage (V _{IN})	2.3V to 2.7V		1.6V to 2.0V	
Output Voltage (V _{OUT})	1.25V		0.9V	
C _{IN} , Input Capacitor	33μF, 6.3V, ceramic TDK C3225XR0J336V		33μF, 6.3V, ceramic TDK C3225XR0J336V	
Switching Frequency (f _{sw})	250kHz	500kHz	250kHz	500kHz
L, Inductor	2.5μH, 4.5A, Sumida CDRH8D28-2R5	1.2μH, 6.8A, Sumida CDR7D28MN-1R2	2.5μH, 4.5A, Sumida CDRH8D28-2R5	1.2μH, 6.8A, Sumida CDR7D28MN-1R2
C _{OUT} , Output Capacitor	330μF, 18mΩ Sanyo 2R5TPE330MI POSCAP	220μF, 18mΩ Sanyo 2R5TPE220MI POSCAP	330μF, 18mΩ Sanyo 2R5TPE330MI POSCAP	220μF, 18mΩ Sanyo 2R5TPE220MI POSCAP
R _{TOFF}	221kΩ, 1%	110kΩ, 1%	221kΩ, 1%	110kΩ, 1%

表2. 部品メーカー

SUPPLIER	WEBSITE
Coilcraft	www.coilcraft.com
Coiltronics	www.coiltronics.com
Kemet	www.kemet.com
Panasonic	www.panasonic.com
Sanyo	www.sanyo.com
Sumida	www.sumida.com
Taiyo Yuden	www.t-yuden.com
TDK	www.component.tdk.com
TOKO	www.tokoam.com

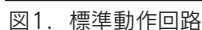
標準動作回路

MAX1515の標準動作回路(図1)は、DDR終端レギュレータに必要なトラッキング出力電圧とリファレンスバッファ出力を生成します。部品の選択については、表1を参照してください。表2には、部品の製造メーカーが記載されています。

詳細

MAX1515は同期、電流モード、一定オフ時間、PWM DC-DCコンバータで、+1.3V~+3.6Vの入力電圧(V_{IN})を+0.5V~+2.7Vの出力電圧にステップダウンします。MAX1515の出力は、最大3Aの連続電流を供給します。40mΩのNMOSパワースwitchを内蔵しているため、効率が向上し、部品点数が削減され、ブーストダイオードや外付けショットキダイオードが不要になります(図2)。

MAX1515



低電圧、スイッチ内蔵、 ステップダウン/DDRレギュレータ

+3.3Vのバイアス電源電圧(V_{CC}及びV_{DD})

MAX1515には、その内蔵回路用に3.3Vのバイアス電源が必要です。通常は、この3.3Vのバイアス電源は、ノートブックコンピュータの95%効率、3.3Vのシステム電源です。3.3Vのバイアス電源は、V_{CC}(PWMコントローラ)とV_{DD}(ゲート駆動及びリファレンスバッファ電源)を供給する必要があります。このため、最大消費電流は以下になります。

$$I_{BIAS} = I_{CC} + I_{REFOUT} + f_{SW} (Q_{G(LOW)} + Q_{G(HIGH)})$$

ここで、I_{CC}は450µA(typ)、f_{SW}はスイッチング周波数、Q_{G(LOW)}及びQ_{G(HIGH)}は約1nCの内蔵MOSFETの総ゲートチャージです。

入力電源が3.0V~3.6Vの固定電源の場合は、入力電源(V_{IN})と3.3Vのバイアス入力(V_{CC}及びV_{DD})をまとめて接続することができます。3.3Vのバイアス電源が入力電源より先に電源投入される場合は、起動を確保する入力電圧が得られるまで、イネーブル信号(SHDNをローからハイに変化させる)を遅延させる必要があります。

電流制限

MAX1515は、ソース/シンクの過負荷及び短絡時にMOSFETを保護するピーク電流制限を備えています。ソースモード時に、インダクタ電流が4.2Aを超えると、このコントローラはハイサイドMOSFETをオフにします。次式を使って、最大ソース電流を計算します。

$$I_{SOURCE_MAX} = I_{LIMIT_P} - \frac{V_{OUT} \times t_{OFF}}{2 \times L}$$

ここで、I_{SOURCE_MAX}は最大ソース電流、I_{LIMIT_P}はソースインダクタ電流制限(4.2A、typ)、t_{OFF}は一定オフ時間です。標準動作状態及び標準的な部品選択の場合は、この値は3.7Aの最大ソース電流になります。

シンクモードではMAX1515は、インダクタ電流が-3.2Aを超えるまでオフ時間に入りません。以下の式を使って、最大シンク電流を計算します。

$$I_{SINK_MAX} = I_{LIMIT_N} + \frac{V_{OUT}t_{OFF} - 2(V_{IN} - V_{OUT}) t_{DLY}}{2L}$$

ここで、I_{SINK_MAX}は最大シンク電流、I_{LIMIT_N}はシンクインダクタ電流制限(-3.0A、typ)、t_{DLY}は約500nsの電流制限伝搬遅延、t_{OFF}は一定オフ時間です。標準動作状態及び標準的な部品選択の場合は、この値は-2.5Aの最大シンク電流になります。

ソフトスタート電流制限

ソフトスタートは、起動時とシャットダウンの解除時に内部電流制限値の漸増を行い、入力サージ電流が抑制されます。SSとGNDの間に接続されたタイミングコン

デンサ、C_{SS}によって、内部電流制限値の変化速度が設定されます。電源の投入時、このデバイスが低電圧ロックアウト(2.6V、typ)から解除されたとき、またはSHDNがハイに強制されると、5µA(typ)の定電流源がソフトスタートコンデンサを充電し、SSの電圧が上昇します。SSの電圧が約0.7V以下であると、電流制限値がゼロに設定されます。電圧が0.7Vから約1.8Vに上昇するにつれて、電流制限値は0から電流制限スレッショルドまでの値に調整されます(「電気的特性(Electrical Characteristics)」を参照)。ソフトスタートコンデンサの両端間の電圧は、次式に従って時間とともに変化します。

$$V_{SS} = \frac{I_{SS(SRC)} \times t}{C_{SS}}$$

ここで、I_{SS(SRC)}は、「電気的特性(Electrical Characteristics)」によるソフトスタートソース電流です。

最大の電流制限となるまでの時間は、次式から求められます。

$$t = \frac{C_{SS} \times 1.8V}{I_{SS(SRC)}}$$

ソフトスタート電流制限値は、次式に従ってソフトスタート端子、SSの電圧によって変わります。

$$SS_{LIMIT} = \frac{V_{SS} - 0.7V}{V_{REF}} \times I_{LIMIT_P}$$

ここで、I_{LIMIT_P}は、「電気的特性(Electrical Characteristics)」の正の電流スレッショルドです。定電流源は、ソフトスタートコンデンサの両端の電圧が1.8Vに達すると、充電を停止します(図3)。

調整可能な正の電流制限値

MAX1515は、NMOSに流れる最大電流を4.2Aに制限する電流制限回路を内蔵しています。これより低い電流制限値を要求するアプリケーションの場合は、SSとGNDの間に抵抗器(R_{SS})を配置して最大電流制限値を下げるすることができます。ソフトスタート電流制限の時定数は、R_{SS} × C_{SS}です。

$$R_{SS} = \left(\frac{V_{REF} \times I_{LIMIT}}{I_{LIMIT_P}} + 0.7V \right) / I_{SS(SRC)}$$

ここで、I_{LIMIT}は所望の、減少させた電流制限値、I_{LIMIT_P}及びI_{SS(SRC)}は「電気的特性(Electrical Characteristics)」からの値です。

短絡/過負荷保護

MAX1515は、連続した短絡または過負荷に対する耐性を備えています。ソース(供給)モードの短絡または過負荷

低電圧、スイッチ内蔵、 ステップダウン/DDRレギュレータ

MAX1515

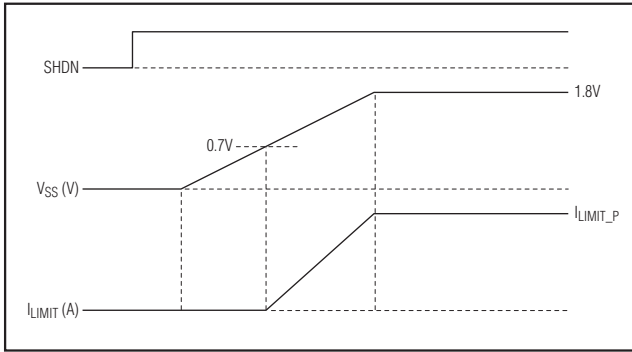


図3. ソフトスタートによる電流制限

状態で、 $V_{FB} < 0.3 \times V_{TARGET}$ の場合は、MAX1515はオフ時間を延長して電流を制御します。短絡または過負荷時の動作は、オフ時間が $4 \times t_{OFF}$ となる点を除き、強制PWMモードと類似しています。各オフ時間の終了時にハイサイドNMOSスイッチはオンとなり、出力がレギュレーション範囲内にあるか、またはスイッチに流れる電流が最大電流制限値に上昇するまで、オン状態を維持します。ハイサイドNMOSスイッチがオフになると、設定されたオフ時間(t_{OFF})の4倍の時間、オフ状態を維持し、ローサイドNMOS同期スイッチがオンとなります。どちらか一方のNMOSスイッチが常にオンであるため、インダクタ電流は連続的です。短絡時のRMSインダクタ電流は最大電流制限スレッショルド以下の状態を維持します。MAX1515は、短絡または過負荷が解除され、 $V_{FB} > 0.3 \times V_{TARGET}$ になるまで、延長されたオフ時間によって動作します。短絡や過負荷が長時間にわたると、サーマルシャットダウンが発生することがあります。

加算コンパレータ

加算コンパレータの入力に以下の3つの信号が加えられます(図2)。すなわち、リファレンス電圧に対する出力電圧の誤差信号、積分出力電圧誤差補正信号、及び検出されたハイサイドNMOSスイッチ電流です。積分誤差信号は、COMP端子に外付けしたコンデンサを用いるトランスコンダクタンスアンプから供給されます。積分器は高利得アンプを必要とせず、高いDC精度を提供します。COMPにコンデンサを接続すると、全体のループ応答が修正されます(「積分器アンプ」の項を参照)。

積分器アンプ

MAX1515は、出力DC精度を向上するトランスコンダクタンスアンプを内蔵しています。

COMPと V_{CC} 間に接続するコンデンサ C_{COMP} は、トランスコンダクタンスアンプを補償します。安定させるには、 $C_{COMP} = 470\text{pF}$ を選択してください。

動作モード(MODE)

MODEを使って、MAX1515をDDRモード($\text{MODE} = V_{CC}$)または非DDRモード($\text{MODE} = \text{GND}$)に設定してください。DDRモードでは、MAX1515は、 $\overline{\text{SKIP}}$ がローの間も電流をシンクすることができます(「パルススキッピング(ソースモード)」及び「パルススキッピング(シンクモード)」の項を参照)。また、DDRモードでは、REFOUTバッファがイネーブルされ、REFIN電圧のバッファ出力が供給されます。非DDRモードでは、MAX1515は、 $\overline{\text{SKIP}}$ がローの場合に限り電流をソースすることができます。また、REFOUTバッファは、非DDRモードでディセーブルされます。

軽負荷動作($\overline{\text{SKIP}}$)

MAX1515は、軽負荷時に電流消費を低減するパルススキッピングモードを備えています。MAX1515をパルススキッピングモードに設定するには、 $\overline{\text{SKIP}}$ をGNDに接続します。強制PWMモードはスイッチング周波数を比較的一定に保つため、伝導及び放射エミッションの周波数を常に狭周波数帯に維持する必要があるアプリケーションに適しています。電磁干渉(EMI)の制御方法に関する詳細については、マキシムのウェブサイト(japan.maxim-ic.com)を参照してください。パルススキッピングモードは軽負荷でダイナミックにスイッチング周波数を変え、軽負荷で高効率を要求するアプリケーションに適しています。

強制PWMモード

MAX1515を低ノイズ、一定オフ時間PWMモードで動作させるには、 $\overline{\text{SKIP}}$ を V_{CC} に接続してください。一定オフ時間PWMアーキテクチャは、比較的安定したスイッチング周波数を提供します(「出力電流変化に伴う周波数変動」の項を参照)。1個の抵抗器(R_{TOFF})によって、最高1MHzのスイッチング周波数のハイサイドNMOSパワースイッチオフ時間が設定され、効率、スイッチングノイズ、部品サイズ、及びコスト間で性能のバランスが可能となります。

強制PWMモードでは、ハイサイドNMOSスイッチオン時間を拡張し、サイクルごとに負荷に伝達されるエネルギー量を増大させることによって、出力電圧を制御します。各オフ時間の終了時にハイサイドNMOSスイッチはオンとなり、出力がレギュレーション範囲内にあるか、またはスイッチに流れる電流が4.2Aの電流制限値に達するまで、オン状態を維持します。ハイサイドNMOSスイッチがオフになると、設定されたオフ時間(t_{OFF})の間、オフ状態を維持し、ローサイドNMOS同期スイッチがオンとなります。ローサイドNMOSスイッチは、 t_{OFF} の終了までオン状態を維持します。どちらか一方のNMOSスイッチが常にPWMモード状態にあるため、インダクタ電流は連続的です。

低電圧、スイッチ内蔵、 ステップダウン/DDRレギュレータ

表3. 動作モード

SHDN	MODE PIN	SKIP	REFOUT BUFFER	STEP-DOWN REGULATOR MODE	STEP-DOWN REGULATOR CURRENT
Low	Low	X	Off, High-Z	Off	Off
Low	High	X	On	Off	Off
High	Low	Low	Off, High-Z	On, non-DDR mode. FB regulates to preset voltage or 0.5V.	Source only. Pulse-skipping mode.
High	Low	High	Off, High-Z	On, non-DDR mode. FB regulates to preset voltage or 0.5V.	Source/sink. Forced-PWM mode.
High	High	Low	On	On, DDR mode. FB regulates to REFIN.	Source/sink. Pulse-skipping mode.
High	High	High	On	On, DDR mode. FB regulates to REFIN.	Source/sink. Forced-PWM mode.

X = 任意。

パルススキッピング(ソースモード)

SKIPをGNDに接続すると、MAX1515は軽負荷では高効率パルススキッピングモード、重負荷ではPWMモードに自動的に切り替わります。負荷電流がパルススキッピングモード電流スレッショルド(800mA、typ)の半分になると、PWMモードからパルススキッピングモードに遷移します。

パルススキッピングモードでは、効率を向上するためにスイッチング周波数を低下させます。インダクタ電流はこのモードでは連続せず、 $V_{FB} < V_{REFIN}$ の場合のみMAX1515はLXスイッチングサイクルを開始します。 V_{FB} が V_{REFIN} を下回ると、ハイサイドNMOSスイッチがオンとなり、出力がレギュレーション範囲内にあり、スイッチに流れる電流が800mAの正のパルススキッピングモード電流スレッショルド(I_{SKIP_P})に増加するまで、オン状態を維持します。ハイサイドNMOSスイッチがオフになると、ローサイドNMOS同期スイッチはオンとなり、スイッチに流れる電流が200mAのゼロクロス電流スレッショルドに降下するまでオン状態を維持します。

パルススキッピング(シンクモード)

DDRモード(MODE = V_{CC})時にパルススキッピング動作が選択されている場合(SKIP = GND)は、出力電圧がシンクまたはソースのどちらかのヒステリシススレッショルド($V_{REFIN} \pm 25mV$)を超えると、MAX1515のソース/シンクコントローラは動作モードを切り替えます。パルススキッピングのソースモードでは、MAX1515は出力リップルの谷(valley)電圧を調整します(「パルススキッピング(ソースモード)」の項を参照)。出力電圧がシンクモードスレッショルドを上回ると、MAX1515はシンクモードに入ります。MAX1515は、ローサイドNMOSをオンとして、各シンクモードサイクルを開始します。ローサイドNMOSは、オフ時間(t_{OFF})が経過するまでオン状態を維持します。ローサイドNMOSが

表4. 出力電圧の設定

FBSEL0	FBSEL1	OUTPUT VOLTAGE
GND	GND	Adjustable $V_{FB} = V_{REFIN}$
GND	V_{CC}	1.5V
V_{CC}	GND	1.8V
V_{CC}	V_{CC}	2.5V

オフになると、ハイサイドNMOSがオンとなり、スイッチに流れる電流が-350mAのゼロクロス電流スレッショルドに達するまでオン状態を維持します。出力電圧がフィードバックスレッショルド以下である限り、コントローラはハイインピーダンス状態を維持します。軽負荷状態では、このことによってシンクモードコントローラがパルスを自動的にスキップすることができます。重負荷状態では、出力電圧はフィードバックスレッショルド以下の状態を維持し、シンクモードコントローラに標準の強制PWM動作をエミュレートさせます。

パルススキッピング電流スレッショルドを持つことが、シンクモード制御方式でパルススキッピングPFM動作と非スキッピングPWM動作の自動切替えを可能とします。この方式では、連続及び不連続インダクタ電流動作間の境界は負のパルススキッピング電流スレッショルドの半分になります。

非DDRモードにおける出力電圧

非DDRモード(MODE = GND及び $V_{REFIN} = V_{REF}$)では、MAX1515の出力は、2.5V、1.8V、及び1.5Vの3つのプリセット出力電圧の中から1つを選択することができます。プリセット出力電圧の場合は、FBを出力電圧に接続し、表4に示すようにFBSEL0及びFBSEL1を接続してください。可変出力電圧の場合は、FBSEL0及びFBSEL1をGNDに接続し、REFとグラウンドの間にある抵抗分圧器にREFINを接続してください(図5参照)。可変

低電圧、スイッチ内蔵、 ステップダウン/DDRレギュレータ

MAX1515

出力の場合、電圧のレギュレーションは、 $V_{FB} = V_{REFIN}$ となって維持されます。 R_B には100k Ω を使用してください。 R_A は、次式から求められます。

$$V_{FB} = V_{REF} \left(\frac{R_B}{R_A + R_B} \right)$$

ここで、 $V_{REF} = 1.1V$ です。

REFINがREFに接続されている場合、プリセット出力電圧は、出力電圧を正確なレベルに設定する内部調整された抵抗分圧器を使用します。プリセット電圧モードを使用する時にREFINを他の電圧レベルに接続すると、レシオメトリックにスケーリングされた出力電圧が得られます。

DDRモードにおける出力電圧

DDRモード(MODE = V_{CC})では、MAX1515はREFINで設定された電圧にFBをレギュレーションさせます。DDRアプリケーションの場合は、終端用電源はメモリ電源電圧のちょうど半分にトラッキングする必要があります。図1は、DDRアプリケーション用に構成されたMAX1515を示しています。

リファレンスバッファ(REFOUT)

ユニティゲインアンプは、MODE = V_{CC} のときにリファレンス入力(V_{REFIN})のバッファ出力を供給します。このトランスコンダクタンスアンプは、0.47 μF 以上のセラミックコンデンサで補償する必要があります。コンデンサの値を大きくするとアンプの帯域幅が狭くなるため、ダイナミックな入力電圧変動に対する応答時間が長くなります。バッファは、このダイナミックリファレンスが、 $\pm 5mA$ の負荷を取られたとしても入力電圧(V_{REFIN})の $\pm 20mV$ 以内にとどまることを可能とします。アンプの入力電圧範囲は0.5V~1.5Vです。MODE = GNDになると、リファレンスバッファはシャットダウンします。

パワーグッド出力(PGOOD)

PGOODは、出力を常時監視するウィンドウコンパレータに対応するオープンドレイン出力です。PGOODは、シャットダウン及びソフトスタート時にはアクティブでローに維持されます。ソフトスタートが終了した後は、各出力電圧が公称レギュレーション電圧の $\pm 10\%$ 内にある間は、PGOODはハイインピーダンスになります。出力電圧が公称レギュレーション電圧より10%降下するか、10%上昇すると、MAX1515はMOSFETをオンとして、パワーグッド出力(PGOOD)をローに強制します(図2参照)。ロジックレベル出力電圧とするためには、外付けプルアップ抵抗をPGOODと V_{CC} の間に接続してください。ほとんどのアプリケーションで100k Ω の抵抗が適切に機能します。

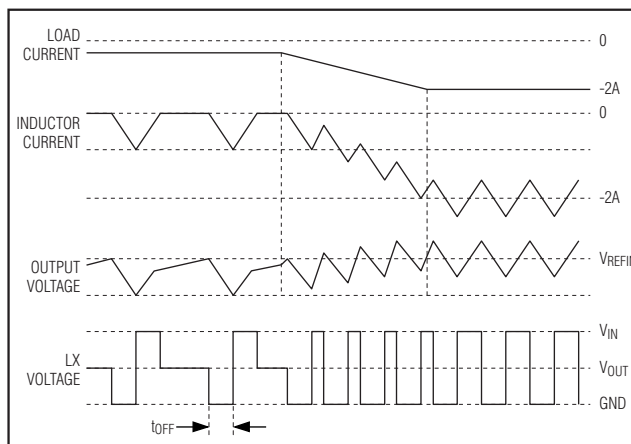


図4. シンクモードの波形

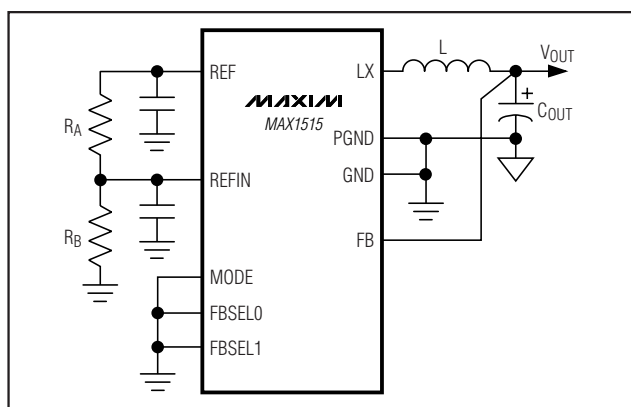


図5. REFINに接続する抵抗分圧器による V_{OUT} の設定

サーマルシャットダウン

MAX1515は、熱障害保護回路を内蔵しています。ジャンクション温度が $+165^{\circ}C$ を上回ると、熱センサが V_{SHDN} に関係なくMAX1515をシャットダウンします。MAX1515は、ジャンクション温度が $+150^{\circ}C$ まで冷却されると再作動します。

熱抵抗

ジャンクションから周囲までの熱抵抗、 θ_{JA} は、裏面エクスポーズドパッドに接続された銅領域の大きさに強く依存しています。基板上の通気によって、 θ_{JA} は激減します。放熱するために、ICに接続された銅領域を各大電流端子に均等に配分してください。QFNの熱に関する考慮事項については、マキシムのウェブサイト(japan.maxim-ic.com)を参照してください。

電力損失

MAX1515の電力損失は、2個の内蔵パワースwitchの伝導損失が主要な要素です。制御部の消費電流と、内蔵Switchのゲート容量の充電及び放電に使われる平均電流(すなわち、スイッチング損失 — PSL)による電力損失は、およそ次の通りです。

低電圧、スイッチ内蔵、 ステップダウン/DDRレギュレータ

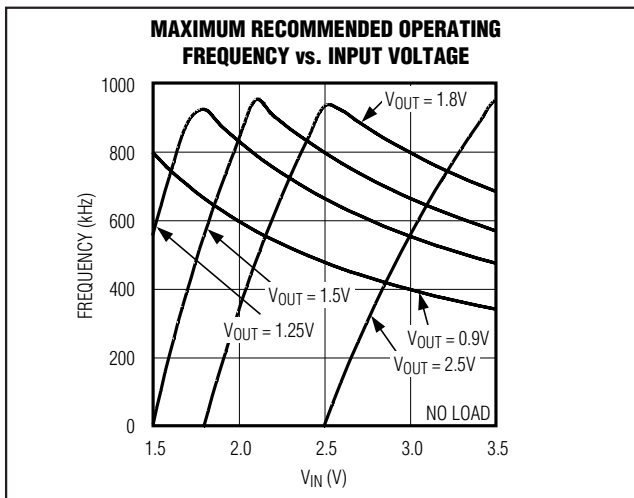


図6. 最大動作周波数対入力電圧

$$PSL = C \times V_{IN}^2 \times f_{SW}$$

ここで、

$$C = 5nF$$

f_{SW} = スイッチング周波数

2個のパワースイッチの合計伝導損失(PCL)は、以下で概算されます。

$$PCL = I_{OUT}^2 \times R_{NMOS}$$

ここで、

I_{OUT} = 負荷電流

R_{NMOS} = NMOSスイッチのオン抵抗値

設計手順

標準的なDDRアプリケーションの場合は、表1の推奨部品の値を使用してください。他のアプリケーションの場合は、表5の推奨部品の値を使用するか、または以下の手順を実行してください。

- 1) 所望のPWMモードスイッチング周波数を選択してください。最大動作周波数については、図6を参照してください。
- 2) 一定オフ時間を入力電圧、出力電圧、及びスイッチング周波数に応じて選択してください。
- 3) R_{TOFF} をオフ時間に応じて選択してください。
- 4) インダクタを出力電圧、オフ時間、及びピーク間インダクタ電流に応じて選択してください。

無負荷スイッチング周波数及びオフ時間の設定

MAX1515はプログラマブルなPWMモードスイッチング周波数を特長とし、この周波数は入出力電圧及び R_{TOFF} の値で設定されます。 R_{TOFF} によって、PWMモードに

表5. 推奨部品値($I_{OUT} = 3A$)

V_{IN} (V)	V_{OUT} (V)	f_{PWM} (kHz)	L (μH)	C_{OUT} (μF)	R_{TOFF} (k Ω)
3.3	2.5	400	1.5	100	49.9
3.3	1.8	400	2.2	150	110
3.3	1.5	480	2.2	180	110
3.3	1.2	420	2.2	220	150
2.5	1.8	430	1.2	100	49.9
2.5	1.5	320	1.8	150	110
2.5	1.2	440	1.5	180	110

おけるハイサイドNMOSパワースイッチのオフ時間が設定されます。次式を使って、PWMモードで所望の無負荷スイッチング周波数に応じてオフ時間を選択してください。

$$t_{OFF} = \frac{V_{IN} - V_{OUT}}{f_{PWM} \times V_{IN}}$$

ここで、

t_{OFF} = 設定するオフ時間

V_{IN} = 入力電圧

V_{OUT} = 出力電圧

f_{PWM} = PWMモードにおける無負荷スイッチング周波数
次式に従って、 R_{TOFF} を選択してください。

$$R_{TOFF} = (t_{OFF} - 0.035\mu s) \frac{110k\Omega}{1.00\mu s}$$

V_{RTOFF} は通常1.1Vで、0.35 μs ~4.5 μs のオフ時間の場合は R_{TOFF} の推奨値は33.2k Ω ~499k Ω の範囲です。

出力電流変化に伴う周波数変動

PWMモードのMAX1515の動作周波数は、次式に示すように主に t_{OFF} (R_{TOFF} で設定)、 V_{IN} 、及び V_{OUT} で決定されます。

$$f_{PWM} = \frac{V_{IN} - V_{OUT} - V_{CHG}}{t_{OFF}(V_{IN} - V_{CHG} + V_{DISCHG})}$$

ここで、

V_{CHG} = ハイサイドFETの R_{NMOS} 及びインダクタのDCRによるインダクタ充電経路の電圧降下

V_{DISCHG} = ローサイドFETの R_{NMOS} 及びインダクタDCRによるインダクタ放電経路の電圧降下

電流をソース(供給)している間は、 V_{CHG} 及び V_{DISCHG} はソース負荷電流とともに上昇し、インダクタの両端間の電圧は降下します。これによって周波数は低下します。

低電圧、スイッチ内蔵、 ステップダウン/DDRレギュレータ

MAX1515

逆に、電流をシンク(吸収)している間は、 V_{CHG} 及び V_{DISCHG} はシンク負荷電流とともに降下し、インダクタの両端間の電圧は上昇します。次式を使って、周波数の変動を概算します。

$$\Delta f_{PWM} = - \frac{I_{OUT} \times R_{DROP}}{V_{IN} \times t_{OFF}}$$

ここで、 R_{DROP} は、内蔵MOSFET(40mΩ、typ)とインダクタの抵抗です。

インダクタの選択

主要インダクタパラメータであるインダクタ値(L)及びピーク電流(I_{PEAK})を決定する必要があります。次式には、最大DC負荷電流に対するピークtoピークのインダクタのACリップル電流の比率である、LIRとして示される定数が含まれています。LIRの値が大きくなるとインダクタンスが小さくなりますが、損失と出力リップルは大きくなります。サイズと損失間の適切な妥協点は、負荷電流に対し約25%のリップル電流の比率(LIR = 0.25)にあり、これはDC負荷電流の1.125倍のピークインダクタ電流に相当します。

$$L = \frac{V_{OUT} \times t_{OFF}}{I_{OUT(MAX)} \times LIR}$$

また、選択する最小インダクタンスは、ハイサイドスイッチオン時間の間にインダクタ電流を1A/μs以下に制限するのに十分な大きさとする必要があります。

$$L_{MIN} \geq (V_{IN(MAX)} - V_{OUT}) \times \frac{1\mu s}{1A}$$

上記の式を使用する場合は全負荷でのピークインダクタ電流は $1.125 \times I_{OUT(MAX)}$ であり、使用しない場合、ピーク電流は次式で計算されます。

$$I_{PEAK} = I_{OUT(MAX)} + \frac{V_{OUT} \times t_{OFF}}{2 \times L}$$

飽和電流が、少なくともピークインダクタ電流と同じ大きさのインダクタを選択してください。選択するインダクタは、選定された動作周波数で損失が小さいインダクタとする必要があります。

入力コンデンサの選択

入力フィルタコンデンサは、電圧源のピーク電流及びノイズを低減します。ノイズフィルタ用に低ESR及び低ESLの0.1μFコンデンサをINから5mm以内の位置に配置してください。RMS入力リップル電流の要件及び電圧定格に従って大容量入力コンデンサを選択します。

$$I_{RMS} = I_{OUT(MAX)} \left(\frac{\sqrt{V_{OUT}(V_{IN} - V_{OUT})}}{V_{IN}} \right)$$

出力コンデンサの選択

出力フィルタコンデンサは、出力電圧リップル、出力負荷過渡応答、及びフィードバックループの安定性に影響を与えます。動作を安定させるには、MAX1515には $V_{RIPPLE} \geq 1\% \times V_{OUT}$ を満たす最小出力リップル電圧が必要です。出力コンデンサの必要とする最小ESRは、次式で計算されます。

$$ESR \geq 1\% \times \frac{L}{t_{OFF}}$$

電流供給のみのアプリケーションに対する安定した動作には、正確な出力フィルタコンデンサが必要です。出力コンデンサを選択する際には、次の式を満たすようにしてください。

$$C_{OUT} \geq \frac{V_{REFIN} \times t_{OFF}}{V_{OUT}} \times 105\mu F/\mu s$$

DDRアプリケーションの場合は、出力容量要件は上記の要件の2倍である必要があります。出力フィルタコンデンサの等価直列抵抗(ESR)は出力リップル及び負荷過渡要件を満たすのに十分な小ささである必要があります。ただし、安定性要件を満たすのに十分な大きさである必要もあります。

出力が大きな過渡負荷にさらされるアプリケーションでは、出力コンデンサのサイズは、過渡負荷で過剰な出力降下を排除するために必要なESRの値によって決まります。有限な容量値による電圧降下を無視すると、次の式を満たさなければなりません。

$$R_{ESR} \leq \frac{V_{STEP}}{\Delta I_{OUT(MAX)}}$$

大きく高速の過渡負荷がないアプリケーションでは、通常、出力コンデンサのサイズは、許容可能なレベルの出力リップル電圧を維持するために必要とするESRの値によって決まります。ステップダウンコントローラの出カリップル電圧は、総インダクタリップル電流に出カコンデンサのESRを乗算した値になります。このため、リップル仕様を満たすのに必要な最大ESRは次の式になります。

$$R_{ESR} \leq \frac{V_{RIPPLE}}{I_{OUT(MAX)} \times LIR}$$

低電圧、スイッチ内蔵、 ステップダウン/DDRレギュレータ

実際に必要な容量値は、コンデンサ技術の材料のほかに、低ESRを実現するのに必要とする物理サイズも関係します。このため、コンデンサは、通常、容量値ではなくESR及び電圧定格によって選択します(これはタンタル、OS-CON、ポリマ、及びその他の電解コンデンサにも当てはまります)。

過渡応答

インダクタリップル電流は、特に $V_{IN} \sim V_{OUT}$ の差が小さいときは過渡応答性能にも影響を与えます。インダクタ値が小さいとインダクタ電流のスルーレートが速くなり、急な負荷ステップで出力フィルタコンデンサから奪われた電荷が補充されます。ワーストケースの出力降下は、次式から計算することができます。

$$V_{SAG} \approx \frac{(\Delta I_{OUTL} + V_{OUTtOFF})^2}{2L \times C_{OUT}(V_{IN} - V_{OUT})} + \frac{V_{OUTtOFF}^2}{2L \times C_{OUT}} + \frac{\Delta I_{OUTtOFF}}{C_{OUT}}$$

ここで、 ΔI_{OUT} は最大過渡負荷です。

通常、最大過渡負荷は最大負荷電流と同じです($\Delta I_{OUT} = I_{LOAD(MAX)}$)。DDR終端アプリケーションの場合は、出力は電流をソース及びシンクする必要があります。こうしたアプリケーションでは、実際のピークトゥピーク過渡電流(ΔI_{OUT})は、次式のように最大ソース及び最大シンク負荷電流の和として定義されます。

$$\Delta I_{OUT} = |I_{SOURCE(MAX)}| + |I_{SINK(MAX)}|$$

インダクタの蓄積エネルギーに起因する全負荷から無負荷への過渡時のオーバシュート量は、次式のように計算することができます。

$$V_{SOAR} \approx \frac{(\Delta I_{OUT})^2 L}{2C_{OUT} V_{OUT}}$$

パルススキッピングソース/シンク機能を使用するとき(MODE = V_{CC} 及びSKIP = GND)は、出力過渡電圧はシンク及びソース検出スレッショルド($V_{REFIN} \pm 20mV$)を(それぞれ)上回ったり、下回ってはいけません。

アプリケーション情報

ドロップアウト動作

MAX1515は10 μ sの最大オン時間を備えることによって、ドロップアウト性能を向上しています。低入力電圧で動作する場合は、オン時間及びオフ時間のワーストケースの値を使ってデューティファクタ制限値を計算する必要があります。ドロップアウトのごく近くで動作するステップダウンレギュレータの過渡応答性能は低く、

通常、バルク出力容量の追加が必要であることに注意してください(「設計手順」の項の V_{SAG} の式を参照)。

ドロップアウトの絶対点は、インダクタ電流がオン時間の間に上昇する(ΔI_{UP})のと同じだけ、オフ時間時に降下する(ΔI_{DOWN})場合です。 $h = \Delta I_{UP} / \Delta I_{DOWN}$ の比率は、負荷の増加に応じてインダクタの電流を上昇させるコントローラの能力を示し、常に1を上回る必要があります。 h が絶対最小のドロップアウト点である1に近づくにつれて、各スイッチングサイクル時にインダクタ電流は同じように上昇することができず、出力容量を追加しない場合は V_{SAG} が大幅に増加します。

h の妥当な最小値は1.5ですが、これを上下に調整すると、 V_{SAG} 、出力容量、及び最小動作電圧間のバランスが実現します。 h を決めると、最小動作電圧は次式のように計算することができます。

$$V_{IN(MIN)} = V_{OUT} + V_{CHG} + \frac{h \times t_{OFF} \times (V_{OUT} + V_{DISCHG})}{t_{ON(MAX)}}$$

ここで、 V_{CHG} 及び V_{DISCHG} は充電経路及び放電経路の寄生電圧降下(「出力電流変化に伴う周波数変動」の項を参照)、 $t_{ON(MAX)}$ は「電気的特性(Electrical Characteristics)」からの値、そして t_{OFF} は設定されたオフ時間です。絶対最小入力電圧は、 $h=1$ として計算されます。

$V_{IN(MIN)}$ の計算値が必要な最小入力電圧よりも大きい場合は、 t_{OFF} を小さくするか、または出力容量を追加して、許容可能な V_{SAG} を得る必要があります。ドロップアウト近くの動作が予想される場合は、十分な過渡応答を確保するために V_{SAG} を計算してください。

ドロップアウト設計例

$$V_{OUT} = 2.5V$$

$$t_{OFF} = 1\mu s$$

$$V_{CHG} = V_{DISCHG} = 100mV$$

$$h = 1.5$$

$$V_{IN(MIN)} = 2.5V + 0.1V + \frac{1.5 \times 1\mu s \times (2.5V + 0.1V)}{10\mu s} = 2.99V$$

ダイナミックな出力電圧の遷移

REFINの電圧を変えることによって、2つの設定ポイント間でダイナミックな出力電圧の遷移が必要なアプリケーションでMAX1515を使用することができます。 n チャネルMOSFETを使って、REFINに接続する抵抗分圧器回路を変えて、第2コントローラの出力電圧をダイナミックに調整することができます。この結果の出力電圧は、次式で決定されます。

低電圧、スイッチ内蔵、 ステップダウン/DDRレギュレータ

MAX1515

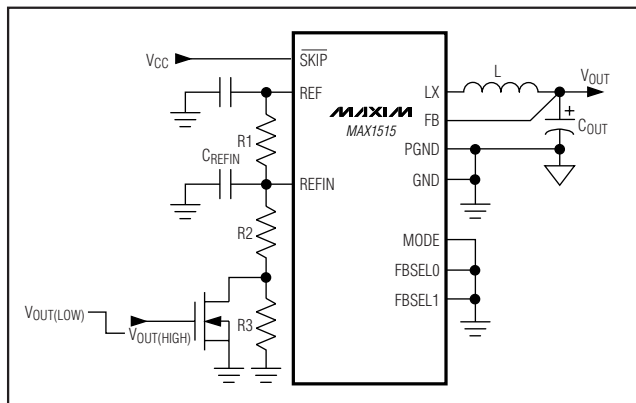


図7. ダイナミック出力電圧

$$V_{OUT(LOW)} = V_{REF} \left(\frac{R_2}{R_1 + R_2} \right)$$

$$V_{OUT(HIGH)} = V_{REF} \left(\frac{R_2 + R_3}{R_1 + R_2 + R_3} \right)$$

REFINを小さくした場合は、高速、高精度の負方向の電圧遷移を実現するには強制PWM動作が必要です。強制PWM動作はゼロクロスコンパレータをディセーブルするため、インダクタ電流は軽負荷で反転可能で、出力コンデンサが迅速に放電されます。

REFINがステップ電圧変化する場合は、出力電圧の変化速度は、変化時のインダクタ電流ランプ(傾斜変化)、総出力容量、電流制限、及び負荷によって制限されます。インダクタ電流ランプは、インダクタタンス及びインダクタの両端間の電圧によって制限されます。総出力容量によって、出力電圧を変えるのに必要な電流量が決まります。負荷電流の追加は正方向のREFIN電圧変化時の出力電圧変化を減速させ、負方向のREFIN電圧変化時の出力電圧変化を加速します。電流制限設定値を増大させると、正方向の出力電圧遷移が加速されます。

パワーグッドコンパレータのトリップを排除するには、出力電圧(V_{OUT})がリファレンス電圧(V_{REFIN})を高精度でトラッキングすることが可能なほどに、リファレンス電圧のスルーレートを低速にする必要があります。ダイナミック遷移及びフィルタノイズ時にREFIN電圧の変化速度を制御するには、REFINとGNDの間にコンデンサを追加してください。

追加容量によって、REFIN電圧は、 $R_{EQ} \times C_{REFIN}$ で与えられる時定数で2つの設定ポイント間でスルー(変化)します。ここで、 R_{EQ} は、スルーコンデンサから見た等価並列抵抗です。図7を参照して、正方向のREFIN電圧遷移の時定数は次の式で表されます：

$$\tau_{POS} = \left[\frac{R_1 \times (R_2 + R_3)}{R_1 + R_2 + R_3} \right] C_{REFIN}$$

また、負方向のREFIN電圧遷移の時定数は次の式になります。

$$\tau_{POS} = \left[\frac{R_1 \times R_2}{R_1 + R_2} \right] C_{REFIN}$$

プリント基板レイアウトのガイドライン

意図した出力電力レベル、高効率、及び低ノイズを実現するには、適切なレイアウトが必要です。適切なレイアウトとしては、グランドプレーンの使用、綿密な部品配置、適切なトレース幅による正しいトレース経路設定などがあります。適切なレイアウトを参考にするには、MAX1515の評価キットを参照してください。

以下の項目は、重要度の高い順です。

- 1) スイッチド電流及び大電流のグランドループを最小限に抑えてください。入力コンデンサのグランド、出力コンデンサのグランド、及びPGNDをシングルポイントで接続してください。生じたアイランドを1点のみでGNDに接続してください。
- 2) 入力フィルタコンデンサをINから5mm以内の位置に接続してください。接続用の銅トレースは大電流を流すため、幅は最低1mm、できれば2.5mmとする必要があります。
- 3) LXノード部品をデバイスにできる限りまとめて近接して配置してください。これによって、ノイズ、抵抗性損失、及びスイッチング損失が低減します。
- 4) グランドプレーンは、性能最適化に不可欠です。ほとんどのアプリケーションでは回路は多層基板上にあり、4層以上を完全使用することを推奨します。相互接続用に最上部と最下部の層を使用し、連続したグランドプレーン用に中間層を使用してください。大電流がグランドプレーンに流れることがないようにしてください。

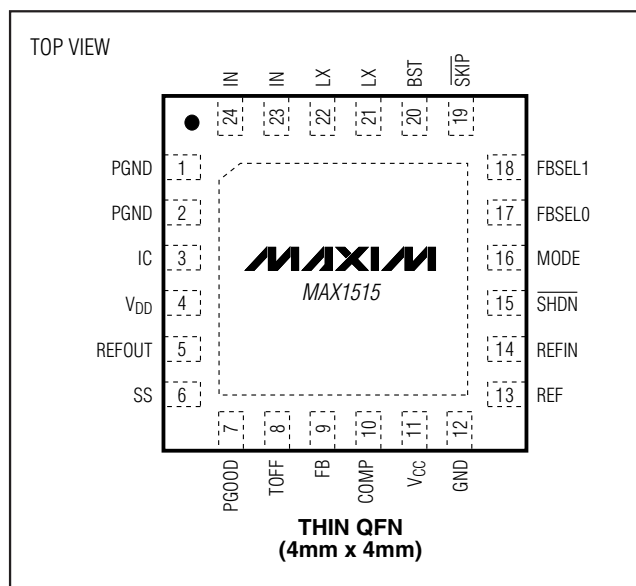
チップ情報

TRANSISTOR COUNT: 8258

PROCESS: BiCMOS

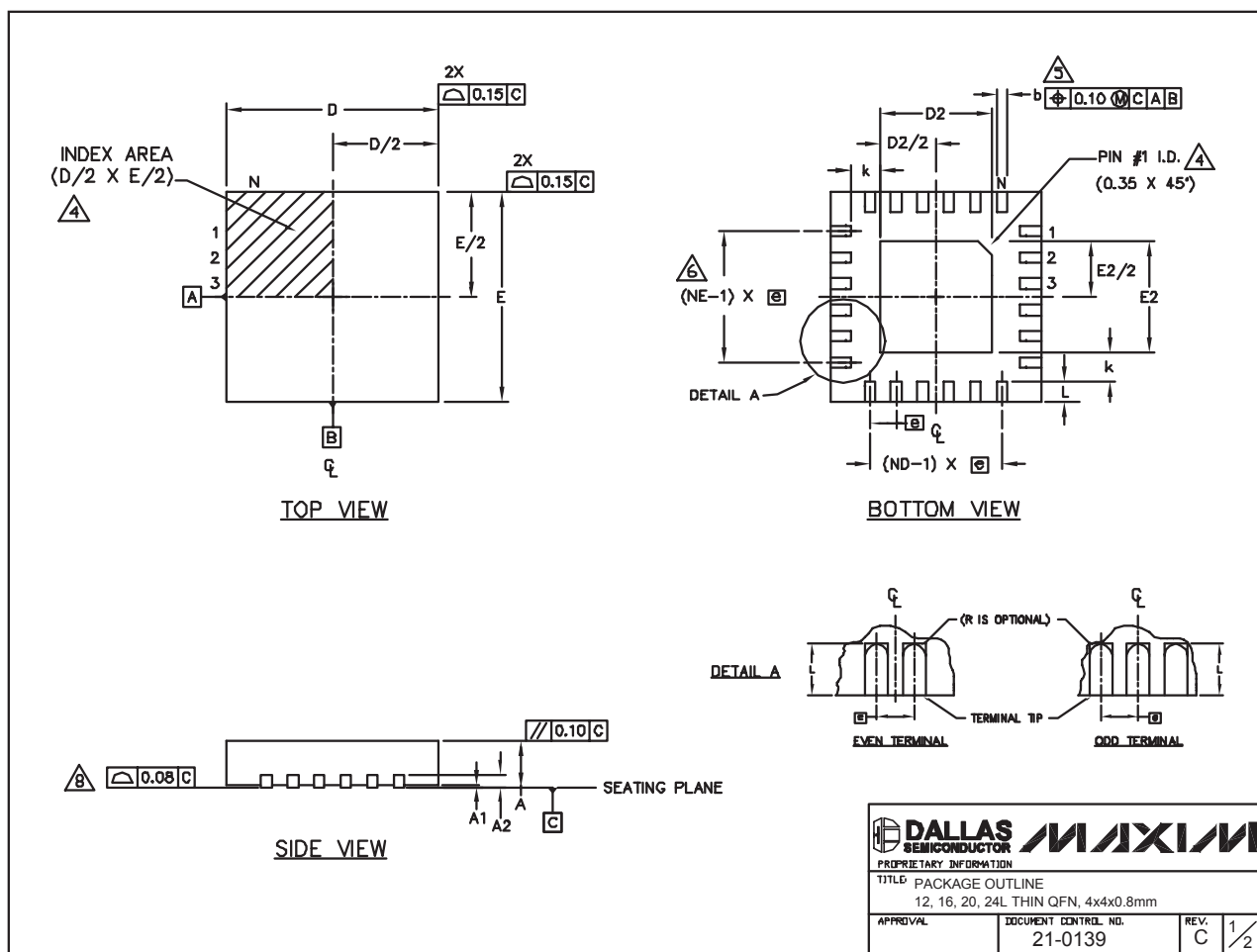
低電圧、スイッチ内蔵、 ステップダウン/DDRレギュレータ

ピン配置



MAX 1515

(このデータシートに掲載されているパッケージ仕様は、最新版が反映されているとは限りません。最新のパッケージ情報は、japan.maxim-ic.com/packagesをご参照下さい。)



低電圧、スイッチ内蔵、 ステップダウン/DDRレギュレータ

パッケージ(続き)

(このデータシートに掲載されているパッケージ仕様は、最新版が反映されているとは限りません。最新のパッケージ情報は、japan.maxim-ic.com/packagesをご参照下さい。)

COMMON DIMENSIONS												
PKG	12L 4x4			16L 4x4			20L 4x4			24L 4x4		
REF.	MIN.	NOM.	MAX.	MIN.	NOM.	MAX.	MIN.	NOM.	MAX.	MIN.	NOM.	MAX.
A	0.70	0.75	0.80	0.70	0.75	0.80	0.70	0.75	0.80	0.70	0.75	0.80
A1	0.0	0.02	0.05	0.0	0.02	0.05	0.0	0.02	0.05	0.0	0.02	0.05
A2	0.20 REF			0.20 REF			0.20 REF			0.20 REF		
b	0.25	0.30	0.35	0.25	0.30	0.35	0.20	0.25	0.30	0.18	0.23	0.30
D	3.90	4.00	4.10	3.90	4.00	4.10	3.90	4.00	4.10	3.90	4.00	4.10
E	3.90	4.00	4.10	3.90	4.00	4.10	3.90	4.00	4.10	3.90	4.00	4.10
e	0.80 BSC.			0.65 BSC.			0.50 BSC.			0.50 BSC.		
k	0.25	-	-	0.25	-	-	0.25	-	-	0.25	-	-
L	0.45	0.55	0.65	0.45	0.55	0.65	0.45	0.55	0.65	0.30	0.40	0.50
N	12			16			20			24		
ND	3			4			5			6		
NE	3			4			5			6		
JeDEC Var.	WGGB			WGGC			WGGD-1			WGGD-2		

EXPOSED PAD VARIATIONS							
PKG. CODES	D2			E2			DOWN BONDS ALLOWED
	MIN.	NOM.	MAX.	MIN.	NOM.	MAX.	
T1244-2	1.95	2.10	2.25	1.95	2.10	2.25	NO
T1244-3	1.95	2.10	2.25	1.95	2.10	2.25	YES
T1244-4	1.95	2.10	2.25	1.95	2.10	2.25	NO
T1644-2	1.95	2.10	2.25	1.95	2.10	2.25	NO
T1644-3	1.95	2.10	2.25	1.95	2.10	2.25	YES
T1644-4	1.95	2.10	2.25	1.95	2.10	2.25	NO
T2044-1	1.95	2.10	2.25	1.95	2.10	2.25	NO
T2044-2	1.95	2.10	2.25	1.95	2.10	2.25	YES
T2044-3	1.95	2.10	2.25	1.95	2.10	2.25	NO
T2444-1	2.45	2.60	2.63	2.45	2.60	2.63	NO
T2444-2	1.95	2.10	2.25	1.95	2.10	2.25	YES
T2444-3	2.45	2.60	2.63	2.45	2.60	2.63	YES
T2444-4	2.45	2.60	2.63	2.45	2.60	2.63	NO

NOTES:

1. DIMENSIONING & TOLERANCING CONFORM TO ASME Y14.5M-1994.
2. ALL DIMENSIONS ARE IN MILLIMETERS. ANGLES ARE IN DEGREES.
3. N IS THE TOTAL NUMBER OF TERMINALS.
4. THE TERMINAL #1 IDENTIFIER AND TERMINAL NUMBERING CONVENTION SHALL CONFORM TO JEDEC 95-1 SPP-012. DETAILS OF TERMINAL #1 IDENTIFIER ARE OPTIONAL, BUT MUST BE LOCATED WITHIN THE ZONE INDICATED. THE TERMINAL #1 IDENTIFIER MAY BE EITHER A MOLD OR MARKED FEATURE.
5. DIMENSION b APPLIES TO METALLIZED TERMINAL AND IS MEASURED BETWEEN 0.25 mm AND 0.30 mm FROM TERMINAL TIP.
6. ND AND NE REFER TO THE NUMBER OF TERMINALS ON EACH D AND E SIDE RESPECTIVELY.
7. DEPOPULATION IS POSSIBLE IN A SYMMETRICAL FASHION.
8. COPLANARITY APPLIES TO THE EXPOSED HEAT SINK SLUG AS WELL AS THE TERMINALS.
9. DRAWING CONFORMS TO JEDEC MO220, EXCEPT FOR T2444-1, T2444-3 AND T2444-4.

 DALLAS SEMICONDUCTOR			
PROPRIETARY INFORMATION			
TITLE PACKAGE OUTLINE 12, 16, 20, 24L THIN QFN, 4x4x0.8mm			
APPROVAL	DOCUMENT CONTROL NO. 21-0139	REV. C	2/2

マキシム・ジャパン株式会社

〒169-0051 東京都新宿区西早稲田3-30-16 (ホリゾン1ビル)
TEL. (03)3232-6141 FAX. (03)3232-6149

マキシムは完全にマキシム製品に組込まれた回路以外の回路の使用について一切責任を負いかねます。回路特許ライセンスは明言されていません。マキシムは随時予告なく回路及び仕様を変更する権利を留保します。

24 **Maxim Integrated Products, 120 San Gabriel Drive, Sunnyvale, CA 94086 408-737-7600**