

パワースイッチ内蔵の高効率、4A、 ステップダウンDC-DCレギュレータ

概要

電流モード、同期式、DC-DCバックコンバータのMAX15066は高効率で最大4Aの出力電流を提供します。MAX15066は4.5V~16Vの入力電圧で動作し、0.606V~入力電圧の90%まで調整可能な出力電圧を提供します。MAX15066は分散電源システム、ノートブックコンピュータ、非携帯民生アプリケーション、およびプリレギュレーションアプリケーションに最適です。

MAX15066は最大90%のデューティサイクルが可能な内部固定500kHzのスイッチング周波数で動作するPWMモードを備えています。MAX15066は軽負荷では自動的にスキップモードに入ります。電流モード制御方式は補償設計を単純化し、サイクルごとの電流制限と電源および負荷過渡に対する高速応答が保証されます。高利得のトランスコンダクタンス誤差アンプによって外部補償の設定がフレキシブルになり、設計が簡単で、すべてをセラミックコンデンサとすることが可能です。

同期バックレギュレータのMAX15066はMOSFETを内蔵し、非同期ソリューションよりも高効率を提供しながら、個別部品によるコントローラソリューションに比べて設計が簡単になります。設計が簡単であることに加えて、MOSFETを内蔵したことによって、EMIが低減され、基板面積を小さくし、外付け部品数を最小化してより高い信頼性を提供します。

その他に外部調整可能なソフトスタート、電源シーケンス用に独立したイネーブル入力およびパワーグッド出力、およびサーマルシャットダウン保護を備えています。MAX15066は出力短絡状態時にヒックアップモードを使用する過電流保護(ハイサイドソースに対して)を提供します。プリバイアスされた出力に給電される場合、デバイスの安全な起動が保証されています。

MAX15066は2mm x 2mm、16バンプ(4 x 4アレイ)、0.5mmピッチWLPパッケージで提供され、-40°C ~ +85°Cで完全に動作が保証されています。

アプリケーション

- 分散電源システム
- リアレギュレータ用のプリレギュレータ
- ホームエンターテイメント(TVおよびセットトップボックス)
- ネットワークおよびデータ通信
- サーバ、ワークステーション、およびストレージ

特長

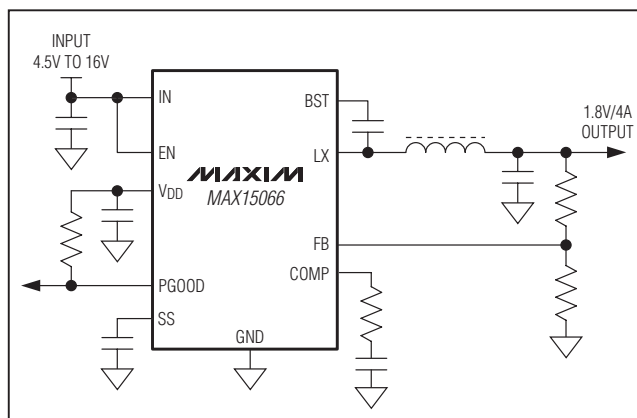
- ◆ 40mΩ (ハイサイド)および18.5mΩ (ローサイド)のR_{DS-ON}のパワーMOSFETを内蔵
- ◆ 高効率
最高96% (5V入力および3.3V出力)
最高93% (12V入力および3.3V出力)
- ◆ 連続出力電流: 4A
- ◆ 出力精度: ±1% (負荷、電源、および温度の全範囲に対して)
- ◆ 入力電圧範囲: 4.5V~16V
- ◆ 調整可能出力範囲: 0.606V~(0.9 x V_{IN})
- ◆ 固定の500kHzスイッチング周波数
- ◆ 設定可能なソフトスタート
- ◆ 低ESRのセラミック出力コンデンサで安定
- ◆ プリバイアス出力に対して安全な起動
- ◆ イネーブル入力およびパワーグッド出力
- ◆ サイクルごとの過電流保護
- ◆ 過電流(ヒックアップ保護)および過昇温度に対して完全保護
- ◆ 軽負荷時の自動スキップモード
- ◆ V_{DD} LDOの低電圧ロックアウト
- ◆ 2mm x 2mm、16バンプ(4 x 4アレイ)、0.5mmピッチWLPパッケージ

型番

| PART | TEMP RANGE | PIN-PACKAGE |
|--------------|----------------|-------------|
| MAX15066EWE+ | -40°C to +85°C | 16 WLP |

+は鉛(Pb)フリー/RoHS準拠パッケージを表します。

標準アプリケーション回路



パワースイッチ内蔵の高効率、4A、 ステップダウンDC-DCレギュレータ

ABSOLUTE MAXIMUM RATINGS

| | | | |
|-------------------------------|---|---|-----------------|
| IN to GND..... | -0.3V to +18V | Converter Output and V _{DD} | |
| EN to GND..... | -0.3V to (V _{IN} + 0.3V) | Short-Circuit Duration | Continuous |
| LX to GND | -0.3V to the lower of +18V and (V _{IN} + 0.3V) | Continuous Power Dissipation (T _A = +70°C) | |
| LX to GND (for 50ns) | -1V to the lower of +18V and (V _{IN} + 0.3V) | 16-Bump WLP (derate 20.4mW/°C above +70°C) | |
| PGOOD to GND | -0.3V to +6V | Multilayer Board | 1500mW |
| V _{DD} to GND..... | -0.3V to the lower of +6V and (V _{IN} + 0.3V) | Thermal Resistance (θ _{JA})(Note 2) | 23.6°C/W |
| COMP, FB, SS to GND | -0.3V to the lower of +6V and (V _{DD} + 0.3V) | Operating Temperature Range | -40°C to +85°C |
| BST to LX | -0.3V to +6V | Junction Temperature (Note 3) | +150°C |
| BST to GND | -0.3V to +24V | Continuous Operating Temperature at Full Current (Note 3)..... | +105°C |
| BST to V _{DD} | -0.3V to +18V | Storage Temperature Range | -65°C to +150°C |
| LX RMS Current (Note 1) | 0 to 9A | Soldering Temperature (reflow) | +260°C |

Note 1: LX has internal clamp diodes to GND and IN. Applications that forward bias these diodes should take care not to exceed the device's package power dissipation.

Note 2: Package thermal resistances were obtained based on the MAX15066 Evaluation Kit.

Note 3: Continuous operation at full current beyond +105°C can degrade product life.

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

ELECTRICAL CHARACTERISTICS

(V_{IN} = 12V, C_{VDD} = 1μF, C_{IN} = 22μF, T_A = T_J = -40°C to +85°C, typical values are at T_A = T_J = +25°C, unless otherwise noted.)
(Note 4)

| PARAMETER | SYMBOL | CONDITIONS | MIN | TYP | MAX | UNITS |
|---------------------------------|---------------------------|--|------|------|-------|-------|
| STEP-DOWN CONVERTER | | | | | | |
| Input Voltage Range | V _{IN} | | 4.5 | | 16 | V |
| Quiescent Current | I _{IN} | Not switching | | 1.1 | 2 | mA |
| Shutdown Input Supply Current | | V _{EN} = 0V | | 2 | 6 | μA |
| ENABLE INPUT | | | | | | |
| EN Shutdown Threshold Voltage | V _{EN_SHDN} | V _{EN} rising | | 0.7 | | V |
| EN Shutdown Voltage Hysteresis | V _{EN_HYST} | | | 70 | | mV |
| EN Lockout Threshold Voltage | V _{EN_LOCK} | V _{EN} rising | 1.7 | 1.9 | 2.1 | V |
| EN Lockout Threshold Hysteresis | V _{EN_LOCK_HYST} | | | 200 | | mV |
| EN Input Current | I _{EN} | V _{EN} = 12V | 0.8 | 2.6 | 5 | μA |
| POWER-GOOD OUTPUT | | | | | | |
| PGOOD Threshold | V _{PGOOD_TH} | V _{FB} rising | 0.54 | 0.56 | 0.585 | V |
| PGOOD Threshold Hysteresis | V _{PGOOD_HYST} | | | 15 | | mV |
| PGOOD Output Low Voltage | V _{PGOOD_OL} | I _{PGOOD} = 5mA, V _{FB} = 0.5V | | 35 | 100 | mV |
| PGOOD Leakage Current | I _{PGOOD} | V _{PGOOD} = 5V, V _{FB} = 0.7V | | | 100 | nA |

パワースイッチ内蔵の高効率、4A、 ステップダウンDC-DCレギュレータ

MAX15066

ELECTRICAL CHARACTERISTICS (continued)

($V_{IN} = 12V$, $C_{VDD} = 1\mu F$, $C_{IN} = 22\mu F$, $T_A = T_J = -40^\circ C$ to $+85^\circ C$, typical values are at $T_A = T_J = +25^\circ C$, unless otherwise noted.)
(Note 4)

| PARAMETER | SYMBOL | CONDITIONS | MIN | TYP | MAX | UNITS |
|--|------------------------|--|------|------|------|-------|
| ERROR AMPLIFIER | | | | | | |
| Error-Amplifier Transconductance | gMV | | | 1.6 | | mS |
| Error-Amplifier Voltage Gain | AVEA | | | 90 | | dB |
| FB Set-Point Accuracy | V _{FB} | | 600 | 606 | 612 | mV |
| FB Input Bias Current | I _{FB} | V _{FB} = 0.5V or 0.7V | -100 | | +100 | nA |
| SOFT-START | | | | | | |
| SS Current | I _{SS} | V _{SS} = 0.45V, sourcing | 4.5 | 5 | 5.5 | μA |
| SS Discharge Resistance | R _{SS} | I _{SS} = 10mA, sinking | | 6 | | Ω |
| CURRENT SENSE | | | | | | |
| Current Sense to COMP Transconductance | gMC | | | 9 | | S |
| COMP Clamp Low | | V _{FB} = 0.7V | | 0.68 | | V |
| PWM CLOCK | | | | | | |
| Switching Frequency | f _{SW} | | 450 | 500 | 550 | kHz |
| Maximum Duty Cycle | D _{MAX} | | | 90 | | % |
| Minimum Controllable On-Time | | | | 150 | | ns |
| Slope Compensation Ramp Valley | | | | 840 | | mV |
| Slope Compensation Ramp Amplitude | V _{SLOPE} | Extrapolated to 100% duty cycle | | 667 | | mV |
| INTERNAL LDO OUTPUT (V_{DD}) | | | | | | |
| V _{DD} Output Voltage | V _{DD} | I _{VDD} = 1mA, V _{IN} = 6.5V to 16V | 4.75 | 5.1 | 5.45 | V |
| | | I _{VDD} = 1mA to 25mA, V _{IN} = 6.5V | 4.75 | 5.1 | 5.45 | |
| V _{DD} Short-Circuit Current | | V _{IN} = 6.5V | 30 | 90 | | mA |
| V _{DD} LDO Dropout Voltage | | I _{VDD} = 5mA, V _{DD} drops by 2% | | | 100 | mV |
| V _{DD} Undervoltage Lockout Threshold | V _{UVLO_TH} | V _{DD} rising, LX starts switching | 3.7 | 3.9 | 4.1 | V |
| V _{DD} Undervoltage Lockout Hysteresis | V _{UVLO_HYST} | | | 150 | | mV |
| POWER SWITCH | | | | | | |
| LX On-Resistance | | High-side switch, I _{LX} = 0.4A | | 40 | | mΩ |
| | | Low-side switch, I _{LX} = 0.4A | | 18.5 | | |
| High-Side Switch Source Current-Limit Threshold | I _{HSCL} | | | 7.7 | | A |
| Low-Side Switch Zero-Crossing Current-Limit Threshold | | | | 0.21 | | A |
| High-Side Switch Skip Sourcing Current-Limit Threshold | | | | 0.58 | | A |
| LX Leakage Current | | V _{BST} = 21V, V _{IN} = V _{LX} = 16V | | 0.01 | | μA |
| | | V _{BST} = 5V, V _{IN} = 16V, V _{LX} = 0V | | 0.01 | | |

パワースイッチ内蔵の高効率、4A、 ステップダウンDC-DCレギュレータ

ELECTRICAL CHARACTERISTICS (continued)

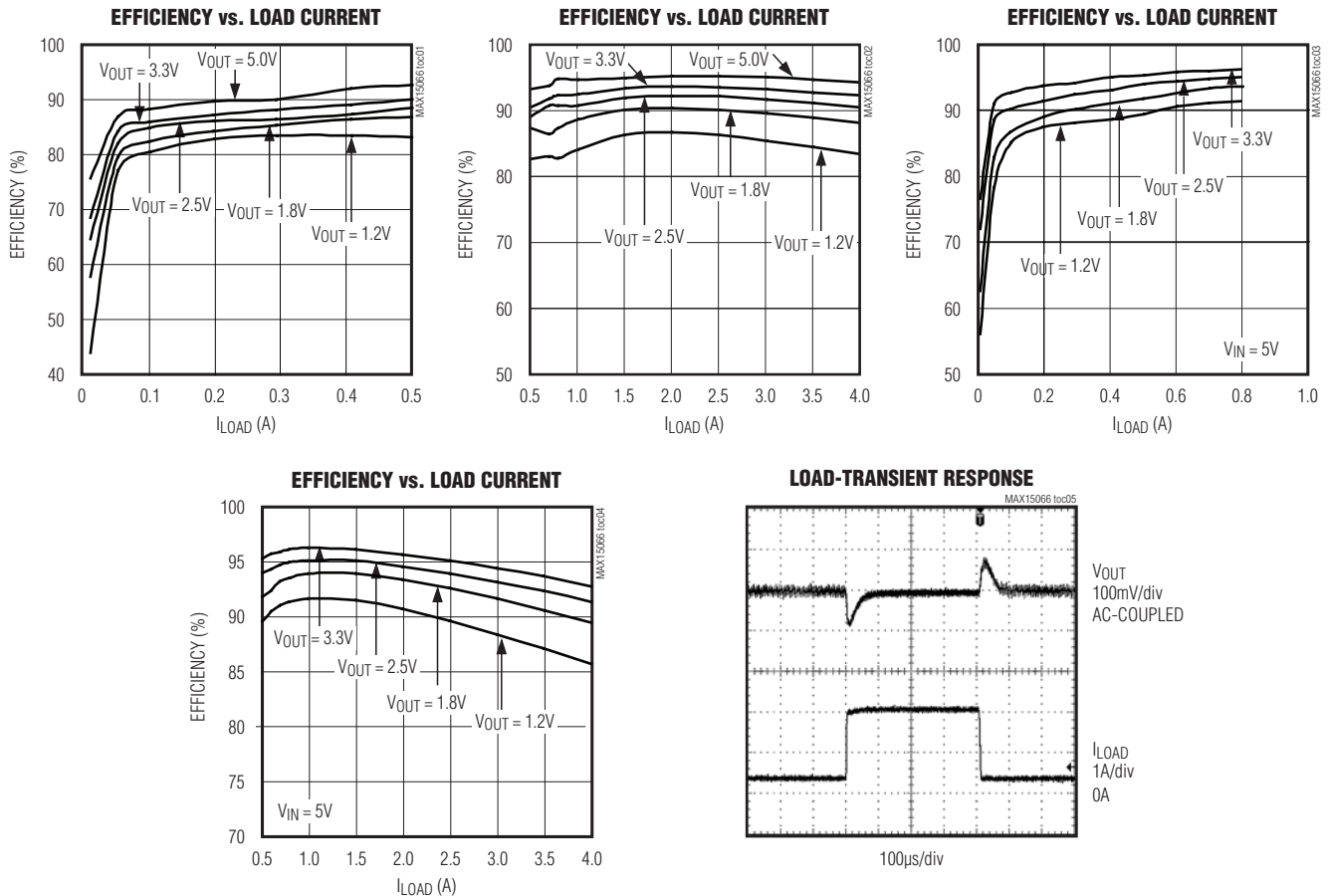
($V_{IN} = 12V$, $C_{VDD} = 1\mu F$, $C_{IN} = 22\mu F$, $T_A = T_J = -40^\circ C$ to $+85^\circ C$, typical values are at $T_A = T_J = +25^\circ C$, unless otherwise noted.)
(Note 4)

| PARAMETER | SYMBOL | CONDITIONS | MIN | TYP | MAX | UNITS |
|-----------------------------|--------|---|-----|----------------------------|-----|------------|
| BST Leakage Current | | $V_{BST} = 21V$, $V_{IN} = V_{LX} = 16V$ | | 0.01 | | μA |
| BST On-Resistance | | $I_{BST} = 5mA$ | | 10 | | Ω |
| HICCUP PROTECTION | | | | | | |
| Blanking Time | | | | 21 x Soft-Start Time | | |
| THERMAL SHUTDOWN | | | | | | |
| Thermal Shutdown Threshold | | Rising | | 160 | | $^\circ C$ |
| Thermal Shutdown Hysteresis | | | | 20 | | $^\circ C$ |

Note 4: Specifications are 100% production tested at $T_A = +25^\circ C$. Limits over the operating temperature range are guaranteed by design and characterization.

標準動作特性

($V_{IN} = 12V$, $V_{OUT} = 1.8V$, $C_{VDD} = 1\mu F$, $C_{IN} = 22\mu F$, $C_{OUT} = 47\mu F$, $T_A = +25^\circ C$ (Figure 1), unless otherwise noted.)

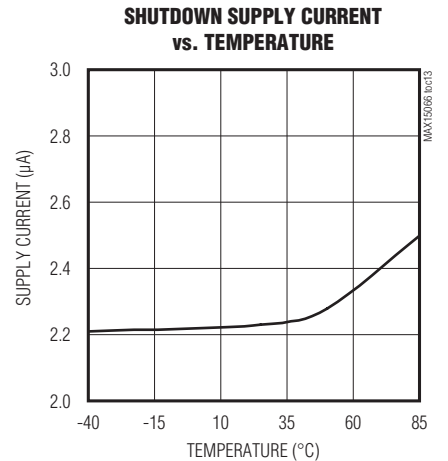
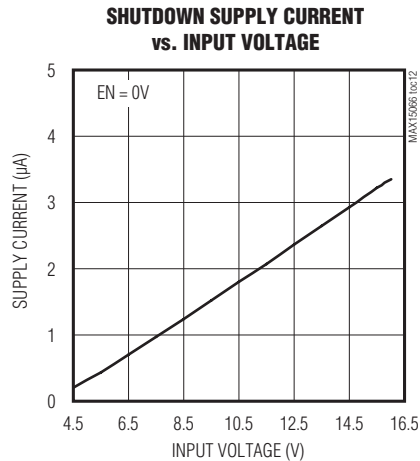
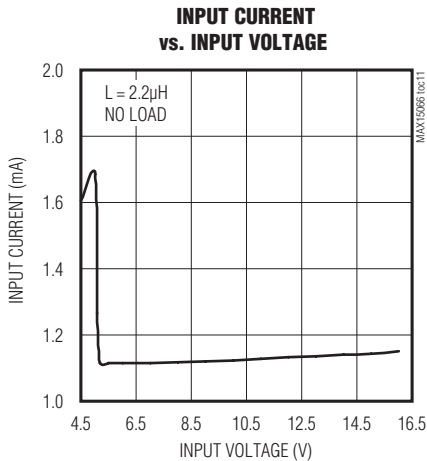
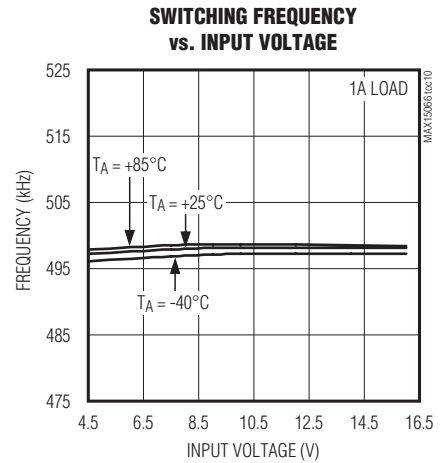
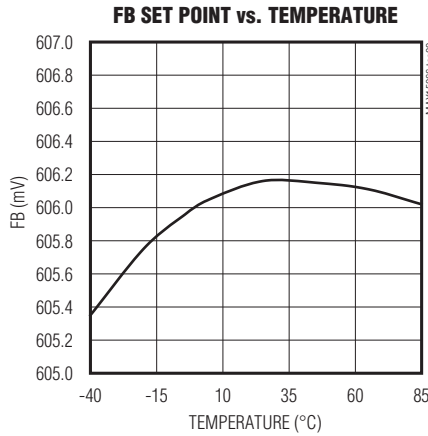
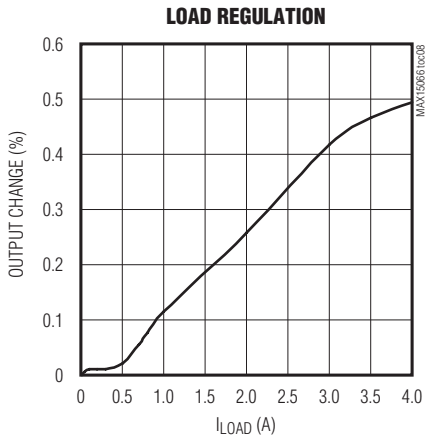
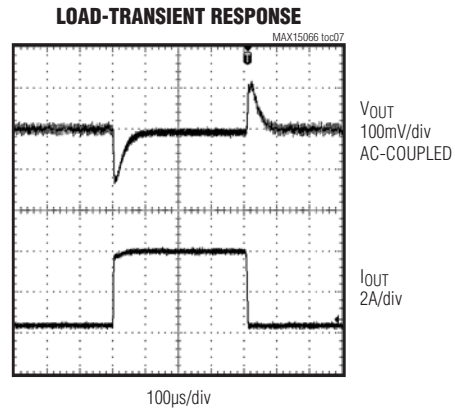
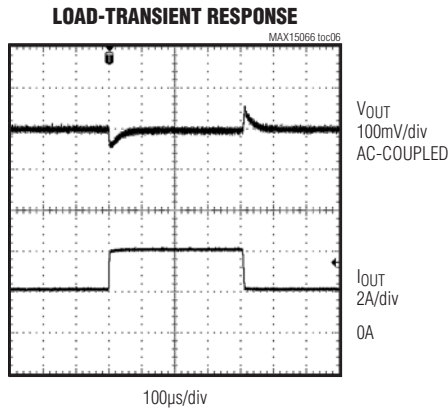


パワースイッチ内蔵の高効率、4A、ステップダウンDC-DCレギュレータ

MAX15066

標準動作特性(続き)

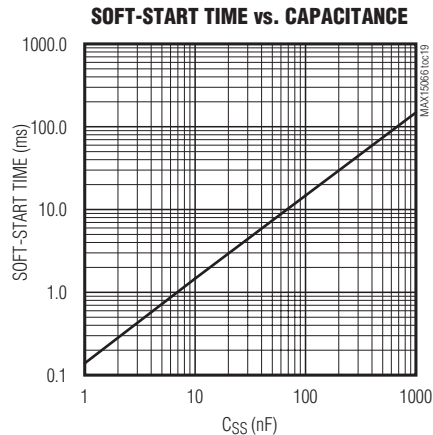
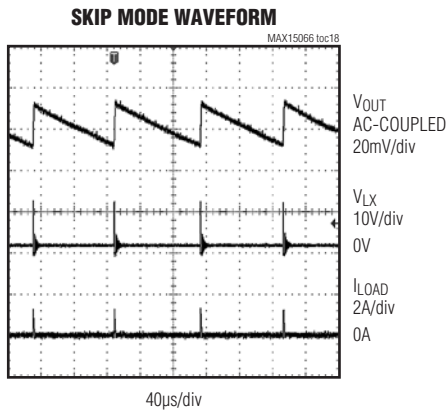
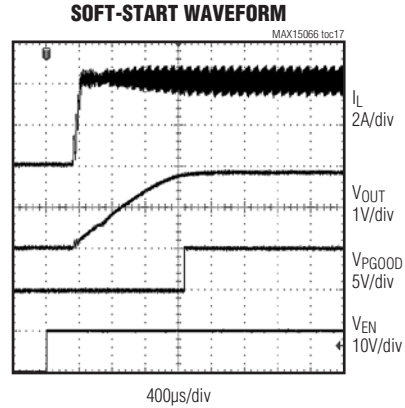
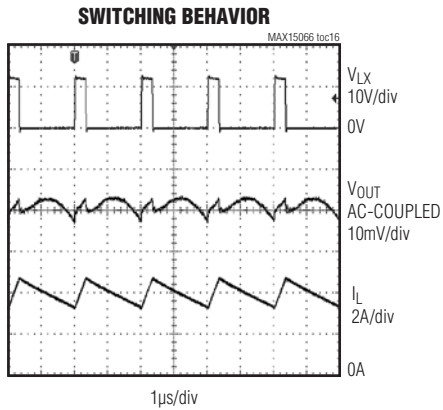
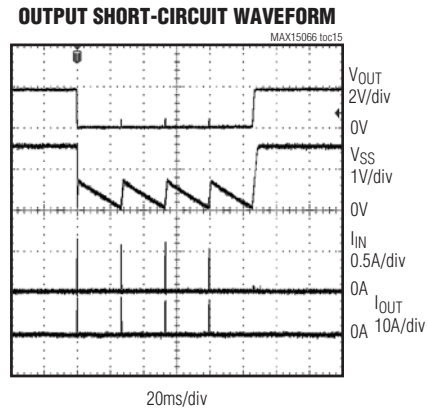
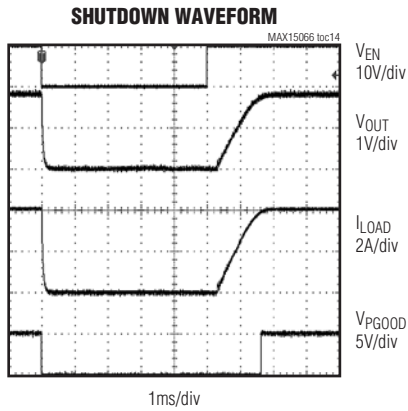
($V_{IN} = 12V$, $V_{OUT} = 1.8V$, $C_{VDD} = 1\mu F$, $C_{IN} = 22\mu F$, $C_{OUT} = 47\mu F$, $T_A = +25^\circ C$ (Figure 1), unless otherwise noted.)



パワースイッチ内蔵の高効率、4A、 ステップダウンDC-DCレギュレータ

標準動作特性(続き)

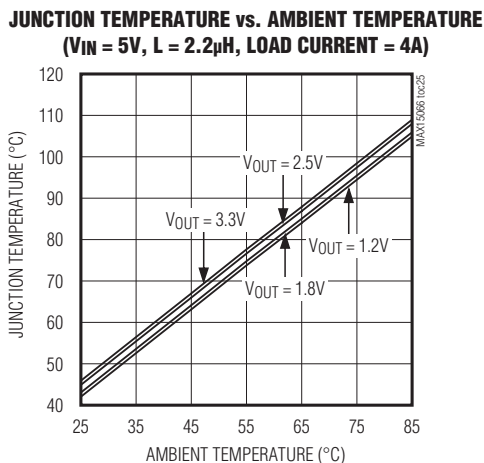
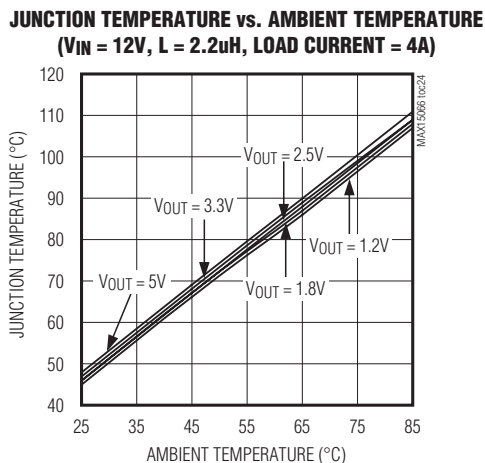
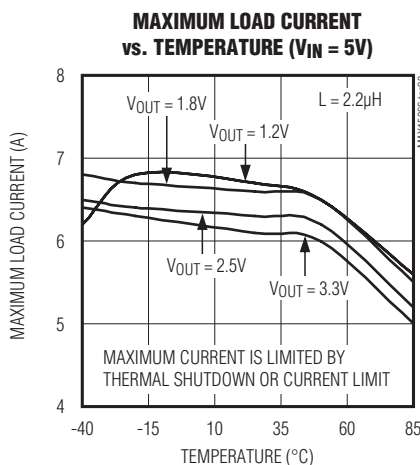
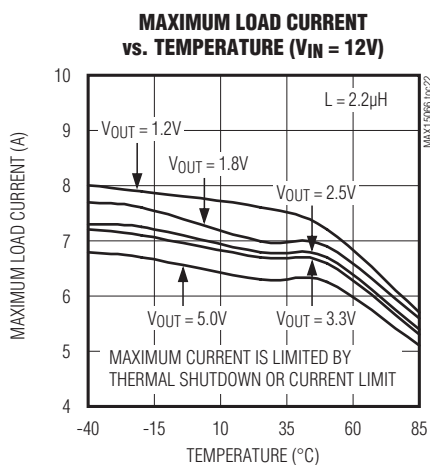
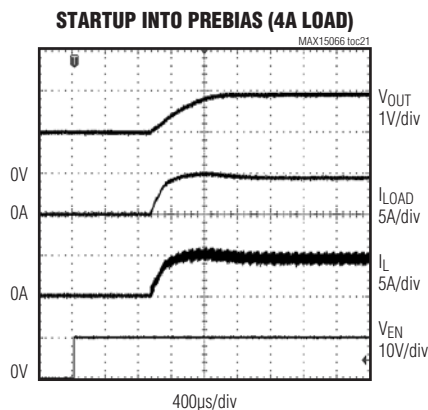
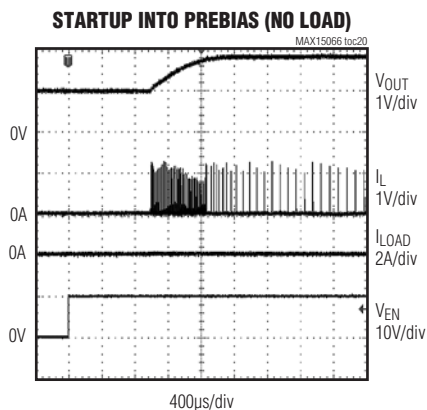
($V_{IN} = 12V$, $V_{OUT} = 1.8V$, $C_{VDD} = 1\mu F$, $C_{IN} = 22\mu F$, $C_{OUT} = 47\mu F$, $T_A = +25^\circ C$ (Figure 1), unless otherwise noted.)



パワースイッチ内蔵の高効率、4A、ステップダウンDC-DCレギュレータ

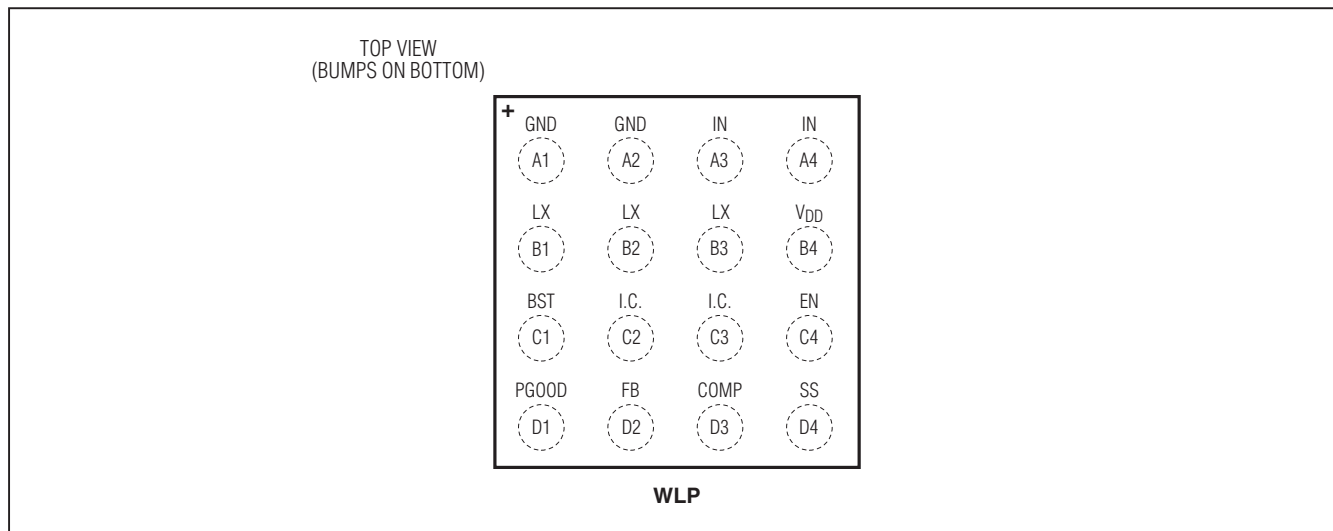
標準動作特性(続き)

($V_{IN} = 12V$, $V_{OUT} = 1.8V$, $C_{VDD} = 1\mu F$, $C_{IN} = 22\mu F$, $C_{OUT} = 47\mu F$, $T_A = +25^\circ C$ (Figure 1), unless otherwise noted.)



パワースイッチ内蔵の高効率、4A、 ステップダウンDC-DCレギュレータ

ピン配置



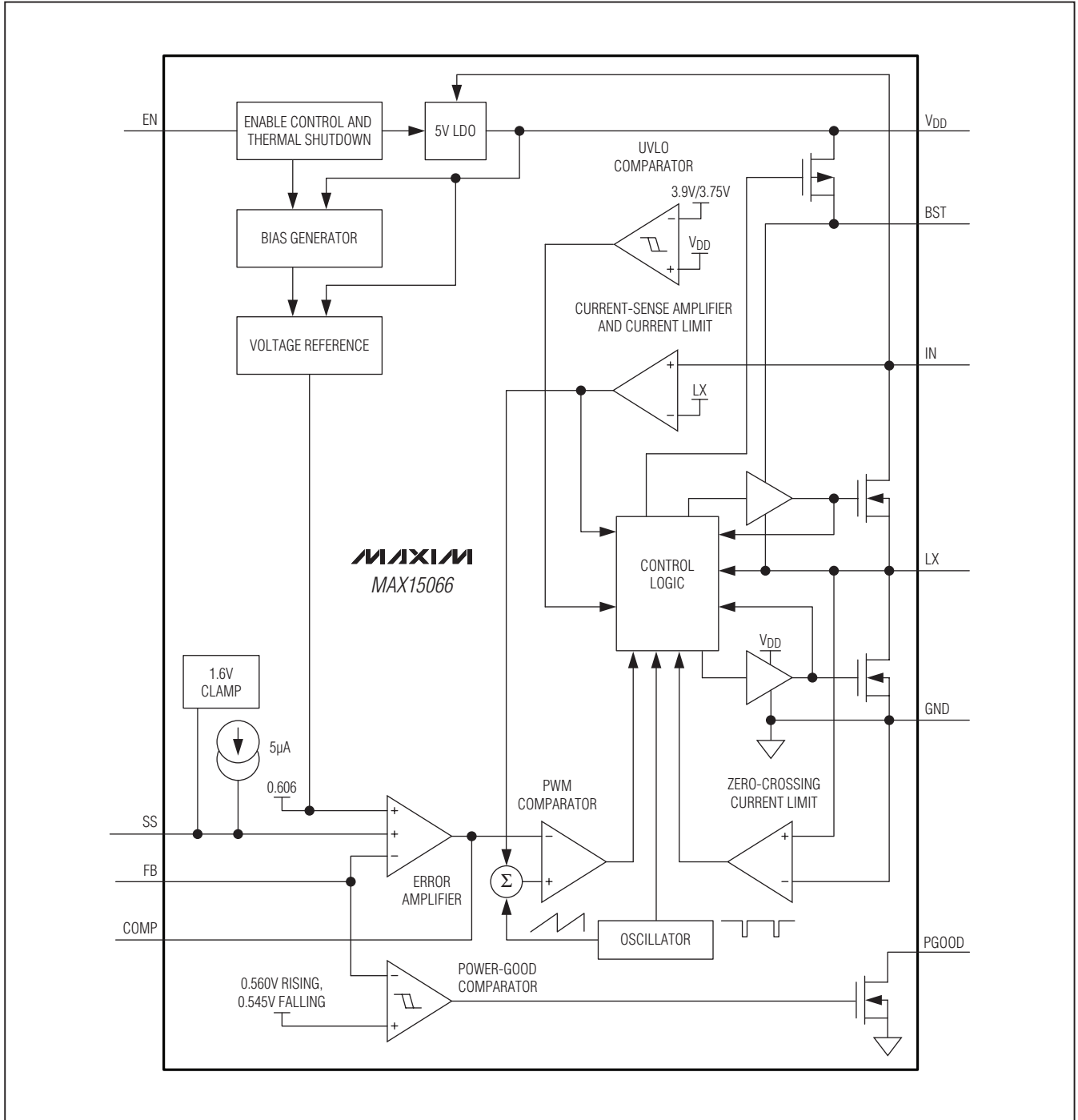
端子説明

| 端子 | 名称 | 機能 |
|------------|-------|---|
| A1, A2 | GND | グラウンド。デバイスに可能な限り近接してA1とA2を相互に接続してください。 |
| A3, A4 | IN | 電源入力。入力電源の範囲は4.5V～16Vです。デバイスに可能な限り近接してA3とA4を相互に接続してください。デバイスに可能な限り近接して最小22μFのセラミックコンデンサでINをGNDにバイパスしてください。 |
| B1, B2, B3 | LX | インダクタ接続。インダクタをLXとレギュレータ出力との間に接続します。デバイスがシャットダウンモードではLXはハイインピーダンスです。デバイスに可能な限り近接してすべてのLXノードを相互に接続してください。 |
| B4 | VDD | 内蔵5V LDO出力。VDDは内部のアナログコアに給電します。最小1μFのセラミックコンデンサをVDDとGND間に接続してください。 |
| C1 | BST | ハイサイドMOSFETのドライバ電源。0.1μFのコンデンサでBSTをLXにバイパスしてください。BSTは内部でVDDレギュレータにpMOSスイッチを通して接続されています。 |
| C2, C3 | I.C. | 内部接続。何も接続しないでください。 |
| C4 | EN | イネーブル入力。デバイスをディセーブルするにはENをGNDに接続します。ENを1.9V (typ)以上に設定すると、デバイスがイネーブルになります。常にオンの動作とするため、ENをINに短絡することが可能です。 |
| D1 | PGOOD | パワーグッド出力。PGOODはオープンドレイン出力であり、VFBが0.56V (typ)を超えるとハイインピーダンスになります。VFBが0.545V (typ)以下に低下するとPGOODは内部でローに強制されます。デバイスがシャットダウンモード、VDDがUVLOスレッショルド以下、またはデバイスがサーマルシャットダウンの場合、PGOODは内部でローに強制されます。 |
| D2 | FB | フィードバック入力。出力とGND間の外付け抵抗分圧器の中間タップにFBを接続すると、出力電圧が0.606V～VINの90%に設定されます。 |
| D3 | COMP | 電圧誤差アンプ出力。COMPとGND間に必要とする補償回路を接続してください(「補償設計のガイドライン」の項を参照)。 |
| D4 | SS | ソフトスタートタイミングコンデンサ接続。コンデンサをSSとGND間に接続すると起動時間が設定されます(「ソフトスタート時間の設定」の項を参照)。 |

パワースイッチ内蔵の高効率、4A、 ステップダウンDC-DCレギュレータ

ブロック図

MAX15066



パワースイッチ内蔵の高効率、4A、 ステップダウンDC-DCレギュレータ

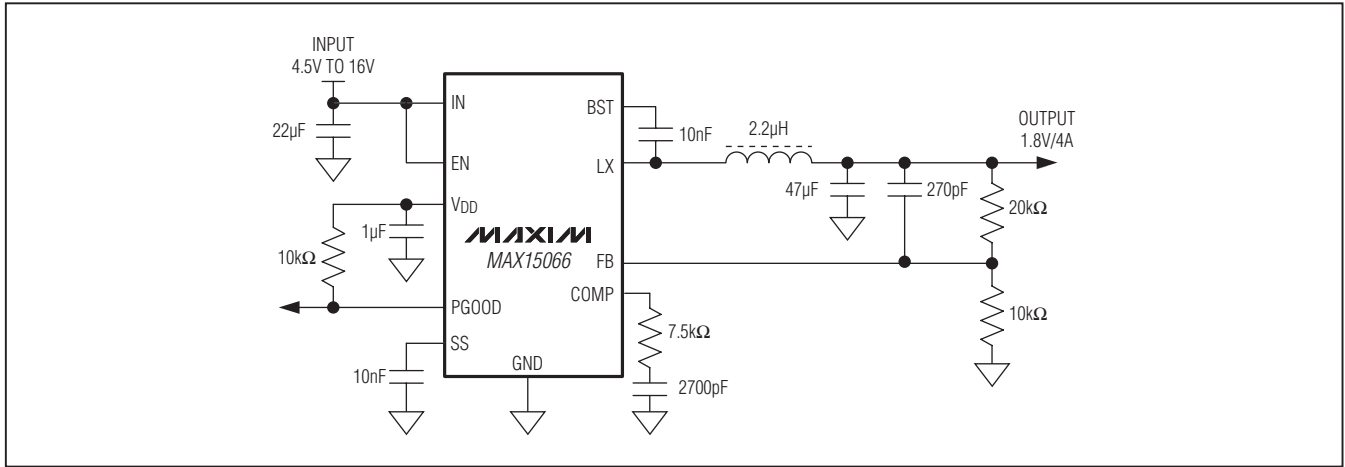


図1. リファレンス回路

詳細

MAX15066はハイサイド(40mΩ)およびローサイド(18.5mΩ)のパワースイッチを内蔵した高効率、ピーク電流モード、ステップダウンDC-DCコンバータです。出力電圧は外付けの抵抗分圧器を使用して $0.606V \sim 0.9 \times V_{IN}$ に設定され、最大4Aの負荷電流を供給可能です。入力電圧範囲は4.5V~16Vで、このデバイスは分散電源システム、ノートブックコンピュータ、非携帯民生アプリケーション、およびプリレギュレーションアプリケーションに最適です。

MAX15066は最大90%のデューティサイクルで内部固定の500kHzのスイッチング周波数で動作するPWMモードを備えています。PWM電流モード制御はすべてをセラミックコンデンサとするソリューションが可能です。MAX15066には高利得トランスコンダクタンス誤差アンプを内蔵しています。電流モード制御方式は補償設計を簡単化し、サイクルごとの電流制限と電源および負荷過渡に対する高速応答が保証されます。低 R_{DS-ON} 、内部MOSFETスイッチによって重負荷時に高効率が保証され、重要なインダクタンスを最小化し、レイアウト感度を低減します。

MAX15066はサーマルシャットダウン、過電流保護(ハイサイドソーシングおよびヒックアップ保護)、および低電圧ロックアウト付き内蔵の5V (25mA) LDOを備えています。外部調整可能な電圧ソフトスタートは出力電圧を緩やかに立ち上げて、突入電流を低減します。軽負荷では、ローサイドMOSFETのゼロ交差イベントが検出されると直ぐに、MAX15066は自動的にパルススキップモードに切り替わり、自己消費電流を小さくして、軽負荷効率を大きくします。独立したイネーブル入力およびパワーグッド出力によって、フレキシブルな電源シーケンスを可能とします。MAX15066はプリバイアスされた負荷への起動も可能です。

コントローラ機能—PWMロジックとスキップモード

MAX15066は中および重負荷で500kHzの固定スイッチング周波数のPWM、および軽負荷でスキップモードを採用しています。ENがハイの場合、短い静定時間の後、ソフトスタートの開始時に V_{SS} がFB電圧を超えると、PWM動作が開始されます。

最初の動作は常にクロックサイクルの始めのハイサイドのターンオンです。ハイサイドは次のいずれかの状態が発生するとオフになります。

- 1) COMP電圧が、スロー補償ランプと(電流検出ブロックからの)インダクタ電流波形から得られる電流モードランプの和である内部の電流モードランプを超える。
- 2) ハイサイド電流制限に達する。
- 3) 90%の最大デューティサイクルに達する。

ローサイドはクロック周期が終了するか、またはゼロ交差電流スレッシュホールドの交差時にオフになります。MAX15066は各スイッチサイクルの間、インダクタ電流を監視し、インダクタ電流の谷がゼロ交差スレッシュホールドと交差する(軽負荷の場合)時に自動的に不連続モードに入ります。非常に軽負荷の状態では、スキップモードがサイクルごとのベースでアクティブ/非アクティブになります。

デバイスは負荷電流(I_{LOAD})とインダクタ電流(ΔI_L)が次の場合に不連続モードに入ります。

$$I_{LOAD} - \frac{\Delta I_L}{2} = I_{LOAD} - \frac{1}{2} \times \left(\frac{V_{IN} - V_{OUT}}{L \times f_{SW}} \right) \times \frac{V_{OUT}}{V_{IN}} = 0.21A \text{ (typ)}$$

スキップモード動作中、MAX15066はスイッチサイクルをスキップして、負荷に供給する必要がある場合のみ

パワースイッチ内蔵の高効率、4A、ステップダウンDC-DCレギュレータ

スイッチングします。このことによってスイッチング周波数が下がり、内部スイッチ、同期整流器とインダクタに発生する損失が低減されます。スキップモードでは、不定期に起こるスイッチサイクルである「バースト」を避けるため（および電力損失を避けるため）、スキップ電流制限フラグ（0.58A、typ）を使用して、固定のオン時間が予測されます。COMPによって制御されたとしても、オン時間はインダクタ電流が0.58Aに達するために必要な時間よりも短くすることができません。

プリバイアス出力への起動

MAX15066は出力コンデンサを放電することなく、プリバイアスされた出力に対して安全にソフトスタートすることができます。プリバイアスされた状態に対して起動されると、ローサイドとハイサイドの両方のスイッチともオフに留まりプリバイアスされた出力の放電が防止されます。PWM動作はSSの電圧がFB電圧と交差する場合にのみ開始されます。ソフトスタートの間、ゼロ交差がアクティブになり、デバイスへの逆電流が防止されます。

イネーブル入力およびパワーグッド出力

MAX15066はフレキシブルな電源シーケンスを可能とする独立したイネーブル入力およびパワーグッド出力を備えています。イネーブル入力(EN)はスレッショルドが1.9V (typ)でデジタル入力を受け取ります。ENにスレッショルドを超える電圧を印加するとレギュレータがイネーブルになり、ENをINに接続すると常にオンの動作になります。パワーグッド(PGOOD)はオープンドレイン出力でV_{FB}が0.56V (typ)を超えるとデアサート（ハイインピーダンスになる）し、V_{FB}が0.545V (typ)を下回るとアサートします。

ENの電圧が0.7V (typ)よりも高く、1.9V (typ)よりも低くなると、内部ブロックの大部分はディセーブルになり、内部の粗いプリレギュレータのみが、ENの正確なコンパレータを含んでオンに保たれます。INからENおよびGNDに接続する外付けの分圧器をデバイスがオンになるスレッショルドを設定するために使用可能です。

プログラマブルソフトスタート時間(SS)

MAX15066はソフトスタート機能を使ってレギュレートされた出力電圧を緩やかに立ち上げて起動時の入力突入電流を低減します。コンデンサをSSとGND間に接続すると起動時間が設定されます（コンデンサの選択の詳細は「ソフトスタート時間の設定」の項を参照）。

内蔵LDO(V_{DD})

MAX15066には内部に5V (typ)のLDOが含まれています。V_{DD}は外部から最低1μFの低ESRセラミックコンデンサで

補償されます。V_{DD}はローサイドスイッチドライバ、および内部制御ロジックに給電します。V_{DD}出力電流は90mA (typ)で、V_{DD}が3.75V (typ)を下回ると、UVLO回路がスイッチングを禁止します。

誤差アンプ

高利得の誤差アンプが電圧フィードバックループレギュレーションの精度を決定します。COMPとGND間に必要とする補償回路を接続してください（詳細は「補償設計のガイドライン」を参照）。誤差アンプのトランスコンダクタンスは1.6mS (typ)です。COMPのクランプローはスロー補償ランプの谷よりわずかに低い0.68V (typ)に設定されており、COMPが負荷および電源過渡の間、正しい設定ポイントに早く帰るのに役立ちます。

PWMコンパレータ

PWMコンパレータはCOMP電圧を電流由来のランプ波形と比較します（LX電流のCOMP電圧に対するトランスコンダクタンス値は9A/V typ）。デューティサイクルが50%程度またはそれより大きい場合にサブハーモニック発振に起因する不安定性を避けるために、スロー補償ランプが電流由来ランプ波形に加えられます。補償ランプ（0.667V x 500kHz）はワーストケースにおけるインダクタ電流のダウンスロープの半分に等価です（負荷電流4A、電流リップル30%および最大の90%デューティサイクル動作）。

過電流保護およびヒカップモード

コンバータ出力が短絡されるか、またはデバイスが過負荷の場合、ハイサイドMOSFETの電流制限イベント（7.7A、typ）がハイサイドMOSFETをオフにしてローサイドMOSFETをオンにします。さらに、デバイスは内部のSSローサイドスイッチのR_{DS-ON}（R_{SS}）を通して固定時間（70ns、typ）の間、SSコンデンサ（C_{SS}）を放電します。過電流状態が継続すると、デバイスはV_{SS}が0.606V以下に低下するまでC_{SS}の放電を続け、ヒカップイベントがトリガされます。ヒカップイベントの間、ハイサイドおよびローサイドMOSFETはオフに保たれ、COMPは公称のソフトスタート時間の21倍に等しい期間（ブランキング時間）、ローに強制されます。これはSSを5μA (typ)の電流で0から0.606Vに充電することによって得られ、その後で緩やかに250nA (typ)の電流で0Vまで放電して戻します。ブランキング時間が経過した後、デバイスは再起動を試みます。過電流フォルトがクリアされると、デバイスは通常動作を再開します。そうでない場合は、新しいヒカップイベントがトリガされます（「標準動作特性」のOutput Short-Circuit Waveform（出力短絡波形）を参照）。

パワースイッチ内蔵の高効率、4A、ステップダウンDC-DCレギュレータ

サーマルシャットダウン保護

MAX15066にはデバイス内の総合電力消費を制限して、熱フォルト状態が長引く場合にデバイスを保護する熱センサーが内蔵されています。ダイの温度が+160°C (typ)を超えたら、温度センサーがデバイスをシャットダウンして、DC-DCコンバータおよびLDOレギュレータをオフにしてダイを冷却します。ダイの温度が20°C下がったら、デバイスはソフトスタートシーケンスを使用して再起動します。

アプリケーション情報

出力電圧の設定

OUTとFBとGND間に抵抗分圧器を接続(R1とR2、図3を参照)して、DC-DCコンバータの出力電圧を設定します。FBの入力バイアス電流によるDC誤差が出力電圧精度に影響しないようにR1とR2を選択します。小さい値の抵抗を使用するほど、DC誤差は減少しますが、抵抗分圧器が消費する電力消費量が増加します。R2の標準的なトレードオフ値は10kΩですが、5kΩ~50kΩは許容されます。R2を選択したら、次の式を使用してR1を計算します。

$$R1 = R2 \times \left(\frac{V_{OUT}}{V_{FB}} - 1 \right)$$

ここで、フィードバックスレッショルド電圧は $V_{FB} = 0.606V$ (typ)です。出力を0.606Vにレギュレートする場合は、FBをOUTに短絡してR2をFBとグランド間に接続したままにします。

最大の電圧変換比

最大の電圧変換比は最大のデューティサイクル(D_{MAX})によって制限されます。

$$\frac{V_{OUT}}{V_{IN}} < D_{MAX} - \frac{D_{MAX} \times V_{DROP2} + (1 - D_{MAX}) \times V_{DROP1}}{V_{IN}}$$

ここで V_{DROP1} はインダクタの放電経路の寄生電圧降下で、これには同期整流器、インダクタ、およびPCBの各抵抗が含まれます。 V_{DROP2} は充電経路の抵抗の和であり、ハイサイドスイッチ、インダクタ、およびPCBの各抵抗が含まれます。

インダクタの選択

大きい値のインダクタを選択するほど、インダクタのリップル電流が減り、このため、出力リップル電圧が小さくなります。しかし、大きいインダクタ値とすると物理的に大きくなり、また直列抵抗(DCR)が大きくなり、飽和電流定格が小さくなります。標準的にはインダクタ値はリップル

電流が負荷電流の30%に等しくなるように選択します。次の式を使用してインダクタを選択してください。

$$L = \frac{V_{OUT}}{f_{SW} \times \Delta I_L} \times \left(1 - \frac{V_{OUT}}{V_{IN}} \right)$$

ここで、 f_{SW} は内部固定の500kHzスイッチング周波数、 ΔI_L は推定されたインダクタリップル電流($\Delta I_L = LIR \times I_{LOAD}$ 、ここでLIRはインダクタ電流比です)。さらに、ピークのインダクタ電流 I_{L_PK} は最小のハイサイド電流制限値(7.7A、typ)およびインダクタの飽和電流定格の I_{L_SAT} よりも必ず小さくしなければなりません。次の関係が満たされるようにしてください。

$$I_{L_PK} = I_{LOAD} + \frac{1}{2} \times \Delta I_L < \min(I_{HSCL}, I_{L_SAT})$$

入力コンデンサの選択

ステップダウンコンバータの場合、不連続な入力AC電流にも関わらず、入力コンデンサ C_{IN} はリップル電圧の低減に役立ちます。ESRによる電圧リップルを最小化するためには小さいESRのコンデンサを選択します。

ESRが小さい入力コンデンサの場合、次の式を使用して C_{IN} の大きさを決めてください。

$$C_{IN} = \frac{I_{LOAD}}{f_{SW} \times \Delta V_{IN_RIPPLE}} \times \frac{V_{OUT}}{V_{IN}}$$

ESRが大きい入力コンデンサの場合、ESRに起因する追加のリップル寄与($\Delta V_{IN_RIPPLE_ESR}$)は次の式で計算されます。

$$\Delta V_{IN_RIPPLE} = RESR_{IN}(I_{LOAD} + \Delta I_L/2)$$

ここで $RESR_{IN}$ は入力コンデンサのESRです。入力リップル電流のRMS値は次の式で与えられます。

$$I_{RIPPLE} = I_{LOAD} \times \sqrt{\frac{V_{OUT} \times (V_{IN} - V_{OUT})}{V_{IN}}}$$

出力コンデンサの選択

出力コンデンサの重要な選択パラメータは容量値、ESR、ESL、および電圧定格の要件です。これらは全体の安定性、出力リップル電圧、およびDC-DCコンバータの過渡応答に影響します。出力リップルは出力コンデンサの蓄積電荷の変動、コンデンサのESRによる電圧降下、およびコンデンサのESLによる電圧降下によって起こります。出力コンデンサ、ESR、およびESLによる出力電圧リップルは次の式で推定してください。

パワースイッチ内蔵の高効率、4A、ステップダウンDC-DCレギュレータ

$$V_{\text{RIPPLE}} = V_{\text{RIPPLE(C)}} + V_{\text{RIPPLE(ESR)}} + V_{\text{RIPPLE(ESL)}}$$

ここで、出力コンデンサ、ESR、およびESLによるリップルは次の各式で表されます。

$$V_{\text{RIPPLE(C)}} = \frac{\Delta I_{\text{P-P}}}{8 \times C_{\text{OUT}} \times f_{\text{SW}}}$$

$$V_{\text{RIPPLE(ESR)}} = \Delta I_{\text{P-P}} \times \text{ESR}$$

そして $V_{\text{RIPPLE(ESL)}}$ はLXとGND間の誘導性分圧器として近似することができます。

$$V_{\text{RIPPLE(ESL)}} = V_{\text{LX}} \times \frac{\text{ESL}}{L} = V_{\text{IN}} \times \frac{\text{ESL}}{L}$$

ここで、 V_{LX} は $V_{\text{IN}} \sim \text{GND}$ に変化します。

インダクタ電流のピークトゥピーク値($\Delta I_{\text{P-P}}$)は次の式で表されます。

$$\Delta I_{\text{P-P}} = \frac{(V_{\text{IN}} - V_{\text{OUT}}) \times \left(\frac{V_{\text{OUT}}}{V_{\text{IN}}} \right)}{L \times f_{\text{SW}}}$$

セラミックコンデンサは一般的にはESRが小さく、それを使用すると、 $\Delta V_{\text{RIPPLE(C)}}$ が主要成分になります。電解コンデンサを使用する場合は、 $\Delta V_{\text{RIPPLE(ESR)}}$ が支配的です。コンバータのスイッチング周波数においてESRとESLが小さいセラミックコンデンサを使用してください。ESLによるリップル電圧はセラミックコンデンサを使用すると無視されます。

一般的にインダクタのリップル電流を小さくすると、出力電圧リップルは小さくなります。インダクタのリップル電流はインダクタ値と入力電圧に依存するため、出力リップル電圧はインダクタンスを大きくするほど減少し、入力電圧が大きいくほど増加します。しかし、インダクタのリップル電流も過渡応答性能に大きく影響し、特に V_{IN} と V_{OUT} の差が小さい場合の影響が大きくなります。インダクタの値が小さいと、インダクタ電流の立上りが速く、突然の負荷ステップによって出力フィルタコンデンサから奪われた電荷を再充電します。

負荷の過渡応答は選択した出力コンデンサにも依存します。負荷の過渡時には出力は瞬時に $\text{ESR} \times \Delta I_{\text{LOAD}}$ だけ変化します。コントローラが応答可能となるまでは出力はさらに偏移し、それはインダクタおよび出力コンデンサの値に依存します。短時間の後、コントローラは応答してあらかじめ設定した値に出力電圧をレギュレートして戻します。

軽負荷動作を必要とするか、または重負荷と軽負荷の間を遷移して、スキップモードがトリガされて出力がアンダー

シュートしたりオーバーシュートしたりするようなアプリケーションに対してはより大きい C_{OUT} を使用してください。負荷を印加する場合、次の式に従う C_{OUT} の大きさとすると出力のアンダーシュートが制限されます。

$$C_{\text{OUT}} = \frac{\Delta I_{\text{LOAD}}}{3f_{\text{CO}} \times \Delta V_{\text{OUT}}}$$

ここで、 ΔI_{LOAD} は総負荷変化、 f_{CO} はユニティゲイン帯域幅(またはゼロ交差周波数)、そして ΔV_{OUT} は所望する出力のアンダーシュートです。負荷が外されてスキップモードに入る場合、デバイスは出力のオーバーシュートを制御することはできません。それは電流をシンクする能力がないためです。このような状況での C_{OUT} の大きさを適切に決定するためには「スキップモード周波数と出力リップル」の項を参照してください。

最小の出力容量の大きさを決める場合のワーストケースの解析はインダクタに蓄積された総エネルギー、および許容されるサグ/ノア(アンダーシュート/オーバーシュート)電圧を次のように考慮します。

$$C_{\text{OUT(MIN)}} = \frac{L \times (I_{\text{OUT(MAX)}}^2 - I_{\text{OUT(MIN)}}^2)}{(V_{\text{FIN}} + V_{\text{SOAR}})^2 - V_{\text{INIT}}^2}, \text{ voltage soar (overshoot)}$$

$$C_{\text{OUT(MIN)}} = \frac{L \times (I_{\text{OUT(MAX)}}^2 - I_{\text{OUT(MIN)}}^2)}{V_{\text{INIT}}^2 - (V_{\text{FIN}} - V_{\text{SAG}})^2}, \text{ voltage sag (undershoot)}$$

ここで、 $I_{\text{OUT(MAX)}}$ および $I_{\text{OUT(MIN)}}$ はワーストケースの負荷ダンプ中の初期および最終値、 V_{INIT} は過渡の前の初期電圧、 V_{FIN} は過渡の後の定常状態の電圧、 V_{SOAR} は V_{FIN} を超える許容される電圧ノア(オーバーシュート)、そして V_{SAG} は V_{FIN} を下回る許容される電圧サグです。項 $(V_{\text{FIN}} + V_{\text{SOAR}})$ および $(V_{\text{FIN}} - V_{\text{SAG}})$ は過渡の間に到達するそれぞれ最大/最小過渡出力電圧です。

これらの式は最初に出力コンデンサを選択するために使用してください。コンデンサの最終的な値はワーストケース条件での試作品または等価回路の試験によって決定してください。

スキップモード周波数および出力リップル

スキップモードでは図2に示したスイッチング周波数(f_{SKIP})および出力リップル電圧($V_{\text{OUT_RIPPLE}}$)は次のように計算されます。

t_{ON} はインダクタ電流がSKIP電流限界(0.58A, typ)に達するために必要な時間です。

$$t_{\text{ON}} = \frac{L \times I_{\text{SKIP-LIMIT}}}{V_{\text{IN}} - V_{\text{OUT}}} \quad [1]$$

パワースイッチ内蔵の高効率、4A、ステップダウンDC-DCレギュレータ

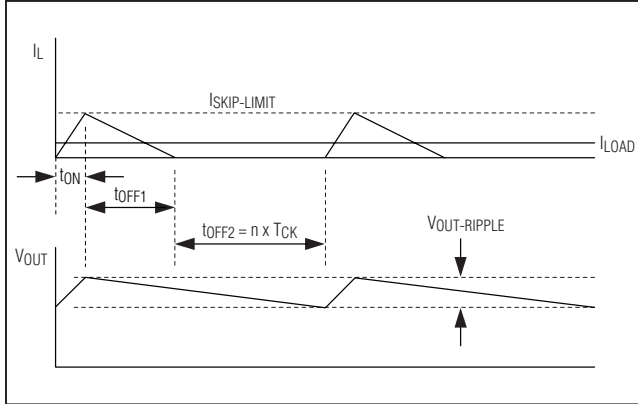


図2. スキップモード波形

t_{OFF1} はインダクタ電流がゼロ電流限界(約0A)に達するために必要な時間です。

$$t_{OFF1} = \frac{L \times I_{SKIP-LIMIT}}{V_{OUT}} \quad [2]$$

t_{ON} と t_{OFF1} の間、出力コンデンサは次の式に等しい電荷を蓄積します(図2を参照)。

$$\Delta Q_{OUT} = \frac{(t_{ON} + t_{OFF1}) \times \left(\frac{I_{SKIP-LIMIT} - I_{LOAD}}{I_{SKIP-LIMIT}} \right) \times (I_{SKIP-LIMIT} - I_{LOAD})}{2} \quad [3]$$

[1]、[2]および[3]を組み合わせて、 ΔQ_{OUT} について解くと次のようになります。

$$\Delta Q_{OUT} = \frac{L \times (I_{SKIP-LIMIT} - I_{LOAD})^2 \times \left(\frac{1}{V_{IN} - V_{OUT}} + \frac{1}{V_{OUT}} \right)}{2}$$

t_{OFF2} ($= n \times T_{CK}$ 、スキップするクロックサイクル数)の間、出力コンデンサはこの電荷を失い、またそれは次のように近似されます。

$$t_{OFF2} = \frac{\Delta Q_{OUT}}{I_{LOAD}}$$

または次のように近似されます。

$$t_{OFF2} = \frac{\left(\frac{1}{V_{IN} - V_{OUT}} + \frac{1}{V_{OUT}} \right) \times L \times (I_{SKIP-LIMIT} - I_{LOAD})^2}{2 \times I_{LOAD}}$$

最後にスキップモードでの周波数は次のようになります。

$$f_{SKIP} = \frac{1}{t_{ON} + t_{OFF1} + t_{OFF2}}$$

スキップモードでの出力リップルは次のようになります。

$$\begin{aligned} V_{OUT-RIPPLE} &= V_{COUT-RIPPLE} + V_{ESR-RIPPLE} \\ &= \frac{(I_{SKIP-LIMIT} - I_{LOAD}) \times t_{ON}}{C_{OUT}} + \\ &\quad R_{ESR,COUT} \times (I_{SKIP-LIMIT} - I_{LOAD}) \end{aligned}$$

スキップモードにおける出力リップルを制限するためには、 C_{OUT} は上述の式に基づいて決めてください。上述の式はすべて $I_{LOAD} < I_{SKIP-LIMIT}$ に対して成立します。

補償設計のガイドライン

MAX15066は固定周波数、ピーク電流モード制御方式を使用して容易な補償と高速過渡応答を提供します。インダクタのピーク電流はサイクルごとに監視され、COMP電圧(電圧誤差アンプの出力)と比較されます。レギュレータのデューティサイクルはインダクタのピーク電流値に基づいて変調されます。このインダクタ電流のサイクルごとの制御は制御された電流ソースをエミュレートしています。その結果、インダクタのポール周波数はレギュレータの利得帯域幅を超えてシフトされます。

システムの安定性はCOMPとGND間に簡単な直列にしたコンデンサと抵抗の追加で与えられます。このポールとゼロの組合せは所望の閉ループシステム応答とするために役立ちます。

基本のレギュレータループはパワー変調器(レギュレータのパルス幅変調器、スロープ補償ランプ、制御回路、MOSFET、およびインダクタで構成)、容量性出力フィルタおよび負荷、出力フィードバック分圧器、および電圧ループ誤差アンプと付属する補償回路とで構成されます(図3を参照)。

インダクタを流れる平均電流は次の式で表されます。

$$\bar{I}_L = G_{MOD} \times \bar{V}_{COMP}$$

ここで、 \bar{I}_L は平均インダクタ電流で G_{MOD} はパワー変調器のトランスコンダクタンスです。バックコンバータの場合は次のようになります。

$$\bar{V}_{OUT} = R_{LOAD} \times \bar{I}_L$$

ここで R_{LOAD} は等価負荷抵抗値です。上述の2つの関係式を組み合わせると、 \bar{V}_{COMP} に対する \bar{V}_{OUT} としたパワー変調器の伝達関数は次のようになります。

$$\frac{\bar{V}_{OUT}}{\bar{V}_{COMP}} = \frac{R_{LOAD} \times \bar{I}_L}{\left(\frac{\bar{I}_L}{G_{MOD}} \right)} = R_{LOAD} \times G_{MOD}$$

パワースイッチ内蔵の高効率、4A、ステップダウンDC-DCレギュレータ

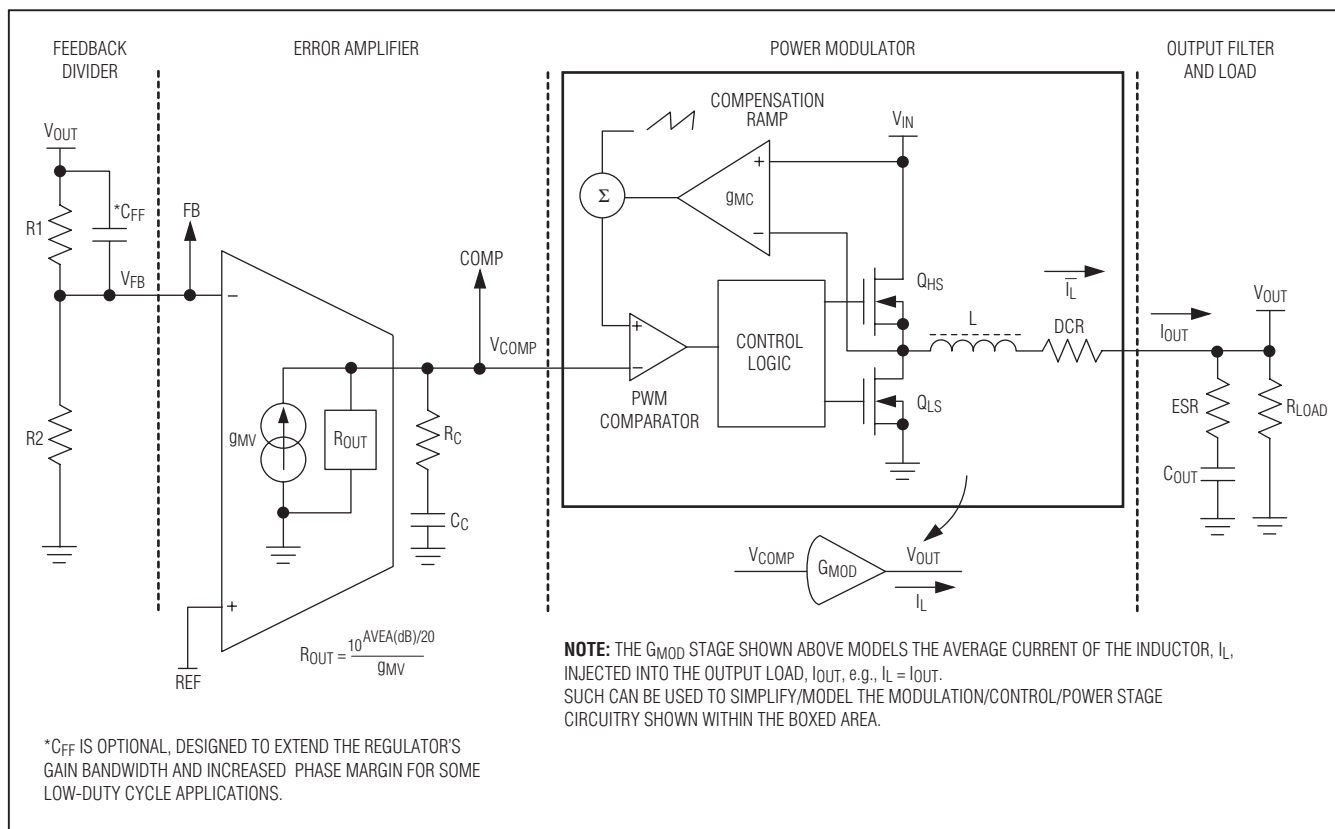


図3. ピーク電流モードレギュレータの伝達モデル

ピーク電流モードコントローラの変調器利得は負荷抵抗と電流ループ利得の等価分圧器の比によって減衰します。G_{MOD}は次のようになります。

$$G_{MOD}(DC) = g_{MC} \times \frac{1}{\left\{ 1 + \frac{R_{LOAD}}{f_{SW} \times L} \times [K_S \times (1-D) - 0.5] \right\}}$$

ここで R_{LOAD} = V_{OUT}/I_{OUT}(MAX)、f_{SW}はスイッチング周波数、Lは出力インダクタンス、Dはデューティサイクル (V_{OUT}/V_{IN})、そして K_Sは次の式で計算されるスロープ補償係数です。

$$K_S = 1 + \frac{S_{SLOPE}}{S_N} = 1 + \frac{V_{SLOPE} \times f_{SW} \times L \times g_{MC}}{(V_{IN} - V_{OUT})}$$

ここで

$$S_{SLOPE} = \frac{V_{SLOPE}}{t_{SW}} = V_{SLOPE} \times f_{SW}$$

$$S_N = \frac{(V_{IN} - V_{OUT})}{L \times g_{MC}}$$

先に述べたように、パワー変調器の主ポールは負荷抵抗と電流ループ利得の等価インピーダンスとの並列効果の関数です。

$$f_{PMOD} = \frac{1}{2\pi \times C_{OUT} \times \left[ESR + \left(\frac{1}{R_{LOAD} + \frac{[K_S \times (1-D) - 0.5]}{f_{SW} \times L}} \right)^{-1} \right]}$$

ESRが負荷と電流ループの並列合成よりも標準的にはずっと小さいことが解かれれば、

$$ESR \ll \left(\frac{1}{R_{LOAD} + \frac{[K_S \times (1-D) - 0.5]}{f_{SW} \times L}} \right)^{-1}$$

$$f_{PMOD} \approx \frac{1}{2\pi \times C_{OUT} \times \left(\frac{1}{R_{LOAD} + \frac{[K_S \times (1-D) - 0.5]}{f_{SW} \times L}} \right)^{-1}}$$

パワースイッチ内蔵の高効率、4A、ステップダウンDC-DCレギュレータ

すなわち

これは次のように表されます。

$$f_{\text{PMOD}} \approx \frac{1}{2\pi \times C_{\text{OUT}} \times R_{\text{LOAD}}} + \frac{[K_S \times (1-D) - 0.5]}{2\pi \times f_{\text{SW}} \times L \times C_{\text{OUT}}}$$

注：アプリケーションの仕様に依じて、スロープ補償ランプの振幅は変調器の主ポールに大きい影響を与える可能性があります。デューティサイクルが小さいアプリケーションでは、それによってクロスオーバー周波数またはその近辺でダンピング(位相遅れ)が追加されます。「ループを閉じる：補償回路の設計」の項を参照してください。パワー変調器のゼロに及ぼす等価的な影響はありません。

$$f_{\text{ZMOD}} = f_{\text{ZESR}} = \frac{1}{2\pi \times C_{\text{OUT}} \times \text{ESR}}$$

高周波での内部電流ループの効果はダブルポール(複素共役)周波数項の $G_{\text{SAMPLING}}(s)$ として次のようにモデル化されます。

$$G_{\text{SAMPLING}}(s) = \frac{1}{\frac{s^2}{(\pi \times f_{\text{SW}})^2} + \frac{s}{\pi \times f_{\text{SW}} \times Q_C} + 1}$$

ここで、サンプリング効果の品質係数 Q_C は次のようになります。

$$Q_C = \frac{1}{\pi \times [K_S \times (1-D) - 0.5]}$$

そして共振周波数は

$$\omega_{\text{SAMPLING}}(s) = \pi \times f_{\text{SW}}$$

または

$$f_{\text{SAMPLING}} = \frac{f_{\text{SW}}}{2}$$

パワー変調器の伝達関数を定義したため、総合のシステム伝達関数は次のように表すことができます(図3)。

$$\text{Gain}(s) = G_{\text{FF}}(s) \times G_{\text{EA}}(s) \times G_{\text{MOD}}(\text{DC}) \times G_{\text{FILTER}}(s) \times G_{\text{SAMPLING}}(s)$$

ここで

$$G_{\text{FF}}(s) = \frac{R_2}{R_1 + R_2} \times \frac{(sC_{\text{FF}}R_1 + 1)}{[sC_{\text{FF}}(R_1 \parallel R_2) + 1]}$$

C_{FF} をゼロとすると、 $G_{\text{FF}}(s)$ は次のようになります。

$$G_{\text{FF}}(s) = \frac{R_2}{R_1 + R_2}$$

同様に

$$G_{\text{EA}}(s) = 10^{\text{AVEA}(\text{dB})/20} \times \frac{(sC_C R_C + 1)}{\left[sC_C \left(R_C + \frac{10^{\text{AVEA}(\text{dB})/20}}{g_{\text{MV}}} \right) + 1 \right]}$$

$R_C \ll \frac{10^{\text{AVEA}(\text{dB})/20}}{g_{\text{MV}}}$ とすると、式は次のように簡単になります。

$$G_{\text{EA}}(s) = 10^{\text{AVEA}(\text{dB})/20} \times \frac{(sC_C R_C + 1)}{\left[sC_C \left(\frac{10^{\text{AVEA}(\text{dB})/20}}{g_{\text{MV}}} \right) + 1 \right]}$$

$$G_{\text{FILTER}}(s) = R_{\text{LOAD}} \times \frac{(sC_{\text{OUT}} \text{ESR} + 1)}{\left[sC_{\text{OUT}} \left\{ \frac{1}{2\pi \times R_{\text{LOAD}}} + \frac{[K_S \times (1-D) - 0.5]}{2\pi \times f_{\text{SW}} \times L} \right\}^{-1} + 1 \right]}$$

伝達ループ利得の主ポールと主ゼロを下に示します。

$$f_{\text{P1}} \ll \frac{g_{\text{MV}}}{2\pi \times C_C \times 10^{\text{AVEA}(\text{dB})/20}}$$

$$f_{\text{P2}} = \frac{1}{2\pi \times C_{\text{OUT}} \left(\frac{1}{R_{\text{LOAD}}} + \frac{[K_S \times (1-D) - 0.5]}{f_{\text{SW}} \times L} \right)^{-1}}$$

$$f_{\text{P3}} = \frac{f_{\text{SW}}}{2}$$

$$f_{\text{Z1}} = \frac{1}{2\pi \times C_C R_C} \quad f_{\text{Z2}} = \frac{1}{2\pi \times C_{\text{OUT}} \text{ESR}}$$

ポールとゼロの順序は次のように現れます。

$$f_{\text{P1}} < f_{\text{P2}} \leq f_{\text{Z1}} < f_{\text{CO}} < f_{\text{P3}} < f_{\text{Z2}}$$

注：重負荷では f_{P2} は f_{Z1} に近づきます。

パワースイッチ内蔵の高効率、4A、ステップダウンDC-DCレギュレータ

MAX15066

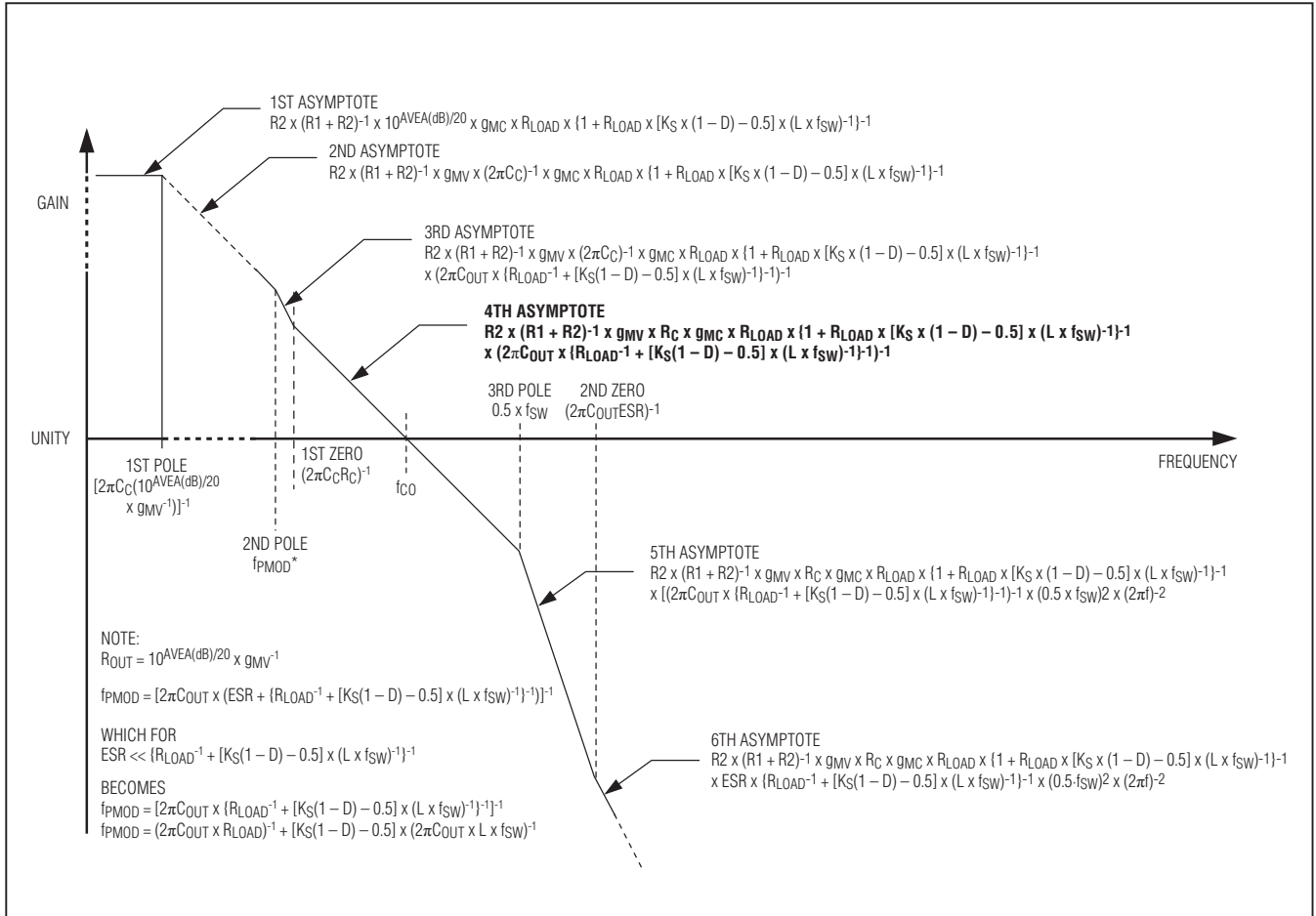


図4 ピーク電流モードレギュレータの漸近的ループ応答

図4は漸近的なシステムの閉ループ応答の図式表現であり、主ポールおよびゼロの位置が含まれています。

ループ応答の4番目の漸近線(図4で太線)は所望のクロスオーバー周波数の決定(および補償部品値の決定)に影響します。クロスオーバー周波数が低いほど、負荷および電源の過渡応答が遅いという犠牲を伴って、安定な閉ループ動作が提供されます。クロスオーバー周波数を高くすると、システムの不安定性が生じる可能性があるという犠牲を

伴って、過渡応答が改善されます。標準的な目安はクロスオーバー周波数をスイッチング周波数の $\leq 1/5 \sim 1/10$ に設定することです。

最初にアプリケーションの要件を満たすパッシブなパワー部品を選択します。次に、所望の閉ループ周波数応答および位相マージンを達成するために小信号補償部品を選択してください。その概要を「ループを閉じる：補償回路の設計」の項に示します。

パワースイッチ内蔵の高効率、4A、ステップダウンDC-DCレギュレータ

ループを閉じる：補償回路の設計

- 1) 所望のクロスオーバー周波数を選択します。\$f_{CO}\$を\$f_{SW}\$の1/5~1/10に選択します。
- 2) システムの伝達関数の4番目の漸近利得を1に設定して\$R_C\$を選択します(\$f_{CO} > f_{z1}\$、\$f_{p2}\$、および\$f_{p1}\$と仮定)。 R_C は次のようになります。

$$R_C = \frac{R_1 + R_2}{R_2} \times \frac{\left(1 + \frac{R_{LOAD} K_S [(1-D) - 0.5]}{L \times f_{SW}}\right)}{9mV \times 9mC \times R_{LOAD}} \times 2\pi f_{CO} C_{OUT} \times \left[ESR + \frac{1}{\left(\frac{1}{R_{LOAD}} + \frac{K_S [(1-D) - 0.5]}{L \times f_{SW}}\right)} \right]$$

そして、ESRが等価負荷抵抗と電流ループインピーダンスの並列合成よりもずっと小さい場合、例えば、

$$ESR \ll \frac{1}{\left(\frac{1}{R_{LOAD}} + \frac{K_S [(1-D) - 0.5]}{L \times f_{SW}}\right)}$$

\$R_C\$は次のようになります。

$$R_C = \frac{R_1 + R_2}{R_2} \times \frac{2\pi f_{CO} \times C_{OUT}}{9mV \times 9mC}$$

- 3) \$C_C\$を選択します。\$C_C\$は所望の位相マージンに基づいて所望の最初のシステムゼロ\$f_{z1}\$を選択して決定します。標準的には\$f_{z1}\$を\$f_{CO}\$の1/5以下に設定すると十分な位相マージンが得られます。

$$f_{z1} = \frac{1}{2\pi \times C_C R_C} \leq \frac{f_{CO}}{5}$$

したがって

$$C_C \geq \frac{5}{2\pi \times f_{CO} \times R_C}$$

オプション：デューティサイクルが小さいアプリケーションでは、位相を進ませるコンデンサ(図3の\$C_{FF}\$)を追加すると、制動された半周波数のダブルポールの位相遅れを軽減するのに役立ちます。2番目のゼロを所望のクロスオーバー

周波数より低くて近い位置に追加すると、閉ループ位相マージンおよびレギュレータのユニティゲイン帯域幅(クロスオーバー周波数)が大きくなります。コンデンサを次の式のように選択します。

$$C_{FF} = \frac{1}{2\pi \times f_{CO} \times (R_1 || R_2)}$$

このことによって、追加の位相を進ませるゼロが次の式から\$f_{CO}\$よりも低い周波数で生じることが保証されます。

$$f_{PHASE_LEAD} = \frac{1}{2\pi \times C_{FF} \times R_1}$$

\$C_{FF}\$を使用すると、ゼロとポールの順序が次のように調整されます。

$$f_{p1} < f_{p2} \leq f_{z1} < \frac{1}{2\pi C_{FF} R_1} < \frac{1}{2\pi C_{FF} (R_1 || R_2)} \\ \approx f_{CO} < f_{p3} < f_{z2}$$

\$C_{FF}\$の所望の動作を実験的に確認します。出力電圧がリファレンス電圧よりも少し大きい場合、例えばおよそ1V以下の場合、\$C_{FF}\$の位相進みは消失します。\$V_{OUT} = V_{FB}\$の場合は\$C_{FF}\$を使用しないでください。

ソフトスタート時間の設定

ソフトスタート機能は出力電圧を緩やかに立ち上げて、起動時の入力突入電流を小さくします。次の式を使用して所望のソフトスタート時間(\$t_{SS}\$)を達成するように\$C_{SS}\$の大きさを決めてください。

$$C_{SS} = \frac{I_{SS} \times t_{SS}}{V_{FB}}$$

ソフトスタート電流の\$I_{SS}\$は5μA (typ)で、出力フィードバック電圧スレッショルドの\$V_{FB}\$は0.606V (typ)です。大きい\$C_{OUT}\$のコンデンサ値を使用する場合は、ハイサイドの電流制限がソフトスタートの間にトリガされる可能性があります。正しいソフトスタート時間\$t_{SS}\$を保証するためには、次を満たす十分に大きい\$C_{SS}\$を選択してください。

$$C_{SS} \gg C_{OUT} \times \frac{V_{OUT} \times I_{SS}}{(I_{HSC} - I_{OUT}) \times V_{FB}}$$

\$I_{HSC}\$はハイサイド電流制限値の標準値です。

パワースイッチ内蔵の高効率、4A、ステップダウンDC-DCレギュレータ

レイアウト手順

注意深いPCBのレイアウトはノイズのない安定な動作を達成するために重要です。最適な性能を得るためにはMAX15066の評価キットのレイアウトをそのまま使用することを強く推奨します。そのまま使用することができない場合は優れたPCBレイアウトにするためには以下のガイドラインに従ってください。

- 1) 入力および出力コンデンサを電源のグランドプレーンに接続します。その他のコンデンサはすべて信号グランドプレーンに接続してください。信号グランドプレーンをパワーグランドプレーンにICのグランドバンプに近接したシングルポイントで接続してください。
- 2) V_{DD} 、IN、およびSSのコンデンサはデバイスおよびその対応する端子に可能な限り近く配置し、直接トレースを使用してください。パワーグランドプレーンと信号グランドプレーンは分離してください。すべてのGNDバンプは入力バイパスコンデンサの戻り端子の近くのコモンポイントのみで接続してください。
- 3) 大電流経路は可能な限り短く幅広くしてください。スイッチング電流の経路は短く、LX、出力コンデンサ、および入力コンデンサで形成されるループ面積を最小化してください。
- 4) さらに効率を改善し長期信頼性を得るためにデバイスの冷却に役立つようIN、LX、およびGNDを個別に大きい銅領域に接続してください。
- 5) 熱性能を向上するために、連続するバンプ(LX、IN、GND)の銅トレース幅をソルダマスク(SMD)ランドを使用して最大にしてください。
- 6) すべてのフィードバック接続を短く直接的にしてください。フィードバック抵抗と補償部品は可能な限りデバイスの近くに配置してください。
- 7) 高速スイッチングノード(LXおよびBSTなど)の経路は敏感なアナログ領域(SS、FB、およびCOMPなど)から遠ざけて配線してください。

チップ情報

PROCESS: BiCMOS

パッケージ

最新のパッケージ図面情報およびランドパターンはjapan.maxim-ic.com/packagesを参照してください。なお、パッケージコードに含まれる「+」、「#」、または「-」はRoHS対応状況を表したものでしかありません。パッケージ図面はパッケージそのものに関するものでRoHS対応状況とは関係がなく、図面によってパッケージコードが異なることがある点に注意してください。

| パッケージタイプ | パッケージコード | 外形図No. | ランドパターンNo. |
|----------|----------|---------|------------|
| 16 WLP | W162B2+1 | 21-0200 | — |

パワースイッチ内蔵の高効率、4A、 ステップダウンDC-DCレギュレータ

改訂履歴

| 版数 | 改訂日 | 説明 | 改訂ページ |
|----|------|---|------------------------|
| 0 | 4/10 | 初版 | — |
| 1 | 4/10 | 「概要」、「Absolute Maximum Ratings (絶対最大定格)」、「標準動作特性」、および「PWMコンパレータ」、「出力コンデンサの選択」、「補償設計のガイドライン」、および「ループを閉じる：補償回路の設計」の各項を改訂。図3および図4を更新。 | 1, 2, 4, 10, 13, 15-18 |
| 2 | 5/10 | 「Electrical Characteristics (電気的特性)」、「PWMコンパレータ」、「出力コンデンサの選択」、「スキップモード周波数および出力リップル」、「補償設計のガイドライン」、「ループを閉じる：補償回路の設計」、および「レイアウト手順」の各項および図3と図4を改訂。 | 3, 11, 13-19 |
| 3 | 9/10 | 「Electrical Characteristics」および「PWMコンパレータ」の各項を改訂。 | 3, 11 |

マキシム・ジャパン株式会社 〒141-0032 東京都品川区大崎1-6-4 大崎ニューシティ 4号館 20F TEL: 03-6893-6600

Maximは完全にMaxim製品に組込まれた回路以外の回路の使用について一切責任を負いかねます。回路特許ライセンスは明言されていません。Maximは随時予告なく回路及び仕様を変更する権利を留保します。

20 _____ **Maxim Integrated Products, 120 San Gabriel Drive, Sunnyvale, CA 94086 408-737-7600**

© 2010 Maxim Integrated Products

MaximはMaxim Integrated Products, Inc.の登録商標です。