

図 9. ヒューマンボディ ESD 試験モデル

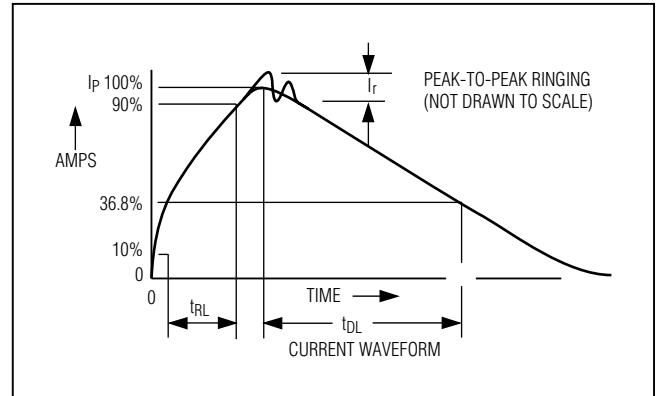


図 10. ヒューマンボディの電流波形

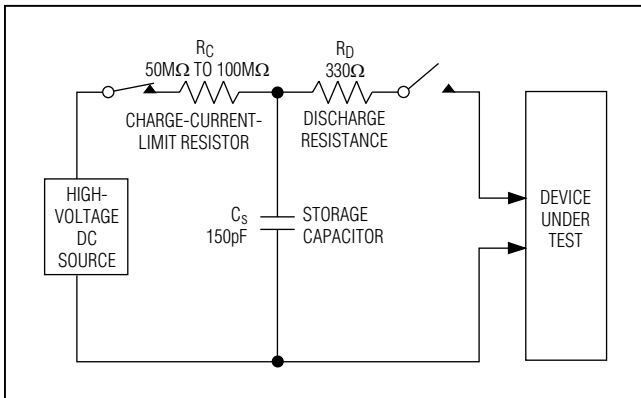


図 11. IEC 61000-4-2 ESD 試験モデル

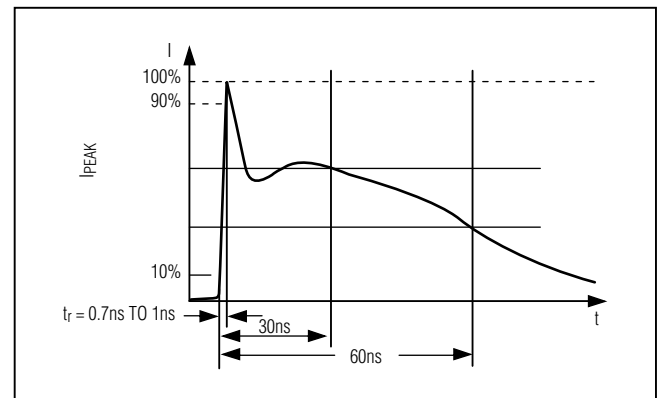
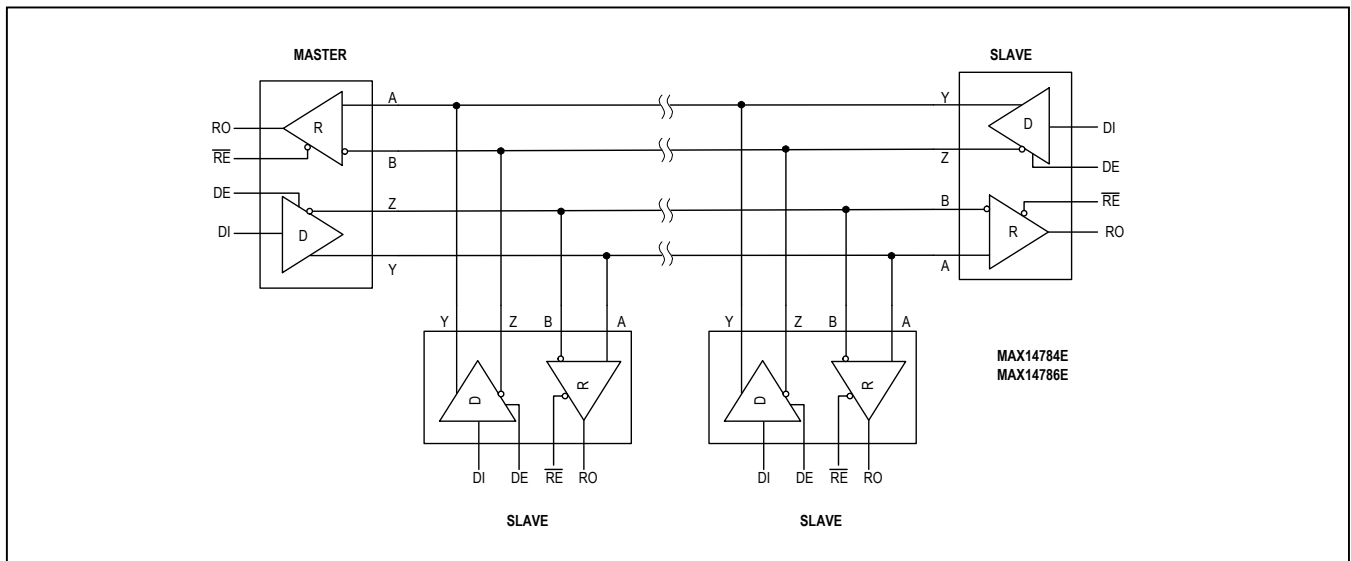
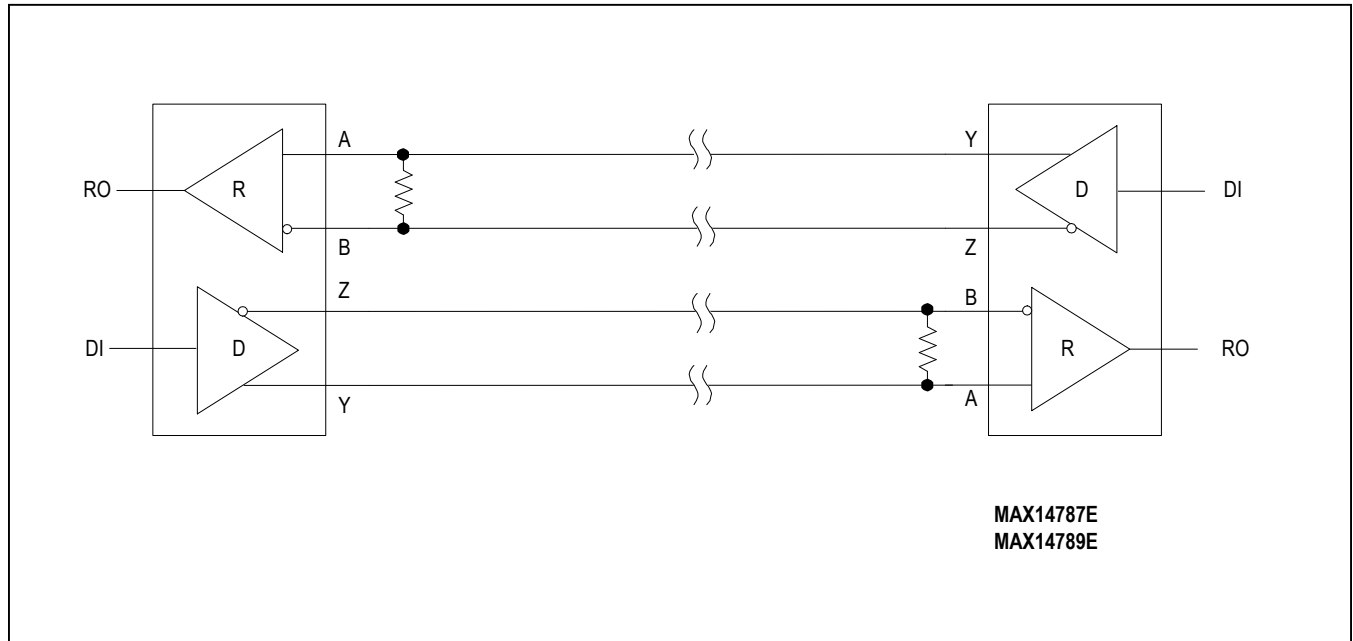


図 12. IEC 61000-4-2 ESD 発生器の電流波形

標準アプリケーション回路



標準アプリケーション回路(続き)



チップ情報

PROCESS: BiCMOS

パッケージ

最新のパッケージ図面情報およびランドパターン(フットプリント)は japan.maximintegrated.com/packages を参照してください。なお、パッケージコードに含まれる「+」、「#」、または「-」はRoHS対応状況を表したものでしかありません。パッケージ図面はパッケージそのものに関するものでRoHS対応状況とは関係がなく、図面によってパッケージコードが異なることがある点に注意してください。

パッケージタイプ	パッケージコード	外形図No.	ランドパターンNo.
8 SO	S8+4	21-0041	90-0096
14 SO	S14+1	21-0041	90-0112
14 TSSOP	U14+1	21-0066	90-0113

MAX14784E/MAX14786E/
MAX14787E/MAX14789E

フルデュプレックス、±35kV ESD保護、
RS-485トランシーバ、高速通信用

改訂履歴

版数	改訂日	説明	改訂ページ
0	12/13	初版	—



マキシム・ジャパン株式会社 〒141-0032 東京都品川区大崎1-6-4 大崎ニューシティ 4号館 20F TEL: 03-6893-6600

Maxim Integratedは完全にMaxim Integrated製品に組み込まれた回路以外の回路の使用について一切責任を負いかねます。回路特許ライセンスは明言されていません。Maxim Integratedは随時予告なく回路及び仕様を変更する権利を留保します。「Electrical Characteristics (電気的特性)」の表に示すパラメータ値(min、maxの各制限値)は、このデータシートの他の場所で引用している値より優先されます。

Maxim Integrated 160 Rio Robles, San Jose, CA 95134 USA 1-408-601-1000

17