

MAX14588

高精度、1A可変過電流および
過電圧プロテクタ

概要

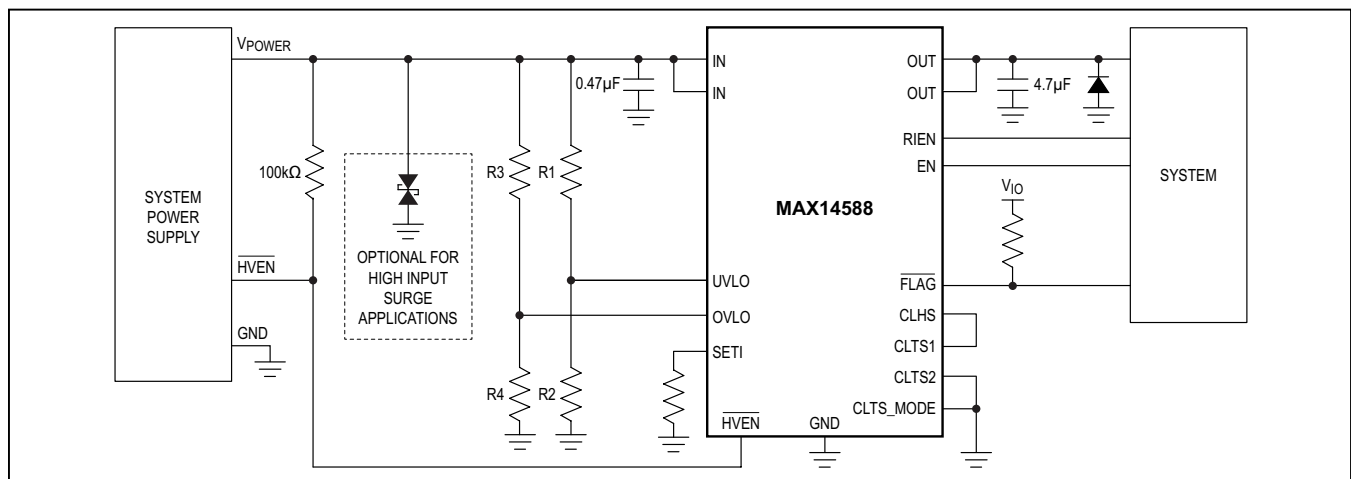
可変過電圧および過電流保護デバイスのMAX14588は、最大 $\pm 40V$ の正および負の入力電圧フォルトに対するシステムの保護に最適で、 $190m\Omega$ (typ)の低 R_{ON} のFETを内蔵しています。

調整可能な過電圧範囲は $6V \sim 36V$ で、調整可能な低電圧範囲は $4.5V \sim 24V$ です。過電圧ロックアウト(OVLO)および低電圧ロックアウト(UVLO)スレッショルドは、オプションの外付け抵抗を使用して設定します。出荷時にプリセットされた内部OVLOスレッショルドは $33V$ (typ)で、プリセットの内部UVLOスレッショルドは $19V$ (typ)です。

また、MAX14588は設定可能な最大 $1A$ の電流制限保護も備えています。このデバイスは、過電流イベント発生時の応答を、自動再試行、ラッチオフ、または継続的フォルトに設定可能です。自動再試行モードに設定されている場合、電流がスレッショルドに達すると、MAX14588は $21ms$ (typ)のブランキング時間後にオフになり、リトライ期間の間オフのままになります。ラッチオフモードに設定されている場合、デバイスはブランキング時間後にラッチオフします。継続的モードに設定されている場合、デバイスは継続的に電流を制限します。また、MAX14588は逆電流およびサーマルシャットダウン保護も備えています。

MAX14588は、小型、 16 ピンTQFNパッケージ($3mm \times 3mm$)で提供されます。MAX14588は、 $-40^{\circ}C \sim +125^{\circ}C$ の拡張温度範囲で動作します。

標準アプリケーション回路



利点および特長

- 堅牢な産業用電力保護
 - 広い入力電源範囲： $+4.5V \sim +36V$
 - 負の入力耐性：最大 $-36V$
 - 低 R_{ON} ： $190m\Omega$ (typ)
 - 逆電流フロー制御入力
 - 熱過負荷保護
 - 拡張温度範囲： $-40^{\circ}C \sim +125^{\circ}C$
- 柔軟な設計オプション
 - 可変OVLOおよびUVLOスレッショルド
 - 設定可能な順電流制限： $0.15A \sim 1A$
 - 設定可能な過電流フォルト応答：自動再試行、ラッチオフ、および継続的電流制限
 - 2つのイネーブル入力：ENおよび高電圧HVEN
- 省スペース
 - 16 ピンTQFNパッケージ($3mm \times 3mm$)

アプリケーション

- センサーシステム
- 状態監視
- 工場センサー
- プロセス解析
- プロセス計器
- 計量およびバッチシステム

型番はデータシートの最後に記載されています。

関連部品およびこの製品とともに使用可能な推奨製品については、japan.maximintegrated.com/MAX14588.relatedを参照してください。

Absolute Maximum Ratings

(All voltages referenced to GND.)

IN to GND	-40V to +40V
IN to OUT	-40V to +40V
OUT	-0.3V to +40V
HVEN	-40V to +40V
OVLO, UVLO, FLAG, EN, RIEN, CLTS1, CLTS2, CLTS_MODE	-0.3V to +6V
SETI	-0.3V to $\min(V_{IN}, 1.22V) + 0.3V$
CLHS	-0.3V to $\min(V_{IN}, 5V) + 0.3V$

I_{IN} (DC Operating)(Note 1)	1.0A
Continuous Power Dissipation ($T_A = +70^\circ\text{C}$)	
TQFN (derate 20.8mW/°C above +70°C)	1667mW
Operating Temperature Range	-40°C to +125°C
Maximum Junction Temperature	+150°C
Storage Temperature Range	-65°C to +150°C
Lead Temperature (soldering, 10s)	+300°C
Soldering Temperature (reflow)	+260°C

Note 1: DC current is also limited by the thermal design of the system.

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

Package Thermal Characteristics (Note 2)

TQFN

Junction-to-Ambient Thermal Resistance (θ_{JA})	48°C/W	Junction-to-Case Thermal Resistance (θ_{JC})	10°C/W
--	--------	---	--------

Note 2: Package thermal resistances were obtained using the method described in JEDEC specification JESD51-7, using a four-layer board. For detailed information on package thermal considerations, refer to japan.maximintegrated.com/thermal-tutorial.

Electrical Characteristics

($V_{IN} = 4.5V$ to $36V$, $T_A = -40^\circ\text{C}$ to $+125^\circ\text{C}$, unless otherwise noted. Typical values are at $V_{IN} = 24V$, $R_{SETI} = 12k\Omega$, $T_A = +25^\circ\text{C}$.) (Note 3)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
IN Voltage	V_{IN}		4.5		36	V
Shutdown IN Current	I_{SHDN}	$V_{EN} = 0V$, $V_{HVEN} = 5V$		6.6	16	μA
Shutdown OUT Current	I_{OFF}	$V_{EN} = 0V$, $V_{HVEN} = 5V$, $V_{OUT} = 0V$		0.1	2	μA
Reverse IN Current	I_{IN_RVS}	$V_{IN} = -40V$, $V_{OUT} = V_{GND} = 0V$	-35	-21		μA
Supply Current	I_{IN}	$V_{IN} = 15V$, $V_{HVEN} = 0V$		530	800	μA
Internal Overvoltage Trip Level	V_{OVLO}	V_{IN} rising	32	33	34.3	V
		V_{IN} falling	30.3	32	33.7	
Internal Undervoltage Trip Level	V_{UVLO}	V_{IN} falling	17.5	18.5	19.5	V
		V_{IN} rising	18.2	19.2	20.2	
Overvoltage Lockout Hysteresis		% of typical OVLO		3		%
External OVLO Adjustment Range		(Note 4)	6		36	V
External OVLO Select Threshold Voltage	V_{SEL_OVLO}		0.3	0.4	0.5	V
External OVLO Leakage	I_{OVLO_LEAK}	$V_{OVLO} < 1.2V$	-100		+100	nA
External UVLO Adjustment Range		(Note 4)	4.5		24	V
External UVLO Select Threshold Voltage	V_{SEL_UVLO}		0.3	0.4	0.5	V

Electrical Characteristics (continued)

(V_{IN} = 4.5V to 36V, T_A = -40°C to +125°C, unless otherwise noted. Typical values are at V_{IN} = 24V, R_{SET1} = 12kΩ, T_A = +25°C.) (Note 3)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
External UVLO Leakage	I _{UVLO_LEAK}	V _{UVLO} < 1.2V	-100		+100	nA
BG Reference Voltage	V _{BG}		1.196	1.220	1.247	V
CLHS Voltage	V _{CLHS}	Source 100μA	23	3.5		V
INTERNAL FETS						
Internal FETs On-Resistance	R _{ON}	I _{LOAD} = 100mA, V _{IN} ≥ 8V		190	370	mΩ
Current-Limit Adjustment Range	I _{LIM}		0.15		1.0	A
Current-Limit Accuracy		0.15A ≤ I _{LIM} < 0.3A	-20		+20	%
		0.3A ≤ I _{LIM} < 1.0A	-10		+10	
FLAG Assertion Drop Voltage Threshold	V _{FA}	Increase (V _{IN} - V _{OUT}) drop until FLAG asserts, V _{IN} = 24V	400	600	800	mV
FLAG Output Logic-Low Voltage		I _{SINK} = 1mA			0.4	V
FLAG Output Leakage Current		V _{IN} = V _{FLAG} = 5V, flag deasserted			2	μA
Reverse-Current Blocking Threshold	V _{RIB}	V _{OUT} - V _{IN}	25	100	250	mV
Reverse-Blocking Supply Current	I _{RBL}	V _{OUT} - V _{IN} > 130mV, current into OUT		430	700	μA
LOGIC INPUTS						
HVEN Threshold Voltage	V _{HVENTH}		1	2	3.5	V
HVEN Threshold Hysteresis				2		%
HVEN Input Current	I _{HVEN_}	V _{HVEN} = 36V		26	41	μA
HVEN Input Reverse Current	I _{HVEN_R}	V _{IN} = V _{HVEN} = -36V	-43	-28		μA
EN, RIEN, CLTS1, CLTS2, CLTS_MODE Input Logic-High	V _{IH}		1.4			V
EN, RIEN, CLTS1, CLTS2, CLTS_MODE Input Logic-Low	V _{IL}				0.4	V
EN, RIEN, CLTS1, CLTS2, CLTS_MODE Input Leakage Current	I _{LEAK}	V _{LOGIC} = 5V	-1		+1	μA
DYNAMIC (NOTE 5)						
Switch Turn-On Time	t _{ON}	From OFF to ON (see Table 2), R _{LOAD} = 240Ω, C _{OUT} = 470μF		500		μs
Switch Turn-Off Time	t _{OFF}	From ON to OFF (see Table 2), R _{LOAD} = 47Ω, C _{OUT} = 1μF		3		μs
Overvoltage Switch Turn-Off Time	t _{OFF_OVP}	From (V _{IN} > V _{OVLO}) to (V _{OUT} = 80% of V _{IN_OVLO}), R _{LOAD} = 47Ω		3		μs
Overcurrent Switch Turn-Off Time	t _{OFF_OCP}	After t _{BLANK}		3		μs

Electrical Characteristics (continued)

($V_{IN} = 4.5V$ to $36V$, $T_A = -40^{\circ}C$ to $+125^{\circ}C$, unless otherwise noted. Typical values are at $V_{IN} = 24V$, $R_{SET1} = 12k\Omega$, $T_A = +25^{\circ}C$.) (Note 3)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
IN Debounce Time	t_{DEB}	From ($V_{IN_UVLO} < V_{IN} < V_{IN_OVLO}$) and ($EN = high$ or $HVEN = low$) to $V_{OUT} = 10\%$ of V_{IN}	14	16.5	19	ms
Blanking Time	t_{BLANK}		17.8	21	24.1	ms
Autoretry Time	t_{RETRY}	After blanking time from $I_{OUT} > I_{LIM}$ to FLAG deasserted	527	620	713	ms
THERMAL PROTECTION						
Thermal Shutdown				150		$^{\circ}C$
Thermal Shutdown Hysteresis				30		$^{\circ}C$

Note 3: All devices are 100% production tested at $T_A = +25^{\circ}C$. Specifications over the operating temperature range are guaranteed by design.

Note 4: All timing is measured using 20% and 80% levels.

タイミング図

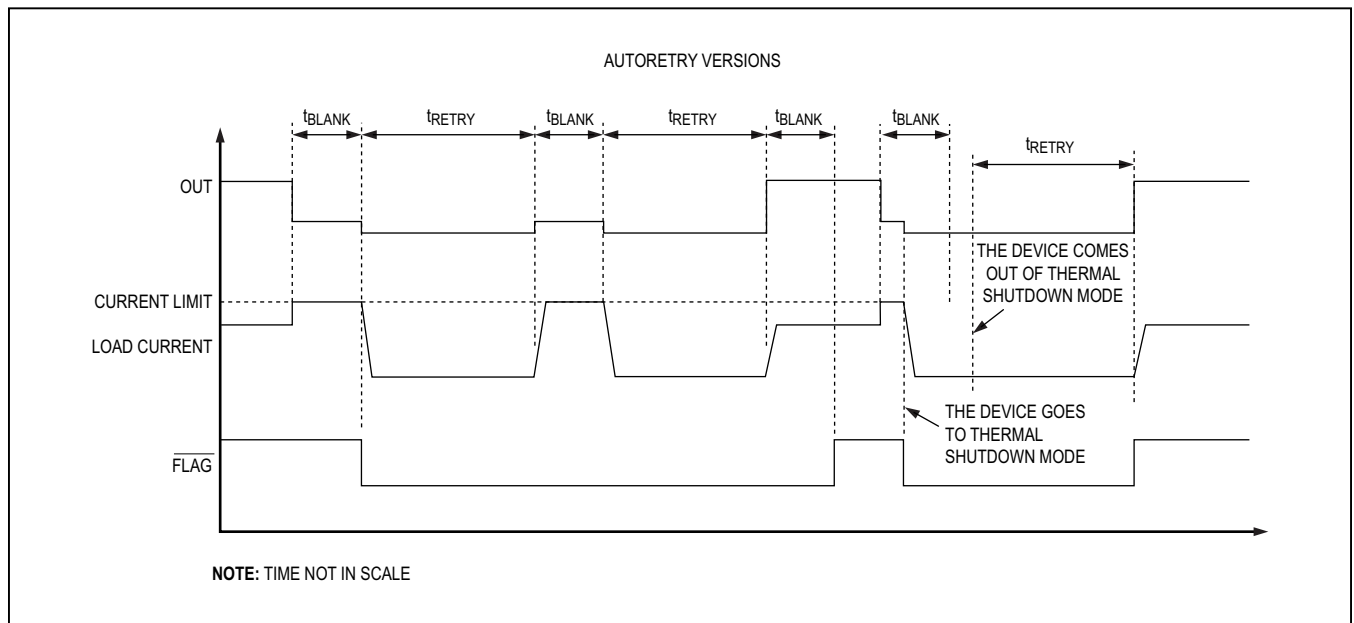


図 1. 自動再試行の障害タイミング図

タイミング図(続き)

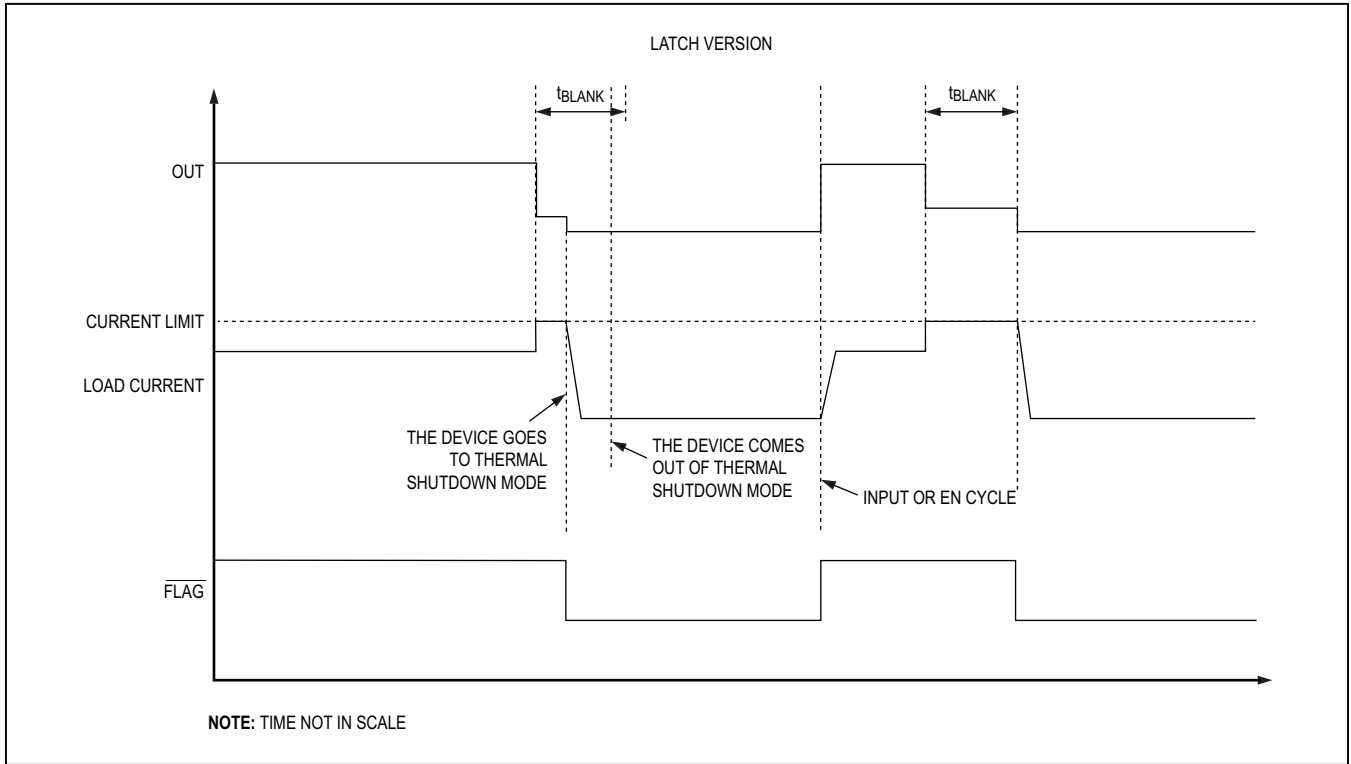


図 2. ラッチオフの障害タイミング図

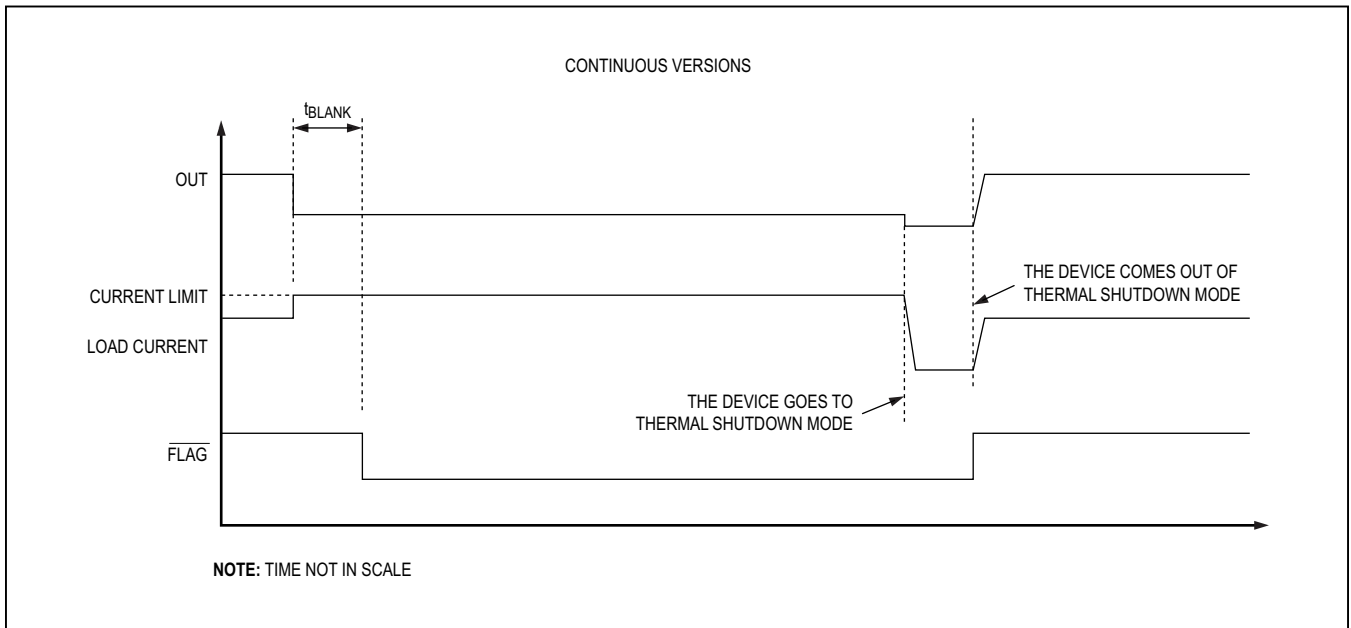


図 3. 継続的電流制限の障害タイミング図

タイミング図(続き)

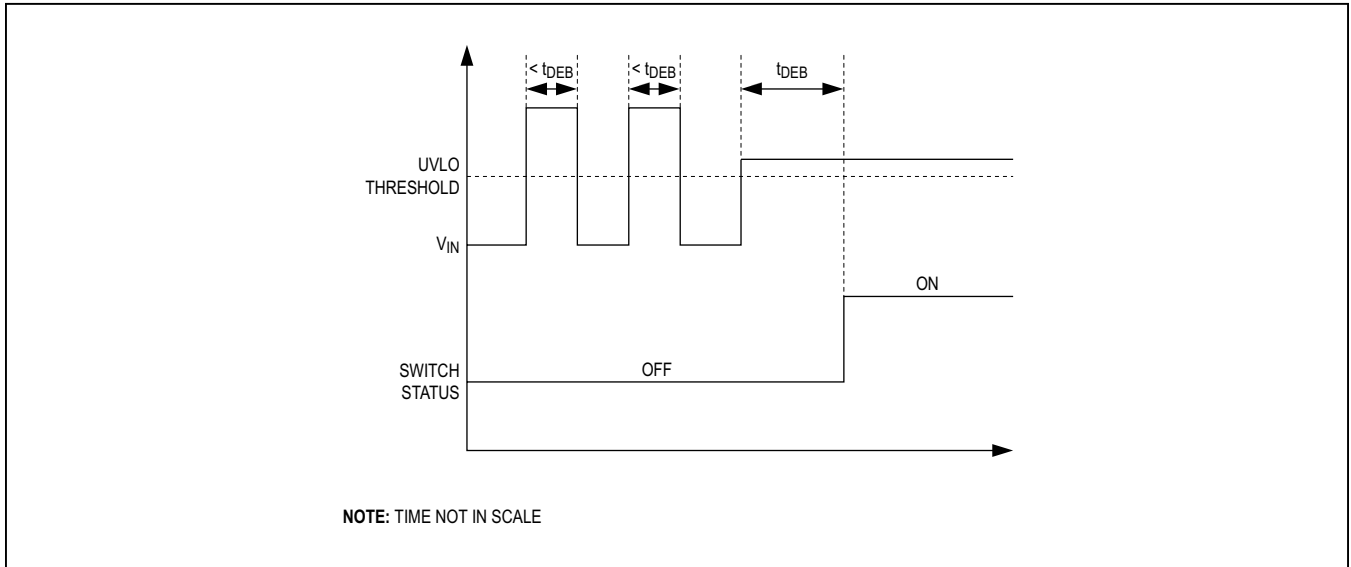
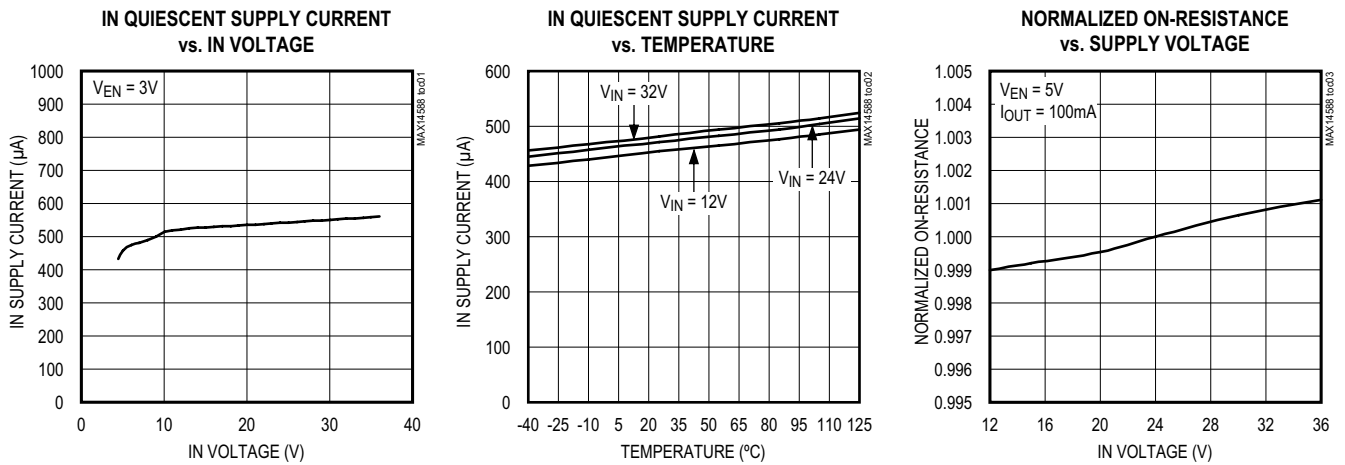


図 4. デバウンスのタイミング

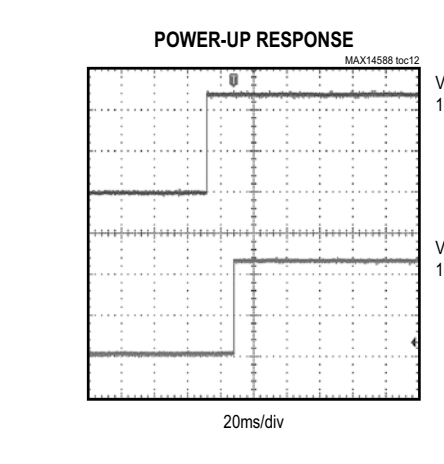
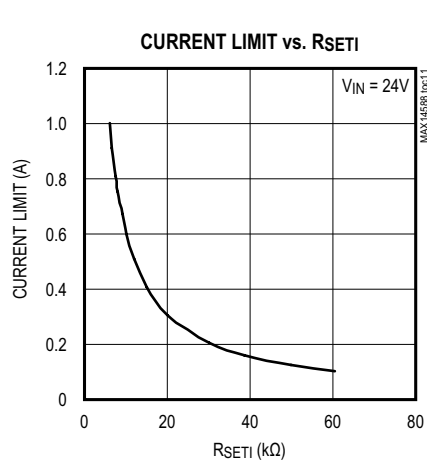
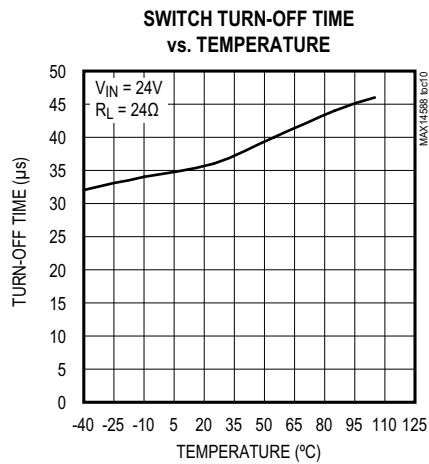
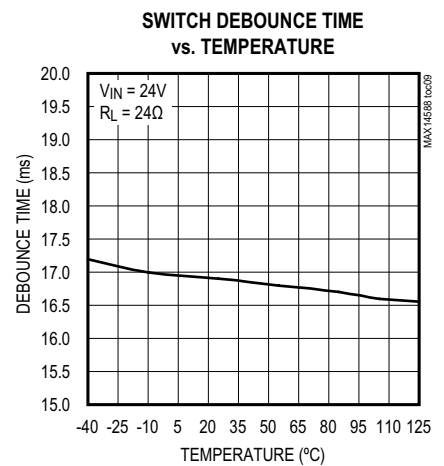
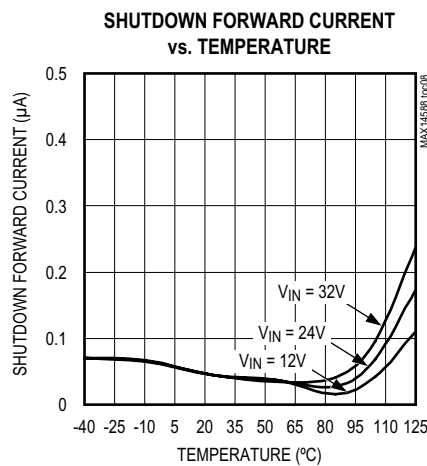
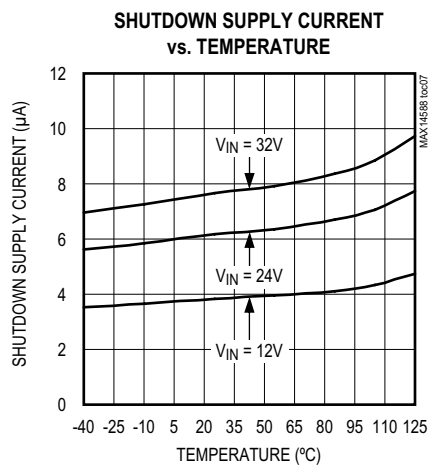
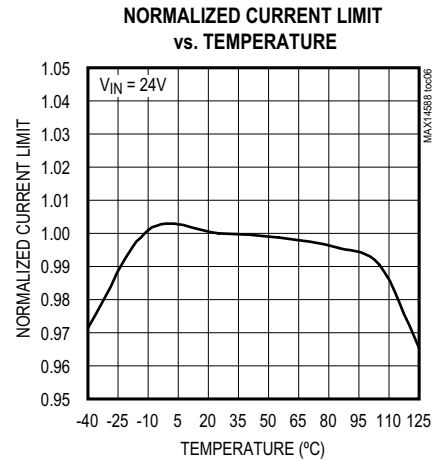
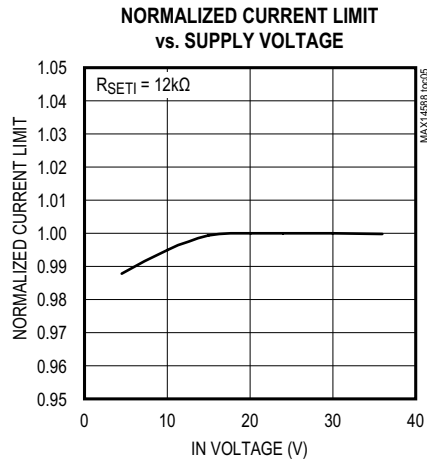
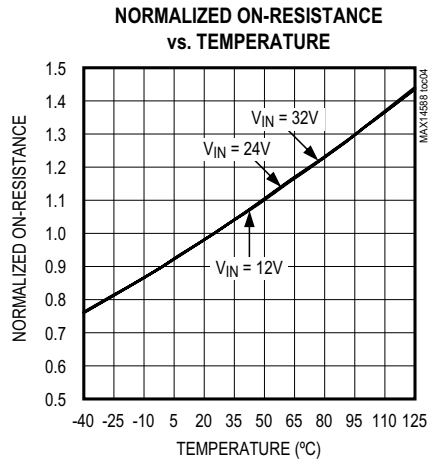
標準動作特性

($C_{IN} = 1\mu F$, $C_{OUT} = 1\mu F$, $T_A = +25^\circ C$, unless otherwise noted.)



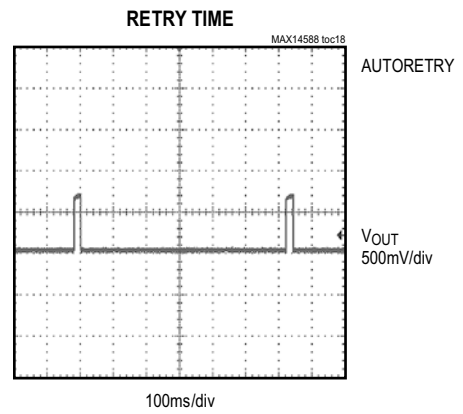
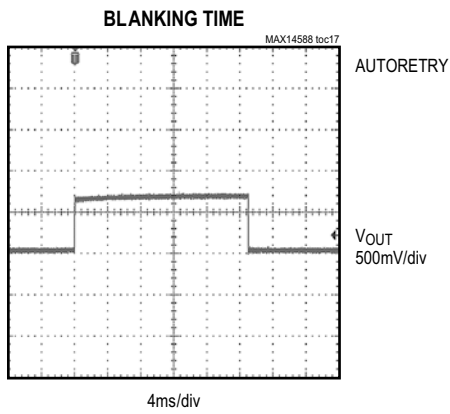
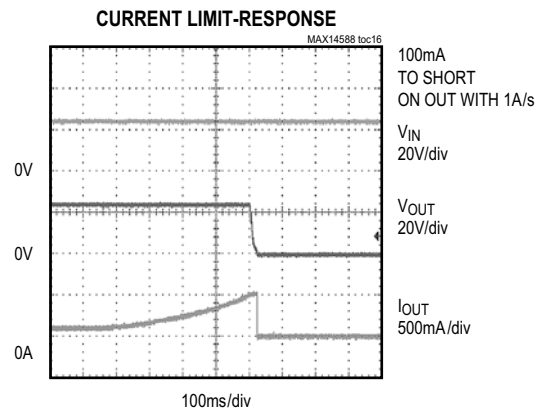
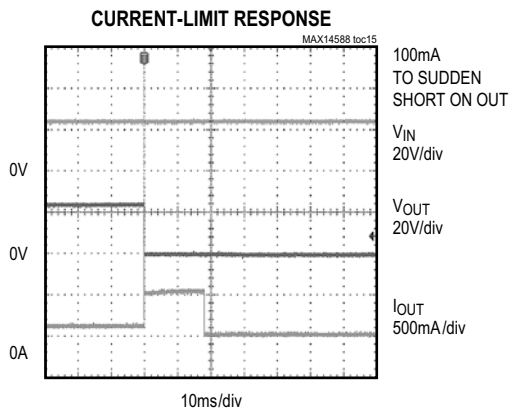
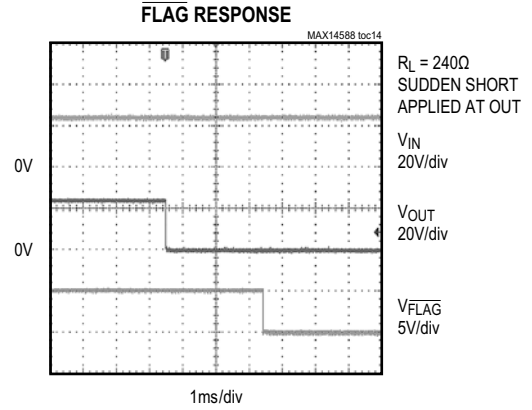
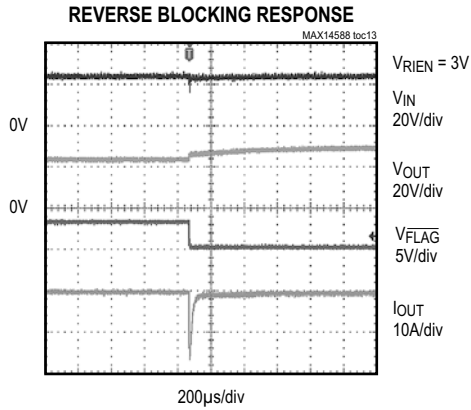
標準動作特性(続き)

($C_{IN} = 1\mu F$, $C_{OUT} = 1\mu F$, $T_A = +25^\circ C$, unless otherwise noted.)

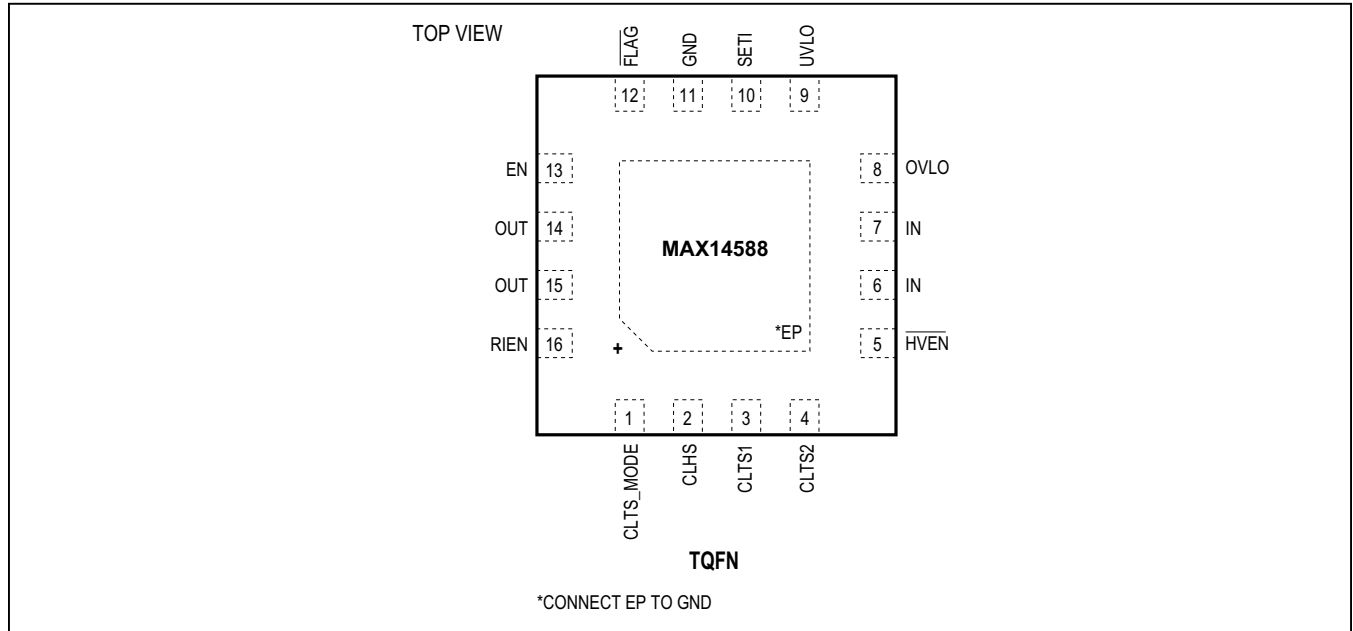


標準動作特性(続き)

($C_{IN} = 1\mu F$, $C_{OUT} = 1\mu F$, $T_A = +25^\circ C$, unless otherwise noted.)



ピン配置



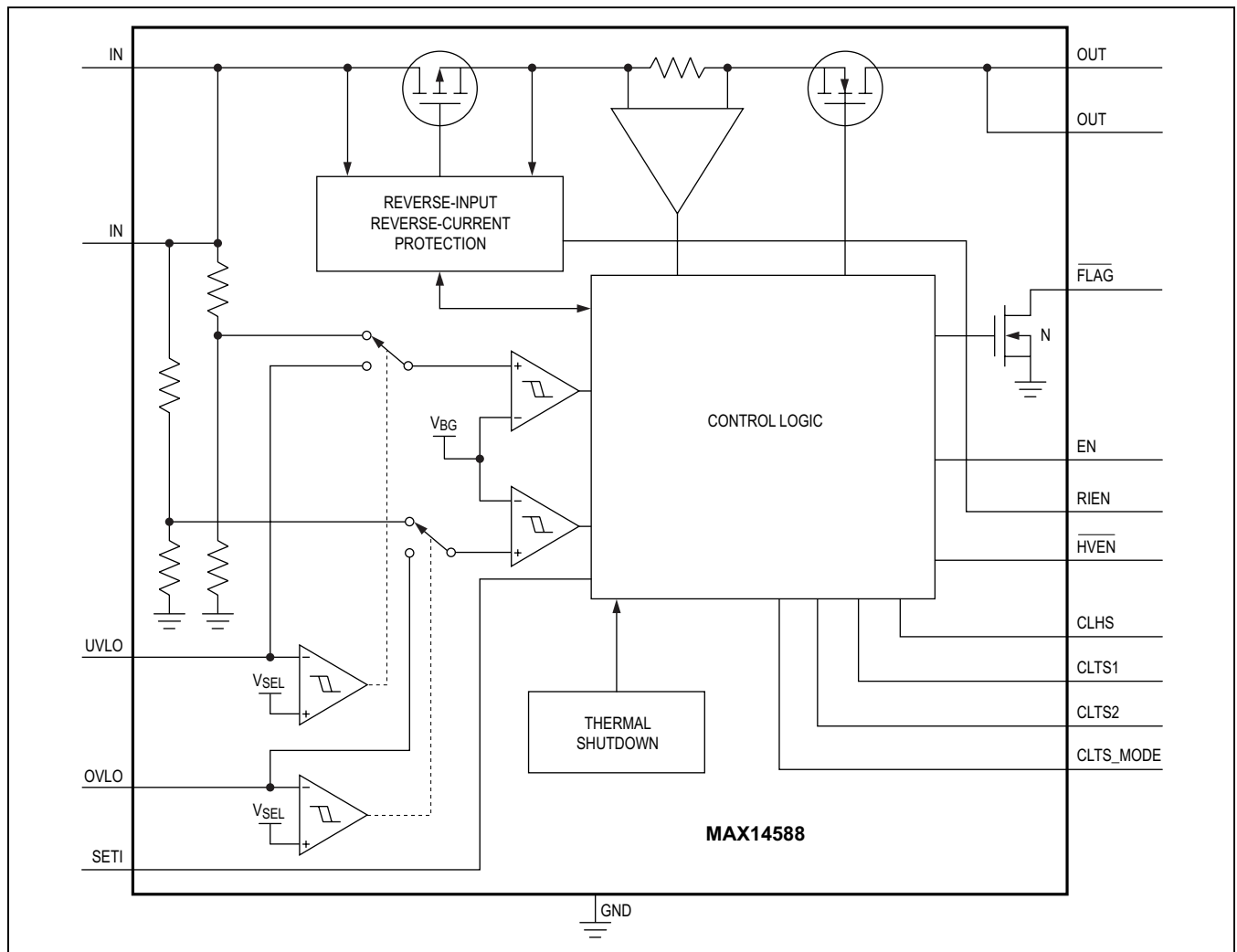
端子説明

端子	名称	機能
1	CLTS_MODE	電流制限タイプ選択モード。 CLTS_MODE = 0 : CLTS1およびCLTS2は(V _{IN} - V _{OUT}) < 0.6Vのときのみサンプリングされます。 CLTS_MODE = 1 : CLTS1およびCLTS2は継続的にサンプリングされます。
2	CLHS	電流制限タイプ選択ロジックハイ電圧。CLTS_MODE/CLTS1/CLTS2をロジックハイにするにはCLHSに接続してください。
3	CLTS1	電流制限タイプ選択1。表1を参照してください。
4	CLTS2	電流制限タイプ選択2。表1を参照してください
5	HVEN	36V対応アクティブローのイネーブル入力。表2を参照してください
6, 7	IN	過電圧保護入力。0.47μFのセラミックコンデンサでINをグラウンドに接続してください。
8	OVLO	外部設定可能な過電圧ロックアウトスレッショルド。デフォルトの内部OVLOスレッショルドを使用するには、OVLOをGNDに接続してください。外部でスレッショルドを定義してプリセットの内部OVLOスレッショルドを無効にするには、OVLOを外付けの抵抗分圧器に接続してください。
9	UVLO	外部設定可能な低電圧ロックアウトスレッショルド。デフォルトの内部UVLOスレッショルドを使用するには、UVLOをGNDに接続してください。外部でスレッショルドを定義してプリセットの内部UVLOスレッショルドを無効にするには、UVLOを外付けの抵抗分圧器に接続してください。
10	SETI	過負荷電流制限調整。SETIとGND間に抵抗を接続して過電流制限を設定してください。SETIには抵抗を接続する必要があります。SETIがGNDに接続された場合、FETがオフになりFLAGがアサートされます。SETIに10pF以上を接続しないでください。
11	GND	グラウンド

端子説明(続き)

端子	名称	機能
12	FLAG	オープンレインの障害インジケータ出力。FLAGは、障害期間がブランキング時間を超えた場合、逆電流が検出された場合、サーマルシャットダウンモードがアクティブ化した場合、OVLOスレッシュホルドに達した場合、またはSETIがGNDに接続された場合にローになります。
13	EN	アクティブハイのイネーブル入力。表2を参照してください
14,15	OUT	出力電圧。内蔵FETの出力です。できる限りデバイスの近くに配置した1μFのセラミックコンデンサで、OUTをGNDに接続してください。
16	RIEN	逆電流イネーブル入力。逆電流フロー保護をディセーブルするには、RIENをGNDに接続してください。逆電流フロー保護をアクティブ化するには、RIENをロジックハイに接続してください。
—	EP	エクスポーズパッド。EPをグラウンドに接続してください。EPを唯一のグラウンド接続として使用しないでください。

ファンクションダイアグラム



詳細

MAX14588は、最大±40Vの正と負の入力電圧障害に対してシステムを保護するように設計された可変過電圧および過電流保護デバイスで、190mΩ (typ)の低オン抵抗のFETを備えています。入力電圧がOVLOスレッショルドを超えた場合またはUVLO以下に低下した場合、内蔵FETがオフになって保護対象の部品の損傷を防ぎます。OVLOまたはUVLO端子が外部OVLOまたはUVLO選択スレッショルド(VSEL_OVLO、VSEL_UVLO)以下に設定されている場合、デバイスは自動的に内部の±5%高精度動作スレッショルドを選択します。内部OVLOスレッショルドは33V (typ)にプリセットされ、内部UVLOスレッショルドは19V (typ)にプリセットされています。

電流制限タイプの選択

CLTS_MODEがローの場合、MAX14588の起動時の電流制限のデフォルトは継続的電流制限モードです。起動後、CLTS1およびCLTS2を介して外部で電流制限タイプを設定することができます(表1)。CLTS_MODEがハイの場合、CLTS1およびCLTS2は継続的にサンプリングされます。CLTS_MODEがローの場合、CLTS1およびCLTS2はVIN - VOUT < 0.6Vのときにのみサンプリングされます。CLTS1、CLTS2、およびCLTS_MODEをロジックハイにするにはCLHSに接続し、ロジックローにするにはGNDに接続してください。

自動再試行

電流スレッショルドに達すると、tBLANKタイマーがカウントを開始します。過電流状態がtBLANKにわたって存在する場合、FLAGがアサートします。tBLANKが経過する前に過電流状態が解消した場合はタイマーがリセットされます。tBLANKが経過した直後に再試行時間遅延(tRETRY)が開始され、tRETRY期間の間FETはオフになります。tRETRYが終了するとFETが再びオンになります。障害がまだ存在する場合はこのサイクルが繰り返され、FLAGはローのままになります(図1)。

表1. 電流制限タイプの選択

CLTS2	CLTS1	CURRENT-LIMIT TYPE
0	0	LATCH OFF
0	1	AUTORETRY
1	0	CONTINUOUS
1	1	CONTINUOUS

過電流状態や短絡状態が発生した場合、自動再試行機能によってシステムの電力が低減されます。tBLANK期間中はスイッチがオンで、消費電流は電流制限状態に維持されます。tRETRY期間中はスイッチがオフで、スイッチを流れる電流は存在しません。そのため、出力電流はプログラムされた電流制限より大幅に少なくなります。次式を使用して平均出力電流を計算してください。

$$I_{LOAD} = I_{LIM} \left[\frac{t_{BLANK}}{t_{BLANK} + t_{RETRY}} \right]$$

tBLANKが21ms (typ)でtRETRYが620ms (typ)の場合、デューティサイクルは3.3%となり、電力を96.7%節減することができます。

ラッチオフ

電流スレッショルドに達すると、tBLANKタイマーがカウントを開始します。過電流状態がtBLANKにわたって存在する場合、FLAGがアサートします。tBLANKが経過する前に過電流状態が解消した場合はタイマーがリセットされます。ブランキング時間を超過して過電流状態が継続する場合はスイッチがオフになりオフのままになります。スイッチをリセットするには、制御ロジックENまたはHVENをトグルするか、入力電圧を再投入してください(図2)。

継続的電流制限

電流スレッショルドに達すると、MAX14588は出力電流を電流制限の設定値に制限します。過電流状態がtBLANKにわたって存在する場合はFLAGがアサートし、過電流状態が取り除かれた場合はデアサートします(図3)。

逆電流ブロックイネーブル(RIEN)

この機能は逆電流保護をディセーブルし、OUTからINへの逆電流フローを可能にします。逆電流ブロックイネーブル機能は、誘導性負荷を使用するアプリケーションで役立ちます。

障害フラグ出力

FLAGはオープンドレインの障害インジケータ出力で、DC電源への外付けのプルアップ抵抗が必要です。以下の条件のいずれかが発生するとFLAGはローになります。

- ブランキング時間が経過する
- 逆電流保護が作動する
- チップ温度が+150°Cを超える
- SETIがグランドに接続される
- OVLOスレッショルドに達する

サーマルシャットダウン保護

MAX14588はサーマルシャットダウン機能を備えており、デバイスを過熱から保護します。接合部温度が+150°C (typ)を超えると、デバイスはオフになってFLAGがアサートします。接合部温度が30°C (typ)低下したあとデバイスはサーマルシャットダウンを終了して通常動作に戻りますが、ラッチオフモード時は例外で、デバイスはラッチオフしたままになります。

温度制限は電流制限と同様に動作します。自動再試行モードの場合、温度制限は自動再試行タイマーを使用して動作します。デバイスが温度制限を抜けると、再試行時間経過後に動作を開始します。ラッチオフモードの場合、電源またはENが再入力されるまでデバイスはラッチオフします。継続的電流制限モードの場合、デバイスは単に温度が制限を超えている間ディセーブルされます。熱保護にはブランキング時間は存在しません。

過電圧ロックアウト(OVLO)

MAX14588は、OVLOの電圧が外部OVLO選択電圧(VSEL_OVLO)以下に設定されている場合、33V (typ)のプリセットOVLOスレッショルドを備えています。プリセットのOVLOスレッショルドをアクティブ化するには、OVLOをGNDに接続してください。OVLOスレッショルドを外部で調整するには、「標準アプリケーション回路」に示すように外付け抵抗をOVLO端子に接続してください。次式を使用してOVLOスレッショルドを調整してください。R3の推奨値は2.2MΩです。

$$V_{OVLO} = V_{BG} \times \left[1 + \frac{R3}{R4} \right]$$

低電圧ロックアウト(UVLO)

MAX14588は、UVLOの電圧が外部UVLO選択電圧(VSEL_UVLO)以下に設定されている場合、19V (typ)のプリセットUVLOスレッショルドを備えています。プリセットのUVLOスレッショルドをアクティブ化するには、UVLOをGNDに接続してください。UVLOスレッショルドを外部で調整するには、「標準アプリケーション回路」に示すように外付け抵抗をUVLO端子に接続してください。次式を使用してUVLOスレッショルドを調整してください。R1の推奨値は2.2MΩです。

$$V_{UVLO} = V_{BG} \times \left[1 + \frac{R1}{R2} \right]$$

スイッチ制御

MAX14588には、2つの個別のイネーブル入力(HVENおよびEN)があります。HVENは高電圧対応の入力です。短絡が検出されデバイスがシャットダウンしたあとで障害状態をリセットするには、HVENまたはENをトグルしてください(表2)。

入力デバウンス保護

MAX14588は入力デバウンス保護を備えています。入力電圧がデバウンス時間(t_{DEB})より長い時間にわたってUVLOスレッショルド電圧を上回った時点で、内蔵FETがオンになります。この機能は、電源の立ち上がり時にENまたはHVEN信号が存在するアプリケーションのためのものです(図4)。

アプリケーション情報

電流制限/スレッショルドの設定

SET1とグラウンド間の抵抗によってMAX14588の電流制限/スレッショルド値を設定します。SET1を未接続のままにすると、0Aの電流制限/スレッショルドが選択されます。SET1をグラウンドに接続するとFLAGがアサートされます。

次式を使用して電流制限を計算してください。

$$R_{SET1}(k\Omega) = \frac{6100}{I_{LIM}(mA)}$$

INのバイパスコンデンサ

瞬間的な出力短絡状態における入力電圧降下を抑えるため、INとGND間に0.47μF (min)のコンデンサを接続してください。より値の大きなコンデンサを使用すると入力端での電圧アンダーシュートがさらに低減されます。

INのホットプラグ

多くのシステム給電アプリケーションでは、電磁放射の低減、ESD能力の強化などのために、入力フィルタコンデンサが必要になります。ホットプラグアプリケーションでは、寄生ケーブルインダクタンスとともに、入力コンデンサが原因となって、給電されたケーブルが入力端子に接続されたときにオーバーシュートやリングングが発生します。

この影響により、印加された電圧のほぼ2倍の電圧が保護デバイスにかかります。入力電圧が24Vの場合、絶対最大定格の40Vを容易に上回り、デバイスに永続的な損傷を与える可能性があります。これらの条件からシステムを保護するために、産業アプリケーションでは多くの場合に過渡電圧サプレッサ(TVS)が使用されます。入力サージを40Vまでに抑えることができるTVSを入力端子の近くに配置することを推奨します。

表2. イネーブル入力

HVEN	EN	SWITCH STATUS
0	0	ON
0	1	ON
1	0	OFF
1	1	ON

OUTのバイパスコンデンサ

全温度範囲および設定可能な電流制限範囲全体にわたる安定した動作のために、OUTとグラウンド間に4.7μFのセラミックコンデンサを接続してください。出力容量を過度に大きくするとコンデンサのdv/dtが低減するため、誤って過電流状態が検出される原因になります。次式を使用して、OUTに接続することができる容量性負荷の最大値(C_{MAX})を計算してください。

$$C_{MAX}(\mu F) = \frac{I_{LIM} (mA) \times t_{BLANK(TYP)} (ms)}{V_{IN}(V)}$$

たとえば、V_{IN} = 24V、t_{BLANK(TYP)} = 20ms、およびI_{LIM} = 1Aの場合、C_{MAX}は833μFになります。

グラウンドへの誘導性ハード短絡のための出力フリーホイールダイオード

誘導性負荷または長いケーブルによるグラウンドへの突然の短絡からの保護を必要とするアプリケーションでは、OUT端子とグラウンド間にショットキーダイオードを接続することが推奨されます。これは短絡発生中の誘導性キックバックによるOUTへの負のスパイクを防止するためです。

レイアウトと放熱

出力短絡状態に対するスイッチの応答時間を最適化するためには、すべてのトレースをできる限り短くし、不要な寄生インダクタンスの影響を抑えることが重要です。デバイスのできる限り近く(5mm以内)に入力コンデンサと出力コンデンサを配置してください。INとOUTは太く短いトレースで電源系に接続する必要があります。通常動作では消費電力は小さくてパッケージの温度変化も微小です。最大電源電圧において出力がグラウンドに連続的に短絡した場合、自動再試行機能を備えたスイッチはサーマルシャットダウン検出を作動させません。

$$P_{(MAX)} = \frac{V_{IN(MAX)} \times I_{OUT(MAX)} \times t_{BLANK}}{t_{RETRY} + t_{BLANK}}$$

障害状態時の消費電力によってデバイスがサーマルシャットダウンスレッショルドに達する可能性がある場合、継続的電流制限モードには注意が必要です。システムの熱容量を増大させるとともに周囲への熱抵抗を減少させるために、エクスポーズパッドからグラウンドプレーンへのサーマルビアを設けることが強く推奨されます。

型番

PART	TEMP RANGE	TOP MARK	PIN-PACKAGE
MAX14588ETE+T	-40°C to +125°C	AJZ	16 TQFN-EP*

+は鉛(Pb)フリーパッケージ/RoHS準拠パッケージを表します。

T = テープ&リール

*EP = エクスポーズドパッド

チップ情報

PROCESS: BiCMOS

パッケージ

最新のパッケージ図面情報およびランドパターン(フットプリント)は japan.maximintegrated.com/packages を参照してください。なお、パッケージコードに含まれる「+」、「#」、または「-」はRoHS対応状況を表したものでしかありません。パッケージ図面はパッケージそのものに関するものでRoHS対応状況とは関係がなく、図面によってパッケージコードが異なることがある点に注意してください。

パッケージタイプ	パッケージコード	外形図No.	ランドパターンNo
16 TQFN-EP	T1633+5	21-0136	90-0032

改訂履歴

版数	改訂日	説明	改訂ページ
0	12/12	初版	—



マキシム・ジャパン株式会社 〒141-0032 東京都品川区大崎1-6-4 大崎ニューシティ 4号館 20F TEL: 03-6893-6600

Maxim Integratedは完全にMaxim Integrated製品に組み込まれた回路以外の回路の使用について一切責任を負いかねます。回路特許ライセンスは明言されていません。Maxim Integratedは随時予告なく回路及び仕様を変更する権利を留保します。「Electrical Characteristics (電気的特性)」の表に示すパラメータ値 (min、maxの各制限値)は、このデータシートの他の場所で引用している値より優先されます。

Maxim Integrated 160 Rio Robles, San Jose, CA 95134 USA 1-408-601-1000

15