

15ビットADCパラレルインタフェース付

概要

MAX135はCMOSの15ビットバイナリ出力A/Dコンバータです。マルチスロープ積分型方式を採用しており、一般的な積分タイプのA/Dコンバータに比べ、より高速でしかも低ノイズで高分解能の変換が可能です。MAX135の変換速度は16回/秒でテストされていますが、6倍まで動作することも可能です。MAX135は18ビット分解能を達成するために、データを平均化するための特別なLSBが用いられます。

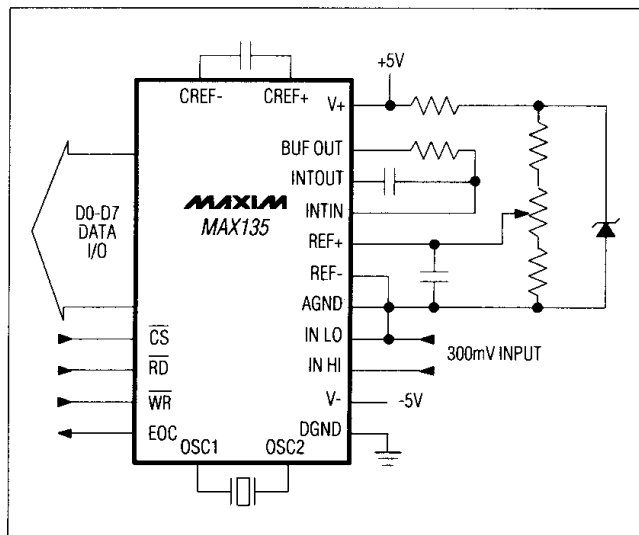
電源電流は通常動作では最大125 μ Aですが、スリープモードでは僅か10 μ A(最大)です。極めて低い変換ノイズ特性により、僅か300mVのフルスケール(15 μ V/LSB)における動作が可能です。またシンプルな8ビットパラレルデータバスと3本のコントロールラインによって全てのマイクロプロセッサと簡単にインタフェースでき、さらに2のコンプリメント出力コーディングにより簡単にバイポーラ測定も可能です。

高分解能でコンパクトサイズのMAX135は、データロガー、NC装置、重量計、データアキュイジションシステム、パネルメータ等の応用に最適です。パッケージは28ピンDIPとSOPパッケージが用意されており、また温度範囲は商用(0°C ~ +70°C)と拡張用(-40°C ~ +85°C)の2種類です。

アプリケーション

データアキュイジション アナログ信号測定システム
 バッテリ駆動計測器 圧力、流量、温度、電圧、
 制御機器 電流、抵抗、重量

ファンクションダイアグラム



特長

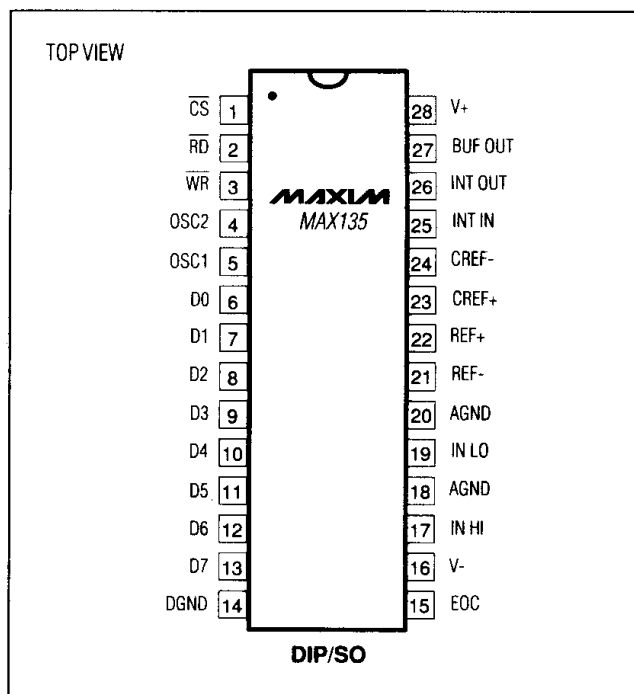
- ◆15ビットマルチスロープ積分型ADC
- ◆15 μ V分解能(16変換/秒)
- ◆低消費電流
 - 最大125 μ A(ノーマル動作時)
 - 最大10 μ A(スリープモード動作時)
- ◆ $\pm 0.005\%$ 精度(16変換/秒)
- ◆3個の特別ビットによる18ビット分解能動作
- ◆低ノイズ-300mVフルスケール動作可能
- ◆ μ Pとのインタフェース可-8ビットパラレルデータバス
- ◆ $\pm 10\mu$ A入力リーケージ電流
- ◆28ピンDIP、SOPパッケージ

型番

PART	TEMP. RANGE	PIN-PACKAGE
MAX135CPI	0°C to +70°C	28 Plastic DIP
MAX135CWI	0°C to +70°C	28 Wide SO
MAX135C/D	0°C to +70°C	Dice*
MAX135EPI	-40°C to +85°C	28 Plastic DIP
MAX135EWI	-40°C to +85°C	28 Wide SO

* Contact factory for dice specifications.

ピン配置



15ビットADCパラレルインタフェース付

ABSOLUTE MAXIMUM RATINGS

Supply Voltage
 V+ to DGND -0.3V < V+ < +6.0V
 V- to DGND +0.3V < V- < -9.0V
 V+ to V- +15V
 Analog Input Voltage (any input) V+ to V-
 Digital Input Voltage (DGND - 0.3V) to (V+ + 0.3V)
 Continuous Power Dissipation (TA = +70°C)
 28-Pin Plastic DIP (derate 9.09mW/°C above +70°C) 786mW
 28-Pin Wide SO (derate 12.50mW/°C above +70°C) 688mW

Operating Temperature Ranges:

MAX135C_ _ 0°C to +70°C
 MAX135E_ _ -40°C to +85°C
 Storage Temperature Range -65°C to +160°C
 Lead Temperature (soldering, 10 sec) +300°C

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions above those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

ELECTRICAL CHARACTERISTICS

(V+ = 5V, V- = -5V, DGND = AGND = IN LO = REF- = 0V, REF+ = 545mV, RINT = 402kΩ, CINT = 0.0047μF, CREF = 0.1μF, fCLK = 32,768Hz, 60Hz mode, TA = TMIN to TMAX, unless otherwise noted.)

PARAMETER	SYMBOL	CONDITIONS		MIN	TYP	MAX	UNITS
Resolution		(Note 1)				20,000	LSB
Zero Error		IN HI = 0V	TA = +25°C			±2	LSB
			TA = TMIN to TMAX			±5	
Nonlinearity		(Notes 2, 3)	TA = +25°C			±2	LSB
Rollover Error		(Note 4)	TA = +25°C			±3	LSB
			TA = TMIN to TMAX			±10	
Conversion Time				63			ms
Input Voltage Range		IN HI to IN LO				±300	mV
Leakage Current		IN HI, IN LO	TA = +25°C			±10	pA
			TA = TMIN to TMAX			±250	
Common-Mode Rejection		IN HI = IN LO	VCM = ±500mV		3	10	LSB
			VCM = ±3.5V		70		
Common-Mode Range		IN HI = IN LO			±3.5		V
Read Zero (50Hz/60Hz Range)						±2000	LSB
Noise (Zero-Reading Mode)		IN HI = IN LO	TA = +25°C		1.5		LSB
Zero-Reading Drift		(Note 3)				0.1	LSB/°C
Scale Factor Temp. Coefficient		(Note 3)				5	ppm/°C
Positive Supply Rejection		FS change, V- = -5.0V, +4.5V ≤ V+ ≤ +5.5V				2	LSB
Negative Supply Rejection		FS change, V+ = 5.0V, -4.5V ≤ V- ≤ -5.5V				2	LSB
Positive Supply Current	I+				60	125	μA
Negative Supply Current	I-				-35	-65	
Digital Ground Supply Current					-25	-60	
Positive Sleep-Mode Current	I+				4	10	μA
Negative Sleep-Mode Current	I-				-4	-10	
Digital Ground Sleep-Mode Current					0	±2	

15ビットADCパラレルインタフェース付

MAX135

ELECTRICAL CHARACTERISTICS (continued)

(V+ = 5V, V- = -5V, DGND = AGND = IN LO = REF- = 0V, REF+ = 545mV, RINT = 402k Ω , CINT = 0.0047 μ F, CREF = 0.1 μ F, fCLK = 32,768Hz, 60Hz mode, TA = TMIN to TMAX, unless otherwise noted.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
DIGITAL SECTION						
Output High	VOH	D0-D7, IOU _T = -1mA	3.5	4.3		V
		D0-D7, IOU _T = -100 μ A	4.0	4.5		
		EOC, IOU _T = -100 μ A	4.0			
Output Low	VOL	D0-D7, IOU _T = 1.6mA		0.2	0.4	V
		EOC, IOU _T = 100 μ A			0.4	
Input High	VIH	Referred to DGND, CS, WR, RD	2.4			V
Input Low	VIL	Referred to DGND, CS, WR, RD			0.8	V
Input Current	IIN	CS, WR, RD, D0-D7 when three-stated		± 10	± 500	nA
Input Capacitance	CIN	CS, WR, RD, D0-D7 when three-stated		5		pF

TIMING CHARACTERISTICS

(Test circuit of Figures 1 and 2, V+ = 5V, V- = -5V, DGND = AGND = 0V, TA = +25°C, unless otherwise noted.) (Note 3)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
CS to WR Setup Time	t1		0			ns
WR Data-Setup Time	t2		200	<100		ns
WR Pulse Width	t3		200	<100		ns
Data Hold after WR	t4		0			ns
CS to RD Setup Time	t5		0			ns
CS to RD Hold Time	t6		0			ns
RD to Data Valid	t7		480	240		ns
Bus-Relinquish Time	t8		380	190		ns
WR to RD	t9		300			ns
RD to WR	t10		200			ns
Delay between Write Operations	t11		500	<250		ns

Note 1: 18-bit resolution achieved by averaging multiple conversions.

Note 2: Max deviation from best straight line fit, 1LSB = 15.63 μ V.

Note 3: Guaranteed by design, not tested.

Note 4: Difference in reading for equal positive and negative inputs near full scale.

15ビットADCパラレルインタフェース付

標準動作特性

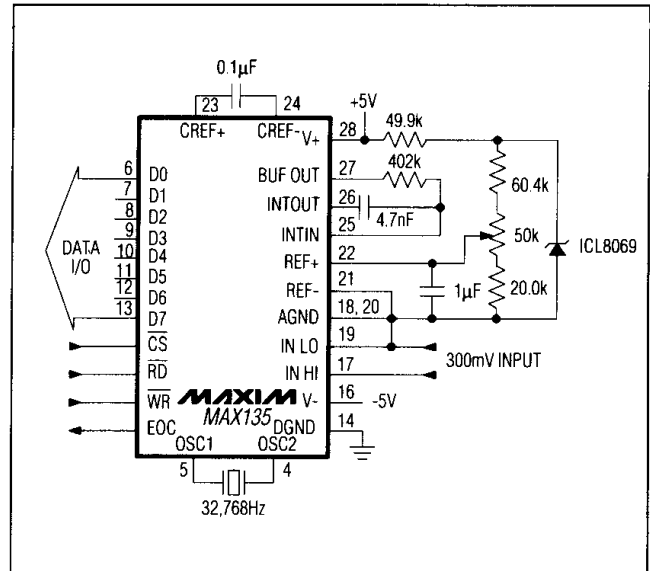
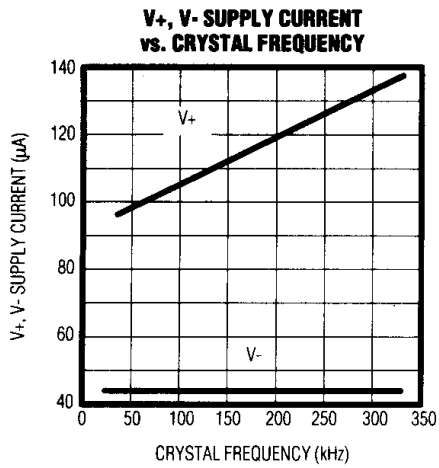


図1. テスト及び標準応用回路

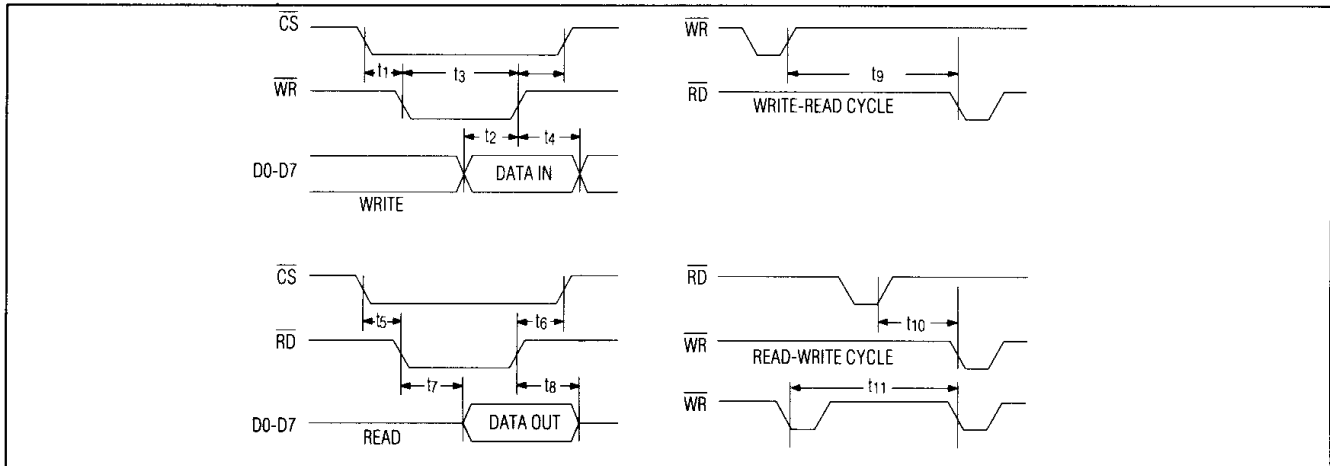


図2. パラレルモードのタイミング

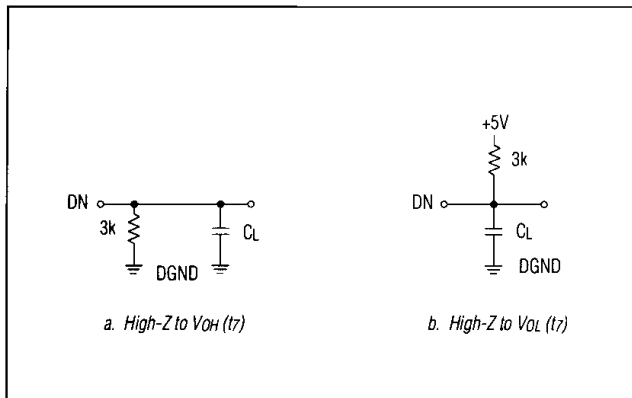


図3. アクセスタイムの負荷回路

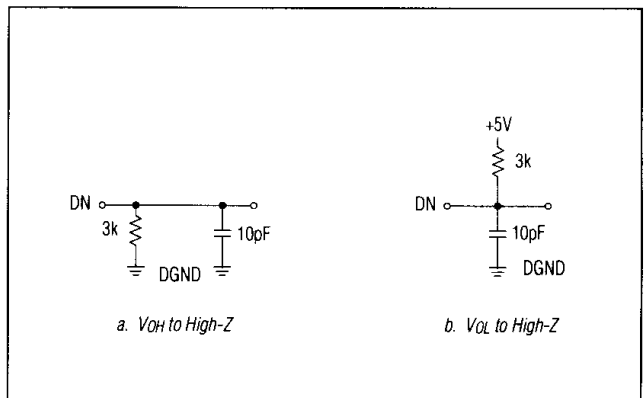


図4. バス開放時間の負荷回路

15ビットADCパラレルインタフェース付

MAX135

端子説明

端子	名 称	機 能
1	CS	チップセレクト入力、“ロー” アクティブ。
2	RD	リード入力、“ロー” アクティブ。
3	WR	ライト入力、立上がりエッジでデータをラッチ。
4	OSC2	オシレータ出力2。通常、32,768Hzクリスタルを接続。
5	OSC1	オシレータ入力1。通常、32,768Hzクリスタルを接続。又は外部クロックを接続。
6-13	D0-D7	トライステートデータI/O(表1、2参照)。
14	DGND	ディジタルグランド
15	EOC	変換終了信号(変換終了時“ハイ”)。
16	V-	負電源電圧入力(−5V typ)。
17	IN HI	正アナログ入力接続ピン。
18, 20	AGND	アナロググランド
19	IN LO	負アナログ入力接続ピン
21	REF-	負リファレンス入力
22	REF+	正リファレンス入力
23	CREF+	リファレンスコンデンサ(正側)
24	CREF-	リファレンスコンデンサ(負側)
25	INTIN	積分回路入力ー外付部品を接続
26	INTOUT	積分回路出力ー外付部品を接続。ノイズを最小化するため、このピンに積分コンデンサの外 部フォイル(負端)を接続して下さい。
27	BUF OUT	積分抵抗ドライブ用バッファアンプ出力
28	V+	正電源電圧入力(+5V)

15ビットADCパラレルインタフェース付

アプリケーション情報

図1にMAX135の基本的なアプリケーション回路図を示します。回路定数は16変換/秒になるように設定されています。アナログのライン及び部品は、アナログ回路への容量結合を防ぐためにデジタルI/Oラインから分離して下さい。

高速化

より高速の変換レートで使う場合には適切な部品を使用する必要があります。後述の使用部品の項に適正値をどのように決めるか説明してあります。高速変換レートで安定にA/D変換するには、グランドプレーン処理とシールドが必要不可欠です。表1に規定されている32,768Hz以上のクリスタルで動作させる場合、50Hz、60Hzのどちらのモードでも使用できますが、50Hzモードでは60Hzモードより積分時間がより長いため、特性が改善されます。50Hzモードの動作の場合、積分コンデンサとリファレンス電圧は適切な値を選択しなければなりません。分解能が重要でない高速変換レートで使用する場合、クイックな解決法としてより少ない桁数を使用して下さい。最高の分解能を必要とする場合には、数回のデータの平均化を行うことで最高の分解能が得られます。

高分解能化

分解能が重要でスピードを重視しないアプリケーションでは、ステータスレジスタ内にあるLSB/2、LSB/4、LSB/8のビットを使うことによって分解能を上げることができます。平均化することで、これらのビットによって最高±18ビットの分解能が得られます。最高分解能を得るには少なくとも100回の読取りでの平均化を行います。

使用部品

MAX135には積分抵抗(RINT)、コンデンサ(CINT)、リファレンスコンデンサ(CREF)、クリスタルが必要です。32,768HzのクリスタルがMAX135のテストのために使われます。クリスタル周波数、リファレンス電圧、積分電流からRINTとCINTの値が決まります。

積分抵抗

積分抵抗によって、積分時の最大積分出力電流が設定されます。345mVと655mV間のリファレンス電圧を使う場合には、402kΩの金属被膜抵抗を使用して下さい。積分電流(IINT)が2.5μAを越えない時、最良のリニアリティが得られます。他のリファレンス電圧の場合には次の式からRINTを決定して下さい。

$$RINT = \frac{VREF}{0.5\mu A < IINT < 2.5\mu A} \quad IINT = \frac{VREF}{RINT}$$

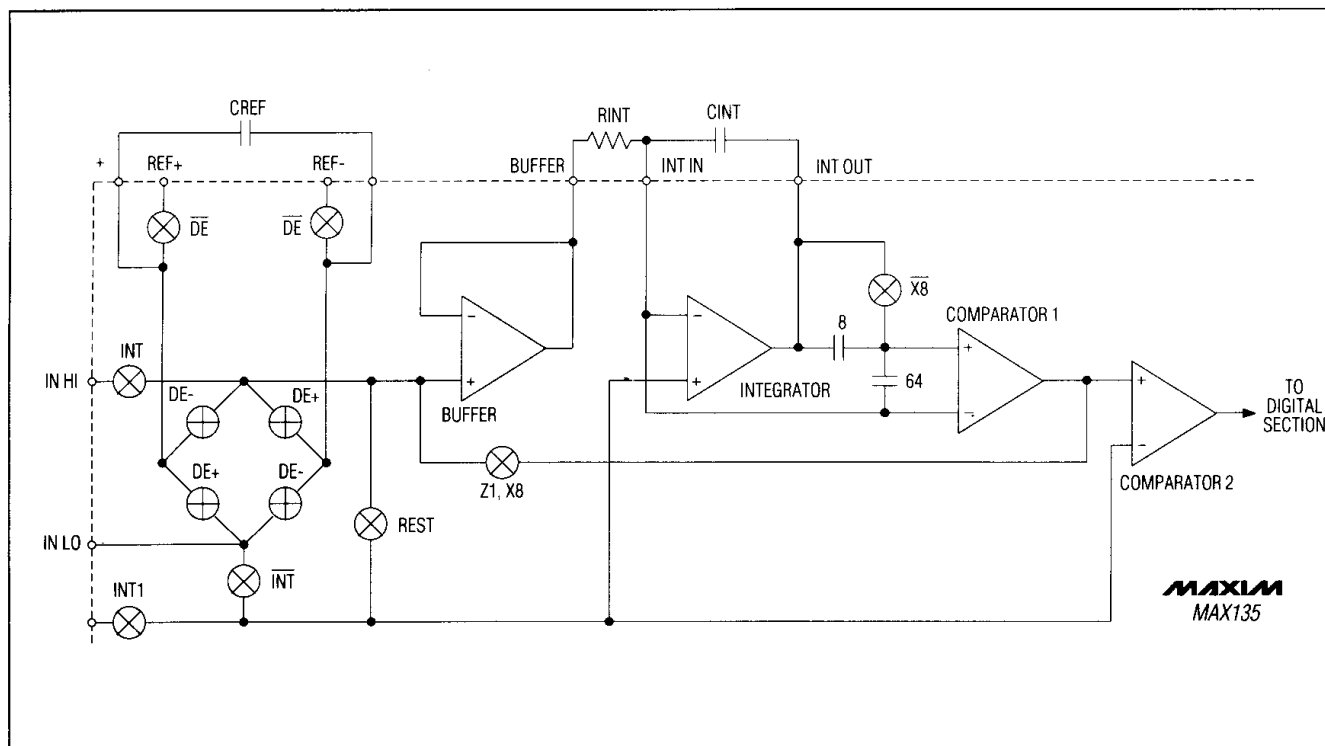


図5. アナログセクションのブロックダイアグラム

積分コンデンサ

オシレータ周波数、積分抵抗、積分コンデンサによってフルスケールに対する最大積分出力電圧振幅が決まります。電圧振幅はクロック周波数が32,768Hzの時402kΩ積分抵抗と4.7nFの積分コンデンサでは約3Vです。クロック周波数が異なる場合、次の式からCINTを決定して下さい。

$$t_{INT} = \left(\frac{1}{f_{osc}} \right) \times \left(\begin{array}{l} 545 \text{ (60Hzの場合)} \\ \text{または} \\ 655 \text{ (50Hzの場合)} \end{array} \right)$$

$$C_{INT} = \frac{(V_{IN(FS)} / R_{INT}) \times t_{INT}}{3.5V > V_{SWING} > 1V}$$

積分コンデンサの誘電吸収現象は、積分非直線性に直接影響を与えるので高品質のメタルフィルムコンデンサを推奨します。その他ポリプロピレン、ポリスチレン、ポリカーボネート、ポリエステル(マイラ)等があります。ポリエステルコンデンサでは、多少の積分非直線性を生じます。

リファレンスコンデンサ

リファレンスコンデンサの値は、電源投入時に設定された時間内に、放電状態から十分に充電できるような小さな値であり、また変換中、過度に充電がドループしないように充分大きな値でなければなりません。通常リファレンスコンデンサの値は、全オシレータ周波数範囲内で0.1μFです。外形的により小さなコンデンサを使用したい場合には、次式からCREFを選びます。

$$C_{REF} = \frac{0.0033}{f_{osc}}$$

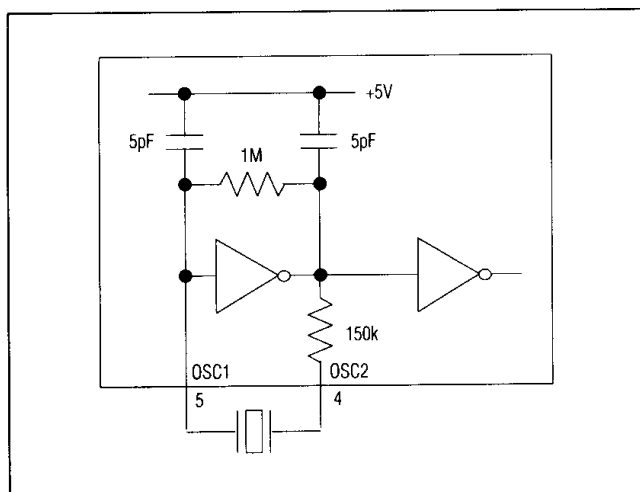


図6. MAX135の内部オシレータドライブ回路

リファレンスコンデンサは低リーケージのものでなければなりません。その理由は逆積分中フローティング状態の時、コンデンサによってリファレンス電圧を保持するからです。この期間中、リーケージや充電損によって基準値が変化してしまいます。従って低リーケージ性能のコンデンサとしてポリプロピレン、ポリスチレン、ポリカーボネート、ポリエステルメタルフィルムをこの順序で推奨します。

クリスタル周波数

クリスタル周波数によって変換レートが設定されます。表1は各変換レートにおける50Hz、60Hz動作時のクリスタル周波数と積分コンデンサの関係を示したリストです。これらのクリスタル周波数は、商用周波数の整数倍内に1回の変換を完了します。図6は外部クリスタルを使用した時の内部オシレータドライブ回路を示します。

表1. 50Hz、60Hz動作時のクリスタル周波数と積分コンデンサ

Conv/Sec	Hz	CINT/60Hz (pF)	CINT/50Hz (pF)	R kΩ
16	32,768	4700	6800	402
32	65,536	2700	3300	402
48	98,304	1800	2000	402
64	131,072	1200	1500	402
80	163,840	1000	1200	402
96	196,608	820	1000	402

注：コンデンサ容量は、2.5Vの積分スイング時の値。

Two manufactures of miniature quartz resonators are:

Micro Crystal
702 West Algonquin Road
Arlington Heights, Illinois 60005

Seiko Instruments USA Inc.
2990 West Lomita Boulevard
Torrance, California 90505

15ビットADCパラレルインタフェース付

リファレンス電圧の選択

300mVフルスケールの場合、60Hzのモードを選択するとリファレンス電圧は523mVです。また50Hzモードを選んだ場合、リファレンス電圧は300mVフルスケールで629mVです。

$$\text{電圧/LSB} = \frac{V_{\text{IN(FS)}}}{20,000}$$

$$V_{\text{REF}} = \frac{(545 \text{ カウント}) \times 64 \times V_{\text{IN(FS)}}}{20,000} \quad (60\text{Hz動作})$$

$$V_{\text{REF}} = \frac{(655 \text{ カウント}) \times 64 \times V_{\text{IN(FS)}}}{20,000} \quad (50\text{Hz動作})$$

注： $V_{\text{IN(FS)}}$ = フルスケール入力電圧

ICL8069は1.25V 50 μ AのリファレンスでMAX135のリファレンス用として最適です。図7は必要なリファレンス電圧に対する分圧回路を示したものです。

デジタルインタフェース

MAX135は8ビットの双方向データバスと、チップセレクト($\overline{\text{CS}}$)、リード($\overline{\text{RD}}$)、ライト($\overline{\text{WR}}$)信号ラインを持っています。 $\overline{\text{CS}}$ 信号はI/Oデータビットとコントロールラインにアクセスし、 $\overline{\text{WR}}$ 信号によってコマンド入力レジスタ内にデータがラッチされます。また $\overline{\text{RD}}$ 信号はデータバスをドライブするためMAX135のデータI/Oラインをセットします。

電源投入後、適切な動作をさせるためにADCを直ちにイニシャライズします。

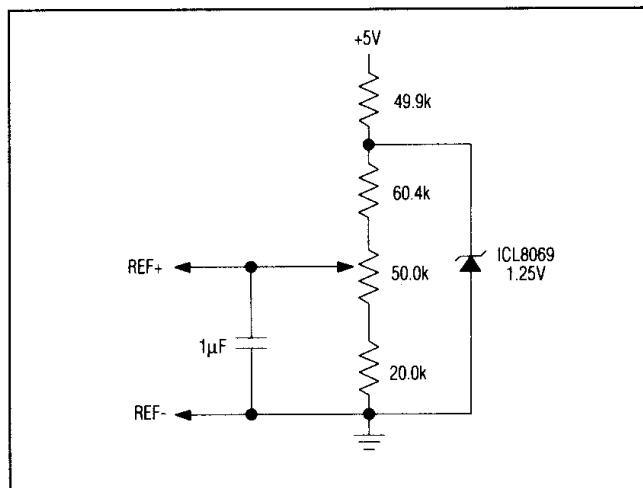


図7. MAX135のリファレンス用、ICL8069の分圧回路

MAX135には4つのレジスタ、すなわちコマンド入力レジスタ、出力レジスタ0、出力レジスタ1、出力ステータスレジスタが内蔵されています。表2にそれらのビットロケーションを定義してあります。コマンド入力レジスタに書き込むためには $\overline{\text{WR}}$ 信号を使います。一旦レジスタビットRS0とRS1に、要求のレジスタアドレスがセットされ $\overline{\text{WR}}$ コマンドが開始されると、指定されたレジスタが読み出されます。 $\overline{\text{RD}}$ 信号が“ロー”の時指定されたレジスタのデータがデータバス上に現れます。 $\overline{\text{RD}}$ 信号が“ハイ”の時、出力はトライステートになり全てのI/O出力ラインが入力ラインに戻ります。

表2. MAX135のI/Oデータのレジスタマップ

		Data Bit							
		D7	D6	D5	D4	D3	D2	D1	D0
Command Input Register	1	Start Convert	50Hz Mode	Sleep Mode	Read Zero	Don't Care	RS0	RS1	Don't Care
	0	Returns to 0 at EOC	60Hz Mode	Run	Read IN HI	Don't Care	See Table 3		Don't Care
Output Register 0 RS1 = 0, RS0 = 0		B7	B6	B5	B4	B3	B2	B1	B0 LSB
Output Register 1 RS1 = 0, RS0 = 1	1	- Polarity	B14	B13	B12	B11	B10	B9	B8
	0	+ Polarity							
Output Status Register RS1 = 1, RS0 = 0	1	Collision	EOC	Integrating Input	Sleep	Always Low	LSB 2	Super LSBs	LSB 8
	0	No Collision	Converting	Not Integrating	Run			LSB 4	

表3. レジスタセットビットの定義

RS1	RS0	定 義
0	0	レジスタ0を選択、データビットB0～B7出力
0	1	レジスタ1を選択、データビットB8～B14、極性を出す
1	0	レジスタ2を選択、ステータスビット、LSB/8、LSB/4、LSB/2、CB、EOCを出す
1	1	不確定データ

入力レジスタ

レジスタセットビット

コマンド入力レジスタのデータピンD1とD2(RS1とRS0)によってデータバス上に読み込まれるデータが決まります。これらのビットは、バスにどのレジスタデータを出力するかを選択します。表3にビット値とどのレジスタを使用するかについて定義します。

リードゼロビット

MAX135はコマンドによってリードゼロ変換、いわゆるゼロオフセットを去除くキャリブレーションを実行します。リードゼロビットが“1”にセットされると、内部的に入力短絡され、変換開始コマンドが与えられるとゼロエラーが変換されます。リードゼロ変換終了後、外部信号測定の変換結果からその値を減算します。リードゼロビットが“0”

にセットされた場合、ADCはスタートビットが与えられるとINHIとINLO間の電圧を測定します。

数回のリードゼロ測定結果の平均から最高精度のリードゼロを決定します。

スリープビット

スリープビットを“1”にセット、即ちD5に“1”を書込むと、EOCが“1”になった時点でローパワーのスリープモードを開始します。スリープモードでは電源電流が5μA以下(typ)となり、オシレータはシャットダウンし、データを読み込むことができます。スリープモードが解除されると、アナログ回路は次の変換開始前に安定化のための時間を必要とします。スリープモードから抜出のために別の命令を書込み、開始命令を書込む前に少なくとも1変換サイクル待つことによってこれを実行します。

50Hz/60Hz

32,768Hzのクリスタル使用時、50Hz/60Hzビットによって1商用サイクルに等しい積分時間を50Hz/60Hzの環境に合せて設定します。D6が“0”にセットされると積分カウントは60Hzの整数倍(32,768Hz/60Hz=546カウント)となります。D6が“1”にセットされた場合、積分カウントは50Hzの整数倍(32,768Hz/50Hz=655カウント)になります。50Hzまたは60Hzに対する積分時間を調整することによって、最高のACリジェクション性能を得ます。

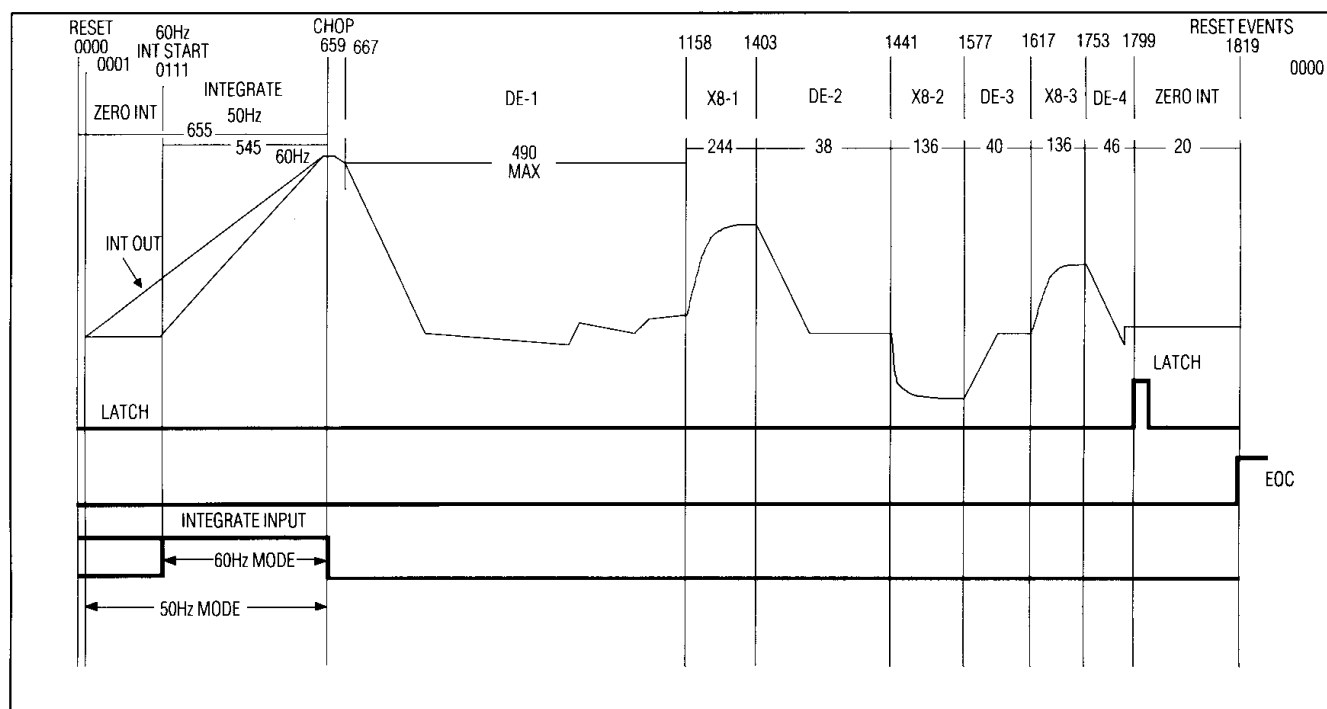


図8. 変換タイミング

15ビットADCパラレルインタフェース付

スタートビット

スタートビットがコマンド入力レジスタ内で“1”にセットされると変換が開始されます。MAX135は直ちに変換を開始し、変換終了で停止し、次のスタートビットコマンドを待ちます。各変換を開始するために開始命令を送ります。

連続的なデータ出力を開始するためには、次の3種類の方法のうち1つを用いて、各変換に対し別の開始命令を書込みます。

1. 既知の変換時間より長い時間を待ち、別の開始命令を書込む。
2. EOCステータスレジスタビットまたはEOCラインのどちらかを見ながら、変換終了と次の変換に対する開始時間を決めます。EOCは変換カウンタが0000において変換が終了すると“1”になります。(図8)。
3. 変換終了前にスタートビットを“1”にセットすると、内部変換カウンタのカウント内容がチェックされます。カウント値が0000(EOC=1)ならば新しい変換が開始し、変換カウンタは0001にセットされます。5クロックサイクル後スタートビットは“0”にリセットされます。MAX135は変換カウンタが0000カウントに戻るまでスタートビットをもう一度チェックすることはありません。これはスタートコマンドが内部変換カウンタ値が0005になった後はいつでも開始命令を与えることができ、カウンタが0000に戻ると次の変換が開始することを意味します。

出力レジスタ

レジスタ0

レジスタ0はローバイト変換データ(ビットB0~B7)を含みます。EOCが“ハイ”になった後新しいデータが現れ、RS0とRS1を“0”にセットすることによってレジスタ0をアクセスします。出力データはシステムオフセット(リードゼロ)と外部入力電圧の測定結果の合計です。

レジスタ1

レジスタ1はハイバイトデータ(ビットB8~B15)を含み、2のコンプリメント形式で極性ビットは負データの場合“1”です。コマンド入力レジスタに、コントロールビットRS0に“1”、RS1に“0”をセットしレジスタ1をアクセスします。

ステータスレジスタ

LSB/2、LSB/4、LSB/8ビット(特別なLSB)

LSB/2、LSB/4、LSB/8ビットは分解能を拡張し、各変換終了時にそれらが更新され、ステータスレジスタから読み込まれます。これらの3つのビットを使う場合、18ビットの分解能が得られます。17ビット+サインを使う場合、その結果を安定化する為に読取り値を平均化します。

積分ビット

積分ビット(INT)は積分開始時に“1”にセットされ、終了時に“0”になります。変換に影響を与えることなくINTを見る事で、アナログ入力を変えることができるタイミングが決められます。

変換終了ビット

変換終了(EOC)ビットは変換ステータスを出力します。EOCが“1”の場合、変換が終了しADCは次の開始命令に対してカウント0000にてゼロ積分モードでウェイト状態となります。変換サイクルは1820カウントを持ち、EOCはカウント0000で“1”、カウント0001で“0”になります。

コリジョンビット

コリジョンビットはレジスタデータが読み込みサイクル中、変化したことをマイクロプロセッサに警告します。ステータスレジスタが一旦読み込まれるコリジョンビットは“0”にリセットされます。変換読み込みサイクルが次の変換開始時に完了するとコリジョンは発生されません。

アナログセクション

シーケンスカウンタ&リザルトカウンタ

バイナリシーケンスカウンタは変換期間のタイミング、あるいはシーケンスをコントロールします。積分期間では開始と停止の両方の動作がプリセットカウンタ値において発生します。逆積分期間はあらかじめ決められたカウントで開始し、コンパレータが積分回路の出力がゼロクロスするのを検出した時に終了します。

リザルトカウンタは全ての逆積分中のカウントを蓄積する、アップ/ダウン・バイナリカウンタであり、逆積分の極性によってカウント方向が決まります。最初の逆積分でリザルトカウンタは64ずつカウントされます。次の逆積分で8倍された残留電圧が逆積分され、この期間中リザルトカウンタは8ずつ増加または減少します。また3番目の逆積分期間中は1ずつ増加または減少し、4番目の期間中は、1/8ずつ増加または減少します。リザルトカウンタの内容は各変換終了時にリザルトレジスタへ転送されます。

差動リファレンス入力

リファレンス入力A/Dコンバータの電源電圧範囲の任意の電圧を加えられます。

ロールオーバーエラーの主要発生源はコモンモード電圧であり、リファレンスコンデンサが浮遊容量によってチャージを失ったり得たりすることによって生じます。大きなコモンモード電圧を持つ正極性の信号によって、リファレンスコンデンサはチャージを得(電圧増加)、反対に負極性の入力信号を逆積分する時にはリファレンスコンデンサはチャージを失います(電圧減少)。ロールオーバーエラーは正または負入力電圧に対するリファレンス電圧の差によって発生し、最悪条件でもロールオーバーを1/2カウント以下に保つために最適なりファレンスコンデンサを使用して下さい(使用部品の項参照)。コモンモード電圧をAGND、またはAGND近くにすることで、これらのエラー源によって生じるロールオーバーエラーが最小になります。

15ビットADCパラレルインタフェース付

差動入力

許容できる差動入力電圧は入力アンプのコモンモード電圧範囲(正電源電圧 $-1.5V$ ~負電源電圧 $+1.5V$)によって規定されています。最適性能を得るためINHIとINLOにおける入力電圧は、正あるいは負電源から $2V$ 以内にはいってはいけません。積分回路はコモンモード電圧でスイングするため、積分回路の出力を飽和させないで下さい。

変換期間

変換期間の説明については図5、図8を参照して下さい。

積分期間

MAX135は積分回路の非反転入力をINLOへ、バッファ入力をINHIへ接続することによって入力信号を積分します。積分時間は $60Hz$ モードの場合 545 カウント、 $50Hz$ モードの場合 655 カウントです。

逆積分期間

積分期間の終了時における積分コンデンサの電圧の極性によって、最初の逆積分期間の極性が決まります。コンパレータによって積分コンデンサの放電が検出されると最初の逆積分期間が終了します。MAX135は休止期間になり、バッファ入力と積分回路の非反転入力の両方がAGNDに接続され、システムのオフセットを積分します。

許容可能な最大逆積分の終わり付近で積分コンデンサの電圧の極性が再サンプルされ、正あるいは負の逆積分サイクルのどちらかになります。

休止期間

休止期間は各逆積分期間に続いて生じ、積分回路がゼロクロスすると休止期間が開始され、その逆積分期間が最大カウント数に達すると終了します。

8倍期間

ゼロクロスが逆積分期間の終了時に検出されると、次のクロックサイクルまで逆積分状態が続きます。これによって積分回路に僅かにゼロクロスのオーバーシュートが生じ、積分コンデンサに残留電圧が少し残ります。8倍($\times 8$)期間によって、この残留電圧は反転され8倍に拡大されます。

2回目の逆積分期間

2回目の逆積分期間は8倍期間によって8倍された積分コンデンサ上の残留電圧を逆積分します。積分コンデンサの電圧が8倍されているので、逆積分の各クロックサイクルは最初の逆積分中の1クロックサイクルの $1/8$ に相当します。

付加 8倍 & 逆積分期間

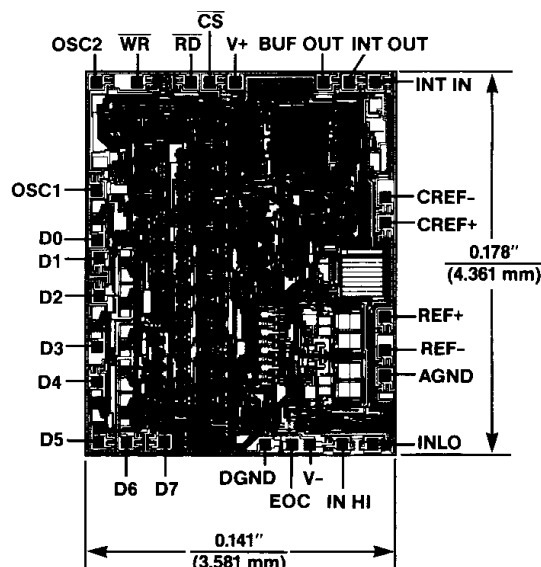
2回目及び3回目の逆積分フェーズの終わりに積分コンデンサ上に残っている残留電圧を8倍します。逆積分は2回目、3回目、4回目の逆積分期間において各々8倍に拡大された後に行われます。積分コンデンサの残留電圧が8倍されるたび

に、続いて行われる逆積分期間によって分解能はさらに8倍高くなります。

ゼロ積分期間

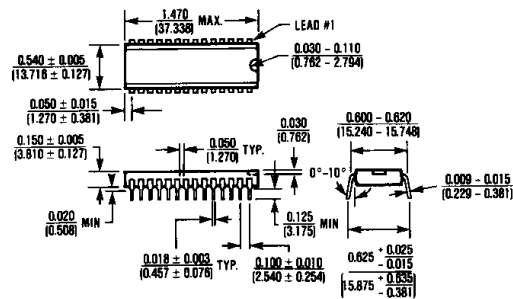
ゼロ積分期間によって次の積分の準備のために、積分回路をゼロにします(図8)。この期間は各変換の開始時と終了時に発生します。電源投入時、または変換前のホールドモードでは、変換が開始されるまでMAX135はゼロ積分を続けます。変換を $60Hz$ モードで開始した場合、変換開始前に別の111クロックのゼロ積分が実施され、 $50Hz$ モードでは変換開始前に付加のゼロ積分のみ実行されます。各変換の終了時に付加の20クロックのゼロ積分が行われます。

チップ構造図



15ビットADCパラレルインタフェース付

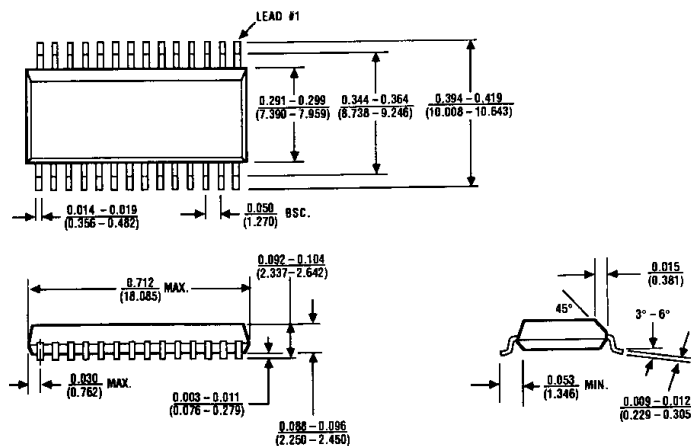
パッケージ



28 Lead Plastic DIP (PI)

$\theta_{JA} = 110^{\circ}\text{C/W}$

$\theta_{JC} = 50^{\circ}\text{C/W}$



28 Lead Small Outline, Wide (WI)

$\theta_{JA} = 80^{\circ}\text{C/W}$

$\theta_{JC} = 45^{\circ}\text{C/W}$

販売代理店

マキシム・ジャパン株式会社

〒169 東京都新宿区西早稲田3-30-16 (ホリゾン1ビル)
TEL.(03)3232-6141 FAX.(03)3232-6149

Maxim cannot assume responsibility for use of any circuitry other than circuitry entirely embodied in a Maxim product. No circuit patent licenses are implied. Maxim reserves the right to change the circuitry and specifications without notice at any time.

Maxim Integrated Products, 120 San Gabriel Drive, Sunnyvale, CA 94086 (408) 737-7600