

MAX12900

超低電力4~20mAセンサートランスミッタ

概要

MAX12900は超低電力、高集積4~20mAセンサートランスミッタです。MAX12900は、広入力電源電圧LDO、パルス幅変調(PWM)入力用の2つのコンディショナ回路、2つの低電力、低ドリフト、汎用オペレーショナルアンプ(オペアンプ)、1つの広帯域幅、ゼロオフセットドリフトオペアンプ、2つの診断用コンパレータ、スムーズな起動を実現するパワーグッド出力を備えたパワーアップシーケンサ、および低ドリフト電圧リファレンスという、10のビルディングブロックを小型パッケージに内蔵しています。

MAX12900はマイクロコントローラからのPWMデータを、2、3、または4線構成の4~20mAループ上の電流に変換します。

マイクロコントローラから受信される2つのPWM信号、2つのコンディショナ回路、および内蔵低電力オペアンプで作られるアクティブフィルタの組み合わせで、超低電力、高分解能、デジタル-アナログコンバータと同等のものが実現されます。2つのコンディショナ回路の出力は、電源電圧および温度の変動に対して安定したPWM振幅を提供します。広帯域幅アンプとディスクリートトランジスタの組み合わせで電圧入力を電流出力に変換し、HARTおよびFoundation Fieldbus H1信号変調を可能にします。ゼロオフセットオペアンプと低ドリフト電圧リファレンスは、広い温度にわたってエラーをごくわずかに抑えます。低電力オペアンプとコンパレータは、強化された診断機能のためのビルディングブロックを提供します。電源レール監視、出力電流読み取り、オープン回路および障害検出は、診断機能の一部の例です。これらすべての機能と、超低電力および高精度によって、MAX12900は産業アプリケーション用のループ給電スマートセンサートランスミッタに最適です。

MAX12900は32ピンTQFNパッケージ(5mm x 5mm)で提供され、広い-40°C~+125°Cの工業用温度範囲で動作します。

主な特長

- 広い入力電源範囲：4.0V~36V
- 超低消費電力：170 μ A (typ)
- 高リニアリティ：0.01% (最大誤差)
- 高分解能：最大16ビット
- 低ドリフト電圧リファレンス：10ppm/°C (max)
- 広い温度範囲：-40°C~+125°C
- 小型パッケージ：32ピンTQFN (5mm x 5mm x 0.8mm)

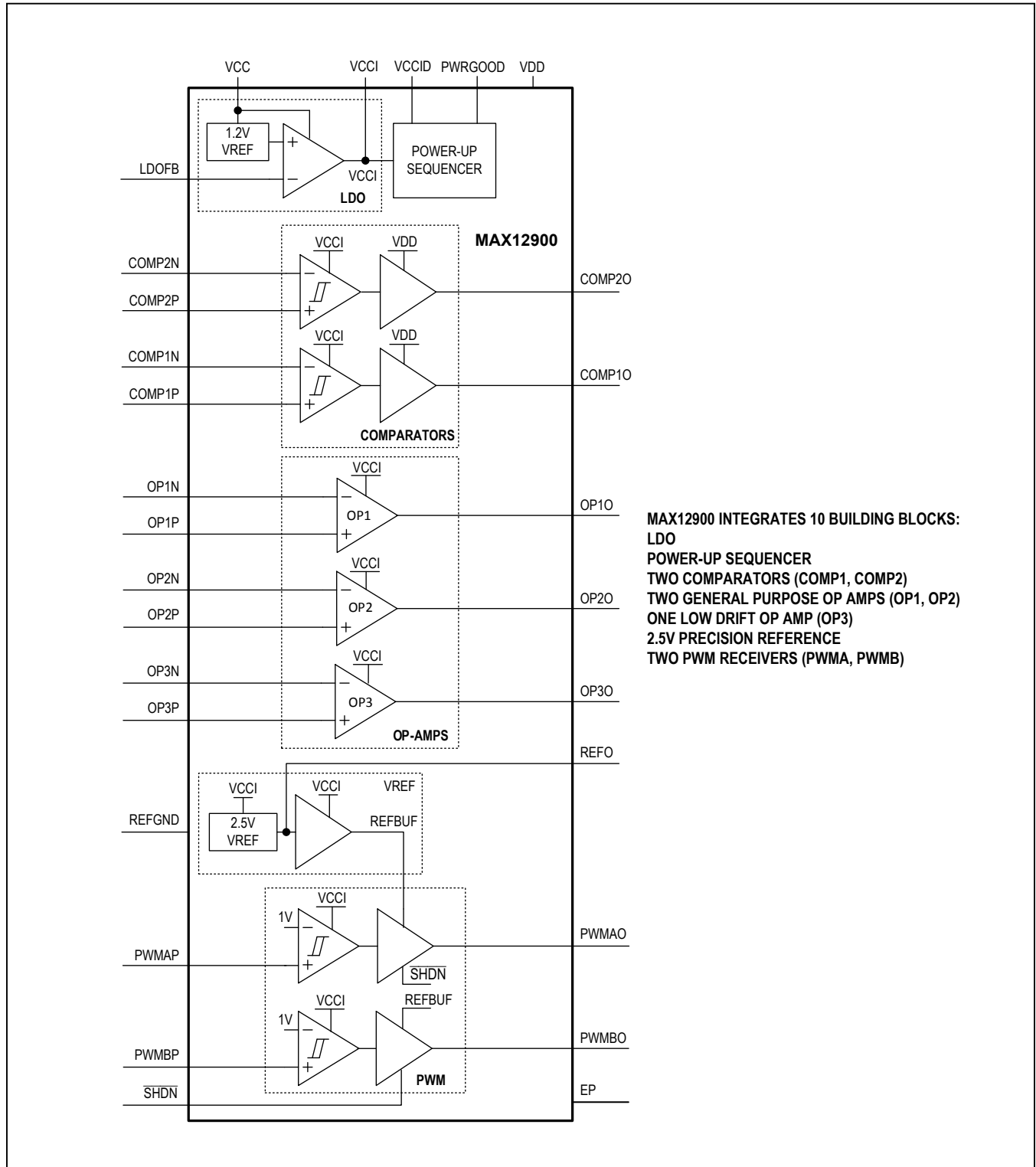
アプリケーション/用途

- ループ給電4~20mA電流トランスミッタ
- スマートセンサー
- リモート計測装置
- 産業オートメーションおよびプロセス制御

型番はデータシートの最後に記載されています。



ファンクションブロックダイアグラム



Absolute Maximum Ratings

VCC to GND	-0.3V to +40V
VCC to VCCI	-0.3V to +40V
VCCI and VCCID to GND	-0.3V to +6V
VCCI to VCCID	-0.3V to +0.3V
VDD to GND	-0.3V to +6V
PWRGOOD to GND	-0.3V to VCCI + 0.3V
LDOFB to GND	-0.3V to VCCI + 0.3V
I/C and REFGND to GND	-0.3V to + 0.3V
SHDN to GND	-0.3V to VCCI + 0.3V
REFO to GND	-0.3V to VCCI + 0.3V

Op Amps

OP1O, OP2O, OP3O to GND	-0.3V to VCCI + 0.3V
OP1P, OP1N, OP2P, OP2N, OP3P, OP3N to GND	-0.3V to min [4.5V, VCCI + 0.3V]
Current into OP1P, OP1N, OP2P, OP2N, OP3P, OP3N	±20mA
Current into OP3O	±30mA
Output Short-Circuit Duration for OP1 and OP2 to VCCI or GND	Continuous

Comparators

COMP1P, COMP1N, COMP2P, COMP2N to GND	-0.3V to VCCI + 0.3V
COMP1O, COMP2O to GND	-0.3V to VDD + 0.3V
Current into COMP1P, COMP1N, COMP2P, COMP2N	±20mA
Output Short-Circuit Duration to VDD or GND	Continuous

PWM Conditioners

PWMAP, PWMBP to GND	-0.3V to VCCI + 0.3V
PWMAO, PWMO to GND	-0.3V to VCCI + 0.3V
Current into PWMAP, PWMBP	±20mA
Output Short-Circuit Duration to VCCI or GND	Continuous

Continuous Power Dissipation ($T_A = +70^\circ\text{C}$, derate $35.7\text{mW}/^\circ\text{C}$ above $+70^\circ\text{C}$)	2857.1mW
Operating Temperature Range	-40°C to +125°C
Functional Temperature Range (Startup condition)	-55°C to +125°C
Maximum Junction Temperature	+150°C
Storage Temperature Range	-65°C to +150°C
Soldering Temperature (reflow)	+260°C
Lead Temperature	+300°C

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

Package Information

32 TQFN

PACKAGE CODE	T3255
Outline Number	21-0140
Land Pattern Number	90-0015
Thermal Resistance, Four-Layer Board:	
Junction to Ambient (θ_{JA})	40.2°C/W
Junction to Case (θ_{JC})	2.0°C/W

For the latest package outline information and land patterns (footprints), go to www.maximintegrated.com/jp/packages. Note that a "+", "#", or "-" in the package code indicates RoHS status only. Package drawings may show a different suffix character, but the drawing pertains to the package regardless of RoHS status.

Note 1: Package thermal resistances were obtained using the method described in JEDEC specification JESD51-7, using a four-layer board. For detailed information on package thermal considerations, refer to www.maximintegrated.com/jp/thermal-tutorial.

Electrical Characteristics

Voltage Reference

$V_{CCI} = +3.0V$ to $+5.5V$, $V_{GND} = 0V$, $T_A = T_{MIN}$ to T_{MAX} , unless otherwise noted. Typical values are at $T_A = +25^\circ C$, $V_{CCI} = +3.3V$. (Note 1)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
VOLTAGE REFERENCE 2.5V						
STATIC						
Supply Voltage	V_{CCI}	Guaranteed by line regulation test	3.0		5.5	V
V_{CCI} Line Regulation	$\frac{\Delta V_{REF}}{\Delta V_{CCI}}$	$3.0V \leq V_{CCI} \leq 5.5V$		20	140	$\mu V/V$
V_{CC} Line Regulation	$\frac{\Delta V_{REF}}{\Delta V_{CC}}$	$4.3V \leq V_{CC} \leq 36V$, $V_{CCI} = 3.3V$		1.2		nV/V
Output Voltage	V_{OUT}	$T_A = +25^\circ C$	2.495	2.500	2.505	V
Output Voltage Temperature Coefficient	TCV_{OUT}	$C_{REF} = 2nF$ (Note 2)		2	10	ppm/ $^\circ C$
Temperature Hysteresis	$\frac{\Delta V_{REF}}{\text{Cycle}}$	$C_{REF} = 2nF$		-140		ppm
Load Regulation	$\frac{\Delta V_{REF}}{\Delta I_{OUT}}$	Sourcing $0V \leq I_{OUT} \leq 500 \mu A$		0.14	0.6	$\mu V/\mu A$
Short-Circuit Current	I_{SC}	Short to GND		3		mA
Maximum Capacitive Load	C_{REF}			2		nF
DYNAMIC						
V_{CCI} Ripple Rejection	$\frac{V_{REF}}{V_{CCI}}$	$V_{CCI} = 3.3V$, $f = 120Hz$		90		dB
V_{CC} Ripple Rejection	$\frac{V_{REF}}{V_{CC}}$	$V_{CC} = 12V$, $V_{CCI} = 3.3V$, $f = 120Hz$		160		dB
Turn-On Settling Time	t_R	From 90% of V_{CCI} to within 0.1% of V_{REF} , $C_{REF} = 2nF$		85		μs
Noise Voltage	e_{REF}	0.1Hz to 10Hz		40		μV_{p-p}
		10Hz to 10kHz		125		μV_{RMS}

Electrical Characteristics (continued)

PWM Conditioners

$V_{CCI} = +3.0V$ to $+5.5V$, $V_{GND} = 0V$, outputs connected to $100k\Omega$ in parallel with $10pF$ terminated to $V_{REF}/2$, input pulses have 10ns rise and fall times, PWM period = $100\mu s$, $T_A = T_{MIN}$ to T_{MAX} , unless otherwise noted. Typical values are at $T_A = +25^\circ C$, $V_{CCI} = +3.3V$. (Note 1)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
PWMA, PWMB						
STATIC						
Supply Voltage	V_{CCI}	Guaranteed by PSRR _{VOH} test	3.0		5.5	V
V_{CCI} Supply Rejection Ratio of Input Threshold Voltage	PSRR _{VTH}	$3.0V \leq V_{CCI} \leq 5.5V$		65		dB
V_{CC} Supply Rejection Ratio of Input Threshold Voltage		$4.3V \leq V_{CC} \leq 36V$, $V_{CCI} = 3.3V$		150		dB
V_{CCI} Supply Rejection Ratio of Output Voltage High	PSRR _{VOH}	$3.0V \leq V_{CCI} \leq 5.5V$, no load	59	75		dB
V_{CC} Supply Rejection Ratio of Output Voltage High		$4.3V \leq V_{CC} \leq 36V$, $V_{CCI} = 3.3V$, no load		160		dB
Input Voltage Range			0		V_{CCI}	V
Input Voltage High	V_{IH}	PWMA, PWMB, \overline{SHDN}	1.4			V
Input Voltage Low	V_{IL}	PWMA, PWMB, \overline{SHDN}			0.6	V
PWMA, PWMB Input Threshold	V_{TH}			1.0		V
PWMA, PWMB Input Threshold Accuracy				1		mV
PWMA, PWMB Hysteresis	PWM _{HYS}			5		mV
SHDN Hysteresis	SHDN _{HYS}			50		mV
Input Bias Current	I_B	$V_{PWMA} = V_{PWMB} = 0V$		-1		nA
Input Capacitance	C_{IN}			2		pF
Output Voltage High	V_{OH}	$V_{REF} - V_{OUT}$, $I_{SOURCE} = 100\mu A$			0.1	V
Output Voltage Low	V_{OL}	$V_{OUT} - V_{GND}$, $I_{SINK} = 100\mu A$			0.1	V
Short Circuit Current	I_{SC}	PWMA or PWMB short to V_{REF}		-12		mA
		PWMA or PWMB short to GND		6		mA
Output High Level Voltage Matching		Difference between the voltage of the two PWM outputs	-2		+2	mV
Output Low Level Voltage Matching		Difference between the voltage of the two PWM outputs	-2		+2	mV
PWMA, PWMB Output Voltage High Drift				7		$\mu V/^\circ C$
Linearity		From code 10 to code 245 (Note 2), Figure 1			0.01	%FSR

Electrical Characteristics (continued)

PWM Conditioners (continued)

$V_{CCI} = +3.0V$ to $+5.5V$, $V_{GND} = 0V$, outputs connected to $100k\Omega$ in parallel with $10pF$ terminated to $V_{REF}/2$, input pulses have 10ns rise and fall times, PWM period = $100\mu s$, $T_A = T_{MIN}$ to T_{MAX} , unless otherwise noted. Typical values are at $T_A = +25^\circ C$, $V_{CCI} = +3.3V$. (Note 1)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
DYNAMIC						
Propagation Delay Active to Shut down	t_{SHDN}	From 50% of \overline{SHDN} to when PWM outputs are Hi-Z		10		μs
Propagation Delay Shut down to Active	t_{ACT}	From 50% of \overline{SHDN} to when PWM outputs are active		10		μs
Minimum Input Pulse Width	I_{PW}	Single high state, guaranteed by PWM timing tests	390			ns
Driver Rise Time for PWMAO and PWMBO	R_{TA}, R_{TB}	Single 390ns pulse, 10% to 90%			7	ns
Driver Fall Time for PWMAO and PWMBO	F_{TA}, F_{TB}				6	ns
PWMAO to PWMBO Rise Time Matching		Single 390ns pulse	-4		+4	ns
PWMAO to PWMBO Fall Time Matching		Single 390ns pulse	-2		+2	ns
PWMAO to PWMBO Delay Matching		Single 390ns pulse, measured at 50% FSR of rising edges	-30		+30	ns
PWMAO and PWMBO Pulse Width Accuracy		Single 390ns pulse, pulse width difference between input and output waveforms (measured at 50% points)	-30		+30	ns
PWMAO and PWMBO Pulse Width Variation vs. Temperature		Single 390ns pulse		25		ps/ $^\circ C$
PWMAO and PWMBO Pulse Width Matching		Single 390ns pulse, difference between PWMAO and PWMBO pulse widths	-30		+30	ns

Electrical Characteristics (continued)

Op Amps

$V_{CCI} = +3.0V$ to $+5.5V$, $V_{GND} = 0V$, $V_{CM} = V_{OUT} = V_{CCI}/2$, no resistive load, $C_L = 10pF$, $T_A = T_{MIN}$ to T_{MAX} , unless otherwise noted. Typical values are at $T_A = +25^{\circ}C$, $V_{CCI} = +3.3V$. (Note 1)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
OP1, OP2						
STATIC						
Supply Voltage	V_{CCI}	Guaranteed by PSRR $_{V_{CCI}}$ test	3.0		5.5	V
V_{CCI} Supply Rejection Ratio	PSRR $_{V_{CCI}}$	$3.0V \leq V_{CCI} \leq 5.5V$	62	80		dB
V_{CC} Supply Rejection Ratio	PSRR $_{V_{CC}}$	$4.3V \leq V_{CC} \leq 36V$, $V_{CCI} = 3.3V$		165		dB
Common Mode Input Voltage	V_{CMR}	Guaranteed by CMRR test $V_{CCI} \leq 4.5V$	-0.1		$V_{CCI} - 0.5$	V
		Guaranteed by CMRR test $4.5V \leq V_{CCI} \leq 5.5V$	-0.1		+4.0	V
Common Mode Rejection Ratio	CMRR	$-0.1V \leq V_{CM} \leq \min(4.0V, V_{CCI} - 0.5V)$	56			dB
Input Offset Voltage	V_{OS}			1		mV
Input Offset Voltage Drift	ΔV_{OS}	(Note 2)			15	$\mu V/^{\circ}C$
Input Bias Current	I_B	$-40^{\circ}C \leq T_A \leq +85^{\circ}C$ (Note 2)	-15		+15	pA
		$-40^{\circ}C \leq T_A \leq +125^{\circ}C$ (Note 2)	-125		+125	pA
Input Offset Current	I_{OS}	$-40^{\circ}C \leq T_A \leq +85^{\circ}C$ (Note 2)	-15		+15	pA
		$-40^{\circ}C \leq T_A \leq +125^{\circ}C$ (Note 2)	-80		+80	pA
Open-Loop Gain	AVOL	$150mV \leq V_{OUT} \leq V_{CCI} - 150mV$, $R_L = 100k\Omega$ connected to $V_{CCI} / 2$, $-40^{\circ}C \leq T_A \leq +85^{\circ}C$	78			dB
		$-40^{\circ}C \leq T_A \leq +125^{\circ}C$	72			
Output Voltage High	V_{OH}	$V_{CCI} - V_{OUT}$, $R_L = 100k\Omega$ connected to $V_{CCI} / 2$			25	mV
Output Voltage Low	V_{OL}	$V_{OUT} - V_{GND}$, $R_L = 100k\Omega$ connected to $V_{CCI} / 2$			25	mV
Output Short-Circuit Current	$I_{OUT(SC)}$			± 3		mA

Electrical Characteristics (continued)

Op Amps (continued)

$V_{CCI} = +3.0V$ to $+5.5V$, $V_{GND} = 0V$, $V_{CM} = V_{OUT} = V_{CCI}/2$, no resistive load, $C_L = 10pF$, $T_A = T_{MIN}$ to T_{MAX} , unless otherwise noted. Typical values are at $T_A = +25^\circ C$, $V_{CCI} = +3.3V$. (Note 1)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
DYNAMIC						
Input Voltage Noise Density	eN	f = 1kHz		150		nV/ \sqrt{Hz}
Input Current Noise Density	iN	f = 1kHz		40		fA/ \sqrt{Hz}
Gain Bandwidth Product	GBWP			200		kHz
Slew Rate	SR			0.1		V/ μs
Settling Time		To 0.1%, $V_{OUT} = 2V$ step, $A_V = -1V/V$		25		μs
Maximum Capacitive Load	C_L	No sustained oscillations, $A_V = 1V/V$		100		pF
OP3 ($R_L = 100k\Omega$ CONNECTED to $V_{CCI}/2$, $C_L = 20pF$)						
STATIC						
Supply Voltage	V_{CCI}	Guaranteed by PSRR $_{V_{CCI}}$ test	3.0		5.5	V
V_{CCI} Supply Rejection Ratio	PSRR $_{V_{CCI}}$	$3.0V \leq V_{CCI} \leq 5.5V$	107			dB
V_{CC} Supply Rejection Ratio	PSRR $_{V_{CC}}$	$4.3V \leq V_{CC} \leq 36V$, $V_{CCI} = 3.3V$		195		dB
Common Mode Input Voltage	V_{CMR}	Guaranteed by CMRR test $V_{CCI} \leq 4.3V$	-0.1		$V_{CCI} - 0.3$	V
		Guaranteed by CMRR test $4.3V < V_{CCI} \leq 5.5V$	-0.1		+4.0	V
Common Mode Rejection Ratio	CMRR	$-0.1V \leq V_{CM} \leq \min(4.0V, V_{CCI} - 0.3V)$	105			dB
Input Offset Voltage	V_{OS}	$T_A = 25^\circ C$, $V_{CCI} = 3.3V$ (Note 2)	-10		+10	μV
Input Offset Voltage Drift	ΔV_{OS}	(Note 2)		5	70	nV/ $^\circ C$
Input Bias Current	I_B	$-40^\circ C \leq T_A \leq +85^\circ C$ (Note 2)	-15		+15	pA
		$-40^\circ C \leq T_A \leq +125^\circ C$ (Note 2)	-125		+125	pA
Input Offset Current	I_{OS}			-40		pA
Input Capacitance	C_{IN}			2		pF
Open-Loop Gain	AVOL	$150mV \leq V_{OUT} \leq V_{CCI} - 150mV$, $R_L = 5k\Omega$ connected to $V_{CCI} / 2$	123	150		dB
Output Voltage High	V_{OH}	$V_{CCI} - V_{OUT}$, $R_L = 100k\Omega$ connected to $V_{CCI} / 2$			12	mV
Output Voltage Low	V_{OL}	$V_{OUT} - V_{GND}$, $R_L = 100k\Omega$ connected to $V_{CCI} / 2$			12	mV

Electrical Characteristics (continued)

Op Amps (continued)

$V_{CCI} = +3.0V$ to $+5.5V$, $V_{GND} = 0V$, $V_{CM} = V_{OUT} = V_{CCI}/2$, no resistive load, $C_L = 10pF$, $T_A = T_{MIN}$ to T_{MAX} , unless otherwise noted. Typical values are at $T_A = +25^\circ C$, $V_{CCI} = +3.3V$. (Note 1)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
DYNAMIC						
Input Voltage Noise Density	eN	f = 1kHz		35		nV/ \sqrt{Hz}
Input Voltage Noise		0.1Hz \leq f \leq 10Hz		0.7		μV p-p
Input Current Noise Density	iN	f = 1kHz		80		fA/ \sqrt{Hz}
Gain Bandwidth Product	GBWP			2.2		MHz
Slew Rate	SR			0.7		V/ μs
Phase Margin				57		$^\circ$
Maximum Capacitive Load	C_L	No sustained oscillations, $A_V = 1V/V$		300		pF

Electrical Characteristics (continued)

Comparators

$V_{CCI} = +3.0V$ to $+5.5V$, $V_{DD} = +1.8V$ to $+3.6V$, $V_{GND} = 0V$, $V_{CM} = 0V$, $T_A = T_{MIN}$ to T_{MAX} , unless otherwise noted. Typical values are at $T_A = +25^\circ C$, $V_{DD} = V_{CCI} = +3.3V$. (Note 1)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
COMP1, COMP2						
STATIC						
Supply Voltage	V_{CCI}	Guaranteed by PSRR $_{V_{CCI}}$ test	3.0		5.5	V
Supply Voltage Output Stage	V_{DD}		1.8		3.6	V
V_{CCI} Supply Rejection Ratio	PSRR $_{V_{CCI}}$	$3.0V \leq V_{CCI} \leq 5.5V$	54			dB
V_{CC} Supply Rejection Ratio	PSRR $_{V_{CC}}$	$4.3V \leq V_{CC} \leq 36V$, $V_{CCI} = 3.3V$		160		dB
Common Mode Input Voltage	V_{CMR}	Guaranteed by CMRR test	0		$V_{CCI} - 1.3$	V
Common Mode Rejection Ratio	CMRR	$0V \leq V_{CM} \leq V_{CCI} - 1.3V$	56	75		dB
Input Offset Voltage	V_{OS}		-10		+10	mV
Hysteresis	V_{HYS}			15		mV
Input Bias Current	I_B	$V_{CM} = 0V$	-10	-1		nA
Input Offset Current	I_{OS}			1		nA
Input Capacitance	C_{IN}			2		pF
Output Voltage High	V_{OH}	$V_{DD} - V_{OUT}$, $I_{SOURCE} = 100 \mu A$			0.4	V

Electrical Characteristics (continued)

Comparators (continued)

$V_{CCI} = +3.0V$ to $+5.5V$, $V_{DD} = +1.8V$ to $+3.6V$, $V_{GND} = 0V$, $V_{CM} = 0V$, $T_A = T_{MIN}$ to T_{MAX} , unless otherwise noted. Typical values are at $T_A = +25^{\circ}C$, $V_{DD} = V_{CCI} = +3.3V$. (Note 1)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Output Voltage Low	V_{OL}	$V_{OUT} - V_{GND}$, $I_{SINK} = 100 \mu A$			0.4	V
Short Circuit Current	I_{SC}	Short to GND		2		mA
		Short to V_{DD}		-2		mA
DYNAMIC						
Propagation Delay Low to High	t_{PD+}	$C_{LOAD} = 10pF$, threshold set to $V_{CCI} - 1.4V$, input swings from $0V$ to $V_{CCI} - 1.3V$		2		μs
Propagation Delay High to Low	t_{PD-}	$C_{LOAD} = 10pF$, threshold set to $0.1V$, input swings from $V_{CCI} - 1.3V$ to $0V$		0.5		μs
Rise Time	T_R	$C_{LOAD} = 10pF$		50		ns
Fall Time	T_F	$C_{LOAD} = 10pF$		50		ns

LDO

$V_{CC} = +4.0V$ to $+36V$, $V_{GND} = 0V$, $C_{LOAD} = 0.32\mu F$, $T_A = T_{MIN}$ to T_{MAX} , unless otherwise noted. Typical values are at $T_A = +25^{\circ}C$, $V_{CC} = +24V$. (Note 1)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
LDO						
STATIC						
Supply Voltage	V_{CC}	Guaranteed by line regulation test	4.0	24	36	V
Dropout Voltage		Guaranteed by line and load regulation tests	1			V
V_{CC} Line Regulation		V_{CC} from $V_{CCI} + 1V$ to $36V$, $I_{LDO} = 4mA$, $V_{CCI} = 3.0V$ to $5.5V$		2	25	mV
Output Voltage	V_{CCI}	Guaranteed by block $PSRR_{V_{CCI}}$ tests	3.0		5.5	V
Output Voltage Accuracy		$V_{CC} = 24V$, no load except for LDOFB resistor divider, $V_{CCI} = 3.3V$	-3.5		+3.5	%
Output Current Range	I_{LDO}	Guaranteed by load regulation test	0		4	mA
V_{CCI} Current Limit	I_{CCI_Limit}	V_{CCI} short to GND		12		mA
Load Regulation		$V_{CC} = V_{CCI} + 1V$, I_{LDO} from $0mA$ to $4mA$, $V_{CCI} = 3.0V$ to $5.5V$		1	10	mV
Maximum Capacitive Load	C_{LOAD}	No resistive load except for LDOFB resistor divider		5		μF
DYNAMIC						
V_{CC} Supply Rejection Ratio	PSRR	$V_{CC} = 12V$, DC to $120Hz$		70		dB

Electrical Characteristics (continued)

Chip-Level Specifications

V_{CC} = +4.0V to +36V, V_{CCI} = +3.0V to +5.5V, V_{DD} = +1.8V to +3.6V, V_{GND} = 0V, T_A = T_{MIN} to T_{MAX}, unless otherwise noted. Typical values are at T_A = +25°C, V_{CC} = +24V, V_{DD} = V_{CCI} = +3.3V. (Note 1)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
STATIC						
V _{CC} Supply Current	I _{CC}	V _{CC} = 24V, V _{CCI} = 3.3V, $\overline{\text{SHDN}}$ = 3.3V, no load, -40°C ≤ T _A ≤ +85°C		170	250	μA
		-40°C ≤ T _A ≤ +125°C			265	μA
V _{CC} Supply Current with PWM Conditioners Shutdown	I _{CC_SHDN}	V _{CC} = 24V, V _{CCI} = 3.3V, $\overline{\text{SHDN}}$ = 0V, no load		142		μA
V _{DD} Supply Current	I _{DD}				1	μA
PWRGOOD Turn-on Threshold				90		% of V _{CCI}
PWRGOOD Turn-off Threshold				80		% of V _{CCI}
PWRGOOD Voltage High	V _{OH}	V _{CCI} - V _{OUT} , I _{SOURCE} = 100 μA			0.4	V
PWRGOOD Voltage Low	V _{OL}	V _{OUT} - V _{GND} , I _{SINK} = 100 μA			0.4	V
PWRGOOD Short Circuit Current	I _{SC}	Short to GND		2		mA
		Short to V _{CCI}		-2		mA
DYNAMIC						
PWRGOOD Turn-on Delay		From V _{CCI} crossing turn-on threshold to PWRGOOD high		0.7		ms

Note 1: Specifications are 100% tested at T_A = +25°C (exceptions noted). All temperature limits are guaranteed by design.

Note 2: Guaranteed by design, not production tested.

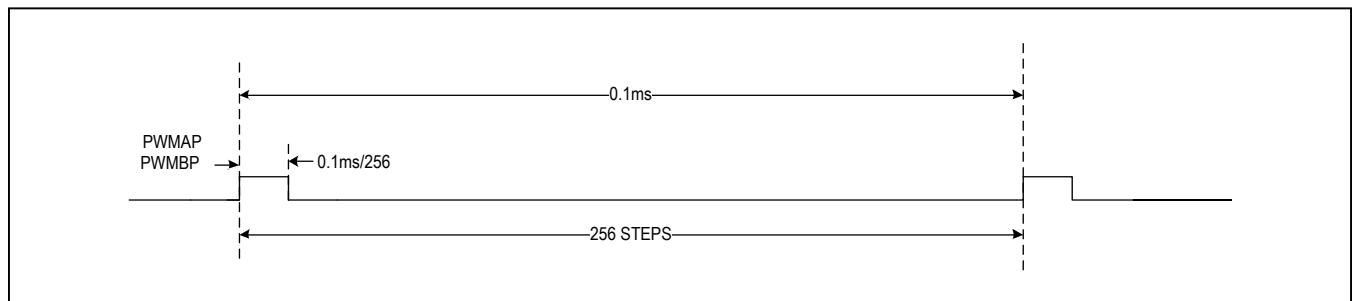
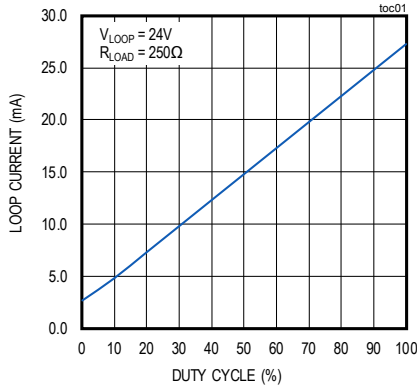


図1. 標準PWMタイミング図

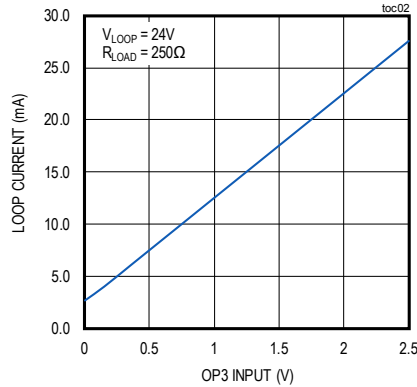
標準動作特性

$V_{CC} = +24V$, $V_{DD} = V_{CCID} = V_{CCI} = +3.3V$, $GND = 0V$, op amp $V_{CM} = V_{OUT} = V_{CCI}/2$, op amp $C_L = 15pF$, comparator and PWM $C_L = 10pF$, LDO $C_{LOAD} = 0.32\mu F$, no resistive load on any output, $T_A = +25^\circ C$, unless otherwise noted.

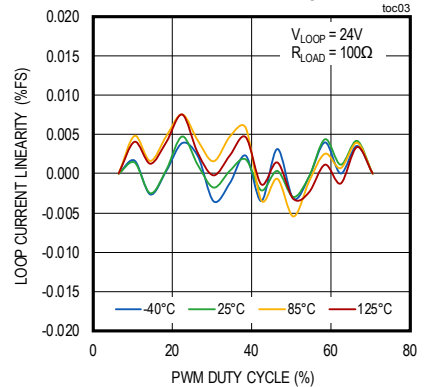
TRANSFER CHARACTERISTICS
LOOP CURRENT vs. PWM DUTY CYCLE



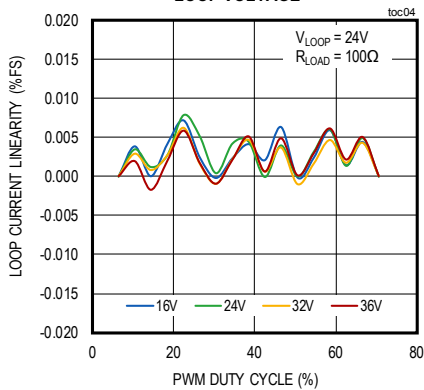
TRANSFER CHARACTERISTICS
LOOP CURRENT vs. OP3 INPUT



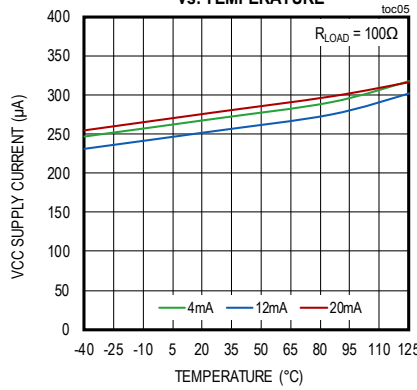
4-20mA LINEARITY vs.
PWM DUTY CYCLE
AND TEMPERATURE



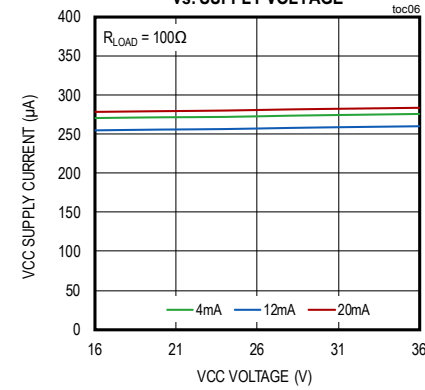
4-20mA LINEARITY vs.
PWM DUTY CYCLE AND
LOOP VOLTAGE



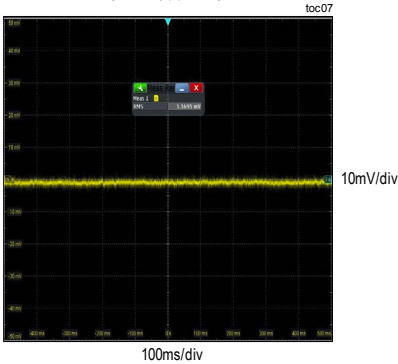
VCC SUPPLY CURRENT
(SYSTEM LEVEL)
vs. TEMPERATURE



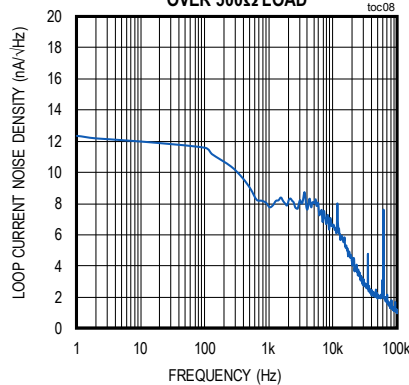
VCC SUPPLY CURRENT
vs. SUPPLY VOLTAGE



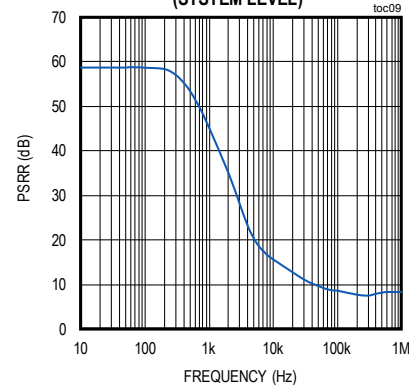
4mA LOOP CURRENT NOISE
DURING SILENCE
OVER 500Ω LOAD



4mA LOOP CURRENT NOISE
DENSITY vs. FREQUENCY
OVER 500Ω LOAD

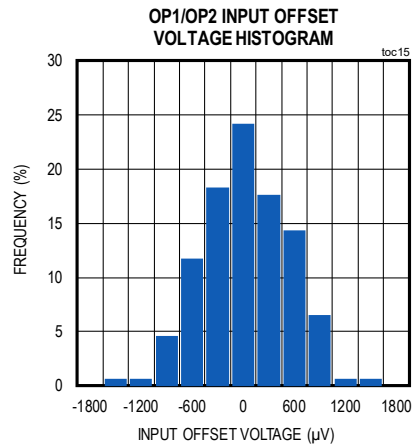
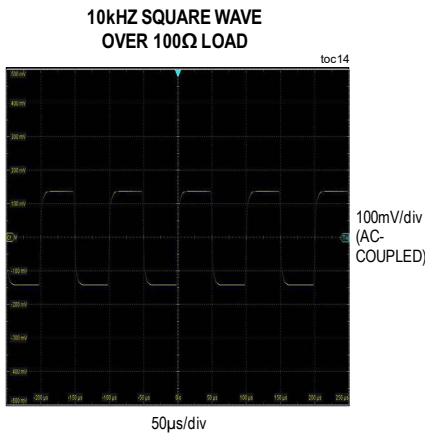
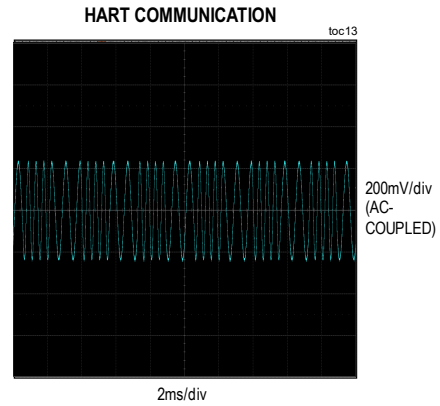
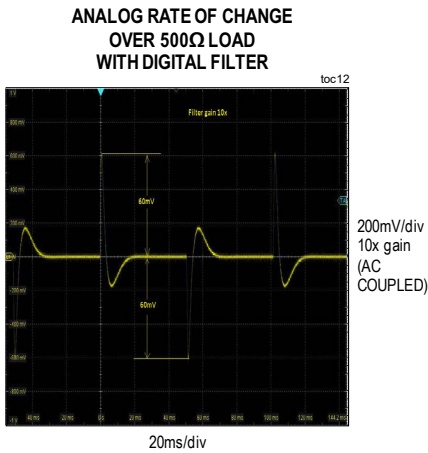
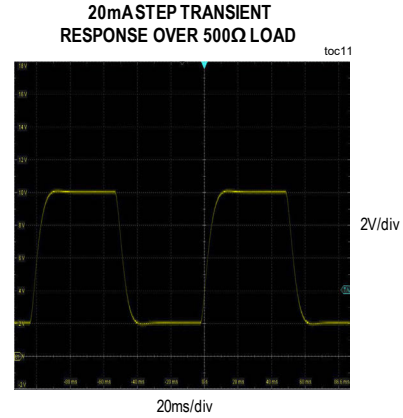
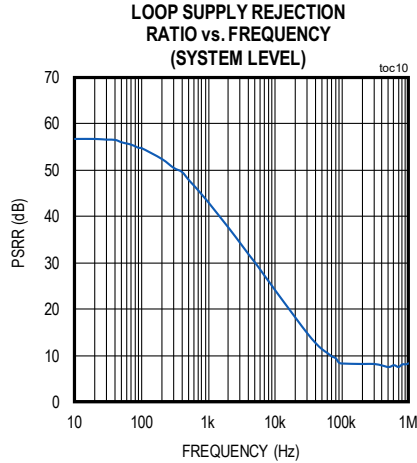


VCC SUPPLY REJECTION
RATIO vs. FREQUENCY
(SYSTEM LEVEL)



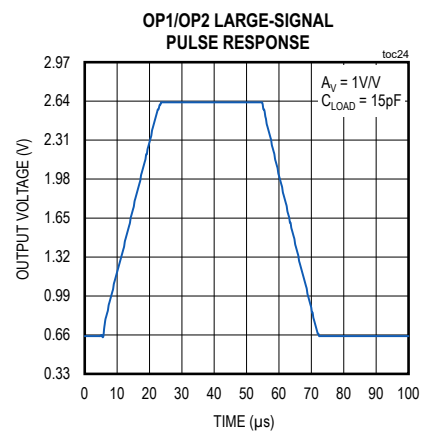
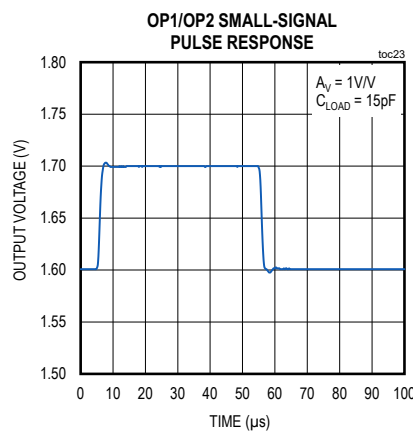
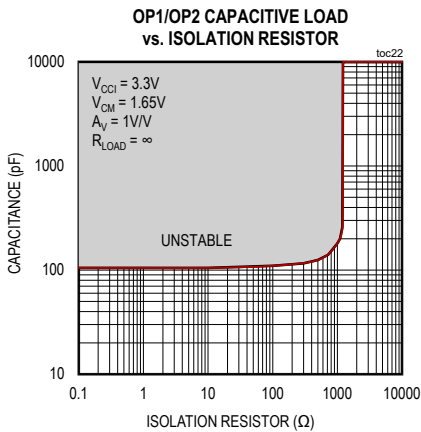
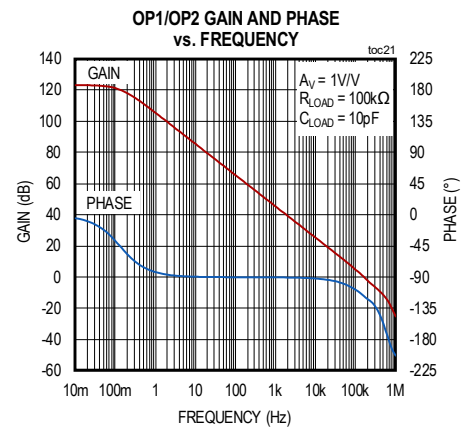
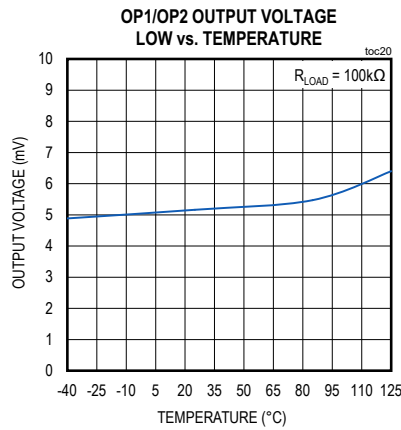
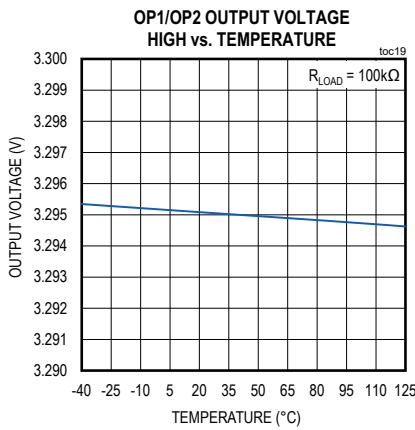
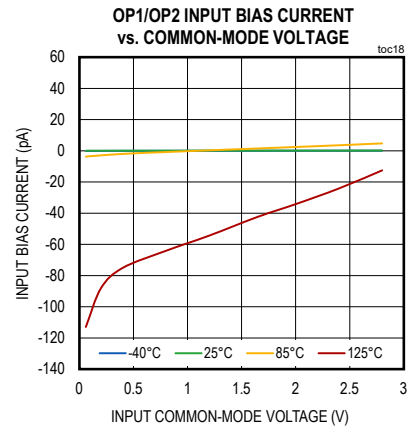
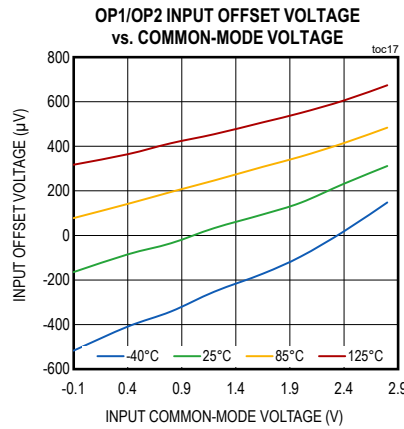
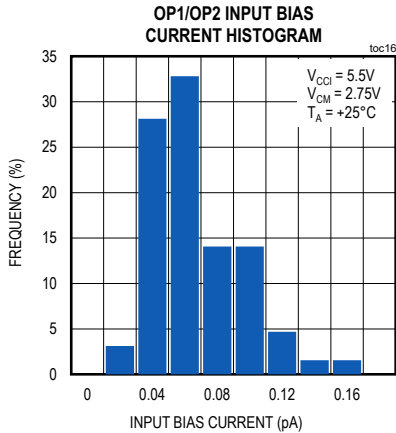
標準動作特性(続き)

$V_{CC} = +24V$, $V_{DD} = V_{CCID} = V_{CCI} = +3.3V$, $GND = 0V$, op amp $V_{CM} = V_{OUT} = V_{CCI}/2$, op amp $C_L = 15pF$, comparator and PWM $C_L = 10pF$, LDO $C_{LOAD} = 0.32\mu F$, no resistive load on any output, $T_A = +25^\circ C$, unless otherwise noted.



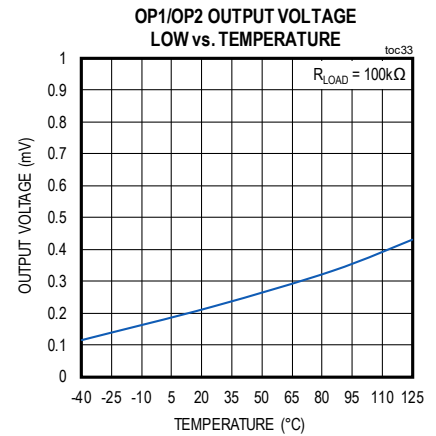
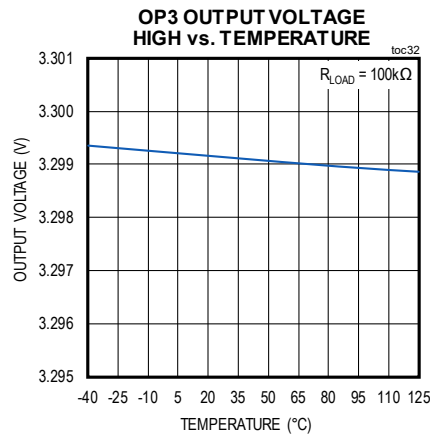
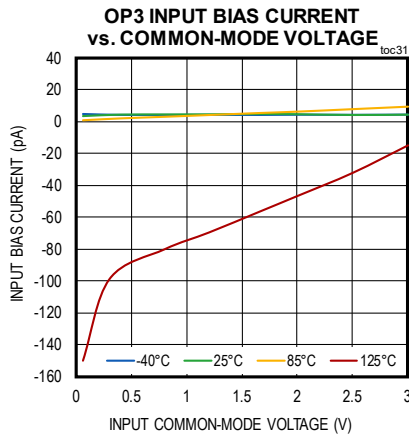
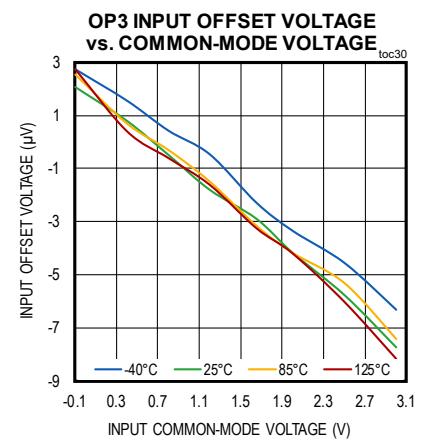
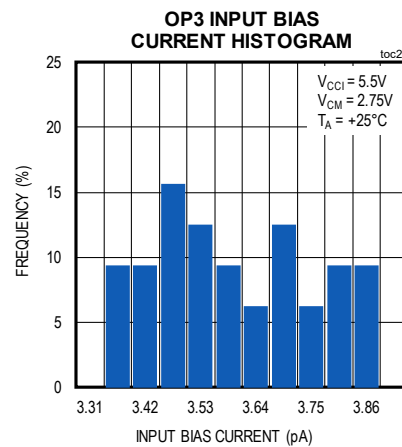
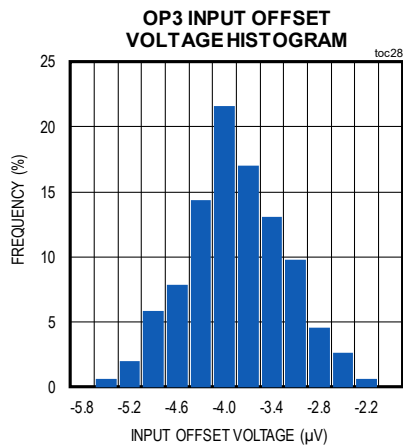
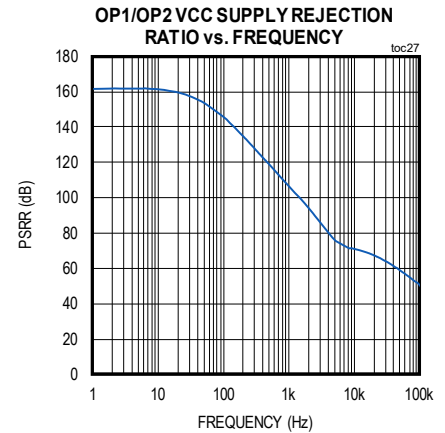
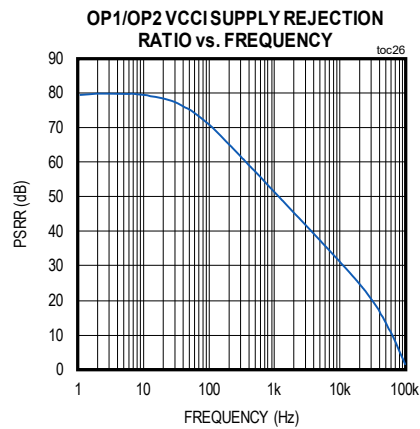
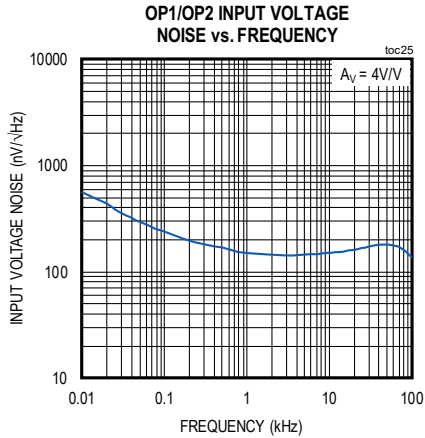
標準動作特性(続き)

$V_{CC} = +24V$, $V_{DD} = V_{CCID} = V_{CCI} = +3.3V$, $GND = 0V$, op amp $V_{CM} = V_{OUT} = V_{CCI}/2$, op amp $C_L = 15pF$, comparator and PWM $C_L = 10pF$, LDO $C_{LOAD} = 0.32\mu F$, no resistive load on any output, $T_A = +25^\circ C$, unless otherwise noted.



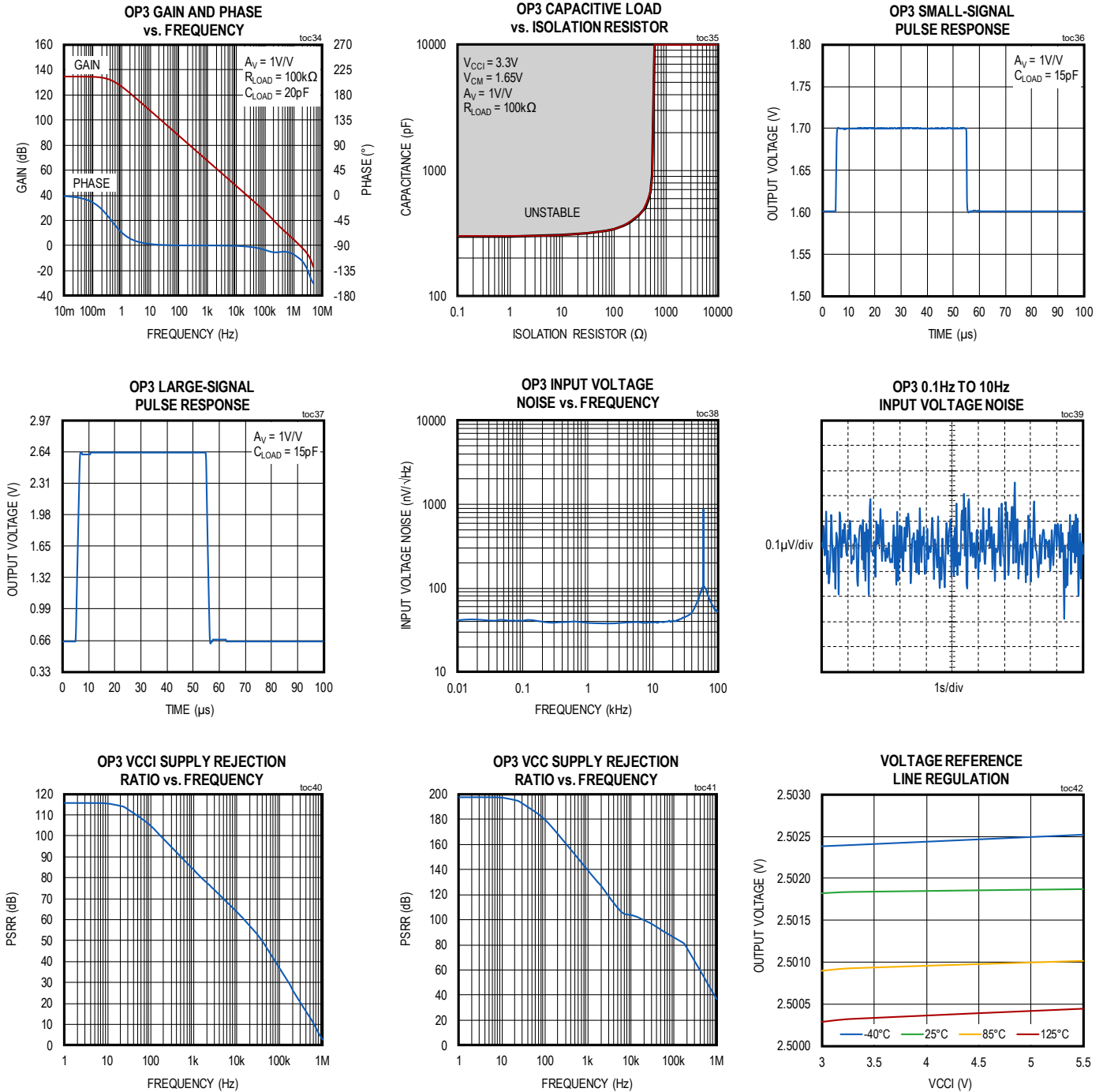
標準動作特性(続き)

$V_{CC} = +24V$, $V_{DD} = V_{CCID} = V_{CCI} = +3.3V$, $GND = 0V$, op amp $V_{CM} = V_{OUT} = V_{CCI}/2$, op amp $C_L = 15pF$, comparator and PWM $C_L = 10pF$, LDO $C_{LOAD} = 0.32\mu F$, no resistive load on any output, $T_A = +25^\circ C$, unless otherwise noted.



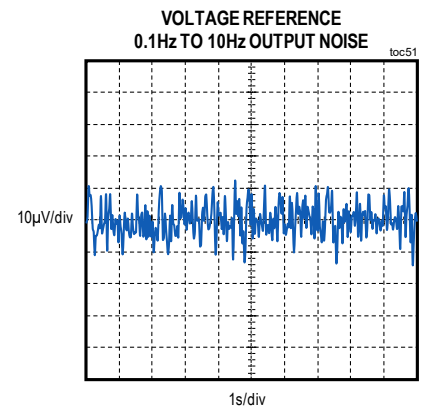
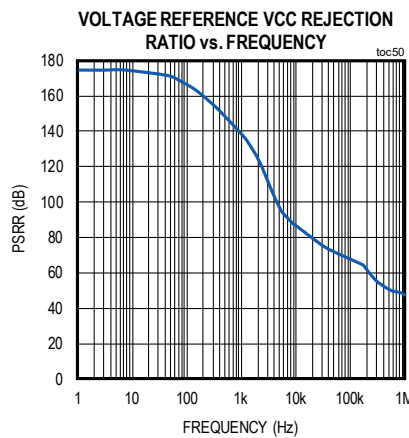
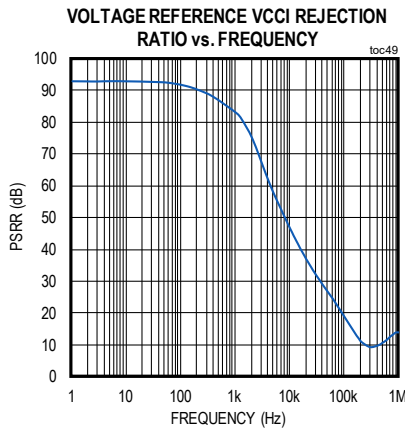
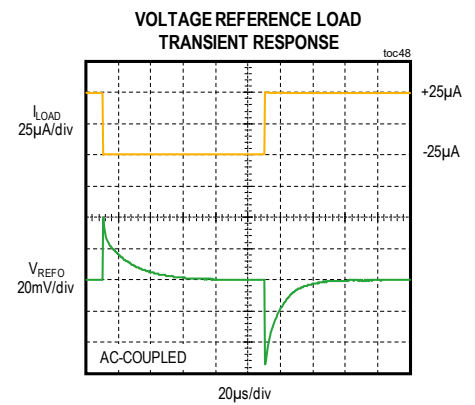
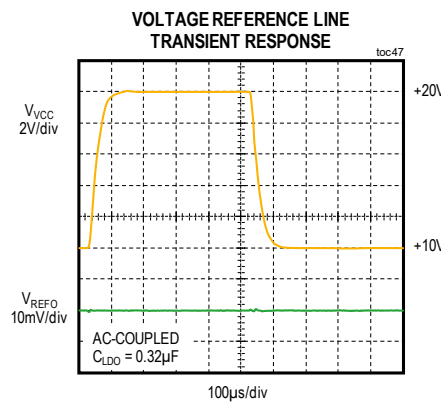
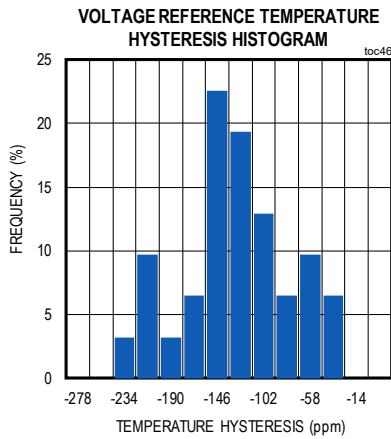
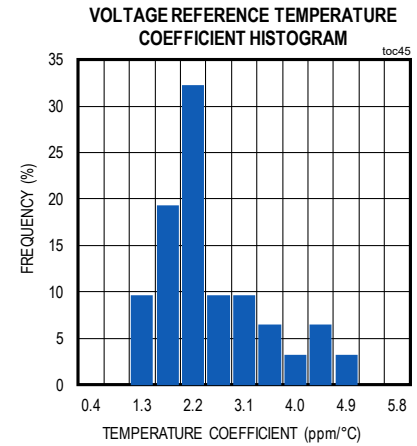
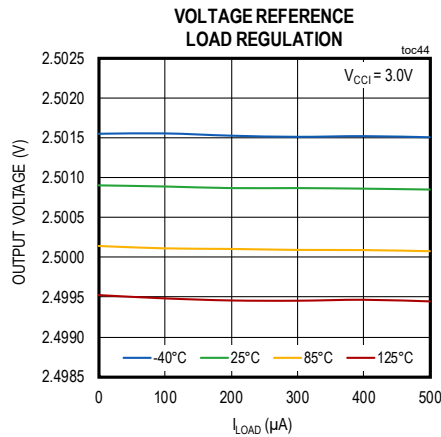
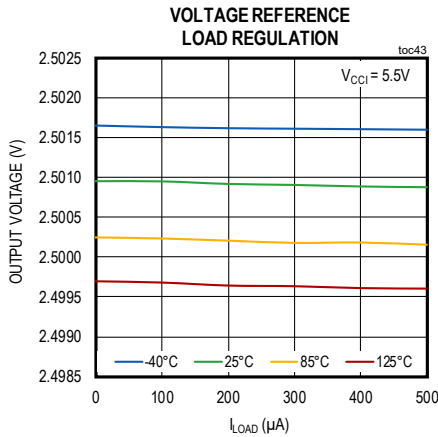
標準動作特性(続き)

$V_{CC} = +24V$, $V_{DD} = V_{CCID} = V_{CCI} = +3.3V$, $GND = 0V$, op amp $V_{CM} = V_{OUT} = V_{CCI}/2$, op amp $C_L = 15pF$, comparator and PWM $C_L = 10pF$, LDO $C_{LOAD} = 0.32\mu F$, no resistive load on any output, $T_A = +25^\circ C$, unless otherwise noted.



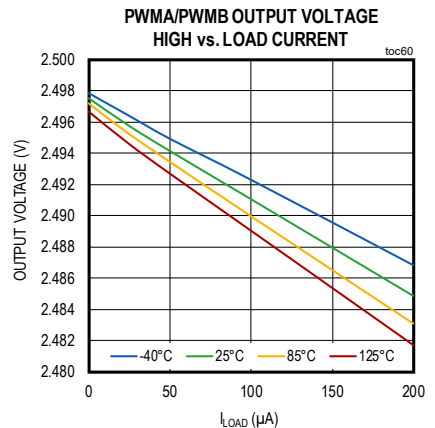
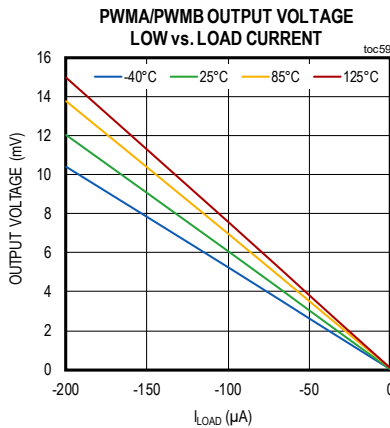
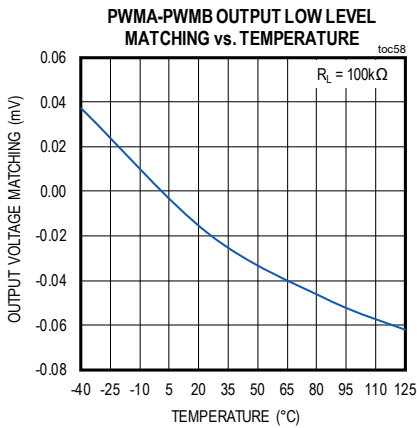
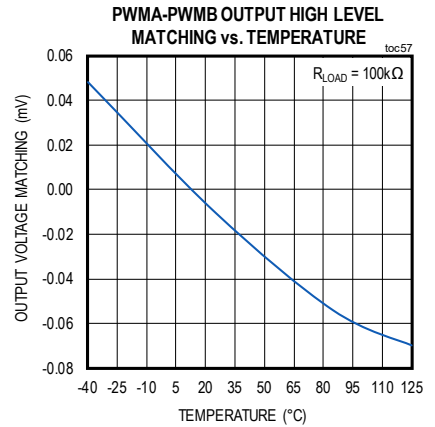
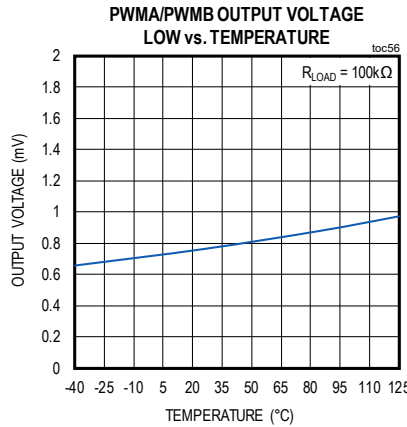
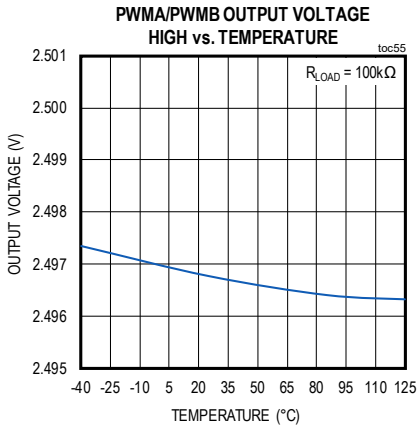
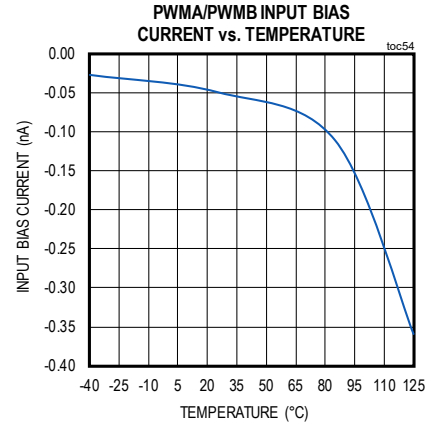
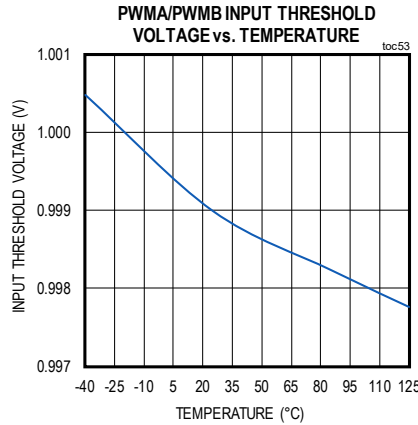
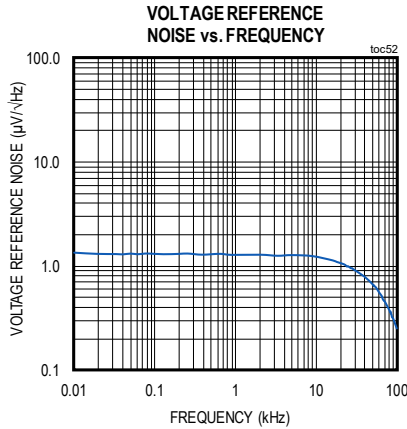
標準動作特性(続き)

$V_{CC} = +24V$, $V_{DD} = V_{CCID} = V_{CCI} = +3.3V$, $GND = 0V$, op amp $V_{CM} = V_{OUT} = V_{CCI}/2$, op amp $C_L = 15pF$, comparator and PWM $C_L = 10pF$, LDO $C_{LOAD} = 0.32\mu F$, no resistive load on any output, $T_A = +25^\circ C$, unless otherwise noted.



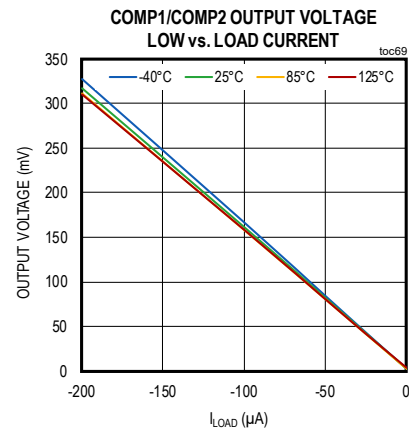
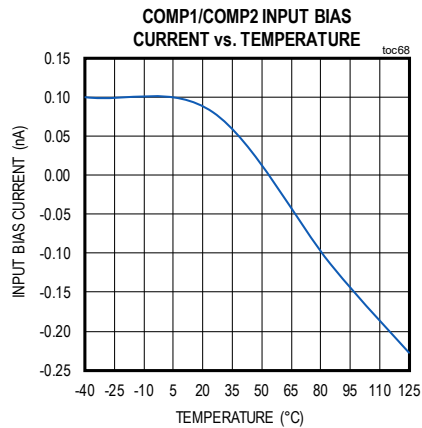
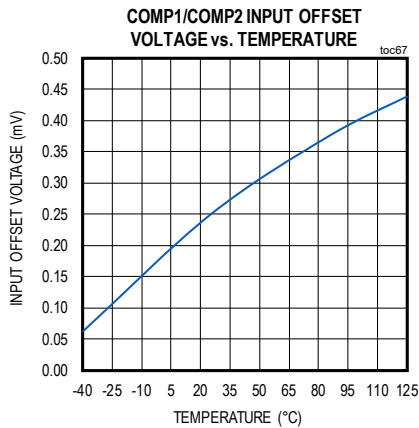
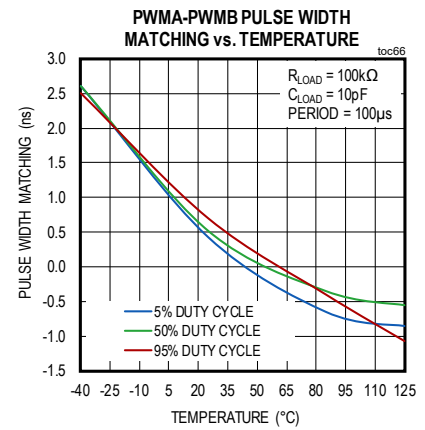
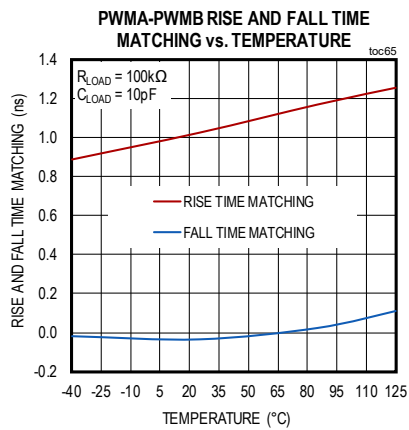
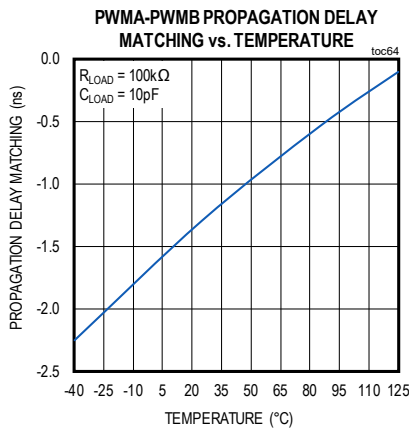
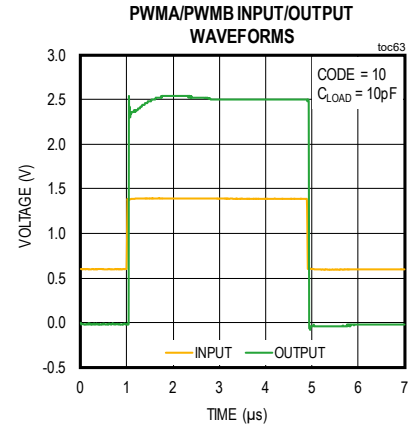
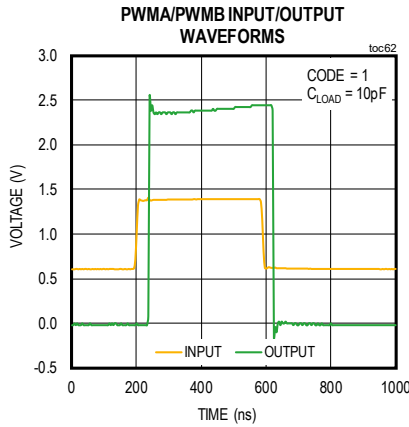
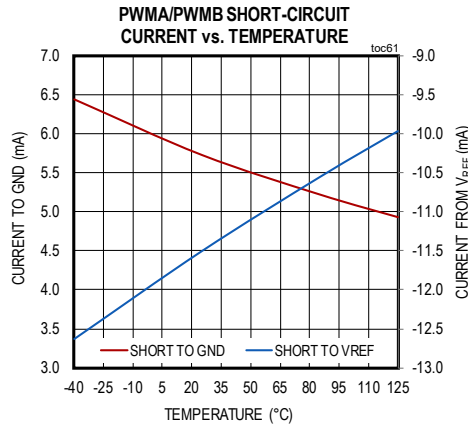
標準動作特性(続き)

$V_{CC} = +24V$, $V_{DD} = V_{CCID} = V_{CCI} = +3.3V$, $GND = 0V$, op amp $V_{CM} = V_{OUT} = V_{CCI}/2$, op amp $C_L = 15pF$, comparator and PWM $C_L = 10pF$, LDO $C_{LOAD} = 0.32\mu F$, no resistive load on any output, $T_A = +25^\circ C$, unless otherwise noted.



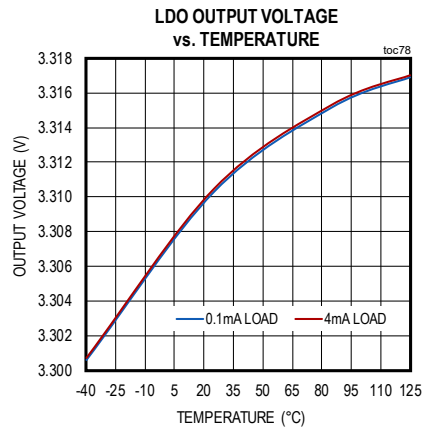
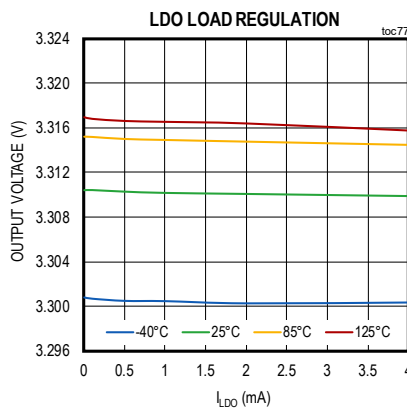
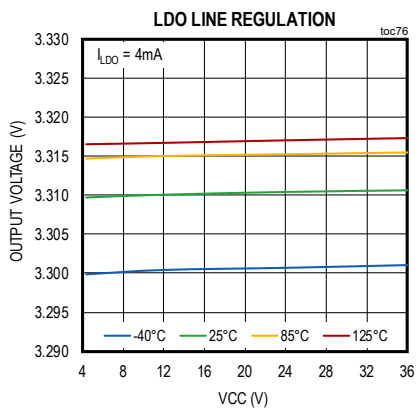
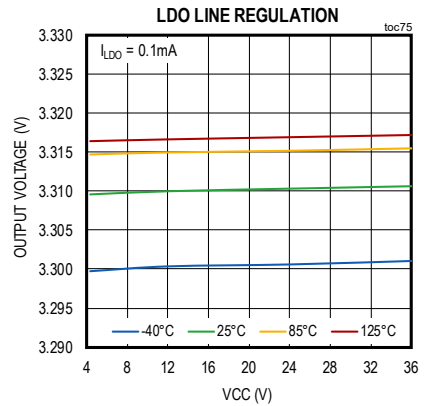
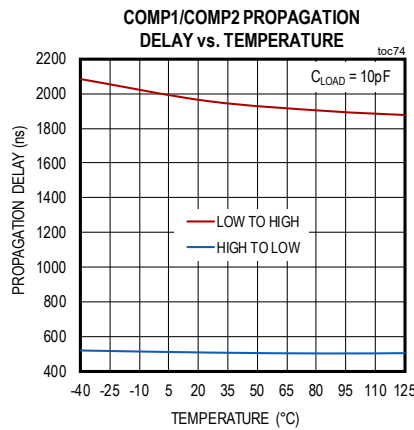
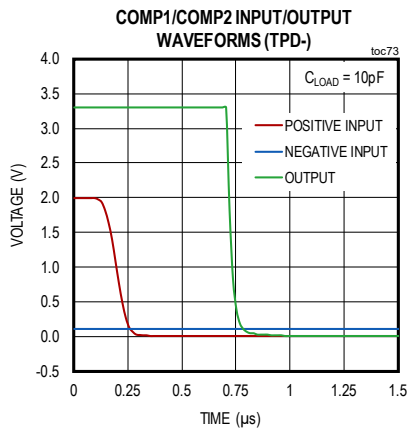
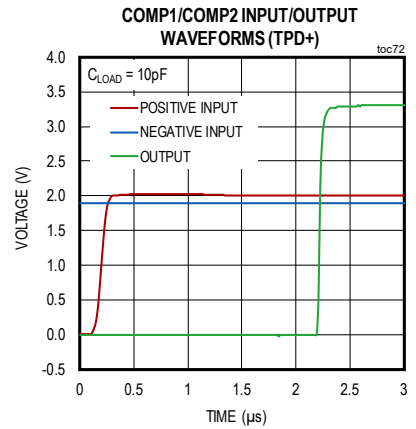
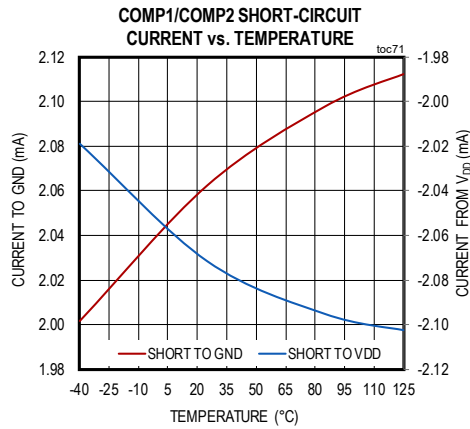
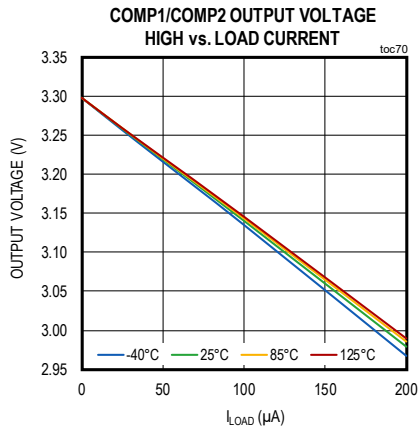
標準動作特性(続き)

$V_{CC} = +24V$, $V_{DD} = V_{CCID} = V_{CCI} = +3.3V$, $GND = 0V$, op amp $V_{CM} = V_{OUT} = V_{CCI}/2$, op amp $C_L = 15pF$, comparator and PWM $C_L = 10pF$, LDO $C_{LOAD} = 0.32\mu F$, no resistive load on any output, $T_A = +25^\circ C$, unless otherwise noted.



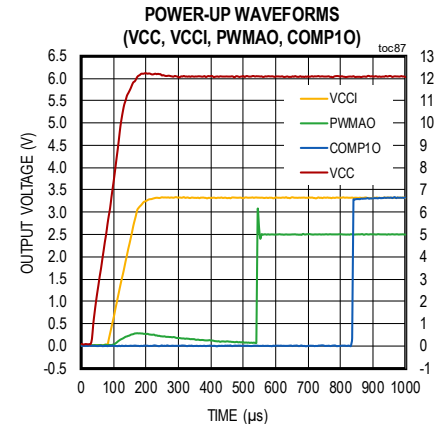
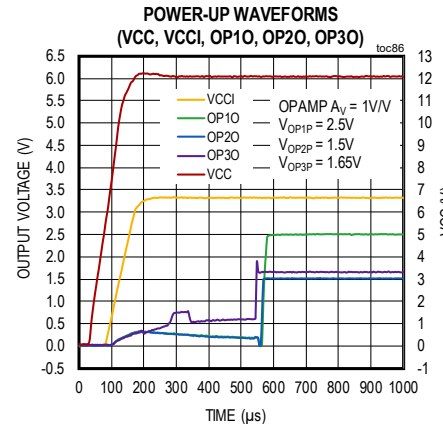
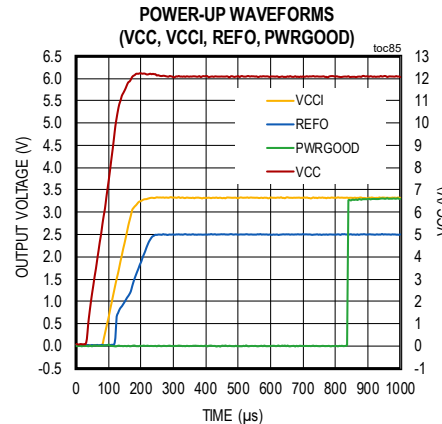
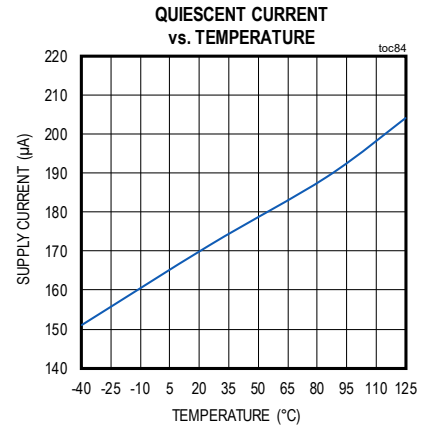
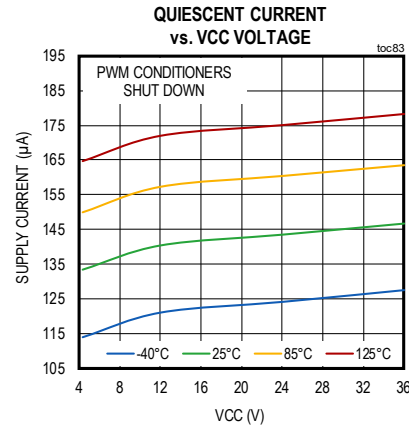
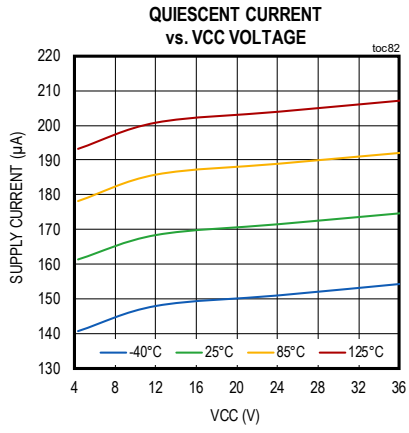
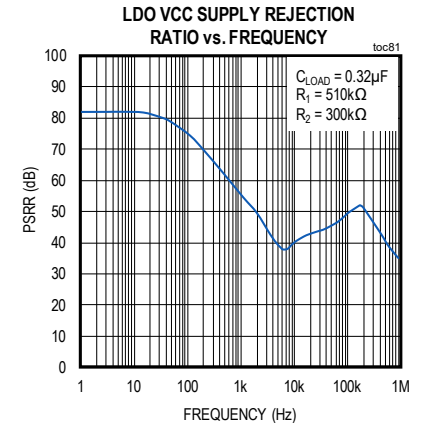
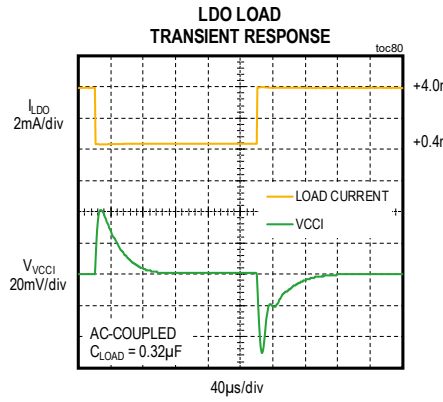
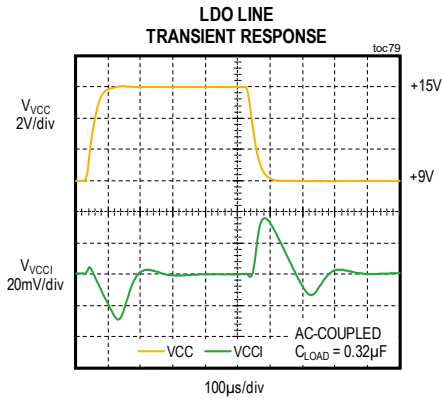
標準動作特性(続き)

$V_{CC} = +24V$, $V_{DD} = V_{CCID} = V_{CCI} = +3.3V$, $GND = 0V$, op amp $V_{CM} = V_{OUT} = V_{CCI}/2$, op amp $C_L = 15pF$, comparator and PWM $C_L = 10pF$, LDO $C_{LOAD} = 0.32\mu F$, no resistive load on any output, $T_A = +25^\circ C$, unless otherwise noted.

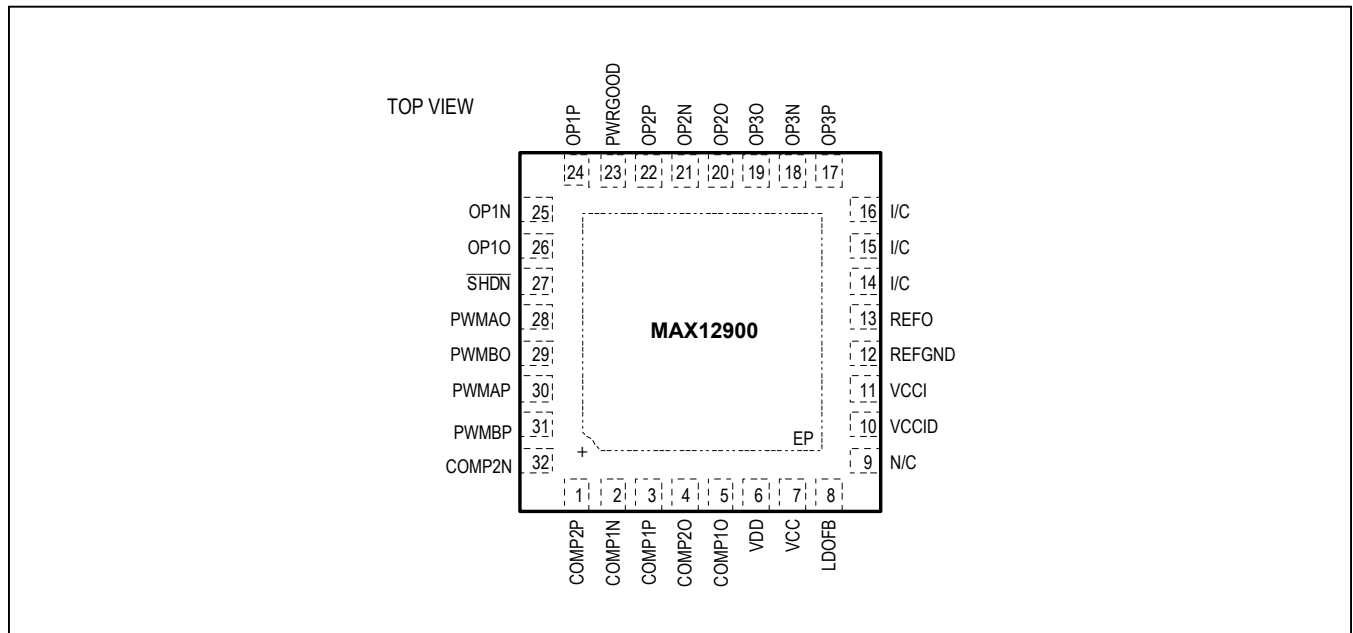


標準動作特性(続き)

$V_{CC} = +24V$, $V_{DD} = V_{CCID} = V_{CCI} = +3.3V$, $GND = 0V$, op amp $V_{CM} = V_{OUT} = V_{CCI}/2$, op amp $C_L = 15pF$, comparator and PWM $C_L = 10pF$, LDO $C_{LOAD} = 0.32\mu F$, no resistive load on any output, $T_A = +25^\circ C$, unless otherwise noted.



ピン配置



端子説明

端子番号	名称	説明
1	COMP2P	コンパレータ2非反転入力
2	COMP1N	コンパレータ1反転入力
3	COMP1P	コンパレータ1非反転入力
4	COMP2O	コンパレータ2出力
5	COMP1O	コンパレータ1出力
6	VDD	コンパレータ出力の電源電圧。VDDとGND間に0.1μFのバイパスコンデンサを追加します。
7	VCC	内部LDO入力の正の電源電圧。VCCとGND間に1μFのバイパスコンデンサを追加します。
8	LDOFB	LDOフィードバック電圧。VCCIとGND間の抵抗分圧器に接続します。
9	N/C	接続なし
10	VCCID	デジタル電源入力。この端子をVCCIに接続します。
11	VCCI	LDO出力。VCCIとGND間に0.22μFのバイパスコンデンサを追加します。
12	REFGND	内部リファレンスグランド。GNDに接続します。
13	REFO	内部リファレンス出力
14	I/C	内部接続端子。この端子をGNDに接続します。
15	I/C	内部接続端子。この端子をGNDに接続します。
16	I/C	内部接続端子。この端子をGNDに接続します。
17	OP3P	オペアンプ3 非反転入力
18	OP3N	オペアンプ3反転入力
19	OP3O	オペアンプ3出力
20	OP2O	オペアンプ2出力

端子説明(続き)

端子番号	名称	説明
21	OP2N	オペアンプ2反転入力
22	OP2P	オペアンプ2非反転入力
23	PWRGOOD	MAX12900がレディ状態であることを示すアクティブハイ出力信号
24	OP1P	オペアンプ1非反転入力
25	OP1N	オペアンプ1反転入力
26	OP1O	オペアンプ1出力
27	$\overline{\text{SHDN}}$	PWMコンディショナのアクティブロー、シャットダウン入力。この端子がローの場合、PWM回路はパワーダウンし、出力はハイインピーダンス状態になります。
28	PWMAO	PWMコンディショナ出力A
29	PWMBO	PWMコンディショナ出力B
30	PWMAI	PWMコンディショナ入力A
31	PWMBI	PWMコンディショナ入力B
32	COMP2N	コンパレータ2反転入力
EP	GND	エクスポーズパッド、チップグラウンド

詳細

MAX12900は、超低電力、高集積4~20mAトランスミッタです。MAX12900は、広電源電圧範囲LDO、PWM調整用の2つのコンパレータ(PWMAおよびPWMB)、2つの低ドリフト、汎用オペアンプ(OP1およびOP2)、1つのゼロドリフト、広帯域幅オペアンプ(OP3)、2つの診断コンパレータ(COMP1およびCOMP2)、パワーグッド出力を備えた起動シーケンサ、および低ドリフト電圧リファレンスという、10のビルディングブロックを小型パッケージに内蔵しています。これらのビルディングブロックを接続し、特定のアプリケーション用にMAX12900の全体的な機能および性能を最適化する多数の方法があります。

起動シーケンサ

起動シーケンサは、起動時にVCCIが最終値の90%に到達するまで、全オペアンプおよびPWM出力をハイインピーダンスに維持し、コンパレータの出力をローに維持します。その後、PWRGOOD信号がアサートされ、全出力はそれぞれの入力によって制御されます。PWRGOOD信号はVCCIが最終値の90%に達した後0.7ms (typ)だけ遅延され、デバイスのレディ状態が通知される前にMAX12900によって制御される外部ループを安定化させることが可能になります。

センサーやマイクロコントローラなどの外部部品は、PWRGOOD信号がアサートされるまでVCCIから負荷電流を消費してはならないことに注意してください。

PWMコンディショナ

PWMコンディショナは、入力がスレッショルド電圧以下の場合にグラウンドレベルを生成し、入力がスレッショルド電圧以上の場合にVREFを生成します。PWMコンディショナは、 $\overline{\text{SHDN}}$ 端子をローに設定することによってパワーダウン可能です。シャットダウン時、PWM出力はハイインピーダンスです。

汎用オペアンプ(OP1、OP2)

汎用オペアンプ(OP1およびOP2)は、低動作電源電圧、低入力バイアス電流、レール・ツー・レール出力、および消費電流に対する最大比率の利得帯域幅積(GBWP)を備えています。これらのCMOSデバイスは、85°Cで最大15pAの超低入力バイアス電流を特長とします。これらのデバイスは200kHzのGBWPでユニティゲイン安定し、最大100pFの容量性負荷を駆動します。入力コモンモード電圧範囲はグラウンド以下100mVまで広がり、優れたコモンモード除去を備えています。OP1およびOP2オペアンプは、100k Ω 負荷で両方の電源レールの25mV以内に出力を駆動可能です。オペアンプのセトリング時間は主として出力電圧によって決まり、スルーレート制限されます。

汎用オペアンプは、PWMフィルタ、リニアフィルタ/アンプ、またはリニアまたはシャントレギュレータコントローラとして使用可能です。「[アプリケーション情報](#)」の項を参照してください。

ゼロドリフト広帯域幅オペアンプ(OP3)

ゼロドリフト、広帯域幅オペアンプのOP3は、革新的なオートゼロ手法を使用して、最小限の電力で高精度と低ノイズを実現します。超低入力オフセット電圧、オフセットドリフト、および1/fノイズによって、非常に高精度の電流トランスミッタの構築が可能です。高GBWPによって、より広い周波数帯域でのノイズ低減が可能です。OP3アンプは出力でレール・ツー・レールの性能を実現します。

多くのオペアンプでは、大きい容量性負荷を駆動すると不安定性の原因になります。OP3アンプは、最大300pFの容量性負荷で安定します。オペアンプの出力と直列に絶縁抵抗を追加することによって、より高い容量性負荷での安定性を向上させることができます。

低ドリフト2.5V電圧リファレンス

高精度バンドギャップリファレンスは、独自の曲率補正回路とレーザートリミングされた薄膜抵抗を使用することによって、10ppm/°C以下の低い温度係数を実現し、初期精度は0.2%以内です。このリファレンスは最大500μAのシンクおよびソースが可能で、低電圧アプリケーションでの使用に適しています。このリファレンスは、最大2nFの容量性負荷に対して安定します。負荷がステップ変動するアプリケーションでは、出力コンデンサによってオーバーシュート(またはアンダーシュート)の量を低減し、回路の過渡応答を補助することができます。このリファレンスは、220μs (typ)で起動して最終値の0.1%以内に安定します。

汎用コンパレータ

コンパレータCOMP1およびCOMP2は、2μsの伝播遅延を備えています。2つの個別のレールがそれぞれのコンパレータに給電します。入力段は3.0V~5.5VのV_{CCI}で動作し、出力ドライバは1.8V~3.6VのV_{DD}で動作します。これによって、マイクロコントローラとの直接接続が可能です。内部出力ドライバは、最大100μAの負荷に対してレール・ツー・レール出力が可能です。両方のコンパレータは、電流をシンクおよびソースするプッシュプル出力を提供します。

これらのデバイスの入力コモンモード電圧範囲は、0V~V_{CCI} - 1.3Vにわたっています。MAX12900のコンパレータは、これらの制限内の任意の差動入力電圧で動作可能です。入力バイアス電流は1nA以下(typ)です。

これらのコンパレータは、V_{CC}、V_{DD}、またはV_{REF}電圧監視またはその他の診断機能に使用可能で、ステータス情報をマイクロコントローラに提供します。

LDO

MAX12900の全コンポーネントは、4.0V~36Vの入力V_{CC}電圧から3.0V~5.5VのV_{CCI}電圧を生成する内蔵LDOによって給電されます。このLDOは、敏感なアナログ回路用のクリーンな電源を提供します。LDOの出力は外付け抵抗によって設定され、次式を使って選択することができます。

$$V_{OUT} = 1.212V \times (1 + R1/R2)$$

ここで、1.212Vは内部リファレンス電圧で、R1およびR2はLDOループを閉じるためのフィードバック電圧を提供する抵抗分圧器を形成します(標準アプリケーションの図を参照)。R2は、470kΩまたはそれ以下にすることが推奨されます。たとえば、V_{CCI} = 3.3Vの場合、標準的な1% E96抵抗シリーズの値からR1 = 698kおよびR2 = 402kを使用することができます。

アプリケーション情報

PWM入力を備えたループ給電4~20mAセンサートランスミッタ

ループ給電4~20mAセンサートランスミッタの可能な実装の1つを図2に示します。このアプリケーション図で、マイクロコントローラからのPWM入力はコンディショナによって整形され、OP1オペアンプによってフィルタされて、アナログ電圧に変換されます。次にこの電圧は、OP3、外付けトランジスタQ1、および電流検出抵抗R_{SENSE}によって4~20mAのループ電流に変換されます。

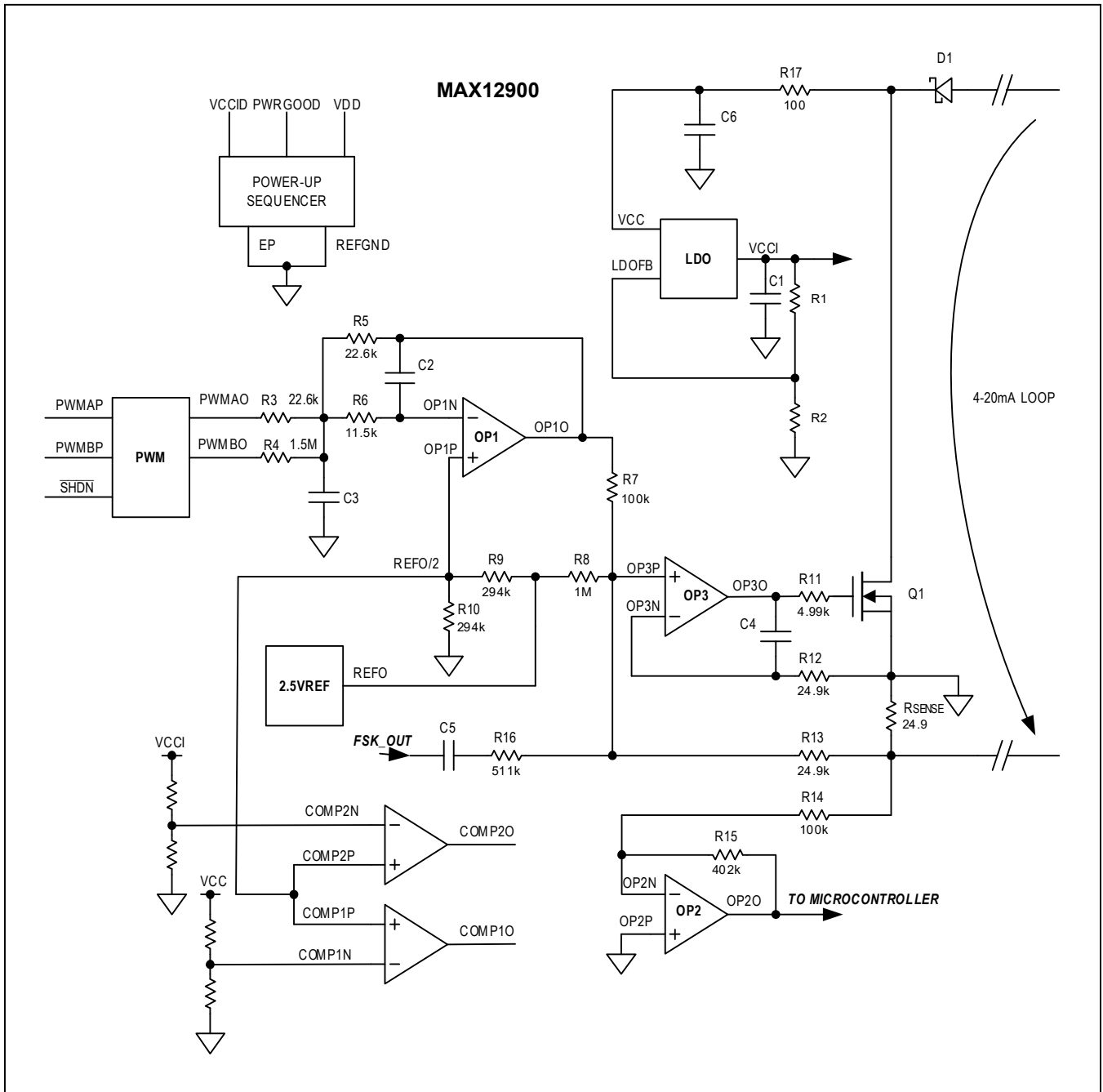


図2. 2つのPWM入力を備えたループ給電4~20mAトランスミッタ

この回路の部品選択は、以下のとおりです。

NAMURバーンアウト検出を含むループ電流範囲が2.5mA~27.5mAだと仮定します。R_{SENSE}抵抗が24.9Ωでループ電流範囲が2.5mA~27.5mAの場合、OP3の非反転入力(OP3P)は62.25mV (2.5mA × 24.9Ω = 62.25mV)~684.75mV (27.5mA × 24.9Ω = 684.75mV)の範囲にしてください。

ループ電流(I_{loop})には、リファレンス出力によって生成されるオフセット電流(I_{offset})と、電流に変換されたPWM信号(I_{PWMA}、I_{PWMB})の、2つの成分があります。

$$I_{loop} = I_{offset} + I_{PWMA} + I_{PWMB}$$

起動後、PWM信号がループ電流に寄与しないと仮定すると、次式のように2.5mAの初期オフセット電流がリファレンス電圧によって生成されます。

$$I_{offset} = \frac{REFO \times R13}{R8 \times R_{SENSE}}$$

PWM電流は、以下によって与えられます。

$$I_{PWMA} = \frac{PWMADC \times REFO \times \left(\frac{R5}{R3}\right) \times R13}{R7 \times R_{SENSE}}$$

$$I_{PWMB} = \frac{PWMBDC \times REFO \times \left(\frac{R5}{R4}\right) \times R13}{R7 \times R_{SENSE}}$$

ここで、PWMADCおよびPWMBDCはPWMのデューティサイクルです。

PWMおよびローパスフィルタを使用するDAC実装

マイクロコントローラから受信されるセンサーデータは、粗および微のPWM信号に分類することができます。

粗および微の両方の信号は、最大8ビットの分解能を備えることができます。次に、PWM信号はLPFを介して電圧レベル表現に変換されます。MAX12900からのPWM出力は、最大1:256の比を備えた2つの利得設定抵抗を介してLPFに接続されます。LPFの出力での電圧レベルは、PWMのデューティサイクルに比例します。

図2のアプリケーション図は、14ビット分解能の信号経路の実装を示しています。PWMA入力は8ビット分解能の粗信号を受信し、PWMB入力は6ビット分解能の微信号を受信します。2つの利得設定抵抗には1:66の比が使用されています。

粗の利得は22.6kΩの利得抵抗R3と22.6kΩのフィードバック抵抗R5を使用して1に設定され、微の利得は1.5MΩの利得抵抗R4を使用して1/66に設定されています。2つのPWM出力はOP1の22.6kΩのフィードバック抵抗R5を介して合成されます。

PWM周波数およびフィルタのパラメータは、4~20mA電流ループのノイズ要件を満たす必要があります。この例では、PWM周波数は10kHzで、4~20mAトランスミッタはHART仕様を満たすように設計されています。したがって、無音時の電流ループの広帯域ノイズは138mV_{RMS}以下で、帯域内ノイズ(500Hz~10kHz)は500Ωのループ負荷に対して2.2mV_{RMS}以下である必要があります。ノイズレベルを帯域内で2.2mV_{RMS}に低減するために、LPFはノイズを60dB以上(2.5V/2.2mV = 1136.4または61dB)抑制する必要があります。そのため、LPFのカットオフ周波数は70Hz以下でロールオフ傾斜を40dB/decadeにしてください。OP1は2次マルチフィードバックLPFを実装します。

電圧制御電流ソース

内蔵オペアンプのOP3は、外付け電流変調トランジスタQ1と組み合わせて高精度電圧制御電流ソースを実装することができます。Q1はN-MOSFETまたはバイポーラNPNトランジスタのいずれかにすることが可能で、電流ループのピーク電圧および消費電力の基準を満たす必要があります。OP3およびQ1は、少数の外付け部品との組み合わせで、電流ループ補償の最適ポイントを提供します。

ループ電流診断

図2のアプリケーション例で、第2の汎用アンプ(OP2)は電流診断に使用され、マイクロコントローラへのフィードバックを提供します。

センサーとの接続

MAX12900はスマートセンサーを念頭に設計されていますが、あらゆる種類のセンサートランスミッタとの組み合わせで動作可能です。スマートセンサーとは、マイクロコントローラを内蔵し、リニアアナログまたはPWMのいずれかの出力を提供する能力を備えていることを意味します。トランスミッタの総消費電流が4mA以下の場合、センサーおよびデジタルVDD電源への電力はVCCI端子から直接供給することができます。トランスミッタが4mA以上を必要とする場合、外付けのDC-DCスイッチングコンバータを

使用することができます。図3のアプリケーション回路はそのようなシナリオを示しており、OP2がリニア電圧レギュレータとして利用され、DC-DCコンバータがマイクロコントローラに給電しVDD電源端子を駆動します。

防爆機器用ループ給電4~20mAトランスミッタ

センサーが危険性または爆発性のある領域に配備される場合、追加の保護部品を使用して短絡または障害状態による電気エネルギーを制限し、爆発性大気の発火の原因となるスパークを防止する必要があります。

図4は、危険な環境での保護を向上させたアプリケーション回路を示しています。センサートランスミッタへの電気エネルギーを制限するために、追加のトランジスタQ2およびツェナーダイオードが追加されています。通常、ツェナーダイオードは5V~12Vのクランプ電圧を備えています。この場合、Q1およびQ2の両方のトランジスタが回路の電流変調要素になります。合計4~20mAのループ電流は、ツェナーダイオード、Q1トランジスタ、およびセンサーを介して流れる電流の和です。各電流経路は制限抵抗によって保護されます。消費電力の大部分はQ1、Q2、およびツェナーダイオードを介して分散されるため、システム設計がより堅牢になります。

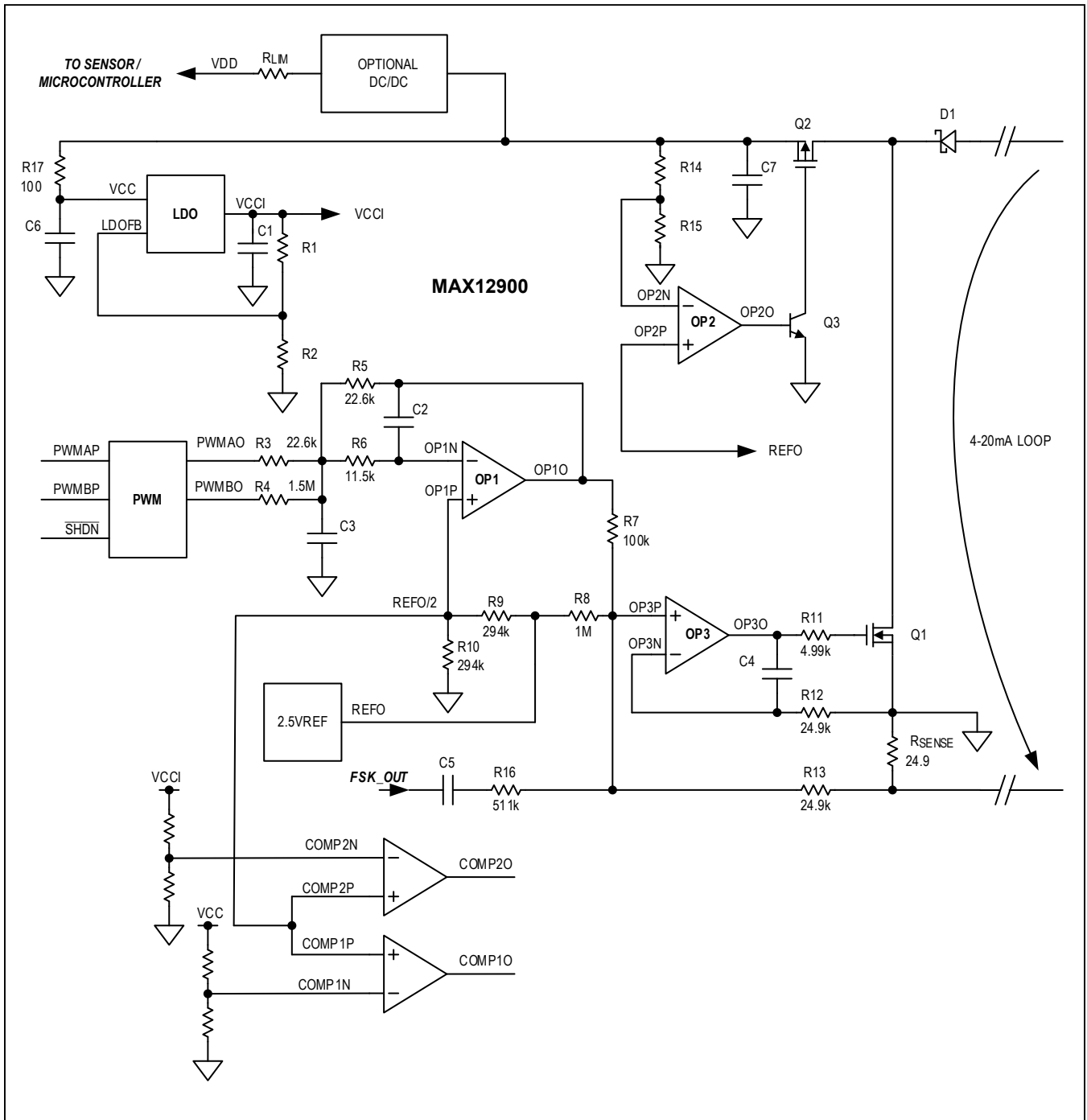


図3. 外部電圧レギュレータを備えたループ給電4~20mAトランスミッタ

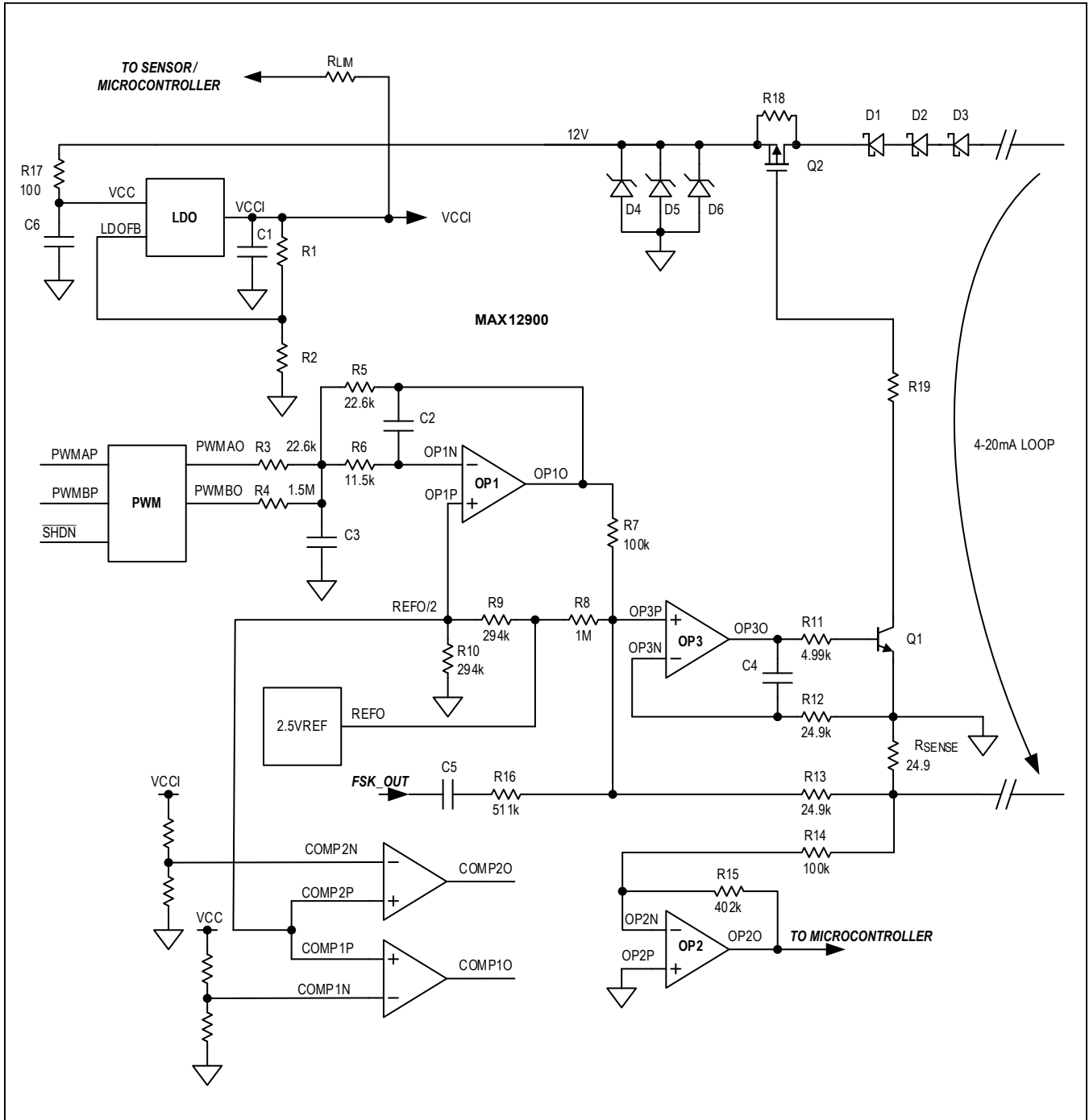


図4. 危険な環境用のループ給電4~20mAトランスミッタ

型番

PART	PACKAGE	BODY SIZE	PIN PITCH	TEMP RANGE (°C)
MAX12900AATJ+	TQFN32	5mm x 5mm	0.5mm	-40 to +125
MAX12900AATJ+T	TQFN32	5mm x 5mm	0.5mm	-40 to +125

+は鉛(Pb)フリー/RoHS準拠パッケージを表します。

T = テープ&リール

チップ情報

PROCESS: BiCMOS

改訂履歴

版数	改訂日	説明	改訂ページ
0	9/17	初版	—
1	10/17	データシートのタイトルを更新	1-30
2	3/18	式3を更新	26



マキシム・ジャパン株式会社 〒141-0032 東京都品川区大崎1-6-4 大崎ニューシティ 4号館 20F TEL: 03-6893-6600

Maxim Integratedは完全にMaxim Integrated製品に組み込まれた回路以外の回路の使用について一切責任を負いかねます。回路特許ライセンスは明言されていません。Maxim Integratedは随時予告なく回路及び仕様を変更する権利を留保します。「Electrical Characteristics (電気的特性)」の表に示すパラメータ値(min、maxの各制限値)は、このデータシートの他の場所で引用している値より優先されます。