

2x4 チャンネル、同時サンプリング、
14ビットDAS

概要

MAX125/MAX126は、同時トラック/ホールド(T/H)を備えた、高速、マルチチャンネル、14ビットのデータ収集システム(DAS)です。これらのデバイスには、14ビット、3 μ s、逐次比較ADコンバータ(ADC)、+2.5Vリファレンス、バッファ付リファレンス入力に加え、サンプリングした入力の相対位相情報を保持する4つの同時サンプリングT/Hアンプのバンクが内蔵されています。各T/Hには2つのマルチプレクス入力があり、合計8つの入力に対応できます。さらに、コンバータは ± 17 Vの過電圧まで許容できるため、各チャンネルに異常があってもICが損傷することがありません。有効入力範囲は、 ± 5 V(MAX125)及び ± 2.5 V(MAX126)です。

内蔵シーケンサは、1つのCONVSTパルス当たり1~4個のチャンネルを変換します。デフォルトモードでは、1つのT/H出力(CH1A)を変換するようになっています。割込み信号(INT)は、最後の変換が完了した後で発生します。2つ、3つ又は4つのチャンネルを変換するには、双方向パラレルインタフェースを通してMAX125/MAX126を再プログラムします。一旦プログラムすると、MAX125/MAX126は再度プログラムされるまで、CONVSTパルス毎に指定したチャンネル数の変換を続けます。チャンネルは、CH1から順に変換されます。変換シーケンスでは、最後の変換が終わった時にINT信号が発生します。ADCは、指定した各チャンネルを3 μ s以内で変換し、結果を内部14x4 RAMに保存します。変換が完了すると同時に、RDピンに連続パルスを送ることによってデータをアクセスできます。連続4回の読取りを行うと、4つのデータワードが順にアクセスされます。

パラレルインタフェースのデータアクセス及びバス解放タイミング仕様は、殆どのデジタル信号プロセッサや16ビット/32ビットマイクロプロセッサとコンパチブルなため、MAX125/MAX126の変換結果は、ウェイト状態にしなくてもアクセスできます。

アプリケーション

- マルチ位相モータ制御
- パワーグリッド同期化
- パワーファクタ監視
- デジタル信号処理
- 振動及び波形分析

特長

- ◆ 2つのマルチプレクス入力を備えた4つの同時サンプリングT/Hアンプ(合計8つのシングルエンド入力)
- ◆ 1チャンネル当たりの変換時間：3 μ s
- ◆ スループット：250ksps (1チャンネル)
142ksps (2チャンネル)
100ksps (3チャンネル)
76ksps (4チャンネル)
- ◆ 入力範囲： ± 5 V(MAX125)
 ± 2.5 V(MAX126)
- ◆ 耐障害入力マルチプレクサ(± 17 V)
- ◆ 電源： ± 5 V
- ◆ 内部+2.5V又は外部リファレンス動作
- ◆ プログラマブル内蔵シーケンサ
- ◆ 高速パラレルDSPインタフェース

型番

PART	TEMP. RANGE	PIN-PACKAGE	INL (LSB)
MAX125ACAX	0°C to +70°C	36 SSOP*	± 2
MAX125BCAX	0°C to +70°C	36 SSOP*	± 4
MAX125CCAX	0°C to +70°C	36 SSOP	± 4
MAX125AEAX	-40°C to +85°C	36 SSOP*	± 2
MAX125BEAX	-40°C to +85°C	36 SSOP*	± 4
MAX125CEAX	-40°C to +85°C	36 SSOP	± 4
MAX126ACAX	0°C to +70°C	36 SSOP*	± 2
MAX126BCAX	0°C to +70°C	36 SSOP*	± 4
MAX126CCAX	0°C to +70°C	36 SSOP	± 4
MAX126AEAX	-40°C to +85°C	36 SSOP*	± 2
MAX126BEAX	-40°C to +85°C	36 SSOP*	± 4
MAX126CEAX	-40°C to +85°C	36 SSOP	± 4

*Contact factory for availability.

標準動作回路はデータシートの最後に記載されています。

ピン配置はデータシートの最後に記載されています。

2x4チャンネル、同時サンプリング、 14ビットDAS

MAX125/MAX126

ABSOLUTE MAXIMUM RATINGS

AV _{DD} to AGND	-0.3V to 6V	Continuous Power Dissipation (T _A = +70°C)	
AV _{SS} to AGND	0.3V to -6V	SSOP (derate 11.8mW/°C above +70°C)	941mW
DV _{DD} to DGND	-0.3V to 6V	Operating Temperature Ranges	
AGND to DGND	-0.3V to 0.3V	MAX125_CAX/MAX126_CAX	0°C to +70°C
CH_ __ to AGND	±17V	MAX125_EAX/MAX126_EAX	-40°C to +85°C
REFIN, REFOUT to AGND	-0.3V to 6V	Storage Temperature Range	-65°C to +150°C
Digital Inputs/Outputs to DGND	-0.3V to (DV _{DD} + 0.3V)	Lead Temperature (soldering, 10sec)	300°C

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

ELECTRICAL CHARACTERISTICS

(AV_{DD} = +5V ±5%, AV_{SS} = -5V ±5%, DV_{DD} = +5V ±5%, V_{REFIN} = 2.5V, AGND = DGND = 0V, 4.7μF capacitor from REFOUT to AGND, 0.1μF capacitor from REFIN to AGND, f_{CLK} = 16MHz, external clock, 50% duty cycle, T_A = T_{MIN} to T_{MAX}, unless otherwise noted.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
DC ACCURACY (Note 1)						
Resolution	N	All channels	14			Bits
Integral Nonlinearity (Note 2)	INL	MAX125A/MAX126A			±2	LSB
		MAX12_B/C		±2	±4	
Differential Nonlinearity	DNL	MAX12_A/B, guaranteed monotonic to 14 bits			±1	LSB
		MAX125C/MAX126C, guaranteed monotonic to 13 bits			±2	
Bipolar Zero Error		T _A = +25°C		±5	±15	mV
		T _A = T _{MIN} to T _{MAX}			±25	
Bipolar Zero-Error Match		Between all channels		1.2	5	mV
Zero-Code Tempco				±5		ppm/°C
Gain Error		T _A = +25°C		±5	±10	mV
		T _A = T _{MIN} to T _{MAX}			±15	
Gain Error Match		Between all channels		1.2	5	mV
Gain Error Tempco				±5		ppm/°C
DYNAMIC PERFORMANCE (f _{CLK} = 16MHz, f _{IN} = 10.06kHz) (Notes 1, 3)						
Signal-to-Noise Plus Distortion (Note 4)	SINAD	Single-channel mode, channel 1A, 250ksps	MAX125	72	75	dB
			MAX126	70	72	
Total Harmonic Distortion (Notes 4, 5)	THD	Single-channel mode, channel 1A, 250ksps		-89	-80	dB
Spurious-Free Dynamic Range (Note 4)	SFDR	Single-channel mode, channel 1A, 250ksps	80	90		dB
Channel-to-Channel Isolation (Note 6)		Single-channel mode, channel 1A, 250ksps		80		dB

2x4 チャンネル、同時サンプリング、 14ビットDAS

MAX125/MAX126

ELECTRICAL CHARACTERISTICS (continued)

($V_{DD} = +5V \pm 5\%$, $V_{SS} = -5V \pm 5\%$, $DV_{DD} = +5V \pm 5\%$, $V_{REFIN} = 2.5V$, $AGND = DGND = 0V$, $4.7\mu F$ capacitor from REFOUT to AGND, $0.1\mu F$ capacitor from REFIN to AGND, $f_{CLK} = 16MHz$, external clock, 50% duty cycle, $T_A = T_{MIN}$ to T_{MAX} , unless otherwise noted.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
ANALOG INPUT						
Input Voltage Range	V_{IN}	MAX125			± 5	V
		MAX126			± 2.5	
Input Current	I_{IN}	MAX125, $V_{IN} = \pm 5V$			± 667	μA
		MAX126, $V_{IN} = \pm 2.5V$				
Input Capacitance	C_{IN}	(Note 7)			16	pF
TRACK/HOLD						
Acquisition Time	t_{ACQ}		1			μs
Small-Signal Bandwidth				8		MHz
Full-Power Bandwidth				0.5		MHz
Droop Rate				2		mV/ms
Aperture Delay				5		ns
Aperture Jitter				30		ps _{RMS}
Aperture-Delay Matching				500		ps
REFERENCE OUTPUT (Note 8)						
Output Voltage	V_{REFOUT}	$T_A = +25^\circ C$	2.475	2.500	2.525	V
External Load Regulation		$0mA < I_{LOAD} < 1mA$		± 1		%
REFOUT Tempco		(Note 9)		30		ppm/ $^\circ C$
External Capacitive Bypass at REFIN			0.1			μF
External Capacitive Bypass at REFOUT			4.7		22	μF
REFERENCE INPUT						
Input Voltage Range			2.50 $\pm 10\%$			V
Input Current		REFIN = 2.5V			± 10	μA
Input Resistance		(Note 10)		10		k Ω
Input Capacitance		(Note 7)			10	pF
EXTERNAL CLOCK						
External Clock Frequency			0.1		16	MHz
DIGITAL INPUTS (\overline{CONVST} , \overline{RD} , \overline{WR} , \overline{CS} , CLK, A0–A3) (Note 1)						
Input High Voltage	V_{IH}		2.4			V
Input Low Voltage	V_{IL}				0.8	V
Input Current	I_{IN}	\overline{CONVST} , \overline{RD} , \overline{WR} , \overline{CS} , CLK			± 1	μA
		A0–A3			± 10	
Input Capacitance	C_{IN}	(Note 7)			15	pF

2x4チャンネル、同時サンプリング、 14ビットDAS

MAX125/MAX126

ELECTRICAL CHARACTERISTICS (continued)

($V_{DD} = +5V \pm 5\%$, $V_{SS} = -5V \pm 5\%$, $DV_{DD} = +5V \pm 5\%$, $V_{REFIN} = 2.5V$, $AGND = DGND = 0V$, $4.7\mu F$ capacitor from REFOUT to AGND, $0.1\mu F$ capacitor from REFIN to AGND, $f_{CLK} = 16MHz$, external clock, 50% duty cycle, $T_A = T_{MIN}$ to T_{MAX} , unless otherwise noted.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
DIGITAL OUTPUTS (D0–D13, \overline{INT}) (Note 1)						
Output High Voltage	V_{OH}	$I_{OUT} = 1mA$	4			V
Output Low Voltage	V_{OL}	$I_{OUT} = -1.6mA$			0.4	V
Three-State Leakage Current		D0–D13			± 10	μA
Three-State Output Capacitance		(Note 7)			10	pF
POWER REQUIREMENTS						
Positive Supply Voltage	V_{DD}		4.75	5	5.25	V
Negative Supply Voltage	V_{SS}		-5.25	-5	-4.75	V
Digital Supply Voltage	DV_{DD}		4.75	5	5.25	V
Positive Supply Current	$I(V_{DD})$			17	25	mA
Negative Supply Current	$I(V_{SS})$		-17	-13		mA
Digital Supply Current	$I(DV_{DD})$			3	5	mA
Shutdown Positive Current					3	mA
Shutdown Negative Current			-1			mA
Shutdown Digital Current					3	mA
Positive Supply Rejection	PSRR+	(Note 11)		± 1	± 2	LSB
Negative Supply Rejection	PSRR-	(Note 11)			± 2	LSB
Power Dissipation		(Note 12)		165	250	mW

2x4 チャンネル、同時サンプリング、 14ビットDAS

MAX125/MAX126

TIMING CHARACTERISTICS (Figure 4)

(AV_{DD} = +5V, AV_{SS} = -5V, DV_{DD} = +5V, AGND = DGND = 0V, T_A = T_{MIN} to T_{MAX}, unless otherwise noted.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
$\overline{\text{CONVST}}$ Pulse Width	t _{CW}		30			ns
$\overline{\text{CS}}$ to $\overline{\text{WR}}$ Setup Time	t _{CWS}		0			ns
$\overline{\text{CS}}$ to $\overline{\text{WR}}$ Hold Time	t _{CWH}		0			ns
$\overline{\text{WR}}$ Low Pulse Width	t _{WR}		30			ns
$\overline{\text{CS}}$ to $\overline{\text{CONVST}}$ Delay	t _{CSD}		125			ns
Address Setup Time	t _{AS}		30			ns
Address Hold Time	t _{AH}		0			ns
$\overline{\text{RD}}$ to $\overline{\text{INT}}$ Delay	t _{ID}	25pF load			30	ns
Delay Time Between Reads	t _{RD}		40			ns
$\overline{\text{CS}}$ to $\overline{\text{RD}}$ Setup Time	t _{CRS}		0			ns
$\overline{\text{CS}}$ to $\overline{\text{RD}}$ Hold Time	t _{CRH}		0			ns
$\overline{\text{RD}}$ Low Pulse Width	t _{RD}		30			ns
Data-Access Time	t _{DA}	25pF load (Note 13)			30	ns
Bus-Relinquish Time	t _{DH}	25pF load (Note 14)	5		45	ns
Conversion Time	t _{CONV}	Mode 1, 1 channel			3	μs
		Mode 2, 2 channel			6	
		Mode 3, 3 channel			9	
		Mode 4, 4 channel			12	
Conversion Rate/Channel		Mode 1, 1 channel			250	ksps
		Mode 2, 2 channel			142	
		Mode 3, 3 channel			100	
		Mode 4, 4 channel			76	
Start-Up Time		Exiting shutdown		5		μs

Note 1: AV_{DD} = +5V, AV_{SS} = -5V, DV_{DD} = +5V, V_{REFIN} = 2.500V (external), V_{IN} = ±5V (MAX125) or ±2.5V (MAX126).

Note 2: Relative accuracy is the analog value's deviation at any code from its theoretical value after the full-scale range has been calibrated.

Note 3: CLK synchronized with $\overline{\text{CONVST}}$.

Note 4: f_{IN} = 10.06kHz, V_{IN} = ±5V (MAX125) or ±2.5V (MAX126).

Note 5: First five harmonics.

Note 6: All inputs except CH1A driven with ±5V (MAX125) or ±2.5V (MAX126) 10kHz signal; CH1A connected to AGND and digitized.

Note 7: Guaranteed by design. Not production tested.

Note 8: AV_{DD} = +5V, AV_{SS} = -5V, DV_{DD} = +5V, V_{IN} = 0V (all channels).

Note 9: Temperature drift is defined as the change in output voltage from +25°C to T_{MIN} or T_{MAX}. It is calculated as TC = [ΔREFOUT/REFOUT] / ΔT.

Note 10: See Figure 2.

Note 11: Defined as the change in positive full scale caused by a ±5% variation in the nominal supply voltage. Tested with one input at full scale and all others at AGND. V_{REFIN} = 2.5V (internal).

Note 12: Tested with V_{IN} = AGND on all channels, V_{REFIN} = 2.5V (internal).

Note 13: The data-access time is defined as the time required for an output to cross 0.8V or 2.0V. It is measured using the circuit of Figure 1. The measured number is then extrapolated back to determine the value with a 25pF load.

Note 14: The bus-relinquish time is derived from the measured time taken for the data outputs to change 0.5V when loaded with the circuit of Figure 1. The measured number is then extrapolated back to remove the effects of charging/discharging the 120pF capacitor. Thus, the time given is the part's true bus-relinquish time, independent of the external bus loading capacitance.

2x4チャンネル、同時サンプリング、 14ビットDAS

端子説明

端子	名称	機能
1, 2	CH2B, CH2A	チャンネル2のマルチプレックス入力、シングルエンド
3, 4	CH1B, CH1A	チャンネル1のマルチプレックス入力、シングルエンド
5	AV _{DD}	+5V ±5%アナログ電源電圧
6	REFIN	外部リファレンス入力/内部リファレンス出力。0.1μFコンデンサでAGNDにバイパスしてください。
7	REFOUT	リファレンスバッファ出力。4.7μFコンデンサでAGNDにバイパスしてください。
8, 36	AGND	アナロググランド。ピンは両方共グランドに接続してください。
9-16	D13-D6	データビット。D13 = MSB。
17	DV _{DD}	+5V ±5%デジタル電源電圧
18	DGND	デジタルグランド
19, 20	D5, D4	データビット
21-24	D3/A3-D0/A0	双方向データビット/アドレスビット。D0/A0 = LSB。
25	CLK	クロック入力(デューティサイクルは30%~70%である必要があります)。
26	\overline{CS}	チップセレクト入力(アクティブロー)
27	\overline{WR}	書込み入力(アクティブロー)
28	\overline{RD}	読取り入力(アクティブロー)
29	\overline{CONVST}	変換開始入力。立上りエッジでサンプリング及び変換シーケンスが開始します。
30	\overline{INT}	割込み出力。立下りエッジは、変換シーケンスの終わりを示します。
31	AV _{SS}	-5V ±5%アナログ電源電圧
32, 33	CH4A, CH4B	チャンネル4のマルチプレックス入力、シングルエンド
34, 35	CH3A, CH3B	チャンネル3のマルチプレックス入力、シングルエンド

詳細

MAX125/MAX126は、逐次比較変換技法及び4つの同時サンプリングトラック/ホールド(T/H)アンプを使用し、アナログ信号を14ビットのデジタル出力に変換します。各T/Hにはマルチプレックスの2つの入力があり、合計8つの入力を使用できます。それぞれのT/H出力は変換後メモリに保存され、連続読取りサイクルでパラレルインタフェースによって順次アクセスされます。MAX125/MAX126内部マイクロシーケンスは、4つの入力の内の2つのバンクから同時にサンプリングした1つ、2つ、3つ又は4つの入力をデジタル化するようにプログラムできます(図2参照)。

変換タイミングと制御シーケンスは、16MHz外部クロック、 \overline{CONVST} 信号及びプログラムしたモードから

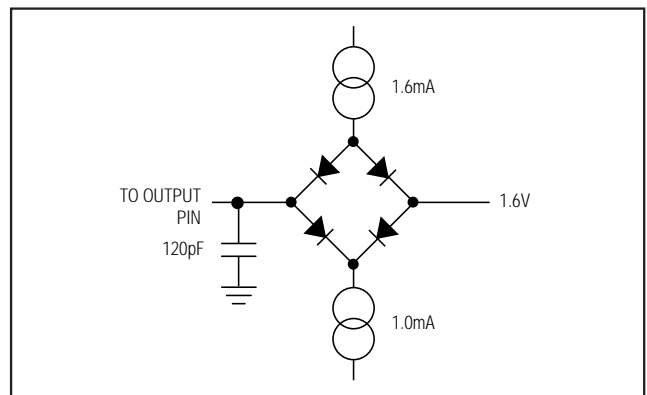


図1. アクセスタイム及びバス解放タイムの負荷回路

2x4 チャンネル、同時サンプリング、 14ビットDAS

MAX125/MAX126

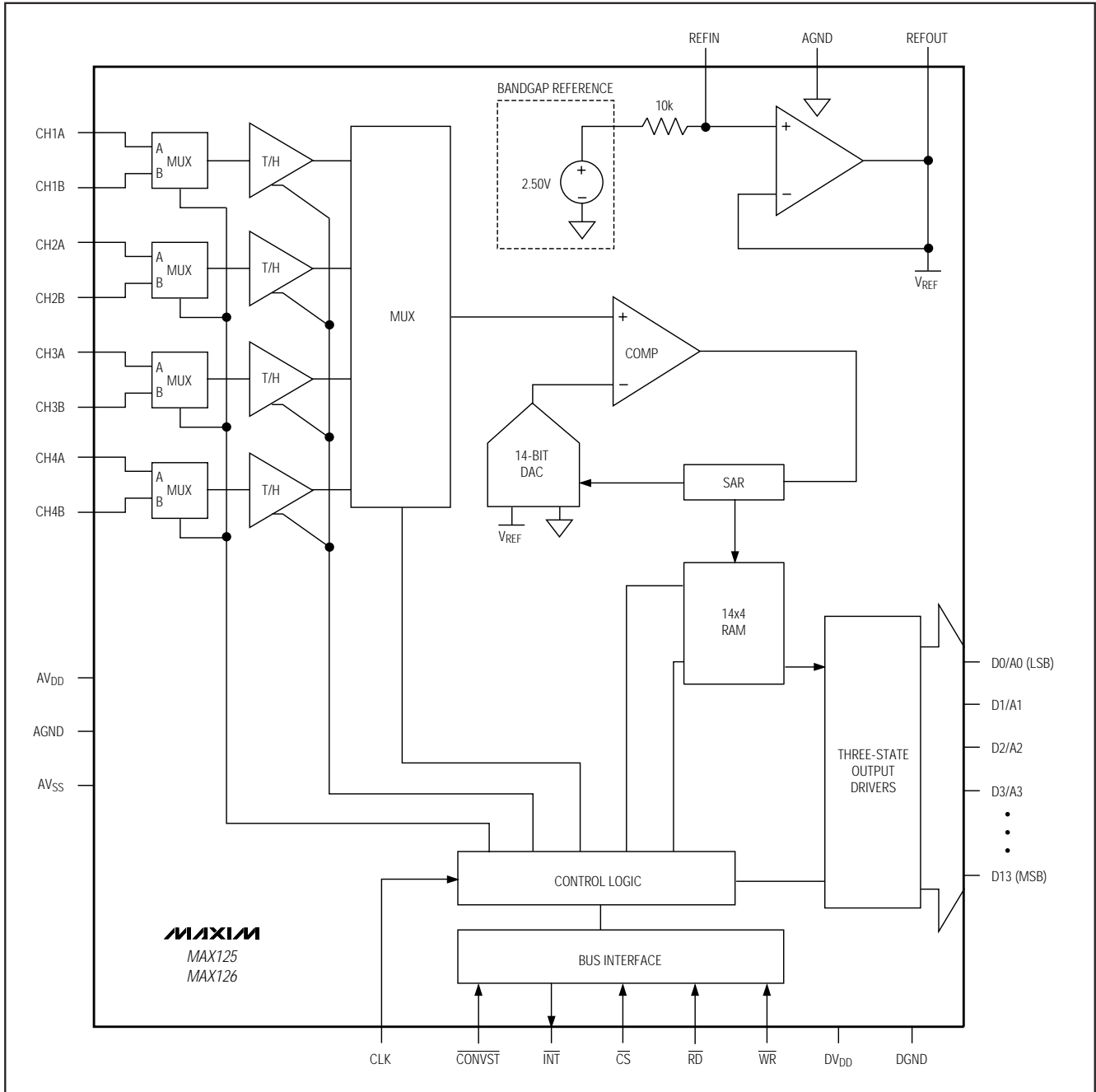


図2. ファンクションダイアグラム

2x4チャンネル、同時サンプリング、 14ビットDAS

MAX125/MAX126

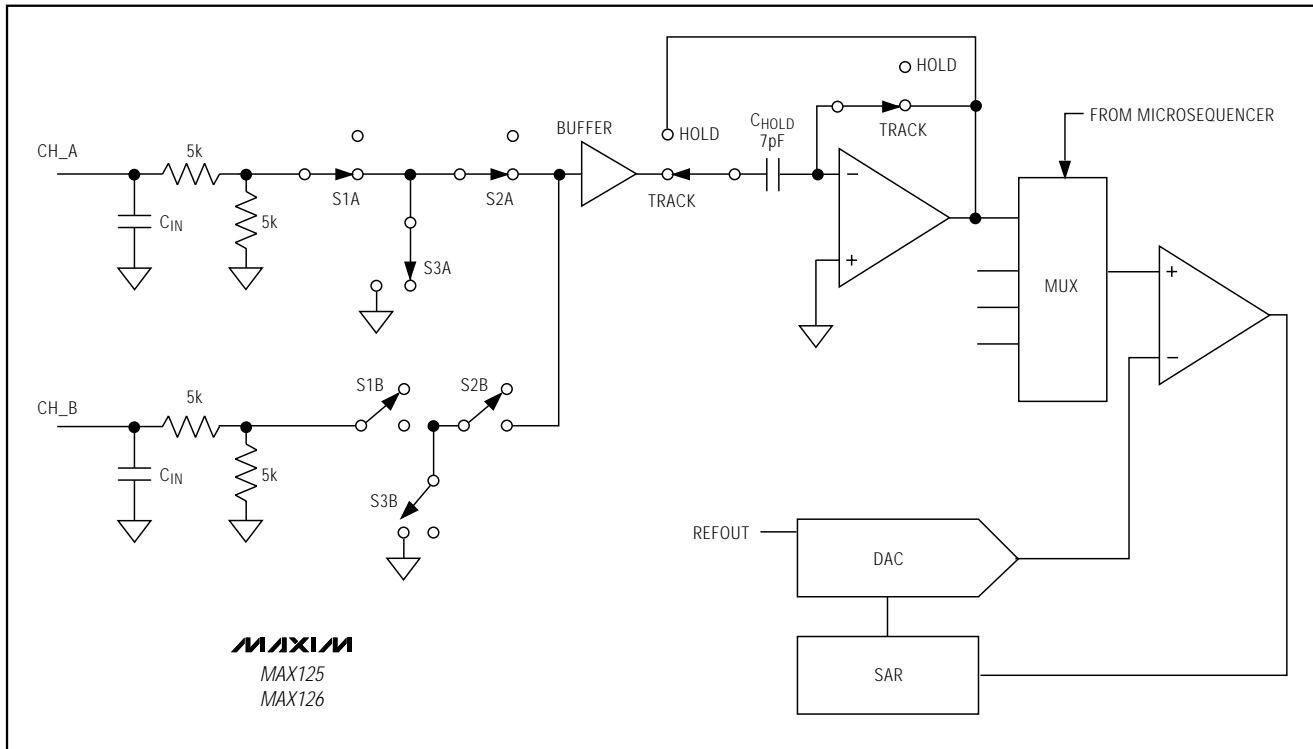


図3. 等価入力回路

得られます。T/Hアンプは、 $\overline{\text{CONVST}}$ の立上りエッジで入力電圧を保持します。その他の $\overline{\text{CONVST}}$ パルスは、サンプルの最後の変換が完了するまで無視されます。このADCは指定された各チャンネルを $3\mu\text{s}$ 以内に変換し、その結果を内部の 4×14 ビットメモリに保存します。

最後の変換の終わりで、 $\overline{\text{INT}}$ がローになり、T/Hアンプが入力のトラッキングを再開します。データは、連続パルスを $\overline{\text{RD}}$ ピンに送ることによってアクセスできます。連続読取りでは、データワードが順にアクセスされます。メモリはランダムアクセスではないため、CH1からのデータが常に最初に読み取られます。プログラムした全チャンネルのアクセスが完了すると、再びCH1がアドレスポインタによって選択されます。その後の読取りパルスはデータワードを循環します。連続読取りの間は $\overline{\text{CS}}$ をローに保持できます。

入力帯域幅

T/Hの入力トラッキング回路は8MHzの小信号帯域幅を備えているため、高速の過度現象をデジタル化し、ADCのサンプリングレートを超える帯域の周期的信号をアンダーサンプリング技法を使用することにより、測定できます。高周波信号が対象の周波数帯域に折り返すのを防ぐために、アンチエイリアシングフィルタリングを推奨します。

アナログ入力範囲及び入力保護

MAX125の入力範囲は $\pm 5\text{V}$ 、MAX126の入力範囲は $\pm 2.5\text{V}$ です。入力抵抗は、共に $10\text{k}\Omega$ です。入力保護構造を適用しているため、 $\pm 17\text{V}$ までの入力電圧であれば、ICを損傷することはありません。この保護は、シャットダウンモードでも有効です。

トラック/ホールド

MAX125/MAX126は、4つの同時T/Hを特長とします。各T/Hにはマルチプレクスされた2つの入力があります。T型スイッチ入力構成は、優れたホールドモードのアイソレーションを提供します。14ビット精度には、 $1\mu\text{s}$ のアクイジションタイムが必要です。

T/Hオーバーチャージ遅延は通常 10ns です。T/H間のオーバーチャージ遅延差 500ps によって、4つまでの異なる入力の相対位相情報が保存できるようになっています。図3は、ADCのサンプリングアーキテクチャを示した等価入力回路です。この図では、マルチプレクスされた2つの入力(CH_A及びCH_B)を持つ4つのT/H段の1つだけを示しています。全スイッチは、チャンネルAのトラック構成になっています。内部バッファはホールドコンデンサを充電し、変換と変換の間に必要なアクイジションタイムを最小にします。アナログ入力は、 16pF のコンデンサと並列になっている $10\text{k}\Omega$ 抵抗のように見えます。

2x4 チャンネル、同時サンプリング、 14ビットDAS

MAX125/MAX126

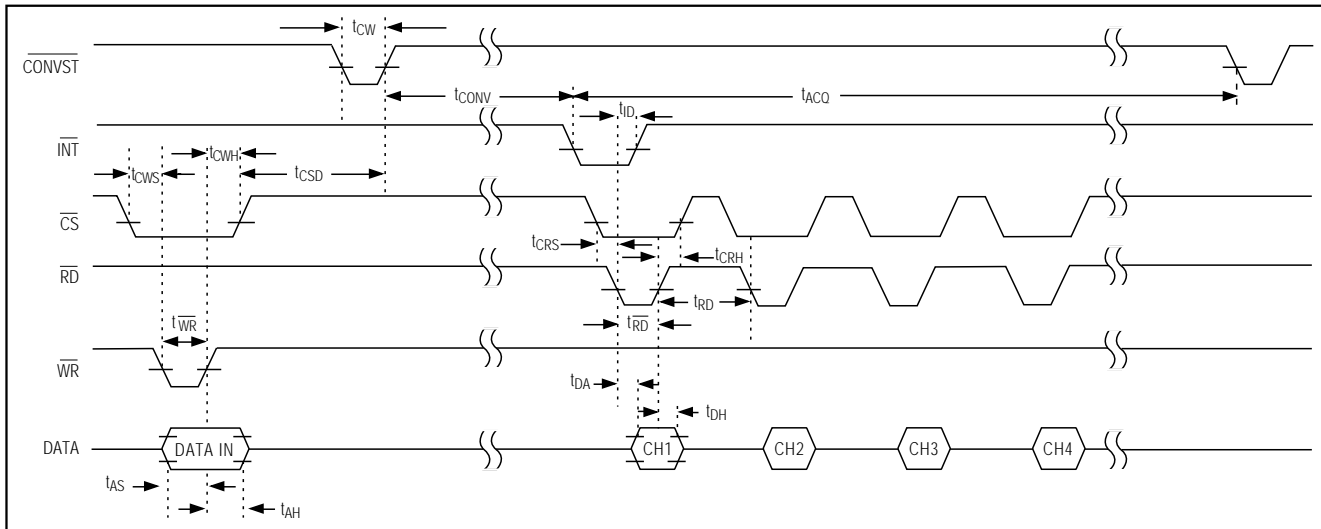


図4. タイミング図

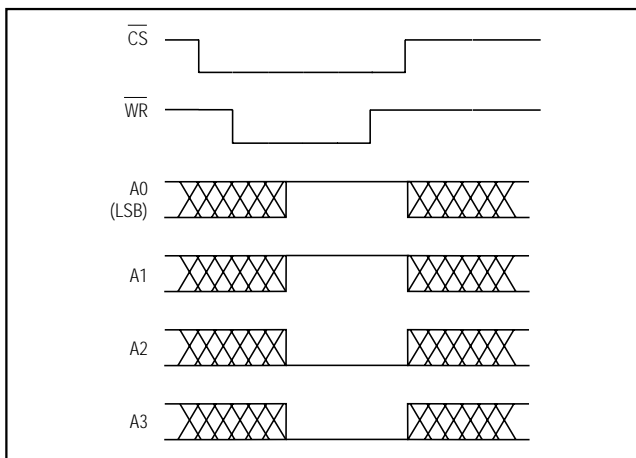


図5. 4チャンネル変換のプログラミング(入力マルチプレクサA)

変換と変換の間は、バッファ入力は選択したトラック/ホールドバンクのチャンネル1に接続されます。チャンネルを選択していない時は、チャンネル間のアイソレーションを向上するためにスイッチS1、S2及びS3はホールドモードになります。

デジタルインタフェース

入力データ(A0 ~ A3)及び出力データ(D0 ~ D13)は、スリーステート双方向インタフェース上で多重化されています。この並列I/Oは、マイクロプロセッサ(μ P)又はDSPと容易にインタフェースできます。CS、WR及びRDは、書込み及び読取り動作を制御します。CSは標準チップセレクト信号で、コントローラをMAX125/MAX126をI/Oポートとしてアドレスできるようにします。CSがハイの時は、WR及びRD入力がディセーブルされ、インタフェースがハイインピーダンス状態になります。図4にインタフェースタイミングの詳細を示します。

モードのプログラミング

MAX125/MAX126には、8つの変換モード及びパワーダウンモードがあり、双方向パラレルインタフェースでプログラミングできるようになっています。パワーアップ時は、デバイスがデフォルトのモード「入力マルチプレクサA/1チャンネル変換」に設定されます。ユーザは、図2に示すように、4つの同時サンプル入力チャンネルの2つのバンク(マルチプレクサ入力A又はB)の内の1つを選択することができます。内部マイクロシーケンサは、サンプル毎に選択したバンクの1、2、3又は4チャンネルを変換するようにプログラミングできます。1チャンネル変換では、CH1をデジタル化してからINTがローになり、変換の完了を示します。マルチチャンネル変換では、最後のチャンネルがデジタル化された後でINTがローになります。

MAX125/MAX126にデータを入力するには、CSをローにし、双方向ピンA0 ~ A3をプログラムし(表1)、WRにローパルスを入力します。データは、WR又はCSの立上りエッジでデバイス内にラッチされます。これでADCの変換の準備ができます。ADCは一旦プログラムされると、再度プログラムするか又は電源をオフにするまで、同一のモードで動作を続けます。図5に、入力マルチプレクサAを使用した4チャンネル変換のプログラミング例を示します。

変換の開始

「モードのプログラミング」の項で説明した要領でMAX125/MAX126をプログラミングし、CONVSTにローパルスを入力して変換シーケンスを開始します。アナログ入力は、CONVSTの立上りエッジでサンプリングされます。変換の進行中は、次の変換を開始しないようにしてください。INT出力を監視してください。立下りエッジは、変換シーケンスの終わりを示します。

2x4チャンネル、同時サンプリング、 14ビットDAS

表1. 動作モード

A3	A2	A1	A0	CONVERSION TIME (μ s)	モード
0	0	0	0	3	入力マルチプレクサA/1チャンネル変換(パワーアップ時のデフォルト設定)
0	0	0	1	6	入力マルチプレクサA/2チャンネル変換
0	0	1	0	9	入力マルチプレクサA/3チャンネル変換
0	0	1	1	12	入力マルチプレクサA/4チャンネル変換
0	1	0	0	3	入力マルチプレクサB/1チャンネル変換
0	1	0	1	6	入力マルチプレクサB/2チャンネル変換
0	1	1	0	9	入力マルチプレクサB/3チャンネル変換
0	1	1	1	12	入力マルチプレクサB/4チャンネル変換
1	X	X	X	—	パワーダウン

X = 任意

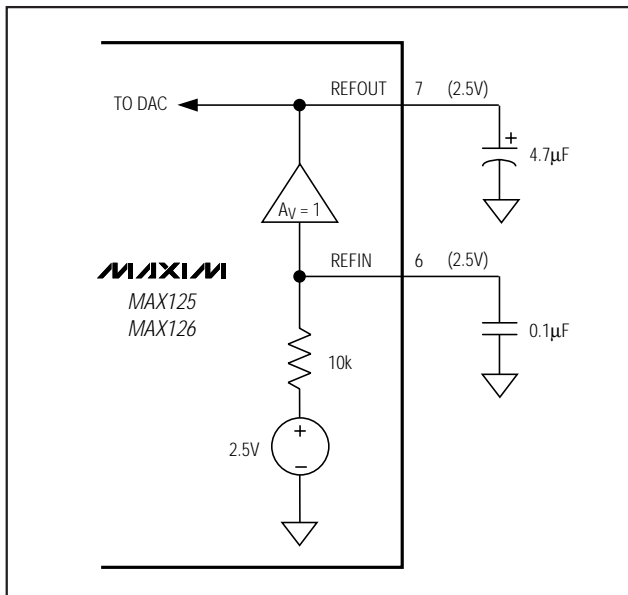


図6. 内部リファレンス

変換の読取り

4つまでのチャンネルから得られたデジタルデータは、パラレルインタフェースで読み取れるようにメモリ内に保存されます。INT信号を受取ると、ユーザは4回までの読取り操作を行うことによって、4つまでの変換結果をアクセスできます。

CSがローの時は、CH₁の変換結果がアクセスされ、最初のRDの立下りエッジでINTがハイにリセットされます。RDの立上りエッジで内部アドレスポインタが進みます。単一変換をプログラムした場合は、必要なRDパルスは1つだけで、アドレスポインタはCH₁にリセットされます。マルチチャンネル変換の場合は、RDの4つまでの立下りエッジでチャンネル1~4のデータが順にアクセスされます。変換したチャンネル数をnとすると(1 < n ≤ 4)、n個のRDパルス後にアドレスポインタ

がCH₁にリセットされます。変換精度が低下するので、変換中は読取り操作を行わないでください。

アプリケーション情報

外部クロック

MAX125/MAX126を正常に動作させるためには、16MHzまでのTTLコンパチブルクロックが必要です。クロックのデューティサイクル範囲は30% ~ 70%です。

内部及び外部リファレンス

MAX125/MAX126は、内部又は外部リファレンス電圧で使用できます。外部リファレンスは、REFINに直接接続できます。利得+1の内部バッファはREFOUTに2.5Vを供給します。

内部リファレンス

内部リファレンスを使用した時のフルスケール範囲は、MAX125で±5V、MAX126で±2.5Vです。REFINは0.1μFコンデンサでAGNDへバイパスし、REFOUTピンは4.7μF(min)コンデンサでAGNDへバイパスしてください(図6)。リファレンスバッファを補償するための最大値は22μFです。低ESRのコンデンサを使用するならば、より大きい値を許容できます。

外部リファレンス

広い温度範囲での動作では、より厳しい仕様の外部2.5Vリファレンスにより精度を改善できます。民生用及び拡張温度範囲でのMAX125/MAX126の精度には、温度ドリフト1ppm/ (max)のMAX6325が最適です。外部リファレンスは、図7に示すようにREFINに接続してください。最小インピーダンスは、通常動作時及びシャットダウン時共にDC電流に対して7kΩです。REFOUTは、低ESRの4.7μFコンデンサでバイパスしてください。

2x4 チャンネル、同時サンプリング、 14ビットDAS

MAX125/MAX126

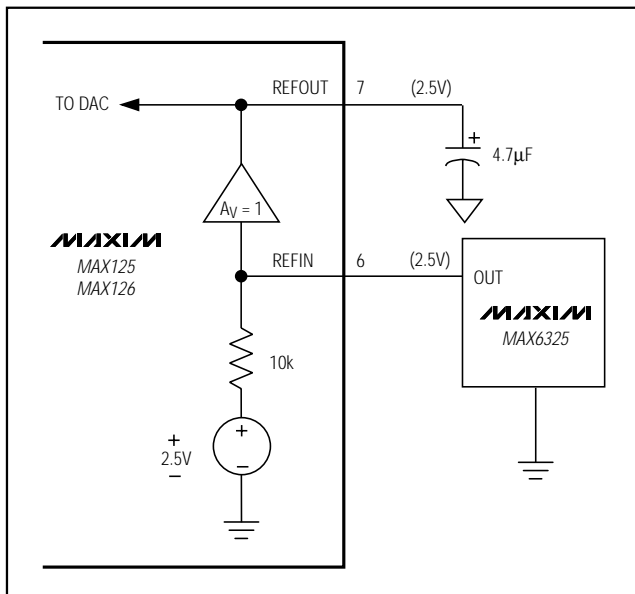


図7. 外部リファレンス

パワーオンリセット

電源を入れると、内部パワーオンリセット回路は $\overline{\text{INT}}$ がハイの状態ではMAX125/MAX126をアクティブにし、変換を開始できる状態にします。デフォルト変換モードは「入力マルチプレクサA/1チャンネル変換」です。別の構成が望ましい場合は、「モードのプログラミング」の項を参照してください。

電源が安定した後のリセット時間は5µsですが、この期間は変換を行わないようにしてください。パワーアップ時は、メモリ内のデータは不定です。

ソフトウェアパワーダウン

制御ワードのビットA3をハイに設定すると、ソフトウェアパワーダウンがアクティブになります(表1)。これが実行されるのは $\overline{\text{WR}}$ 又は $\overline{\text{CS}}$ の立上りエッジ後で、この時点でADCは直ちに電源を低自己消費電流状態になります。この時、 AV_{DD} は1.5mA以下に低下し、 AV_{SS} は1mA以下に低下します。ADCブロック及びリファレンスバッファはオフになりますが、デジタルインタフェース及びリファレンスは、迅速なパワーアップが行えるようにアクティブ状態に維持されます。制御ワード(A0 ~ A3、表1)を書き込むことによって、MAX125/MAX126をウェイクアップします。双方向インタフェースは、A3のロジックゼロを起動信号と解釈し、A0、A1、及びA2で選択したモードでパワーアップします。パワーアップ遅延は、リファレンスバッファのセトリングタイム及びバイパスコンデンサの値で決まります。REFOUTの推奨値4.7µFを使用した場合のパワーアップ遅延は5µs(typ)です。

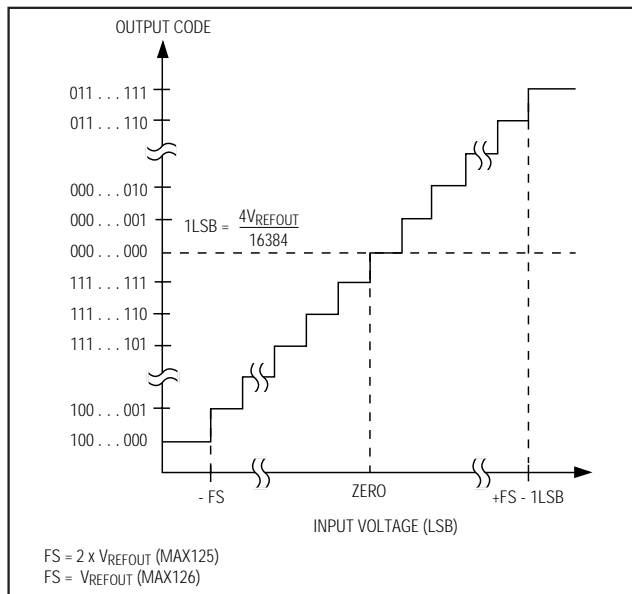


図8. バイポーラ伝達関数

伝達関数

MAX125/MAX126には、バイポーラ入力範囲がありません。図8に、バイポーラ/出力伝達関数を示します。コード遷移は、連続整数の最下位ビット(LSB)値で発生します。出力コーディングは、MAX125では1LSB = 610µV、MAX126では1LSB = 305µVの2の補数バイナリです。

出力デマルチプレクサ

出力デマルチプレクサ回路は、4チャンネル変換シーケンスで単一チャンネルからのデータを分離するのに便利です。図9の回路は、4つの $\overline{\text{RD}}$ パルスと希望するチャンネルからデータを保存するラッチクロックを発生するために、16MHzの外部クロックと $\overline{\text{INT}}$ 信号を用いています。 $\overline{\text{CS}}$ は4つの $\overline{\text{RD}}$ パルスにわたってローを維持する必要があります。チャンネルは、2つのスイッチのバイナリコーディングで選択します。レイアウトは、16ビット16373ラッチで簡易化できます。

モータ制御アプリケーション

ベクトルモータ制御には、個別位相電流の監視が必要です。最も基本的なアプリケーションでは、MAX125/MAX126が2つの電流(CH1A及びCH2A、図10)を同時にサンプリングし、必要な相対位相情報を保存します。この場合、3つの位相電流の内の1つは座標変換で計算できるため、デジタル化するのには2つの電流だけです。

2x4チャンネル、同時サンプリング、 14ビットDAS

MAX125/MAX126

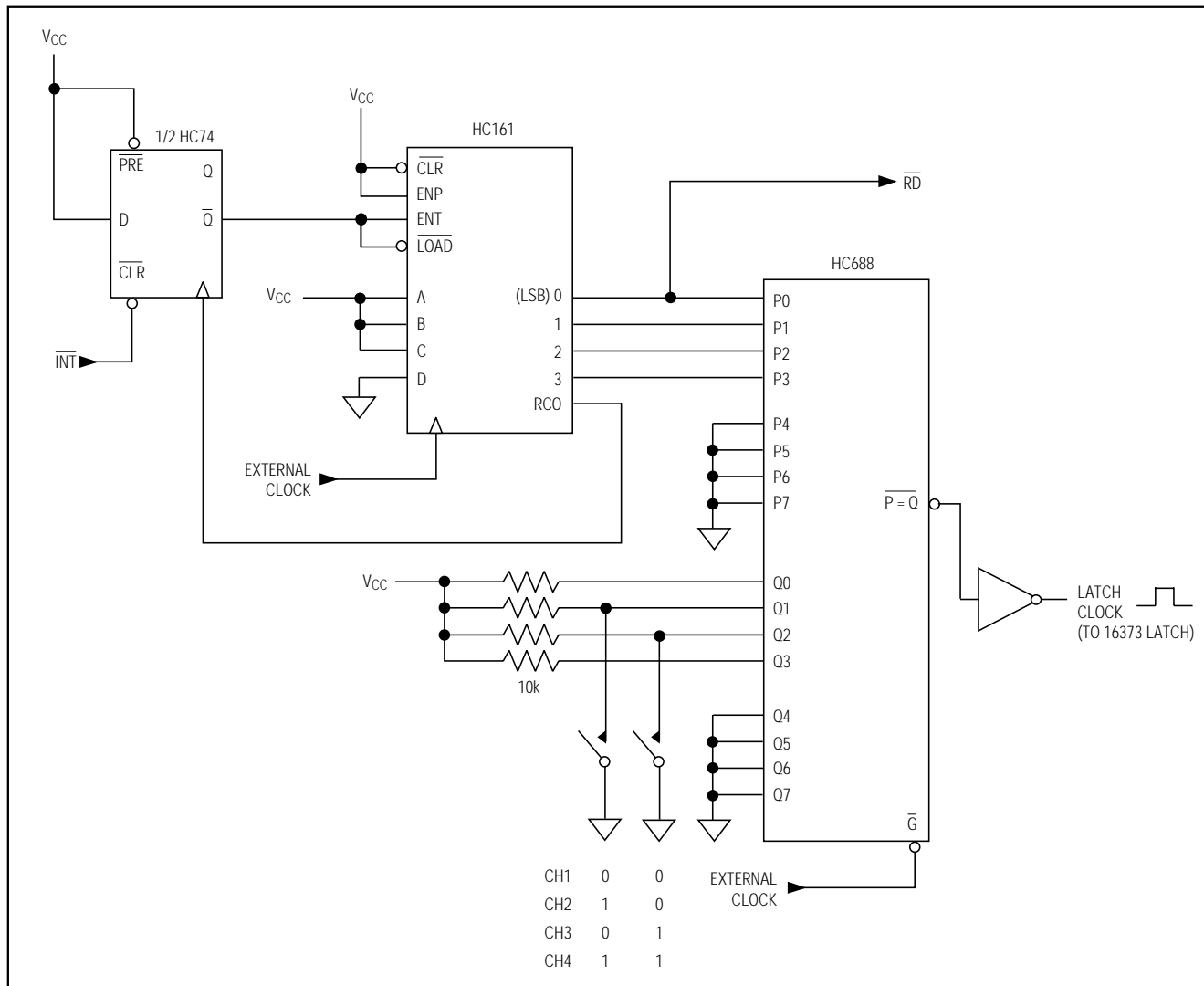


図9. 出力デマルチプレクサ回路

図10の回路は、MAX125/MAX126の入力全部を使用した典型的なベクトルモータ制御アプリケーションです。CH1A及びCH2Aは2つの絶縁されたホール効果電流センサに接続され、電流(トルク)フィードバックループの一部になっています。MAX125/MAX126は電流をデジタル化し、生データを後のベクトル処理を実行するDSP及びコントローラ段に送ります。センサを使用しないベクトル制御では、モータ用のコンピュータモデルとそれぞれの出力電流を、該当する磁化(固定子電流)成分及びトルク発生(回転子電流)成分に分離するアルゴリズムを使用します。

2位相又は3位相変換が実用的でない場合は、3つ目のセンサ(図示省略)を追加して、3つの電流を同時にサンプリングすることもできます。電圧(位置)フィードバック(オプション)は、2つの位相電圧(CH3A及びCH4A)を測定することによって得られます。通常は、モータとMAX125/MAX126間に絶縁差動アンプを使用します。この場合も第3の位相電圧は、振幅(位相電圧)とその相対位相から得ることができます。

速度がゼロに近くなると最適速度制御と良好な負荷レギュレーションを得るには、エンコーダ又はレゾルバからの速度及び位置フィードバックを行い、

2x4 チャンネル、同時サンプリング、 14ビットDAS

MAX125/MAX126

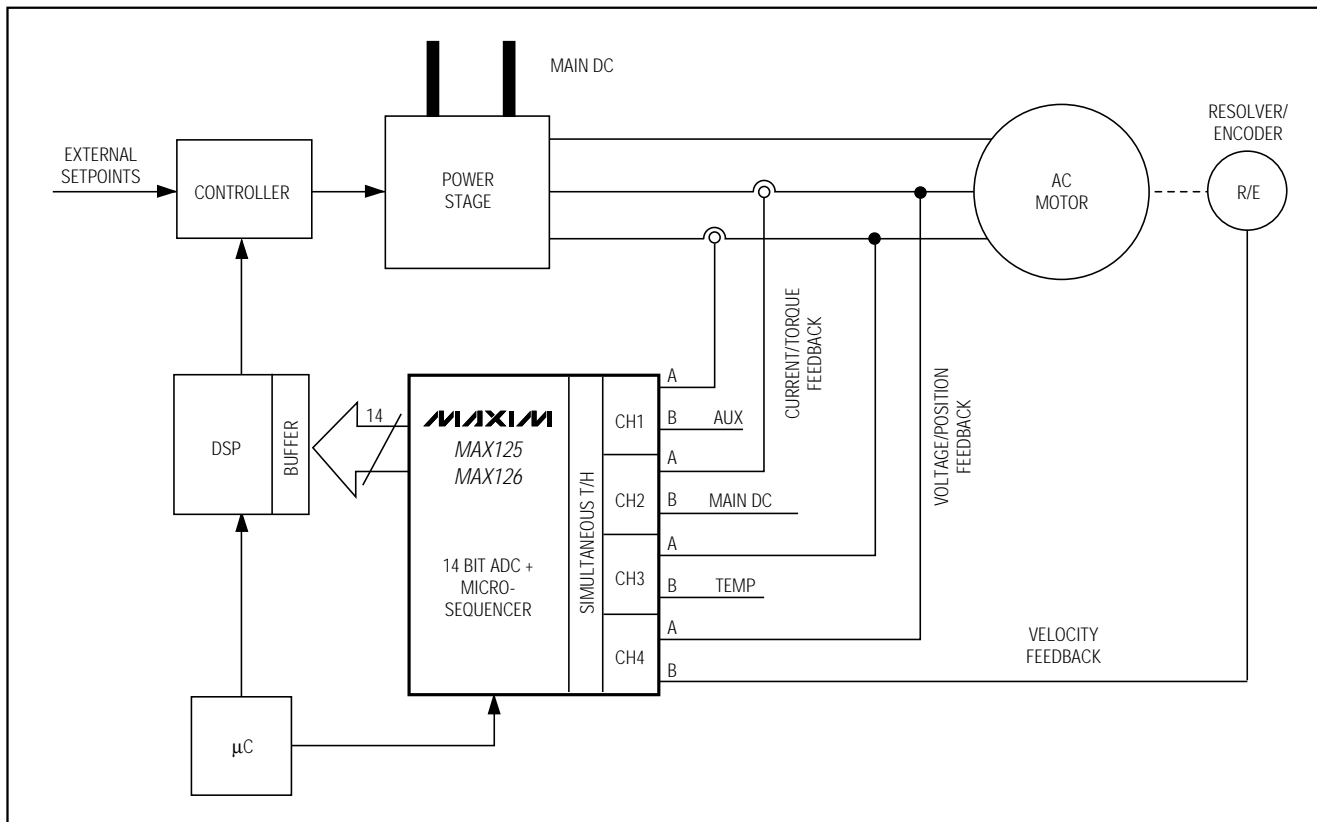


図10. ベクトルモータ制御

CH4BでMAX125/MAX126に入力することができます。また、余分なチャンネルは、メインDCバス電圧(CH2B)、温度センサ(CH3B)又はその他のアナログ入力(AUX、CH1B)などのより遅いアナログ入力を測定することにも使用できます。

電源のバイパス及びグランド管理

最適なシステム性能を得るには、アナログとデジタルのグランドプレーンが分離したプリント基板を使用します。ワイヤーラップ式ボードは推奨できません。2つのグランドプレーンは、低インピーダンスの電源ソースと一緒に接続します。DGNDとAGNDはICと一緒に接続します。最適なグランド接続を得るには、他のデジタルノイズソースからの干渉を避けるために、DGNDピンとAGNDピンを一緒に接続し、その点

をシステムのアナロググランドプレーンに接続します。DGNDをシステムのデジタルグランドに接続した場合は、デジタルノイズがADCのアナログ部へ侵入する可能性があります。

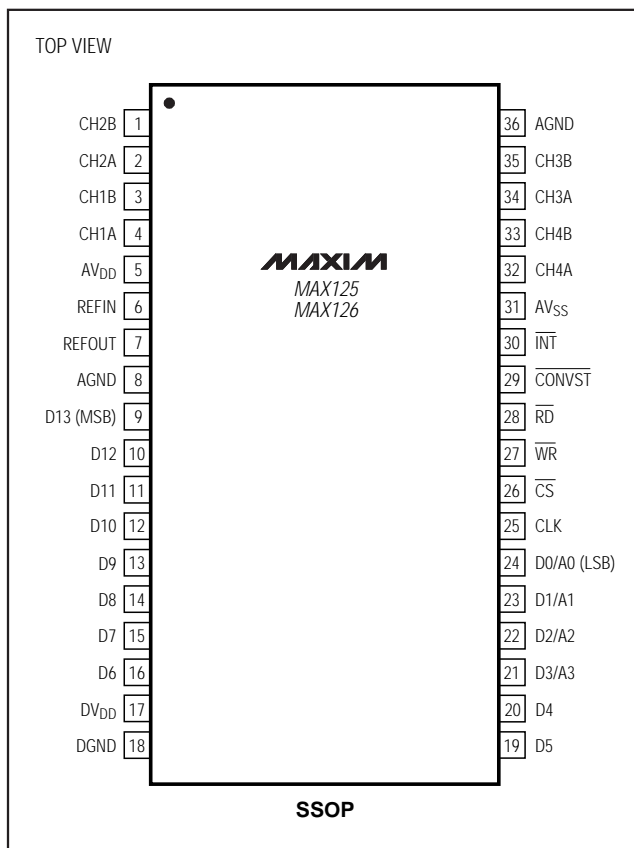
AGNDピンは、低インピーダンスグランドプレーンに直接接続してください。ピンとグランドプレーン間に余分なインピーダンスが存在すると、クロストークが増大し、INLが劣化します。

AV_{DD} 及び AV_{SS} は、 $0.1\mu\text{F}$ セラミックコンデンサを使用して、AGNDへバイパスしてください。短いリードでデバイスの近くに実装してください。また、フェライトビーズもアナログ電源とデジタル電源の絶縁に効果があります。 DV_{DD} は $0.1\mu\text{F}$ セラミックコンデンサを使用して、DGNDへバイパスしてください。

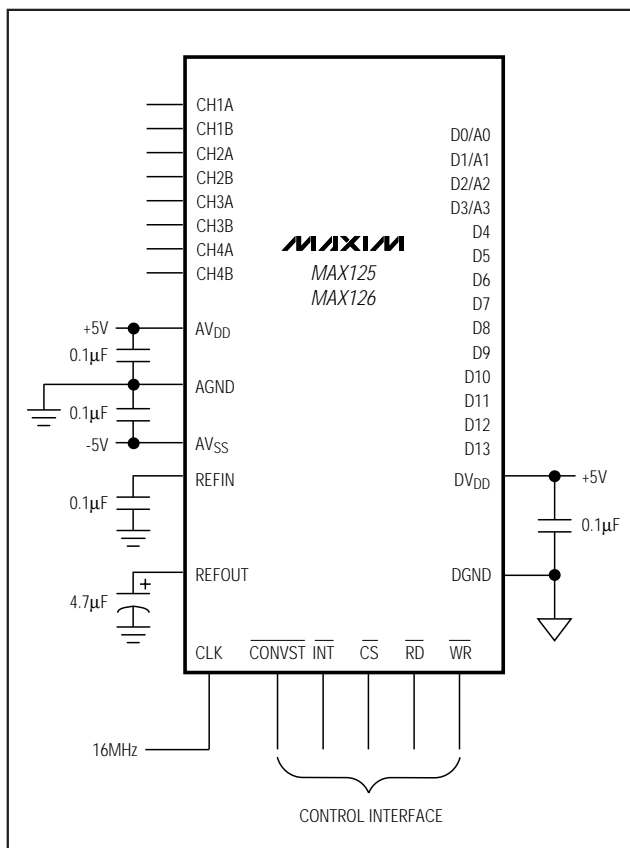
2x4チャンネル、同時サンプリング、 14ビットDAS

MAX125/MAX126

ピン配置



標準動作回路



チップ情報

TRANSISTOR COUNT: 4219

SUBSTRATE CONNECTED TO AV_{SS}

2x4 チャンネル、同時サンプリング、 14ビットDAS

パッケージ

MAX125/MAX126

SSOP2.EPS

	INCHES		MILLIMETERS	
	MIN	MAX	MIN	MAX
A	0.094	0.104	2.39	2.65
A1	0.004	0.011	0.10	0.28
B	0.011	0.017	0.30	0.44
C	0.009	0.012	0.23	0.32
e	0.0315		0.80	
E	0.292	0.298	7.42	7.57
H	0.398	0.416	10.10	10.57
L	0.020	0.035	0.51	0.89

	INCHES		MILLIMETERS		N
	MIN	MAX	MIN	MAX	
D	0.604	0.610	15.34	15.49	36
D	0.702	0.708	17.83	17.98	44

NOTES:

1. D&E DO NOT INCLUDE MOLD FLASH
2. MOLD FLASH OR PROTRUSIONS NOT TO EXCEED .15mm (.006")
3. LEADS TO BE COPLANAR WITHIN .102mm (.004")
4. CONTROLLING DIMENSION: MILLIMETER
5. N = NUMBER OF PINS

MAXIM			
<small>PROPRIETARY INFORMATION</small>			
<small>TITLE:</small>			
PACKAGE OUTLINE, SSOP, 36/44L, .300X8mm			
<small>APPROVAL</small>	<small>DOCUMENT CONTROL NO.</small>	<small>REV</small>	<small>1/1</small>
	21-0040	A	

2x4チャンネル、同時サンプリング、 14ビットDAS

MAX125/MAX126

NOTES

販売代理店

マキシム・ジャパン株式会社

〒169-0051東京都新宿区西早稲田3-30-16(ホリゾン1ビル)
TEL. (03)3232-6141 FAX. (03)3232-6149

マキシム社では全体がマキシム社製品で実現されている回路以外の回路の使用については責任を持ちません。回路特許ライセンスは明言されていません。マキシム社は随時予告なしに回路及び仕様を変更する権利を保留します。

16 _____ Maxim Integrated Products, 120 San Gabriel Drive, Sunnyvale, CA 94086 408-737-7600

© 1998 Maxim Integrated Products

MAXIM is a registered trademark of Maxim Integrated Products.