



MAX1217/MAX1218/MAX1219の評価キット

Evaluate: MAX1217/MAX1218/MAX1219

概要

MAX1217/MAX1218/MAX1219の評価キット(EVキット)は、デュアル、12ビット、125Msps/170Msps/210Mspsアナログ-ディジタルコンバータ(ADC)MAX1217/MAX1218/MAX1219の性能評価に必要な全部品を内蔵した完全実装および試験済みの基板です。これらのADCは、ユーザが用意するシングルエンド入力ソースからEVキットが生成する差動アナログ入力で動作します。ADCが生成するディジタル出力は、高速ロジクアナライザまたはデータ収集システムを使って容易にサンプリングすることができます。このEVキットは、1.8V/3.3Vの電源で動作し、ユーザが用意するシングルエンドソースACソースから差動クロック信号を生成する回路を内蔵しています。

EVキット固有の部品リスト

EV KIT PART NUMBER	DESIGNATION	DESCRIPTION
MAX1217EVKIT	U1	Maxim MAX1217ECQ (100-pin TQFP)
MAX1218EVKIT		Maxim MAX1218ECQ (100-pin TQFP)
MAX1219EVKIT		Maxim MAX1219ECQ (100-pin TQFP)

共通部品リスト

DESIGNATION	QTY	DESCRIPTION
C1, C3, C5, C6, C12, C13, C18, C42, C43	9	0.1 μ F \pm 20%, 25V X7R ceramic capacitors (0603) TDK C1608X7R1E104M
C2, C4, C115-C123	11	0.1 μ F \pm 20%, 6.3V X5R ceramic capacitors (0201) TDK C0603X5R0J104M
C7, C19, C20, C33-C41, C112, C113, C114	15	0.1 μ F \pm 20%, 10V X5R ceramic capacitors (0402) TDK C1005X5R1A104M
C14-C17	4	2.0pF \pm 0.25pF, 50V C0G ceramic capacitors (0402) TDK C1005C0G1H2R0C
C21-C32, C108-C111	16	0.01 μ F \pm 5%, 25V C0G ceramic capacitors (0603) TDK C1608C0G1E103J
C44-C70	27	0.01 μ F \pm 10%, 25V X7R ceramic capacitors (0402) TDK C1005X7R1E103K

特長

- ◆ ADCのサンプリングレート：125Msps～210Msps
- ◆ 低電圧および低電力動作
- ◆ クロック整形回路を内蔵
- ◆ LVDS/LVPECL差動レベルトランスレータを内蔵
- ◆ 完全実装および試験済み

型番

PART	TEMP RANGE	IC PACKAGE
MAX1217EVKIT	0°C to +70°C	100 TQFP-EP
MAX1218EVKIT	0°C to +70°C	100 TQFP-EP
MAX1219EVKIT	0°C to +70°C	100 TQFP-EP

デバイス選択表

PART	SPEED (Msps)
MAX1219ECQ	210
MAX1218ECQ	170
MAX1217ECQ	125

DESIGNATION	QTY	DESCRIPTION
C71-C74	4	220 μ F \pm 20%, 6.3V tantalum capacitors (C-case) AVX TPSC227M006R0250
C76-C79	0	Not installed (C-case)
C81-C84	4	10 μ F \pm 20%, 6.3V X5R ceramic capacitors (0805) TDK C2012X5R0J106M
C86-C89, C91-C103	17	1.0 μ F \pm 20%, 6.3V X5R ceramic capacitors (0402) TDK C1005X5R0J105M
C104-C107	4	4.7 μ F \pm 20%, 6.3V X5R ceramic capacitors (0603) TDK C1608X5R0J475M
J1, J3, J7, J15	4	SMA PC mount connectors
J5, J6, J14	3	2-pin headers
J8, J10, J11, J13	4	Dual-row, 50-pin headers
J9, J12	2	Dual-row, 6-pin headers
J16, J18	2	Triple-row, 75-pin headers
J17	1	Triple-row, 9-pin header
JU1, JU2	2	Jumpers, dual-row, 8-pin headers



MAX1217/MAX1218/MAX1219の評価キット

共通部品リスト(続き)

DESIGNATION	QTY	DESCRIPTION
JU3~JU8	6	Jumpers, 3-pin headers
R1, R3, R23~R26, R121, R148, R151, R152	10	49.9Ω ±1% resistors (0603)
R2, R4, R5~R10, R13~R18, R112, R113, R150	0	Not installed (0603)
R19~R22	4	24.9Ω ±0.1% resistors (0603) Vishay/Dale TNPW060324R9BEEA IRC PFC-W0603R-02-24R9-B
R27~R107	81	49.9Ω ±1% resistors (0402)
R108~R111	4	10Ω ±0.1% resistors (0603) Vishay/Dale TNPW060310R0BEEA
R114	1	4.02kΩ ±1% resistor (0603)
R115	1	2kΩ ±1% resistor (0603)
R116	1	5kΩ potentiometer, 19-turn, 3/8in
R117, R118	2	13.0kΩ ±1% resistors (0603)
R119, R120	2	100kΩ potentiometers, 19-turn, 3/8in

DESIGNATION	QTY	DESCRIPTION
R122~R147, R153	27	100Ω ±1% resistors (0603)
R149, R156	2	510Ω ±5% resistors (0603)
R154, R155	0	Not installed (T93YB)
T1~T4	4	1:1, 800MHz RF transformers Mini-Circuits ADT1-1WT
TP1~TP6	6	Test points (black)
U1	1	Note: See the EV Kit Specific Component List
U2	1	Maxim MAX9388EUP (20-pin TSSOP)
U3~U9	7	3.3V, ECL, quad differential receivers (SO-20) On Semiconductor MC100LVEL17DW
Y1	0	Not installed (VF561E)
—	8	Shunts
—	1	MAX1217/MAX1218/MAX1219 PC board

部品メーカー

SUPPLIER	PHONE	FAX	WEBSITE
AVX	843-946-0238	843-626-3123	www.avxcorp.com
IRC	361-992-7900	361-992-3377	www.irctt.com
Mini-Circuits	718-934-4500	718-332-4661	www.minicircuits.com
TDK	847-803-6100	847-390-4405	www.component.tdk.com
Vishay	402-564-3131	402-563-6296	www.vishay.com

注：これらの部品メーカーにお問い合わせする際には、MAX1217/MAX1218/MAX1219を使用していることをお知らせください。

クイックスタート

推奨機器

- DC電源

アナログ(AVCC)	1.8V、1A
出力駆動(OVCC)	1.8V、250mA
クロック(VCLK)	3.3V、100mA
バツファ(VPECL)	3.3V、1A
- 信号発生器、低位相ノイズおよび低ジッタ、クロック入力用 (HP/Agilent 8644Bなど)
- 信号発生器、2台、アナログ信号入力 (HP/Agilent 8644Bなど)
- ロジックアナライザまたはデータ収集システム (HP/Agilent 16500C、TLA621など)

- アナログバンドパスフィルタ(Allen Avionics、K&L Microwaveなど)、入力信号およびクロック信号用
- デジタル電圧計

手順

MAX1217/MAX1218/MAX1219のEVキットは、完全実装および試験済みの表面実装基板です。以下の手順で基板を動作させてください。すべての接続が終了するまでは電源をオンにしたりファンクションジェネレータをイネーブルしたりしないでください。

- シャントが下記の位置に取り付けられていることを確認してください。
 - JU1 (3~4) → 内部リファレンスイネーブル(チャネルA)
 - JU2 (3~4) → 内部リファレンスイネーブル(チャネルB)
 - JU3 (2~3) → 2の補数形式のチャネルA出力

MAX1217/MAX1218/MAX1219の評価キット

JU4 (2~3) → 2の補数形式のチャネルB出力
JU5 (1~2) → 2分周クロックイネーブル
JU6、JU7 (2~3) → 可変デューティサイクル
入力選択

2) 1.8V、1A電源をAVCCに接続してください。この電源のグランド端子をGNDに接続してください。
3) 1.8V、250mA電源をOVCCに接続してください。この電源のグランド端子をGNDに接続してください。
4) 3.3V、100mA電源をVCLKに接続してください。この電源のグランド端子をGNDに接続してください。
5) 3.3V、1A電源をVPECLに接続してください。この電源のグランド端子をGNDに接続してください。
6) クロック信号発生器をクロックバンドパスフィルタの入力に接続してください。
7) クロックバンドパスフィルタの出力をJ7と表示されたEVキットのSMAコネクタに接続してください。差動オシロスコーププローブを使用してコネクタJ14でクロック信号を監視してください。
8) 第1のアナログ信号発生器を所望のバンドパスフィルタの入力に接続してください。
9) 第1のバンドパスフィルタの出力をJ1と表示されたEVキットのSMAコネクタに接続してください。
10) 第2のアナログ信号発生器を所望のバンドパスフィルタの入力に接続してください。
11) 第2のバンドパスフィルタの出力をJ3と表示されたEVキットのSMAコネクタに接続してください。
12) すべての信号発生器が共通のリファレンス周波数に位相ロックしていることを確認してください。
13) ロジックアナライザを、ヘッダJ8~J10 (LVDS対応信号)、J11~J13 (LVPECL対応信号)、またはJ16~J18 (シングルエンドデータ収集)のいずれかに接続してください。ヘッダの説明と接続については、「出力ビット位置」の項をご覧ください。
14) すべての電源をオンにしてください。
15) 電圧計を使用して、テストポイントTP3とTP4の間で1.32Vが測定されることを確認してください。この電圧が1.32Vでない場合は、1.32Vが得られるまでポテンショメータR116を調整してください。
16) ファンクションジェネレータをイネーブルしてください。
17) 210MHzの信号を出力するようにクロック信号発生器を設定してください。この信号発生器の振幅は、EVキットのSMA入力で13.8dBm (1.09V_{P-P})の信号を発生するのに十分であるものとします。直列接続されたフィルタ(ステップ7)および相互接続ケーブルに起因する挿入損失によって、EVキット入力で測定される電力が減少します。信号発生器の振幅を設定する際にはこれらの損失を考慮してください。

18) 所望の試験周波数を出力するようにアナログ入力信号発生器を設定してください。この信号発生器が発生する信号の振幅は、EVキットのSMA入力で測定したとき11dBm (793mV_{P-P})以下であるものとします。直列接続されたフィルタ(ステップ8と10)および相互接続ケーブルに起因する挿入損失によって、EVキット入力で測定される電力が減少します。信号発生器の振幅を設定する際にはこれらの損失を考慮してください。
19) ロジックアナライザをイネーブルしてください。
20) ロジックアナライザを使ってデータを収集してください。

詳細

MAX1217/MAX1218/MAX1219のEVキットは、デュアル、12ビットパラレル出力ADCのMAX1217/MAX1218/MAX1219の性能評価に必要な全部品を内蔵した完全実装および試験済みの基板です。

MAX1217/MAX1218/MAX1219は差動入力で動作しますが、内蔵のトランジスタ(T1、T3)は利用し易いシングルエンドソース出力を必要な差動信号に変換します。差動オシロスコーププローブを使ってヘッダJ5とJ6でMAX1217/MAX1218/MAX1219の入力を測定してください。

出力レベルトランスレータ(U3~U8)は、MAX1217/MAX1218/MAX1219のLVDS出力信号をバッファし、種々のロジックアナライザによって取り込むことが可能なより高い電圧のLVPECL信号に変換します。LVDS出力にはヘッダJ8、J9、J10でアクセスすることができ、LVPECL出力にはヘッダJ11、J12、J13でアクセスすることができます。また、LVPECL出力はシングルエンドロジックアナライザプローブを使ってヘッダJ16、J17、およびJ18で取り込むことができます。

このEVキットは、MAX1217/MAX1218/MAX1219の性能を最適化する4層プリント基板として設計されています。アナログ、デジタル、クロック、およびバッファの各電源プレーンを分離することによって、アナログ信号とデジタル信号の間のノイズ結合を最小化しています。50Ωのコプラナ伝送ラインがアナログおよびクロック入力に使用され、100Ωの差動コプラナ伝送ラインがすべてのデジタルLVDS出力に使用されています。すべての差動出力は、真のデジタル出力と相補型デジタル出力の間で100Ω終端抵抗器を用いて適正に終端されています。レイアウトに依存するデータスキューブを最小にするために、100Ω差動LVDSラインの配線長は、千分の数インチ以内の精度で合わせてあります。

電源

最適な性能を得るために、MAX1217/MAX1218/MAX1219のEVキットではアナログ、デジタル、クロック、およびバッファの各電源を分離する必要があります。

MAX1217/MAX1218/MAX1219の評価キット

MAX1217/MAX1218/MAX1219のアナログ(AVCC)および出力ドライバ(OVCC)回路への給電には2個の1.8V電源を使用します。

クロック回路(VCLK)には3.3Vの電源から給電します。EVキットの出力バッファ(U3~U9)への給電には独立した3.3V電源(VPECL)を使用します。

クロック

MAX1217/MAX1218/MAX1219のEVキットには、様々なクロック入力方法が用意されています。差動クロック信号は、J15に印加されるシングルエンド正弦波から生成することができます。可変デューティサイクル差動クロック信号は、J7に印加されるシングルエンド正弦波から生成することができます(「可変デューティサイクルクロック整形回路」の項をご覧ください)。また、ユーザが用意する信号源に代えて内蔵の水晶発振器を利用することもできます(「内蔵水晶発振器」の項をご覧ください)。U2は、これらの入力の3つすべてをMAX1217/MAX1218/MAX1219のクロック入力ラインで多重化します。ジャンパJU6とJU7はこのマルチプレクサを制御します。シャントの設定については表1をご覧ください。

表1. クロックマルチプレクサシャントの設定(JU6, JU7)

SHUNT POSITION	JUMPER		DESCRIPTION
	JU6	JU7	
2-3*	2-3*	Variable-duty-cycle clock selected. Apply a signal to J7. Measure the duty cycle at J14.	
1-2	1-2	Differential clock signal selected. Apply a signal to J15.	
2-3	1-2	Clock disabled.	
1-2	2-3	On-board crystal oscillator selected. Enable crystal using JU8.	

*デフォルト設定: JU6 (2~3)、JU7 (2~3)

2分周クロック

MAX1217/MAX1218/MAX1219は、2分周クロック回路を内蔵しています。ジャンパJU5はこの機能を制御します。シャントの設定については表2をご覧ください。

表2. 2分周シャントの設定(JU5)

SHUNT POSITION	MAX1217/ MAX1218/MAX1219 CLKDIV PIN	DESCRIPTION
1-2*	AVCC	Clock signal is divided by 1.
2-3	GND	Clock signal is divided by 2.

*デフォルト設定: JU5 (1~2)

内蔵水晶発振器

評価を容易にするために、MAX1217/MAX1218/MAX1219のEVキットには、水晶発振器を内蔵するた

めの空間が設けられています。この機能を利用するためには、位置JU8に3ピンヘッダを取り付けてください。さらに、位置Y1に所望周波数の水晶発振器を取り付けてください。

ジャンパJU8は発振器のイネーブル機能を制御します。シャントの設定については表3をご覧ください。EVキットの性能を向上させるために、使用しないときは水晶発振器をディセーブルしてください。

表3. 水晶発振器シャントの設定(JU8)

SHUNT POSITION	DESCRIPTION
1-2	Crystal oscillator enabled.
2-3*	Crystal oscillator disabled.

*デフォルト設定: JU8 (2~3)

可変デューティサイクルクロック整形回路

差動マルチプレクサ(U2)は、シングルエンド正弦波(J7に印加)を処理して必要な差動クロック信号を生成します。クロック信号のデューティサイクルは、ポテンショメータR116によって調整することができます。デューティサイクルが50%のクロック信号(推奨設定)は、クロック電源電圧(VCLK)を3.3Vに設定した場合、テストポイントTP3とTP4の間に1.32Vが生成されるまでR116を調整すると実現します。差動オシロスコーププローブを使って、J14でクロック信号を測定してください。

入力信号

MAX1217/MAX1218/MAX1219は差動アナログ入力信号で動作しますが、EVキットに必要なのはユーザが用意する振幅11dBm (793mV_{P-P})未満のシングルエンドアナログ入力信号のみです。内蔵のトランス(T1, T3)がシングルエンドアナログ入力を変換してADCの差動入力ピンに差動アナログ信号を生成します。

リファレンス電圧

MAX1217/MAX1218/MAX1219のフルスケール範囲を設定する方法は3つあります。EVキットの設定によって、MAX1217/MAX1218/MAX1219の内部リファレンス、安定した低ノイズの外部リファレンス、または内蔵のリファレンス調整回路を使用することができます。

MAX1217/MAX1218/MAX1219は、1.23Vのバンドギャップリファレンス回路を内蔵し、内部リファレンススケーリングアンプとの組合せによってMAX1217/MAX1218/MAX1219のフルスケール範囲を決定します。利得誤差の補償またはADCのフルスケール範囲の拡大/縮小を行るために、MAX1217/MAX1218/MAX1219のEVキットでJU1/JU2を設定しポテンショメータR119/R120を調整して、このバンドギャップリファレンスの電圧を間接的に調整することができます。REFADJとREFIOの間にポテンショメータを接続すると、ADCのフルスケール範囲が拡大されます。他方、REFADJとGNDの間にポテンショ

MAX1217/MAX1218/MAX1219の評価キット

Evaluate: MAX1217/MAX1218/MAX1219

メータを接続すると、フルスケール範囲が縮小されます。MAX1217/MAX1218/MAX1219は、各チャネルを独立に校正する2組のピンを備えています。このため、MAX1217/MAX1218/MAX1219のEVキットには2組のリファレンス回路があります。ジャンパJU1とポテンショメータR119は、チャネルAのリファレンスを制御します。ジャンパJU2とポテンショメータR120は、チャネルBのリファレンスを制御します。シャントの設定については表4をご覧ください。

表4. リファレンスシャントの設定(JU1、JU2)

SHUNT POSITION	DESCRIPTION
1-2	Internal reference disabled. Apply a reference voltage at the REFIO pad.
3-4*	Internal reference enabled.
5-6	REFADJ connected through potentiometer R119/R120 to REFIO.
7-8	REFADJ connected through potentiometer R119/R120 to GND.

*デフォルト設定：JU1 (3~4)、JU2 (3~4)

出力信号

MAX1217/MAX1218/MAX1219は、2つのパラレルLVDS対応デジタル出力バスを備えています。各出力バスはチャネルAとBのデジタル化アナログ入力信号を送信します。データ同期用の出力がもうひとつ(CLK)あります。詳しくは、MAX1217、MAX1218、MAX1219のデータシートを参照してください。

出力形式

デジタル出力コードは、ジャンパJU3とJU4の設定によって2の補数またはストレートオフセットバイナリのいずれかに設定することができます。各チャネルは独立して設定することができます。ジャンパJU3はチャネルAの出力形式を制御します。ジャンパJU4はチャネルBの出力形式を制御します。シャントの位置については表5をご覧ください。

表5. 出力形式シャントの設定(JU3、JU4)

SHUNT POSITION	/B PIN	DESCRIPTION
1-2	AVCC	Digital output in straight offset binary format.
2-3*	GND	Digital output in two's-complement format.

*デフォルト設定：JU3 (2~3)、JU4 (2~3)

出力ビット位置

MAX1217/MAX1218/MAX1219のデジタル出力は、ヘッダJ8、J9、およびJ10に接続されています。プリ

ント基板の配線長は、データスルーが最小になるように整合されており、デバイスのダイナミック性能を向上させています。さらに、7個のドライバ(U3~U9)はADCのデジタル出力をバッファしてLVPECL対応信号にレベル変換します。ドライバは差動電圧振幅を増大させ、ロジックアナライザとの接続部に存在する大きな容量性負荷を駆動することができます。バッファの出力はヘッダJ11、J12、およびJ13に接続されます。ヘッダJ8~J13のビット位置については表6をご覧ください。

表6. 出力ビット位置(差動データ収集)

SIGNAL		CHANNEL A	CHANNEL B
		UNBUFFERED = J8 BUFFERED = J11	UNBUFFERED = J10 BUFFERED = J13
OR	P	1	49
	N	2	50
D11	P	5	45
	N	6	46
D10	P	9	41
	N	10	42
D9	P	13	37
	N	14	38
D8	P	17	33
	N	18	34
D7	P	21	29
	N	22	30
D6	P	25	25
	N	26	26
D5	P	29	21
	N	30	22
D4	P	33	17
	N	34	18
D3	P	37	13
	N	38	14
D2	P	41	9
	N	42	10
D1	P	45	5
	N	46	6
D0	P	49	1
	N	50	2
SIGNAL	UNBUFFERED	BUFFERED	
CLK	P	J9-3	J12-3
	N	J9-4	J12-4

P : 真

N : 相補

注：差動ロジックアナライザを必要とします。

MAX1217/MAX1218/MAX1219の評価キット

出力ビット位置(シングルエンドデータ収集)

MAX1217/MAX1218/MAX1219のEVキットは、シングルエンドロジックアナライザによってMAX1217/MAX1218/MAX1219の出力データを収集することができます。シングルエンド出力はU3～U9によってバッファされます。

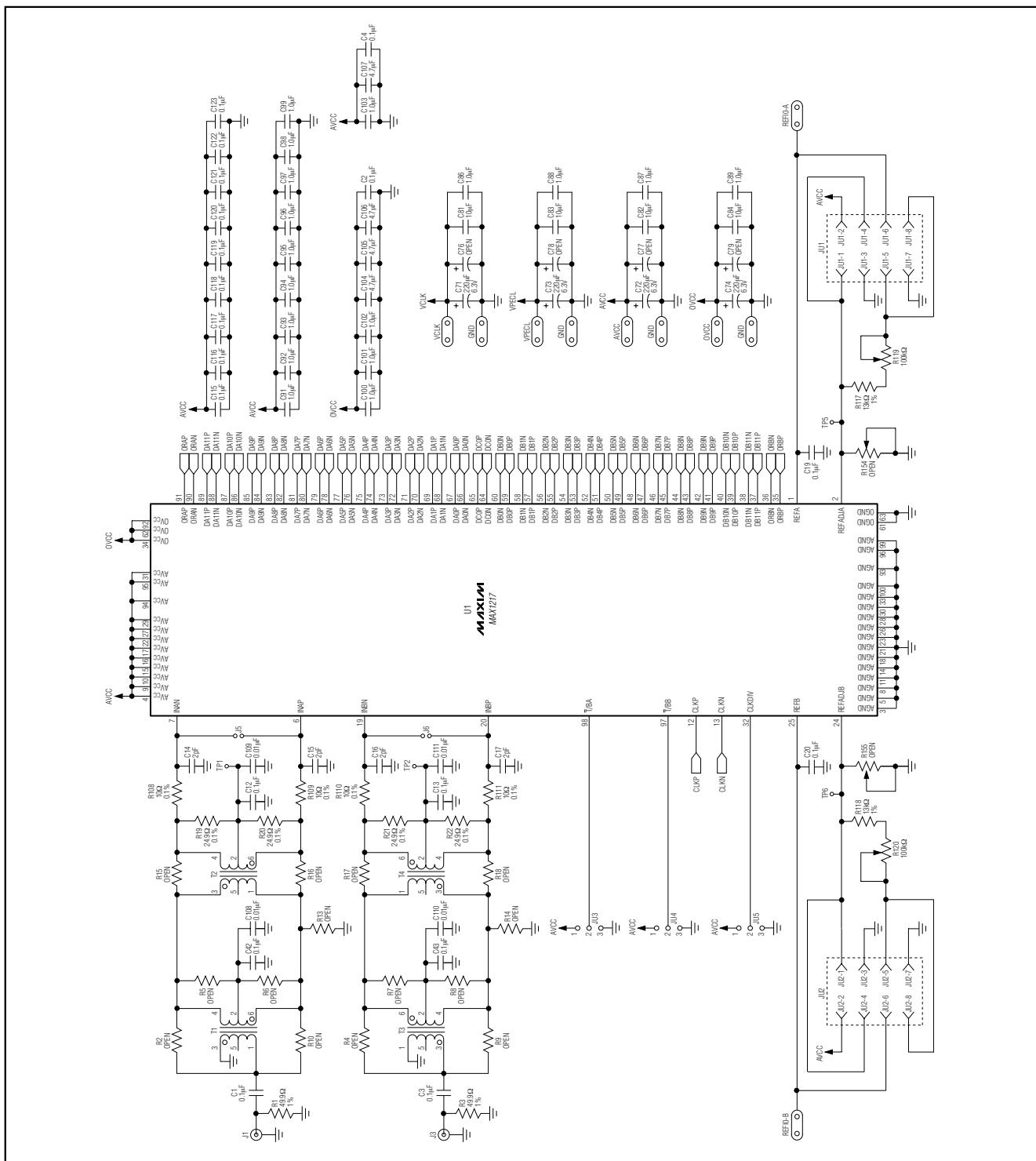
出力データは、コモンモード電圧が2V (typ)で、シングルエンド電圧振幅が750mV_{P-P}です。最適な結果を得るために、ロジックアナライザのトリガスレッショルドをコモンモード電圧に合わせてください。シングルエンドビット位置については表7をご覧ください。

表7. 出力ビット位置(シングルエンドデータ収集)

SIGNAL	CHANNEL A		CHANNEL B
	J16	J18	
OR	1		73
D11	7		67
D10	13		61
D9	19		55
D8	25		49
D7	31		43
D6	37		37
D5	43		31
D4	49		25
D3	55		19
D2	61		13
D1	67		7
D0	73		1
SIGNAL	CHANNEL A AND B		
CLK	J17-4		

MAX1217/MAX1218/MAX1219の評価キット

Evaluate: MAX1217/MAX1218/MAX1219



Evaluate: MAX1217/MAX1218/MAX1219の評価キット

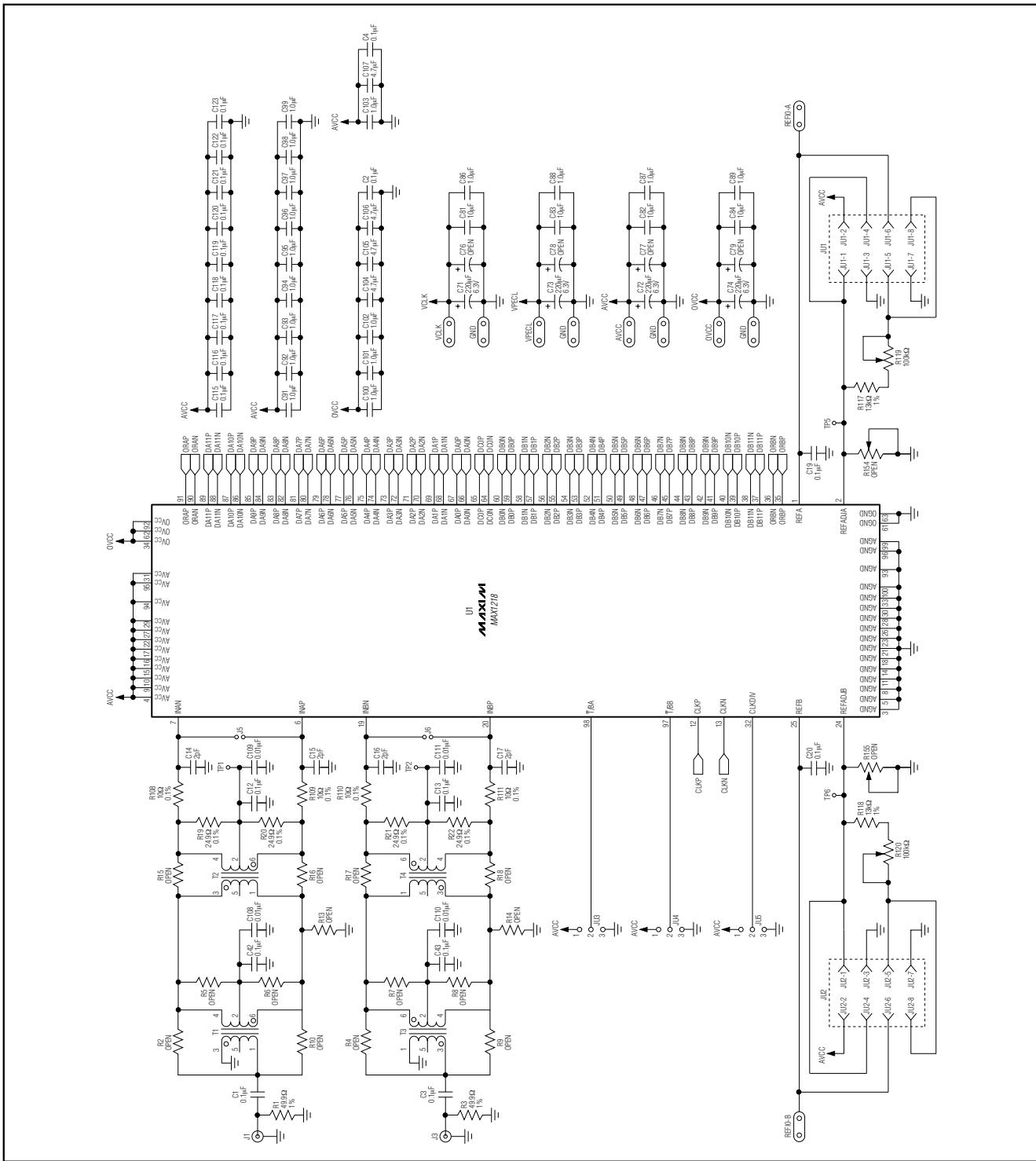


図1b. MAX1218のEVキットの回路図(1/7)

MAX1217/MAX1218/MAX1219の評価キット

Evaluate: MAX1217/MAX1218/MAX1219

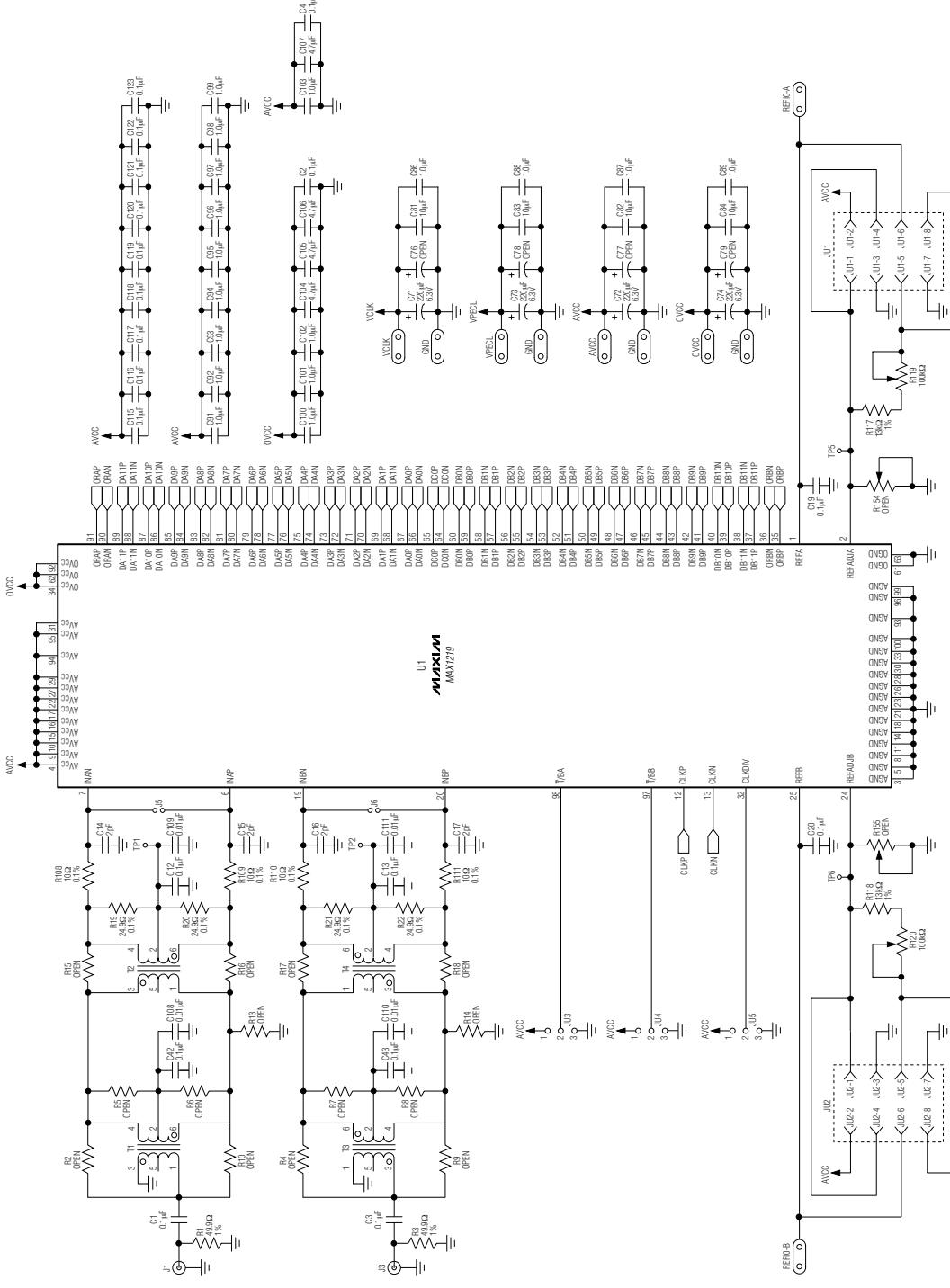


図1c. MAX1219のEVキットの回路図(1/7)

Evaluate: *MAX1217/MAX1218/MAX1219*

MAX1217/MAX1218/MAX1219の評価キット

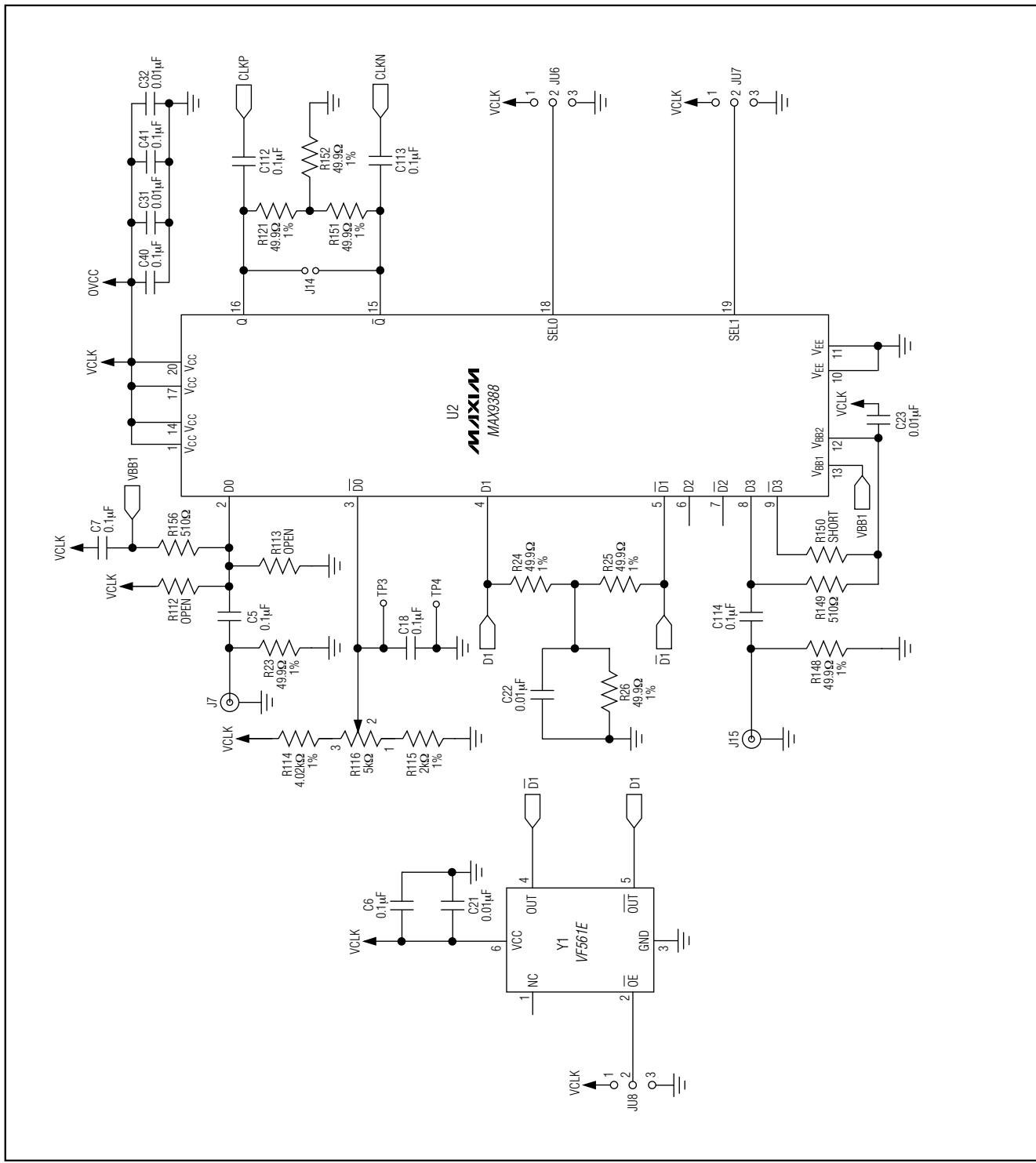


図1d. MAX1217/MAX1218/MAX1219のEVキットの回路図(2/7)

MAX1217/MAX1218/MAX1219の評価キット

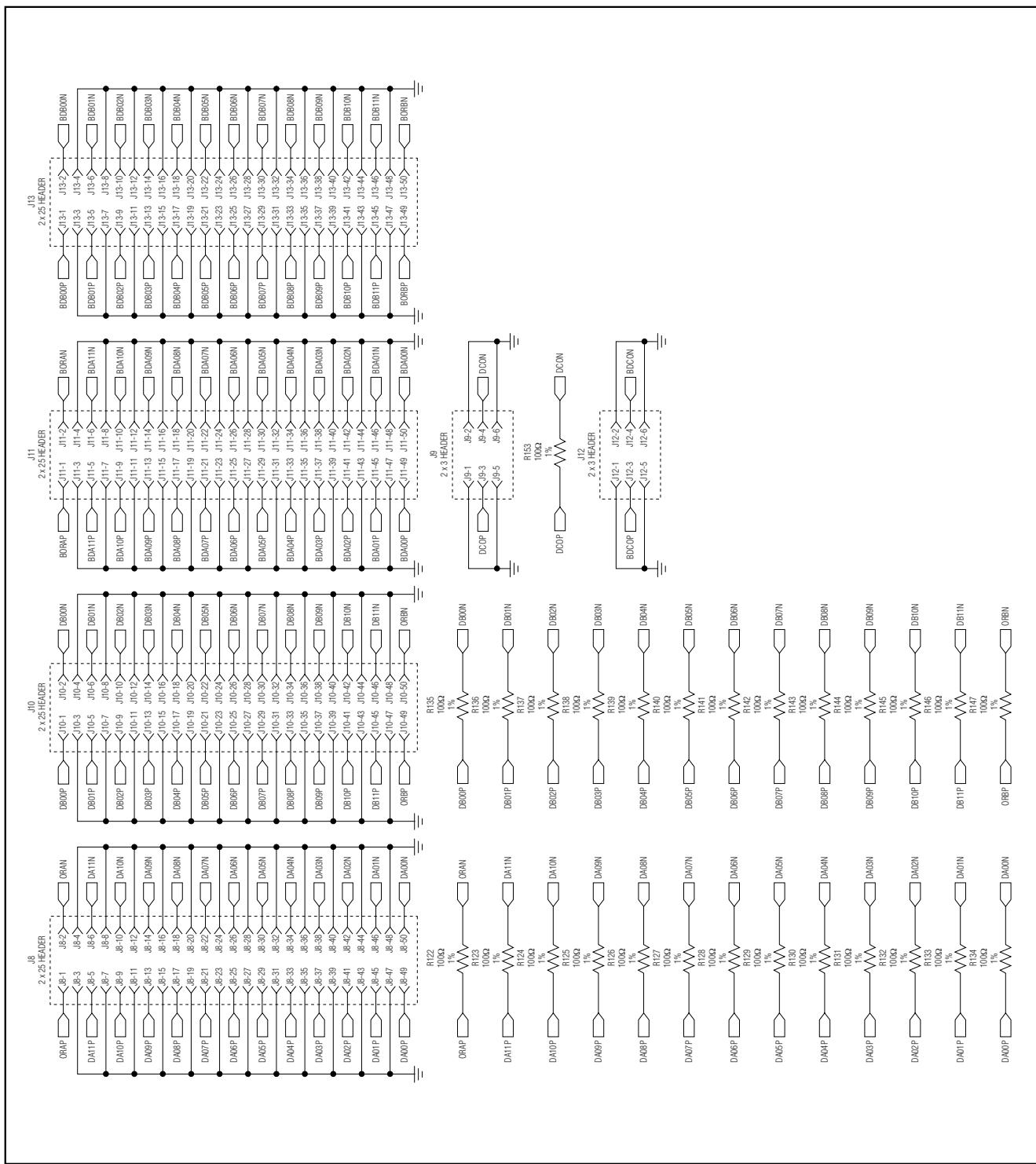


図1e. MAX1217/MAX1218/MAX1219のEVキットの回路図(3/7)

Evaluate: MAX1217/MAX1218/MAX1219

MAX1217/MAX1218/MAX1219の評価キット

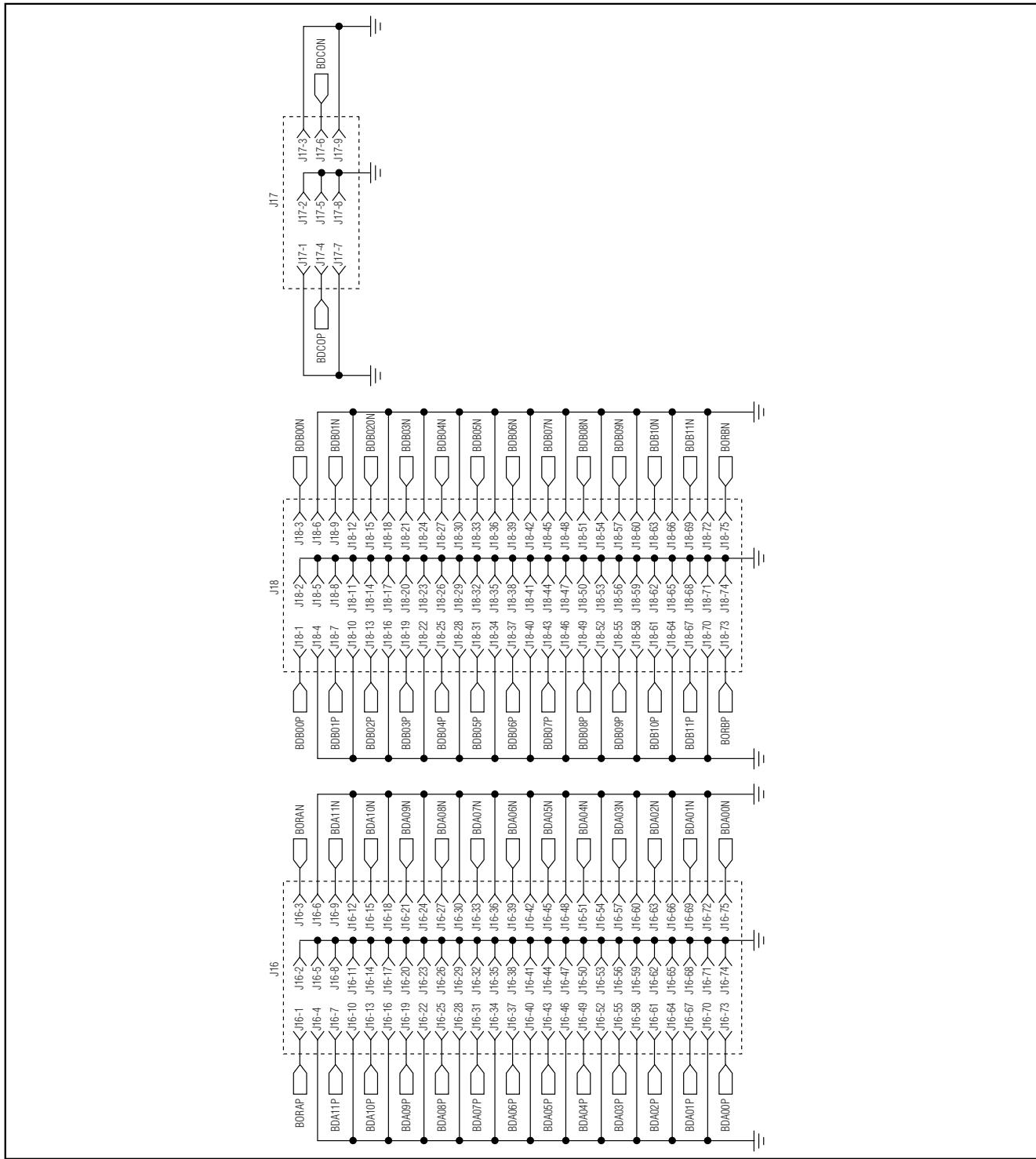


図1f. MAX1217/MAX1218/MAX1219のEVキットの回路図(4/7)

MAX1217/MAX1218/MAX1219の評価キット

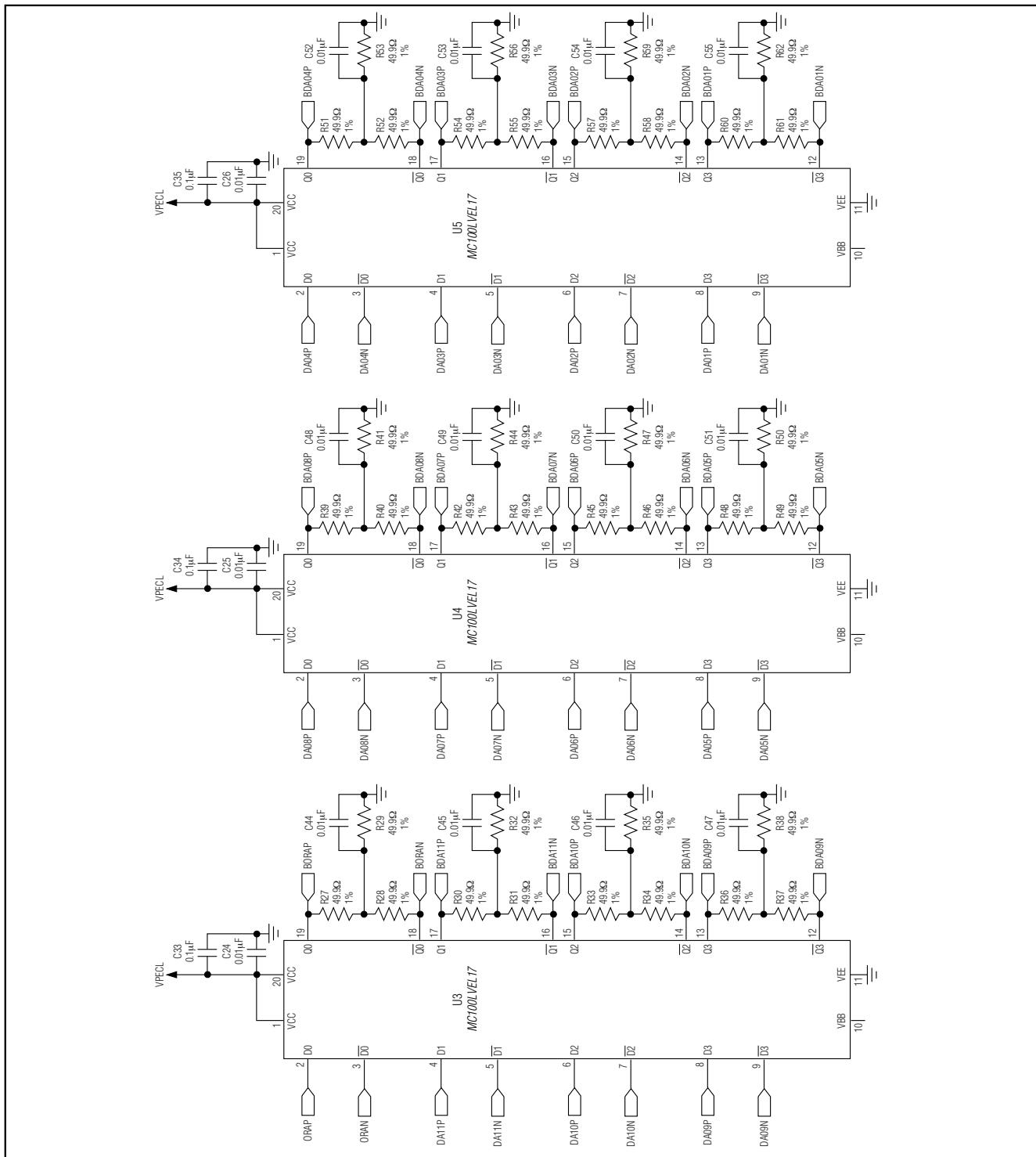
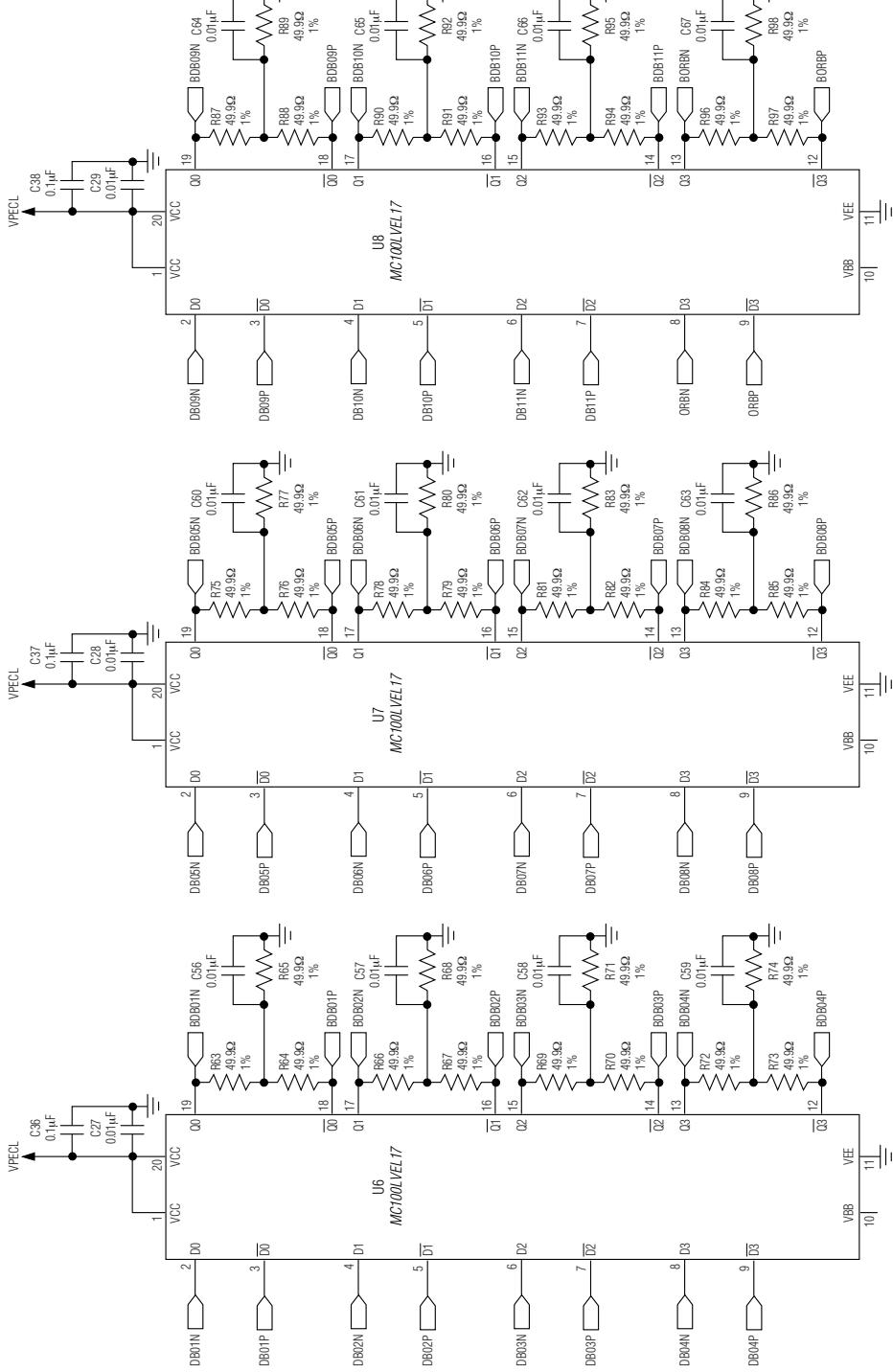


図1g. MAX1217/MAX1218/MAX1219のEVキットの回路図(5/7)

Evaluate: MAX1217/MAX1218/MAX1219

MAX1217/MAX1218/MAX1219の評価キット



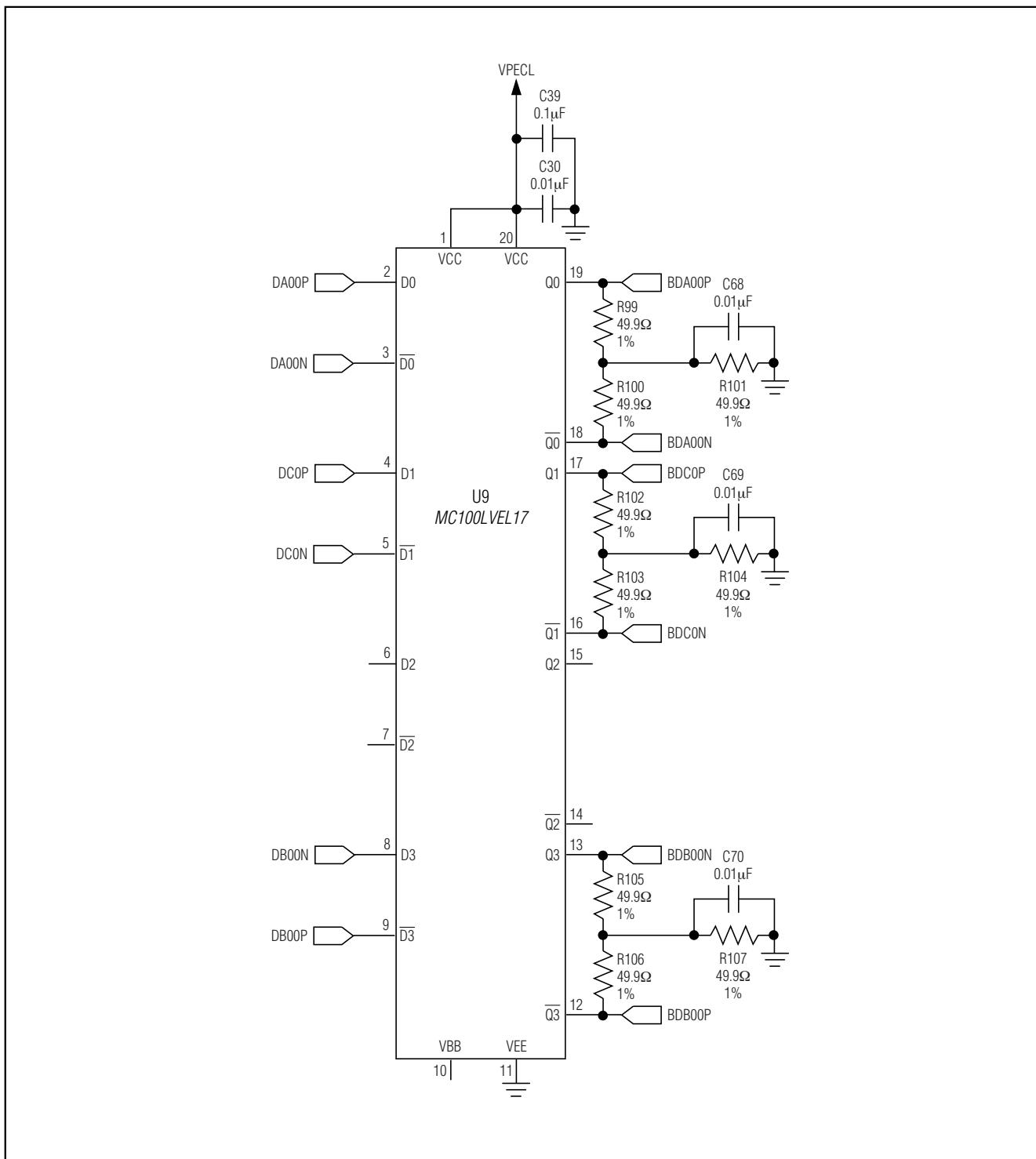


図1i. MAX1217/MAX1218/MAX1219のEVキットの回路図(7/7)

MAX1217/MAX1218/MAX1219の評価キット

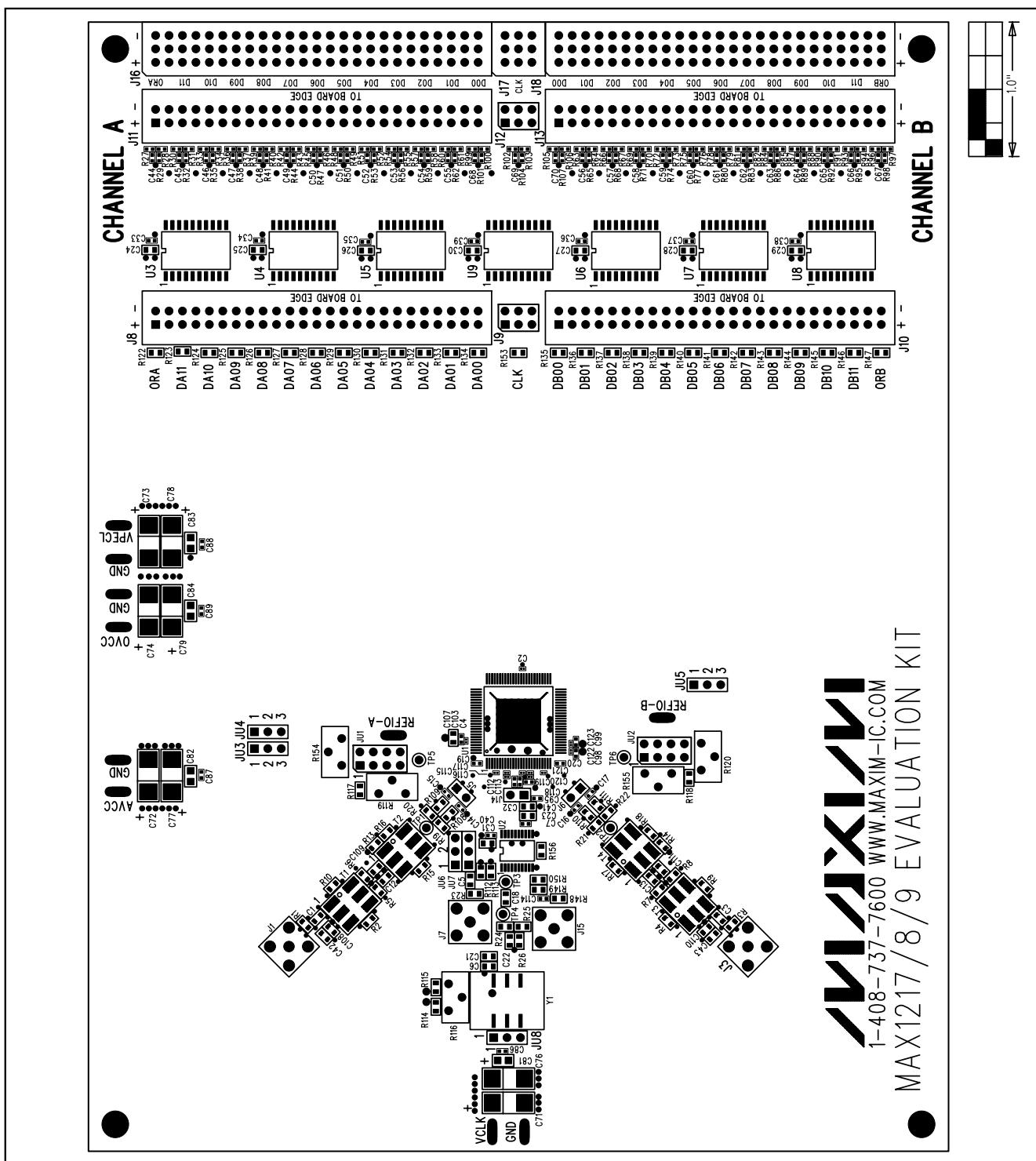


図2. MAX1217/MAX1218/MAX1219のEVキットの部品配置ガイド-部品面

MAX1217/MAX1218/MAX1219の評価キット

Evaluate: MAX1217/MAX1218/MAX1219

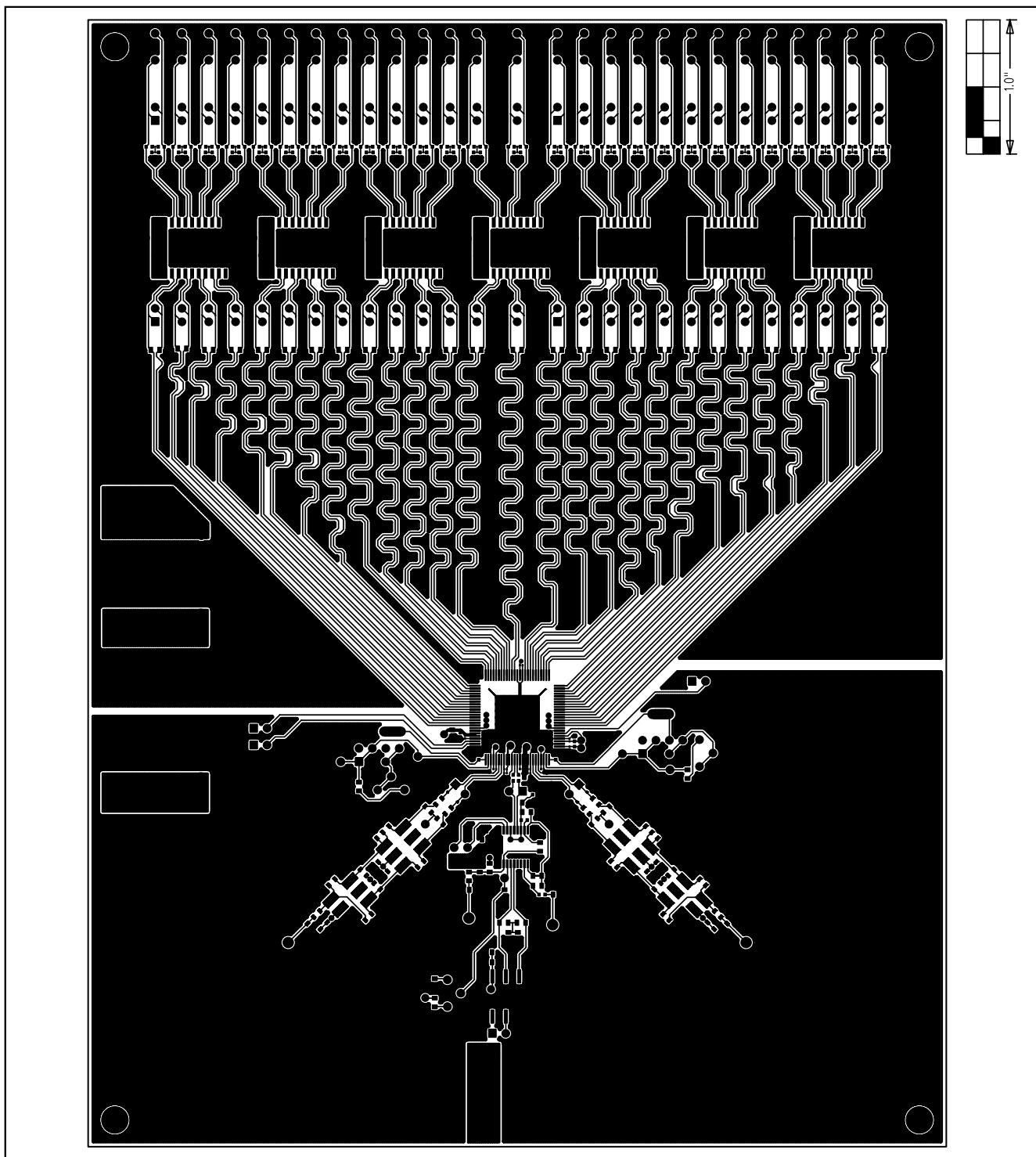


図3. MAX1217/MAX1218/MAX1219のEVキットのプリント基板レイアウト-部品面

MAX1217/MAX1218/MAX1219の評価キット

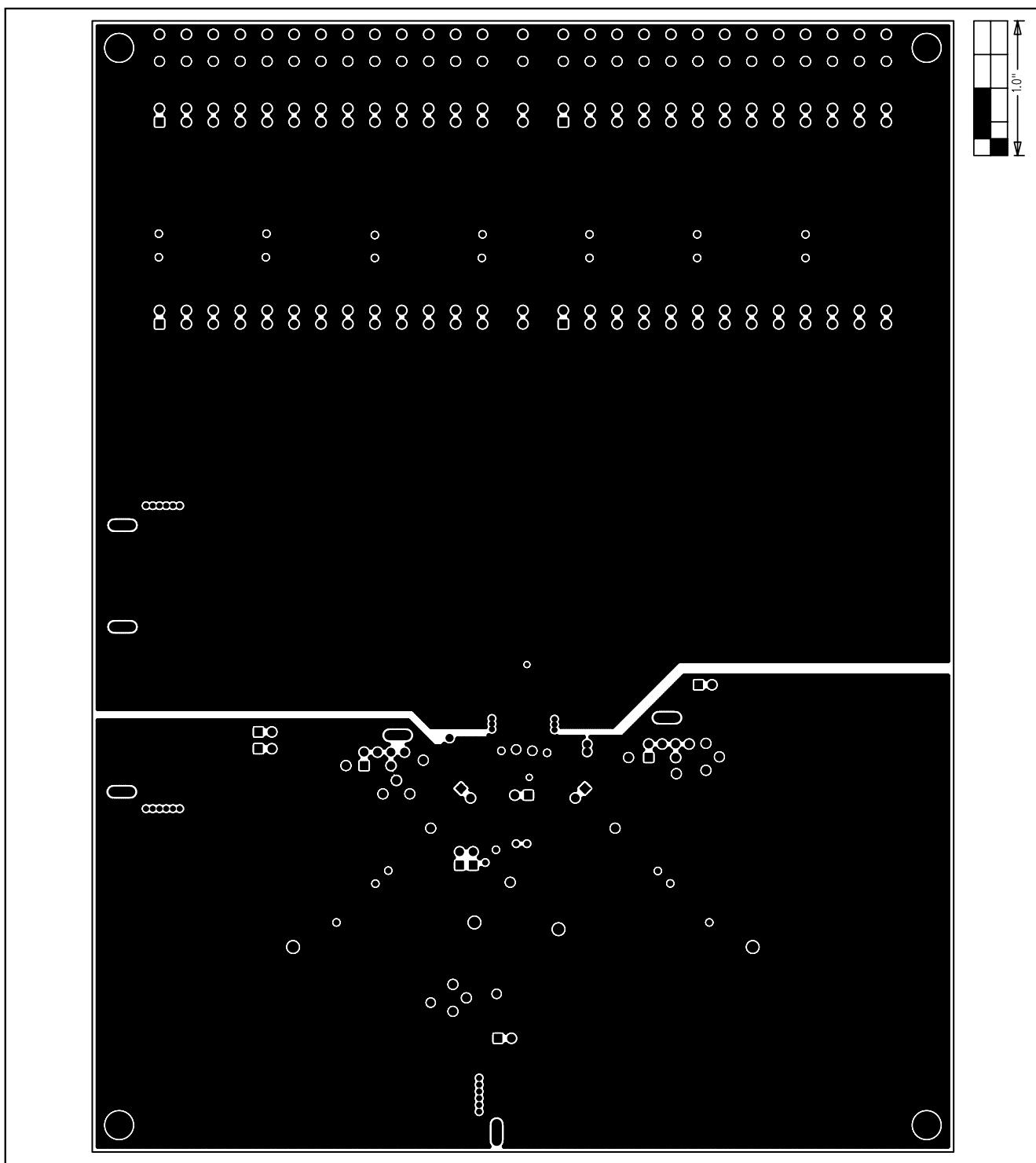


図4. MAX1217/MAX1218/MAX1219のEVキットのプリント基板レイアウト-グランドプレーン

MAX1217/MAX1218/MAX1219の評価キット

Evaluate: MAX1217/MAX1218/MAX1219

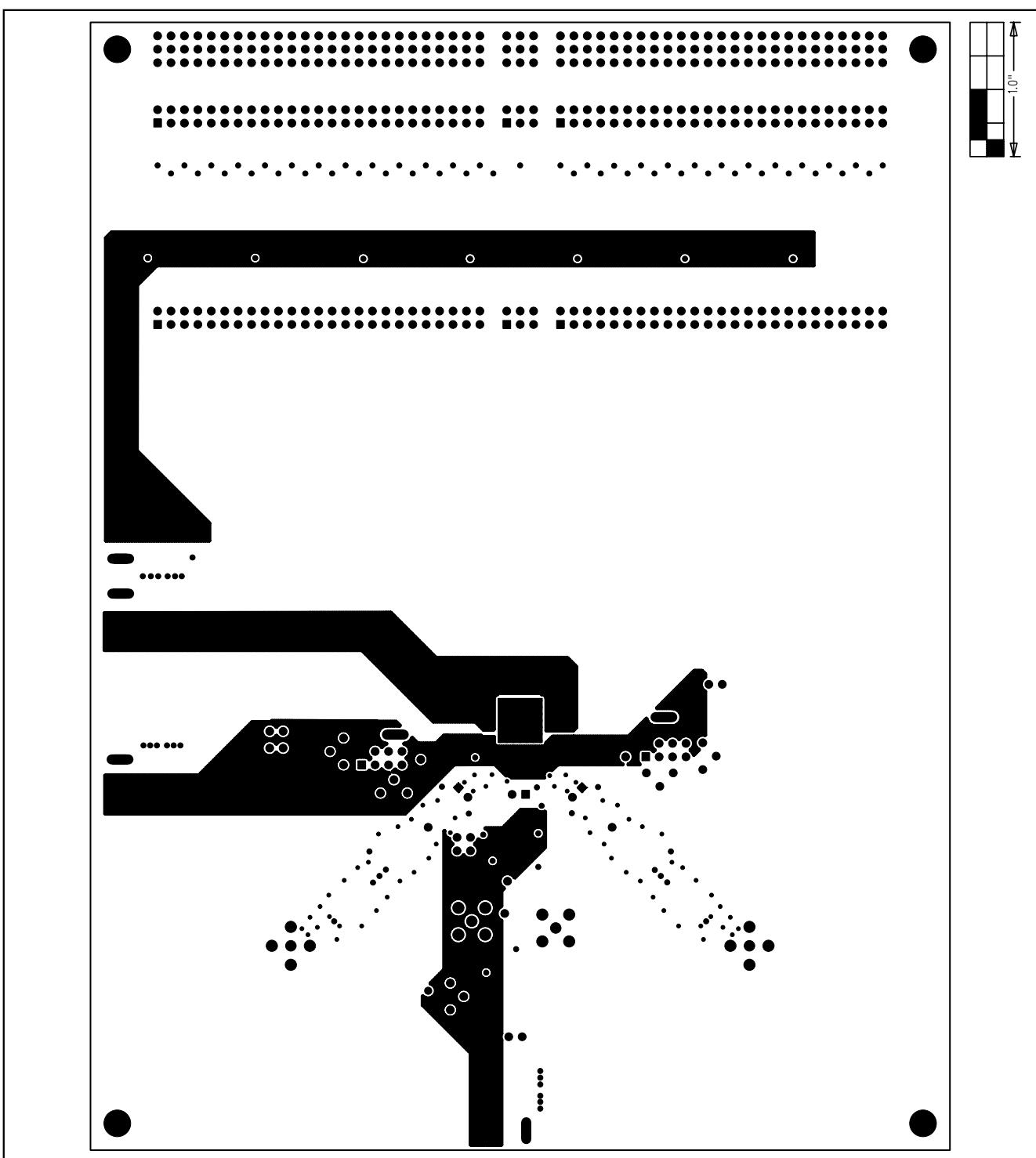


図5. MAX1217/MAX1218/MAX1219のEVキットのプリント基板レイアウト-電源プレーン

MAX1217/MAX1218/MAX1219の評価キット

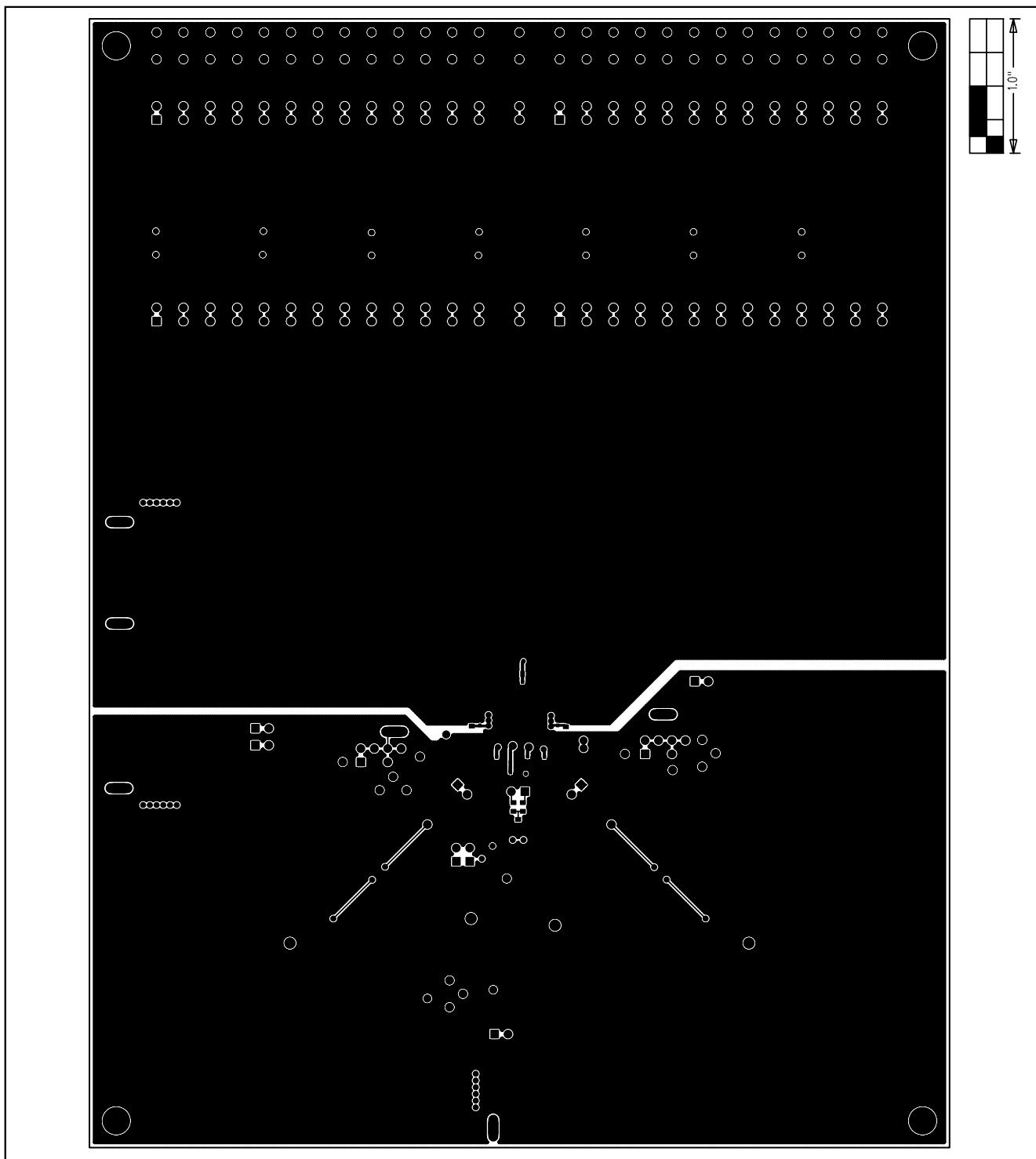


図6. MAX1217/MAX1218/MAX1219のEVキットのプリント基板レイアウト-半田面

MAX1217/MAX1218/MAX1219の評価キット

Evaluate: MAX1217/MAX1218/MAX1219

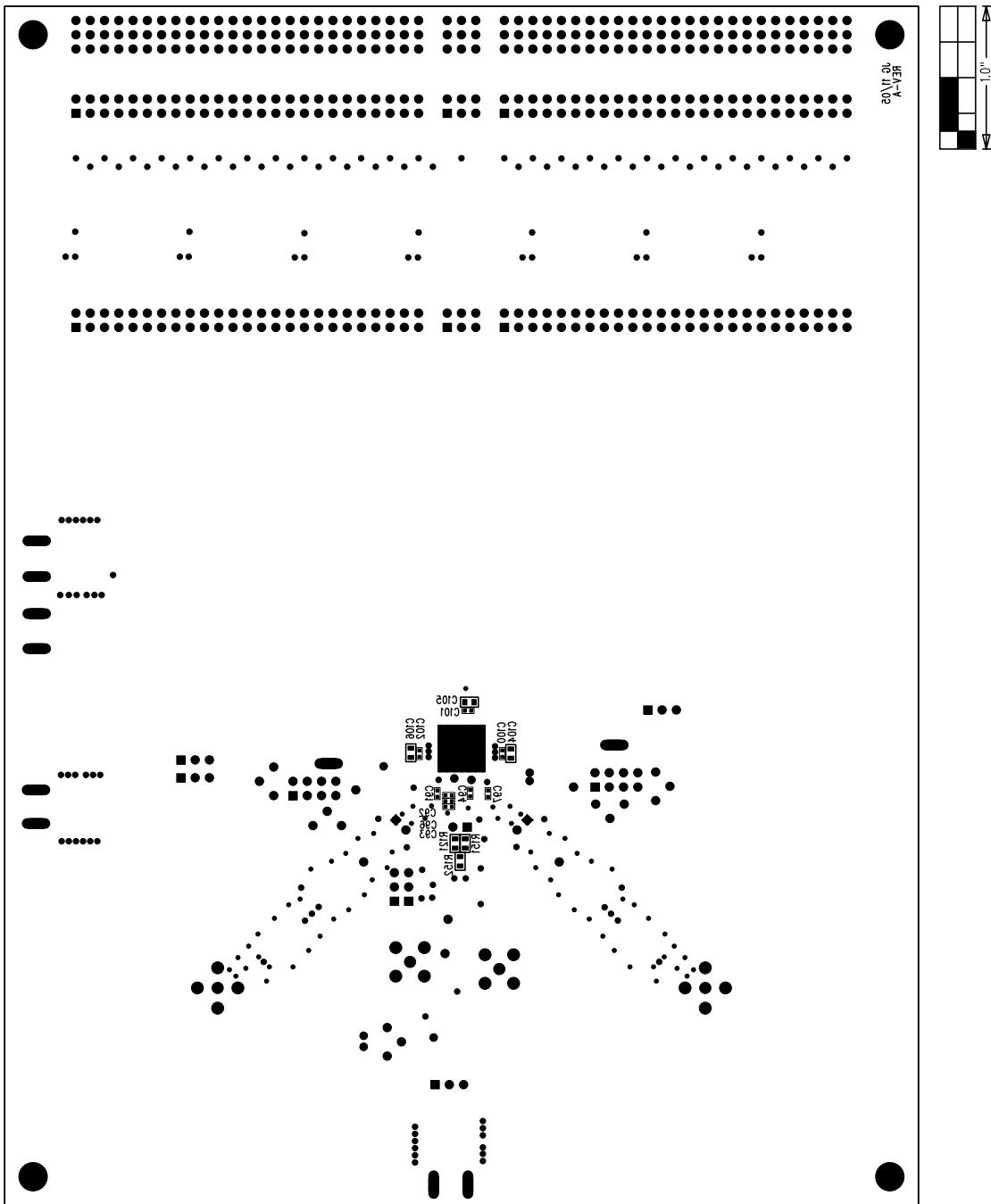


図7. MAX1217/MAX1218/MAX1219のEVキットの部品配置ガイド-半田面

マキシム・ジャパン株式会社

〒169-0051 東京都新宿区西早稲田3-30-16(ホリゾン1ビル)
TEL. (03)3232-6141 FAX. (03)3232-6149

マキシムは完全にマキシム製品に組込まれた回路以外の回路の使用について一切責任を負いかねます。回路特許ライセンスは明言されていません。マキシムは随时予告なく回路及び仕様を変更する権利を留保します。

Maxim Integrated Products, 120 San Gabriel Drive, Sunnyvale, CA 94086 408-737-7600

21

© 2006 Maxim Integrated Products, Inc. All rights reserved. **MAXIM** is a registered trademark of Maxim Integrated Products, Inc.