

MAX1213の評価キット

概要

MAX1213の評価キット(EVキット)は、アナログ-デジタルコンバータ(ADC)MAX1213の性能評価に必要な部品すべてを含む、完全実装された試験済みの回路基板です。MAX1213は差動アナログ入力に対応していますが、このEVキットは信号をユーザが用意するシングルエンドの信号源から生成します。ADCによって生成されたデジタル出力は、ユーザが用意する高速ロジックアナライザやデータ収集システムを使用して簡単に取り込むことができます。このEVキットは1.8V電源で動作し、ユーザが用意するAC信号からクロック信号を生成する回路を内蔵しています。

特長

- ◆ サンプリングレート：最高170Msps
- ◆ 低電圧及び低電力動作
- ◆ 完全差動信号入力構成
- ◆ 差動出力ドライバ内蔵
- ◆ 完全実装及び試験済み

型番

PART	TEMP RANGE	IC PACKAGE
MAX1213EVKIT	0°C to +70°C	68 QFN-EP*

* EP = エクスポートパッド

部品リスト

DESIGNATION	QTY	DESCRIPTION
C1-C11, C13, C15, C16, C18, C19, C20, C36-C39	21	0.1 μ F \pm 10%, 10V X5R ceramic capacitors (0402) TDK C1005X5R1A104K
C12, C14, C17	0	Not installed, capacitors (0402)
C21-C24	4	0.22 μ F \pm 10%, 6.3V X5R ceramic capacitors (0402) TDK C1005X5R0J224K
C25, C26	0	Not installed, shorted by PC trace (0603)
C27, C28, C40	3	47 μ F \pm 10%, 10V tantalum capacitors (C case) AVX TAJC476K010
C29, C41	2	10 μ F \pm 20%, 6.3V X5R ceramic capacitors (0805) TDK C2012X5R0J106M
C30	1	22 μ F \pm 10%, 6.3V X5R ceramic capacitor (0805) TDK C2012X5R0J226K
C31	0	Not installed, capacitor (0805)
C32, C42	2	1.0 μ F \pm 10%, 10V X5R ceramic capacitors (0603) TDK C1608X5R1A105K
C33	1	2.2 μ F \pm 10%, 6.3V X5R ceramic capacitor (0603) TDK C1608X5R0J225K
C34	0	Not installed, capacitor (0603)

DESIGNATION	QTY	DESCRIPTION
C35	1	0.01 μ F \pm 20%, 25V X7R ceramic capacitor (0402) TDK C1005X7R1E103M
J1, CLK	2	SMA PC board vertical-mount connectors
J2	0	Not installed, vertical SMA connector
J3	1	Dual-row 8-pin header
J4-J7	4	Dual-row 40-pin headers
JU1, JU2, JU3	3	3-pin headers
R1, R3, R6, R7, R11, R13, R14, R15, R43	0	Not installed, resistors (0603)
R2	1	49.9 Ω \pm 1% resistor (0603)
R4, R5	2	150 Ω \pm 5% resistors (0603)
R8, R9	2	24.9 Ω \pm 0.1% resistors (0603) IRC PFC-W0603R-02-24R9-B
R10, R12	2	0 Ω resistors (0603)
R16, R17	2	10 Ω \pm 1% resistors (0603)
R18-R24, R28-R32, R34, R35	14	100 Ω \pm 1% resistors (0603)
R25, R26, R27, R33	4	100 Ω \pm 5% resistors (0603)
R36, R37	2	510 Ω \pm 5% resistors (0603)
R38, R39, R41, R44-R68	28	510 Ω \pm 5% resistors (0402)
R40	1	100k Ω , 12-turn, 1/4in potentiometer
R42	1	13k Ω \pm 1% resistor (0603)

MAX1213の評価キット

部品リスト(続き)

DESIGNATION	QTY	DESCRIPTION
T1, T2	2	1:1 800MHz RF transformers Mini-Circuits ADT1-1WT
TP1, TP2	2	Test points (black)
U1	1	MAX1213EGK (68-pin QFN, 10mm x 10mm)
U2	1	3.3V ECL differential receiver (8-pin SO) ON Semiconductor MC100LVEL16D

DESIGNATION	QTY	DESCRIPTION
U3-U6	4	3.3V ECL quad differential receivers (20-pin SO) ON Semiconductor MC100LVEL17DW
Y1	0	Not installed, clock oscillator
None	1	MAX1213 PC board

部品サプライヤ

SUPPLIER	PHONE	FAX	WEBSITE
AVX	843-946-0238	843-626-3123	www.avxcorp.com
IRC	361-992-7900	361-992-3377	www.irctt.com
TDK	847-803-6100	847-390-4405	www.component.tdk.com

注：これらの部品メーカーにお問い合わせする際には、MAX1213を使用していることをお知らせください。

クイックスタート

推奨機器

- DC電源：
 - アナログ (VCC) 1.8V、1A
 - クロック (VCLK) 3.3V、200mA
 - バッファ (VLPEL) 3.3V、400mA
- クロック入力用の低位相ノイズ及び低ジッタ信号発生器(たとえば、HP 8662A、HP 8644B)
- アナログ信号入力用の信号発生器(たとえば、HP 8662A、HP 8644B)
- ロジックアナライザまたはデータ収集システム(たとえば、高速状態カードHP 16517A付きHP 16500C)
- デジタルボルトメータ

手順

MAX1213のEVキットは、完全実装された試験済み基板です。基板の操作については以下のステップに従ってください。すべての接続が終了するまでは電源をオンにしたり信号発生器をイネーブルしたりしないでください。

- 1) シャントが下記の位置に取り付けられていることを確認してください。

JU2(1~2) → 1/2分周ディセーブル

JU3(2~3) → 2の補数出力選択

J3(3~4) → 内部リファレンスイネーブル

- 2) クロック信号発生器をCLKのラベルが付いたSMAコネクタに接続してください。
- 3) アナログ入力信号発生器をJ1のラベルが付いたSMAコネクタに接続してください。
- 4) 高速カードプローブ付きロジックアナライザをヘッダJ4/J5(LVDS対応信号)またはJ6/J7(LVPECL対応信号)のいずれかに接続してください。ヘッダの接続については、表4をご覧ください。
- 5) 1.8V、1Aの電源をVCCに接続してください。この電源のグランド端子をVCCパッドに最も近いGNDに接続してください。
- 6) 3.3V、200mAの電源をVCLKに接続してください。この電源のグランド端子をVCLKパッドに最も近いGNDに接続してください。
- 7) 3.3V、400mAの電源をVLPELに接続してください。この電源のグランド端子をVLPELパッドに最も近いGNDに接続してください。
- 8) すべての電源をオンにしてください。

- 9) 信号発生器をイネーブルしてください。クロック信号発生器を、振幅が2.4V_{p-p}の170MHzの信号を出力するように設定してください。アナログ入力信号発生器を、振幅が≤2V_{p-p}の希望する周波数を出力するように設定してください。これらの信号発生器は同期しているものとします。
- 10) ロジックアナライザをイネーブルしてください。
- 11) ロジックアナライザを使用してデータを収集してください。

詳細

MAX1213 EVキットは、12ビットLVDS出力ADCのMAX1213の性能評価に必要な部品すべてを含む、完全実装された試験済みの回路基板です。MAX1213は、170MHzの最高クロック周波数(f_{CLK})を使用して評価することができます。

MAX1213は差動入力で作動します。シングルエンド信号源しか利用することができないアプリケーションでは、基板上のトランス(T2)を使用してシングルエンド信号を差動信号に変換することができます。

出力レベルコンバータ(U3~U6)は、MAX1213のLVDS出力信号のバッファとして作用し、この出力信号を様々なロジックアナライザによって取り込むことのできる高電圧LVPECL信号に変換します。LVDS出力は、ヘッダJ4とJ5で出力されます。LVPECL出力はヘッダJ6とJ7で出力されます。

このEVキットは、MAX1213の性能を最適化するために4層のプリント基板として設計されています。独立したアナログ、クロック、及びバッファ電源プレーンは、アナログとデジタル信号間のノイズ結合を最小限に抑えており、50Ωコプレーナ伝送線路がアナログとクロック入力に使用され、100Ω差動コプレーナ伝送線路がすべてのデジタルLVDS出力に使用されます。すべてのLVDS差動出力では、真のデジタル出力と相補のデジタル出力の間が100Ω終端抵抗器によって適切に終端されます。レイアウトに依存する遅延を最小限に抑えるために、100Ω差動LVDSラインの配線長さは千分の数インチの範囲内で整合させてあります。

電源

MAX1213のEVキットは、最適な性能を得るために、独立したアナログ、クロック、及びバッファ電源を必要とします。1.8V電源は、MAX1213のアナログ及びデジタル部分への給電に使用されます。基板上のクロック回路は、3.3V電源から給電されます。独立した3.3V電源は、EVキットの出力バッファ(U3~U6)への給電に使用されます。

クロック

MAX1213は差動クロック信号を必要とします。ただし、シングルエンドクロック信号源しか得られない場合は、EVキット基板上に内蔵されたレベルコンバータがシングルエンドクロック信号を必要な差動信号に変換するのに役立ちます。基板上のクロック整形回路は、クロック入力SMAコネクタ(CLK)に印加されるAC正弦波信号から差動クロック信号を発生します。入力信号の振幅は2.6V_{p-p}以下である必要があります。正弦波入力クロック信号の周波数は、ADCのサンプリング周波数(f_{CLK})を決定します。差動ラインレシーバ(U2)は、入力信号を処理して必要なクロック信号を生成します。このクロック信号の周波数は170MHzを超えてはなりません。

クロック分周器

MAX1213は、1/2のクロック分周器を内蔵しています。この機能をイネーブル/ディセーブルするためには、ジャンパJU2を使用してください。シャントの位置については、表1をご覧ください。

表1. クロック分周器シャントの設定(JU2)

SHUNT POSITION	MAX1213 CLKDIV PIN	DESCRIPTION
1-2 (default)	Connected to VCC	Clock signal divided by 1
2-3	Connected to GND	Clock signal divided by 2

入力信号

MAX1213は、差動アナログ入力信号で動作します。ただし、EVキットに必要なのは、ユーザが用意する振幅が2V_{p-p}以下のシングルエンドアナログ入力信号のみです。この場合、基板上のトランスがシングルエンドアナログ入力信号を取り込んで差動アナログ信号を生成し、これがADCの差動入力ピンに印加されます。

オプションの入力トランス

MAX1213のEVキットでは、高い入力周波数(>100MHz)におけるTHDとSFDR性能を改善するためにもう1個のトランスが使用されます。このトランスは、高周波における偶数調波成分の増加を抑制するのに役立ちます。主トランスのみを使用する場合には、下記の指示に従ってください。

- 1) R10とR12を外してください。
- 2) 0.1μFのコンデンサをC14に取り付けてください。
- 3) アナログ信号源をJ2(J1でなく)に接続してください。

MAX1213の評価キット

リファレンス電圧

MAX1213のフルスケール範囲を設定する方法は2つあります。MAX1213のEVキットでは、ADCの内部リファレンスを使用するように設定することもできますが、安定した低ノイズの外部リファレンスをREFIOパッドに印加することもできます。ジャンパJ3によって使用するリファレンスソースを選択します。シャントの設定については、表2をご覧ください。

表2. リファレンスシャントの設定(J3)

SHUNT POSITION	DESCRIPTION
1-2	Internal reference disabled. Apply an external reference voltage to the REFIO pad.
3-4 (default)	Internal reference enabled.
5-6	Increases FSR through the trim potentiometer R40.
7-8	Decreases FSR through the trim potentiometer R40.

出力信号

MAX1213は、単一の12ビット、パラレルLVDS対応デジタル出力バスを備えています。また、デジタル出力は、データ同期化用のクロックビット(DCOP/N)、及びデータオーバレンジビット(ORP/N)を備えています。ヘッダの接続については、表4をご覧ください。

出力形式

デジタル出力コーディングは、ジャンパJU3の設定によって2の補数形式またはストレートオフセットバイナリ形式のいずれかを選定することができます。シャントの設定については、表3をご覧ください。

表3. 出力形式シャントの設定(JU3)

SHUNT POSITION	MAX1213 \bar{T}/B Pin	DESCRIPTION
1-2	Connected to VCC	Digital output in straight offset binary
2-3 (default)	Connected to GND	Digital output in two's complement

出力ビット位置

ADCのデジタル出力は、2個の40ピンヘッダ(J4とJ5)に接続されます。出力スキューを最小にしてデバイスの性能を向上するために、プリント基板の配線長さを揃えてあります。さらに、4個のドライバ(U3~U6)は、ADCのデジタル出力のバッファとして作用しこの出力をLVPECL対応信号にレベル変換します。これらのドライバは、差動電圧振幅を増幅し、ロジックアナライザの接続部に大きい容量負荷が存在する場合でもこれを駆動することができます。バッファの出力は、2個の40ピンヘッダ(J6とJ7)に接続されます。ヘッダJ4~J7のビット位置については、表4をご覧ください。

表4. 出力ビット位置

BIT		UNBUFFERED (LVDS)	BUFFERED (LVPECL)	BIT		DESCRIPTION
D11	P	J6-10	J4-10	P	LD11	MSB
	N	J6-9	J4-9	N		
D10	P	J6-16	J4-16	P	LD10	Data bits
	N	J6-15	J4-15	N		
D9	P	J6-22	J4-22	P	LD9	
	N	J6-21	J4-21	N		
D8	P	J6-28	J4-28	P	LD8	
	N	J6-27	J4-27	N		
D7	P	J6-34	J4-34	P	LD7	
	N	J6-33	J4-33	N		
D6	P	J6-40	J4-40	P	LD6	
	N	J6-39	J4-39	N		
D5	P	J7-8	J5-8	P	LD5	
	N	J7-7	J5-7	N		
D4	P	J7-14	J5-14	P	LD4	
	N	J7-13	J5-13	N		
D3	P	J7-20	J5-20	P	LD3	
	N	J7-19	J5-19	N		
D2	P	J7-26	J5-26	P	LD2	
	N	J7-25	J5-25	N		
D1	P	J7-32	J5-32	P	LD1	
	N	J7-31	J5-31	N		
D0	P	J7-38	J5-38	P	LD0	LSB
	N	J7-37	J5-37	N		
OR	P	J6-4	J4-4	P	LOR	Ovrange bit
	N	J6-3	J4-3	N		
DCO	P	J7-2	J5-2	P	LDC0	Clock output signal
	N	J7-1	J5-1	N		

MAX1213の評価キット

Evaluates: MAX1213

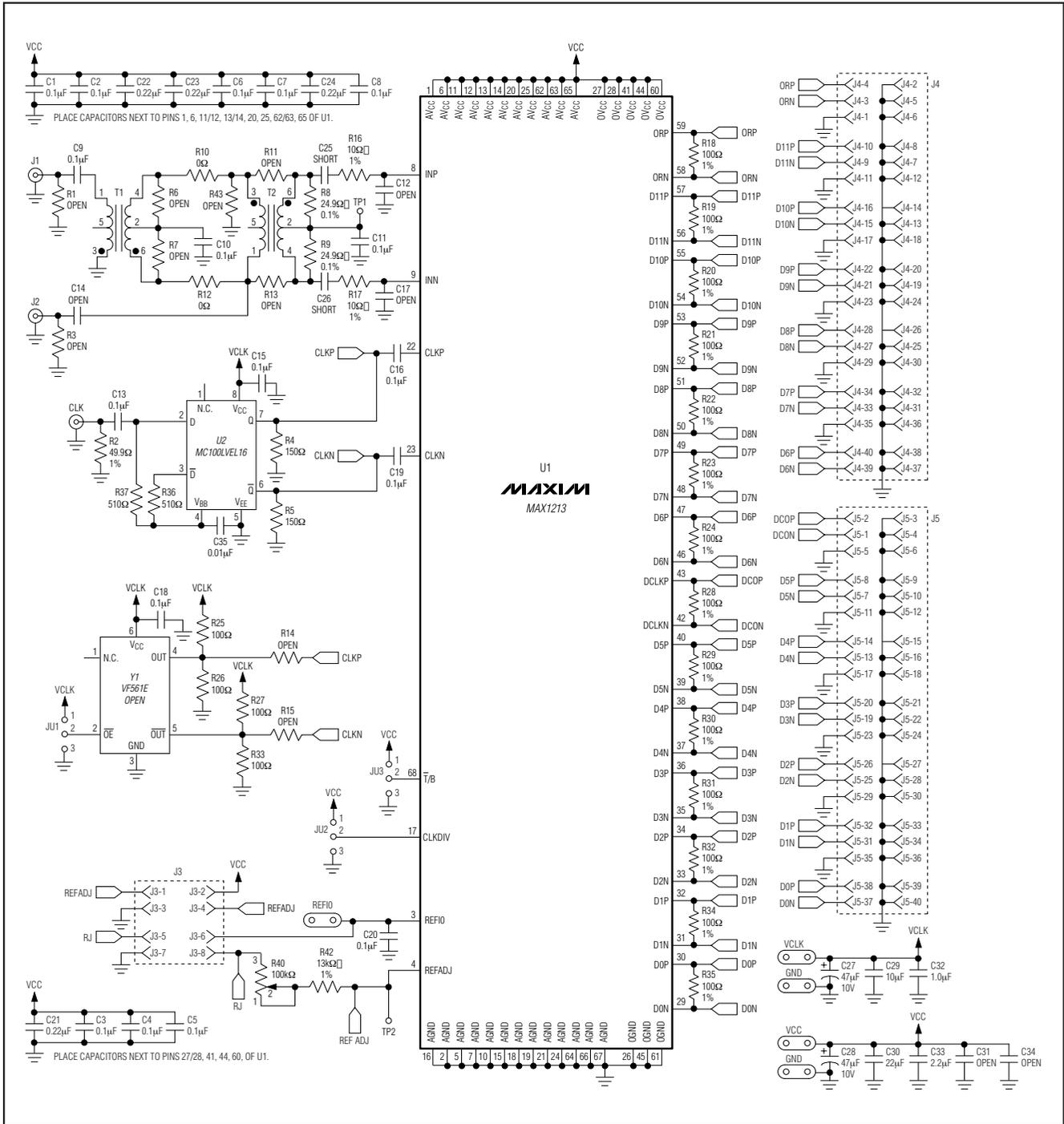


図1. MAX1213のEVキットの回路図(1/2)

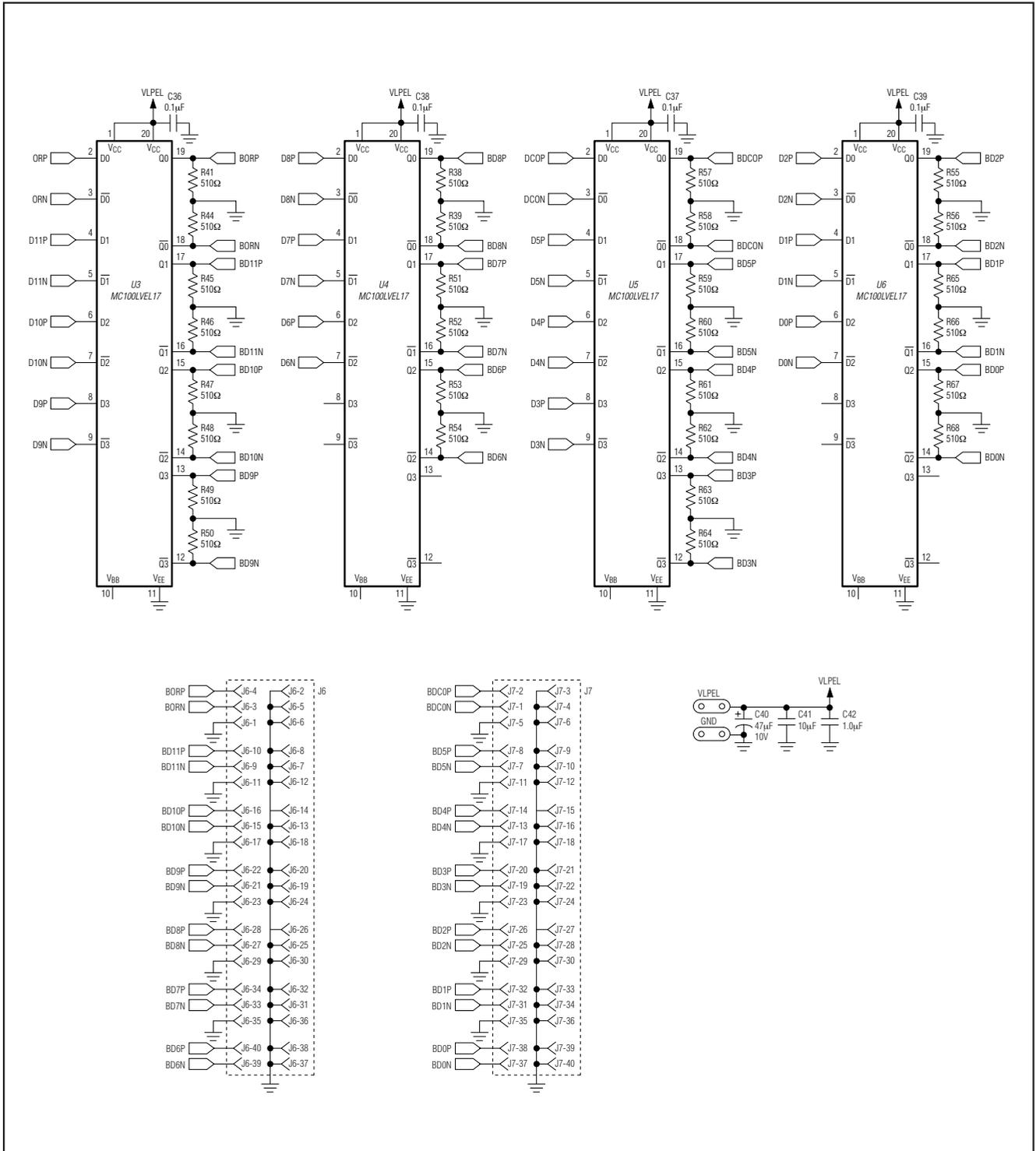


図1. MAX1213のEVキットの回路図(2/2)

MAX1213の評価キット

Evaluates: MAX1213

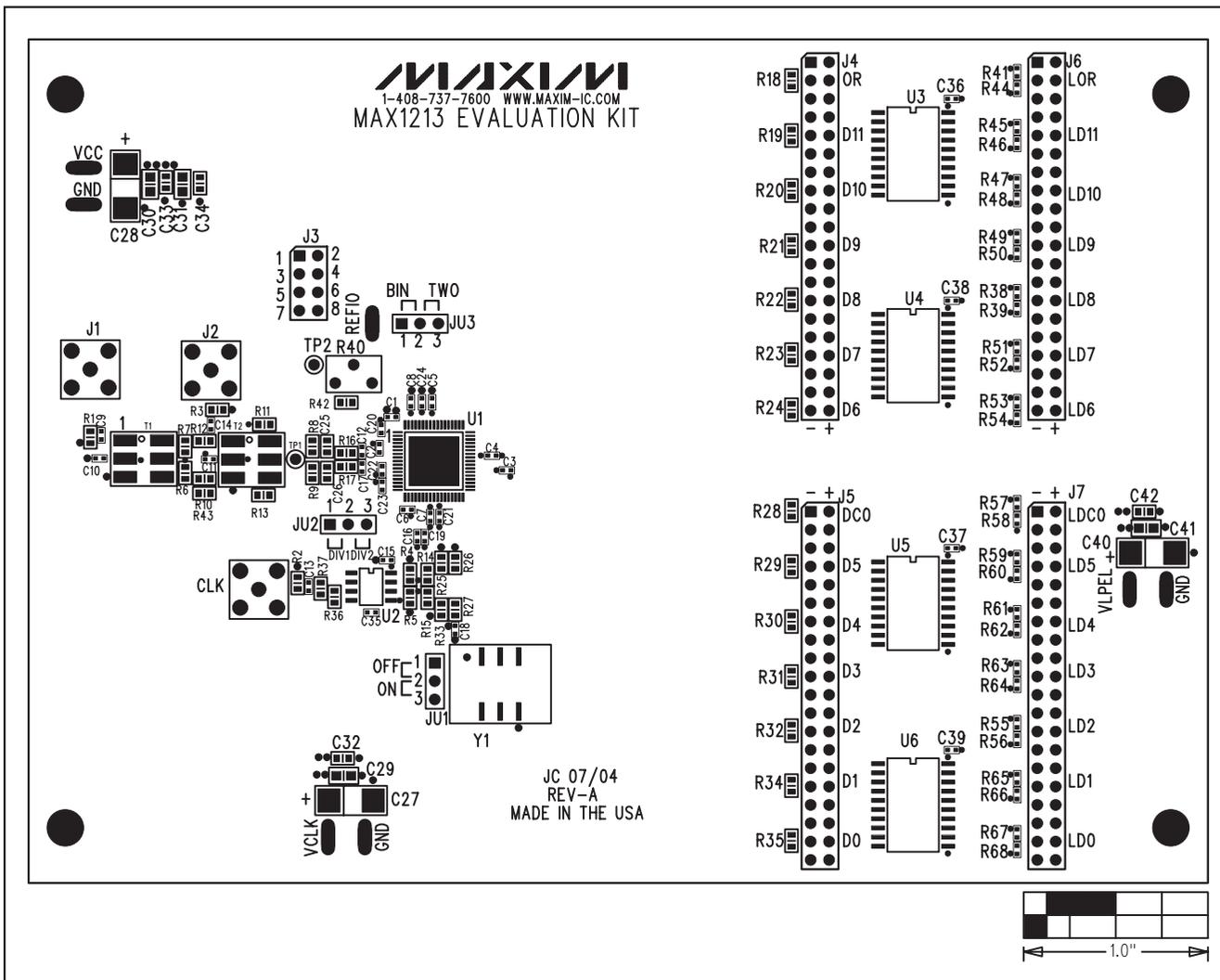


図2. MAX1213のEVキットの部品配置ガイド — 部品面

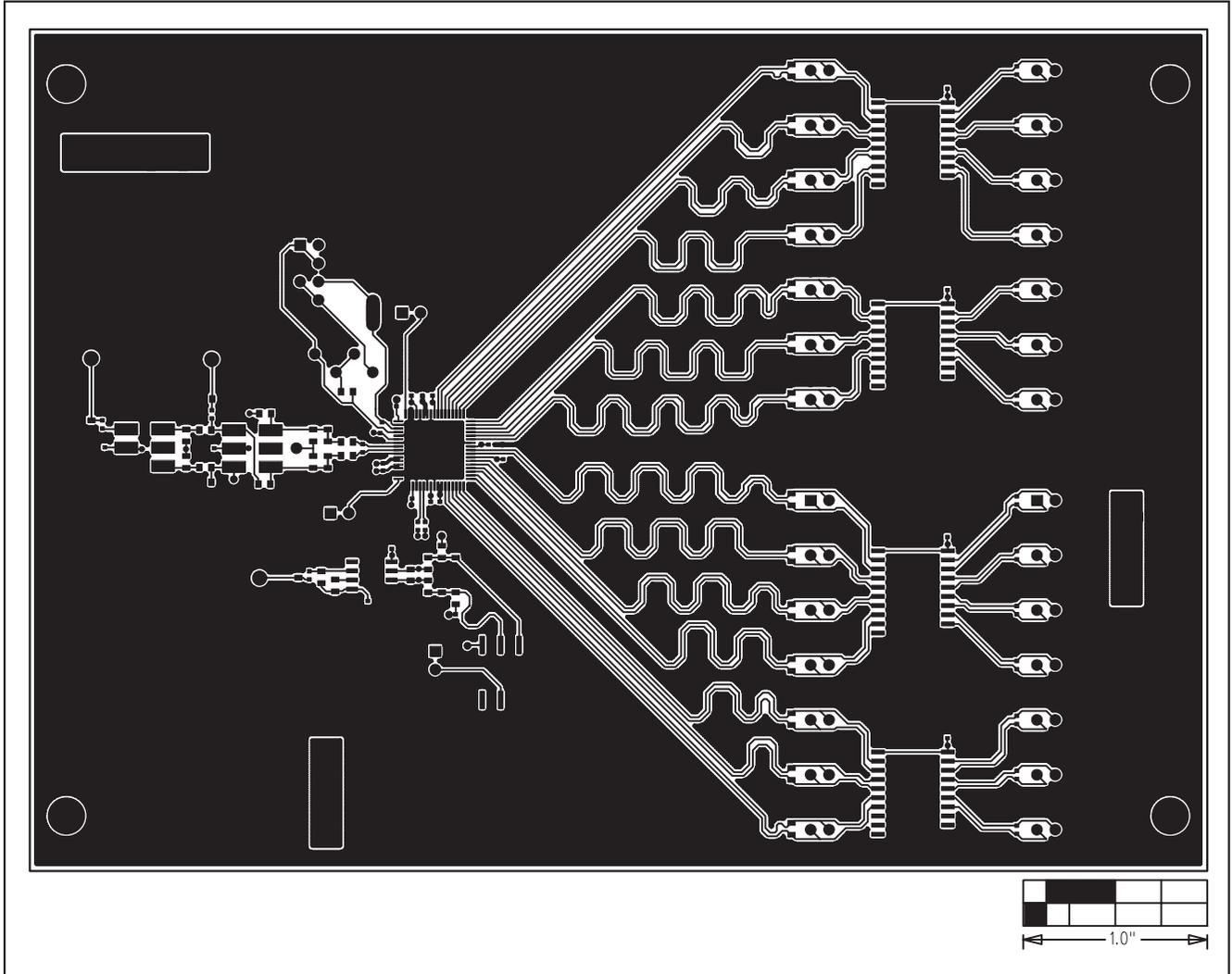


図3. MAX1213のEVキットのプリント基板レイアウト — 部品面

MAX1213の評価キット

Evaluates: MAX1213

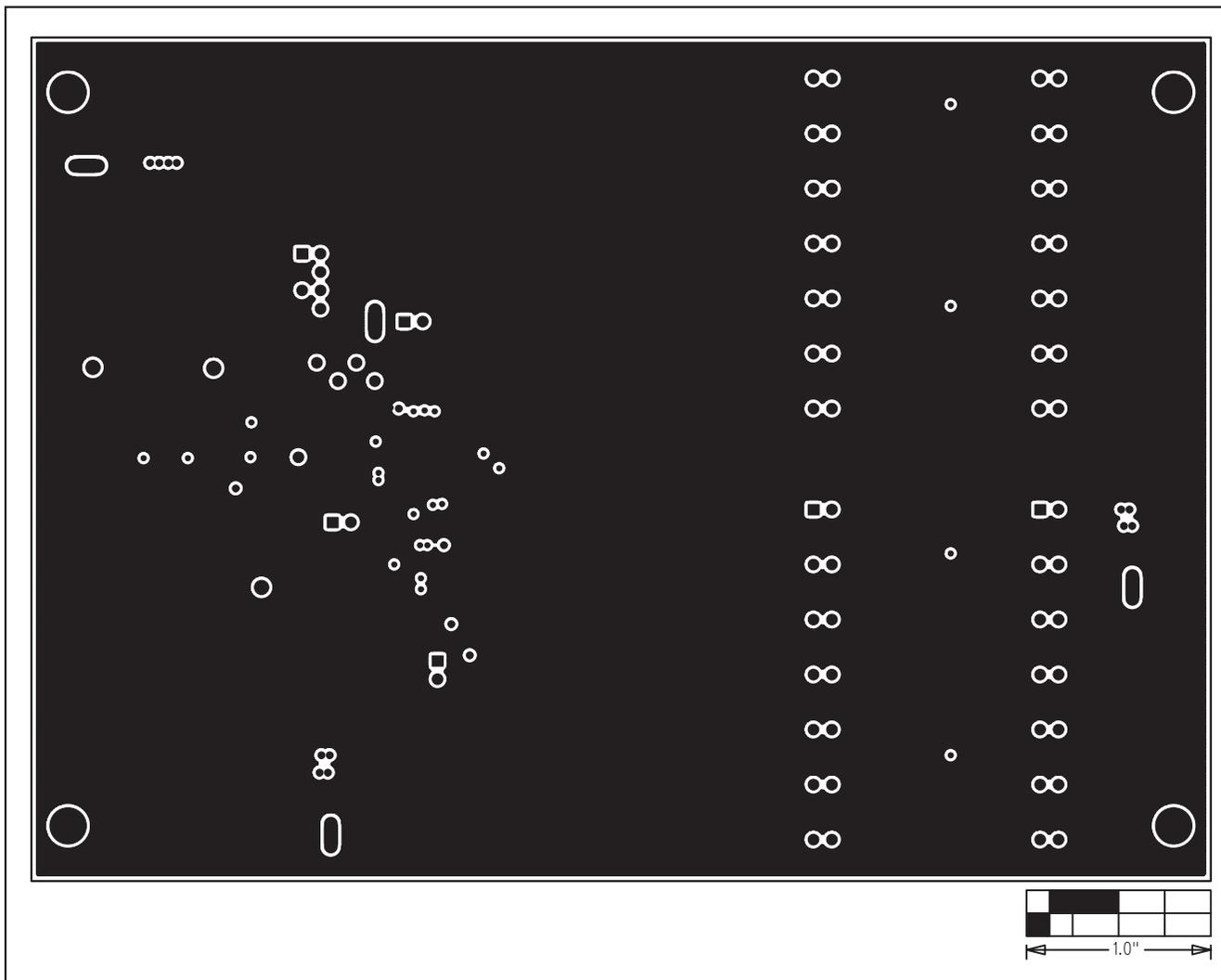


図4. MAX1213のEVキットのプリント基板レイアウト — グランドプレーン

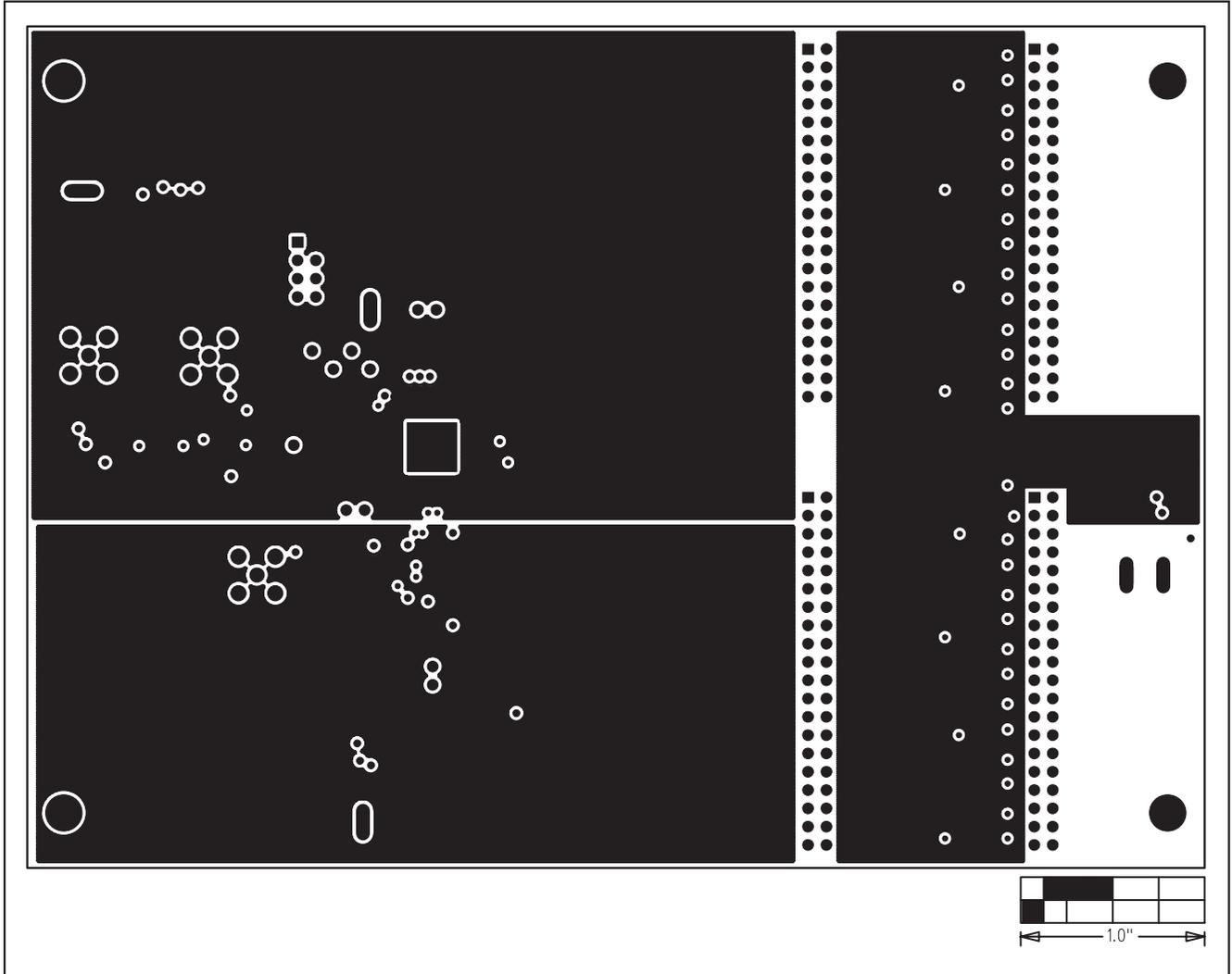


図5. MAX1213のEVキットのプリント基板レイアウト — 電源プレーン

MAX1213の評価キット

Evaluates: MAX1213

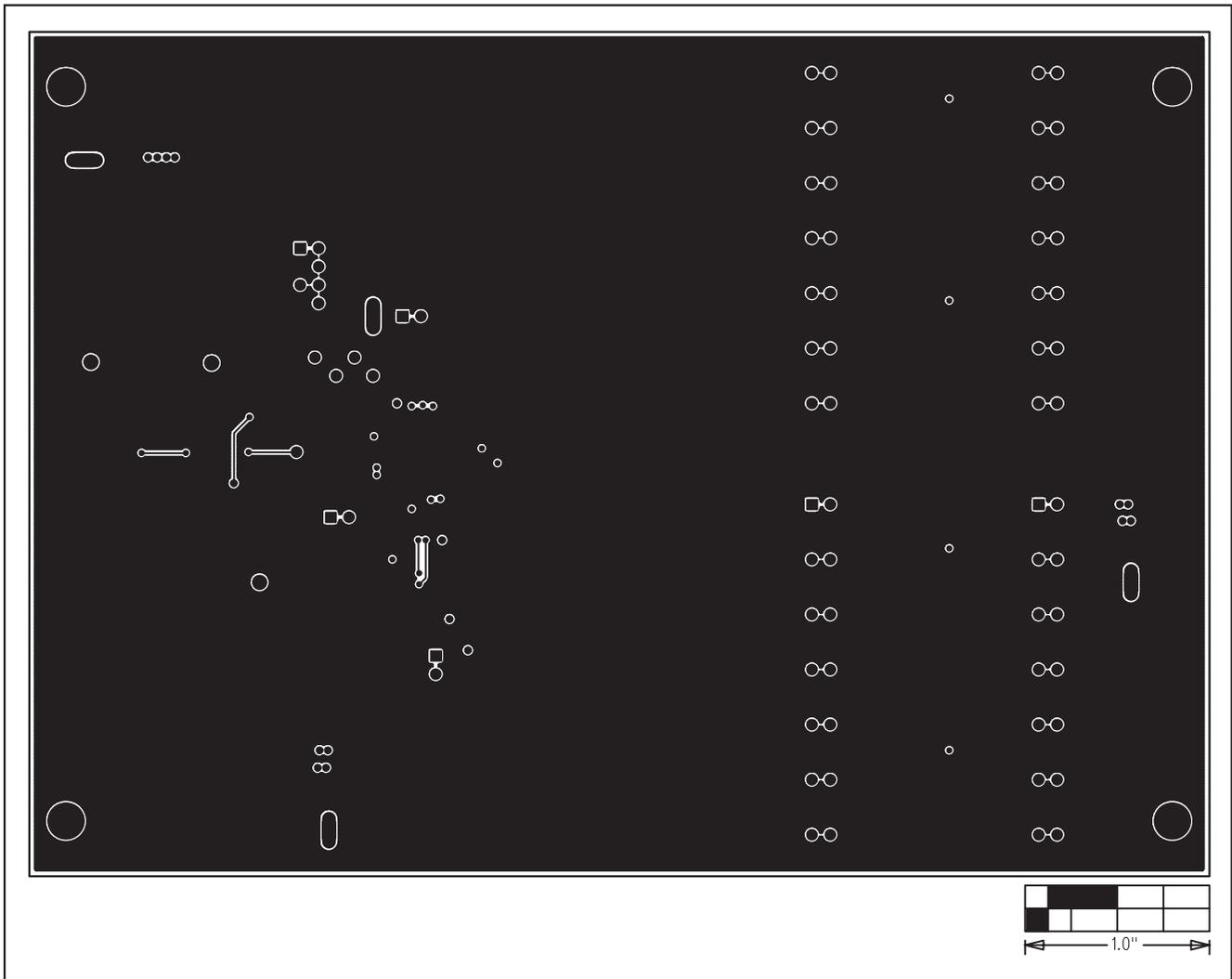


図6. MAX1213のEVキットのプリント基板レイアウト — 半田面

マキシム・ジャパン株式会社

〒169-0051 東京都新宿区西早稲田3-30-16 (ホリゾン1ビル)
TEL. (03)3232-6141 FAX. (03)3232-6149

マキシムは完全にマキシム製品に組込まれた回路以外の回路の使用について一切責任を負いかねます。回路特許ライセンスは明言されていません。マキシムは随時予告なく回路及び仕様を変更する権利を留保します。

12 _____ **Maxim Integrated Products, 120 San Gabriel Drive, Sunnyvale, CA 94086 408-737-7600**

© 2004 Maxim Integrated Products, Inc. All rights reserved.

MAXIM is a registered trademark of Maxim Integrated Products.