

+5V単一電源、1Msps、16ビット
セルフキャリブレーションADC

概要

MAX1200は最大変換レート1Mspsの16ビットモノリシックA/Dコンバータ(ADC)です。このCMOS集積回路は、デジタルエラー補正付の完全差動パイプライン構造と短時間のセルフキャリブレーション手順によって最大サンプルレートで16ビットの直線性を保証しています。内蔵トラック/ホールド(T/H)がナイキスト周波数まで優れた動的性能を維持します。MAX1200は+5V単一電源で動作します。

完全差動入力により、 $\pm V_{REF}$ の入力スイングが可能になっています。リファレンスもやはり差動で、正リファレンス(RFPF)は通常+4.096Vに、負リファレンス(RFNF)はアナロググランドに接続されています。抵抗分圧作用を補償するために、検出ピン(RFPS、RFNS)が追加されています。2つのオペアンプを使うことによりシングルエンド入力も可能となります。

消費電力は+5V、サンプリングレート1Mspsにおいて僅か273mW(typ)です。本製品はCMOSコンパチブルの16ビットパラレル、2の補数形式の出力データフォーマットを採用しています。高速なサンプリングレートを必要とする場合は、最大2.2MspsでMAX1200とピンコンパチブルなMAX1201(ただし分解能は14ビットに低下)をご使用下さい。

MAX1200はMQFPパッケージで提供されています。温度範囲は民生用(0 ~ +70)及び拡張工業用(-40 ~ +85)のものが用意されています。

アプリケーション

高分解能画像処理

通信

スキャナ

データ収集

インストゥルメンテーション

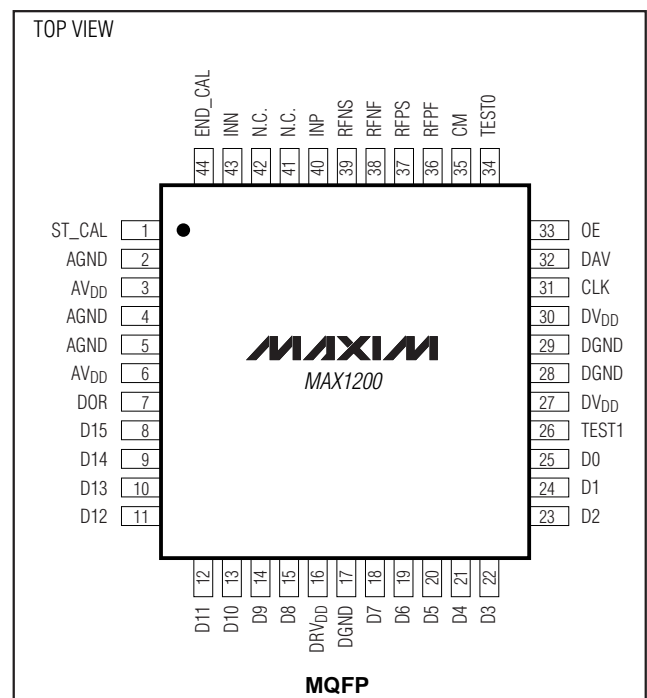
特長

- ◆ モノリシック16ビット1Msps ADC
- ◆ 電源：+5V単一
- ◆ 差動入力電圧範囲： $\pm V_{REF}$
- ◆ SNR：87dB($f_{IN} = 100\text{kHz}$)
- ◆ SFDR：91dB($f_{IN} = 100\text{kHz}$)
- ◆ 低消費電力：273mW
- ◆ 差動非直線性誤差： $\pm 0.5\text{LSB}$
- ◆ スリーステート、2の補数形式の出力データ
- ◆ オンデマンド・セルフキャリブレーション
- ◆ ピンコンパチブルの14ビットバージョンも供給：
MAX1205(1Msps)
MAX1201(2.2Msps)

型番

PART	TEMP. RANGE	PIN-PACKAGE	DNL (LSB)
MAX1200ACMH	0°C to +70°C	44 MQFP	± 0.5
MAX1200BCMh	0°C to +70°C	44 MQFP	—
MAX1200AEMH	-40°C to +85°C	44 MQFP	± 0.5
MAX1200BEMH	-40°C to +85°C	44 MQFP	—

ピン配置



+5V単一電源、1Msps、16ビット セルフキャリブレーションADC

MAX1200

ABSOLUTE MAXIMUM RATINGS

AV _{DD} to AGND, DGND	+7V	Continuous Power Dissipation (T _A = +70°C)	
DV _{DD} to DGND, AGND	+7V	44-Pin MQFP (derate 11.11mW/°C above +70°C).....	889mW
DRV _{DD} to DGND, AGND	+7V	Operating Temperature Ranges (T _A)	
INP, INN, RFPF, RFPS,		MAX1200_CMH	0°C to +70°C
RFNF, RFNS, CLK, CM.....(AGND - 0.3V) to (AV _{DD} + 0.3V)		MAX1200_EMH.....	-40°C to +85°C
Digital Inputs to DGND	-0.3V to (DV _{DD} + 0.3V)	Storage Temperature Range	-65°C to +150°C
Digital Output (DAV) to DGND	-0.3V to (DRV _{DD} + 0.3V)	Lead Temperature (soldering, 10sec)	+300°C
Other Digital Outputs to DGND	-0.3V to (DRV _{DD} + 0.3V)		

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

ELECTRICAL CHARACTERISTICS

(AV_{DD} = +5V ±5%, DV_{DD} = DRV_{DD} = +3.3V, V_{RFPF} = +4.096V, V_{RFNS} = AGND, V_{CM} = +2.048V, V_{IN} = -0.5dBFS, f_{CLK} = 2.048MHz; digital output load ≤ 20pF; T_A = T_{MIN} to T_{MAX}, unless otherwise noted. Typical values are at T_A = +25°C.) (Note 1)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
ANALOG INPUT						
Input Voltage Range (Note 2)	V _{IN}	Single-ended		4.096		V
		Differential		±4.096		
Input Resistance (Note 3)	R _I			55		kΩ
Input Capacitance	C _I	Per side in track mode		21		pF
EXTERNAL REFERENCE						
Reference Voltage (Note 4)	V _{REF}			4.096	4.5	V
Reference Input Resistance	R _{REF}		700	1000		Ω
TRANSFER CHARACTERISTICS						
Resolution (No missing codes; Note 5)	RES	After calibration, guaranteed for MAX1200A only	16			Bits
Integral Nonlinearity	INL			±3.5		LSB
Differential Nonlinearity	DNL	MAX1200A	-1	±0.5	+1	LSB
		MAX1200B		±0.6		
Offset Error			-0.2	±0.003	+0.2	%FSR
Gain Error			-5	-3	5	%FSR
Input-Referred Noise				75		μV _{RMS}
DYNAMIC SPECIFICATIONS (Note 6)						
Maximum Sampling Rate	f _{SAMPLE}	f _{SAMPLE} = f _{CLK} / 2	1.024			Msps
Conversion Time (Pipeline Delay/Latency)				4		f _{SAMPLE} Cycles
Acquisition Time	t _{ACQ}	To full-scale step (0.006%)		125		ns
Overshoot Recovery Time	t _{OVR}			450		ns
Aperture Delay	t _{AD}			3		ns
Aperture Jitter	t _{AJ}			5		pSRMS
Full-Power Bandwidth				3.3		MHz
Small-Signal Bandwidth				78		MHz

+5V単一電源、1Msps、16ビット セルフキャリブレーションADC

MAX1200

ELECTRICAL CHARACTERISTICS (continued)

(AVDD = +5V ±5%, DVDD = DRVDD = +3.3V, VRFPS = +4.096V, VRFNS = AGND, VCM = +2.048V, VIN = -0.5dBFS, fCLK = 2.048MHz; digital output load ≤ 20pF; TA = TMIN to TMAX, unless otherwise noted. Typical values are at TA = +25°C.) (Note 1)

PARAMETER	SYMBOL	CONDITIONS		MIN	TYP	MAX	UNITS
Signal-to-Noise Ratio (Note 5)	SNR	VRFPS = 4.096V, VRFNS = AGND	fIN = 99.5kHz	83	87		dB
			fIN = 300.5kHz		84		
			fIN = 504.5kHz		83		
		VRFPS = 3.5V, VRFNS = 1.5V	fIN = 99.5kHz	78	83		
			fIN = 300.5kHz		81		
			fIN = 504.5kHz		80		
Spurious-Free Dynamic Range (Note 5)	SFDR	VRFPS = 4.096V, VRFNS = AGND	fIN = 99.5kHz	84	91		dB
			fIN = 300.5kHz		89		
			fIN = 504.5kHz		88		
		VRFPS = 3.5V, VRFNS = 1.5V	fIN = 99.5kHz	85	92		
			fIN = 300.5kHz		91		
			fIN = 504.5kHz		90		
Total Harmonic Distortion (Note 5)	THD	VRFPS = 4.096V, VRFNS = AGND	fIN = 99.5kHz		-87	-82	dB
			fIN = 300.5kHz		-86		
			fIN = 504.5kHz		-85		
		VRFPS = 3.5V, VRFNS = 1.5V	fIN = 99.5kHz		-90	-84	
			fIN = 300.5kHz		-89		
			fIN = 504.5kHz		-88		
Signal-to-Noise Ratio plus Distortion (Note 5)	SINAD	VRFPS = 4.096V, VRFNS = AGND	fIN = 99.5kHz	80	84		dB
			fIN = 300.5kHz		82		
			fIN = 504.5kHz		81		
		VRFPS = 3.5V, VRFNS = 1.5V	fIN = 99.5kHz	77	82		
			fIN = 300.5kHz		80.5		
			fIN = 504.5kHz		79.5		
POWER REQUIREMENTS							
Analog Supply Voltage	AVDD			4.75	5	5.25	V
Analog Supply Current	I(AVDD)				51	70	mA
Digital Supply Voltage	DVDD			3		5.25	V
Digital Supply Current	I(DVDD)				0.4	1.2	mA
Output Drive Supply Voltage	DRVDD			3		DVDD	V
Output Drive Supply Current	I(DRVDD)	10pF loads on D0–D15 and DAV			0.1	0.6	mA
Power Dissipation	PDSS				273	377	mW
Warm-Up Time					0.1		sec
Power-Supply Rejection Ratio	PSRR	Offset		55			dB
		Gain		55			

+5V単一電源、1MSPS、16ビット セルフキャリブレーションADC

MAX1200

TIMING CHARACTERISTICS (Figures 7, 8, 9)

($V_{DD} = +5V \pm 5\%$, $DV_{DD} = DRV_{DD} = +3.3V$, $f_{CLK} = 2.048MHz$, $T_A = T_{MIN}$ to T_{MAX} , unless otherwise noted. Typical values are at $T_A = +25^\circ C$.) (Note 1)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Conversion Time	t_{CONV}			$4 / f_{SAMPLE}$		ns
Clock Period	t_{CLK}			488		ns
Clock HIGH Time	t_{CH}		187	244	301	ns
Clock LOW Time	t_{CL}		187	244	301	ns
Acquisition Time	t_{ACQ}			$t_{CLK} / 2$		ns
Output Delay	t_{OD}			70	150	ns
DAV Pulse Width	t_{DAV}			$1 / f_{CLK}$		ns
CLK-to-DAV Rising Edge	t_s			65	145	ns
Data Access Time	t_{AC}	$C_L = 20pF$		16	75	ns
Bus Relinquish Time	t_{REL}			16	75	ns
Calibration Time	t_{CAL}	$ST_CAL = DV_{DD}$		17,400		f_{CLK} Cycles

DIGITAL INPUT AND OUTPUT CHARACTERISTICS

($V_{DD} = +5V \pm 5\%$, $DV_{DD} = DRV_{DD} = +3.3V$, $T_A = T_{MIN}$ to T_{MAX} , unless otherwise noted. Typical values are at $T_A = +25^\circ C$.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Input LOW Voltage	V_{IL}				0.8	V
Input HIGH Voltage	V_{IH}		$DV_{DD} - 0.8$			V
Input Capacitance				4		pF
CLK Input LOW Voltage	V_{CLK}				0.8	V
CLK Input HIGH Voltage	V_{CLK}		$AV_{DD} - 0.8$			V
CLK Input Current	I_{CLK}	$V_{IN} = 0$ or V_{DD}		± 1	± 10	μA
CLK Input Capacitance	C_{CLK}			9		pF
Digital Input Current	I_{IN}	$V_{IN} = 0$ or DV_{DD}		± 0.1	± 10	μA
Output Low Voltage	V_{OL}	$I_{SINK} = 1.6mA$		70	400	mV
Output High Voltage	V_{OH}	$I_{SOURCE} = 200\mu A$	$DV_{DD} - 0.4$	$DV_{DD} - 0.03$		V
Three-State Leakage Current	$I_{LEAKAGE}$			± 0.1	± 10	μA
Three-State Output Capacitance	C_{OUT}			3.5		pF

Note 1: Reference inputs driven by operational amplifiers for Kelvin-sensed operation.

Note 2: For unipolar mode, the analog input voltage, V_{INP} , must be within 0 and V_{REF} , $V_{INN} = V_{CM} / 2$; where $V_{REF} = V_{RFPS} - V_{RFNS}$. For differential mode, the analog input voltages V_{INP} and V_{INN} must be within 0 and V_{REF} ; where $V_{REF} = V_{RFPS} - V_{RFNS}$. The common-mode voltage of the inputs INP and INN is $V_{CM} = (V_{RFPS} + V_{RFNS}) / 2$.

Note 3: R_I varies inversely with sample rate.

Note 4: Minimum and maximum parameters are not tested. Guaranteed by design.

Note 5: Calibration remains valid for temperature changes within $\pm 20^\circ C$ and power-supply variations $\pm 5\%$. Guaranteed by design.

Note 6: All AC specifications are shown for the differential mode.

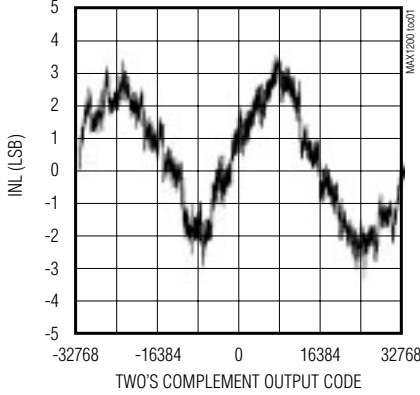
+5V単一電源、1Msps、16ビット セルフキャリブレーションADC

MAX1200

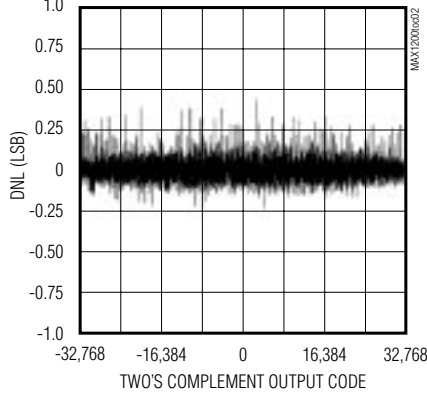
標準動作特性

($V_{DD} = +5V \pm 5\%$, $DV_{DD} = DRV_{DD} = +3.3V$, $V_{RFP5} = +4.096V$, $V_{RFNS} = AGND$; $V_{CM} = +2.048V$, differential input, $f_{CLK} = 2.048MHz$, calibrated, $T_A = +25^\circ C$, unless otherwise noted.)

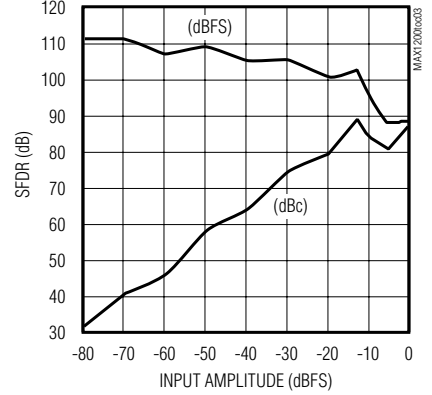
INTEGRAL NONLINEARITY vs. TWO'S COMPLEMENT OUTPUT CODE



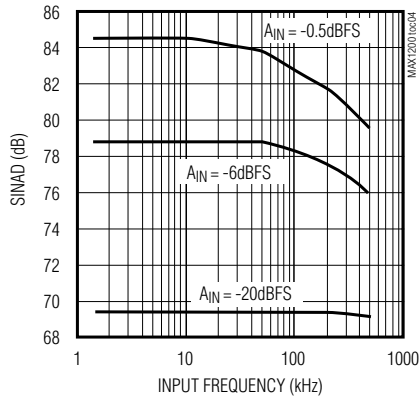
DIFFERENTIAL NONLINEARITY vs. TWO'S COMPLEMENT OUTPUT CODE



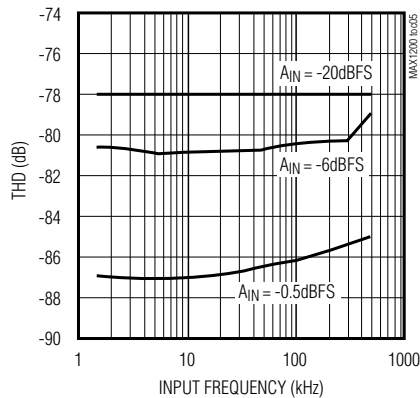
SINGLE-TONE SPURIOUS-FREE DYNAMIC RANGE vs. INPUT AMPLITUDE ($f_{IN} = 99.5kHz$)



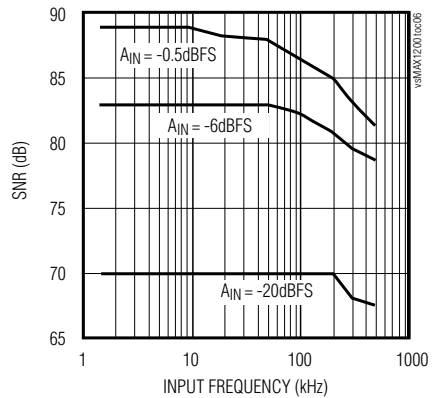
SIGNAL-TO-NOISE RATIO PLUS DISTORTION vs. INPUT FREQUENCY



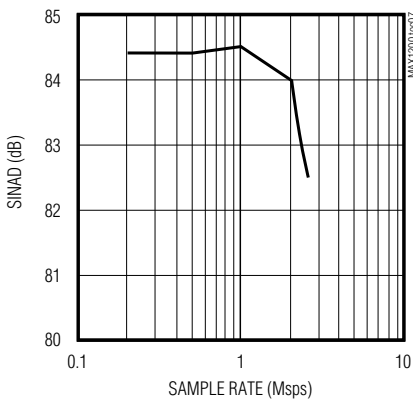
TOTAL HARMONIC DISTORTION vs. INPUT FREQUENCY



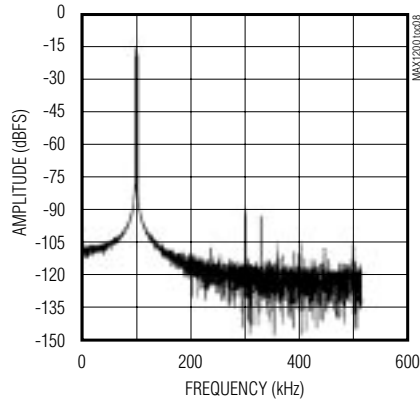
SIGNAL-TO-NOISE RATIO vs. INPUT FREQUENCY



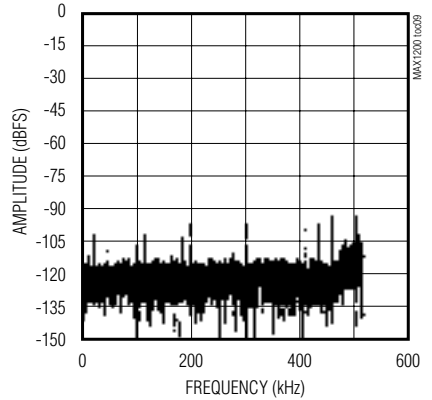
SIGNAL-TO-NOISE RATIO PLUS DISTORTION vs. SAMPLING RATE ($f_{IN} = 99.5kHz$)



TYPICAL FFT, $f_{IN} = 99.5kHz$, 8192 VALUE RECORD



TYPICAL FFT, $f_{IN} = 504.5MHz$, 8192 VALUE RECORD

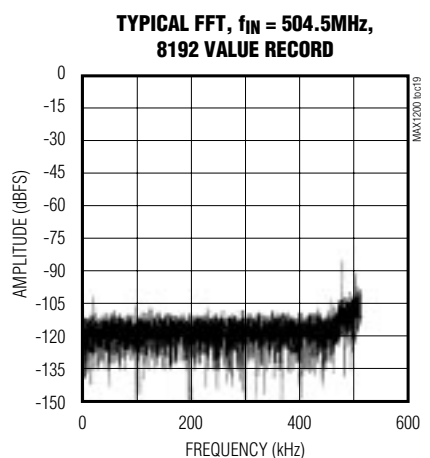
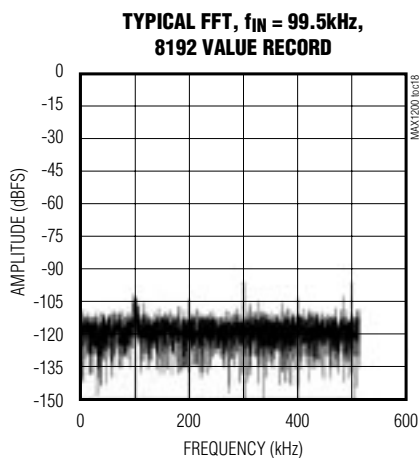
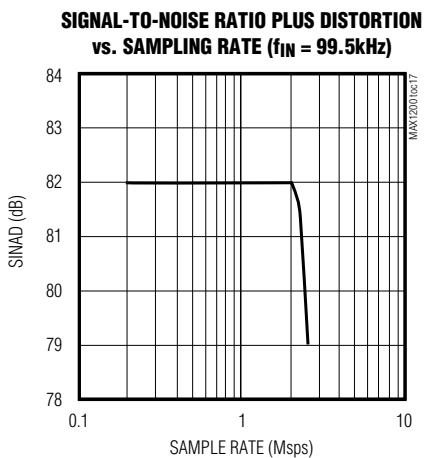
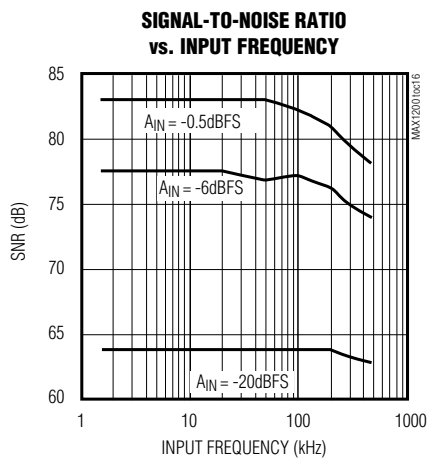
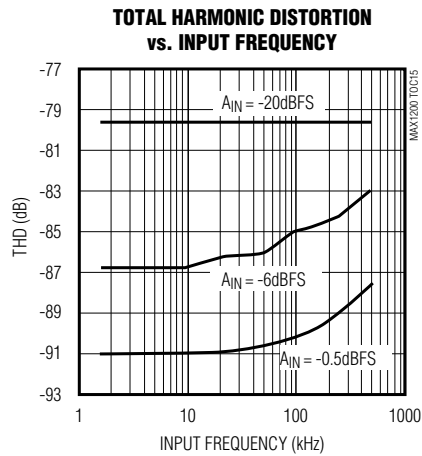
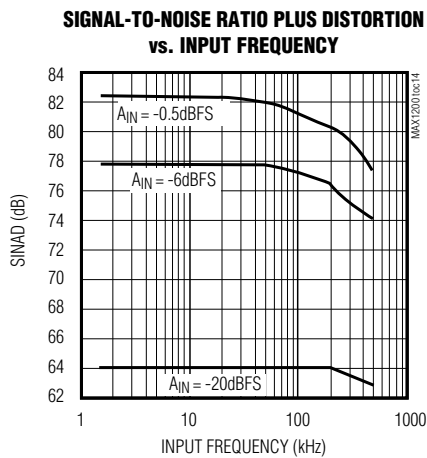
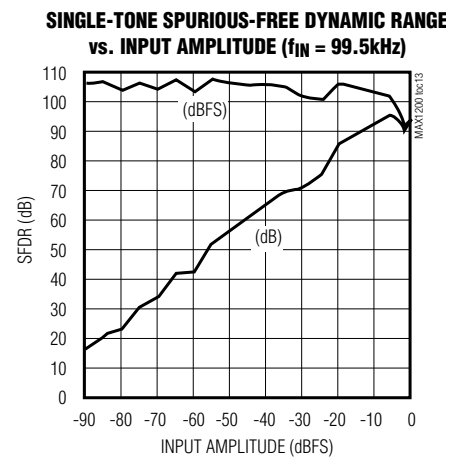
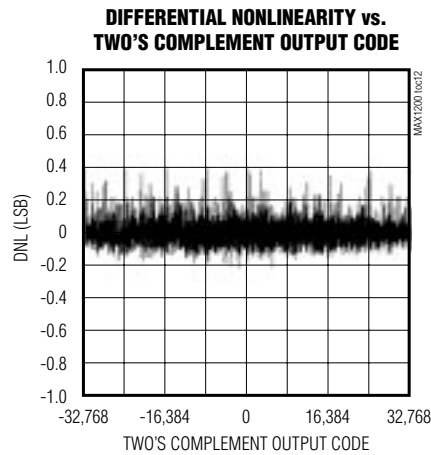
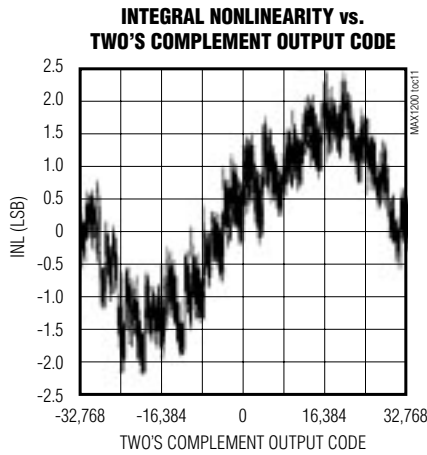


+5V単一電源、1MSPS、16ビット セルフキャリブレーションADC

MAX1200

標準動作特性(続き)

($V_{DD} = +5V \pm 5\%$, $DV_{DD} = DRV_{DD} = +3.3V$, $V_{RFPS} = +3.5V$, $V_{RFNS} = +1.5V$; $V_{CM} = +2.5V$, differential input, $f_{CLK} = 2.048MHz$, calibrated, $T_A = +25^\circ C$, unless otherwise noted.)



+5V単一電源、1MSPS、16ビット セルフキャリブレーションADC

MAX1200

端子説明

端子	名称	機能
1	ST_CAL	キャリブレーション開始用のデジタル入力。 ST_CAL = 0 : 通常変換モード ST_CAL = 1 : セルフキャリブレーション開始
2, 4, 5	AGND	アナロググランド
3, 6	AVDD	アナログ電源、+5V ±5%
7	DOR	データアウトオブレンジ・ビット
8	D15	ビット15(MSB)
9	D14	ビット14
10	D13	ビット13
11	D12	ビット12
12	D11	ビット11
13	D10	ビット10
14	D9	ビット9
15	D8	ビット8
16	DRVDD	出力ドライバ用のデジタル電源、+3V ~ +5.25V、DRVDD DVDD
17, 28, 29	DGND	デジタルグランド
18	D7	ビット7
19	D6	ビット6
20	D5	ビット5
21	D4	ビット4
22	D3	ビット3
23	D2	ビット2
24	D1	ビット1
25	D0	ビット0(LSB)
26	TEST1	テストピン1。接続しないで下さい。
27, 30	DVDD	デジタル電源、+3V ~ +5.25V
31	CLK	入力クロック。ジッタを低減するためにAVDDから電源を得ています。
32	DAV	データ有効クロック出力。このクロックはメモリ又はその他のデータ収集機器にデータを転送するために使うことができます。
33	OE	出力イネーブル。OE = 0 : D0 ~ D15及びDORはハイインピーダンス。OE = 1 : 全てのビットがアクティブ。
34	TEST0	テストピン0。接続しないで下さい。
35	CM	コモンモード電圧。アナログ入力。正と負のリファレンス電圧の中央に設定して下さい。
36	RFPF	正リファレンス電圧。フォース入力。
37	RFPS	正リファレンス電圧。センス入力。
38	RFNF	負リファレンス電圧。フォース入力。
39	RFNS	負リファレンス電圧。センス入力。
40	INP	正入力電圧
41, 42	N.C.	無接続、内部接続されていません。
43	INN	負入力電圧
44	END_CAL	キャリブレーション終了用のデジタル出力。 END_CAL = 0 : キャリブレーション進行中。 END_CAL = 1 : 通常変換モード。

+5V単一電源、1Msps、16ビット セルフキャリブレーションADC

詳細

変換動作

MAX1200は最大変換レート1Mspsの16ビットモノリシックA/Dコンバータ(ADC)です。デジタルエラー補正付マルチステージ完全差動パイプライン構造とセルフキャリブレーション機能を使って、1Mspsのサンプリングレートにおいて91dB(typ)のスプリアスフリー・ダイナミックレンジを実現しています。また、ナイキスト周波数まで優れたSNR及びTHD性能を提供しています。このような特長により、本製品はデータ収集、高分解能画像処理、スキャナ、デジタル通信及び計測器に最適です。

図1に内部構造の略図を示します。信号を高いスループットレートで数値化するためにスイッチトキャパシタパイプライン構造が使用されています。パイプラインの初めの4段では低分解能のディジタイザを使って入力信号を近似します。乗算型D/Aコンバータ(MDAC)段を使って、数値化されたアナログ信号を入力から差し引きします。その残余が固定利得アンプで増幅され、次の段に送られます。本コンバータの精度は、スイッチトキャパシタMDACのコンデンサ同士のミスマッチを補正するデジタルキャリブレーションアルゴリズムによって

改善されています。パイプライン構造のため、サンプリングされている入力とD15～D0に現れる出力の間に4サンプリング周期のレーテンシー(遅れ)があることに注意して下さい。

本製品はシングルエンド入力及び差動入力の両方に対応していますが(「リファレンス及びアナログ信号入力の必要条件」を参照)、差動入力の方が最高のTHD及びSFDR性能を保証します。差動入力はシングルエンド入力に比べて以下の利点があります。

- 信号入力スパンが2倍
- コモンモードノイズ耐性
- 偶数次高調波を実質的に排除
- 入力信号処理アンプの必要条件が軽減

リファレンス及びアナログ信号入力の必要条件

リファレンス及びアナログ入力の両方に完全差動スイッチトキャパシタ回路(SC)が使用されています(図2)。これにより、リファレンス及びアナログ信号経路にシングルエンド信号又は差動信号のどちらでも使うことができます。これらのピン(INP、INN、RFP₋、RFN₋)の信号電圧がアナログ電源電圧AV_{DD}を決して超えないように、またグラウンドよりも低くならないようにして下さい。

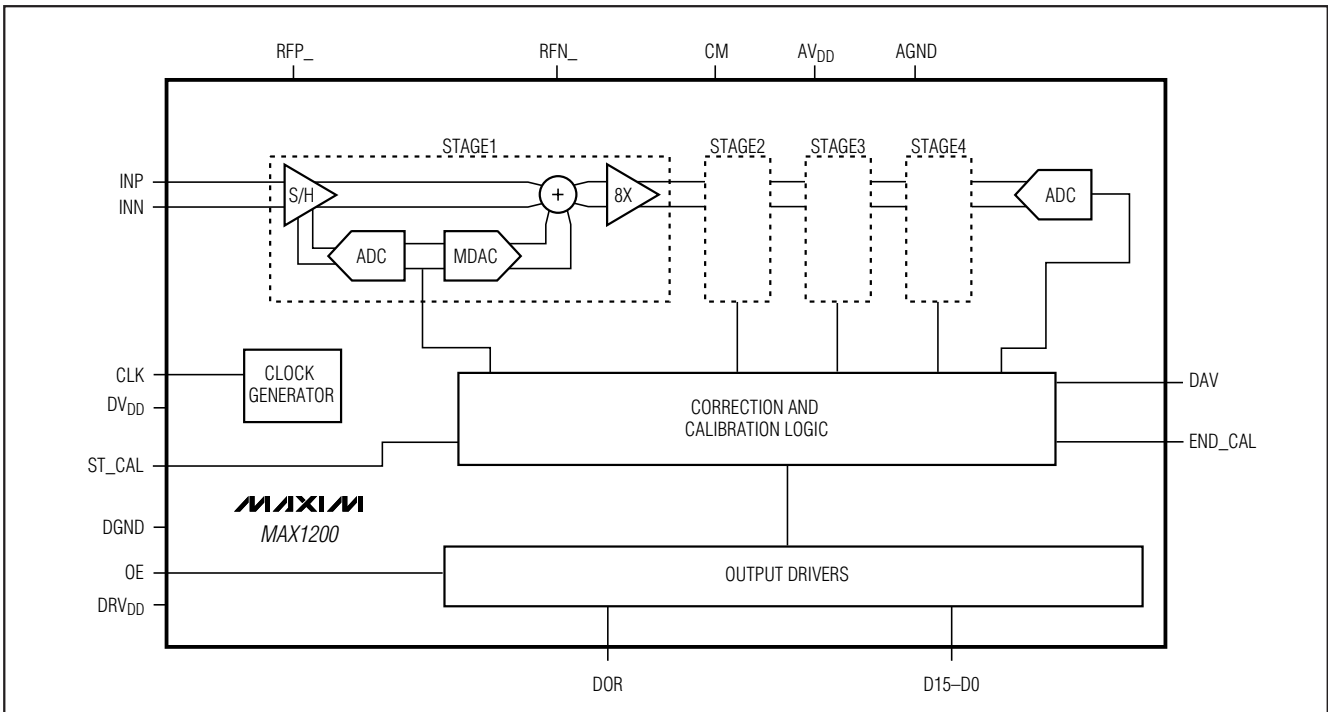


図1. 内部ブロック図

+5V単一電源、1MSPs、16ビット セルフキャリブレーションADC

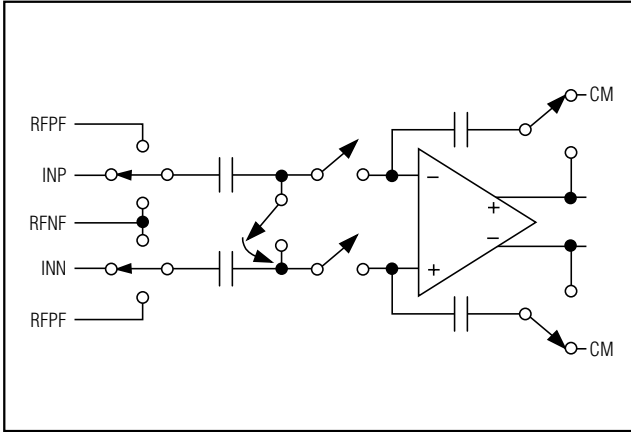


図2. MDAC構造の略図

リファレンスの選択

負荷レギュレーションに優れ、低温度ドリフトが小さいMAX6341等の低ノイズリファレンスを選ぶことが重要です。リファレンスピンの等価入力回路を図3に示します。リファレンスピンはチップ上で約1kの抵抗を駆動することに注意して下さい。リファレンスピンは21pFのスイッチトキャパシタも駆動しています。動的性能を満たすために、リファレンス電圧は1クロックサイクル内に0.0015%までセトリングする必要があります。適切な駆動回路(図4)を慎重に選んで下さい。リファレンスピン(RFPF、RFNF)のコンデンサは各クロックサイクル中に必要な動的電荷を提供します。オペアンプはリファレンス信号の精度を保証します。これらのコンデンサはポリスチレン又はテフロンコンデンサのような誘電吸収特性の小さなものでなければなりません。

リファレンスピンは最大仕様レベル以内であればシングルエンド又は差動電圧に接続することができます。通常は最高のSNR性能を得るために正リファレンスピン(RFPF)が4.096Vに設定され、負リファレンスピン(RFNF)がアナロググランドに接続されます。THD性能の方が信号雑音比よりも重要であるアプリケーションの場合は、 $V_{RFPS} = +3.5V$ 、 $V_{RFNS} = +1.5V$ 等の低レベルの差動電圧を選んで下さい。

センスピンRFPS及びRFNSと外部アンプを使ってチップ内外のラインでの抵抗性電圧降下を補償することができます。センスピンの部分で適正なケルビン接続を使用することにより、確実に適正なリファレンス電圧を得るようにして下さい。

コモンモード電圧

アナログ入力におけるスイッチトキャパシタ入力回路により、AGNDとアナログ電源電圧の間の信号に対応

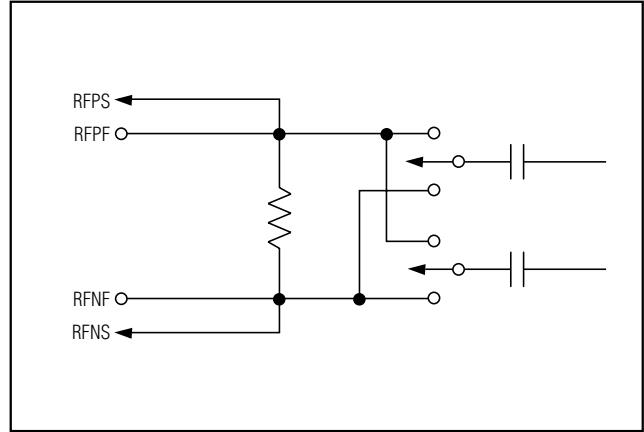


図3. リファレンスピンの等価入力。センスピンにDC電流が流れないようにして下さい。

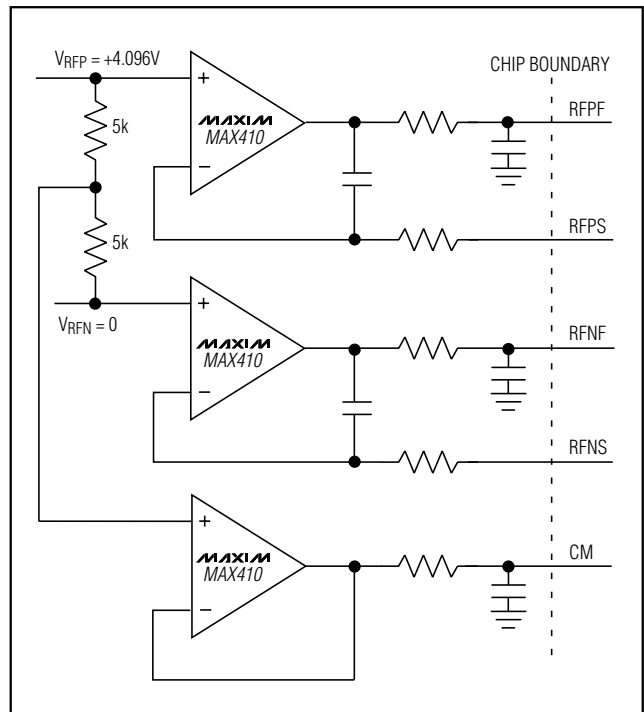


図4. リファレンスピン及びコモンモードピンの駆動回路

できます。コモンモード電圧はADCの性能に強く影響するため、 $V_{CM} = (V_{RFPS} + V_{RFNS})/2$ にすると最良の結果が得られます。2つのリファレンス電圧の間に抵抗分圧器を使用することによってこれを実現して下さい。図4に、良好な動的性能を得るための標準的な駆動回路を示します。

+5V単一電源、1MSPs、16ビット セルフキャリブレーションADC

アナログ信号調節

シングルエンド入力の場合、負アナログ入力ピン(INN)はコモンモード電圧ピン(CM)に接続され、正アナログ入力ピン(INP)は入力に接続されます。

本製品の優れたAC性能をナイキスト周波数に達するまでフルに発揮させるため、差動信号でチップを駆動して下さい。通信機器のように、信号がもともと差動モードで得られる場合もありますが、医療用その他のアプリケーションのようにシングルエンド入力のみを提供している場合もあります。その場合は、図5の推奨回路を使ってシングルエンド信号を差動信号に変換して下さい。MAX1200の入力のフルパワー帯域幅にわたって信号純度を保つために、MAX4108のような低ノイズ広帯域アンプを使って下さい。

入力信号の信号対雑音歪み比を改善するためにローパス又はバンドパス信号が必要になる場合があります。低周波数の信号(100kHz以下)の場合はアクティブフィルタを使うことができます。これより高い周波数では受動フィルタの方が便利です。

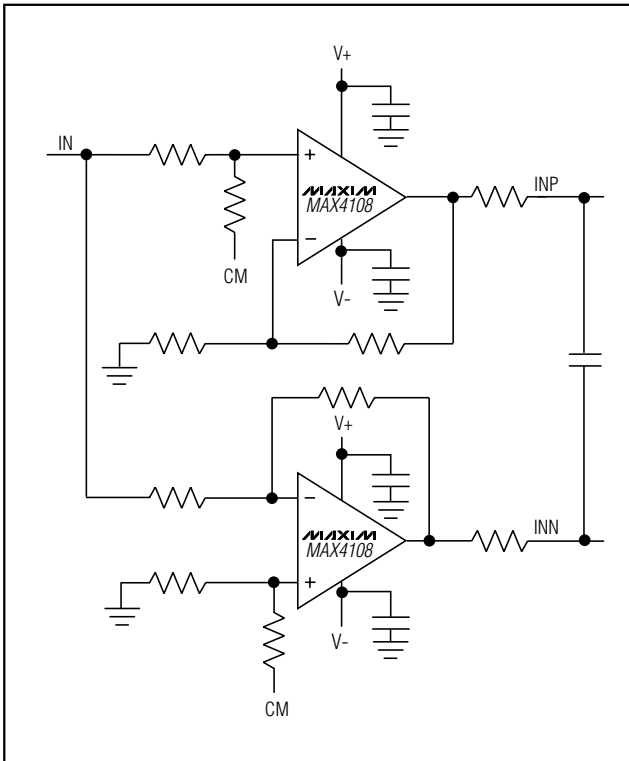


図5. アナロググランドを基準としたシングルエンド信号から差動信号を生成するシンプルな回路。INP及びINNにおけるコモンモード電圧はCMと等しくなっています。

トランスを使ったシングルエンドから差動エンドへの変換

シングルエンドから差動エンドへの変換の別方法として、CoiltronicsのCTX03-13675等のバラントランスを使うことができます。これらのトランスの重要な利点は、一次側のグランドを基準としたシングルエンド信号を二次側で最善のコモンモード電圧にレベルシフトできることです。20kHz以下の周波数においてはトランスコアが飽和し始めて奇数次の高調波が発生します。

クロックソースの必要条件

パイプラインADCは通常デューティサイクル50%のクロックを必要としますが、MAX1200はこの制限を避けるために2分周回路を提供して条件をゆるめています。クロック発生器としては、信号ソースの周波数範囲、振幅及びスルーレートに相応したものを選んで下さい。入力信号のスルーレートが小さければ、クロックのジッタの必要条件はゆるくなります。しかし、スルーレートが高い場合はクロックのジッタを最小限に抑える必要があります。フルスケール振幅の入力サイン波の場合、クロックジッタによる最大可能信号対雑音比(SNR)は次式で与えられます。

$$SNR_{MAX} = \frac{1}{2 \cdot \pi \cdot f_{IN} \cdot \sigma_{JITTER}}$$

例えば、 f_{IN} が500kHzで $JITTER$ が10ps RMSである場合、ジッタに起因するSNRの限界は約90dBです。このようなクロックソースを得るためには低ノイズコンパレータ及び低位相ノイズ信号発生器が必要となります。図6に示すクロック回路がその例です。

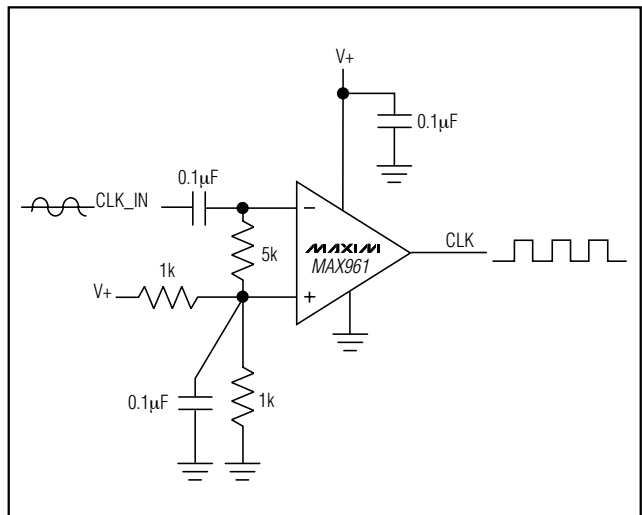


図6. 低ノイズコンパレータを使ったクロック発生回路

+5V単一電源、1Msps、16ビット セルフキャリブレーションADC

キャリブレーション手順

MAX1200はパイプライン構造であるため、低分解能ディジタイザ(粗ADC)を使って入力信号を近似しています。次に同じ分解能のMDACを使って入力信号を再構築し、それを入力から差し引いて残余をSC利得段で増幅します。この残余が次の段に送られます。

MAX1200の精度はMDACの精度によって制限されます。MDACの精度は使用しているコンデンサのマッチングに強く依存します。コンデンサ間の mismatch は測定され、オンチップメモリに記憶されます。この値は、後で入力信号を変換するとき 사용됩니다。

キャリブレーション手順中、クロックは連続的に動作している必要があります。ST_CAL(キャリブレーション開始)は、少なくとも4クロックサイクルの幅で、17,400クロックサイクルよりは短い正のパルスによって始まります(図8)。

ST_CAL入力は内部でタイミングを調節するため、クロックと非同期でもかまいません。ST_CALが起動されると、1又は2クロックサイクル後にEND_CALがローになり、キャリブレーションが完了するまでローに留まります。この期間中、リファレンス電圧は0.01%以内に安定していなければなりません。さもないとキャリブレーションが無効になります。キャリブレーション中、アナログ入力INP及びINNは使用されませんが、これらの入力が静止している方が良好な性能が得られます。END_CALがハイ(キャリブレーション手順の完了を示す)になると、ADCは変換動作ができる状態になります。

一旦キャリブレーションされると、MAX1200は温度や電源電圧の小さな変化(±5%)には鈍感になります。キャリブレーションの後で温度が±20以上変化した場合は、最良の性能を維持するために再びキャリブレーションして下さい。

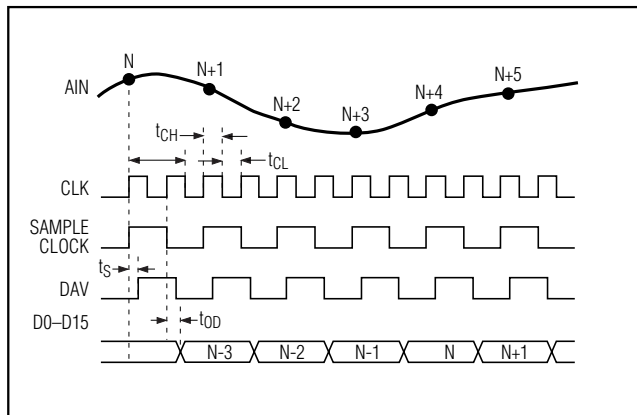


図7. メインタイミング図

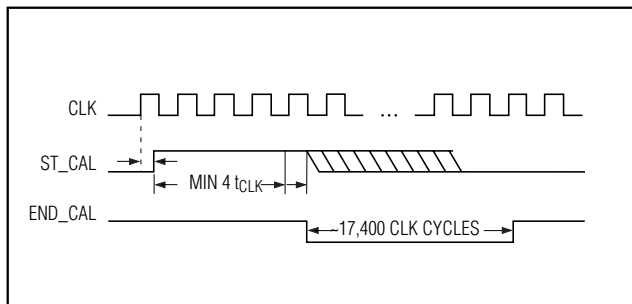


図8. キャリブレーションの開始と終了のタイミング

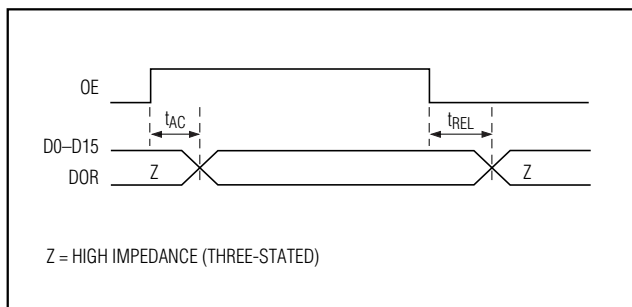


図9. バスアクセス及びバス放棄のタイミング --- 出力イネーブル(OE)で制御

2の補数形式の出力

MAX1200は2の補数形式でデータを出力します。表1にさまざまなフルスケール入力を2の補数形式の出力コードに変換した例を示します。

アプリケーション情報

信号対雑音比(SNR)

デジタルサンプルから完ぺきに再構築された波形の場合、理論的SNRはフルスケールアナログ入力(RMS値)のRMS数値化エラー(残留エラー)に対する比です。理想的な最小アナログデジタルノイズは数値化エラーのみに起因し、ADCの分解能(Nビット)によって直接決まります。

$$SNR_{(MAX)} = (6.02 \cdot N + 1.76) \text{ dB}$$

現実には、数値化ノイズの他にもサーマルノイズ、リファレンスノイズ、クロックジッタ等のノイズソースがあります。ですから、SNRを計算するときはRMS信号とRMSノイズの比をとります。RMSノイズは基本波以外の全てのスペクトラル成分、最初の9つの高調波及びDCオフセットを含みます。

+5V単一電源、1MSPS、16ビット セルフキャリブレーションADC

表1. 2の補数形式の変換

SCALE	OFFSET BINARY	ONE'S COMPLEMENT	TWO'S COMPLEMENT
+FSR - 1LSB	1111 1111	0111 1111	0111 1111
+3/4FSR	1110 0000	0110 0000	0110 0000
+1/2FSR	1100 0000	0100 0000	0100 0000
+1/4FSR	1010 0000	0010 0000	0010 0000
+0	1000 0000	0000 0000	0000 0000
-0	— —	— —	1111 1111
-1/4FSR	0110 0000	1110 0000	1101 1111
-1/2FSR	0100 0000	1100 0000	1011 1111
-3/4FSR	0010 0000	1010 0000	1001 1111
-FSR + 1LSB	0000 0001	1000 0001	1000 0000
-FSR	0000 0000	1000 0000	— —

信号対雑音+歪み(SINAD)

SINADは基本入力周波数のRMS振幅とその他全てのADC出力信号の比です。

$$\text{SINAD(dB)} = 20\log\left[\frac{\text{信号}_{\text{RMS}}}{(\text{ノイズ} + \text{歪み})_{\text{RMS}}}\right]$$

実効ビット数(ENOB)

ENOBは特定の入力周波数及びサンプリングレートにおけるADCの包括的な精度です。理想的なADCの誤差は数値化ノイズのみからなっています。入力範囲がADCのフルスケール範囲に等しい場合、実効ビット数は次式で計算できます。

$$\text{ENOB} = (\text{SINAD} - 1.76)/6.02$$

全高調波歪み(THD)

THDは入力信号の最初の9つの高調波RMS和と基本波そのものの比です。これは次式で表されます。

$$\text{THD} = 20\log\left[\frac{\sqrt{(V_2^2 + V_3^2 + V_4^2 + \dots + V_9^2)}}{V_1}\right]$$

ここで、 V_1 は基本波の振幅、 $V_2 \sim V_9$ は2次～9次高調波の振幅です。

スプリアスフリーダイナミックレンジ(SFDR)

SFDRは基本波(最大信号成分)と次に大きなスプリアス成分(DCオフセットを除く)のRMS値の比です。

グランディング及び電源デカップリング

グランディングと電源デカップリングはMAX1200の性能に強い影響を与えます。16ビット分解能においては、望ましくないデジタルクロストークが入力、リファレンス、電源及びグランド接続部を通じてカップリングし、SNR又はSFDRに悪影響を与える可能性があります。さらに電磁的干渉(EMI)がMAX1200にカップリングして入ってくるか、あるいはMAX1200で発生することがあります。この為、グランディング及び電源デカップリングの際には取扱い上の注意に忠実に従って下さい。

まず、独立のグランド及び電源プレーンを備えた多層プリント基板(PCB)をお勧めします。高速信号トレースはグランドプレーンのすぐ上に引いて下さい。MAX1200はアナログとデジタルのグランドバス(それぞれAGND及びDGND)が別々になっているため、プリント基板の方もアナログとデジタルのグランド部がそれぞれ別々になっていて一点でだけ接続されている(スターグランド)構成が好適です。デジタル信号はデジタルグランドの上に、アナログ信号はアナログ信号の上に引いて下さい。デジタル信号は敏感なアナログ入力、リファレンス入力検出部及びクロック入力から遠ざけて下さい。

MAX1200は3つの電源入力を持っています。すなわち、アナログ V_{DD} (AV_{DD})、デジタル V_{DD} (DV_{DD})及びドライブ V_{DD} (DRV_{DD})です。各 AV_{DD} 入力は $0.1\mu\text{F}$ と $0.001\mu\text{F}$ の並列なセラミックチップコンデンサでデカップリングして下さい。その際、これらのコンデンサをピンできるだけ近くに配置し、グランドプレーンへの接続も

+5V単一電源、1Msps、16ビット セルフキャリブレーションADC

できるだけ短くして下さい。DV_{DD}ピンにも独立の0.1μFコンデンサをそれぞれのピンの近くに接続し、DRV_{DD}ピンについても同様にして下さい。デジタル負荷容量は最小限に抑えて下さい。もし、各デジタル出力の全負荷容量が20pFを超えるようであれば、DRV_{DD}デカップリングコンデンサを増やすか、あるいはさらに有効な方法としてデジタルバッファを追加して下さい。

電源電圧は、大きなタンタル又は電解コンデンサを使ってプリント基板に入るところでデカップリングして下さい。フェライトビーズにデカップリングコンデンサを追加してパイ・ネットワークを形成したものをえば、さらに性能が向上するでしょう。

MAX1200のデジタル電源は+5V~+3Vを許容しますが、アナログ電源入力(AV_{DD})は+5V(typ)です。通常、DV_{DD}とDRV_{DD}ピンは同じ電源に接続されます。DV_{DD}

電源はDRV_{DD}電圧以上でなければなりません。例えば、デジタル3.3V電源をDRV_{DD}に接続し、DV_{DD}にはよりクリーンな+5V電源を接続すれば性能が僅かに向上します。また、+3.3V電源をDRV_{DD}とDV_{DD}の両方に接続することもできますが、+5V電源をDRV_{DD}に接続しているときに+3.3V電源をDV_{DD}に接続することはできません(表2)。

表2. 電源電圧の組み合わせ

AV _{DD} (V)	DV _{DD} (V)	DRV _{DD} (V)	ALLOWED/ NOT ALLOWED
+5	+5	+5	Allowed
+5	+5	+3.3	Allowed
+5	+3.3	+3.3	Allowed
+5	+3.3	+5	Not Allowed

チップ情報

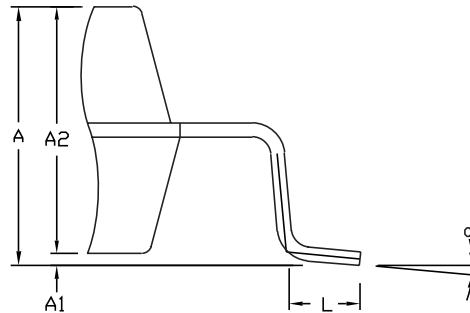
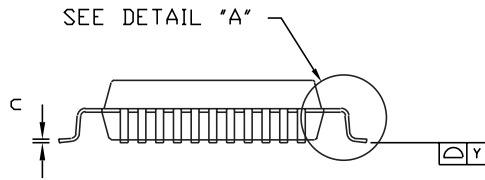
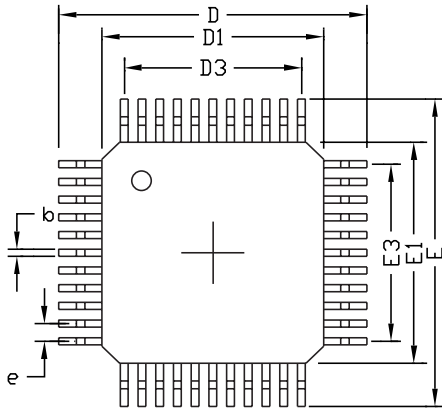
TRANSISTOR COUNT: 56,577

SUBSTRATE CONNECTED TO AGND

+5V単一電源、1MSPS、16ビット セルフキャリブレーションADC

MAX1200

パッケージ



DIM	MILLIMETERS		INCHES	
	MIN	MAX	MIN	MAX
A	2.032	2.388	0.080	0.094
A1	0.102	0.254	0.004	0.010
A2	1.930	2.134	0.076	0.084
b	0.305	0.457	0.012	0.018
c	0.102	0.254	0.004	0.010
D	12.954	13.462	0.510	0.530
D1	9.906	10.109	0.390	0.398
D3	8.000	REF	0.315	REF
E	12.954	13.462	0.510	0.530
E1	9.906	10.109	0.390	0.398
E3	8.000	REF	0.315	REF
e	0.800	REF	0.0315	REF
L	0.635	0.940	0.025	0.037
α	*0	*10	*0	*10

NOTES:

1. D1&E1 DO NOT INCLUDE MOLD FLASH.
2. MOLD FLASH OR PROTRUSIONS NOT TO EXCEED .254mm(.010").
3. CONTROLLING DIMENSION: MILLIMETER.
4. MEETS JEDEC MO-108-AA-2.

DETAIL "A"

MAXIM		
<small>PROPRIETARY INFORMATION</small>		
<small>TITLE:</small>		
PACKAGE OUTLINE, MQFP, 44L		
<small>APPROVAL</small>	<small>DOCUMENT CONTROL NO.</small>	<small>REV</small>
	21-0826	C 1/1

MQFP44LEFS

**+5V単一電源、1Msps、16ビット
セルフキャリブレーションADC**

NOTES

MAX1200

+5V単一電源、1Msps、16ビット セルフキャリブレーションADC

MAX1200

NOTES

販売代理店

マキシム・ジャパン株式会社

〒169-0051東京都新宿区西早稲田3-30-16(ホリゾン1ビル)
TEL. (03)3232-6141 FAX. (03)3232-6149

マキシム社では全体がマキシム社製品で実現されている回路以外の回路の使用については責任を持ちません。回路特許ライセンスは明言されていません。マキシム社は随時予告なしに回路及び仕様を変更する権利を保留します。

16 _____ **Maxim Integrated Products, 120 San Gabriel Drive, Sunnyvale, CA 94086 408-737-7600**

© 1998 Maxim Integrated Products

MAXIM is a registered trademark of Maxim Integrated Products.