

MAX1002/MAX1003評価キット

概要

MAX1002/MAX1003評価キット(EVキット)は、60Msps MAX1002及び90Msps MAX1003デュアル6ビットアナログデジタルコンバータ(ADC)の評価を容易にします。本キットには、内蔵発振器を電圧制御発振器(VCO)として動作させるために必要な基本的な部品が含まれています。各ボードは、簡単に外部クロックソース用に修正できます。

電源、アナログ入力及びデジタル出力コネクタにより、素子への接続が簡単に行うことができます。PCボードは、可能な限り最高の動的性能を保证するようにレイアウトが最適化されています。EVキットには、MAX1002又はMAX1003が含まれています。

部品リスト

DESIGNATION	QTY	DESCRIPTION
C1, C10, C11, C12	4	0.01 μ F, 25V min, 10% ceramic capacitors
C2, C3, C6, C7	4	47pF, 25V min, 5% ceramic capacitors
C4, C15	2	0.22 μ F, 25V min, 10% ceramic capacitors
C5	1	5pF, 10V min, 10% ceramic capacitor (MAX1003)
		22pF, 10V min, 10% ceramic capacitor (MAX1002)
C8, C9, C13, C14	4	0.1 μ F, 10V min, 10% ceramic capacitors
C16, C17	2	10 μ F, 10V min, 20% tantalum caps AVX TAJC106K016
R1	1	10k Ω , 5% resistor
R2, R3	2	47k Ω , 5% resistors
R4-R7	4	49.9 Ω , 1% resistors
L1	1	220nH inductor Coilcraft 1008CS-221TKBC
U1	1	MAX1003CAX, 90Msps
		MAX1002CAX, 60Msps
D1	1	Varactor diode M/A-COM MA4ST079CK-287, SOT23
IIN+, IIN-, QIN+, QIN-	4	BNC connectors
None	1	MAX1002/MAX1003 circuit board
JU1, JU2, JU6, JU7	4	0 Ω resistors
JU3, JU4, JU8, JU9	4	2-pin headers
JU5	1	3-pin header
JU11	1	2-pin header (MAX1002 only)
J1	1	26-pin connector
None	1	Shunt for JU5

特長

- ◆ 有効ビット数：5.85(アナログ入力周波数20MHz)
- ◆ アナログとデジタルの電源及びグランドが独立した最適化PCボードを使用
- ◆ I及びQチャンネルの両方に対してマッチングされたシングルエンド又は差動アナログ入力
- ◆ スクエアピンヘッダにより、ロジックアナライザとデジタル出力を容易に接続
- ◆ ADCのフルスケール利得範囲はユーザによる選択可能
- ◆ 完全実装済み、試験済み

型番

PART	TEMP. RANGE	BOARD TYPE
MAX1002EVKIT-SO	0°C to +70°C	Surface Mount
MAX1003EVKIT-SO	0°C to +70°C	Surface Mount

部品メーカー

SUPPLIER*	PHONE	FAX
AVX	(803) 946-0690	(803) 626-3123
Coilcraft	(847) 639-6400	(847) 639-1469
M/A-COM	(617) 564-3100	(617) 564-3050
Sprague	(603) 224-1961	(603) 224-1430

* これらの部品メーカーに連絡する際には、MAX1002/MAX1003を使用していることをお伝えください。

クイックスタート

MAX1002/MAX1003 EVキットは、完全実装済み、試験済みです。以下の手順に従い、ボードが適正に動作することを確認してください。EVキットへの接続が完了するまでは、電源を投入しないでください。

- 1) VCCパッドに+5V電源を接続します。次に、その電源のグランドをGNDパッドに接続します。
- 2) VCCOパッドに+3.3V(MAX1003)又は+5V(MAX1002)電源を接続します。電源のグランドをOGNDパッドに接続します。
- 3) VTUNEパッドに+4V電源を接続します。電源のグランドをGNDパッドに接続します。
- 4) ジャンパJU5のシャントを外します。これによりフルスケール範囲が250mVp-pに設定されます。

MAX1002/MAX1003評価キット

- 5) RFスプリッタ・コンバイナを使用して、250mVp-p、20MHzのサイン波ソースをBNC J3及びJ6の両方のアナログ入力に接続します。アナログ入力インピーダンスは、各チャンネル50 Ωです。
- 6) ロジックアナライザをコネクタJ1に接続してデジタル出力を監視します。
- 7) 全ての電源及び信号ソースをオンにします。
- 8) ロジックアナライザを使用して、デジタル化されたアナログ入力信号を観察します。

詳細

EVキットジャンパ

MAX1002/MAX1003 EVキットには、ボード及び部品のオプションを選択するいくつかのジャンパが付いています。以下に、様々なジャンパ及びそれらの目的について説明します。表1に、本EVキットのジャンパ及びそれらのデフォルト位置が記載されています。

表1. EVキットのジャンパ及びデフォルト位置

ジャンパ	機能	デフォルト位置
JU1, JU2, JU6, JU7	電源電流検出ポート	0 抵抗により短絡
JU3, JU4, JU8, JU9	オフセット補正アンプイネーブル	オープン
JU5	ADCフルスケール範囲の選択	オープン
JU11	単一電源動作にVCCOをVCCに接続 (MAX1002)	オープン

電源の必要条件

MAX1002及びMAX1003は、いずれもアナログV_{CC}電源として+5Vで約65mAを必要とします。しかし、デジタル出力用の電源条件は2つの素子では異なっています。ジャンパJU1、JU2、JU6及びJU7には0 Ωの抵抗が取り付けられており、これらを外すと電流計で素子の電源電流を検出できます。

MAX1003のデジタル出力電源

MAX1003は、V_{CCO}電源として+3.3Vを必要とします。電源電流の必要条件は、サンプリングクロック、アナログ入力周波数及びデジタル出力における容量性負荷の関数です。負荷が15pFで、20MHzのアナログ入力周波数が90MSPSでサンプリングされる時の消費電流は、約10mAです。

MAX1002のデジタル出力電源

MAX1002は、V_{CCO}電源として+5Vを使用します。MAX1003の場合と同様、電流の必要条件はアナログ入力周波数と出力における容量性負荷の関数です。負荷が15pFで、20MHzのアナログ入力周波数が60MSPSでサンプリングされる時の消費電流は、約13mAです。また、EVキットの電源コネクタの近くのJU11にジャンパを取り付けることにより、1つの単一電源でV_{CC}及びV_{CCO}の両電源をまかなうこともできます。しかし、最高の動的性能を得るには、アナログ電源とデジタル電源は別にしてください。

アナログ入力

デュアルADCへのアナログ入力は、BNCコネクタIIN+、IIN-、QIN+及びQIN-を通して入ってきます。コネクタは49.9 Ωでグラウンドに終端処理され、コンバータのアナログ入力にACカップリングされています。アナログ入力は、内部においてDC 2.35Vに自己バイアスされています。標準アプリケーション回路では、ACカップリングの同相及び直交信号を使ってIIN+及びQIN+非反転アナログ入力を駆動しています。アナログ入力の公称入力抵抗は20k Ωであり、ACカップリングコンデンサの値が0.1µFであるため、低周波数コーナーは約80Hzになります。

アナログ入力は、AC又はDCカップリング入力によってシングルエンド又は差動で駆動できます。反転又は非反転入力のいずれもシングルエンドで駆動できます。反転入力が駆動されると、デジタル出力コードは反転されます(補数になります)。標準回路については、MAX1002又はMAX1003のデータシートを参照してください。

ADCの利得選択

MAX1002及びMAX1003では、単一のGAIN選択ピンによりI及びQチャネルのフルスケール入力範囲が制御されます。表2に示すように、ジャンパJU5を使用して

表2. 利得選択ジャンパJU5の設定

JU5の設定	接続	ADCの利得
	ピン1と2を短絡	低利得、500mVp-p
	ピンの短絡なし	中利得、250mVp-p
	ピン2と3を短絡	高利得、125mVp-p

希望の利得範囲を手動で選択します。EVキットは、中利得範囲が選択された状態(ジャンパピンがオープン)で出荷されます。

表3に、中利得(250mV)フルスケール範囲が選択された場合に可能な入力ドライブの組み合わせが記載されています。DCカップリングの場合、ドライブレベルはアナログ入力のオープン回路同相電圧(通常2.35V)を基準とし、ACカップリングの場合はグラウンドを基準とします。低利得(500mVp-p)範囲が選択された場合、入力ドライブの条件は表3に記載されたものの2倍になります。高利得(125mVp-p)範囲が選択された場合、入力ドライブの条件は表3に記載されたものの半分になります。

表3. 中利得における標準的な入力ドライブ必要条件

入力ドライブ	QIN+又はIIN+	QIN-又はIIN-	出力コード
シングルエンド 非反転	+125mV	オープン回路	111111
	0	オープン回路	100000
	-125mV	オープン回路	000000
シングルエンド 反転	オープン回路	+125mV	000000
	オープン回路	0	011111
	オープン回路	-125mV	111111
差動	+62.5mV	-62.5mV	111111
	0	0	100000
	-62.5mV	+62.5mV	000000

オフセット補正アンプ

標準的なACカップリングアプリケーション回路では、MAX1002及びMAX1003に含まれているオフセット補正アンプをイネーブルするのが普通です。DCカップリングアプリケーションの場合、ジャンパJU3、JU4(Iチャンネル)及びJU8、JU9(Qチャンネル)は短絡ブロックを付け、ディセーブルする必要があります。これらのジャンパはIOCC+(ピン2)、IOCC-(ピン3)、QOCC-(ピン16)及びQOCC+(ピン17)をグラウンドに短絡してアンプをディセーブルします。MAX1002/MAX1003 EVキットは、オフセット補正アンプがイネーブル(ジャンパがオープン)、アナログ入力ACカップリングの構成になっています。

電圧制御発振器の動作

本EVキットには、外部共振タンク及びバラクタダイオードを使用してアナログデジタルコンバータ(ADC)のサンプリングレートを設定するための電圧制御発振器

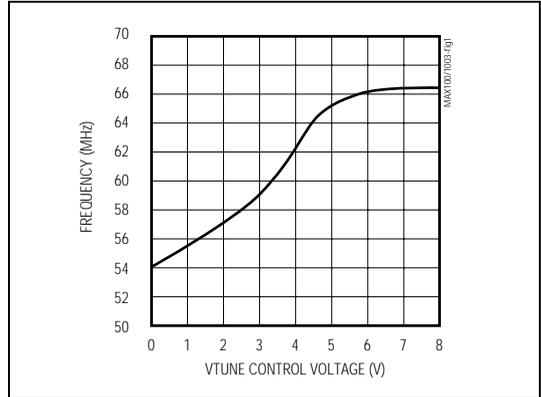


図1. MAX1002の発振器周波数対VTUNE制御電圧

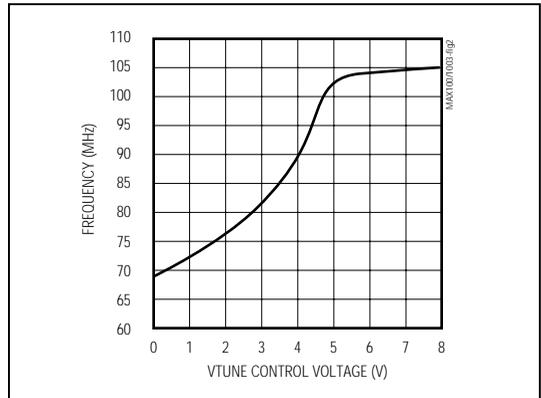


図2. MAX1003の発振器周波数対VTUNE制御電圧

(VCO)が含まれています。VTUNEパッドに印加された電圧がバラクタダイオードの容量を変化させ、それによりタンクの共振周波数を調節します。そしてこれが発振器のサンプリング周波数を設定します。VTUNEの電圧は、0Vから最大8Vまで変えられます。

本EVキットは、約4Vの公称VTUNE制御電圧で、ADCサンプリングレートが60 Msps(MAX1002)又は90 Msps(MAX1003)になります。VTUNE制御電圧は、よくフィルタリングしてください。この電源のノイズは、内部発振器にジッタを発生させコンバータの動的性能を劣化させます。図1及び図2に、それぞれMAX1002及びMAX1003 EVキットのVTUNE制御電圧の標準的な周波数調節範囲を示します。

表4. 外部クロックソースの場合のEVキット修正箇所

部品	説明	修正
クロックオーバードライブ	クロック入力 BNCコネクタ	追加
C5	5pFコンデンサ(MAX1003) 22pFコンデンサ(MAX1002)	除去
C6, C7	47pFコンデンサ	0.01μFコンデンサで置換
L1	220nHインダクタ	除去
R1	10k 抵抗	除去
R2, R3	47k 抵抗	49.9 抵抗で置換
D1	バラクタダイオード	除去

外部クロック動作

MAX1002/MAX1003 EVキットは、外部クロックソースを使用してADCを駆動するように修正できます。それには、VCO回路から外部共振器部品を取り外して新しい部品をいくつか追加します。表4に、ボードを外部クロックソース用に修正する場合に必要な変更事項が記載されています。でき上がった回路を図4に示します。

図4では、R3が49.9 に変わっているのは、50 外部信号発生器に対する適正な終端処理のためです。ACカップリングコンデンサC6は外部クロック信号をTNK+(ピン9)でMAX1002/MAX1003の発振器回路にカップリングします。R2及びC7は、発振器の両ポートにおけるインピーダンスのバランスを取ります。全ての修正が完了した時点で、外部クロックソースをEVキット上のCLOCK OVERDRIVEと印の付いたBNCコネクタに接続してください。推奨クロック振幅は1Vp-pです。但し、ADCはCLOCK OVERDRIVEが100mVp-p ~ 2.5Vp-pの範囲であれば正しく動作します。

最高の動的性能を得るには、外部クロックソースの位相ノイズを低くしてください。これは、低位相ノイズのサイン波発振器を使用することにより達成できます。MAX1002/MAX1003を駆動するには、矩形波のクロックソースは必要ありません。これらの素子は、優れた動的性能を維持しながら低レベルの入力サイン波を増幅してADCコンパレータを駆動できるだけの利得を備えています。

デジタル出力

TTL/CMOSコンパチブルのデジタル出力は、I及びQチャネルからパラレルでコネクタJ1に出力されます。データフォーマットはD5がMSB、D0がLSBのオフセットバイナリです。基板端に近い方のピン列はデジタル出力グランド(OGND)であり、データビットは内側の列になっています。コネクタの中央には、出力クロック(DCLK)のピンがあります。この信号は、ロジックアナライザ又は外部DSP回路で捕捉するためにパラレル出力データをラッチする時に使用できます。いずれのデジタル出力もDCLKの立上がりエッジで更新されます(MAX1002又はMAX1003データシートのタイミング図を参照)。

レイアウト上の考慮

MAX1002/MAX1003 EVキットのレイアウトは、高速信号用に最適化されており、アナログ部とデジタル部間のカップリングを最小に抑えるため、グランド処理、電源バイパス及び信号経路のレイアウトに注意が払われています。例えば、タンク回路の下のグランドプレーンは、C5、L1及びD1で形成される外部共振回路に必要な比較的小さなコンデンサにかかる浮遊容量性負荷を低減するために除去されています。その他のレイアウト上の考慮点について、以下に説明します。

電源及びグランド処理

本EVキットは、最高の動的性能を得るためにアナログとデジタルの電源及びグランドを別にしてしています。回路ボードの裏面のVCC電源コネクタの近くにある薄いトレースによって、アナログと出力のグランドプレーンが互いに接続されています。これらの電源グランドが他のところを基準にしている場合には、このトレースを切断することができます。

通常、アナログとデジタルのグランドの基準を1点にすることにより、グランドループ及びデジタル出力からのノイズによる敏感なアナログ回路への悪影響を防ぐことができます。ボードの裏面のグランドトレースが切断されている場合は、2つのグランドの間の絶対最大定格を守るようにしてください。

バイパス

コンバータの最高の動的性能を引き出すには、適正なバイパスが必須です。MAX1002/MAX1003 EVキットは、低周波数の電源リップルを除去するために10 μ Fのバイパスコンデンサを電源コネクタの近くに取り付けてあります。高周波バイパスは、素子の電源ピンの非常に近くに取り付けたセラミックチップによって達成されています。

デジタル出力がトグルする度に、 V_{CCO} 電源内の過渡的電流が敏感なアナログ回路にカップリングするために、コンバータの有効ビット数性能が著しく劣化することがあります。特に V_{CCO} を効果的にOGNDにバイパスすることが重要です。最良の結果を得るには、バイパスコンデンサをボードの同じ側に配置して、素子の近くに取り付けてください。これによってスルーホールの使用を避けることができるため、直列インダクタンスが低減されます。EVキット用に選択されたコンデンサは小さいため(サイズ0603)、レイアウトはコンパクトです。最終的に、小さな値(47pF)と小さな形状は自己共振周波数が高くなり、効果的に高周波のバイパスを行います。

アプリケーション情報

コンバータの動的性能をフルに発揮させるには、 V_{CCO} 及びOGNDにおける過渡電流を低減するためデジタル出力における容量性負荷を最小限にしてください。出力ビット当たりの最大容量は15pF以下にしてください。例えば、EVキットのデジタル出力トレース及びJ1コネクタの容量は、トレース当たり約3pFです。アプリケーション回路では、デジタルの受信側のチップをMAX1002/MAX1003の非常に近くに配置し、出力ビットトレースの下のグランドプレーンを除去することによって、これをさらに小さくすることができます。

評価用に、EVキットのJ1コネクタにロジックアナライザを接続することができます。アナライザは、リボンケーブルを追加せずに直接EVキットに接続してください。短いリボンケーブルでもデジタル出力の最大推奨容量性負荷を超えることがあります。標準的な高速ロジックアナライザプローブはデジタルビット当たり8pFの負荷を付加しますが、これは良好な動的性能を得る上で許容される値です。

MAX1002/MAX1003評価キット

Evaluate: MAX1002/MAX1003

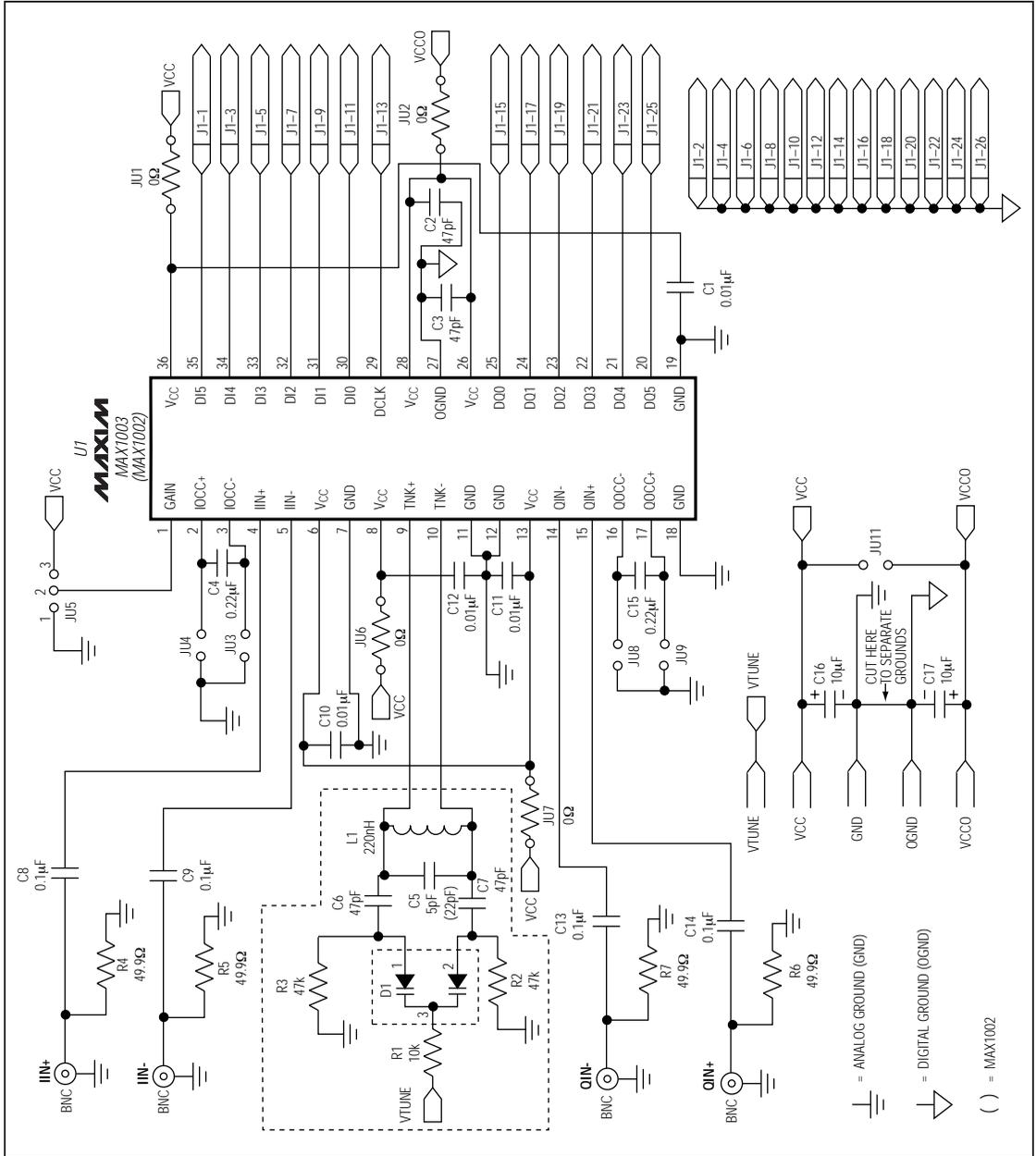


図3. MAX1002/MAX1003 EVキットの回路図(電圧制御発振器モード)

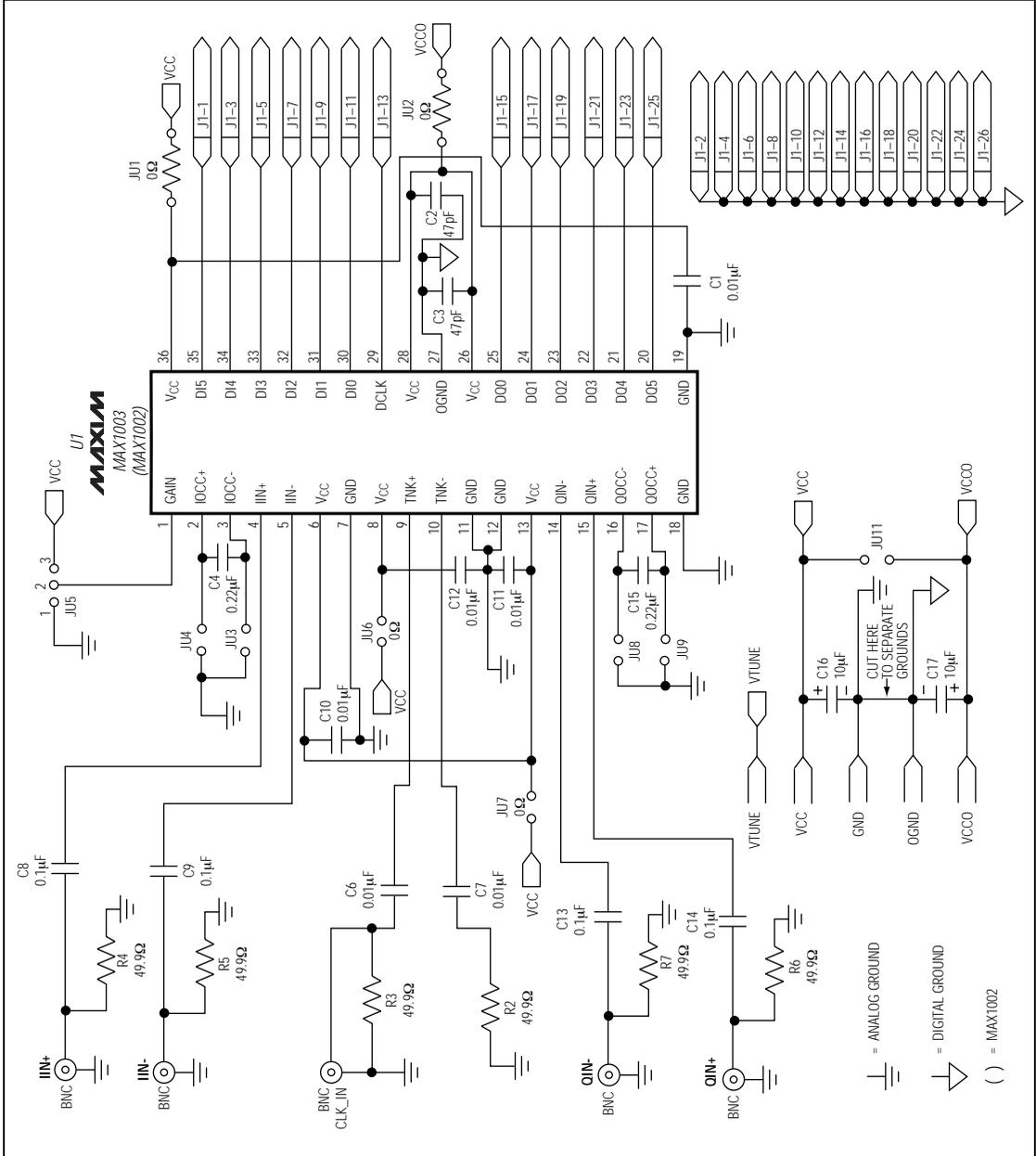


図4. MAX1002/MAX1003 EVキットの回路図(外部クロックモード)

MAX1002/MAX1003評価キット

Evaluate: MAX1002/MAX1003

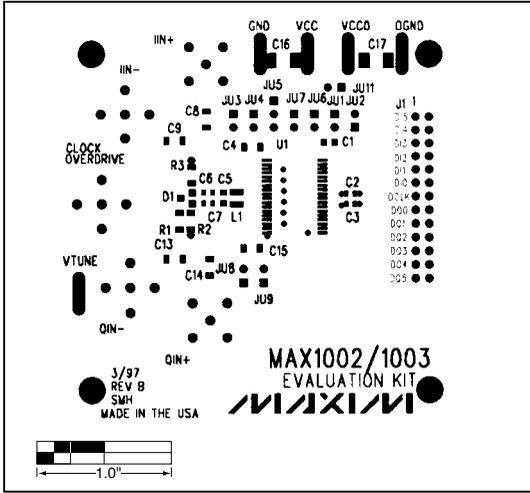


図5. MAX1002/MAX1003 EVキットの部品配置図 (部品面側)

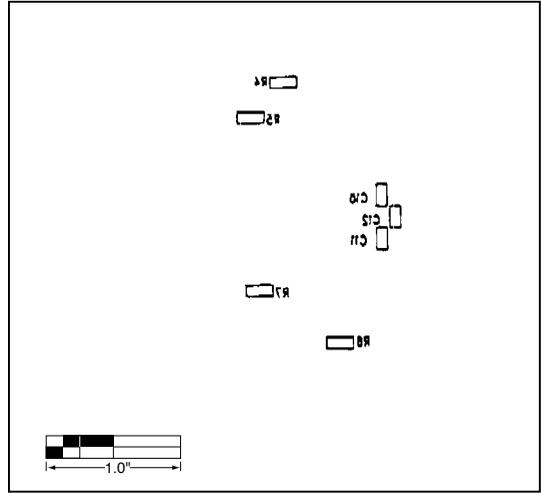


図6. MAX1002/MAX1003 EVキットの部品配置図 (ハンダ面側)

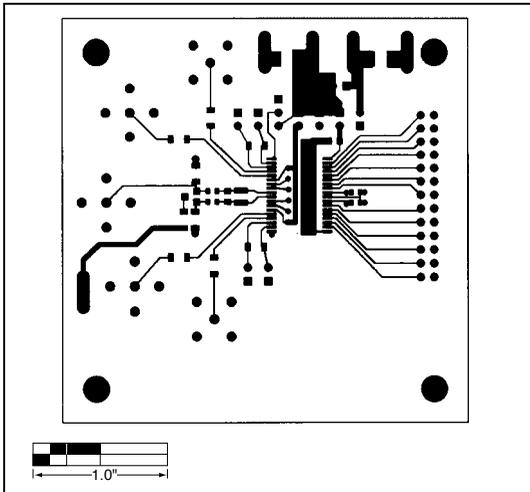


図7. MAX1002/MAX1003 EVキットのPCボードレイアウト (部品面側)

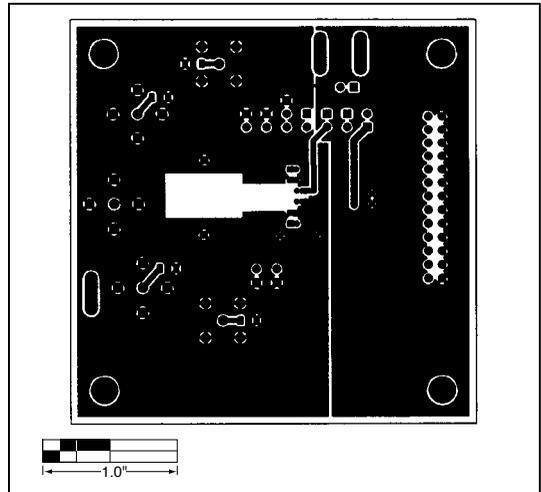


図8. MAX1002/MAX1003 EVキットのPCボードレイアウト (ハンダ面側)

マキシム・ジャパン株式会社

〒169-0051 東京都新宿区西早稲田3-30-16 (ホリゾン1ビル)
TEL. (03)3232-6141 FAX. (03)3232-6149

マキシム社では全体がマキシム社製品で実現されている回路以外の回路の使用については責任を持ちません。回路特許ライセンスは明言されていません。マキシム社は随時予告なしに回路及び仕様を変更する権利を保留します。

8 _____ Maxim Integrated Products, 120 San Gabriel Drive, Sunnyvale, CA 94086 (408) 737-7600

© 1997 Maxim Integrated Products

MAXIM is a registered trademark of Maxim Integrated Products.