



調整可能なバンドパス・フィルタ (1.95GHz~3.4GHz)

データシート

HMC891ALP5E

特長

振幅セトリング時間 : 200ns
リエントリ除去 (広帯域除去) : $\geq 30\text{dB}$
機械調整型設計に代わるシングル・チップ・ソリューション
RoHS 準拠の 32 ピン、5mm x 5mm LFCSP パッケージ

アプリケーション

試験装置および計測装置
防衛用レーダー、電子戦、電子対抗手段 (ECM)
衛星通信および宇宙
工業用および医療用機器

概要

HMC891ALP5E はモノリシック・マイクロ波集積回路 (MMIC) を使用したバンドパス・フィルタで、パスバンド周波数を選択することができます。3dB フィルタ帯域幅は約 9%、20dB フィルタ帯域幅は約 23%です。0V~14V のアナログ・チューニング電圧を加えることによって、中心周波数 (f_{CENTER}) を 1.95GHz~3.4GHz の範囲で変化させることができます。

機能ブロック図

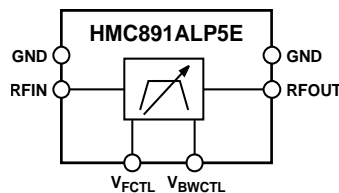


図 1.

この調整可能なフィルタは、物理的サイズの大きいスイッチド・フィルタ・バンクやキャパシティ調整済みフィルタの小型の代替製品として使用することができます。

HMC891ALP5E はモノリシック構造のため非常に優れたマイクロフォニック特性を備えており、高度な通信アプリケーション用に動的調整が可能なソリューションを提供します。

目次

特長	1	インターフェース回路図	5
アプリケーション	1	代表的な性能特性	6
機能ブロック図	1	動作原理	9
概要	1	アプリケーション情報	10
改訂履歴	2	代表的なアプリケーション回路	10
仕様	3	評価用プリント回路基板 (PCB)	10
絶対最大定格	4	外形寸法	11
ESD に関する注意	4	オーダー・ガイド	11
ピン配置およびピン機能の説明	5		

改訂履歴

9/2018—Revision 0: Initial Version

仕様

特に指定のない限り、 $T_A = 25^\circ\text{C}$ 、中心周波数制御電圧 (V_{FCTL}) = 帯域幅制御電圧 (V_{BWCTL})。

表 1.

Parameter	Min	Typ	Max	Unit	Test Conditions/Comments
FREQUENCY RANGE					
Center Frequency (f_{CENTER})	1.95		3.4	GHz	
BANDWIDTH					
3 dB		9		%	
3 dB Bandwidth Control (V_{BWCTL})		± 3		%	Percent change of bandwidth over f_{CENTER} as voltage changes
REJECTION					
Low-Side		$0.89 \times f_{CENTER}$			≥ 20 dB
High-Side		$1.13 \times f_{CENTER}$			≥ 20 dB
Re-entry		$6.40 \times f_{CENTER}$			≤ 30 dB
LOSS					
Insertion Loss		8		dB	
Return Loss		10		dB	
DYNAMIC PERFORMANCE					
Max Input Power for Linear Operation			10	dBm	
Input Third-Order Intercept (Input IP3)		32		dBm	Input power (P_{IN}) = 20 dBm, two tone
Group Delay		3		ns	
Phase Sensitivity		3.6		Rad/V	
Amplitude Settling		200		ns	Time to settle to minimum insertion loss, within ≤ 0.5 dB of static insertion loss
Drift Rate		0.6		MHz/ $^\circ\text{C}$	
RESIDUAL PHASE NOISE					
1 MHz Offset		-165		dBc/Hz	
TUNING					
Voltages (V_{FCTL} , V_{BWCTL})	0		14	V	Each pin can be driven independently
Current					
Center Frequency Control Current (I_{FCTL})			± 1	μA	Rated current for each pin
Bandwidth Control Current (I_{BWCTL})			± 1	μA	Rated current for each pin

絶対最大定格

表 2.

Parameter	Rating
Tuning	
Voltage (V_{FCTL} , V_{BWCTL})	-0.5 V to +15 V
Current (I_{FCTL} , I_{BWCTL})	± 1 mA
RF Input Power	27 dBm
Temperature	
Operating Temperature Range	-40°C to +85°C
Storage Temperature Range	-65°C to +150°C
Junction Temperature for 1 Million Mean Time to Failure (MTTF)	175°C
Nominal Junction Temperature (Electronic Pad Temperature, $T_{EPAD} = +85^\circ\text{C}$, $P_{IN} = 10$ dBm)	90°C
Electrostatic Discharge (ESD) Rating	
Human Body Model (HBM)	1500 V
Field Induced Charge Device Model (FICDM)	1250 V
Moisture Sensitivity Level (MSL) Rating	MSL3

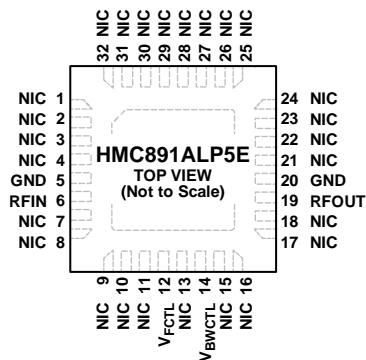
上記の絶対最大定格を超えるストレスを加えると、デバイスに恒久的な損傷を与えることがあります。この規定はストレス定格のみを指定するものであり、この仕様の動作のセクションに記載する規定値以上でのデバイス動作を定めたものではありません。製品を長時間絶対最大定格状態に置くと、製品の信頼性に影響を与えることがあります。

ESDに関する注意



ESD（静電放電）の影響を受けやすいデバイスです。電荷を帯びたデバイスや回路ボードは、検知されないまま放電することがあります。本製品は当社独自の特許技術であるESD保護回路を内蔵してはいますが、デバイスが高エネルギーの静電放電を被った場合、損傷を生じる可能性があります。したがって、性能劣化や機能低下を防止するため、ESDに対する適切な予防措置を講じることをお勧めします。

ピン配置およびピン機能の説明



NOTES

1. NIC = NOT INTERNALLY CONNECTED. ALL DATA SHOWN HEREIN WAS MEASURED WITH THESE PINS CONNECTED TO RF/DC GROUND EXTERNALLY.
2. EXPOSED PAD. THE PACKAGE BOTTOM HAS AN EXPOSED PAD THAT MUST BE CONNECTED TO RF/DC GROUND.

16962-002

図 2. ピン配置

表 3. ピン機能の説明

ピン番号	記号	説明
1 to 4, 7 to 11, 13, 15 to 18, 21 to 32	NIC	内部では未接続。これらのピンは内部で接続されていません。ここに示すすべてのデータは、これらのピンを外部で RF/DC グラウンドに接続した状態で測定しています。
5, 20	GND	グラウンド。これらのピンは RF/DC グラウンドに接続します。
6	RFIN	無線周波数入力。このピンは DC カップリングされ、50Ω に整合されています。このピンには外部電圧をかけないでください。
12	V _{FCTL}	中心周波数制御電圧。このピンはデバイスの f _{CENTER} を制御します。
14	V _{BWCTL}	帯域幅制御電圧。このピンはデバイスの帯域幅を制御します。
19	RFOUT	無線周波数出力。このピンは DC カップリングされ、50Ω に整合されています。このピンには外部電圧をかけないでください。
	EPAD	露出パッド。パッケージ底面の露出メタル・パッドは、RF/DC グラウンドに接続する必要があります。

インターフェース回路図



図 3. GND インターフェース回路図

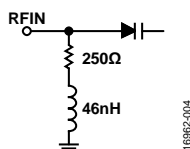


図 4. RFIN インターフェース回路図

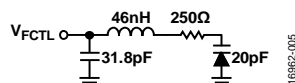


図 5. V_{FCTL} インターフェース回路図

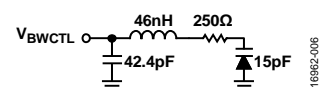


図 6. V_{BWCTL} インターフェース回路図

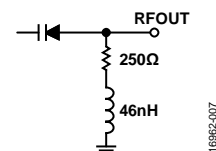


図 7. RFOUT のインターフェース回路図

代表的な性能特性

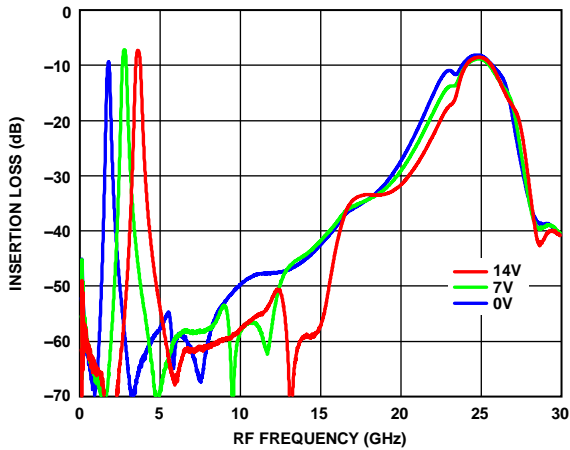


図 8. 様々な $V_{FCTL} = V_{BWCTL}$ 電圧における挿入損失と広帯域 RF 周波数の関係

16962-008

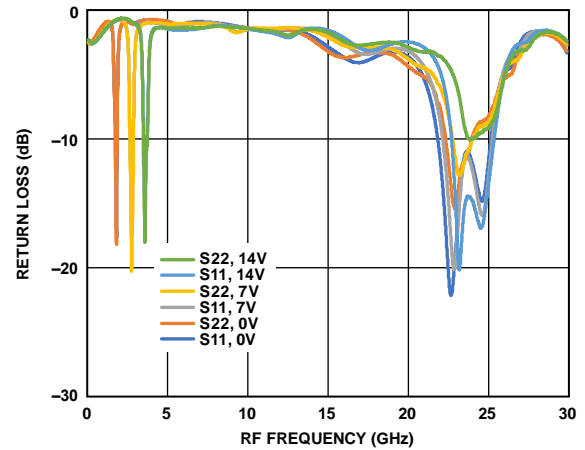


図 11. 様々な $V_{FCTL} = V_{BWCTL}$ 電圧におけるリターン損失と広帯域 RF 周波数の関係

16962-011

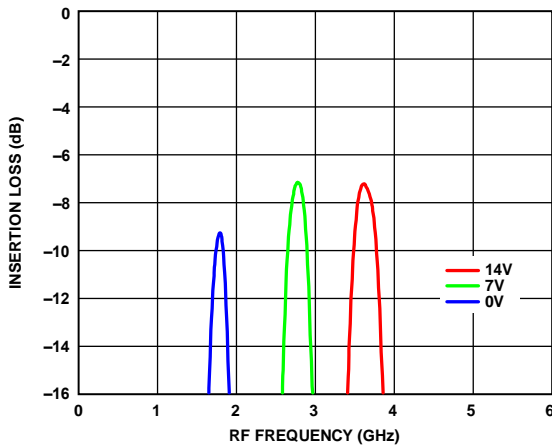


図 9. 様々な $V_{FCTL} = V_{BWCTL}$ 電圧における挿入損失と RF 周波数の関係

16962-009

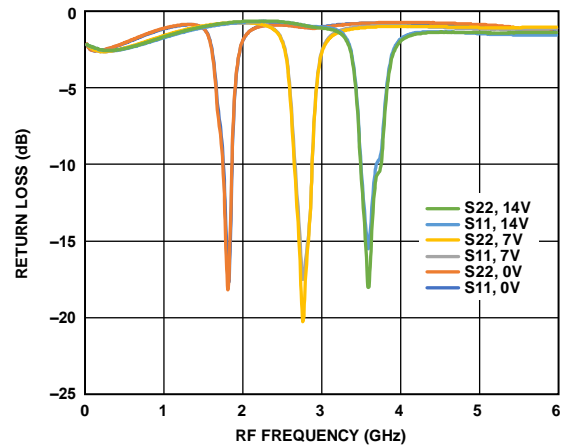


図 12. 様々な $V_{FCTL} = V_{BWCTL}$ 電圧におけるリターン損失と RF 周波数の関係

16962-012

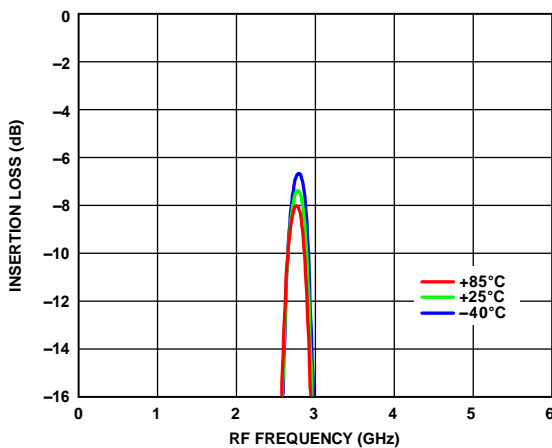


図 10. 様々な温度における挿入損失と RF 周波数の関係、 $V_{FCTL} = V_{BWCTL} = 7V$

16962-010

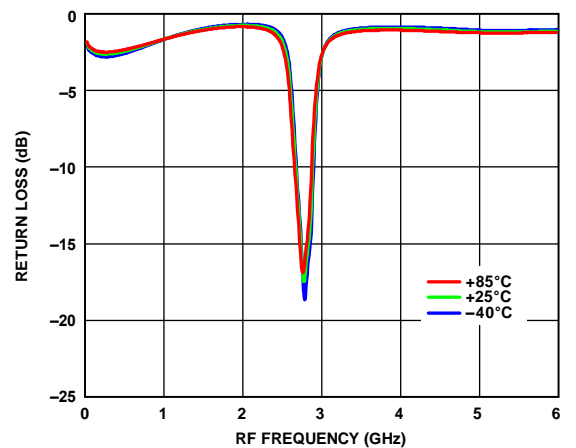


図 13. 様々な温度におけるリターン損失と RF 周波数の関係、 $V_{FCTL} = V_{BWCTL} = 7V$

16962-013

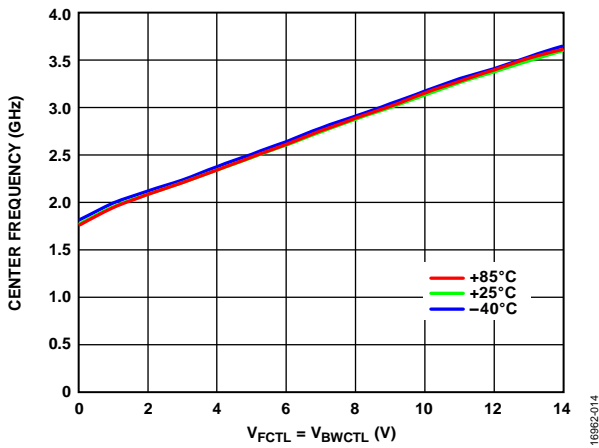


図 14. 様々な温度における中心周波数 (f_{CENTER}) と $V_{FCTL} = V_{BWCTL}$ の関係

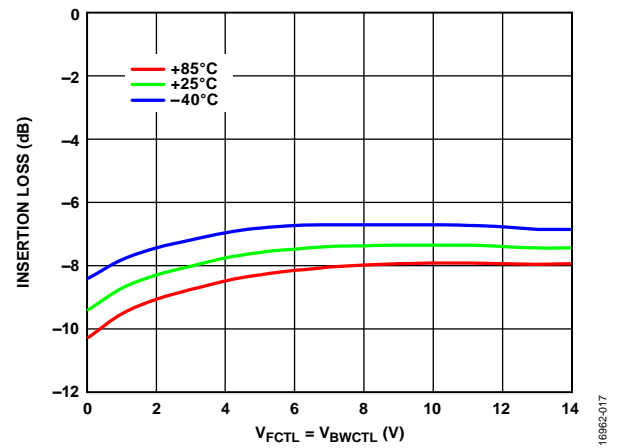


図 17. 様々な温度における挿入損失と $V_{FCTL} = V_{BWCTL}$ の関係

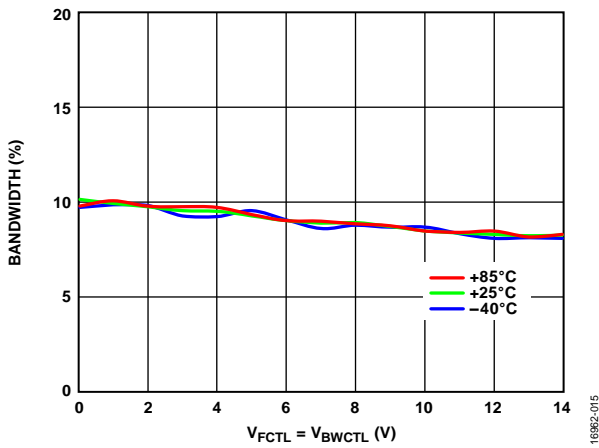


図 15. 様々な温度における 3dB 帯域幅と $V_{FCTL} = V_{BWCTL}$ の関係

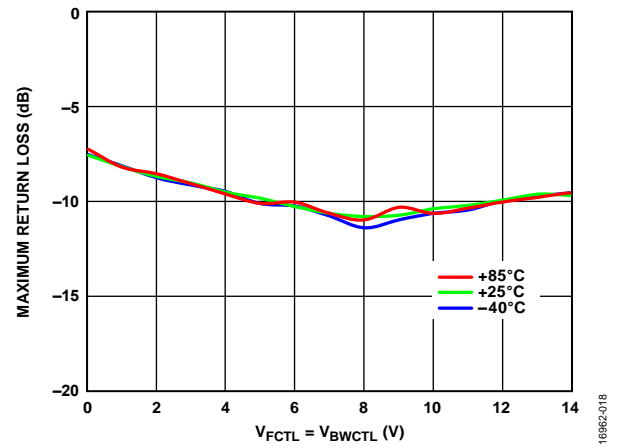


図 18. 様々な温度における 2dB 帯域幅の最大リターン損失と $V_{FCTL} = V_{BWCTL}$ の関係

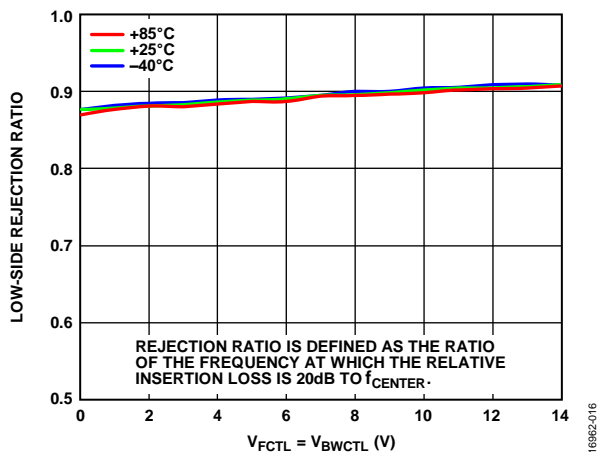


図 16. 様々な温度におけるローサイド除去比と $V_{FCTL} = V_{BWCTL}$ の関係

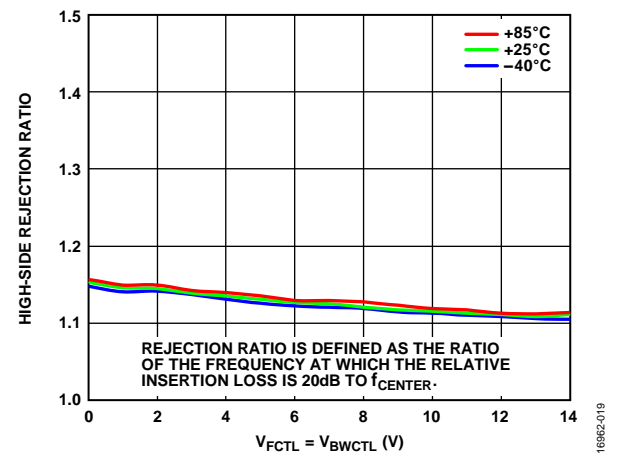


図 19. 様々な温度におけるハイサイド除去比と $V_{FCTL} = V_{BWCTL}$ の関係

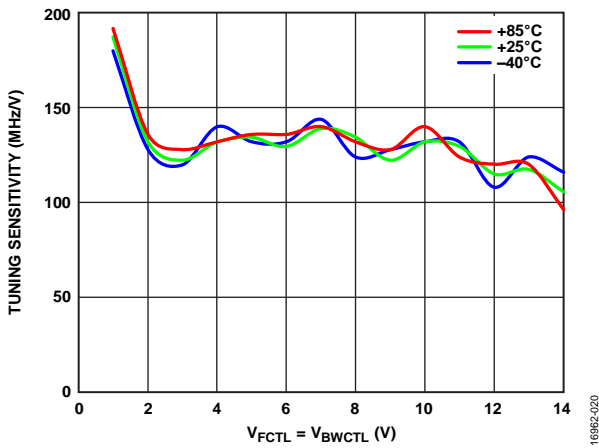


図 20. 様々な温度におけるチューニング感度と $V_{FCTL} = V_{BWCTL}$ の関係

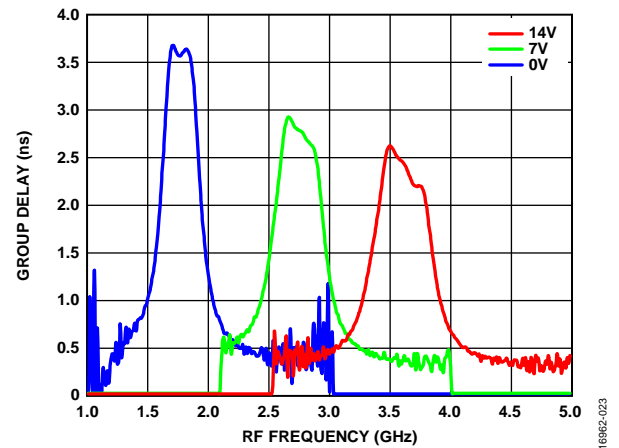


図 23. 様々な $V_{FCTL} = V_{BWCTL}$ 電圧におけるリターン損失と RF 周波数の関係

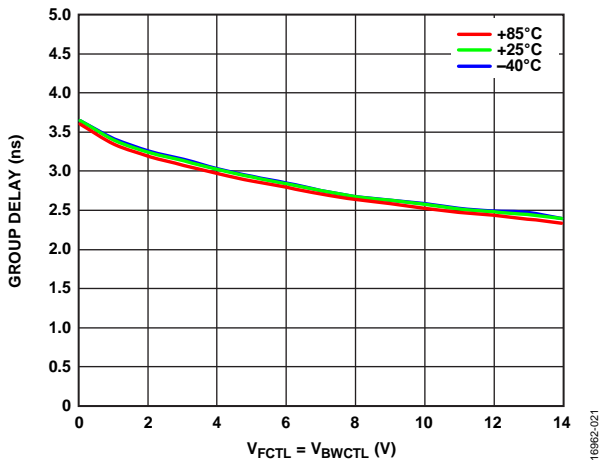


図 21. 様々な温度における群遅延と $V_{FCTL} = V_{BWCTL}$ の関係

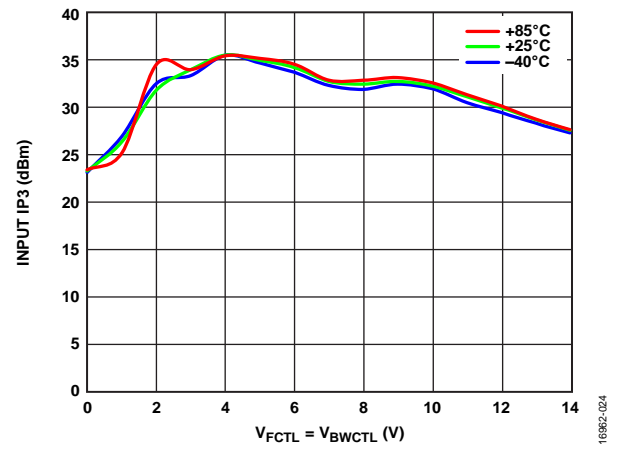


図 24. 様々な温度における入力 IP3 と $V_{FCTL} = V_{BWCTL}$ の関係、
入力電力 (P_{IN}) = 20dBm

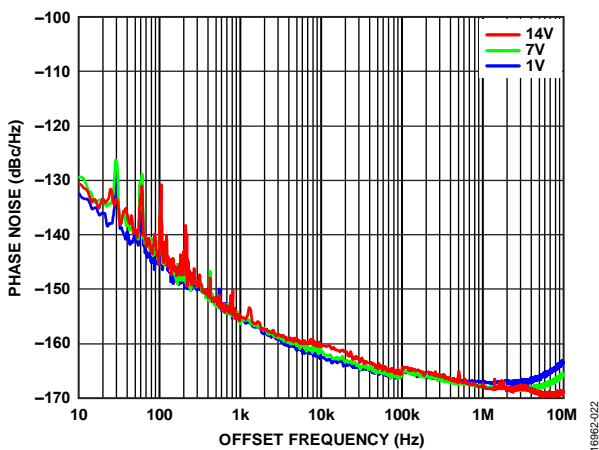


図 22. 様々な $V_{FCTL} = V_{BWCTL}$ 電圧における
残留位相ノイズとオフセット周波数の関係

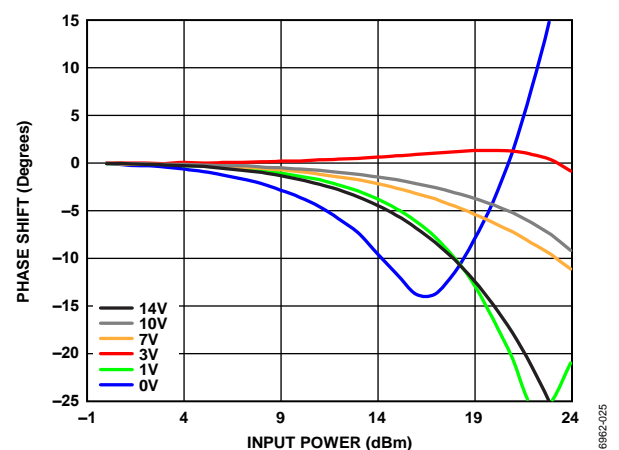


図 25. 様々な $V_{FCTL} = V_{BWCTL}$ 電圧における位相シフトと
入力電力 (P_{IN}) の関係

動作原理

HMC891ALP5E は MMIC バンドパス・フィルタで、パスバンド周波数を選択することができます。V_{FCTL} に加えるアナログ・チューニング電圧を 0V~14V の範囲で変化させることにより、中心周波数 (f_{CENTER}) を 1.95GHz~3.4GHz の範囲で変えることが可能です。フィルタの帯域幅は 0V~14V の範囲で可変の V_{BWCTL} 制御電圧を使用して調整でき、通常は V_{FCTL} と V_{BWCTL} 制御電圧をつないで使用します。

アプリケーション情報

代表的なアプリケーション回路

HMC891ALP5E の代表的なアプリケーション回路を図 26 に示します。RFIN ピンと RFOUT ピンは DC カップリングされており、100pF の直列コンデンサ (C1 と C2) を外付けする必要があります。

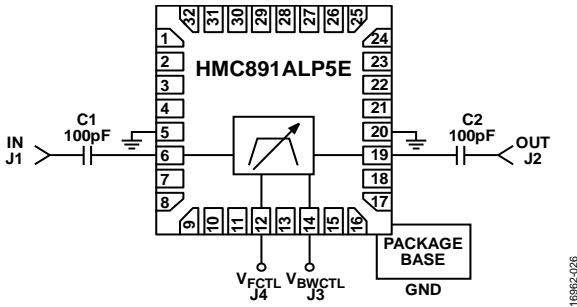


図 26. 代表的なアプリケーション回路

評価用プリント回路基板 (PCB)

図 27 に示すように、すべての RF パターンは第 1 層 (1 次側) に配線されています。他のすべての層はグラウンド・プレーンで、RF 伝送ライン用のグラウンド面として使用します。上面の誘電体材料は、低損失を実現する Rogers 4350 です。第 2 層の予備含浸 (プリプレグ) 材料は、Isola 370HR コア層とその上下に配置された銅パターン層を密着させます。プリプレグ材料と Isola 370HR コア層は、必要な基板の仕上がり厚さを実現するために使われています。

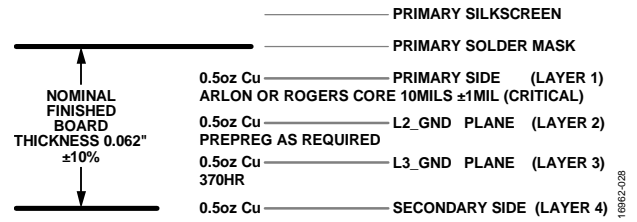


図 27. EV1HMC891ALP5 の PCB 層断面図

このアプリケーションで使用する回路ボードには、RF 回路の設計技術が使われています。信号ラインのインピーダンスを 50Ω とし、パッケージのグラウンド・ピンと露出パッドをグラウンド・プレーンに直接接続する必要があります (図 27 を参照)。十分な数のビア・ホールを用いて、グラウンド・プレーンの上面と底面を接続してください。図 28 に示した評価用回路基板は、ご要望に応じてアナログ・デバイスから提供されます。

表 4. EV1HMC891ALP5 の部品表

Item	Description
J1, J2	PCB mount, Subminiature Version A (SMA) connector, SRI
J3, J4	PCB mount SMA connector, Johnson
C1, C2	Capacitor, 100 pF, 0402
U1	HMC891ALP5E
PCB	08-049598 ² evaluation PCB

¹ 回路基板の材料は Arlon 25FR または Rogers 25FR です。

² 08-049598 は未加工のベア PCB の識別番号です。フル機能を備えた評価用 PCB を注文する場合は、EV1HMC891ALP5 と指定してください。

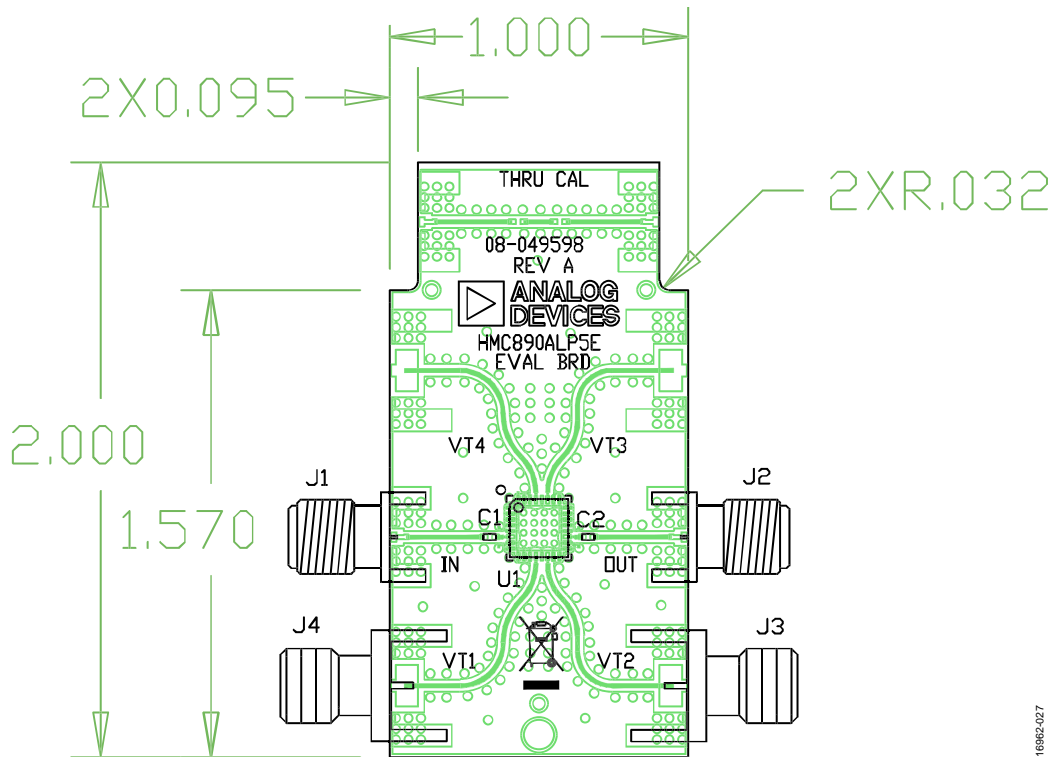
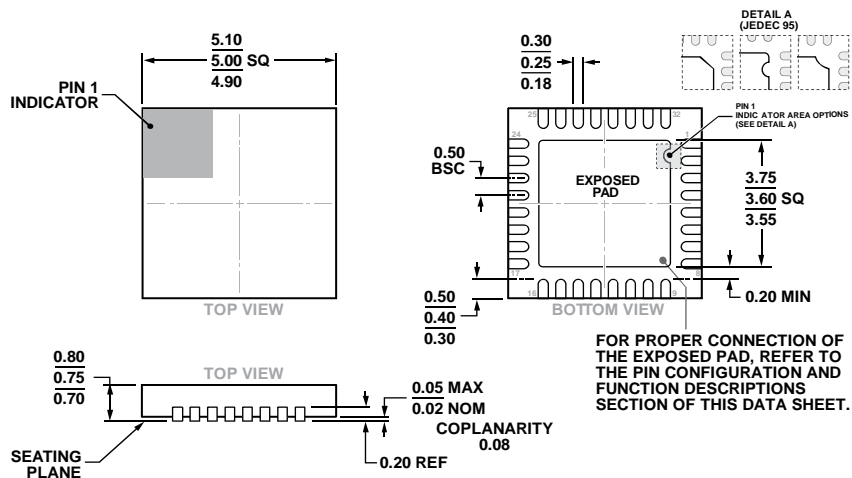


図 28. 評価用 PCB 最上層の外形寸法

外形寸法



COMPLIANT TO JEDEC STANDARDS MO-220-WHHD-5

図 29.32 ピン・リード・フレーム・チップ・スケール・パッケージ [LFCSP]
 5mm x 5mm ボディ、0.75mm パッケージ高
 (CP-32-12)
 寸法：mm

オーダー・ガイド

Model ¹	Temperature Range	Package Description	Package Option
HMC891ALP5E	-40°C to +85°C	32-Lead Lead Frame Chip Scale Package [LFCSP]	CP-32-12
HMC891ALP5ETR	-40°C to +85°C	32-Lead Lead Frame Chip Scale Package [LFCSP]	CP-32-12
EV1HMC891ALP5		Evaluation PCB	

¹ すべてのモデルは RoHS 準拠製品です。