



チューナブル・ローパス・フィルタ (3.95GHz~6.9GHz)

データシート

HMC882A

特長

振幅セトリング時間：200ns
広帯域除去：≥35dB
機械調整型設計に代わるシングル・チップ・ソリューション
RoHS 準拠の 32 ピン、5mm × 5mm LFCSP パッケージ

アプリケーション

試験装置および計測装置
防衛用レーダー、電子戦、電子対抗手段 (ECM)
衛星通信および宇宙
工業用および医療用機器

機能ブロック図

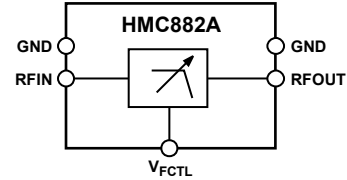


図 1.

概要

HMC882A は、カットオフ周波数 (f_{3dB}) を選択可能なモノリシック・マイクロ波集積回路 (MMIC) ローパス・フィルタです。カットオフ周波数は、0V~14V の単一アナログ・チューニング電圧を加えることによって、3.95GHz~6.9GHz の範囲で可変できます。このローパス・フィルタは、3dB の低挿入損失、13dB のリターン損失、および>20dB の阻止帯域減衰を $1.28 \times f_{3dB}$ GHz で実現します。このチューナブル・フィルタは、物理的に大きなスイッチド・フィルタ・バンクやキャパシティ調整済みフィル

タに代わる超小型のフィルタとして使用することが可能です。HMC882A は、モノリシック構造と-165dBc/Hz の低残留位相ノイズにより、非常に優れたマイクロフォニック特性を備えており、高度な通信アプリケーションにおいて動的に調整可能なソリューションを提供します。このチューナブル・ローパス・フィルタは、RoHS 準拠の 5mm × 5mm LFCSP パッケージを採用しています。

Rev. 0

アナログ・デバイセズ社は、提供する情報が正確で信頼できるものであることを期していますが、その情報の利用に関して、あるいは利用によって生じる第三者の特許やその他の権利の侵害に関して一切の責任を負いません。また、アナログ・デバイセズ社の特許または特許の権利の使用を明示的または暗示的に許諾するものでもありません。仕様は、予告なく変更される場合があります。本紙記載の商標および登録商標は、それぞれの所有者の財産です。※日本語版資料は REVISION が古い場合があります。最新の内容については、英語版をご参照ください。

©2019 Analog Devices, Inc. All rights reserved.

アナログ・デバイセズ株式会社

本社 / 〒105-6891 東京都港区海岸 1-16-1 ニューピア竹芝サウスタワービル 10F
電話 03 (5402) 8200
大阪営業所 / 〒532-0003 大阪府大阪市淀川区宮原 3-5-36 新大阪トラストタワー 10F
電話 06 (6350) 6868
名古屋営業所 / 〒451-6038 愛知県名古屋市中区牛島町 6-1 名古屋ルーセントタワー 38F
電話 052 (569) 6300

目次

特長	1	代表的な性能特性	6
アプリケーション	1	動作原理	9
機能ブロック図	1	アプリケーション情報	10
概要	1	代表的なアプリケーション回路	10
改訂履歴	2	評価用プリント回路基板 (PCB)	10
仕様	3	外形寸法	11
絶対最大定格	4	オーダー・ガイド	11
ESD に関する注意	4		
ピン配置およびピン機能の説明	5		

改訂履歴

2/2019—Revision 0: Initial Version

仕様

特に指定のない限り、 $T_A = 25^\circ\text{C}$ 、カットオフ周波数制御電圧 (V_{FCTL}) の設定範囲は $0\text{V} \sim 14\text{V}$ 。

表 1.

Parameter	Min	Typ	Max	Unit	Test Conditions/Comments
FREQUENCY RANGE					
Passband	0		6.9	GHz	
Cutoff Frequency ($f_{3\text{dB}}$)	3.95		6.9	GHz	
REJECTION					
Stopband Frequency		$1.28 \times f_{3\text{dB}}$		GHz	≥ 20 dB
Re-Entry Frequency		≥ 30		GHz	≥ 35 dB wideband rejection
LOSS					
Insertion Loss		3		dB	
Return Loss		13		dB	
DYNAMIC PERFORMANCE					
Maximum Input Power for Linear Operation			10	dBm	
Input Third-Order Intercept		41		dBm	Input power (P_{IN}) = 20 dBm, two-tone
Group Delay		0.4		ns	
Amplitude Settling		200		ns	Time to settle to minimum insertion loss, within ≤ 0.5 dB of static insertion loss
Drift Rate		0.3		MHz/ $^\circ\text{C}$	
RESIDUAL PHASE NOISE					
1 MHz Offset		-165		dBc/Hz	
TUNING					
Voltage (V_{FCTL})	0		14	V	
Cutoff Frequency Control Current (I_{FCTL})			± 1	μA	Rated current for pin

絶対最大定格

表 2.

Parameter	Rating
Tuning	
Voltage (V_{FCTL})	-0.5 V to +15 V
Current (I_{FCTL})	±1 mA
RF Input Power	27 dBm
Temperature	
Operating Temperature Range	-40°C to +85°C
Storage Temperature Range	-65°C to +150°C
Junction Temperature for 1 Million Mean Time to Failure (MTTF)	175°C
Nominal Junction Temperature (Exposed Pad Temperature, $T_{EPAD} = 85^{\circ}\text{C}$, $P_{IN} = 10\text{ dBm}$)	90
Electrostatic Discharge (ESD) Rating	
Human Body Model (HBM)	1000 V
Field Induced Charge Device Model (FICDM)	1250 V
Moisture Sensitivity Level (MSL) Rating	MSL3

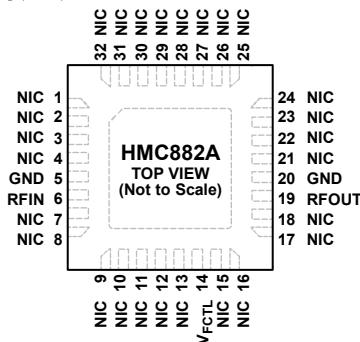
上記の絶対最大定格を超えるストレスを加えると、デバイスに恒久的な損傷を与えることがあります。この規定はストレス定格のみを指定するものであり、この仕様の動作のセクションに記載する規定値以上でのデバイス動作を定めたものではありません。デバイスを長時間にわたり絶対最大定格状態に置くと、デバイスの信頼性に影響を与えることがあります。

ESDに関する注意



ESD（静電放電）の影響を受けやすいデバイスです。電荷を帯びたデバイスや回路ボードは、検知されないまま放電することがあります。本製品は当社独自の特許技術であるESD保護回路を内蔵してはいますが、デバイスが高エネルギーの静電放電を被った場合、損傷を生じる可能性があります。したがって、性能劣化や機能低下を防止するため、ESDに対する適切な予防措置を講じることをお勧めします。

ピン配置およびピン機能の説明



NOTES
 1. NIC = NOT INTERNALLY CONNECTED. ALL DATA SHOWN HEREIN WAS MEASURED WITH THESE PINS CONNECTED TO RF AND DC GROUND EXTERNALLY.
 2. EXPOSED PAD. THE PACKAGE BOTTOM HAS AN EXPOSED PAD THAT MUST BE CONNECTED TO RF AND DC GROUND.

図 2. ピン配置

表 3. ピン機能の説明

ピン番号	記号	説明
1 to 4, 7 to 13, 15 to 18, 21 to 32	NIC	内部では未接続。これらのピンは内部で接続されていません。ここに示すすべてのデータは、これらのピンを外部で RF/DC グラウンドに接続した状態で測定しています。
5, 20	GND	グラウンド。これらのピンは RF/DC グラウンドに接続します。
6	RFIN	無線周波数入力。このピンは DC カップリングされ、50Ω に整合されています。このピンには外部電圧をかけないでください。
14	V _{FCTL}	カットオフ周波数制御電圧。このピンはデバイスのカットオフ周波数を制御します。
19	RFOUT	無線周波数出力。このピンは DC カップリングされ、50Ω に整合されています。このピンには外部電圧をかけないでください。
	EPAD	露出パッド。パッケージ底面の露出金属パッドは、RF/DC グラウンドに接続する必要があります。



図 3. GND インターフェース回路図

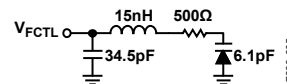


図 5. V_{FCTL} インターフェース回路図

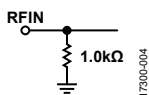


図 4. RFIN インターフェース回路図

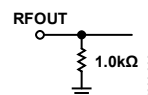


図 6. RFOUT インターフェース回路図

代表的な性能特性

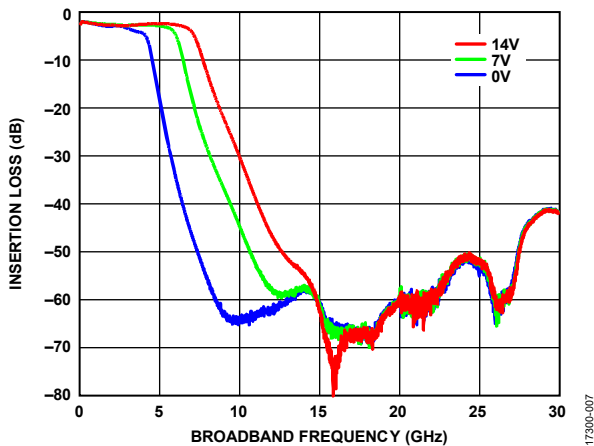


図 7. 様々な V_{FCTL} 電圧における挿入損失と広帯域周波数の関係

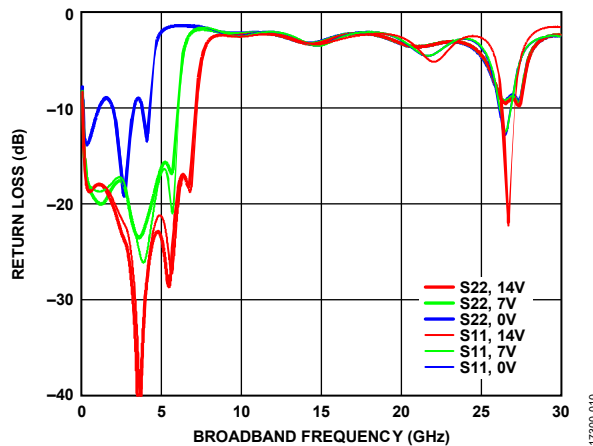


図 10. 様々な V_{FCTL} 電圧におけるリターン損失と広帯域周波数の関係

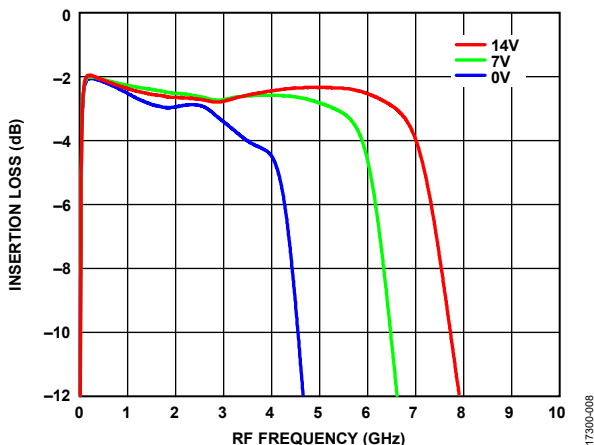


図 8. 様々な V_{FCTL} 電圧における挿入損失と RF 周波数の関係

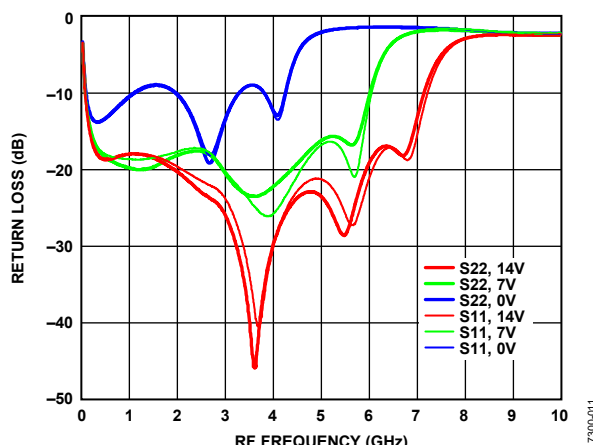


図 11. 様々な V_{FCTL} 電圧におけるリターン損失と RF 周波数の関係

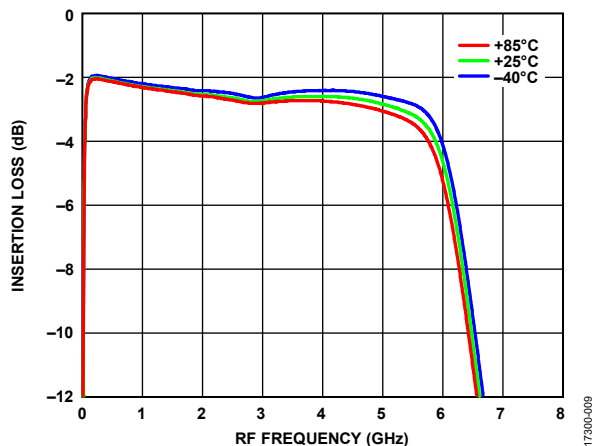


図 9. 様々な温度における挿入損失と RF 周波数の関係、 $V_{FCTL} = 7V$

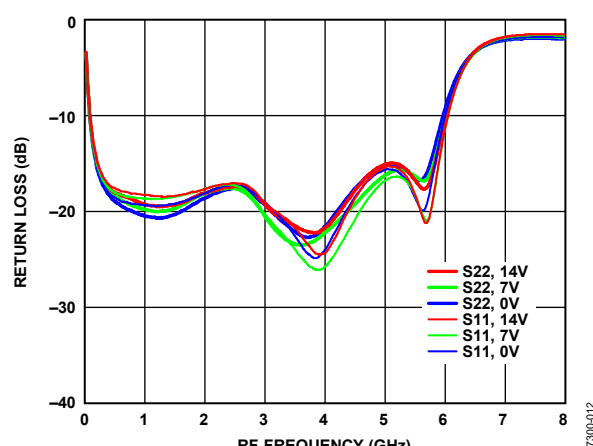


図 12. 様々な温度におけるリターン損失と RF 周波数の関係、 $V_{FCTL} = 7V$

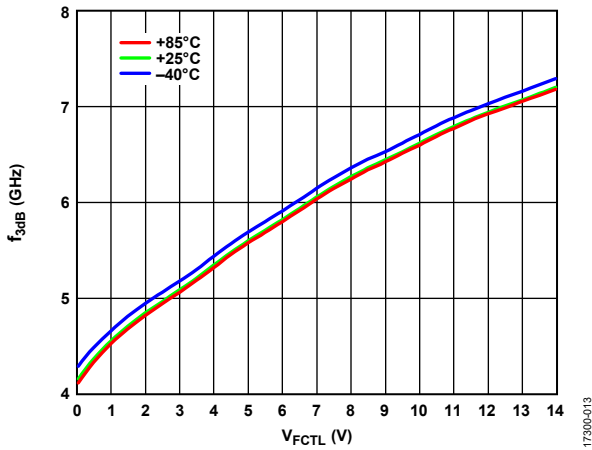


図 13. 様々な温度における
カットオフ周波数 (f_{3dB}) と V_{FCTL} の関係

17300-013

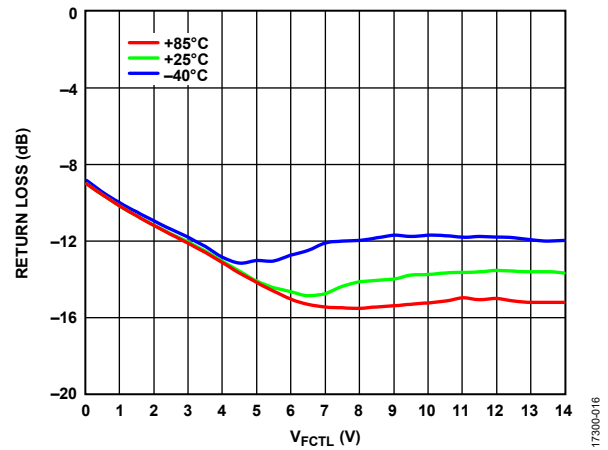


図 16. 様々な温度における
リターン損失と V_{FCTL} の関係、2dB 帯域幅

17300-016

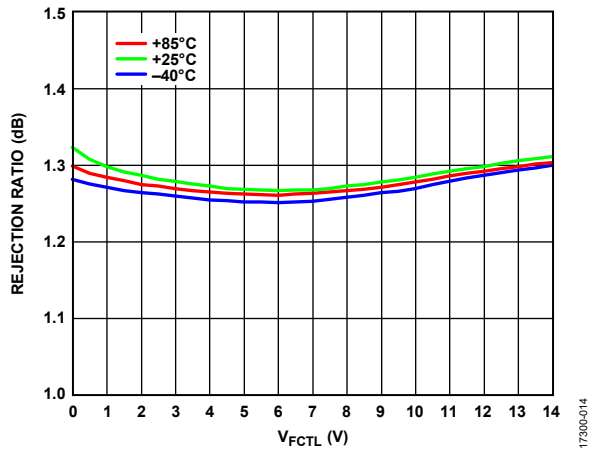


図 14. 様々な温度における除去比と V_{FCTL} の関係、
除去比は相対的な挿入損失が 20dB になる周波数と f_{3dB} の比

17300-014

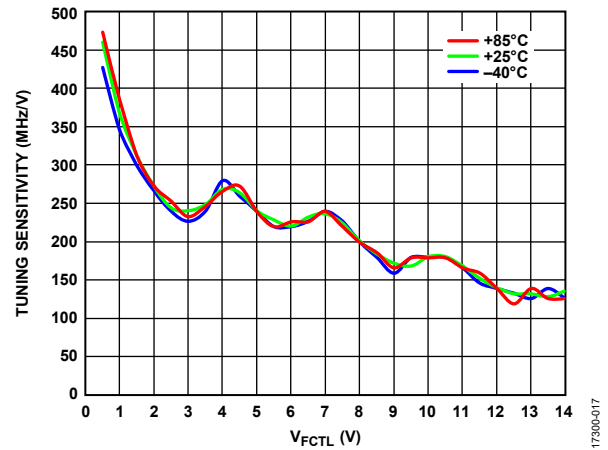


図 17. 様々な温度におけるチューニング感度と V_{FCTL} の関係

17300-017

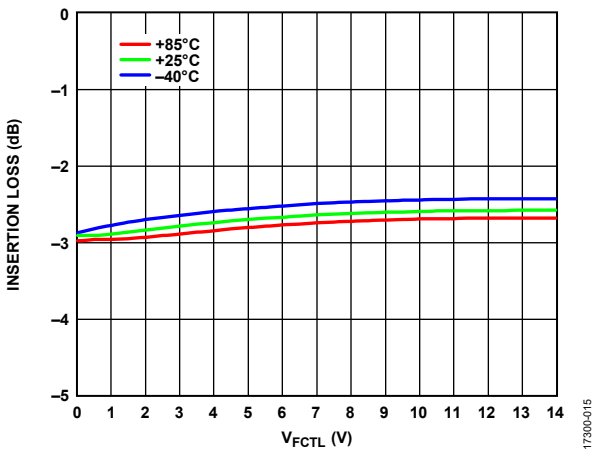


図 15. 様々な温度における挿入損失と V_{FCTL} の関係

17300-015

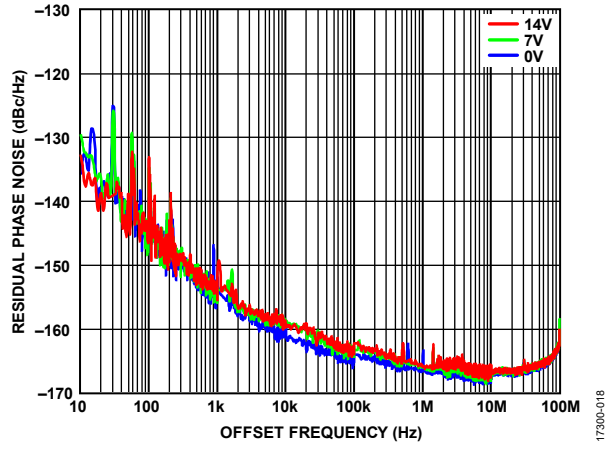


図 18. 様々な V_{FCTL} 電圧における
残留位相ノイズとオフセット周波数の関係

17300-018

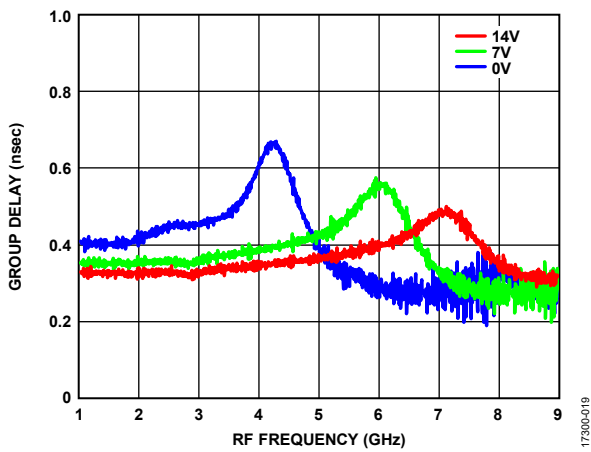


図 19. 様々な V_{FCTL} 電圧における群遅延と RF 周波数の関係

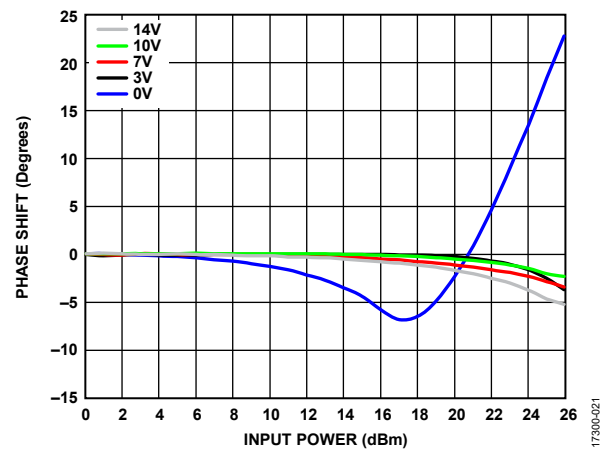


図 21. 様々な V_{FCTL} 電圧における位相シフトと入力電力 (P_{IN}) の関係

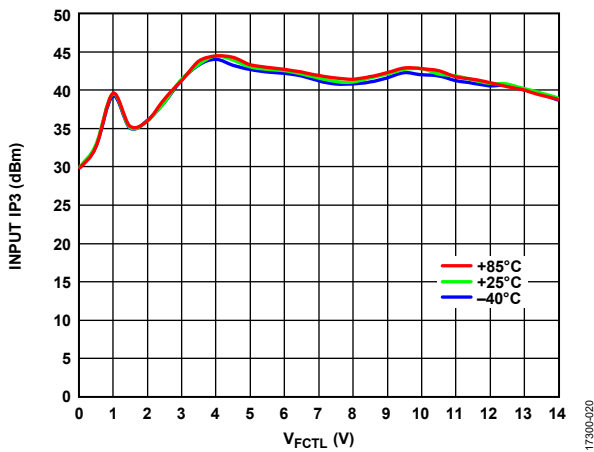


図 20. 様々な温度における入力 IP3 と V_{FCTL} の関係、P_{IN} = 20dBm

動作原理

HMC882A は MMIC ローパス・フィルタで、パス・バンド周波数を選択することができます。V_{FCTL} に加えるアナログ・チューニング電圧を 0V～14V の範囲で変化させることにより、f_{3dB} 周波数を 3.95GHz～6.9GHz の範囲で変えることが可能です。

アプリケーション情報

代表的なアプリケーション回路

HMC882A の代表的なアプリケーション回路を図 22 に示します。RFIN ピンと RFOUT ピンは DC カップリングされており、100pF の直列コンデンサ (C1 と C2) を外付けする必要があります。

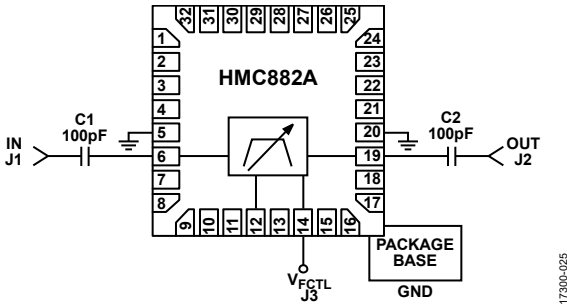


図 22. 代表的なアプリケーション回路

評価用プリント回路基板 (PCB)

図 23 に示すように、すべての RF パターンは第 1 層 (1 次側) に配線されており、残りの 3 つの層は RF 伝送ライン用のグラウンドとなるグラウンド・プレーンです。上面の誘電体材料は、低損失性能を実現する Rogers 4350 です。第 2 層の予備含浸 (プリプレグ) 材料は、Isola 370HR コア層とその上下に配置された銅パターン層を密着させます。プリプレグ材料と Isola 370HR コア層は、どちらも必要な基板の仕上がり厚さを実現するために使われています。

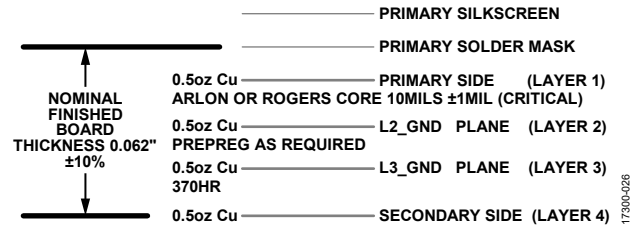


図 23. EV1HMC882ALP5 の PCB 層断面図

このアプリケーションで使用する PCB には、RF 回路の設計技術が使われています。信号ラインのインピーダンスを 50Ω とし、パッケージのグラウンド・ピンと露出パッドをグラウンド・プレーンに直接接続する必要があります (図 23 を参照)。十分な数のビア・ホールを用いて、グラウンド・プレーンの上面と底面を接続してください。図 24 に示されている評価用 PCB は、ご要望に応じてアナログ・デバイセスから提供されます。

表 4. EV1HMC882ALP5 の部品表

Item	Description
J1 to J2	PCB mount SRI Subminiature Version A (SMA) connector
J3 to J4	PCB mount Johnson SMA connector
C1, C2	Capacitor, 100 pF, 0402
U1	HMC882A
PCB ¹	08-049598 ² evaluation PCB

¹ 回路基板の材料は Arlon 25FR または Rogers 25FR です。

² 08-049598 は未加工のペア PCB の識別番号です。フル機能を備えた評価用 PCB を注文する場合は、EV1HMC882ALP5 と指定してください。

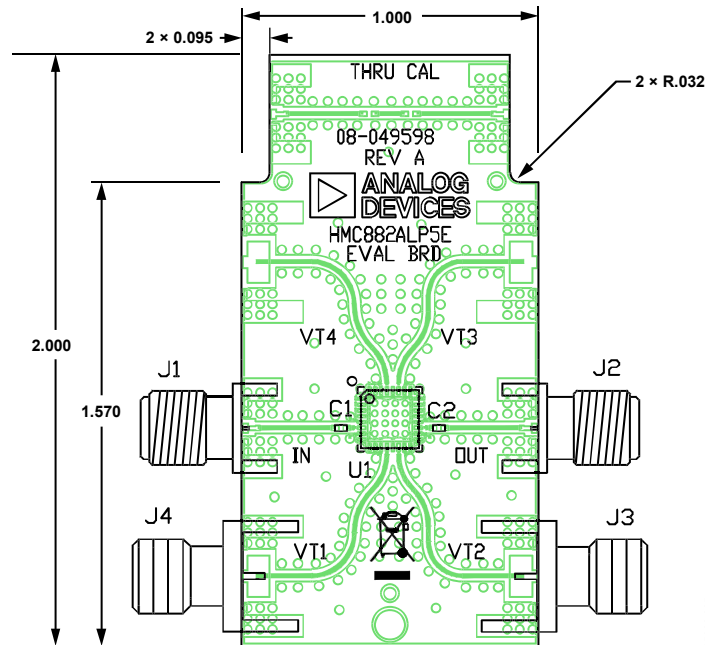


図 24. 評価用 PCB 最上層の外形寸法

外形寸法

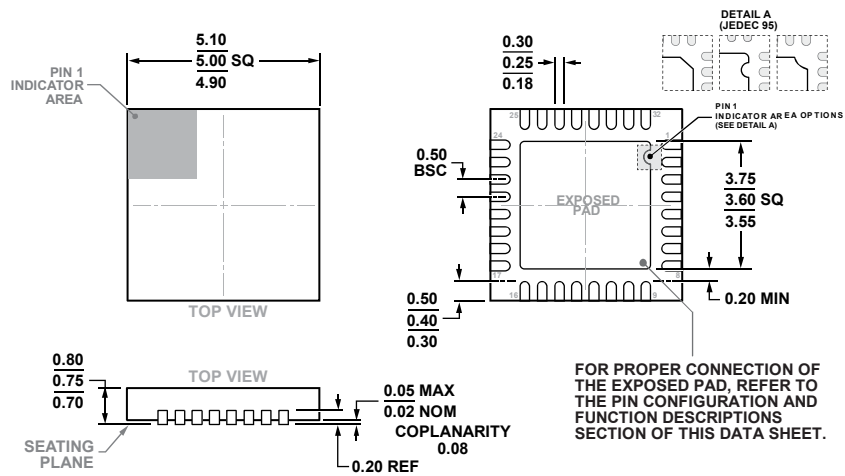


FIG. 04-007

09-12-2018-C

COMPLIANT TO JEDEC STANDARDS MO-220-WHHD-5

図 25. 32 ピン・リード・フレーム・チップ・スケール・パッケージ [LFCSP]
 5mm × 5mm ボディ、0.75mm パッケージ高
 (CP-32-12)
 寸法：mm

オーダー・ガイド

Model ¹	Temperature Range	Package Description	Package Option
HMC882ALP5E	-40°C to +85°C	32-Lead Lead Frame Chip Scale Package [LFCSP]	CP-32-12
HMC882ALP5ETR	-40°C to +85°C	32-Lead Lead Frame Chip Scale Package [LFCSP]	CP-32-12
EV1HMC882ALP5		Evaluation PCB	

¹ すべてのモデルは RoHS 準拠製品です。