



10W (40dBm) 0.01GHz~2.8GHz GaN パワー・アンプ HMC8500PM5E

データシート

特長

- 高い小信号ゲイン : 15.0dB (代表値)
- $P_{OUT} : P_{IN} = 30\text{dBm}$ で 40dBm (代表値)
- 高い PAE : $P_{IN} = 30\text{dBm}$ で 55% (代表値)
- 周波数範囲 : 周波数域すべてを合わせ 0.01GHz~2.8GHz
- 静止電流 100mA で $V_{DD} = 28\text{V}$
- 内部プリマッチング
シンプルで小型の外部チューニングで性能を最適化
- 5mm x 5mm、32ピン LFCSP パッケージ

アプリケーション

- 公共モバイル無線の長時間バッテリー動作
- ワイヤレス・インフラストラクチャのパワー・アンプ段
- 試験装置および計測装置
- 民生用および防衛用レーダー
- 汎用トランスミッタ増幅機器

概要

HMC8500PM5E は、窒化ガリウム (GaN) 広帯域パワー・アンプです。30dBm の入力パワーに対し、代表値で 10W (40dBm) を供給し、0.01GHz~2.8GHz の瞬時帯域幅における電力付加効率 (PAE) は最大 55% です。小信号レベル時のゲイン平坦度は 3dB (代表値) です。

HMC8500PM5E は、ワイヤレス・インフラストラクチャ、レーダー、公共モバイル無線、汎用増幅機器などのパルス波や連続波 (CW) のアプリケーションに最適です。

機能ブロック図

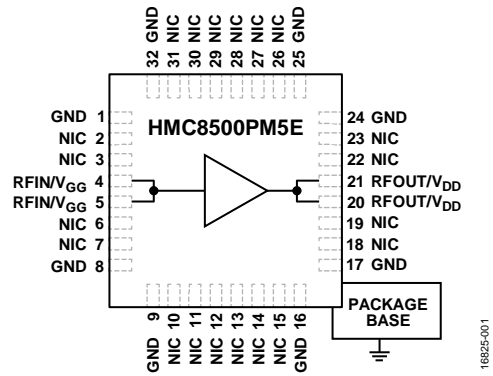


図 1.

HMC8500PM5E アンプは低価格の表面実装部品を使って外部調整され、小型 LFCSP パッケージで提供されます。

このデータシートでは、RFIN/V_{GG} などの多機能ピンについてはすべての機能を含めてピン名を表記しますが、特定の機能のみが該当するような説明箇所では、RFIN のように 1 つのピン機能だけを表記しています。

目次

特長	1	ESD に関する注意	5
アプリケーション	1	ピン配置およびピン機能の説明	6
機能ブロック図	1	インターフェース回路図	6
概要	1	代表的な性能特性	7
改訂履歴	2	動作原理	14
仕様	3	アプリケーション情報	15
電気仕様	3	評価用ボード	16
V _{DD} ごとの合計電源電流	4	外形寸法	17
絶対最大定格	5	オーダー・ガイド	17
熱抵抗	5		

改訂履歴

9/2018—Rev. 0 to Rev. A

Changes to Storage Temperature Range Parameter, Table 4.....5

7/2018—Revision 0: Initial Version

仕様

電気仕様

$T_A = 25^\circ\text{C}$ 、電源電圧 (V_{DD}) = 28V、静止電流 (I_{DDQ}) = 100mA、周波数範囲 = 0.01GHz~1.3GHz。

表 1.

Parameter	Symbol	Min	Typ	Max	Unit	Test Conditions/Comments
FREQUENCY RANGE		0.01		1.3	GHz	
GAIN						
Small Signal Gain		14.0	20.0		dB	
Gain Flatness			6		dB	
RETURN LOSS						
Input			7		dB	
Output			7		dB	
POWER						
Output Power	P_{OUT}		40		dBm	Input power (P_{IN}) = 28 dBm
			40		dBm	$P_{IN} = 30$ dBm
Power Added Efficiency	PAE		55		%	$P_{IN} = 28$ dBm
			55		%	$P_{IN} = 30$ dBm
OUTPUT THIRD-ORDER INTERCEPT	OIP3		47		dBm	P_{OUT} per tone = 30 dBm
NOISE FIGURE	NF		7		dB	
QUIESCENT CURRENT	I_{DDQ}		100		mA	Adjust the gate bias control voltage (V_{GG}) from -8 V to 0 V to achieve $I_{DDQ} = 100$ mA, $V_{GG} = -2.65$ V typical to achieve $I_{DDQ} = 100$ mA
SUPPLY VOLTAGE	V_{DD}	24	28	32	V	

$T_A = 25^\circ\text{C}$ 、 $V_{DD} = 28\text{V}$ 、 $I_{DDQ} = 100\text{mA}$ 、周波数範囲 = 1.3GHz~2.8GHz。

表 2.

Parameter	Symbol	Min	Typ	Max	Unit	Test Conditions/Comments
FREQUENCY RANGE		1.3		2.8	GHz	
GAIN						
Small Signal Gain		12.0	15.0		dB	
Gain Flatness			3		dB	
RETURN LOSS						
Input			9		dB	
Output			9		dB	
POWER						
Output Power	P_{OUT}		39		dBm	$P_{IN} = 28$ dBm
			40		dBm	$P_{IN} = 30$ dBm
Power Added Efficiency	PAE		40		%	$P_{IN} = 28$ dBm
			47		%	$P_{IN} = 30$ dBm
OUTPUT THIRD-ORDER INTERCEPT	OIP3		47		dBm	P_{OUT} per tone = 30 dBm
NOISE FIGURE	NF		4.5		dB	
QUIESCENT CURRENT	I_{DDQ}		100		mA	Adjust the gate bias control voltage (V_{GG}) from -8 V to 0 V to achieve $I_{DDQ} = 100$ mA, $V_{GG} = -2.65$ V typical to achieve $I_{DDQ} = 100$ mA
SUPPLY VOLTAGE	V_{DD}	24	28	32	V	

V_{DD} ごとの合計電源電流

表 3.

Parameter	Symbol	Min	Typ	Max	Unit	Test Conditions/Comments
QUIESCENT CURRENT	I_{DDQ}		100		mA	Adjust the gate bias control voltage (V_{GG}) between -8 V and 0 V to achieve $I_{DDQ} = 100$ mA typical
			100		mA	$V_{DD} = 24$ V
			100		mA	$V_{DD} = 28$ V
			100		mA	$V_{DD} = 32$ V

絶対最大定格

表 4.

Parameter ¹	Rating
Supply Bias Voltage (V_{DD})	35 V
Gate Bias Voltage (V_{GG})	-8 V to 0 V dc
Radio Frequency (RF) Input Power (RFIN)	33 dBm
Maximum Voltage Standing Wave Ratio (VSWR) ²	6:1
Channel Temperature	225°C
Maximum Peak Reflow Temperature (Moisture Sensitivity Level 3 (MSL3)) ³	260°C
Continuous Power Dissipation, P_{DISS} ($T_A = 85^\circ\text{C}$, Derate 147.0 mW/ $^\circ\text{C}$ Above 85°C)	20.6 W
Storage Temperature Range	-65°C to +150°C
Operating Temperature Range	-40°C to +85°C
Electrostatic Discharge (ESD) Sensitivity Human Body Model	Class 1B, passed 500 V

¹ パラメータの説明で、多機能ピンの特定機能について示している箇所では、絶対最大定格に関するピン名部分だけを示しています。多機能ピンのすべての機能を含むピン名については、ピン配置およびピン機能の説明のセクションを参照してください。

² 最大消費電力によって制限されます。

³ 詳細については、オーダー・ガイドのセクションを参照してください。

上記の絶対最大定格を超えるストレスを加えると、デバイスに恒久的な損傷を与えることがあります。この規定はストレス定格のみを指定するものであり、この仕様の動作のセクションに記載する規定値以上でのデバイス動作を定めたものではありません。デバイスを長時間にわたり絶対最大定格状態に置くと、デバイスの信頼性に影響を与えることがあります。

熱抵抗

熱性能は、プリント回路基板 (PCB) の設計と動作環境に直接関連しています。PCB の熱設計には細心の注意を払う必要があります。

θ_{JC} は、ジャンクションからケースへの熱抵抗です。

表 5. 熱抵抗

Package Type	θ_{JC}	Unit
CG-32-2 ¹	6.8	$^\circ\text{C}/\text{W}$

¹ 熱抵抗 (θ_{JC}) は以下の条件で行うシミュレーションによって決定されます：伝熱は、チャンネルからグラウンド・パッドを通して PCB に至る熱伝導のみによるものとします。また、グラウンド・パッドの動作温度は 85°C で一定に保たれるものとします。

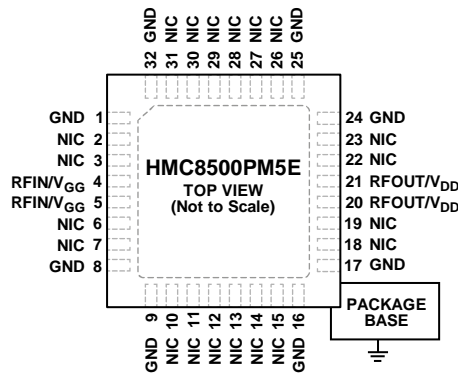
ESD に関する注意



ESD (静電放電) の影響を受けやすいデバイスです。

電荷を帯びたデバイスや回路ボードは、検知されないまま放電することがあります。本製品は当社独自の特許技術である ESD 保護回路を内蔵してはいますが、デバイスが高エネルギーの静電放電を被った場合、損傷を生じる可能性があります。したがって、性能劣化や機能低下を防止するため、ESD に対する適切な予防措置を講じることをお勧めします。

ピン配置およびピン機能の説明



- NOTES
1. NO INTERNAL CONNECTION. THESE PINS ARE NOT CONNECTED INTERNALLY. HOWEVER, ALL DATA IS MEASURED WITH THESE PINS CONNECTED TO RF OR DC GROUND EXTERNALLY.
 2. EXPOSED PAD. THE EXPOSED PAD MUST BE CONNECTED TO RF OR DC GROUND.

16825-002

図 2. ピン配置

表 6. パッド機能の説明

Pin No.	Mnemonic	説明
1, 8, 9, 16, 17, 24, 25, 32	GND	グラウンド。これらのピンは RF または DC グラウンドに接続する必要があります。GND インターフェース回路図については、図 3 を参照してください。
2, 3, 6, 7, 10 to 15, 18, 19, 22, 23, 26 to 31	NIC	内部接続なし。これらのピンは内部で接続されていません。ただし、すべてのデータは、これらのピンを外部で RF または DC グラウンドに接続した状態で測定しています。
4, 5	RFIN/V _{GG}	RF 入力/ゲート・バイアス制御電圧。このピンは多機能ピンです。RFIN/V _{GG} は内部プリマッチングされた状態で DC カップリングされており、図 44 に示すように 50Ω に外部マッチングする必要があります。RFIN/V _{GG} インターフェース回路図については、図 4 を参照してください。
20, 21	RFOUT/V _{DD}	RF 出力/ドレイン・バイアス電圧。このピンは多機能ピンです。RFOUT/V _{DD} ピンは DC カップリングされており、図 44 に示すように、50Ω に外部マッチングする必要があります。RFOUT/V _{DD} インターフェース回路図については図 4 を参照してください。
	EPAD	露出パッド。露出パッドは RF または DC グラウンドに接続する必要があります。

インターフェース回路図



図 3. GND インターフェース回路図

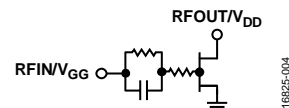


図 4. RFIN/V_{GG} および RFOUT/V_{DD} インターフェース回路図

代表的な性能特性

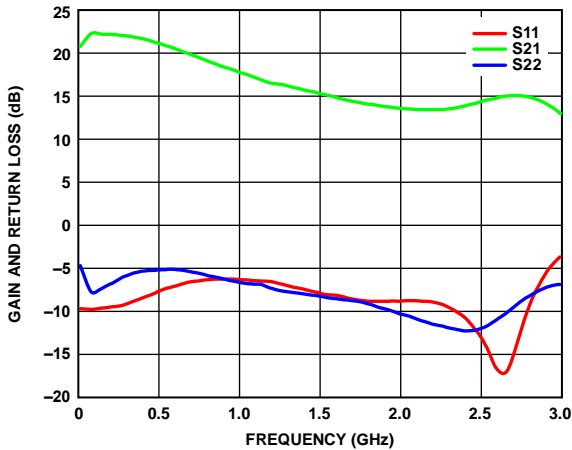


図 5. ゲインおよびリターン・ロスと周波数の関係

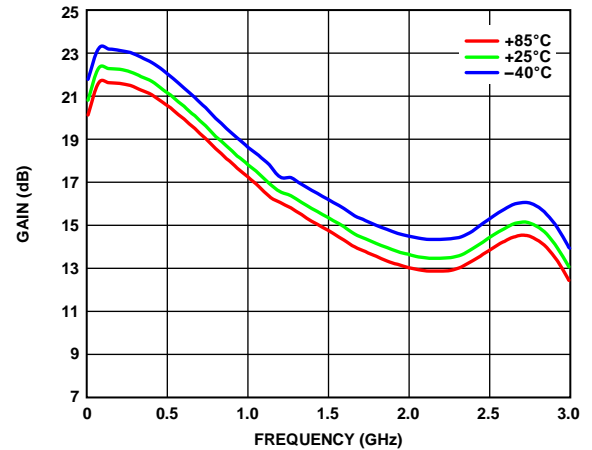


図 8. 様々な温度でのゲインと周波数の関係

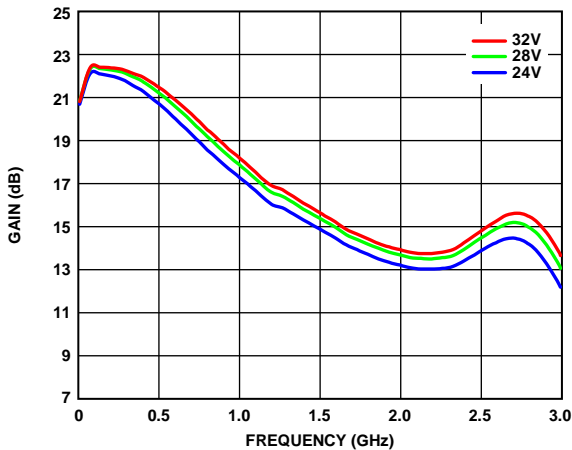


図 6. 様々な電源電圧でのゲインと周波数の関係

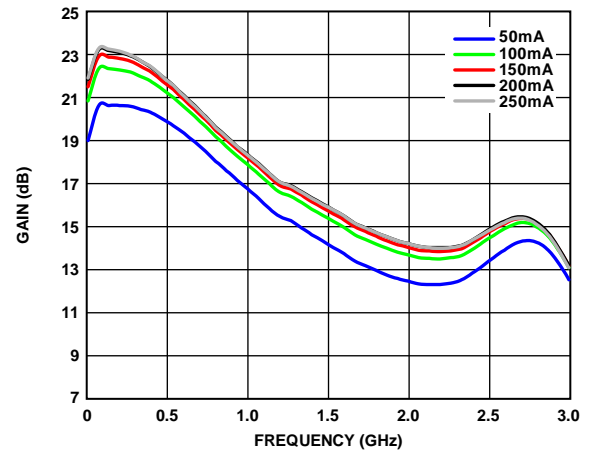


図 9. 様々な静止電流でのゲインと周波数の関係

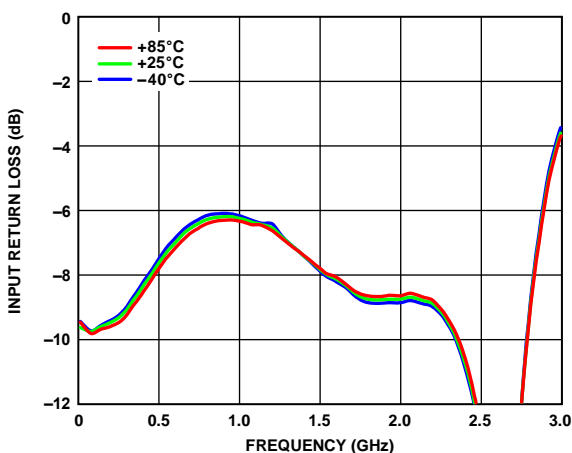


図 7. 様々な温度での入力リターン・ロスと周波数の関係

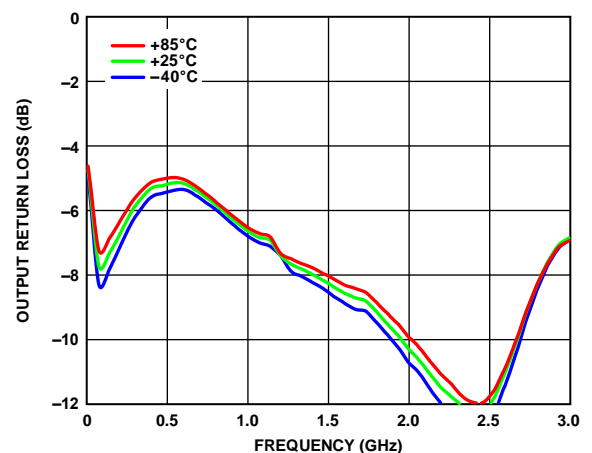


図 10. 様々な温度での出力リターン・ロスと周波数の関係

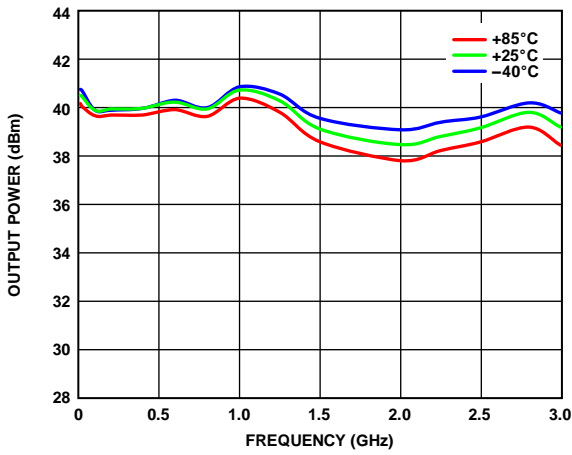


図 11. 様々な温度での出力パワーと周波数の関係、
入力パワー = 28dBm

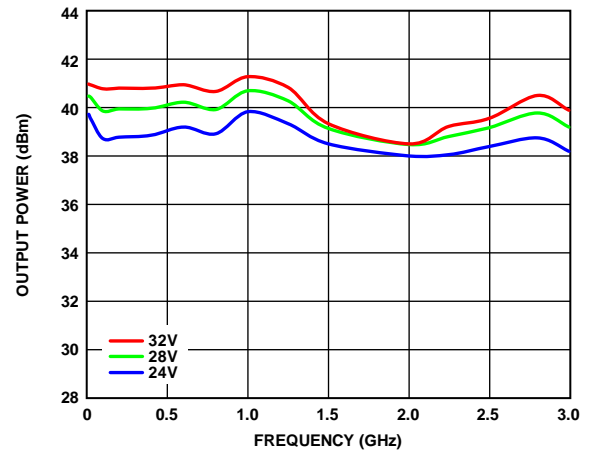


図 14. 様々な電源電圧での出力パワーと周波数の関係、
入力パワー = 28dBm

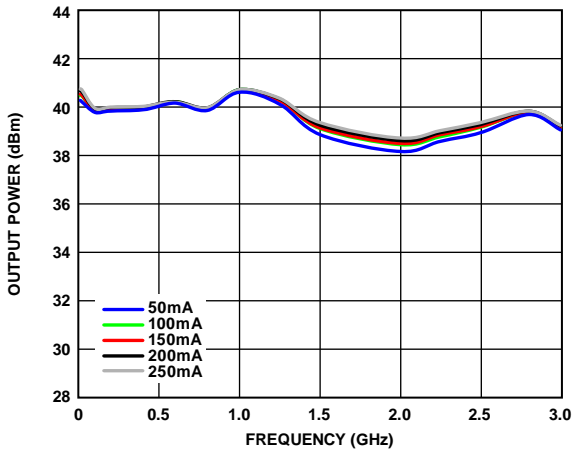


図 12. 様々な静止電流での出力パワーと周波数の関係、
入力パワー = 28dBm

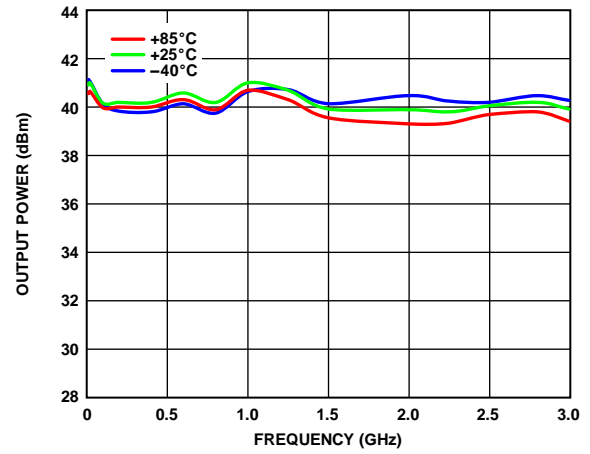


図 15. 様々な温度での出力パワーと RF 周波数の関係、
入力パワー = 30 dBm

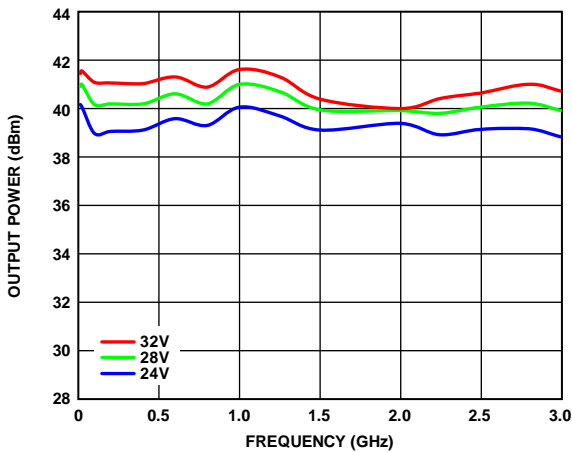


図 13. 様々な電源電圧での出力パワーと周波数の関係、
入力パワー = 30dBm

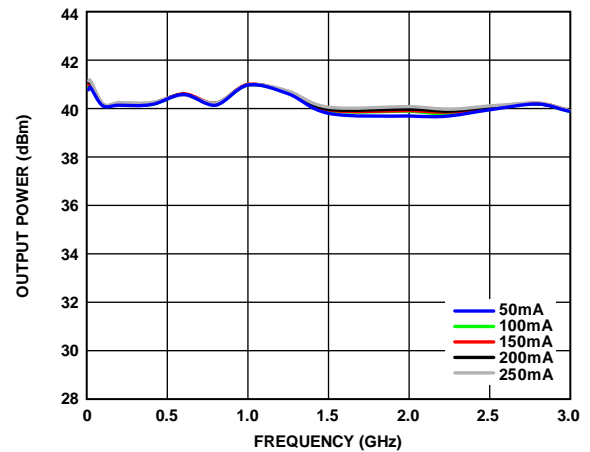


図 16. 様々な静止電流での出力パワーと周波数の関係、
入力パワー = 30dBm

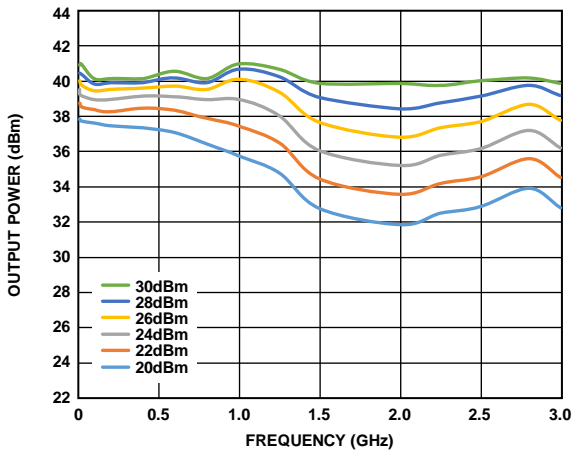


図 17. 様々な入力パワーでの出力パワーと周波数の関係

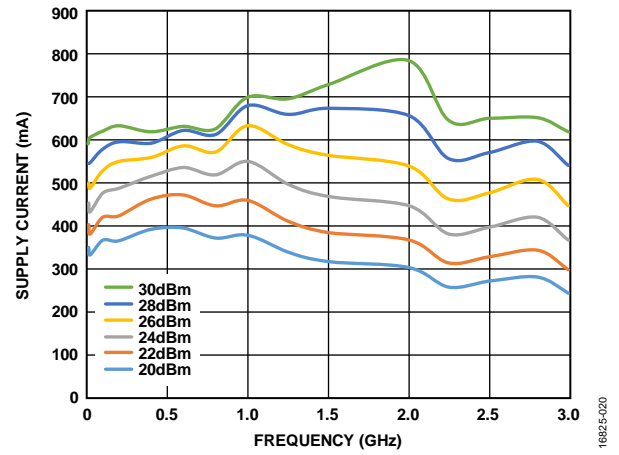


図 20. 様々な入力パワーでの電源電流と周波数の関係

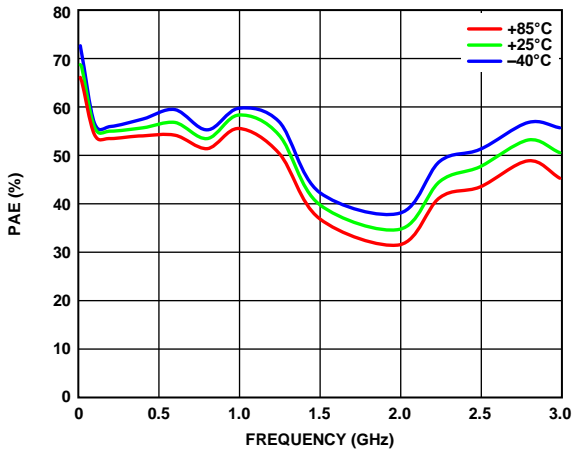


図 18. 様々な温度での PAE と周波数の関係、
入力パワー = 28dBm

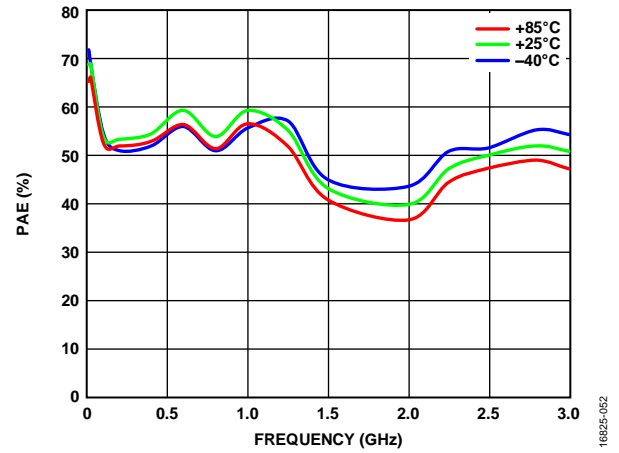


図 21. 様々な温度での PAE と周波数の関係、
入力パワー = 30dBm

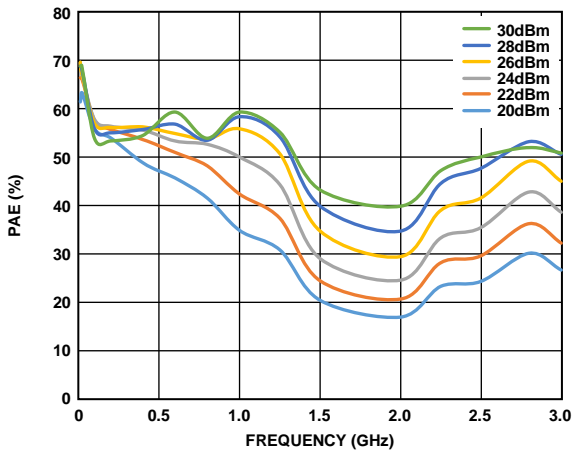


図 19. 様々な入力パワーでの PAE と周波数の関係

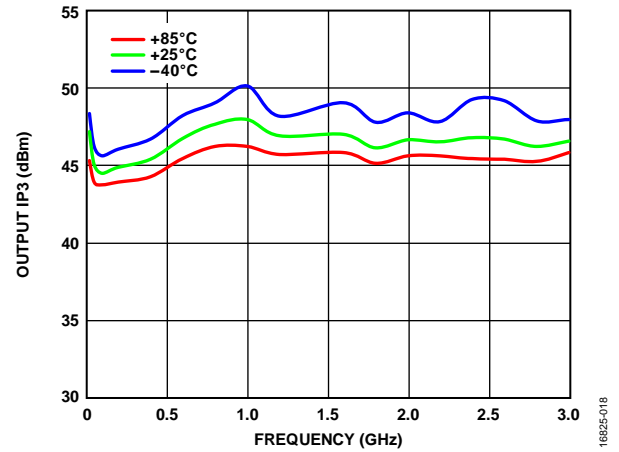


図 22. 様々な温度での出力 IP3 と周波数の関係、
トーンあたりの P_{OUT} = 30dBm

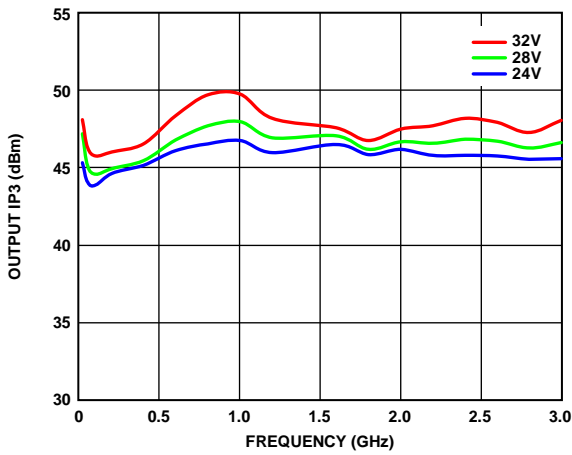


図 23. 様々な電源電圧での出力 IP3 と周波数の関係、
トーンあたりの $P_{out} = 30\text{dBm}$

16825-021

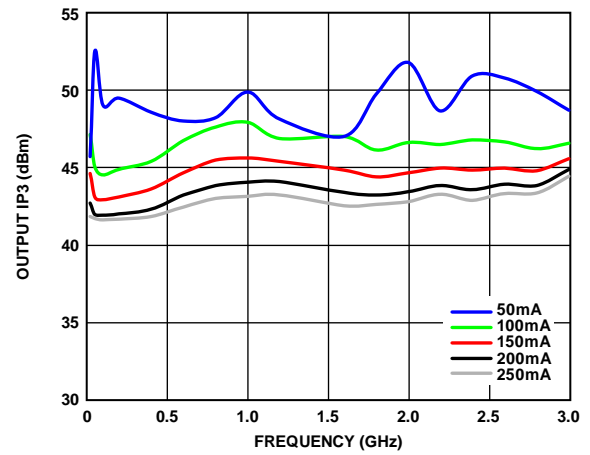


図 26. 様々な静止電流での出力 IP3 と周波数の関係、
トーンあたりの $P_{out} = 30\text{dBm}$

16825-019

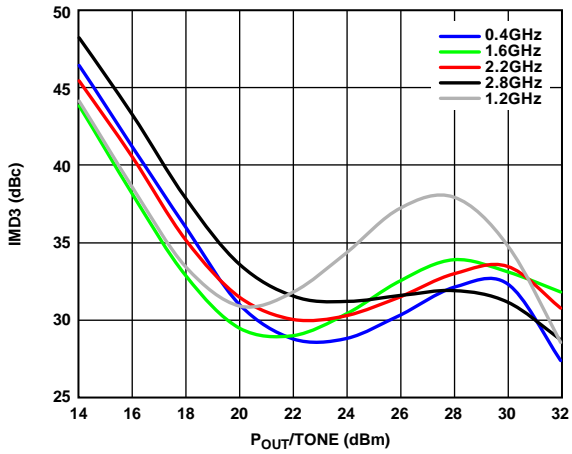


図 24. 出力 3 次相互変調 (IMD3) と
トーンあたりの P_{OUT} の関係、 $V_{DD} = 24\text{V}$

16825-022

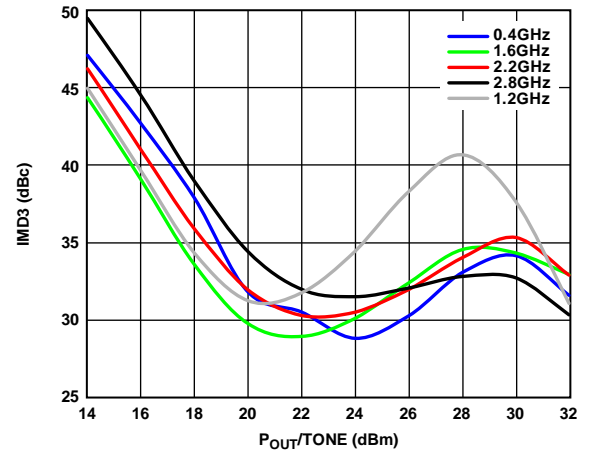


図 27. IMD3 とトーンあたりの P_{OUT} の関係、
 $V_{DD} = 28\text{V}$

16825-023

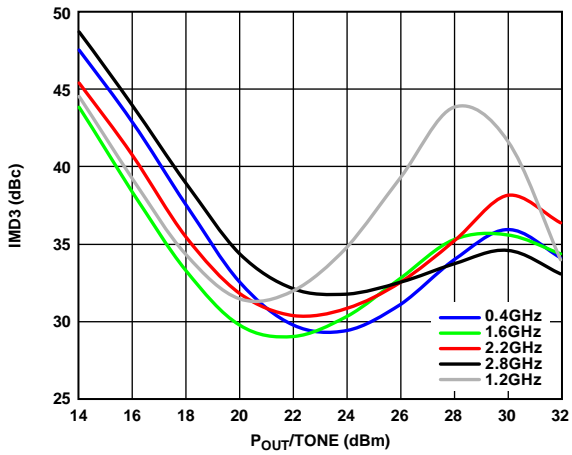


図 25. IMD3 とトーンあたりの P_{OUT} の関係、
 $V_{DD} = 32\text{V}$

16825-026

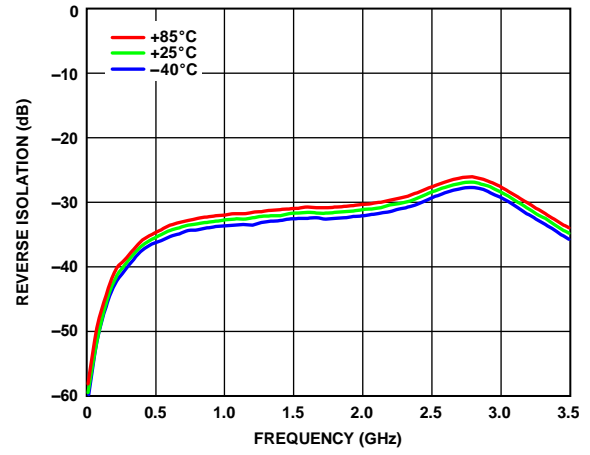


図 28. 様々な温度でのリバース・アイソレーションと
周波数の関係

16825-024

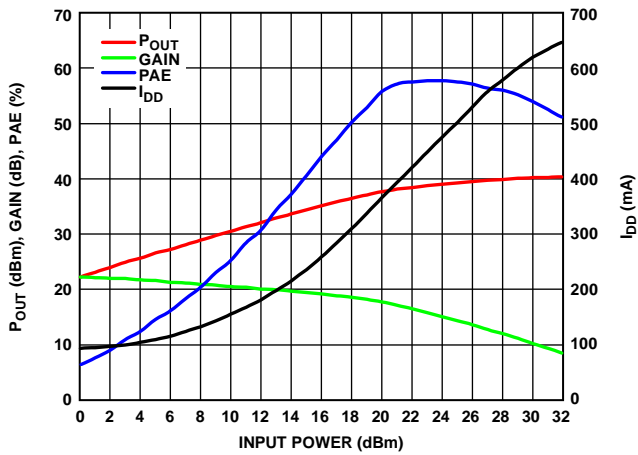


図 29. 0.1GHz での P_{OUT} 、ゲイン、PAE、合計電源電流 (I_{DD}) と入力パワーの関係

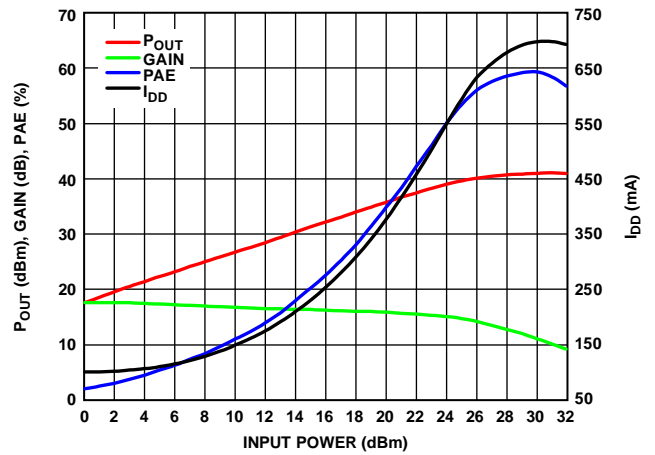


図 32. 1GHz での P_{OUT} 、ゲイン、PAE、 I_{DD} と入力パワーの関係

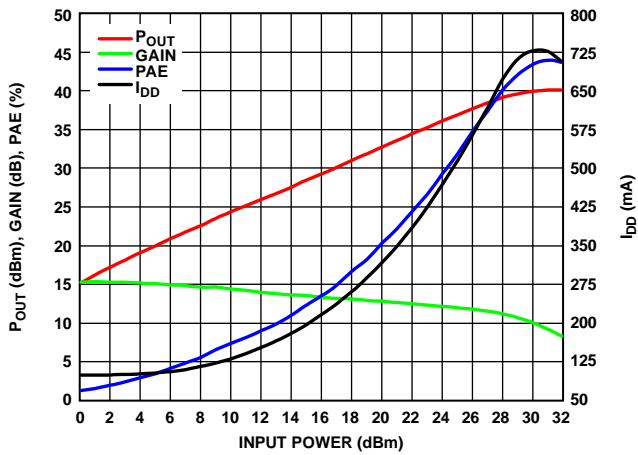


図 30. 1.5GHz での P_{OUT} 、ゲイン、PAE、 I_{DD} と入力パワーの関係

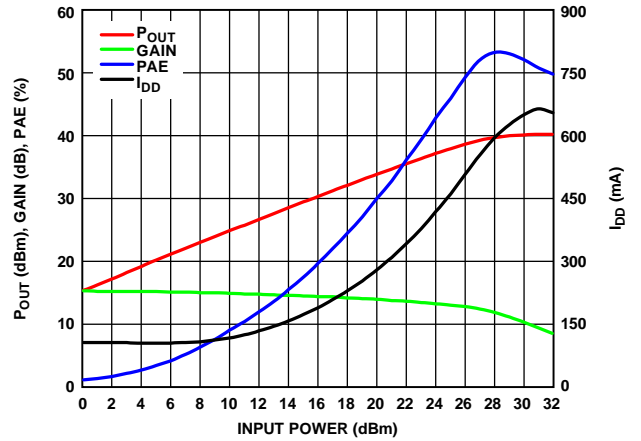


図 33. 2.8GHz での P_{OUT} 、ゲイン、PAE、 I_{DD} と入力パワーの関係

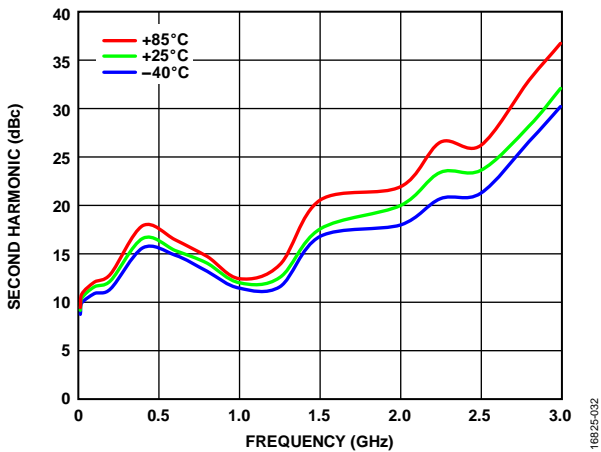


図 31. 様々な温度での 2 次高調波と周波数の関係、
入力パワー = 15dBm

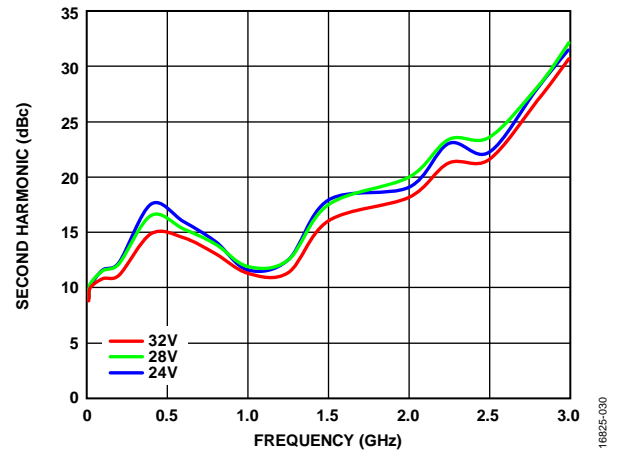


図 34. 様々な電源電圧での 2 次高調波と周波数の関係、
入力パワー = 15dBm

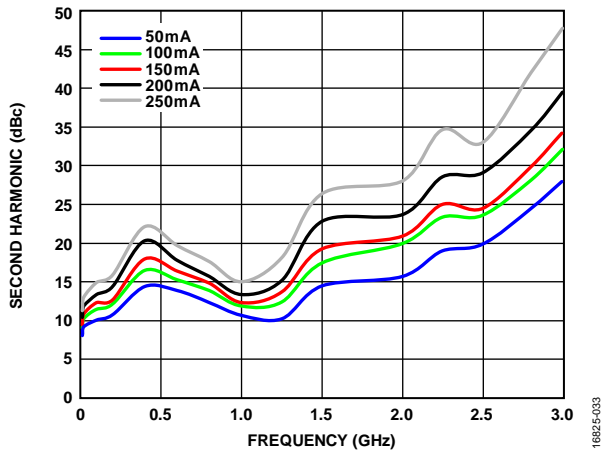


図 35. 様々な静止電流での 2 次高調波と周波数の関係、
入力パワー = 15dBm

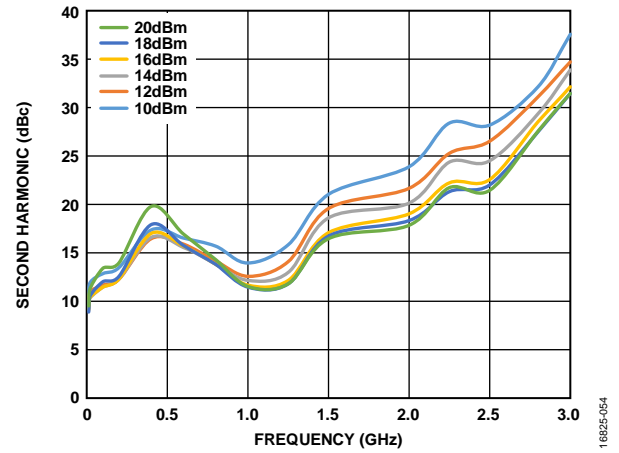


図 38. 様々な入力パワーでの 2 次高調波と周波数の関係、
10dBm~20dBm

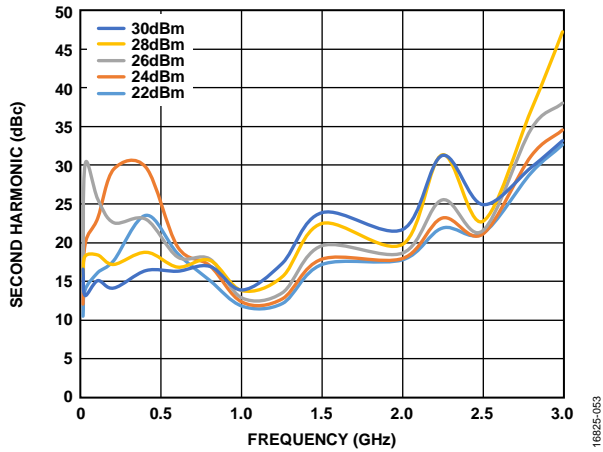


図 36. 様々な入力パワーでの 2 次高調波と周波数の関係、
22dBm~30dBm

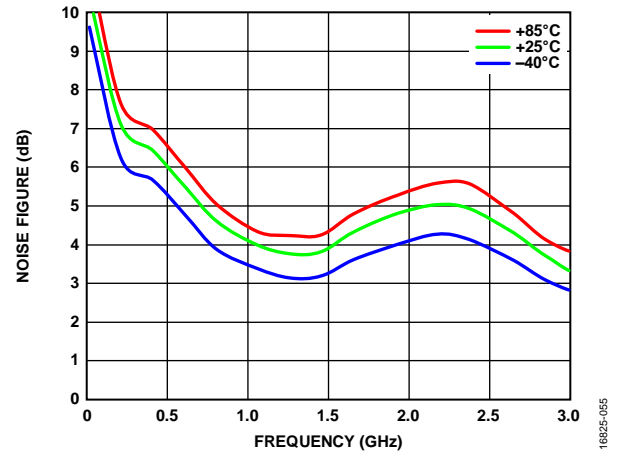


図 39. 様々な温度でのノイズ指数と周波数の関係

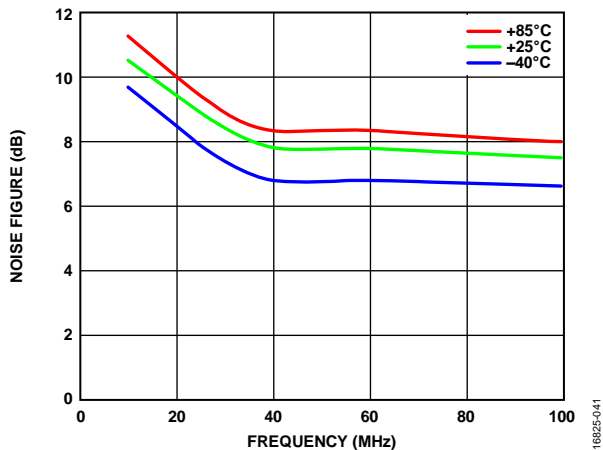


図 37. 様々な温度でのノイズ指数と周波数の関係、
低周波数

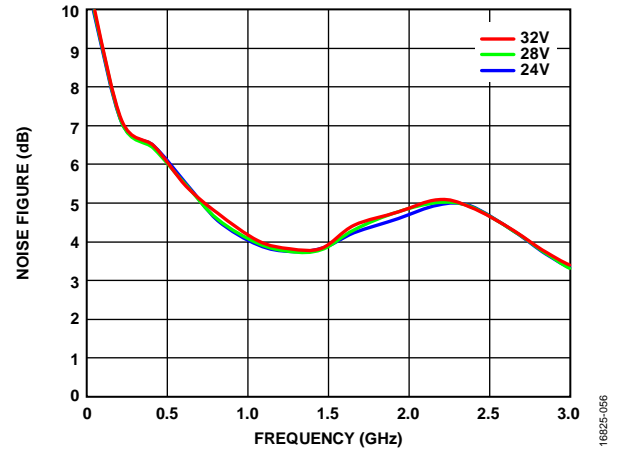


図 40. 様々な電源電圧でのノイズ指数と周波数の関係

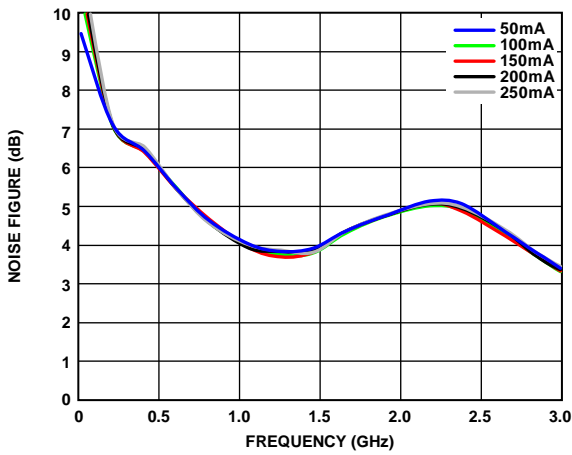


図 41. 様々な静止電流でのノイズ指数と周波数の関係

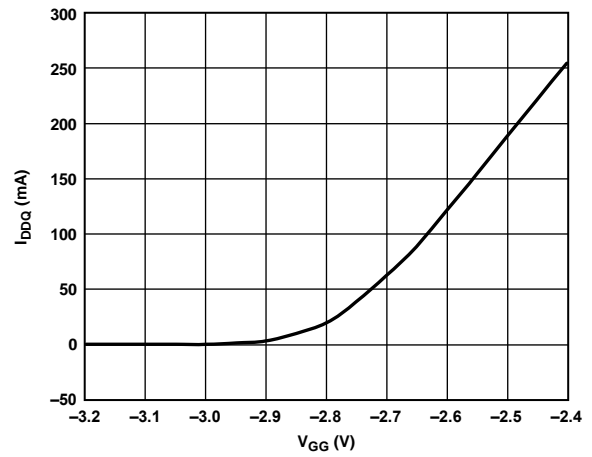


図 43. $V_{DD} = 28V$ での I_{DDQ} と V_{GG} の関係、
代表的デバイスの標本値

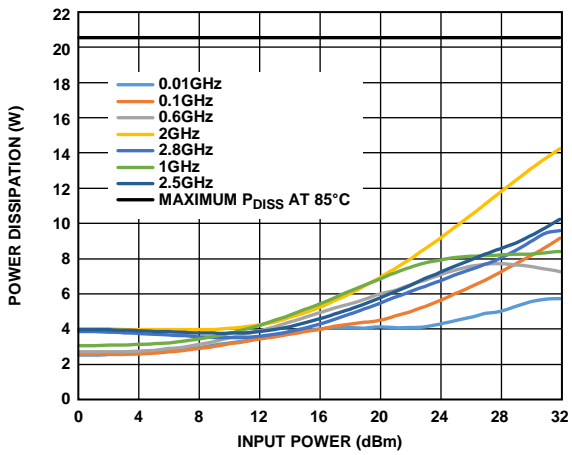


図 42. 様々な周波数での消費電力と入力パワーの関係、
 $T_A = 85^\circ C$

動作原理

HMC8500PM5E は出力 10W (40dBm) の窒化ガリウム (GaN) アンプで、単体の電界効果トランジスタ (FET) のように動作する 1 つのゲイン段で構成されています。このデバイスは、内部でブリッチングされており、RF 入力ポートと RF 出力ポートの単純な外付けマッチング回路によって、動作周波数範囲全体にわたって性能を最適化できます。推奨 DC バイアス条件にすると、

デバイスはクラス AB 動作になり、電力効率が向上し ($P_{IN} = 30\text{dBm}$ で代表値 55%) 高い出力パワー ($P_{IN} = 30\text{dBm}$ で代表値 40dBm) を得ることができます。

アプリケーション情報

ドレイン・バイアス電圧は RFOUT/V_{DD} ピンを通じて、ゲート・バイアス電圧は RFIN/V_{GG} ピンを通じて印加します。全周波数範囲を通じて 1 つのアプリケーション回路を動作させる場合は、図 44 に示す代表的アプリケーション回路に指定する外付けマッチング部品 (L1、C1、C8、C11、R2) の使用を推奨します。動作周波数範囲がこれより狭い場合は、別のマッチング回路を実装することにより、更に性能を最適化できます。V_{DD} と V_{GG} はコンデンサを使ってバイパスすることを推奨します。

推奨されるパワーアップ・シーケンスは次のとおりです。

1. 電源グラウンドを回路グラウンドに接続します。
2. ドレイン電流をピンチ・オフするために V_{GG} を -8V に設定します。V_{DD} を 28V に設定します (ドレイン電流がピンチ・オフされる)。V_{GG} を -3V から -2.5V の間に調整して、静止電流の値が I_{DDQ} = 100 mA になるようにします。
3. RF 信号を印加します。

推奨されるパワーダウン・シーケンスは次のとおりです。

1. RF 信号をオフにします。
2. ドレイン電流をピンチ・オフするために V_{GG} を -8V に設定します。
3. V_{DD} を 0V に設定します。
4. V_{GG} を 0V に設定します。

このデバイスのすべての測定値は、アセンブリ図に示すような代表的アプリケーション回路を使って測定されています (図 44 を参照)。電気的仕様の表に示すバイアス条件 (表 1~表 2 を参照) は、全体的な性能を最適化するために推奨される動作点です。特に指定のない限り、ここに示すデータは推奨バイアス条件を使って得たものです。他のバイアス条件下で HMC8500PM5E を使用すると、代表的な性能特性のセクションに示す性能が得られないことがあります。

評価用 PCB は、代表的アプリケーション回路内で HMC8500PM5E を使用しており、標準 DC 電源と 50Ω RF 試験装置を使って容易に動作させることができます。

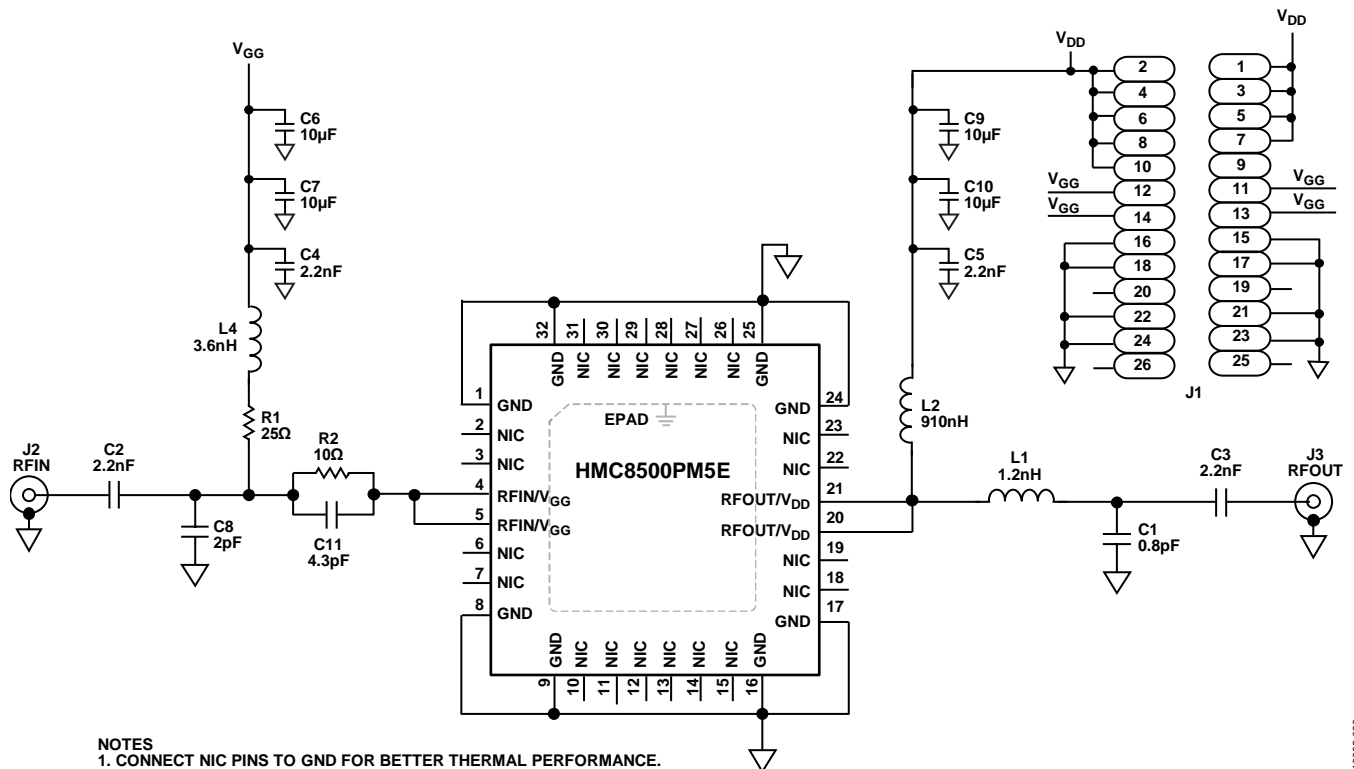


図 44. 代表的なアプリケーション回路

評価用ボード

HMC8500PM5E 評価用ボードは Rogers 4350 を材料として作られた 2 層ボードで、高周波 RF 設計に推奨されるレイアウト手法を使用しています。RF 入力トレースと RF 出力トレースの特性インピーダンスは 50Ω です。ボードは導電性・伝熱性のエポキシを使ってヒート・シンクに取り付けられ、低熱抵抗、低 DC 抵抗の経路が確保されます。各部品は SN63 ハンダを使って取り付けられており、回路基板のヒート・シンク取り付けに悪影響を与えることなく表面実装部品のリワークを行うことが可能です。

評価用ボードと取り付けられた部品は、 $-40^{\circ}\text{C}\sim+85^{\circ}\text{C}$ の周囲温度範囲で動作できるように設計されています。動作時は、HMC8500PM5E の温度を制御できるように、温度制御されたプレートに評価用ボードを取り付けてください。正しいバイアス・シーケンスについては、アプリケーション情報のセクションを参照してください。

すべての部品を組み込んでテストした評価用回路ボード (図 45) は、ご要望に応じてアナログ・デバイセズから入手できます。

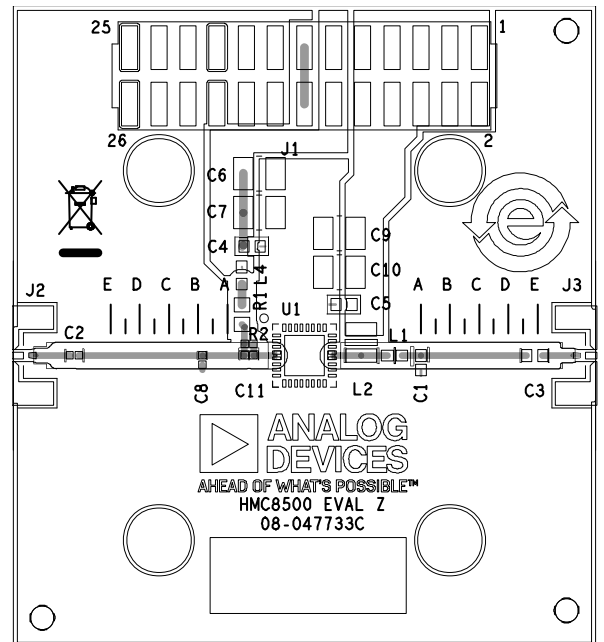


図 45. 評価用 PCB

表 7. 評価用 PCB EV1HMC8500PM5 の部品表

Item	Description	Manufacturer/Part Number
J2, J3	K connectors	SRI/25-146-1000-92
J1	Preform surface terminal strip	SAMTEC/TSM-113-01-L-DV
C1	0.8 pF capacitor, 0402 package	Murata/GRM1555C1HR80BA01D
C2	2.2 nF capacitor, 0402 package	Samsung/CL05B222KB5NNNC
C3, C4, C5	2.2 nF capacitors, 0603 package	TDK/C1608C0G1H222J
C6, C7, C9, C10	10 μF capacitors, 1210-2 package	TDK/C3225X7S1H106K250AB
C8	2 pF capacitor, 0402 package	AVX/04023U2R0BAT2A
C11	4.3 pF capacitor, 0402 package	Murata/GJM1552C1H4R3BB01C
L1	1.2 nH inductor, 0402 package	TDK/MHQ1005P1N2CT000
L2	910 nH inductor, 1008CS package	Coilcraft/1008CS-911XGLB
L4	3.6 nH inductor, 0603 package	Coilcraft/0603CS-3N6XGLU
R1	25 Ω high precision resistor, 0603 package	Vishay/P0603E25R0BNT
R2	10 Ω resistor, 0402 package	Panasonic/ERJ-2RKF10R0X
Heat Sink	Used for thermal transfer from the HMC8500PM5E amplifier	Not applicable
U1	HMC8500PM5E amplifier	Analog Devices/HMC8500PM5E
PCB	EV1HMC8500PM5 circuit board material: Rogers 4350	Analog Devices/EV1HMC8500PM5

外形寸法

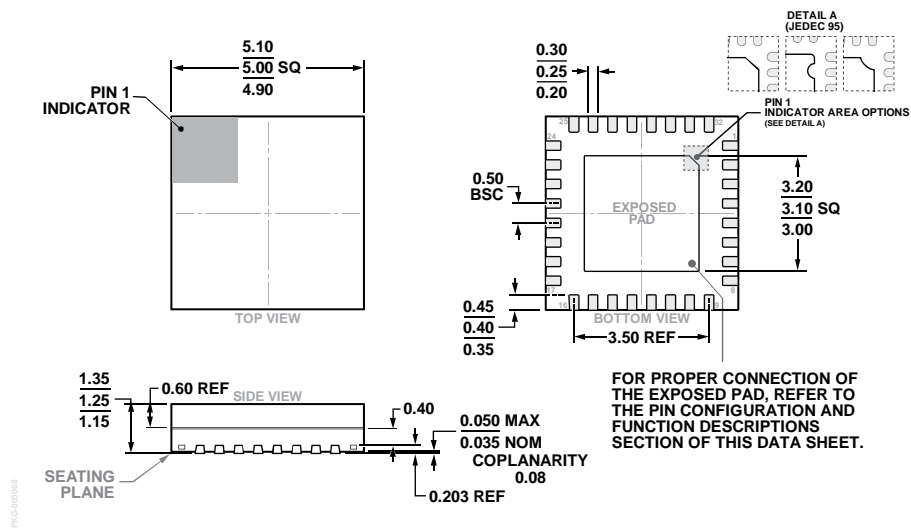


図 46. 32 ピン・リード・フレーム・チップ・スケール・パッケージ [LFCSP_CAV]
5mm × 5mm ボディ、1.25mm パッケージ高
(CG-32-2)
寸法：mm

オーダー・ガイド

Model ^{1,2}	Temperature Range	MSL Rating ³	Package Description ⁴	Package Option
HMC8500PM5E	-40°C to +85°C	MSL3	32-Lead Lead Frame Chip Scale Package [LFCSP_CAV]	CG-32-2
HMC8500PM5ETR	-40°C to +85°C	MSL3	32-Lead Lead Frame Chip Scale Package [LFCSP_CAV]	CG-32-2
EV1HMC8500PM5			Evaluation Board	

¹ すべてのモデルは RoHS 準拠製品です。

² 評価用ボードを発注する場合は、モデル番号 EV1HMC8500PM5 をご指定ください。

³ 詳細については絶対最大定格のセクションを参照してください。

⁴ HMC8500PM5E と C8500PM5ETR のピンは、ニッケル/パラジウム/金 (NiPdAu) 仕上げになっています。