



0.4GHz~6GHz、35W、GaN パワー・アンプ

データシート

HMC8205BCHIPS

特長

- 高出力電力 : $P_{IN} = 24\text{dBm}$ で 45.5dBm (代表値)
- 高パワー・ゲイン : $P_{IN} = 24\text{dBm}$ で 22dB (代表値)
- 高 PAE : $P_{IN} = 28\text{dBm}$ で 40% (代表値)
- ダイ・サイズ : $4.8\text{mm} \times 3.4\text{mm} \times 0.1\text{mm}$

アプリケーション

- 防衛用電波妨害装置
- 民生用および防衛用レーダー
- ワイヤレス・インフラストラクチャのパワー・アンプ段
- 試験装置および計測装置

機能ブロック図

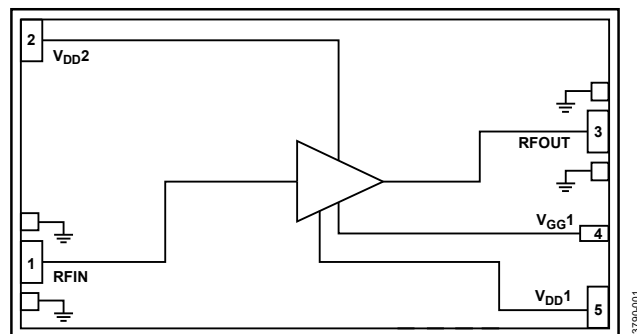


図 1.

概要

HMC8205BCHIPS は、0.4GHz~6GHzの瞬時帯域幅において40%の電力付加効率 (PAE) で 45.5dBm (35W) を出力する窒化ガリウム (GaN) 広帯域パワー・アンプです。フル・バンド動作の実現に外部マッチングは不要です。また、アンプにバイアスを与えるための外部インダクタも不要です。更に、

HMC8205BCHIPS には、RFIN ピンと RFOUT ピンに対して DC 阻止コンデンサが内蔵されています。

HMC8205BCHIPS は、防衛用電波妨害装置、ワイヤレス・インフラストラクチャ、レーダー、汎用アンプなどのパルス波や連続波 (CW) のアプリケーションに最適です。

目次

| | | | |
|----------------------|---|-------------------------------------|----|
| 特長 | 1 | 代表的な性能特性 | 7 |
| アプリケーション | 1 | 動作原理 | 15 |
| 機能ブロック図 | 1 | アプリケーション情報 | 16 |
| 概要 | 1 | 推奨バイアス・シーケンス | 16 |
| 改訂履歴 | 2 | ミリ波 GaAs MMIC の取り付けおよびボンディング技術 | 16 |
| 仕様 | 3 | 代表的なアプリケーション回路 | 18 |
| 電気仕様 | 3 | アセンブリ図 | 18 |
| 絶対最大定格 | 5 | 外形寸法 | 19 |
| 熱抵抗 | 5 | オーダー・ガイド | 19 |
| ESD に関する注意 | 5 | | |
| ピン配置およびピン機能の説明 | 6 | | |
| インターフェース回路図 | 6 | | |

改訂履歴

11/2018—Revision 0: Initial Version

仕様

電気仕様

特に指定のない限り、 $T_A = 25^\circ\text{C}$ 、電源電圧 (V_{DD}) = 50V、総電源電流 (I_{DQ}) = 1300mA、周波数範囲= 0.4GHz~0.8GHz。

表 1.

| Parameter | Min | Typ | Max | Unit |
|-----------------------------------|-----|------|-----|------|
| FREQUENCY RANGE | 0.4 | | 0.8 | GHz |
| GAIN | | | | |
| Small Signal Gain | | 24 | | dB |
| Gain Flatness | | ±0.5 | | dB |
| RETURN LOSS | | | | |
| Input | | 6 | | dB |
| Output | | 6.5 | | dB |
| POWER | | | | |
| Output (P_{OUT}) | | | | |
| Input Power (P_{IN}) = 24 dBm | | 43 | | dBm |
| $P_{IN} = 28$ dBm | | 46 | | dBm |
| Gain | | | | |
| $P_{IN} = 24$ dBm | | 19 | | dB |
| $P_{IN} = 28$ dBm | | 17 | | dB |
| POWER ADDED EFFICIENCY (PAE) | | | | |
| $P_{IN} = 24$ dBm | | 35 | | % |
| $P_{IN} = 28$ dBm | | 40 | | % |
| TOTAL SUPPLY CURRENT (I_{DQ}) | | 1300 | | mA |
| SUPPLY VOLTAGE (V_{DD}) | 28 | 50 | 55 | V |

特に指定のない限り、 $T_A = 25^\circ\text{C}$ 、 $V_{DD} = 50\text{V}$ 、 $I_{DQ} = 1300\text{mA}$ 、周波数範囲= 0.8GHz~4GHz。

表 2.

| Parameter | Min | Typ | Max | Unit |
|-----------------------------------|-----|------|-----|------|
| FREQUENCY RANGE | 0.8 | | 4 | GHz |
| GAIN | | | | |
| Small Signal Gain | 23 | 25 | | dB |
| Gain Flatness | | ±0.8 | | dB |
| RETURN LOSS | | | | |
| Input | | 11 | | dB |
| Output | | 10 | | dB |
| POWER | | | | |
| Output (P_{OUT}) | | | | |
| Input Power (P_{IN}) = 24 dBm | 43 | 45.5 | | dBm |
| $P_{IN} = 28$ dBm | | 46.5 | | dBm |
| Gain | | | | |
| $P_{IN} = 24$ dBm | | 22 | | dB |
| $P_{IN} = 28$ dBm | | 19 | | dB |
| POWER ADDED EFFICIENCY (PAE) | | | | |
| $P_{IN} = 24$ dBm | | 35 | | % |
| $P_{IN} = 28$ dBm | | 40 | | % |
| TOTAL SUPPLY CURRENT (I_{DQ}) | | 1300 | | mA |
| SUPPLY VOLTAGE (V_{DD}) | 28 | 50 | 55 | V |

特に指定のない限り、 $T_A = 25^\circ\text{C}$ 、 $V_{DD} = 50\text{V}$ 、 $I_{DQ} = 1300\text{mA}$ 、周波数範囲= 4GHz~6GHz。

表 3.

| Parameter | Min | Typ | Max | Unit |
|-----------------------------------|------|-----------|-----|------|
| FREQUENCY RANGE | 4 | | 6 | GHz |
| GAIN | | | | |
| Small Signal Gain | 24.5 | 26.5 | | dB |
| Gain Flatness | | ± 1.4 | | dB |
| RETURN LOSS | | | | |
| Input | | 8 | | dB |
| Output | | 9 | | dB |
| POWER | | | | |
| Output (P_{OUT}) | | | | |
| Input Power (P_{IN}) = 24 dBm | 43.5 | 45.5 | | dBm |
| $P_{IN} = 28$ dBm | | 46 | | dBm |
| Gain | | | | |
| $P_{IN} = 24$ dBm | | 19 | | dB |
| $P_{IN} = 28$ dBm | | 18.5 | | dB |
| POWER ADDED EFFICIENCY (PAE) | | | | |
| $P_{IN} = 24$ dBm | | 32 | | % |
| $P_{IN} = 28$ dBm | | 32 | | % |
| TOTAL SUPPLY CURRENT (I_{DQ}) | | 1300 | | mA |
| SUPPLY VOLTAGE (V_{DD}) | 28 | 50 | 55 | V |

絶対最大定格

表 4.

| Parameter | Rating |
|---|---|
| Drain Bias Voltage (V_{DDX}) | 60 V dc |
| Gate Bias Voltage (V_{GG1}) | -8 V dc to 0 V dc |
| Radio Frequency Input Power (RFIN) | 35 dBm |
| Continuous Power Dissipation (P_{DISS}), $T = 85^{\circ}\text{C}$ (Derate 826 mW/ $^{\circ}\text{C}$ Above 85 $^{\circ}\text{C}$) | 115.7 W |
| Storage Temperature Range | -65 $^{\circ}\text{C}$ to +150 $^{\circ}\text{C}$ |
| Operating Temperature Range | -55 $^{\circ}\text{C}$ to +85 $^{\circ}\text{C}$ |
| Electrostatic Discharge (ESD) Sensitivity | |
| Human Body Model (HBM) | Class 1A, Passed 375 V |

上記の絶対最大定格を超えるストレスを加えると、デバイスに恒久的な損傷を与えることがあります。この規定はストレス定格のみを指定するものであり、この仕様の動作のセクションに記載する規定値以上でのデバイス動作を定めたものではありません。デバイスを長時間にわたり絶対最大定格状態に置くと、デバイスの信頼性に影響を与えることがあります。

熱抵抗

熱性能は、実装基板の設計と動作環境に直接関連します。熱設計には、細心の注意を払う必要があります。

θ_{JC} は、ジャンクションからケース、すなわちチャンネルからダイ底面への熱抵抗です。

表 5. 熱抵抗

| Package Type | θ_{JC} | Unit |
|--------------|---------------|-----------------------------|
| C-5-7 | 1.21 | $^{\circ}\text{C}/\text{W}$ |

表 6. 信頼性の情報

| Parameter | Temperature ($^{\circ}\text{C}$) |
|---|------------------------------------|
| Junction Temperature to Maintain 1,000,000 Hour Mean Time to Failure (MTTF) | 225 |
| Nominal Junction Temperature ($T = 85^{\circ}\text{C}$, $V_{DD} = 50\text{ V}$, $I_{DQ} = 1300\text{ mA}$) | 163.7 |

ESD に関する注意



ESD（静電放電）の影響を受けやすいデバイスです。

電荷を帯びたデバイスや回路ボードは、検知されないまま放電することがあります。本製品は当社独自の特許技術である ESD 保護回路を内蔵してはいますが、デバイスが高エネルギーの静電放電を被った場合、損傷を生じる可能性があります。したがって、性能劣化や機能低下を防止するため、ESD に対する適切な予防措置を講じることをお勧めします。

ピン配置およびピン機能の説明

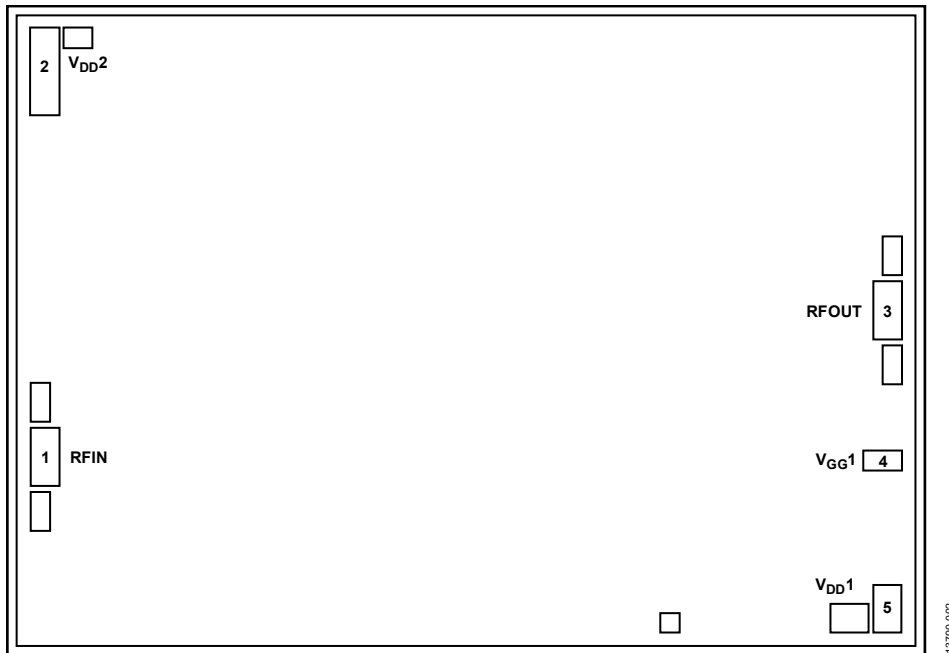


図 2. パッド構成

表 7. パッド機能の説明

| パッド番号 | 記号 | 説明 |
|------------|------------------|---|
| 1 | RFIN | RF 入力 (RFIN)。このピンは AC カップリングされ、内部で 50Ω に整合されています。RFIN インターフェース回路図については、図 4 を参照してください。 |
| 2 | V _{DD2} | アンプの 2 段目のドレイン・バイアス。V _{DD2} インターフェース回路図については、図 3 を参照してください。 |
| 3 | RFOUT | RF 出力 (RFOUT)。このピンは AC カップリングされ、内部で 50Ω に整合されています。RFOUT インターフェース回路図については、図 7 を参照してください。 |
| 4 | V _{GG1} | アンプの 2 段目のゲート・コントロール。V _{GG1} インターフェース回路図については、図 6 を参照してください。 |
| 5 | V _{DD1} | アンプの 1 段目のドレイン・バイアス。V _{DD1} インターフェース回路図については、図 5 を参照してください。 |
| Die Bottom | GND | グラウンド。ダイの底面は RF/DC グラウンドに接続する必要があります。図 8 のインターフェース回路図を参照してください。 |

インターフェース回路図

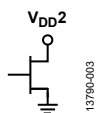


図 3. V_{DD2} インターフェース

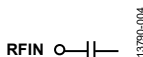


図 4. RFIN インターフェース

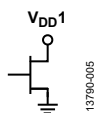


図 5. V_{DD1} インターフェース

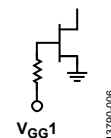


図 6. V_{GG1} インターフェース

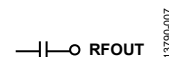


図 7. RFOUT インターフェース



図 8. GND インターフェース

代表的な性能特性

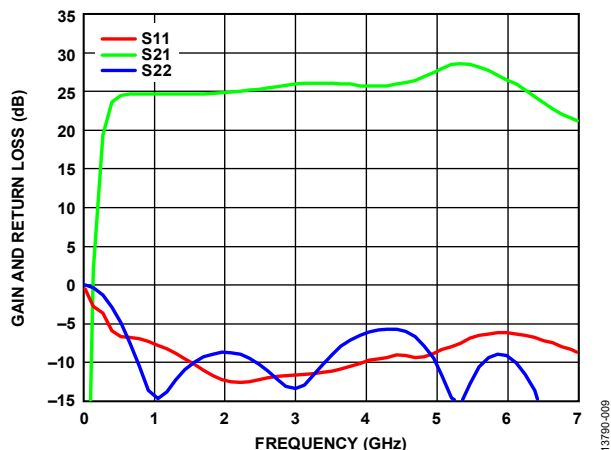


図 9. ゲインとリターン・ロスの周波数特性

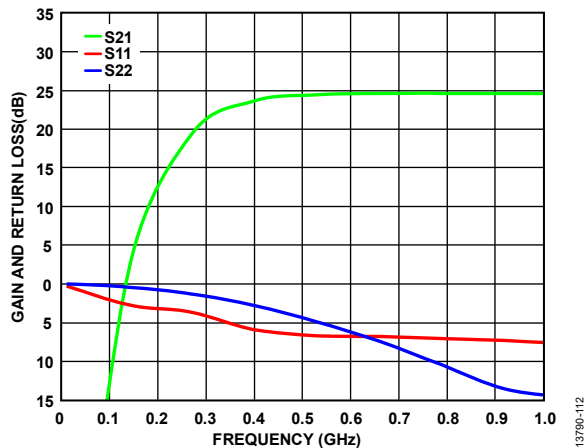


図 12. ゲインとリターン・ロスの周波数特性、10MHz~1000MHz

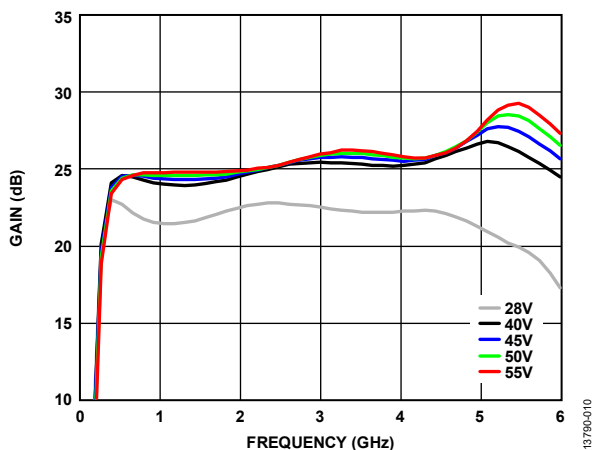


図 10. 様々な電源電圧でのゲインの周波数特性

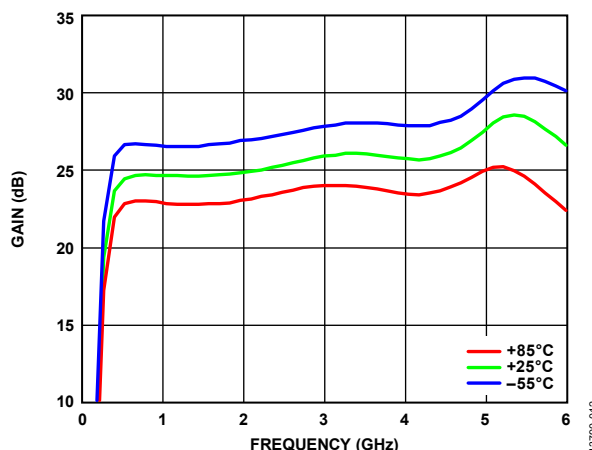


図 13. 様々な温度でのゲインの周波数特性

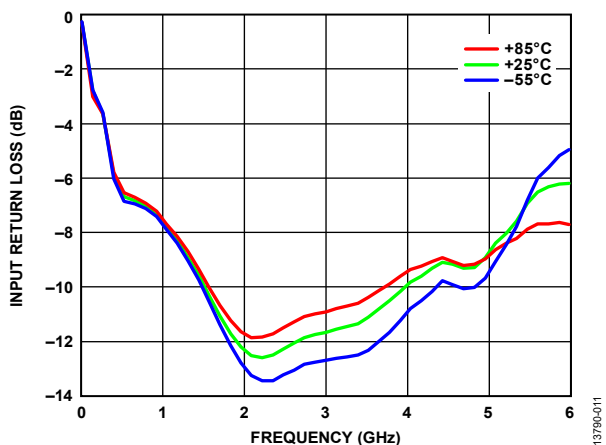


図 11. 様々な温度での入力リターン・ロスの周波数特性

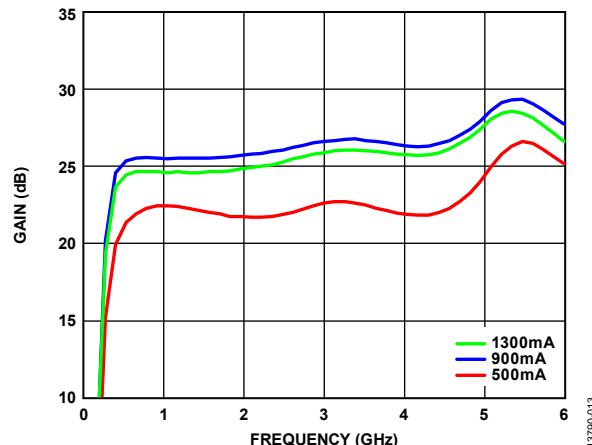


図 14. 様々な静止電源電流 (I_{DDX}) でのゲインの周波数特性

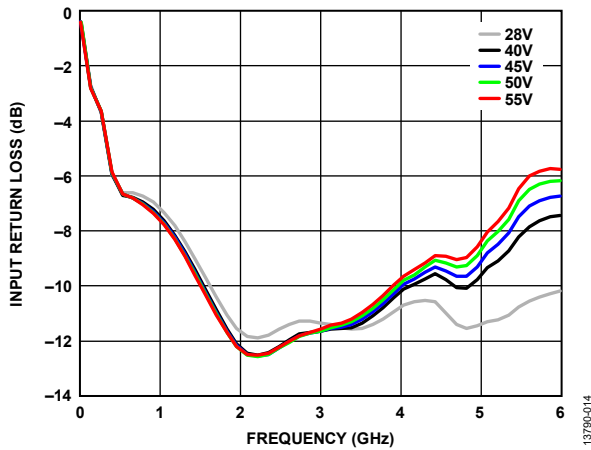


図 15. 様々な電源電圧での入力リターン・ロスの周波数特性

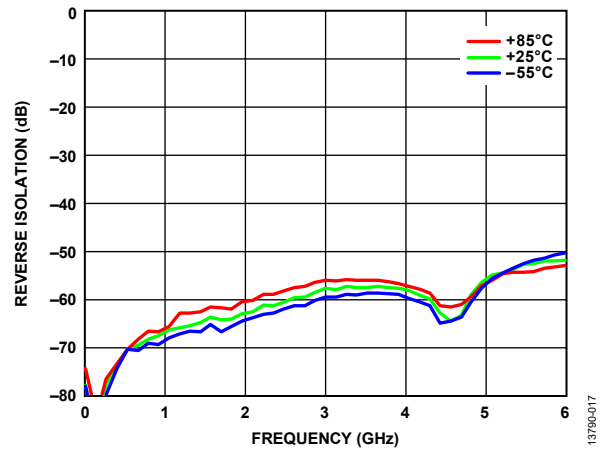


図 18. 様々な温度でのリバース・アイソレーションの周波数特性

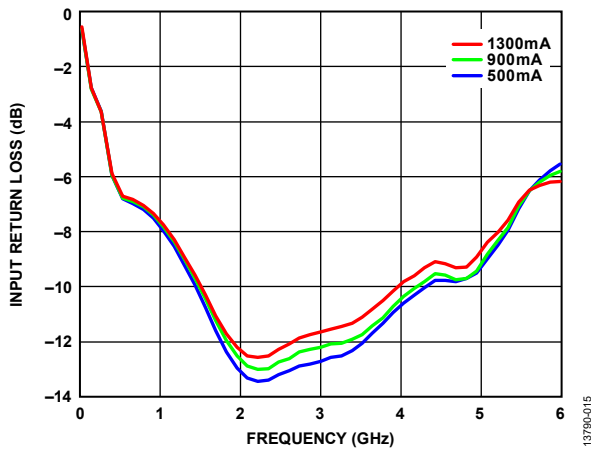


図 16. 様々な静止電源電流 (I_{DDX}) での入力リターン・ロスの周波数特性

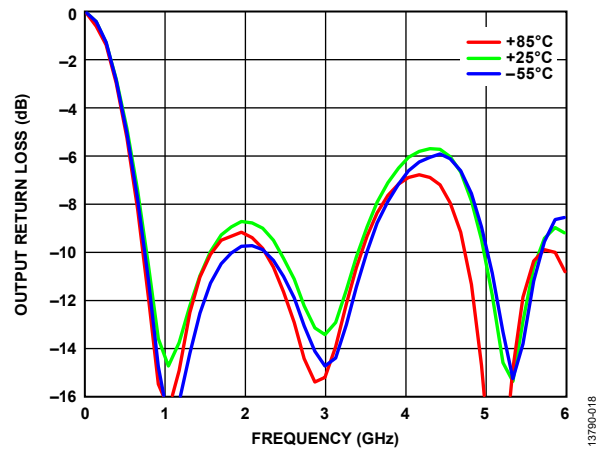


図 19. 様々な温度での出力リターン・ロスの周波数特性

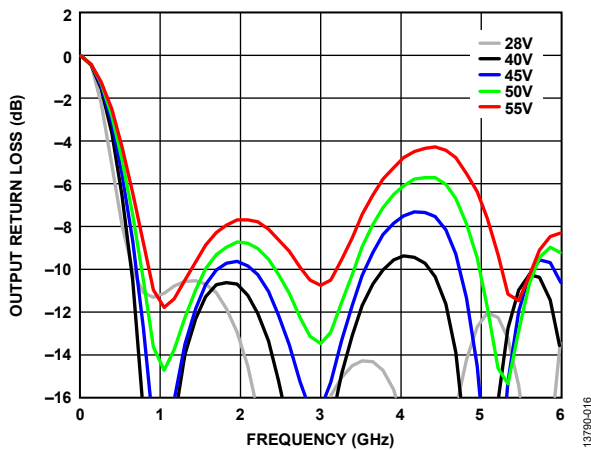


図 17. 様々な電源電圧での出力リターン・ロスの周波数特性

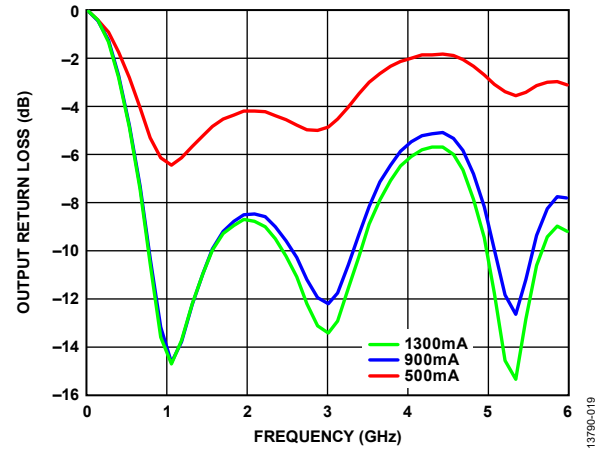


図 20. 様々な静止電源電流 ($I_{DD1} + I_{DD2}$) での出力リターン・ロスの周波数特性

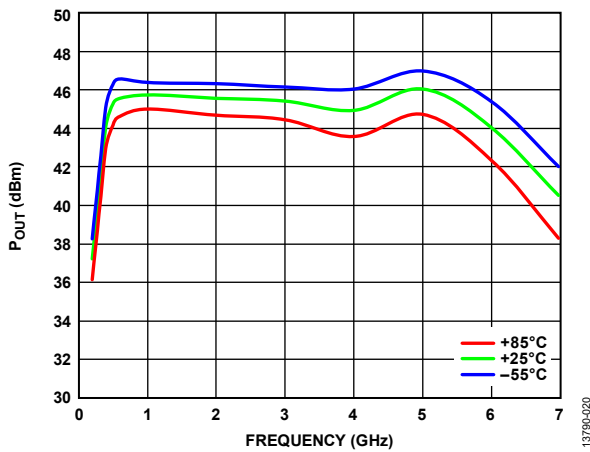


図 21. 様々な温度での P_{OUT} の周波数特性、 $P_{IN} = 24\text{dBm}$

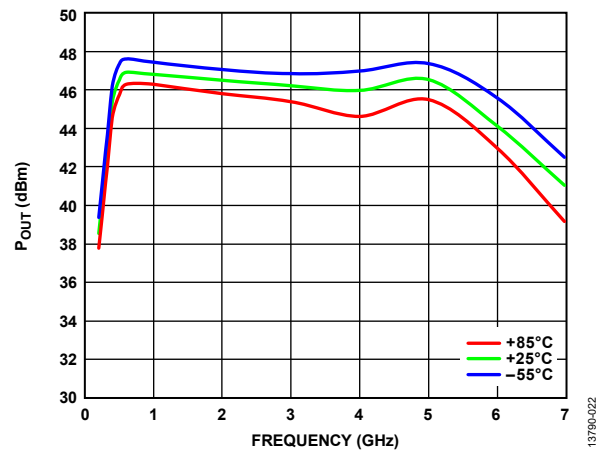


図 24. 様々な温度での P_{OUT} の周波数特性、 $P_{IN} = 28\text{dBm}$

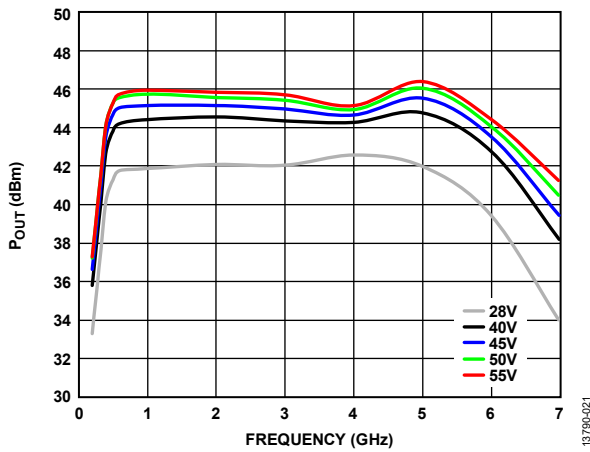


図 22. 様々な電圧での P_{OUT} の周波数特性、 $P_{IN} = 24\text{dBm}$

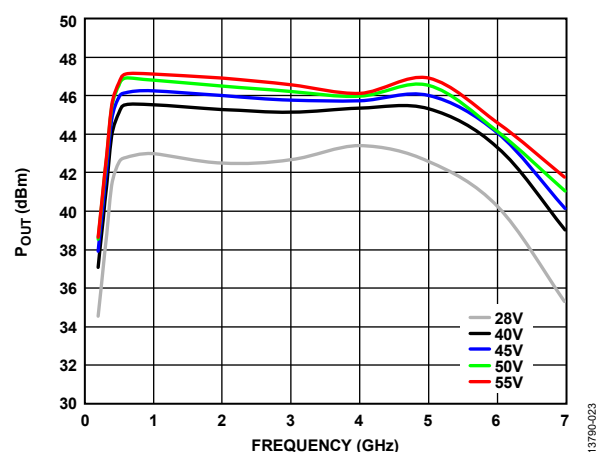


図 25. 様々な電圧での P_{OUT} の周波数特性、 $P_{IN} = 28\text{dBm}$

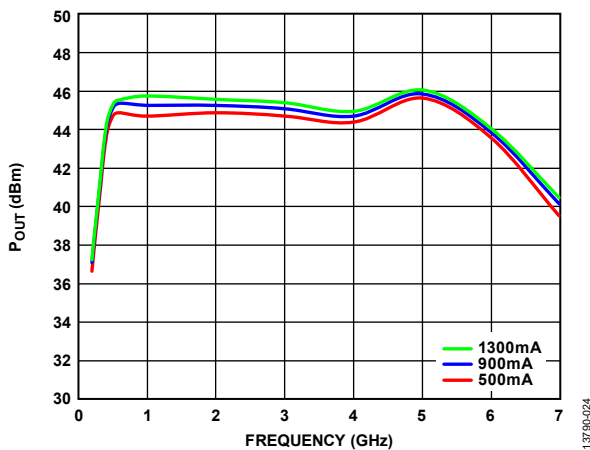


図 23. 様々な静止電流 ($I_{DD1} + I_{DD2}$) での P_{OUT} の周波数特性、 $P_{IN} = 24\text{dBm}$

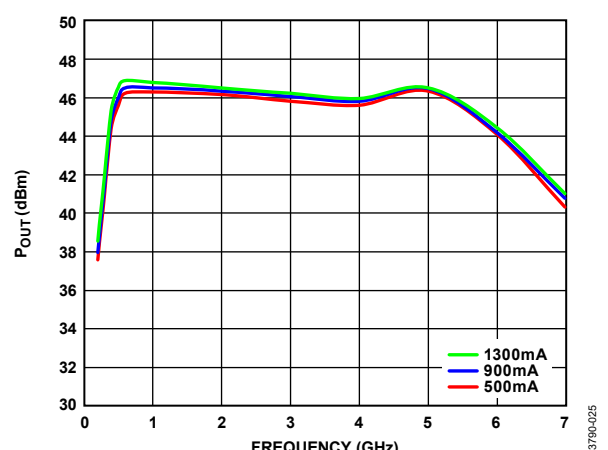


図 26. 様々な静止電流 ($I_{DD1} + I_{DD2}$) での P_{OUT} の周波数特性、 $P_{IN} = 28\text{dBm}$

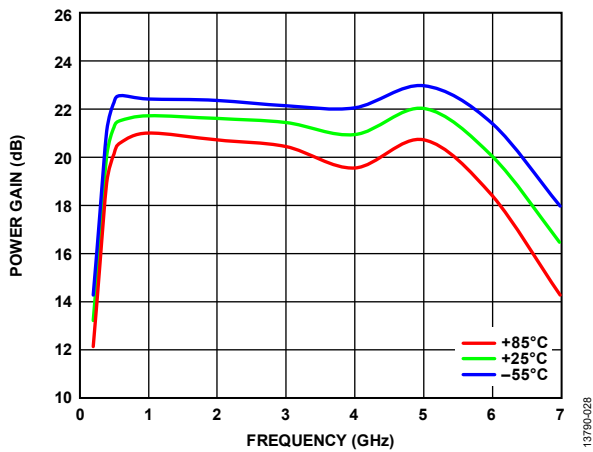


図 27. 様々な温度でのパワー・ゲインの周波数特性、
入力電力= 24dBm

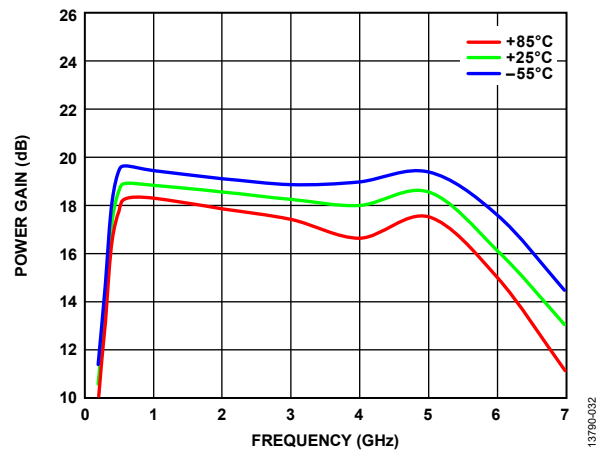


図 30. 様々な温度でのパワー・ゲインの周波数特性、
入力電力= 28dBm

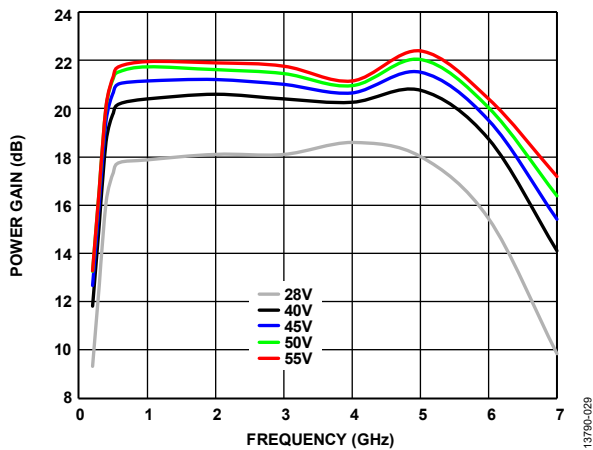


図 28. 様々な電圧でのパワー・ゲインの周波数特性、
入力電力= 24dBm

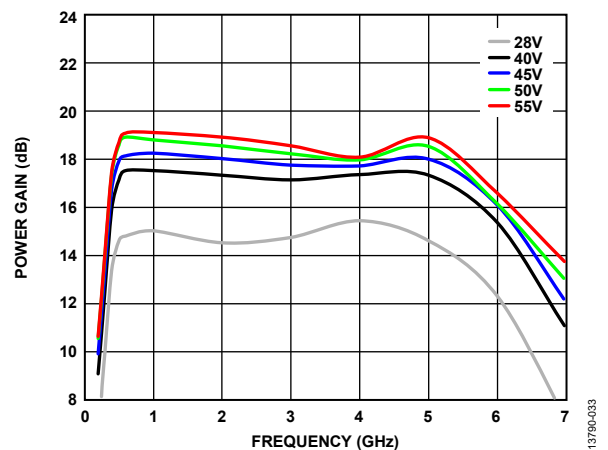


図 31. 様々な電圧でのパワー・ゲインの周波数特性、
入力電力= 28dBm

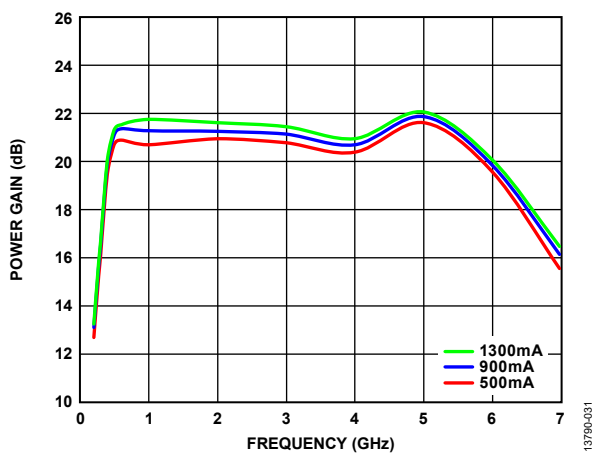


図 29. 様々な静止電流 ($I_{DD1} + I_{DD2}$) でのパワー・ゲインの
周波数特性、入力電力= 24dBm

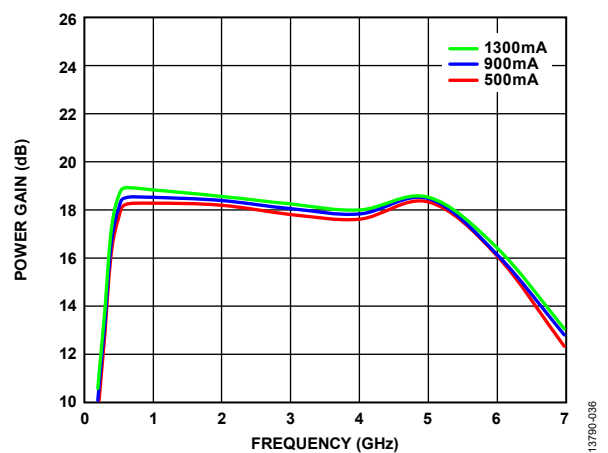


図 32. 様々な静止電流 ($I_{DD1} + I_{DD2}$) でのパワー・ゲインの
周波数特性、入力電力= 28dBm

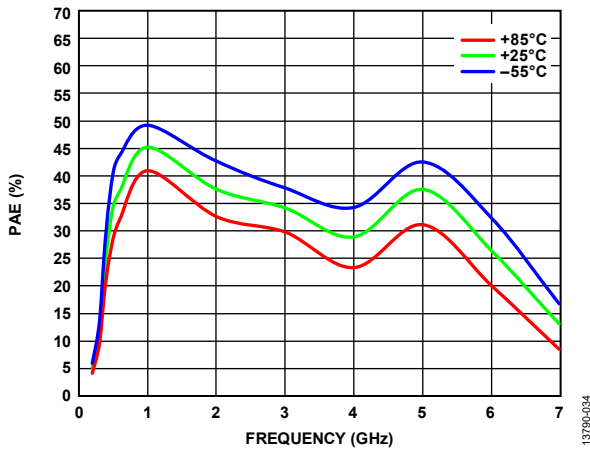


図 33. 様々な温度での PAE の周波数特性、
入力電力= 24dBm

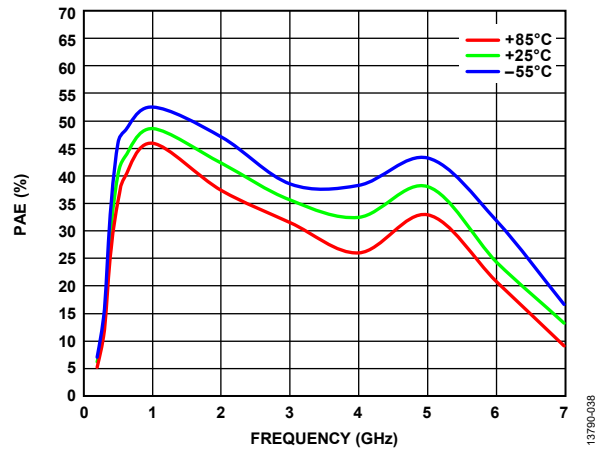


図 36. 様々な温度での PAE の周波数特性、
入力電力= 28dBm

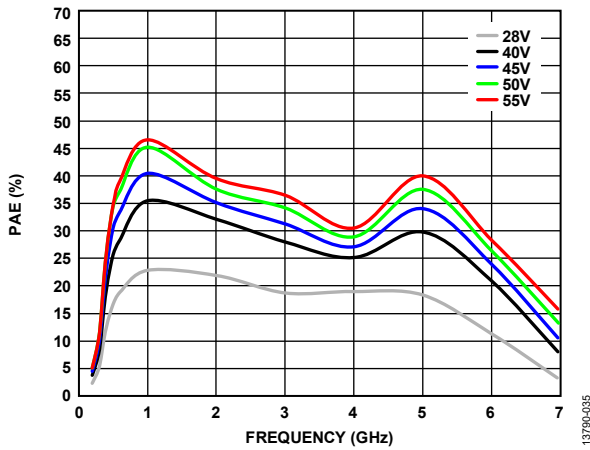


図 34. 様々な電圧での PAE の周波数特性、
入力電力= 24dBm

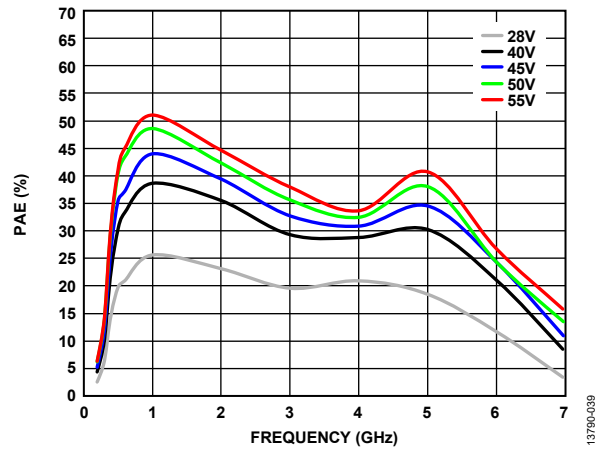


図 37. 様々な電圧での PAE の周波数特性、
入力電力= 28dBm

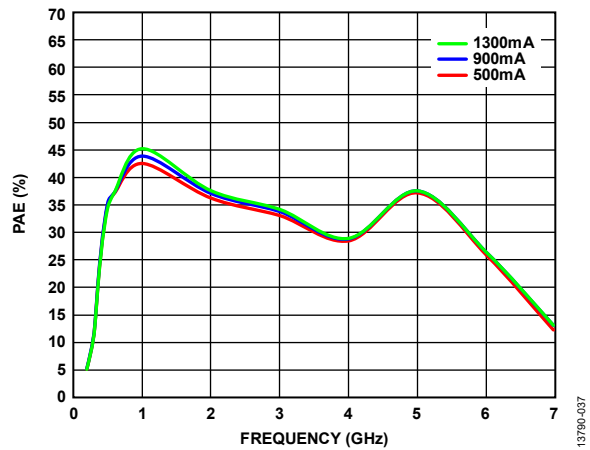


図 35. 様々な静止電流 ($I_{DD1} + I_{DD2}$) での PAE の周波数特性、
入力電力= 24dBm

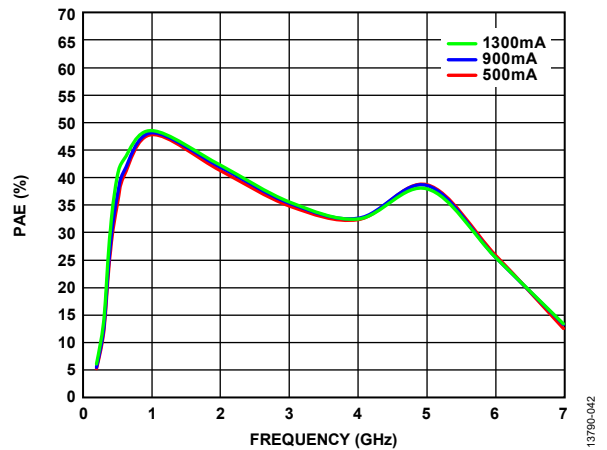


図 38. 様々な静止電流 ($I_{DD1} + I_{DD2}$) での PAE の周波数特性、
入力電力= 28dBm

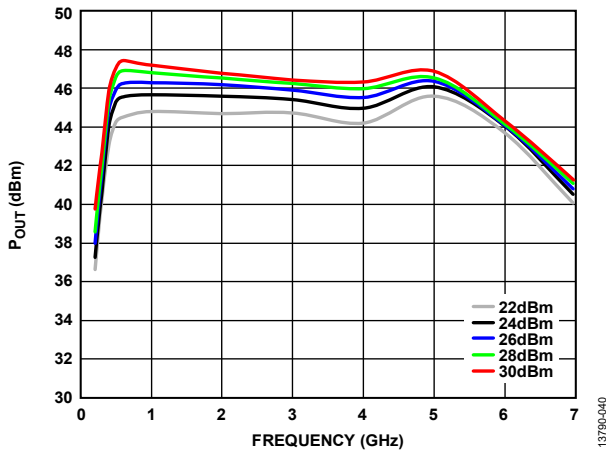


図 39. 様々な入力電力での P_{OUT} の周波数特性

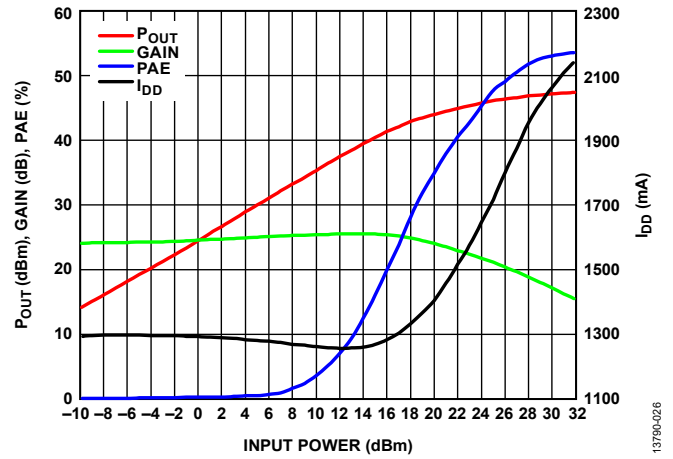


図 42. P_{OUT}、ゲイン、PAE、および RF 電源印加時の総電源電流 (I_{DD}) と入力電力の関係、周波数=1GHz

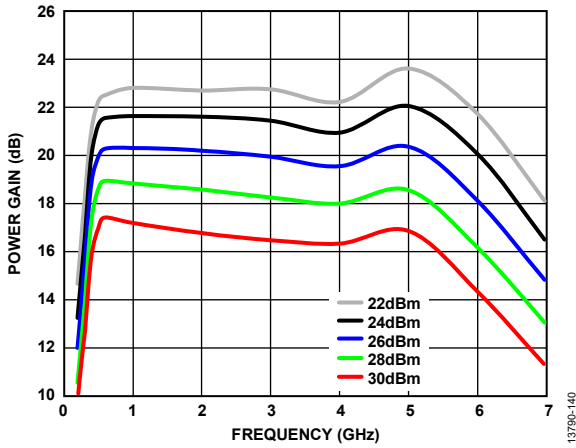


図 40. 様々な入力電力でのパワー・ゲインの周波数特性

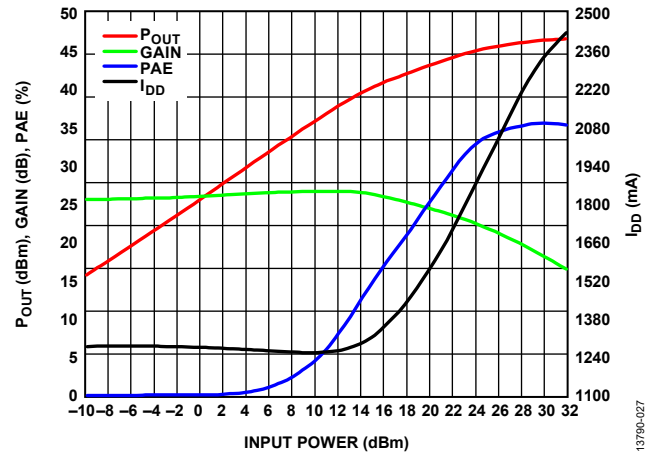


図 43. P_{OUT}、ゲイン、PAE、および RF 電源印加時の総電源電流 (I_{DD}) と入力電力の関係、周波数=3GHz

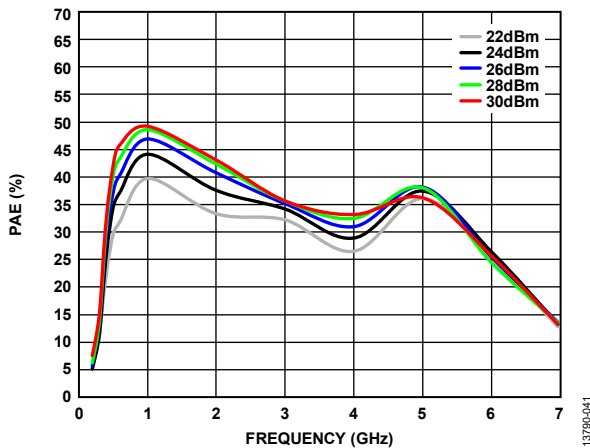


図 41. 様々な入力電力での PAE の周波数特性

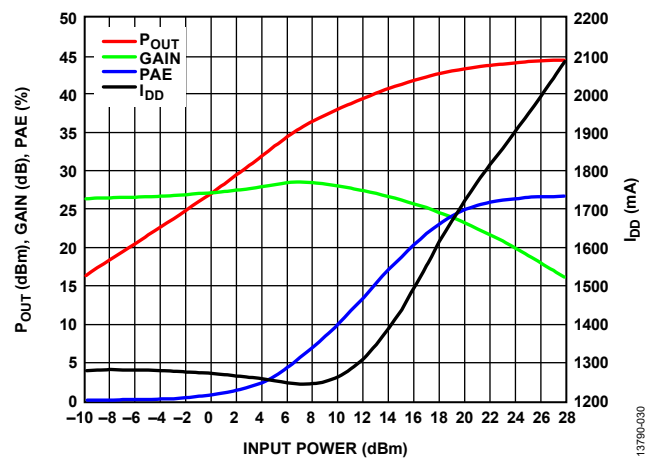


図 44. P_{OUT}、ゲイン、PAE、および RF 電源印加時の総電源電流 (I_{DD}) と入力電力の関係、周波数=6GHz

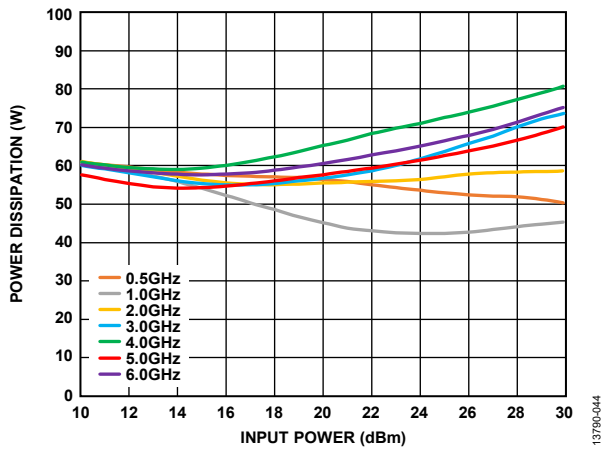


図 45. 消費電力と入力電力の関係、85°C

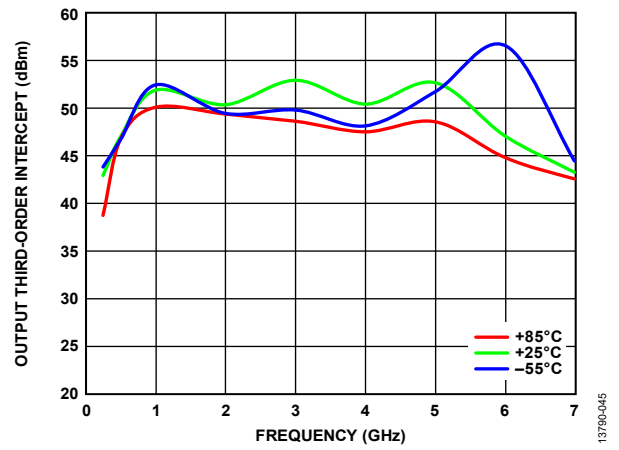


図 48. 様々な温度での出力 3 次インターセプト・ポイント (IP3) の周波数特性、トーンあたりの $P_{OUT} = 32\text{dBm}$

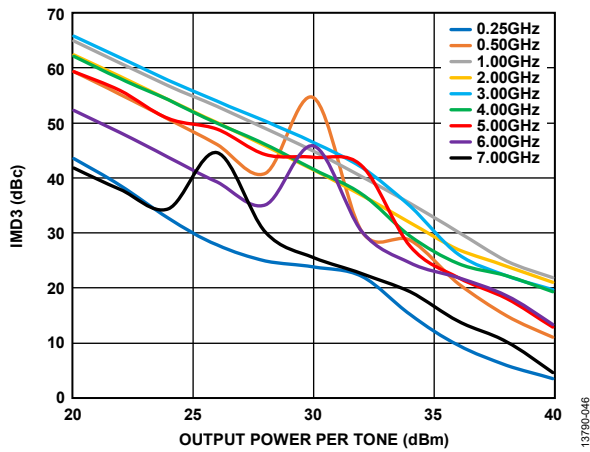


図 46. 様々な周波数での上側の 3 次相互変調歪み (IMD3) とトーンあたりの出力電力の関係

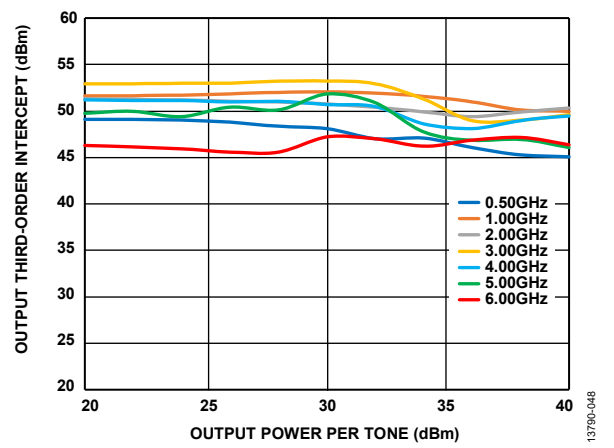


図 49. 様々な周波数での出力 3 次インターセプト・ポイント (IP3) とトーンあたりの出力電力の関係

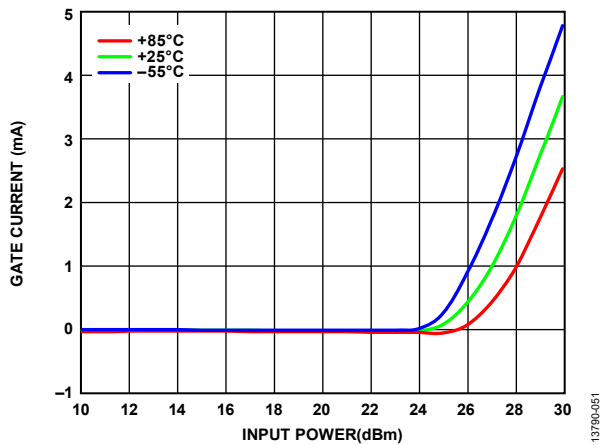


図 47. 様々な温度でのゲート電流と入力電力の関係、2GHz

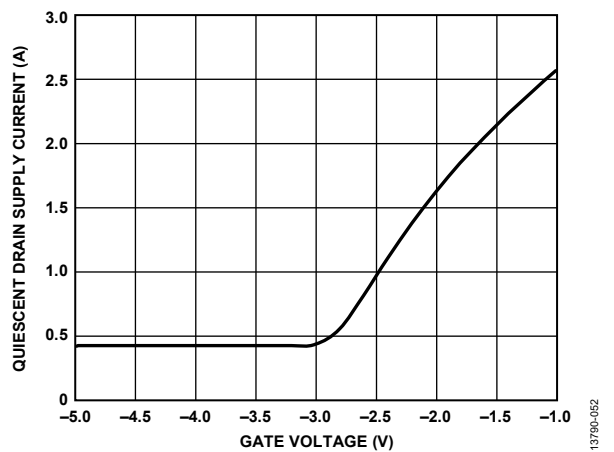


図 50. 静止ドレイン電源電流とゲート電圧の関係

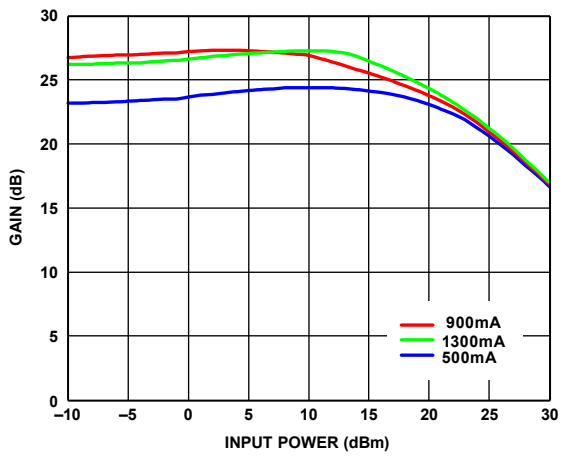


図 51. 様々な I_{DQ} でのゲインと入力電力の関係、3GHz

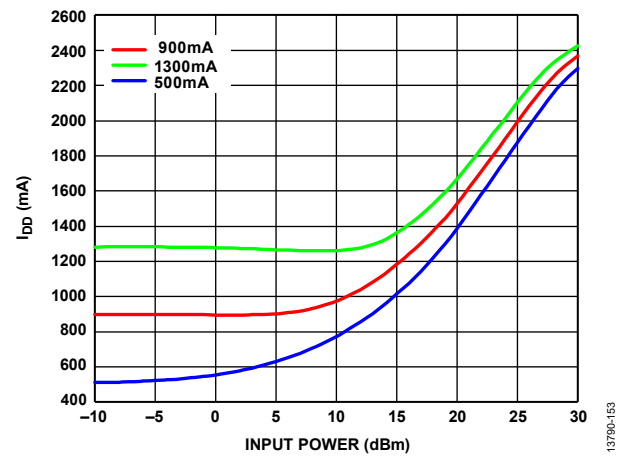


図 53. 様々な I_{DQ} での I_{DD} と入力電力の関係、3GHz

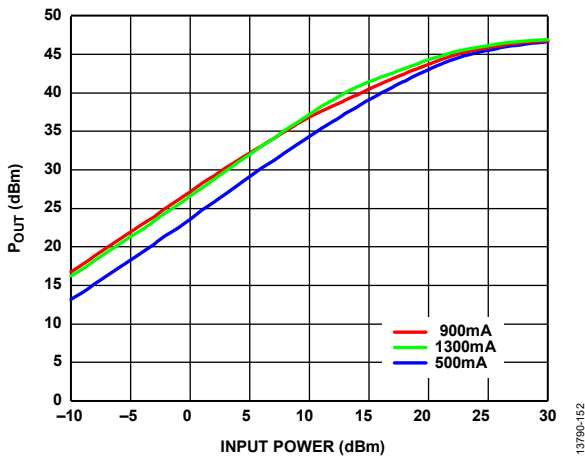


図 52. 様々な I_{DQ} での P_{OUT} と入力電力の関係、3GHz

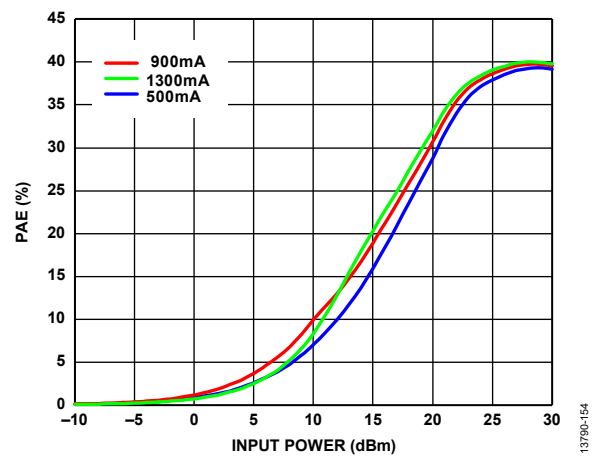


図 54. 様々な I_{DQ} での PAE と入力電力の関係、3GHz

動作原理

HMC8205BCHIPS は、カスケード接続された 2 つのゲイン段で構成される 35W、GaN パワー・アンプです。1 段目には正側ドレイン電源が 1 つだけ必要で、この電源を使用して、50V のドレイン電圧に対して 1 段目のドレイン電流 (I_{DD1}) が約 400mA になるようにゲート・バイアスが内部で生成されます。2 段目は、別の正側ドレイン電源と、外部から印加される負側ゲート電源によってバイアスされます。50V を用いて 1 段目と 2 段目のドレインを同時にバイアスする場合には、1300mA の総静止

ドレイン電流が得られるように、 V_{GG1} に印加する負電圧を調整します。上記のようにバイアスすると、HMC8205BCHIPS はクラス A/クラス B の領域で動作し、飽和時に PAE が最大になります。各ドレインに内蔵された RF チョーク、RFIN ポートと RFOUT ポートに内蔵された DC 阻止コンデンサ、およびバイアス電源のバイパス・コンデンサによって性能が向上し、必要な外付け部品数が削減されているため使用が容易です。

アプリケーション情報

HMC8205BCHIPS を動作させるための基本的な接続方法を図 57 に示します。1 段目のドレイン・バイアス電圧を V_{DD1} パッドから印加し、2 段目のドレイン・バイアス電圧を V_{DD2} パッドから印加し、そして、2 段目のゲート・バイアス電圧を V_{GG1} パッドから印加します。どちらのドレインにも単電源が使用できます。代表的なアプリケーション回路のセクションで詳しく説明されているように、すべてのドレイン・パッドとゲート・パッドにはバイパス・コンデンサが必要です。50Ω のシステムで使用する場合には、RFIN ポートと RFOUT ポートに外付けマッチング部品は不要です。

推奨バイアス・シーケンス

推奨するパワーアップ・バイアス・シーケンスは以下のとおりです。

1. グラウンドに接続します。
2. V_{GG1} を $-8V$ にセットして、2 段目のドレイン電流 I_{DD2} をピンチ・オフします。
3. V_{DD1} と V_{DD2} を $50V$ にセットします (I_{DD2} はピンチ・オフの状態、1 段目のドレイン電流 I_{DD1} は約 $400mA$ になります)。
4. 総電源電流 (I_{DQ}) = $I_{DD1} + I_{DD2} = 1300mA$ になるまで V_{GG1} をプラス方向 (およそ $-2.5V$ まで) に調整します。
5. RF 信号を印加します。

推奨するパワーダウン・バイアス・シーケンスは以下のとおりです。

1. RF 信号をオフにします。
2. V_{GG1} を $-8V$ にセットして I_{DD2} をピンチ・オフします (I_{DD1} は約 $400mA$ のままです)。
3. V_{DD1} と V_{DD2} を $0V$ にします。
4. V_{GG1} を $0V$ にします。

このデバイスのすべての測定は、代表的なアプリケーション回路 (図 57 参照) を使用し、アセンブリ図 (図 58 参照) に示すような構成で実施しています。電気仕様のセクションに示されているバイアス条件は、デバイス全体の性能を最適化するために推奨する動作ポイントです。特に指定のない限り、ここに示されているデータは推奨バイアス条件 ($V_{DD} = 50V$ 、 $I_{DQ} = 1300mA$) を使用して測定しています。HMC8205BCHIPS を他のバイアス条件で動作させると、このデータシートで示されている性能とは異なる性能が得られる可能性があります。アプリケーションによっては、ドレイン電圧または静止ドレイン電流を下げて使用すると、消費電力が削減されることによってメリットが得られることがあります。低いドレイン・バイアス電圧で動作させると、総飽和出力電力が低下し、出力の直線性が損なわれます。総消費電力を低減させる必要があるアプリケーションでは、総ドレイン電源電流を $500mA$ まで低くすることによって、飽和時の性能低下を最小限に抑えながら使用することができます。DC バイアスと性能の間のトレードオフを理解するには、図 51~図 54 を参照してください。

ミリ波 GaAs MMIC の取り付けおよびボンディング技術

共晶または高熱伝導性エポキシを使用して、グラウンド・プレーンに直接ダイを取り付けます (取り扱いに関する注意事項のセクション参照)。

このチップで無線周波数信号の入出力を行うには、厚さ $0.127mm$ (0.005 インチ) のアルミナ薄膜基板上に形成されるマイクロストリップまたはコプレーナ導波路を使用して、 50Ω の伝送線を実装することを推奨します (図 55 参照)。厚さ $0.254mm$ (0.010 インチ) の基板を使用する場合は、厚さ $0.127mm$ (0.005 インチ) のモリブデン (Mo) ヒート・スプレッド (moly tab) を使用して、moly tab とダイを合わせた層の高さがこの基板面と同一面になるようにダイを持ち上げることを推奨します (図 56 参照)。

マイクロストリップ基板とダイをできるだけ近くに配置して、ボンディング・ワイヤの長さが最小になるようにしてください。代表的なダイと基板の間隔は $0.076mm \sim 0.127mm$ (0.003 インチ ~ 0.005 インチ) です。

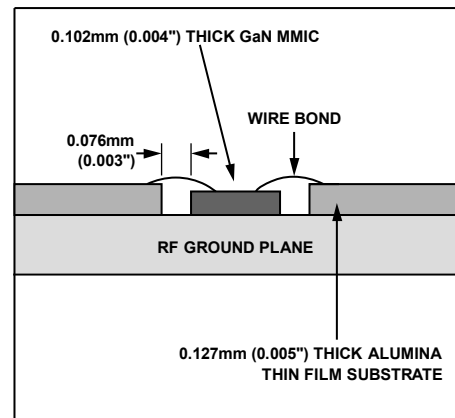


図 55. Moly Tab のないダイ

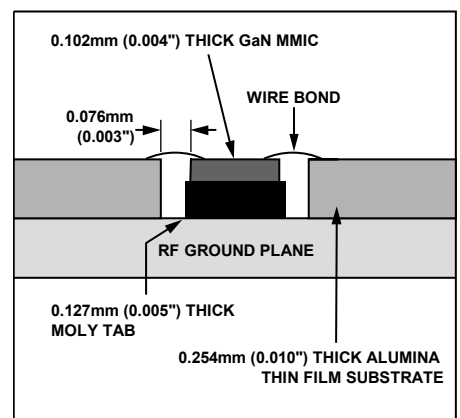


図 56. Moly Tab を使用したダイ

取り扱いに関する注意事項

恒久的な損傷を防ぐため、以下の保管、清浄度、静電気の影響、トランジェント、および一般的な取り扱いに関する注意事項に従ってください。

- すべてのベア・ダイはワッフルベースまたはゲルベースの ESD 保護容器に収納され、その後、ESD 保護バッグに密封されて出荷されます。密封された ESD 保護バッグを開いた後は、すべてのダイを乾燥窒素環境下で保管する必要があります。
- チップは清潔な環境で処理します。チップの洗浄には、液体のクリーニング・システムを使用しないでください。
- ESD の注意事項に従い、静電放電から保護します。
- バイアス印加時には、計測器やバイアス電源のトランジェントを抑制してください。誘電性ピックアップを最小限に抑えるため、シールド付きの信号/バイアス・ケーブルを使用します。
- チップは、バキューム・コレットまたは先端の曲がったピンセットを使用し、エッジ部分に沿って保持してください。チップの表面には壊れやすいエア・ブリッジがあるので、バキューム・コレット、ピンセット、指などがチップの表面に触れないようにする必要があります。

代表的なアプリケーション回路

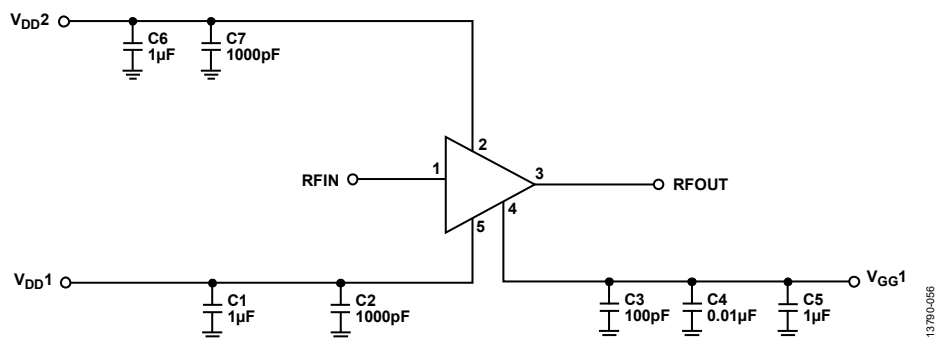


図 57. 代表的なアプリケーション回路

表 8. コンデンサの諸元

| Reference Designator | Description | Part Number | Manufacturer |
|----------------------|------------------------------|-------------------|--|
| C1, C5, and C6 | 1 μ F capacitors, 100 V | GRM31CR72A105KA01 | Murata |
| C2 and C7 | 1000 pF capacitors, 100 V | V30BZ102M6SX | Knowles Capacitors/Dielectric Laboratories |
| C3 | 100 pF capacitor, 16 V | SA1212B101MGH5N-L | Presidio Components |
| C4 | 0.01 μ F capacitor, 16 V | MVL3030X103MGH5C | Presidio Components |

アセンブリ図

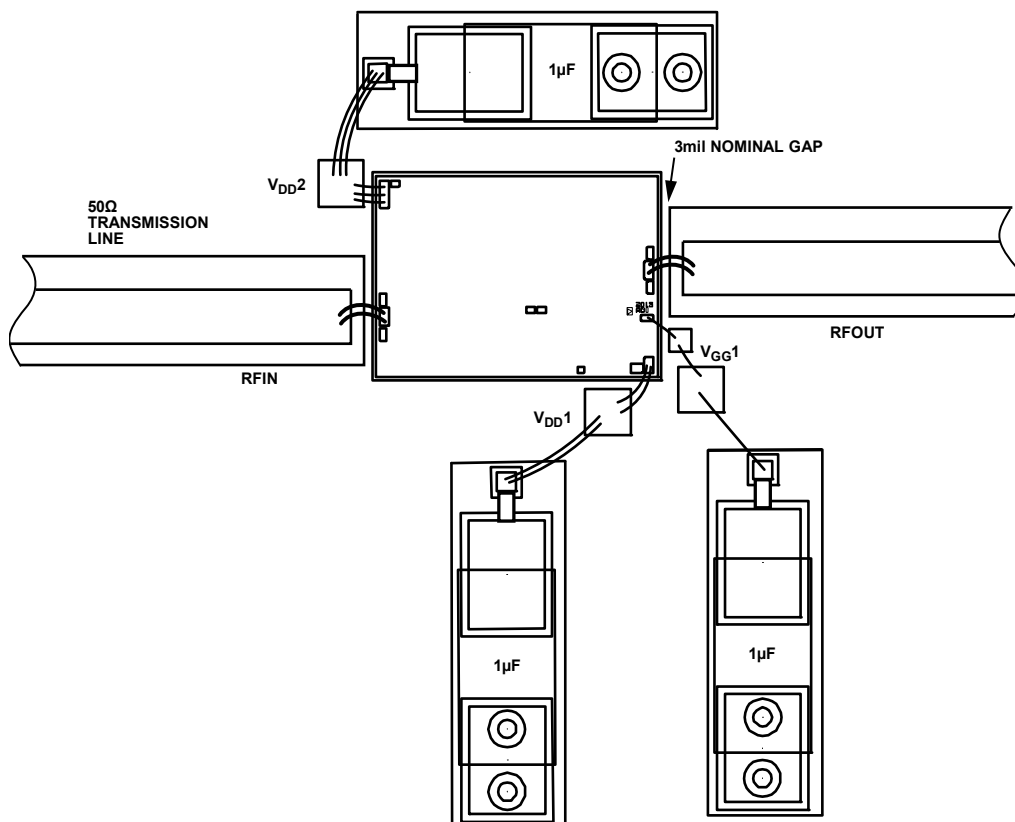


図 58. アセンブリ図

外形寸法

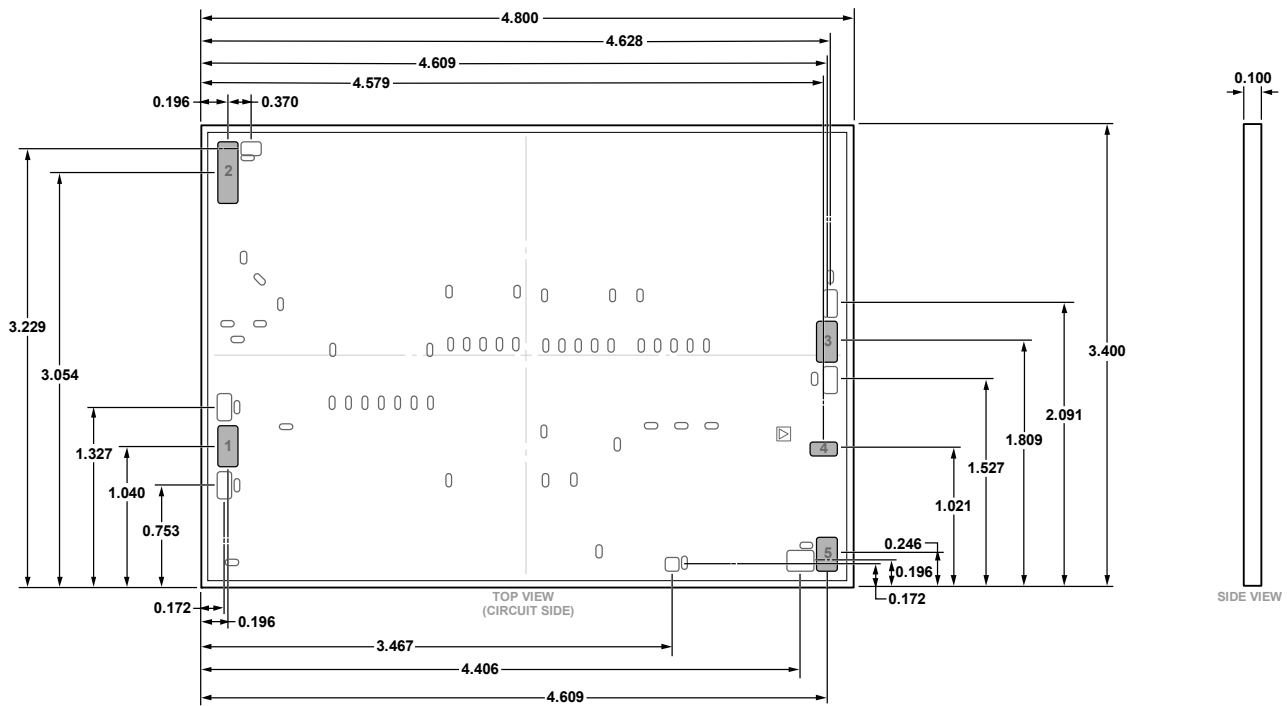


図 59.5 パッド・ベア・ダイ [チップ]
(C-5-7)
寸法：インチ

10-05-2018-A

オーダー・ガイド

| Model ¹ | Temperature Range | Package Description | Package Option |
|--------------------|-------------------|-----------------------|----------------|
| HMC8205BCHIPS | -55°C to +85°C | 5-Pad Bare Die [CHIP] | C-5-7 |

¹ HMC8205BCHIPS は、RoHS 準拠製品です。