



# ANALOG DEVICES 減衰器およびパワー・ディテクタ内蔵光変調器ドライバ

## データシート

## HMC7810A

### 特長

最大データ・レート: 32.0 Gbps

出力立上がり時間と立下がり時間: 13 ps (代表値)

28 GHz の帯域幅

自己バイアス型、電源シーケンス不要

ゲイン調整可能

出力ピーク検出器内蔵

低消費電力

3.3 V の外部正／負電源電圧で 0.5 W

2.5 V の外部正／負電源電圧で 0.44 W

コンパクトなバイアス・ティーを使用:

1 インチ × 0402 + 1 インチ × 0603、SMT のみ

16 端子、2.9 mm × 2.9 mm リードレス・チップ・キャリア

(LCC) パッケージ

差動平衡出力

### アプリケーション

通信インフラストラクチャ:

400 G 16 QAM、CFP/CFP2 で 100 G

DP-QPSK プラガブル光モジュール

広帯域ゲイン段とプリアンプ

広帯域試験装置および計測装置

### 機能ブロック図

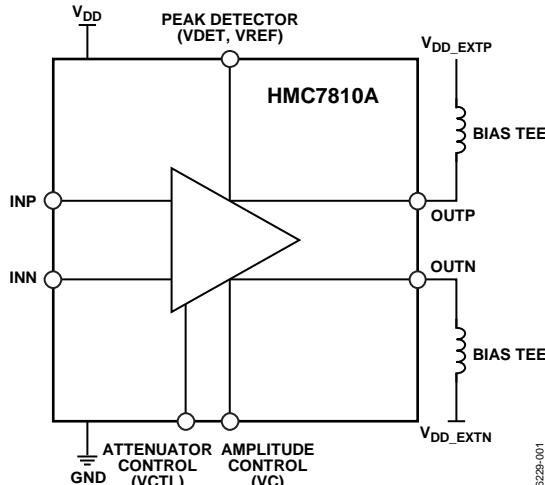


図 1.

1629-001

### 概要

HMC7810A は差動入力および差動出力の広帯域リニア・アンプで、データ・センター・インターフェース用の光ファイバやシリコン・フォトニクス用のリン化インジウム (InP) マッハツエンダ (MZ) 差動変調器を駆動したり、ショート・リーチまたはメトロ・アプリケーション用のシングルエンド電気吸収型変調レーザー (EML) 変調器を駆動したりすることができます。20 GHz までのゲイン平坦度で最大 32.0 Gbps のデータ・レートに対応しています。出力にある内蔵ピーク検出器を使用すれば、

システム設計者は、外部自動ゲイン制御 (AGC) 回路から VCTL ピンを介してアンプのゲインを調整することで、一定の出力を維持できます。この IC は、消費電力と必要な直線性を最適化するためのスケーラブルな電源をモジュール設計者に提供します。2.9 mm × 2.9 mm のリードレス・チップ・キャリア (LCC) パッケージを採用しており、外付けバイアス・ティーが必要です。差動入力と差動出力は外部で AC 結合されます。電源シーケンスは必要ありません。

## 目次

|               |   |             |    |
|---------------|---|-------------|----|
| 特長            | 1 | 代表的な性能特性    | 7  |
| アプリケーション      | 1 | 周波数領域特性     | 8  |
| 機能ブロック図       | 1 | 動作原理        | 10 |
| 概要            | 1 | アプリケーション情報  | 11 |
| 改訂履歴          | 2 | リフロー・プロファイル | 11 |
| 仕様            | 3 | 評価用ボード      | 12 |
| タイミング仕様       | 4 | 評価ボードの回路図   | 12 |
| 絶対最大定格        | 5 | 評価用ボードの外観   | 13 |
| 熱抵抗           | 5 | 外形寸法        | 14 |
| ESD に関する注意    | 5 | オーダー・ガイド    | 14 |
| ピン配置およびピン機能説明 | 6 |             |    |

## 改訂履歴

2/2018—Revision 0: Initial Version

## 仕様

特に指定のない限り、すべての仕様値は正電源電圧 ( $V_{DD}$ ) = 3.3 V、正負外部電源電圧 ( $V_{DD\_EXTP}/V_{DD\_EXTN}$ ) = 2.5 V または 3.3 V、 $T_{MIN} \sim T_{MAX}$  の場合の値で、代表値は  $T_A = 25^\circ\text{C}$ 、最大データ・レート時の値です。

表 1.

| Parameter                       | Symbol     | Min  | Typ     | Max | Unit       | Test Conditions/Comments   |
|---------------------------------|------------|------|---------|-----|------------|--|
| MAXIMUM DATA RATE               |            | 28.3 | 32.0    |     | Gbps       | Nonreturn to zero (NRZ), pseudorandom binary sequence (PRBS31) = $2^{31} - 1$  |
| BANDWIDTH                       |            | 28   |         | 1   | GHz<br>MHz |  |
| High                            |            |      |         |     |            |  |
| Low Cutoff                      |            |      |         |     |            |  |
| VOLTAGE RANGE                   |            |      |         |     |            |  |
| Differential                    |            |      |         |     |            |  |
| Input                           |            | 0.2  | 1.0     |     | V          | With adjusted control voltage ( $V_{CTL}$ ); for differential input voltage levels higher than 550 mV p-p, adjust $V_{CTL}$ to keep the driver in linear operation |
| Output                          |            |      | 4.4     |     | V          | Measured with PRBS31 and differential input of 600 mV p-p and $V_{CTL} = -1.5$ V   |
| Single-Ended                    |            |      | 2.2     |     | V          | Measured with PRBS31 and differential input of 600 mV p-p and $V_{CTL} = -1.5$ V   |
| SMALL SIGNAL GAIN               |            |      |         |     |            |  |
| Differential to Differential    |            | 4    | 17      | 18  | dB         | Adjustable through $V_{CTL}$ control voltage, 1 MHz to 28 GHz, maximum gain: $V_{CTL} = -1.5$ V, minimum gain: $V_{CTL} = 0$ V                                     |
| Differential to Single-Ended    |            | 2    | 11      | 12  | dB         | 1 MHz to 28 GHz  |
| GAIN FLATNESS                   |            |      | $\pm 1$ |     | dB         | 1 MHz to 20 GHz, $-1.5 \text{ V} < V_{CTL} < 0 \text{ V}$  |
| RETURN LOSS                     |            |      |         |     |            |  |
| Input                           |            |      |         |     |            |  |
| Differential                    |            | 15   |         |     | dB         | 100 MHz to 20 GHz, $V_{CTL} = -1.15$ V   |
| Single-Ended                    |            | 10   |         |     | dB         | $V_{CTL} = -1.5$ V   |
| Single-Ended Output             |            | 15   |         |     | dB         | 100 MHz to 10 GHz, $V_{CTL} = -1.15$ V   |
|                                 |            | 10   |         |     | dB         | $V_{CTL} = -1.5$ V   |
|                                 |            | 15   |         |     | dB         | 100 MHz to 10 GHz  |
|                                 |            | 10   |         |     | dB         | 10 GHz to 30 GHz   |
| SIGNAL-TO-NOISE RATIO (SNR)     |            |      | 22      |     | dB         | Input voltage ( $V_{IN}$ ) = 560 mV p-p, $V_{CTL} = -1.5$ V  |
| TOTAL POWER CONSUMPTION         |            |      |         |     |            |  |
|                                 |            | 0.44 |         |     | W          | $V_{DD} = 3.3$ V   |
|                                 |            | 0.5  |         |     | W          | $V_{DD\_EXTP}, V_{DD\_EXTN} = 2.5$ V   |
|                                 |            |      |         |     |            | $V_{DD\_EXTP}, V_{DD\_EXTN} = 3.3$ V   |
| TOTAL HARMONIC DISTORTION (THD) |            |      |         |     |            |  |
|                                 |            | 2    |         |     | %          | At 1 GHz   |
|                                 |            | 3    |         |     | %          | At 3 V p-p   |
|                                 |            |      |         |     |            | At 4 V p-p   |
| VC PIN VOLTAGE                  | $V_{VC}$   | 0    | 0.5     | 1.5 | V          |  |
| VCTL PIN VOLTAGE                | $V_{VCTL}$ | -1.5 | 0       |     | V          |  |
| CONTROL SOURCE CURRENT          |            |      |         |     |            |  |
| $I_{VC}$                        |            |      | 2       |     | mA         |  |
| $I_{VCTL}$                      |            |      | 1       |     | mA         |  |
| COMMON-MODE REJECTION RATIO     |            | 25   |         |     | dB         |  |
| SUPPLY VOLTAGE TOLERANCE        |            |      |         |     |            |  |
|                                 |            | -8   | +5      |     | %          | $V_{DD} = 3.3$ V   |
|                                 |            | -8   | +5      |     | %          | $V_{DD\_EXTP}/V_{DD\_EXTN} = 3.3$ V  |
|                                 |            | -5   | +5      |     | %          | $V_{DD\_EXTP}/V_{DD\_EXTN} = 2.5$ V  |

| Parameter    | Symbol | Min | Typ | Max | Unit | Test Conditions/Comments |
|--------------|--------|-----|-----|-----|------|--------------------------|
| RESISTANCE   |        |     |     |     |      |                          |
| Input        |        |     |     |     |      |                          |
| Differential |        |     | 100 |     | Ω    |                          |
| Single-Ended |        |     | 50  |     | Ω    |                          |
| Output       |        |     |     |     |      |                          |
| Differential |        |     | 100 |     | Ω    |                          |
| Single-Ended |        |     | 50  |     | Ω    |                          |

## タイミング仕様

| Parameter             | Min | Typ  | Max | Unit | Test Conditions/Comments                       |
|-----------------------|-----|------|-----|------|--|
| GROUP DELAY VARIATION |     | ±7.5 |     | ps   | 1 GHz to 30 GHz                                |
| OUTPUT                |     |      |     |      |  |
| Rise Time             |     | 13   |     | ps   | 20% to ~ 80%                                   |
| Fall Time             |     | 13   |     | ps   | 20% to ~ 80%                                   |
| Jitter                |     |      |     |      | $V_{CTL} = -1.5$ V                             |
| Additive RMS          |     | 350  |     | fs   | $V_{DD\_EXTP}, V_{DD\_EXTN} = 2.5$ V           |
|                       |     | 400  |     | fs   | $V_{DD\_EXTP}, V_{DD\_EXTN} = 3.3$ V           |
| Deterministic         |     | 3    |     | ps   | $V_{DD\_EXTP}, V_{DD\_EXTN} = 3.3$ V and 2.5 V |

## 絶対最大定格

表 3.

| Parameter                                      | Rating  |
|--|---|
| Positive VDD Supply to GND                     | 12 V  |
| INN and INP to GND                             | 2 V   |
| OUTP to GND                                    | 12 V  |
| VC to GND                                      | 2.5 V   |
| VCTL to GND                                    | -2.5 V to +0.5 V                                    |
| Electrostatic Discharge (ESD) Protection       |   |
| Human Body Model (HBM)                         | Class 1A, 250 V <sub>RF</sub> , 500 V <sub>DC</sub> |
| Charged Device Mode (CDM)                      | 1500 V  |
| Maximum Reflow Temperature                     |   |
| Moisture Sensitivity Level 3 (MSL3)            | 260°C   |
| Operating Temperature Range                    | -40°C to +130°C                                     |
| Maximum Junction Temperature (T <sub>J</sub> ) | 175°C   |
| Storage Temperature Range                      | -65°C to +150°C                                     |
| Lead Temperature (Soldering, 60 sec)           | 300°C   |

上記の絶対最大定格を超えるストレスを加えると、デバイスに恒久的な損傷を与えることがあります。この規定はストレス定格のみを指定するものであり、この仕様の動作のセクションに記載する規定値以上でのデバイス動作を定めたものではありません。デバイスを長時間にわたり絶対最大定格状態に置くと、デバイスの信頼性に影響を与えることがあります。

### 熱抵抗

熱性能は、プリント回路基板 (PCB) の設計と動作環境に直接関連しています。PCB の熱設計には細心の注意が必要です。

表 4. 热抵抗

| Package Type <sup>1</sup> | θ <sub>JA</sub> <sup>2</sup> | θ <sub>JC</sub> <sup>3</sup> | Unit |
|---------------------------|------------------------------|------------------------------|------|
| E-16-1                    | 53                           | 51                           | °C/W |

<sup>1</sup> 热抵抗のシミュレーション値は、9 個のサーマル・ピアを備えた JEDEC 2S2P サーマル・テスト・ボードに基づいています。

<sup>2</sup> θ<sub>JA</sub> は、1 立方フィートの密封容器内で測定された、自然対流でのジャンクションから周囲への熱抵抗です。

<sup>3</sup> θ<sub>JC</sub> は、ジャンクションからケースへの熱抵抗です。

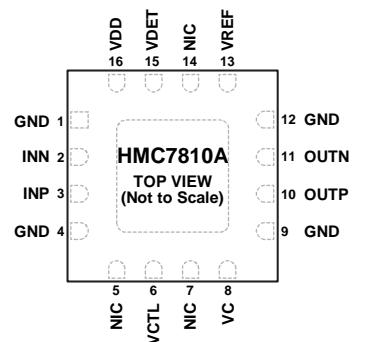
### ESD に関する注意



#### ESD (静電放電) の影響を受けやすいデバイスです。

電荷を帯びたデバイスや回路ボードは、検知されないまま放電することがあります。本製品は当社独自の特許技術である ESD 保護回路を内蔵してはいますが、デバイスが高エネルギーの静電放電を被った場合、損傷を生じる可能性があります。したがって、性能劣化や機能低下を防止するため、ESD に対する適切な予防措置を講じることをお勧めします。

## ピン配置およびピン機能説明



NOTES  
 1. NIC = NOT INTERNALLY CONNECTED. THIS PIN IS NOT CONNECTED INTERNALLY.  
 2. EXPOSED PAD. THE LCC PACKAGE HAS AN EXPOSED PAD THAT MUST BE CONNECTED TO SUPPLY GND.

16220/002

図 2. ピン配置

表 5. ピン機能の説明

| Pin No.     | Mnemonic | Description                                 |
|-------------|----------|---|
| 1, 4, 9, 12 | GND      | 電源グラウンド。                                    |
| 2           | INN      | データ負差動入力。                                   |
| 3           | INP      | データ正差動入力。                                   |
| 5, 7, 14    | NIC      | 内部接続なし。このピンは内部で接続されていません。                   |
| 6           | VCTL     | アナログ減衰器制御電圧。                                |
| 8           | VC       | 振幅制御電圧。                                     |
| 10          | OUTP     | 正差動出力。                                      |
| 11          | OUTN     | 負差動出力。                                      |
| 13          | VREF     | 検出器用リファレンス電圧。                               |
| 15          | VDET     | 検出器電圧出力。                                    |
| 16          | VDD      | 電源電圧。                                       |
|             | EPAD     | 露出パッド。LCC パッケージには電源グラウンドへの接続が必要な露出パッドがあります。 |

## 代表的な性能特性

PRBS31 パターンと 600 mVp-p 差動入力を使用して測定した時間領域特性（代表的な 32 Gbps NRZ 出力アイ・ダイアグラム）を以下に示します。

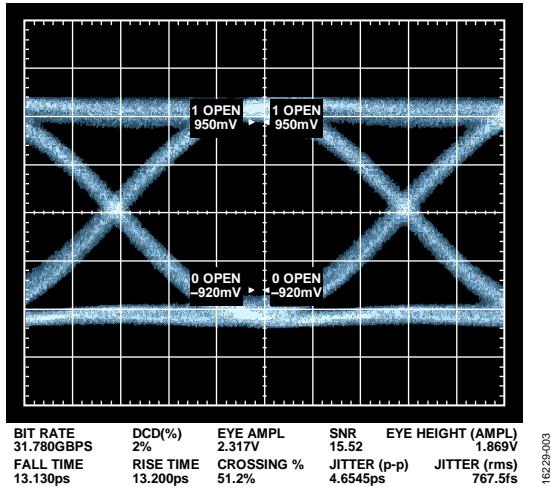


図 3. シングルエンド出力、2.3 Vp-p 振幅

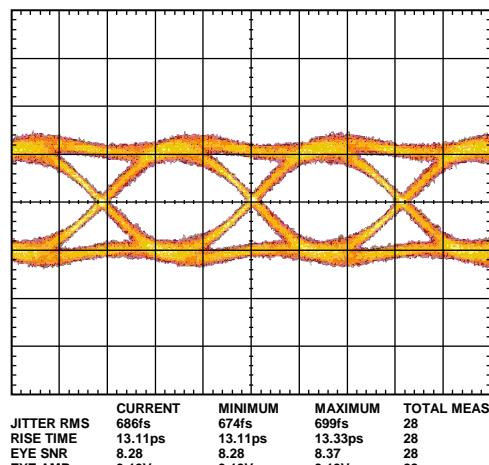


図 6. 差動出力、 $V_{CTL} = -1$  V

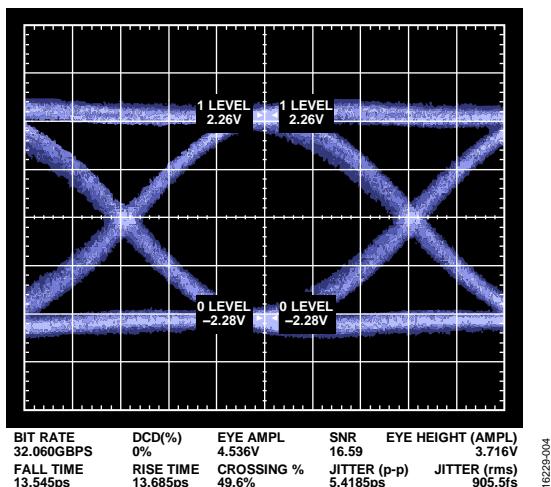


図 4. 差動出力、4.5 Vp-p 振幅

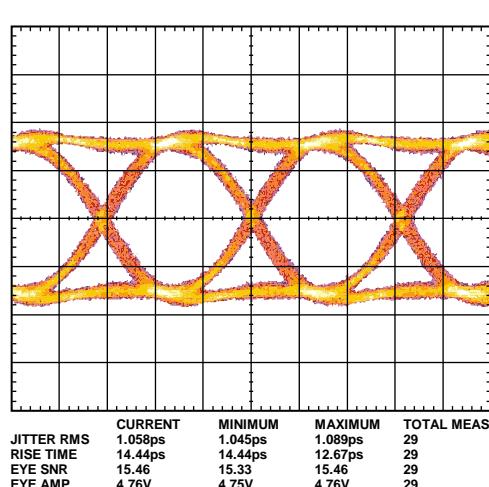


図 7. 差動出力、 $V_{CTL} = -1.5$  V

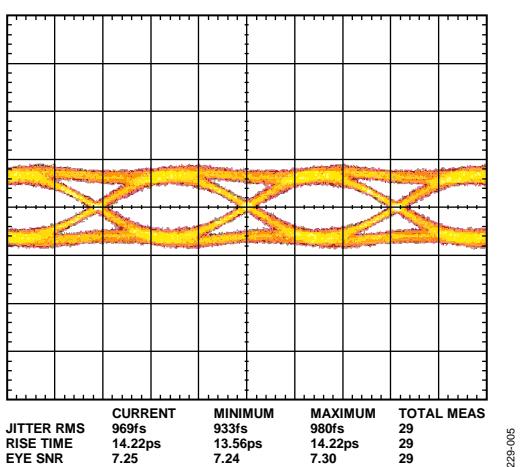


図 5. 差動出力、 $V_{CTL} = 0$  V

## 周波数領域特性

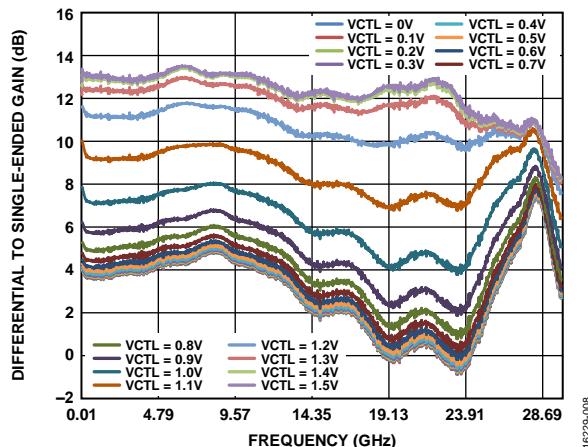


図 8. EV1HMC7810ALC3 評価用ボードで測定した  
差動入力シングルエンド出力ゲイン (S21) と周波数の関係  
(パラメータは VCTL ピンの電圧、テスト治具の  
ディエンベディングなし)

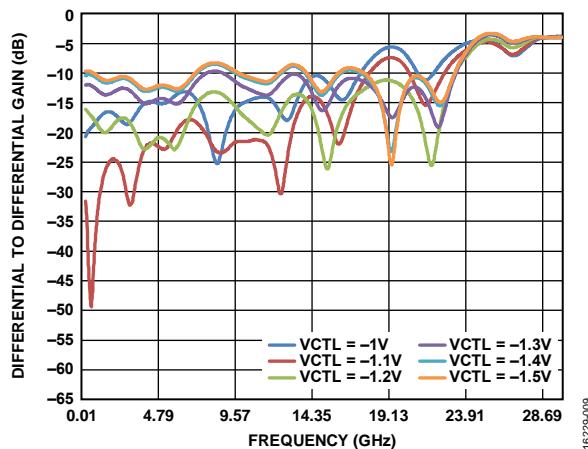


図 9. EV1HMC7810ALC3 評価用ボードで測定した  
差動入力差動出力ゲイン (S11) と周波数の関係  
(パラメータは VCTL ピンの電圧、テスト治具の  
ディエンベディングあり)

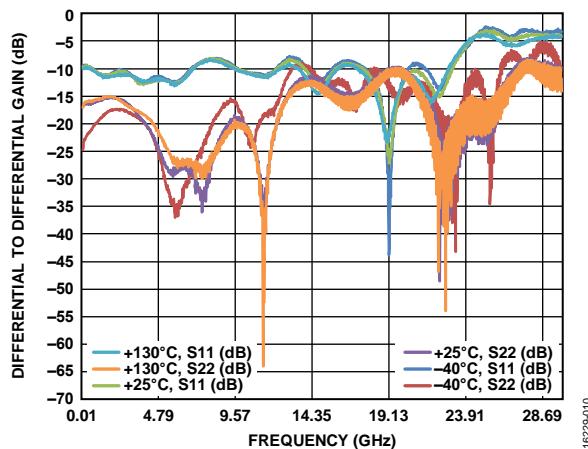


図 10. 差動入力差動出力ゲイン (S11、S22) と周波数の関係、  
VCTL ピン = -1.5 V、ゲイン平坦度確認のため拡大  
(テスト治具のディエンベディングあり)

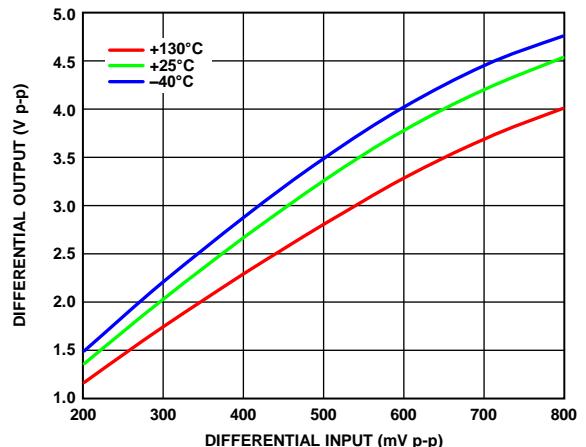


図 11. 差動出力と差動入力の関係、1 GHz サイン波で計測

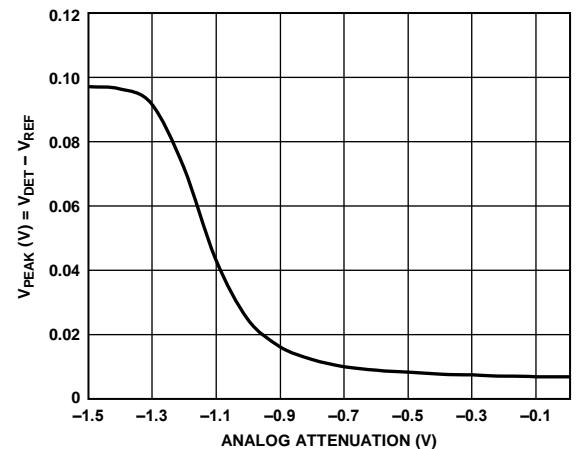


図 12. ピーク電圧 ( $V_{PEAK}$ ) = 検出器出力電圧 ( $V_{DET}$ ) - リファレンス電圧 ( $V_{REF}$ ) とアナログ減衰量の関係

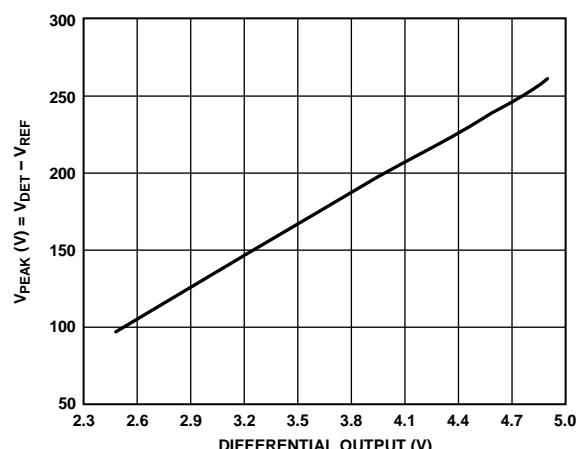


図 13.  $V_{PEAK} = V_{DET} - V_{REF}$  と差動出力の関係

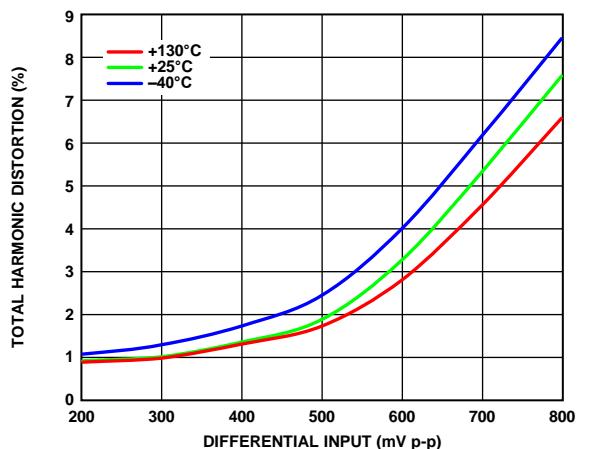
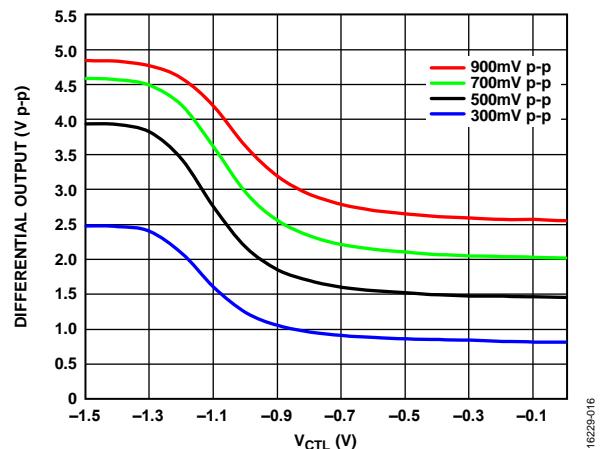
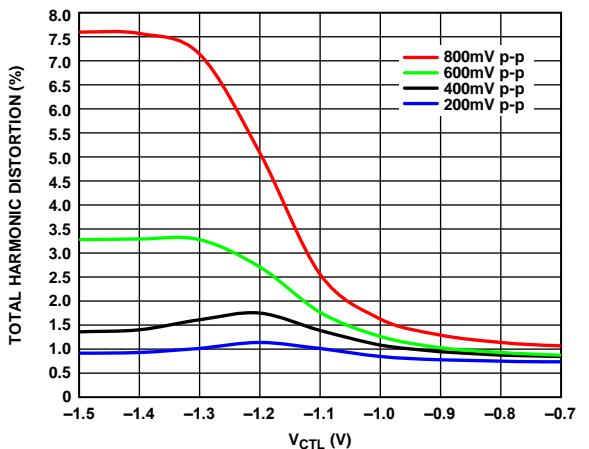


図 14. 全高調波歪み (THD) と差動入力の関係

16229-014

図 16. 差動出力と V<sub>CTL</sub> の関係、さまざまな差動入力電圧で計測した電圧、入力には 32 Gbps PRBS31 データ

16229-016

図 15. 全高調波歪みと V<sub>CTL</sub> の関係、さまざまな差動入力電圧で計測

16229-015

## 動作原理

HMC7810A は差動入力、差動出力の広帯域リニア・アンプです。28 GHz (代表値) の帯域幅で最大 32.0 Gbps のデータ・レートに対応しています。HMC7810A は自己バイアス型で、バイアス・シーケンシング回路や電流調整回路を必要としません。このデバイスは 2 つの外部電源電圧、つまり電源ピンの  $V_{DD} = 3.3\text{ V}$  電源と  $V_{DD\_EXTP}/V_{DD\_EXTN}$  電源には 2 つのオプションがあります。ジッタ性能に優れた 2.5 V と、より高い出力電圧振幅を実現する 3.3 V です。

HMC7810A には、少なくとも 6 dB のゲイン調整が可能なアナログ回路が内蔵されています。ゲインは、 $V_{CTL}$  が  $-1.5\text{ V}$  のときに最大で、 $V_{CTL}$  が  $0\text{ V}$  のときに最小となります。HMC7810A には、出力振幅に対して線形のピーク検出器が備わっています。このピーク検出器には 2 つの出力、 $V_{DET}$  と  $V_{REF}$  があります。これらの電圧の差を使って、出力電圧振幅を読み取ります。外部自動ゲイン制御を実装するには、アナログ減衰器とこのピーク検出器機能を使用します。

## アプリケーション情報

HMC7810A は、差動動作またはシングルエンド動作でマッハツエンダ変調器を駆動することができます。出力振幅を目的の値で一定に保つには、アナログまたはデジタルのゲイン制御ループを構成します。さらに、ゲイン制御ループを構成するには、VREF ピンと VDET ピンの電圧差 (V<sub>PEAK</sub>) をアナログまたはデジタル・ゲイン制御メカニズムへの入力として使用して、VCTL ピンを駆動します (図 17 を参照)。HMC7810A には出力側からの外部バイアスが必要ですが、変調器バイアスは DC ロッキング容量の後段で加えることができます。

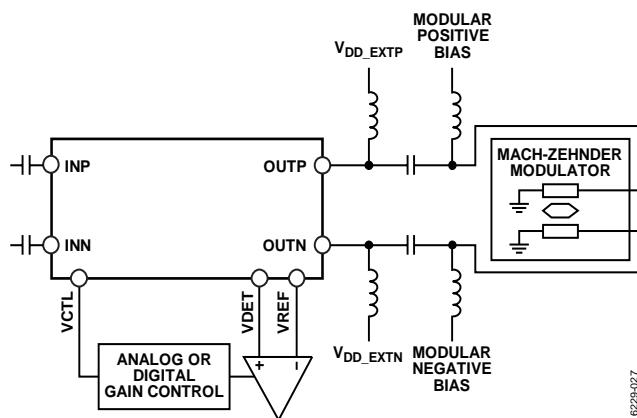


図 17. アナログまたはデジタル・ゲイン制御ループ

## リフロー・プロファイル

代表的な鉛フリー・リフロー・ハンダ処理プロファイルを図 18 に示します。

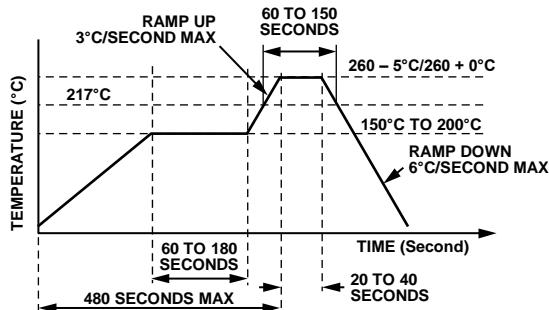


図 18. 代表的な鉛フリー・リフロー・ハンダ処理プロファイル

## 評価用ボード

## 評価ボードの回路図

EV1HMC7810ALC3 評価用ボードの回路図を図 19 に示します。また、表 6 に部品表を示します。

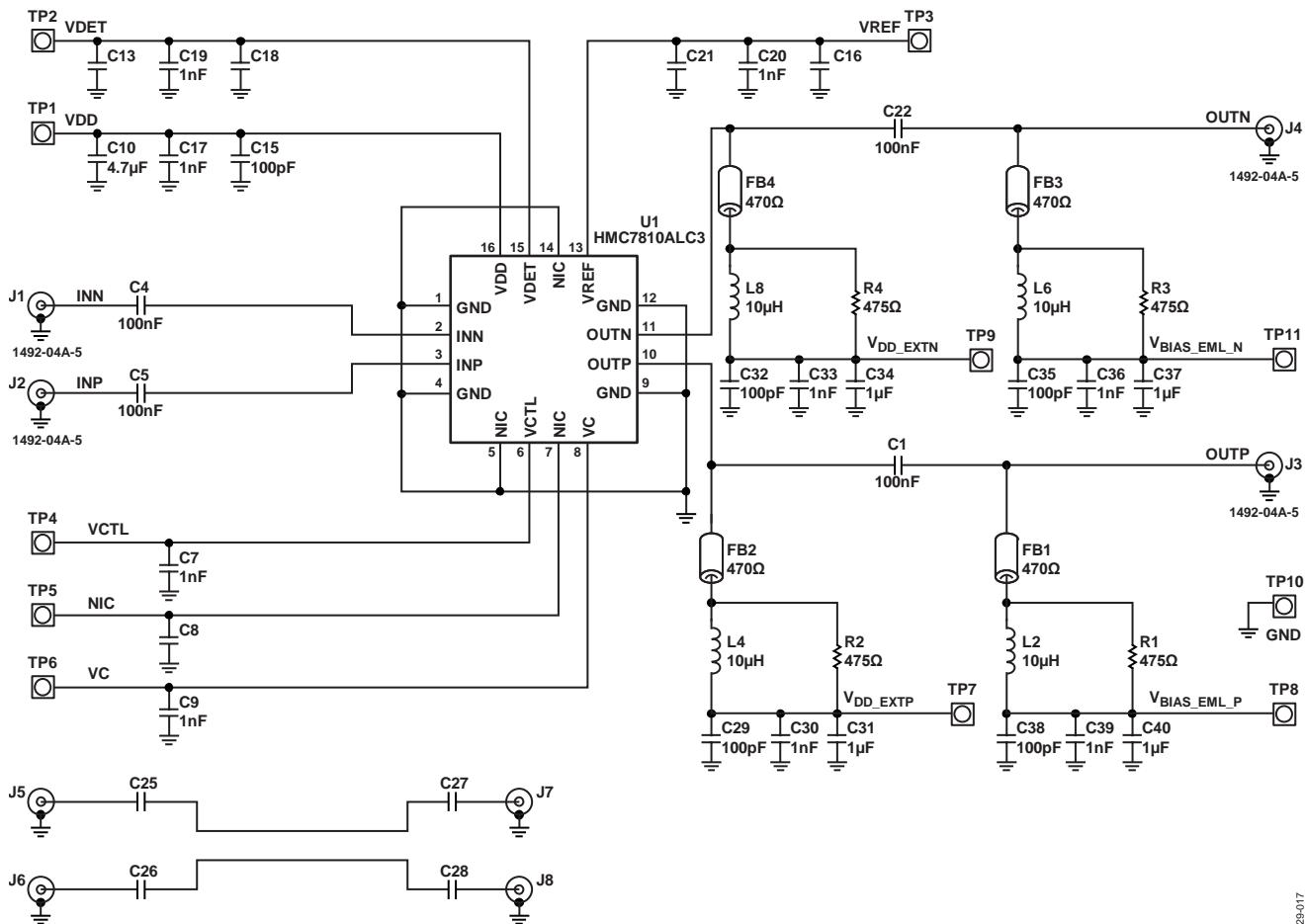


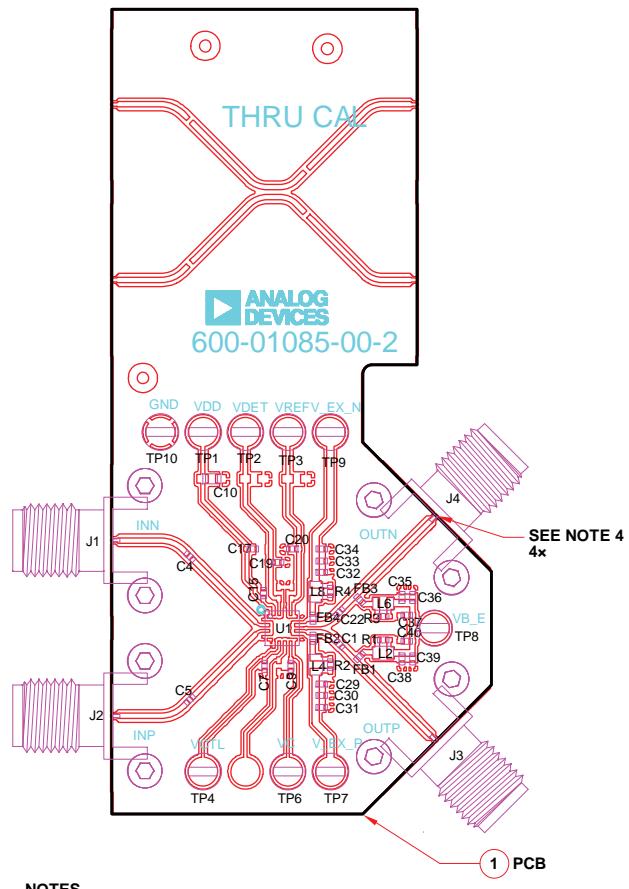
図 19. 評価用ボードの回路図

表 6. 部品表

| Qty. | Reference Designator                      | Description  | Manufacturer/Part Number                    |
|------|---|--|---|
| 1    | EV1HMC7810ALC3                            | Evaluation board   | Analog Devices, Inc./EV1HMC7810ALC3         |
| 4    | C1, C4, C5, C22                           | 100 nF, 16 V, tin, ultra broadband capacitor                   | American Technical Ceramics/ATC550L101KT16T |
| 5    | C7, C9, C17, C19, C20, C30, C33, C36, C39 | 1 nF, 50 V, X7R, 0402, ceramic capacitor                       | Murata/GRM15555C1H101J                      |
| 9    | C8, C13, C16, C18, C21, C25 to C28        | Do not populate  | Not applicable                              |
| 1    | C10                                       | 4.7 µF, 25 V, 10%, X7R, 0603, gold terminal ceramic capacitors | Capax Technologies, Inc./0603X475K250GW     |
| 5    | C15, C29, C32, C35, C38                   | 100 pF, 50 V, 5%, C0G, 0402, ceramic capacitors                | Murata/GRM155R71H102KA01D                   |
| 4    | C31, C34, C37, C40                        | 1 µF, 16 V, 10%, X5R, 0402, ceramic capacitors                 | Taiyo Yuden/EMK105BJ105KV-F                 |
| 4    | FB1 to FB4                                | Ferrite chips, 470 Ω, 200 mA, 0402                             | Murata/BLM15GG471SN1D                       |
| 4    | J1 to J4                                  | Connectors, K connector  | SRI Connector Gage Co./25-146-1000-92       |
| 3    | J5 to J8                                  | Do not populate  |   |
| 4    | L2, L4, L6, L8                            | Inductors, 10 µH, 0603, 5%, 0.18 A                             | Coilcraft/0603LS-103XJLB                    |
| 4    | R1 to R4                                  | 475 Ω, 1/10 W, 1%, 0402, resistors, SMD                        | Panasonic/ERJ-2RKF470X                      |

| Qty. | Reference Designator   | Description  | Manufacturer/Part Number   |
|------|------------------------|--|----------------------------|
| 8    | TP1 to TP4, TP6 to TP9 | Test point, PC compact, 0.063 inch, red                              | Keystone Electronics/5005  |
| 1    | TP5                    | Do not populate  |                            |
| 1    | TP10                   | Test point, PC, compact, 0.063 inch, black                           | Keystone Electronics/5006  |
| 1    | U1                     | Optical modulator driver with internal attenuator and power detector | Analog Devices/HMC7810ALC3 |

## 評価用ボードの外観



## 外形寸法

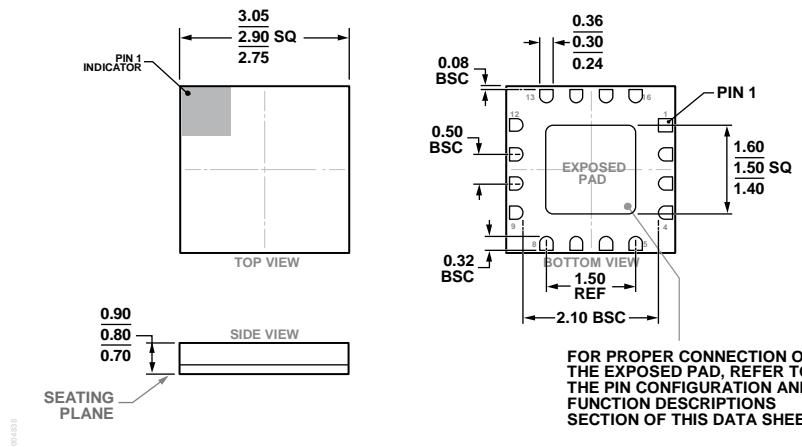


図 21.16 端子セラミック・リードレス・チップ・キャリア・パッケージ [LCC]  
(E-16-1)  
寸法 (ミリ単位)

02/24/2017 C

## オーダー・ガイド

| Model <sup>1</sup> | Temperature Range | Package Description   | Lead Finish        | Package Option |
|--------------------|-------------------|---|--------------------|----------------|
| HMC7810ALC3        | -40°C to +130°C   | 16-Terminal Leadless Ceramic Chip Carrier [LCC]                       | Nickel/gold (NiAu) | E-16-1         |
| HMC7810ALC3TR      | -40°C to +130°C   | 16-Terminal Leadless Ceramic Chip Carrier [LCC]                       | NiAu               | E-16-1         |
| EV1HMC7810ALC3     |                   | Evaluation Board with Bias Tee and AC-Coupled Input/Output Capacitors |                    |                |

<sup>1</sup> HMC7810ALC3 と HMC7810ALC3TR は RoHS 適合部品です。