



GaAs pHEMT MMIC 1W パワー・アンプ、0.1GHz~6GHz

データシート

HMC637ASCPZ-EP

特長

- P1dB 出力電力：29dBm（代表値）
- ゲイン：13dB（代表値）
- OIP3：44dBm（代表値）
- 50Ω に整合した入出力
- 32 ピン、5mm × 5mm LFCSP パッケージ：25mm²

EP（強化製品）の特長

- 防衛および航空宇宙アプリケーション（AQEC 規格）に対応
- 拡張工業用温度範囲（-55°C~+105°C）
- 品質管理された製造ベースライン
- アセンブリ/テストは同一工場
- 製造工場を 1 箇所に限定
- 製品変更通知
- 要求に応じて入手可能な品質評価データは能

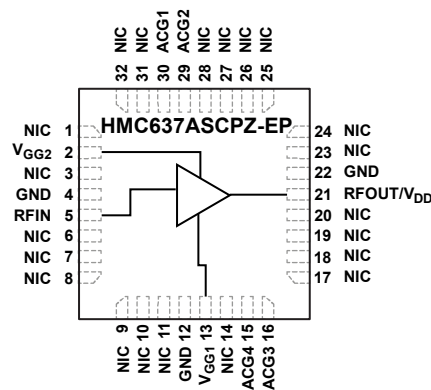
アプリケーション

- テレコム・インフラストラクチャ
- マイクロ波無線
- 超小型地球局（VSAT）
- 防衛および宇宙
- 試験用計測器
- 光ファイバ

概要

HMC637ASCPZ-EP は、ガリウムヒ素（GaAs）モノリシック・マイクロ波集積回路（MMIC）の擬似格子整合型高電子移動度トランジスタ（pHEMT）で構成された分布型パワー・アンプで、0.1GHz~6GHz の範囲で動作します。このアンプは、13dB のゲイン、44dBm の出力 3 次インターセプト・ポイント（OIP3）、1dB ゲイン圧縮（P1dB）ポイントでの 29dBm の出力電力を提供し、12.0V 電源から 400mA の電流を必要とします。HMC637ASCPZ-EP は 0.1GHz~6GHz のゲイン平坦性が±0.75dB であり、電子戦（EW）、電子対抗手段（ECM）、レーダー、光ファイバ、試験装置などのアプリケーションに最適です。

機能ブロック図



NIC = NO INTERNAL CONNECTION

図 1.

20371-001

HMC637ASCPZ-EP アンプの無線周波数（RF）入出力（I/O）は、内部で 50Ω に整合されており、5mm × 5mm のリード・フレーム・チップ・スケール・パッケージ（LFCSP）を採用しているため、量産向け表面実装技術（SMT）アセンブリ装置への適合性があります。

アプリケーションと技術情報の詳細については、HMC637ALP5E データシートを参照してください。

アナログ・デバイセズ社は、提供する情報が正確で信頼できるものであることを期していますが、その情報の利用に関して、あるいは利用によって生じる第三者の特許やその他の権利の侵害に関して一切の責任を負いません。また、アナログ・デバイセズ社の特許または特許の権利の使用を明示的または暗示的に許諾するものでもありません。仕様は、予告なく変更される場合があります。本紙記載の商標および登録商標は、それぞれの所有者の財産です。※日本語版資料は REVISION が古い場合があります。最新の内容については、英語版をご参照ください。

Rev. 0

©2019 Analog Devices, Inc. All rights reserved.

アナログ・デバイセズ株式会社

本社 / 〒105-6891 東京都港区海岸 1-16-1 ニューピア竹芝サウスタワービル 10F
電話 03 (5402) 8200
大阪営業所 / 〒532-0003 大阪府大阪市淀川区宮原 3-5-36 新大阪トラストタワー 10F
電話 06 (6350) 6868
名古屋営業所 / 〒451-6038 愛知県名古屋市中区牛島町 6-1 名古屋ルーセントタワー 38F
電話 052 (569) 6300

目次

特長	1	熱抵抗	4
拡張製品の特長	1	パワー・ディレーティング曲線	4
アプリケーション	1	ESDに関する注意	4
機能ブロック図	1	ピン配置およびピン機能の説明	5
概要	1	インターフェース回路図	6
改訂履歴	2	代表的な性能特性	7
仕様	3	外形寸法	9
電気仕様	3	オーダー・ガイド	9
絶対最大定格	4		

改訂履歴

6/2019—Revision 0: Initial Version

仕様

電気仕様

特に指定のない限り、 $T_A = 25^\circ\text{C}$ 、 $V_{DD} = 12\text{V}$ 、 $V_{GG2} = 5\text{V}$ 、電源電流 (I_{DD}) = 400mA (V_{GG1} を $-2\text{V} \sim 0\text{V}$ に調整して $I_{DD} = 400\text{mA}$ (代表値) を実現)、 50Ω システム。

表 1.

Parameter	Symbol	Test Conditions/Comments	Min	Typ	Max	Unit
FREQUENCY RANGE			0.1		6	GHz
GAIN			12	13		dB
Gain Flatness				± 0.75		dB
Gain Variation Over Temperature				0.015		dB/ $^\circ\text{C}$
RETURN LOSS						
Input				12		dB
Output				15		dB
OUTPUT						
Output Power for 1 dB Compression	P1dB		27	29		dBm
Saturated Output Power	P_{SAT}			31		dBm
Output Third-Order Intercept	OIP3	Output power (P_{OUT}) per tone = 10 dBm, 1 MHz spacing		44		dBm
NOISE FIGURE		2.0 GHz to 6.0 GHz		12		dB
				5		dB
SUPPLY CURRENT	I_{DD}		320	400	480	mA
Drain Bias Voltage ¹	V_{DD}	$I_{DD} = 400\text{ mA}$		11.5		V
				12.0		V
				12.5		V

¹ V_{GG1} の初期値は、 $V_{DD} = 12\text{V}$ および $V_{GG2} = 5\text{V}$ の公称バイアス条件で $I_{DD} = 400\text{mA}$ (代表値) が得られるように設定されています。そして、 V_{DD} を $\pm 0.5\text{V} \sim 12\text{V}$ の範囲で調整して I_{DD} の変化を測定しています。

絶対最大定格

表 2.

Parameter	Rating
V_{DD}	14 V_{DC}
V_{GG1}	-3 V_{DC} to 0 V_{DC}
V_{GG2}	4 V_{DC} to 7 V_{DC}
RF Input Power (RFIN), $V_{DD} = 12 V_{DC}$	25 dBm
Channel Temperature	175°C
Continuous Power Dissipation, P_{DISS}	See Figure 2
Case Temperature (T_{CASE}) = 85°C	8.6 W
$T_{CASE} = 105^\circ\text{C}$	6.7 W
Maximum Peak Reflow Temperature	260°C (MSL3 ¹ Rating)
Storage Temperature Range	-65°C to +150°C
Operating Temperature Range	-55°C to +105°C
Electrostatic Discharge (ESD) Sensitivity	
Human Body Model (HBM)	Class 1B

¹ MSL3 は耐湿レベル3を表します。

上記の絶対最大定格を超えるストレスを加えると、デバイスに恒久的な損傷を与えることがあります。この規定はストレス定格のみを指定するものであり、この仕様の動作のセクションに記載する規定値以上でのデバイス動作を定めたものではありません。デバイスを長時間にわたり絶対最大定格状態に置くと、デバイスの信頼性に影響を与えることがあります。

熱抵抗

熱性能は、プリント回路基板 (PCB) の設計と動作環境に直接関連しています。PCB の熱設計には、細心の注意を払う必要があります。

θ_{JC} は、ジャンクションからケースへの熱抵抗です。

表 3. 熱抵抗

Package Type	θ_{JC} ¹	Unit
CP-32-29	10.5	°C/W

¹ 熱抵抗のシミュレーション値は、JEDEC 1S0P サーマル・テスト・ボードに基づいています。JEDEC JESD-51 を参照してください。

パワー・ディレーティング曲線

図 2 に、最大消費電力とケース温度の関係を示します。

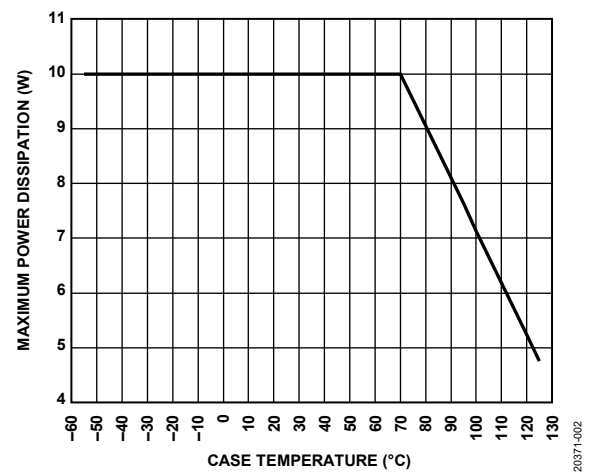


図 2. 最大消費電力とケース温度の関係

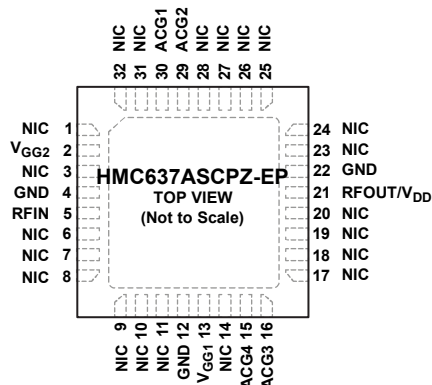
ESD に関する注意



ESD (静電放電) の影響を受けやすいデバイスです。

電荷を帯びたデバイスや回路ボードは、検知されなまま放電することがあります。本製品は当社独自の特許技術である ESD 保護回路を内蔵してはいますが、デバイスが高エネルギーの静電放電を被った場合、損傷を生じる可能性があります。したがって、性能劣化や機能低下を防止するため、ESD に対する適切な予防措置を講じることをお勧めします。

ピン配置およびピン機能の説明



- NOTES
1. NIC = NO INTERNAL CONNECTION. THESE PINS MAY BE CONNECTED TO RF GROUND. PERFORMANCE IS NOT AFFECTED.
 2. EXPOSED PAD. THE EXPOSED PAD MUST BE CONNECTED TO RF AND DC GROUND.

20371-003

図 3. ピン配置

表 4. ピン機能の説明

ピン番号	記号	説明 ¹
1, 3, 6 to 11, 14, 17 to 20, 23 to 28, 31, 32	NIC	内部接続なし。これらのピンは RF グラウンドに接続する必要があります。性能には影響しません。
2	V _{GG2}	アンプのゲート・バイアス電圧制御 2。通常動作時は、V _{GG2} に 5V を印加してください。HMC637ALP5E データシートのアプリケーション情報のセクションに示すアプリケーション回路に従ってバイパス・コンデンサを接続してください。
4, 12, 22	GND	グラウンド。ピン 4、ピン 12、ピン 22 は RF/DC グラウンドに接続します。
5	RFIN	RF 入力。このパッドは DC カップリングされ、50Ω に整合されています。
13	V _{GG1}	アンプのゲート・バイアス電圧制御 1。HMC637ALP5E データシートのアプリケーション情報のセクションに示すアプリケーション回路に従ってバイパス・コンデンサを接続してください。HMC637ALP5E データシートのアプリケーション情報のセクションで説明するパワーアップおよびパワーダウン・シーケンスに従ってください。
15	ACG4	低周波数の終端 4。HMC637ALP5E データシートのアプリケーション情報のセクションに示すアプリケーション回路に従ってバイパス・コンデンサを接続してください。
16	ACG3	低周波数の終端 3。HMC637ALP5E データシートのアプリケーション情報のセクションに示すアプリケーション回路に従ってバイパス・コンデンサを接続してください。
21	RFOUT/V _{DD}	アンプの RF 出力/ドレイン・バイアス電圧。DC バイアス (V _{DD}) 回路に接続して I _{DD} を供給します。HMC637ALP5E データシートのアプリケーション情報のセクションに示すアプリケーション回路を参照してください。
29	ACG2	低周波数の終端 2。HMC637ALP5E データシートのアプリケーション情報のセクションに示すアプリケーション回路に従ってバイパス・コンデンサを接続してください。
30	ACG1	低周波数の終端 1。HMC637ALP5E データシートのアプリケーション情報のセクションに示すアプリケーション回路に従ってバイパス・コンデンサを接続してください。
	EPAD	露出パッド。露出パッドは RF/DC グラウンドに接続する必要があります。

¹ピンのインターフェースについては、インターフェース回路図のセクションを参照してください。

インターフェース回路図

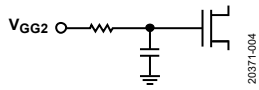


図 4. V_{GG2} インターフェース回路図

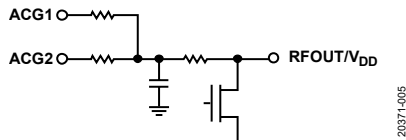


図 5. ACG1、ACG2 および RFOUT/V_{DD} インターフェース回路図

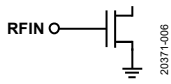


図 6. RFIN インターフェース回路図

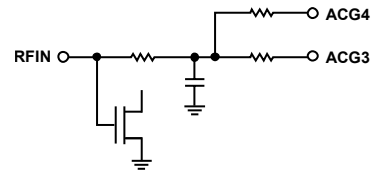


図 7. RFIN、ACG4 および ACG3 インターフェース回路図

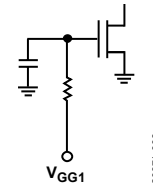


図 8. V_{GG1} インターフェース回路図



図 9. GND インターフェース回路図

代表的な性能特性

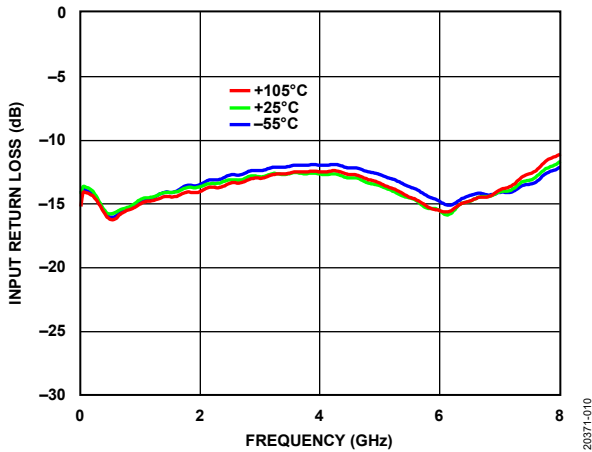


図 10. 様々な温度での入力リターン・ロスの周波数特性

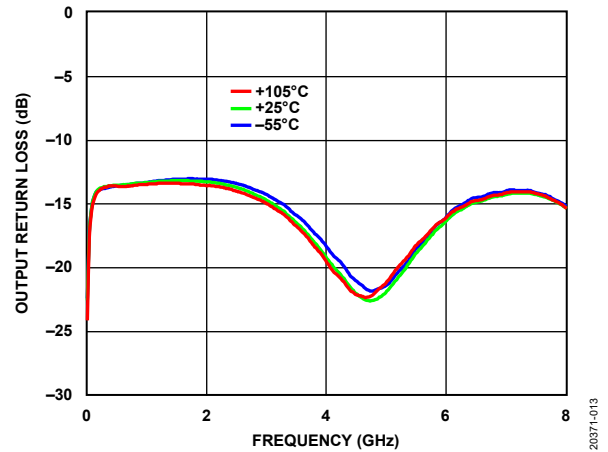


図 13. 様々な温度での出力リターン・ロスの周波数特性

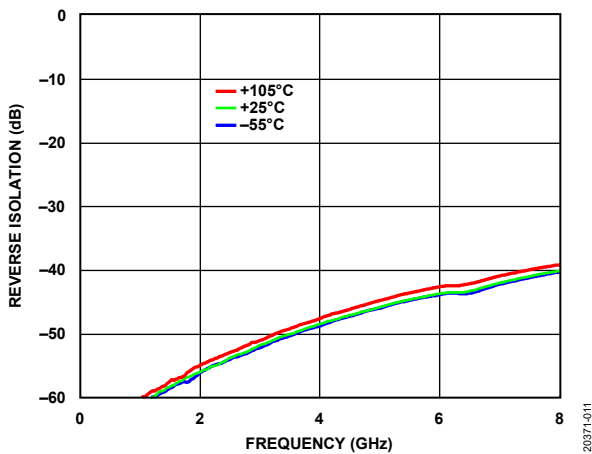


図 11. 様々な温度でのリバース・アイソレーションの周波数特性

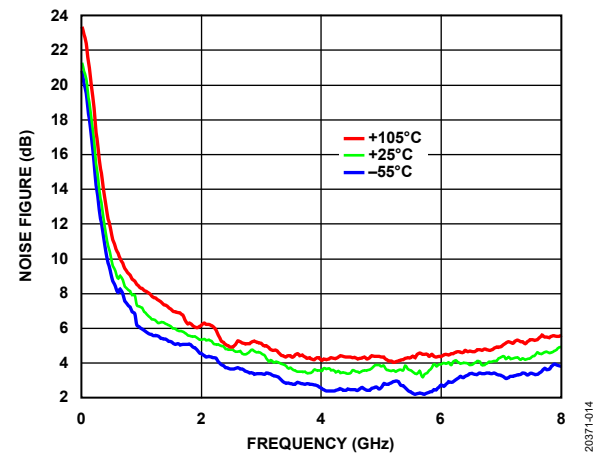


図 14. 様々な温度でのノイズ指数の周波数特性

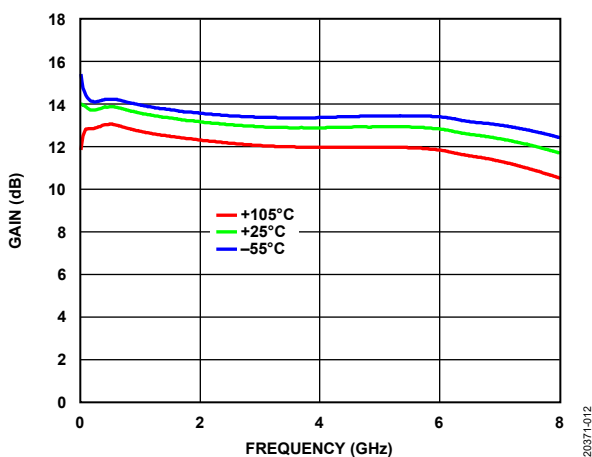


図 12. 様々な温度でのゲインの周波数特性

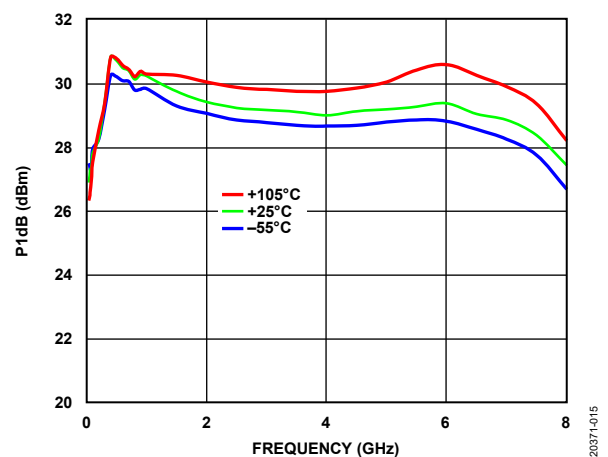


図 15. 様々な温度での P1dB の周波数特性

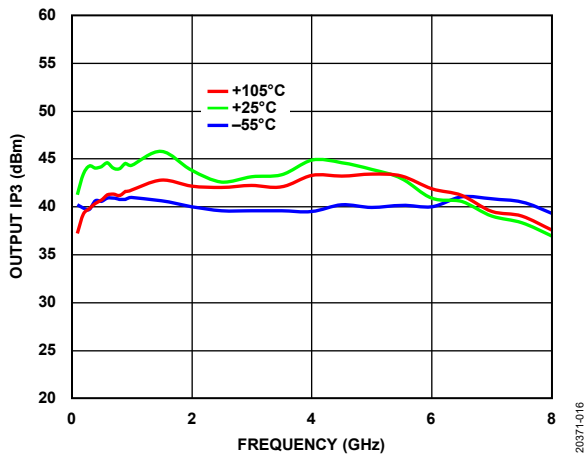


図 16. 様々な温度での出力 IP3 の周波数特性

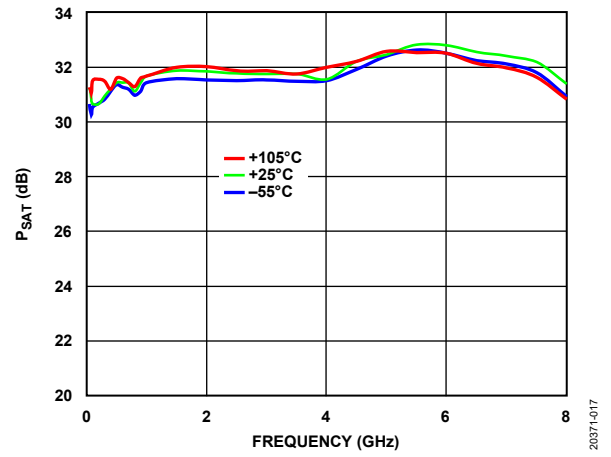


図 17. 様々な温度での P_{SAT} の周波数特性

外形寸法

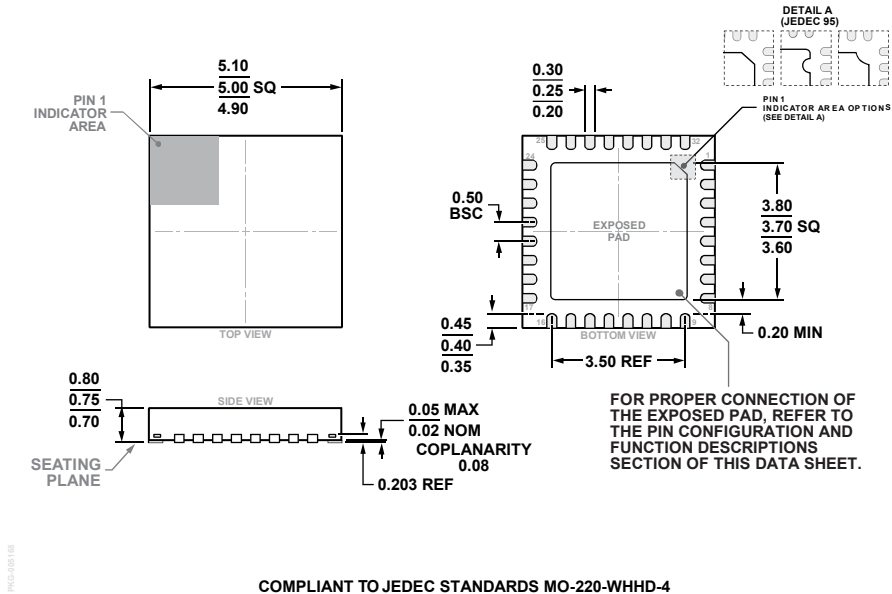


図 18. 32 ピン・リードフレーム・チップスケール・パッケージ [LFCSP]
5mm × 5mm、0.75mm パッケージ高 (CP-32-29)
寸法 : mm

オーダー・ガイド

Model ¹	Temperature Range	MSL Rating ²	Package Description	Package Option
HMC637ASCPZ-EP-PT	-55°C to +105°C	MSL3	32-Lead Lead Frame Chip Scale Package [LFCSP]	CP-32-29
HMC637ASCPZ-EP-R7	-55°C to +105°C	MSL3	32-Lead Lead Frame Chip Scale Package [LFCSP]	CP-32-29

¹ HMC637ASCPZ-EP は RoHS 準拠製品です。

² 詳細については、絶対最大定格のセクションを参照してください。