



# 10W (40dBm) 0.01GHz~1.1GHz GaN パワー・アンプ

## データシート

## HMC1099PM5E

### 特長

- 高い小信号ゲイン：20dB（代表値）
- $P_{OUT} : P_{IN} = 27\text{dBm}$  で 41.5dBm（代表値）
- 高 PAE： $P_{IN} = 27\text{dBm}$  で 60%（代表値）
- 瞬時帯域幅：すべての周波数で 0.01GHz~1.1GHz
- 電源電圧：静止電流 100mA で  $V_{DD} = 28\text{V}$
- 内部プリマッチング  
シンプルで小型の外部チューニングで性能を最適化
- 5mm x 5mm、32ピン LFCSP パッケージ

### アプリケーション

- 公共モバイル無線の長時間バッテリー動作
- ワイヤレス・インフラストラクチャのパワー・アンプ段
- 試験装置および計測装置
- 民生用および防衛用レーダー
- 汎用トランスミッタ増幅機器

### 概要

HMC1099PM5E は、窒化ガリウム (GaN) 広帯域パワー・アンプです。0.01GHz~1.1GHz の瞬時帯域幅において最大 60% の電力付加効率 (PAE) を発揮し、27dBm の入力パワー ( $P_{IN}$ ) に対して 10W (40dBm) を供給します。小信号レベル時のゲイン平坦度は 0.5dB~2dB（代表値）です。

HMC1099PM5E は、ワイヤレス・インフラストラクチャ、レーダー、公共モバイル無線、汎用増幅機器などのパルス波や連続波 (CW) のアプリケーションに最適です。

HMC1099PM5E アンプは低価格の表面実装部品を使って外部調整され、小型 LFCSP パッケージで提供されます。

多機能ピンの名称は、該当する機能のみで表示されることがあります。

### 機能ブロック図

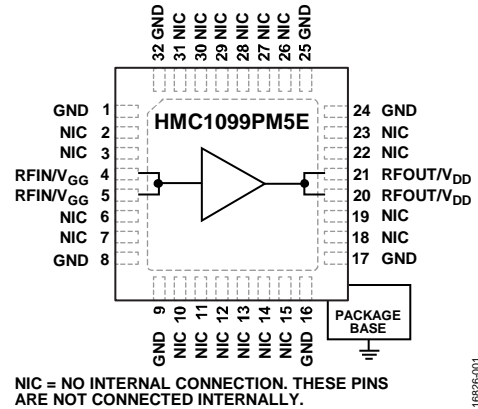


図 1.

18226-001

## 目次

特長 .....	1	ESD に関する注意 .....	5
アプリケーション .....	1	ピン配置およびピン機能の説明 .....	6
機能ブロック図 .....	1	インターフェース回路図 .....	6
概要 .....	1	代表的な性能特性 .....	7
改訂履歴 .....	2	動作原理 .....	15
仕様 .....	3	アプリケーション情報 .....	16
電気仕様 .....	3	評価用 PCB .....	17
V <sub>DD</sub> による合計静止電流 .....	4	外形寸法 .....	18
絶対最大定格 .....	5	オーダー・ガイド .....	18
熱抵抗 .....	5		

## 改訂履歴

### 9/2018—Rev. A to Rev. B

Change to Storage Temperature Range Parameter, Table 5 .....

5

### 8/2018—Rev. 0 to Rev. A

Changes to Figure 34 .....

11

Changes to Figure 35 and Figure 36 .....

12

### 8/2018—Revision 0: Initial Version

## 仕様

## 電気仕様

特に指定のない限り、 $T_A = 25^\circ\text{C}$ 、 $V_{DD} = 28\text{V}$ 、静止電流 ( $I_{DDQ}$ ) = 100mA、周波数範囲 = 0.01GHz~0.4GHz。

表 1.

Parameter	Symbol	Min	Typ	Max	Unit	Test Conditions/Comments
FREQUENCY RANGE		0.01		0.4	GHz	
GAIN						
Small Signal Gain		18	20		dB	
Gain Flatness			2		dB	
RETURN LOSS						
Input			12		dB	
Output			15		dB	
POWER						
Output Power	$P_{OUT}$		40		dBm	Input power ( $P_{IN}$ ) = 25 dBm
			41		dBm	$P_{IN} = 27$ dBm
Power Added Efficiency	PAE		55		%	$P_{IN} = 25$ dBm
			60		%	$P_{IN} = 27$ dBm
OUTPUT THIRD-ORDER INTERCEPT	OIP3		50		dBm	$P_{OUT}$ per tone = 30 dBm
NOISE FIGURE			8		dB	
SUPPLY VOLTAGE	$V_{DD}$	24	28	30	V	
QUIESCENT CURRENT	$I_{DDQ}$		100		mA	Adjust the gate bias control voltage ( $V_{GG}$ ) from -5 V to 0 V to achieve $I_{DDQ} = 100$ mA, $V_{GG} = -2.9$ V typical to achieve $I_{DDQ} = 100$ mA

特に指定のない限り、 $T_A = 25^\circ\text{C}$ 、 $V_{DD} = 28\text{V}$ 、 $I_{DDQ} = 100\text{mA}$ 、周波数範囲 = 0.4GHz~0.8GHz。

表 2.

Parameter	Symbol	Min	Typ	Max	Unit	Test Conditions/Comments
FREQUENCY RANGE		0.4		0.8	GHz	
GAIN						
Small Signal Gain		16.5	18		dB	
Gain Flatness			0.5		dB	
RETURN LOSS						
Input			8		dB	
Output			13		dB	
POWER						
Output Power	$P_{OUT}$		39		dBm	$P_{IN} = 25$ dBm
			41		dBm	$P_{IN} = 27$ dBm
Power Added Efficiency	PAE		45		%	$P_{IN} = 25$ dBm
			50		%	$P_{IN} = 27$ dBm
OUTPUT THIRD-ORDER INTERCEPT	OIP3		47.5		dBm	$P_{OUT}$ per tone = 30 dBm
NOISE FIGURE			5		dB	
SUPPLY VOLTAGE	$V_{DD}$	24	28	30	V	
QUIESCENT CURRENT	$I_{DDQ}$		100		mA	Adjust $V_{GG}$ from -5 V to 0 V to achieve $I_{DDQ} = 100$ mA, $V_{GG} = -2.9$ V typical to achieve $I_{DDQ} = 100$ mA

特に指定のない限り、 $T_A = 25^\circ\text{C}$ 、 $V_{DD} = 28\text{V}$ 、 $I_{DDQ} = 100\text{mA}$ 、周波数範囲 = 0.8 GHz~1.1 GHz。

表 3.

Parameter	Symbol	Min	Typ	Max	Unit	Test Conditions/Comments
FREQUENCY RANGE		0.8		1.1	GHz	
GAIN						
Small Signal Gain		16.5	18		dB	
Gain Flatness			1		dB	
RETURN LOSS						
Input			12		dB	
Output			15		dB	
POWER						
Output Power	$P_{OUT}$		40		dBm	$P_{IN} = 25\text{ dBm}$
			41.5		dBm	$P_{IN} = 27\text{ dBm}$
Power Added Efficiency	PAE		55		%	$P_{IN} = 25\text{ dBm}$
			60		%	$P_{IN} = 27\text{ dBm}$
OUTPUT THIRD-ORDER INTERCEPT	OIP3		45		dBm	$P_{OUT}$ per tone = 30 dBm
NOISE FIGURE			5		dB	
SUPPLY VOLTAGE	$V_{DD}$	24	28	30	V	
QUIESCENT CURRENT	$I_{DDQ}$		100		mA	Adjust $V_{GG}$ from $-5\text{ V}$ to $0\text{ V}$ to achieve $I_{DDQ} = 100\text{ mA}$ , $V_{GG} = -2.9\text{ V}$ typical to achieve $I_{DDQ} = 100\text{ mA}$

### $V_{DD}$ による合計静止電流

表 4.

Parameter	Symbol	Min	Typ	Max	Unit	Test Conditions/Comments
QUIESCENT CURRENT	$I_{DDQ}$					Adjust $V_{GG}$ between $-5\text{ V}$ and $0\text{ V}$ to achieve $I_{DDQ} = 100\text{ mA}$ typical
			100		mA	$V_{DD} = 24\text{ V}$
			100		mA	$V_{DD} = 26\text{ V}$
			100		mA	$V_{DD} = 28\text{ V}$
			100		mA	$V_{DD} = 30\text{ V}$

## 絶対最大定格

表 5.

Parameter <sup>1</sup>	Rating
Supply Voltage ( $V_{DD}$ )	32 V
Gate Bias Voltage ( $V_{GG}$ )	-8 V to 0 V
Radio Frequency Input Power (RFIN)	33 dBm
Voltage Standing Wave Ratio (VSWR) <sup>2</sup>	6:1
Channel Temperature	225°C
Peak Reflow Temperature Moisture Sensitivity Level 3 (MSL3) <sup>3</sup>	260°C
Continuous Power Dissipation, $P_{DISS}$ ( $T_A = 85^\circ\text{C}$ , Derate 151.5 mW/°C Above 85°C)	21.21 W
Storage Temperature Range	-65°C to +150°C
Operating Temperature Range	-40°C to +85°C
Electrostatic Discharge (ESD) Sensitivity Human Body Model	Class 1B, passed 500 V

<sup>1</sup> パラメータの説明で、多機能ピンの特定機能について示している箇所では、絶対最大定格に関係するピン名のみを示しています。多機能ピンの正確なピン名については、ピン配置およびピン機能の説明のセクションを参照してください。

<sup>2</sup> 最大消費電力によって制限されます。

<sup>3</sup> 詳細については、オーダー・ガイドのセクションを参照してください。

上記の絶対最大定格を超えるストレスを加えると、デバイスに恒久的な損傷を与えることがあります。この規定はストレス定格のみを指定するものであり、この仕様の動作のセクションに記載する規定値以上でのデバイス動作を定めたものではありません。デバイスを長時間にわたり絶対最大定格状態に置くと、デバイスの信頼性に影響を与えることがあります。

## 熱抵抗

熱性能は、プリント回路基板 (PCB) の設計と動作環境に直接関連しています。PCB の熱設計には、細心の注意を払う必要があります。

$\theta_{JC}$  は、ジャンクションからケースへの熱抵抗です。

表 6. 熱抵抗

Package Type	$\theta_{JC}$	Unit
CG-32-2 <sup>1</sup>	6.6	°C/W

<sup>1</sup> 熱抵抗 ( $\theta_{JC}$ ) は以下に示す条件のシミュレーションで決定されています。すなわち、伝熱はチャンネルからグラウンド・パッドを通過して PCB に至る熱伝導だけによるものとし、グラウンド・パッドの動作温度は 85°C で一定に維持されるものとします。

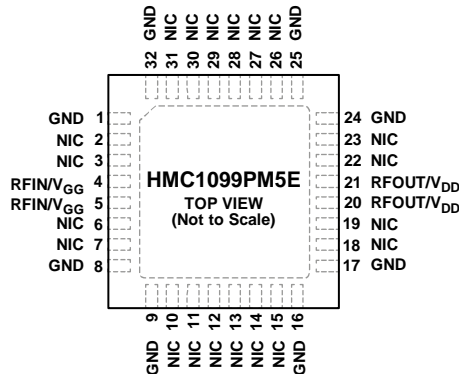
## ESD に関する注意



ESD (静電放電) の影響を受けやすいデバイスです。

電荷を帯びたデバイスや回路ボードは、検知されないまま放電することがあります。本製品は当社独自の特許技術である ESD 保護回路を内蔵してはいますが、デバイスが高エネルギーの静電放電を被った場合、損傷を生じる可能性があります。したがって、性能劣化や機能低下を防止するため、ESD に対する適切な予防措置を講じることをお勧めします。

ピン配置およびピン機能の説明



- NOTES
1. EXPOSED PAD. THE EXPOSED PAD MUST BE CONNECTED TO RF AND DC GROUND.
  2. NO INTERNAL CONNECTION. THESE PINS ARE NOT CONNECTED INTERNALLY. HOWEVER, ALL DATA WAS MEASURED WITH THESE PINS CONNECTED TO RF AND DC GROUND EXTERNALLY.

16826-002

図 2. ピン配置

表 7. ピン機能の説明

Pin No.	Mnemonic	説明
1, 8, 9, 16, 17, 24, 25, 32	GND	グラウンド。これらのピンは RF および DC グラウンドに接続する必要があります。GND インターフェース回路図については、図 3 を参照してください。
2, 3, 6, 7, 10 to 15, 18, 19, 22, 23, 26 to 31	NIC	内部接続なし。これらのピンは内部で接続されていません。ただしすべてのデータは、これらのピンを外部的に RF および DC グラウンドに接続した状態で測定されています。
4, 5	RFIN/V <sub>GG</sub>	RF 入力/ゲート・バイアス制御電圧。このピンは多機能ピンです。RFIN/V <sub>GG</sub> ピンは内部プリマッチングされた状態で DC カップリングされており、図 49 に示すように、50Ω に外部マッチングする必要があります。RFIN/V <sub>GG</sub> インターフェース回路図については、図 4 を参照してください。
20, 21	RFOUT/V <sub>DD</sub>	RF 出力/電源電圧。このピンは多機能ピンです。RFOUT/V <sub>DD</sub> ピンは DC カップリングされており、図 49 に示すように、50Ω に外部マッチングする必要があります。RFOUT/V <sub>DD</sub> インターフェース回路図については、図 4 を参照してください。
	EPAD	露出パッド。露出パッドは RF および DC グラウンドに接続する必要があります。

インターフェース回路図



図 3. GND インターフェース

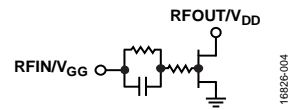


図 4. RFIN/V<sub>GG</sub> および RFOUT/V<sub>DD</sub> インターフェース

## 代表的な性能特性

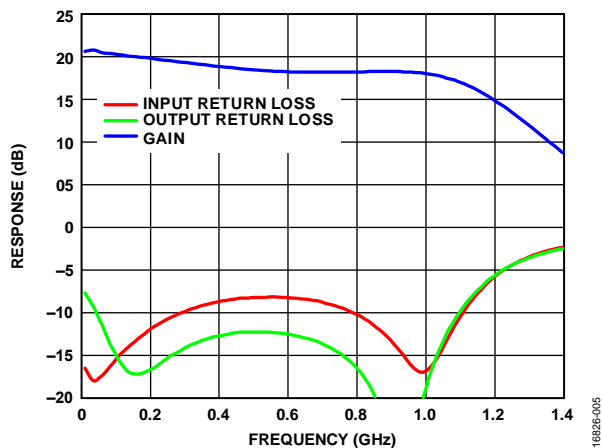


図 5. 広帯域ゲインおよびリターン・ロスと周波数の関係

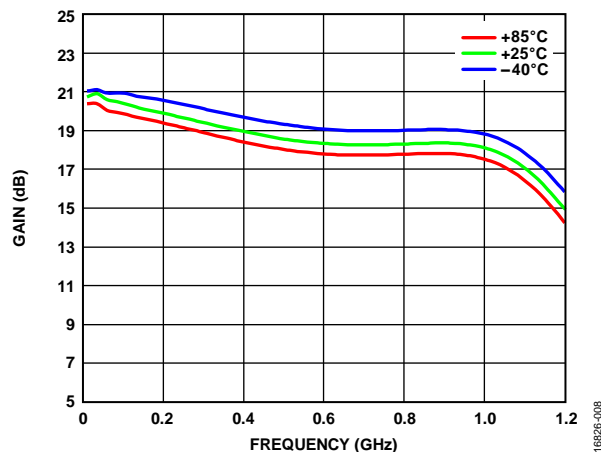


図 8. 様々な温度でのゲインと周波数の関係

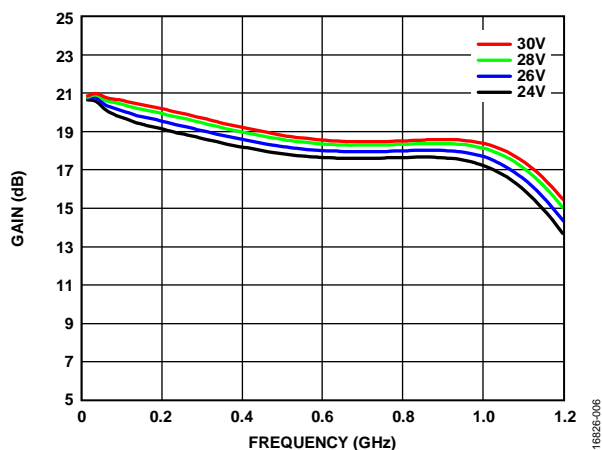


図 6. 様々な電源電圧でのゲインと周波数の関係

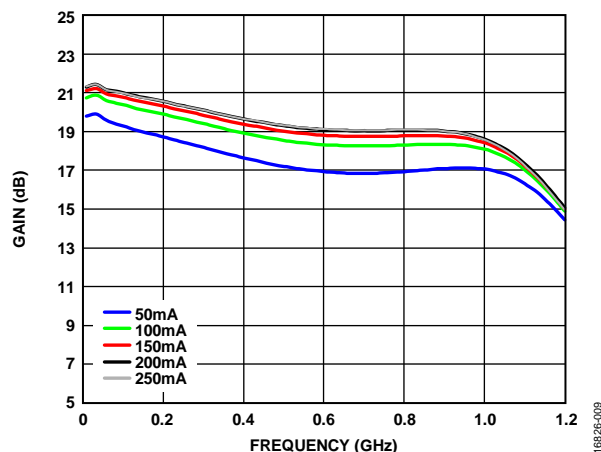


図 9. 様々な静止電流でのゲインと周波数の関係

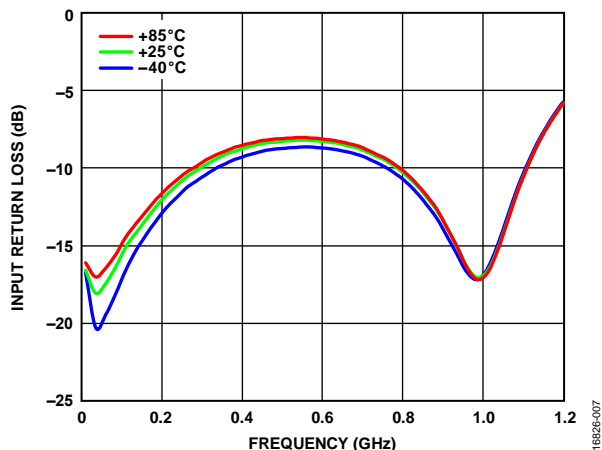


図 7. 様々な温度での入力リターン・ロスと周波数の関係

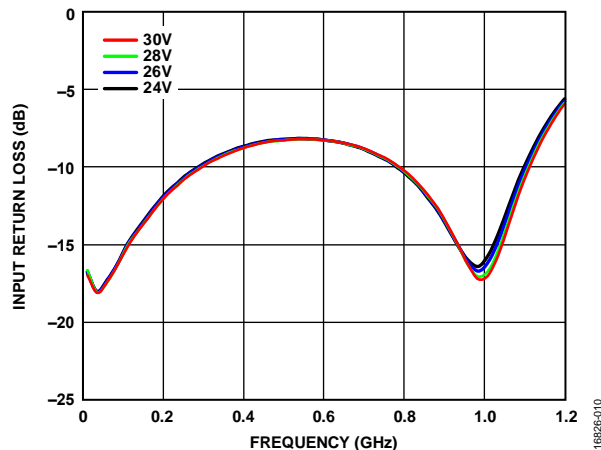


図 10. 様々な電源電圧での入力リターン・ロスと周波数の関係

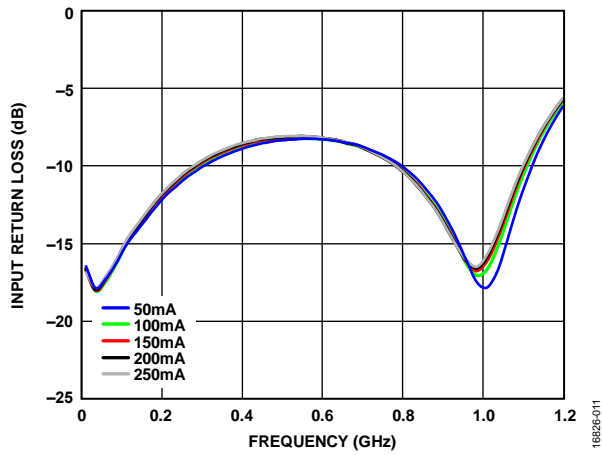


図 11. 様々な静止電流での入力リターン・ロスと周波数の関係

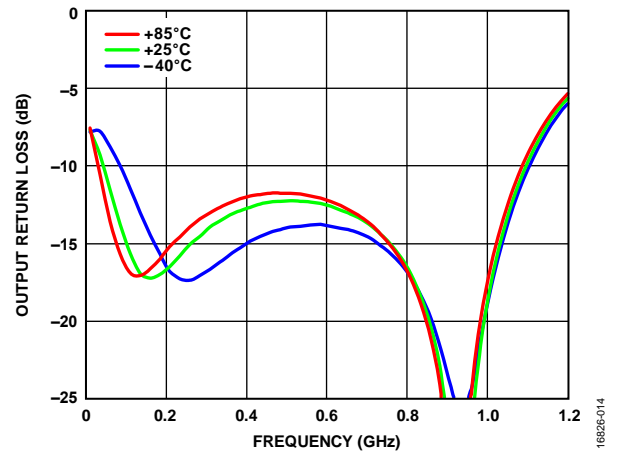


図 14. 様々な温度での出力リターン・ロスと周波数の関係

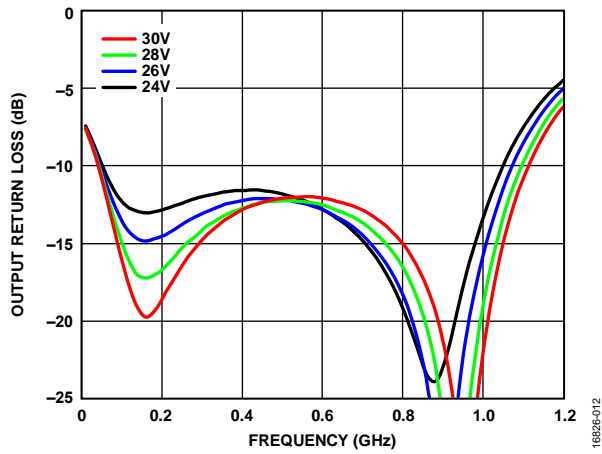


図 12. 様々な電源電圧での出力リターン・ロスと周波数の関係

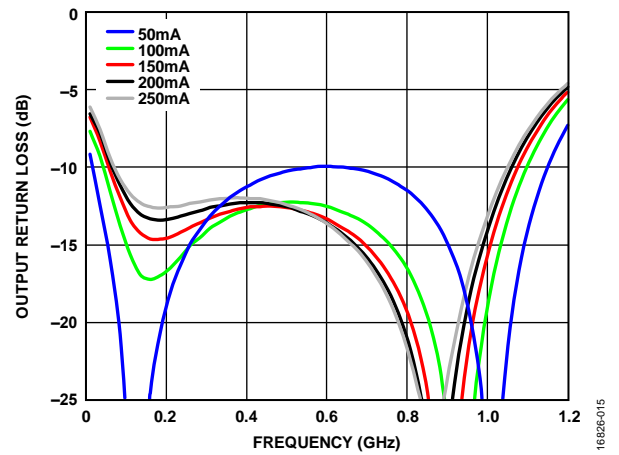


図 15. 様々な静止電流での出力リターン・ロスと周波数の関係

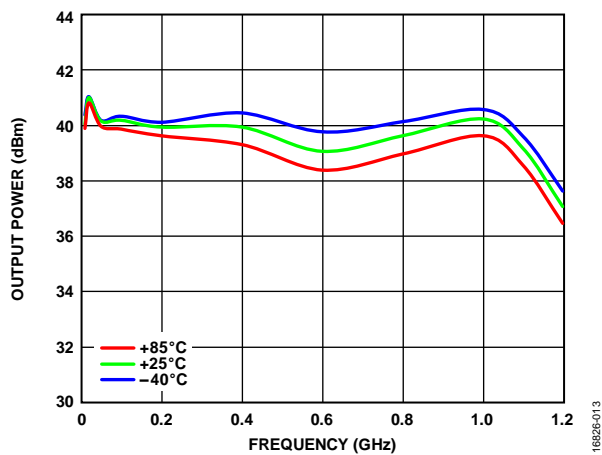


図 13. 様々な温度での出力パワーと周波数の関係、 $P_{IN} = 25\text{dBm}$

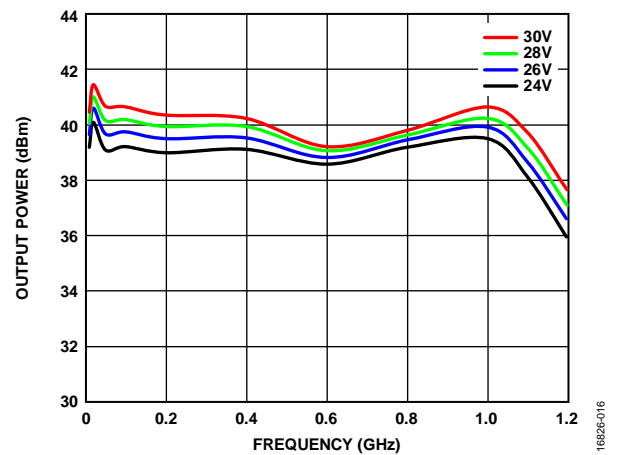


図 16. 様々な電源電圧での出力パワーと周波数の関係、 $P_{IN} = 25\text{dBm}$



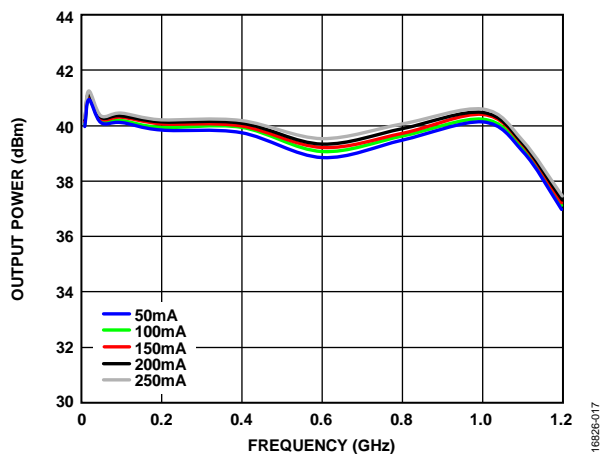


図 17. 様々な静止電流での出力パワーと周波数の関係、  
 $P_{IN} = 25\text{dBm}$

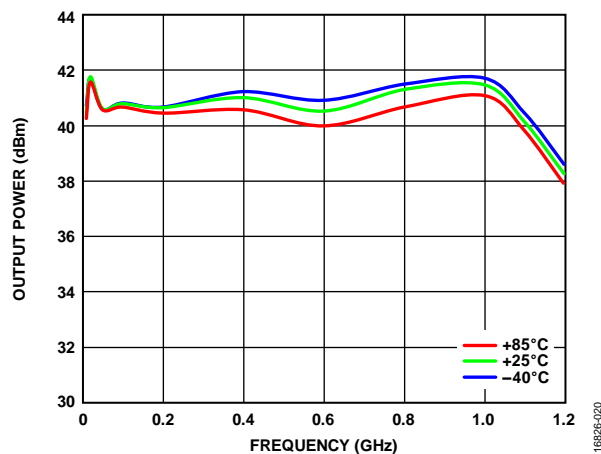


図 20. 様々な温度での出力パワーと周波数の関係、  
 $P_{IN} = 27\text{dBm}$

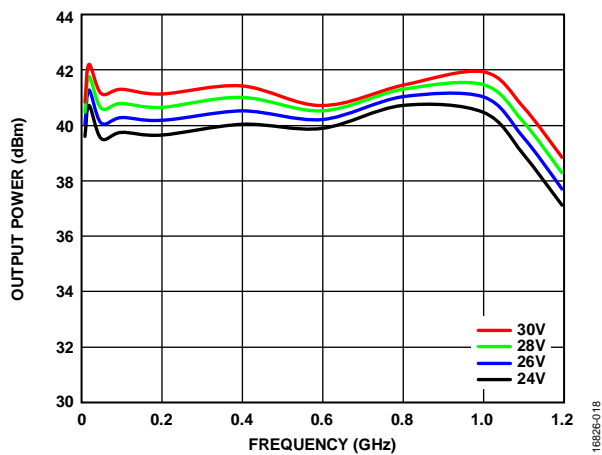


図 18. 様々な電源電圧での出力パワーと周波数の関係、  
 $P_{IN} = 27\text{dBm}$

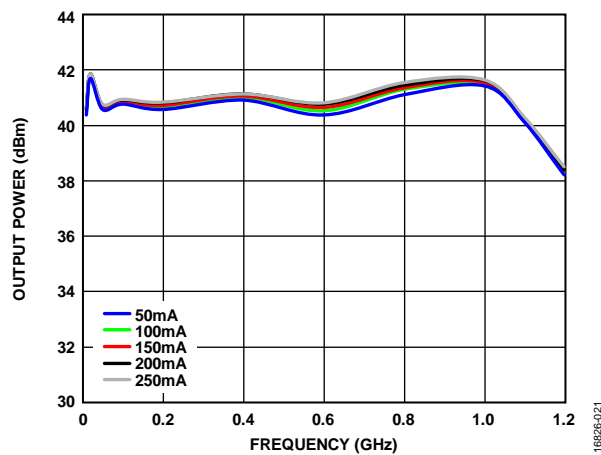


図 21. 様々な静止電流での出力パワーと周波数の関係、  
 $P_{IN} = 27\text{dBm}$

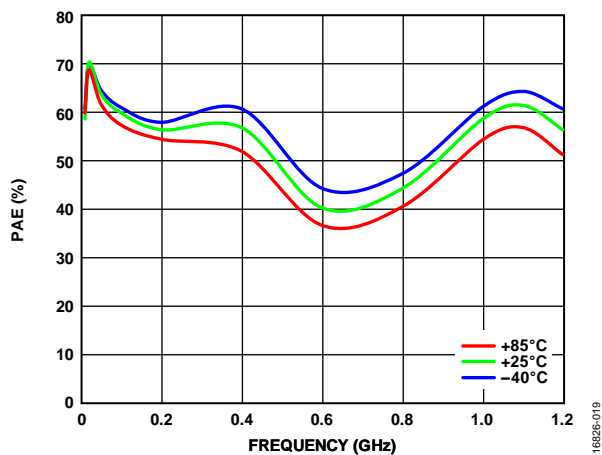


図 19. 様々な温度での PAE と周波数の関係、  
 $P_{IN} = 25\text{dBm}$

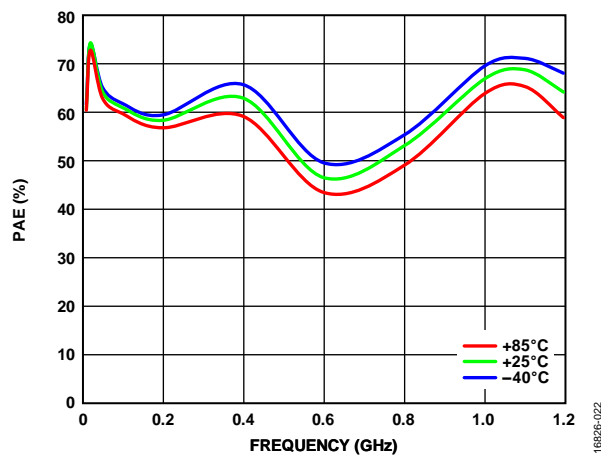


図 22. 様々な温度での PAE と周波数の関係、  
 $P_{IN} = 27\text{dBm}$

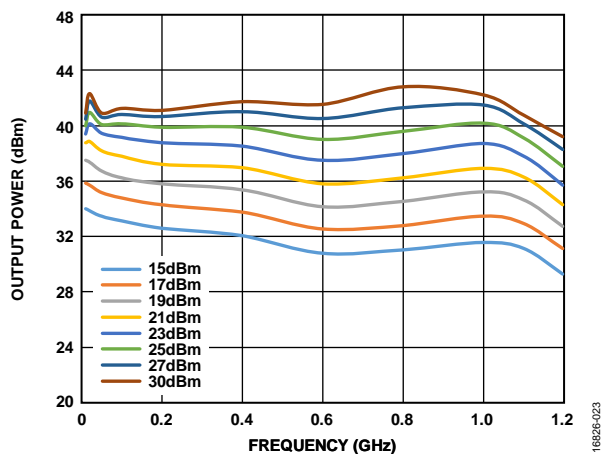


図 23. 様々な入力パワーでの出力パワーと周波数の関係

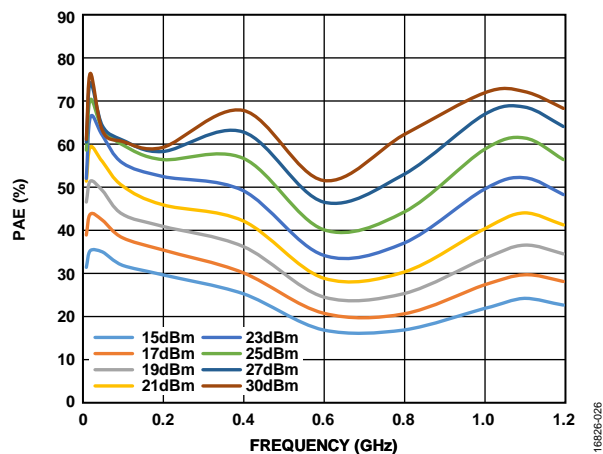


図 26. 様々な入力パワーでの PAE と周波数の関係

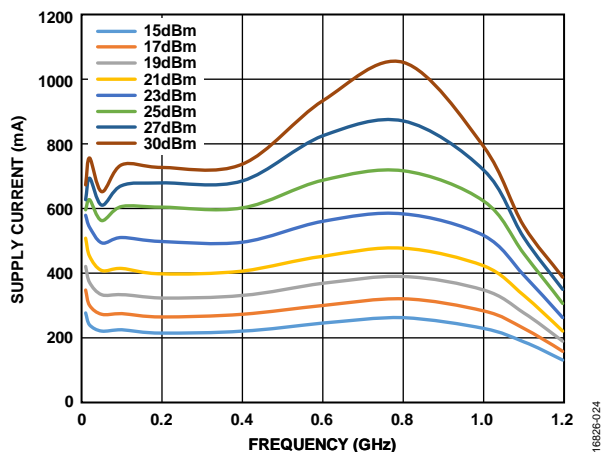


図 24. 様々な入力パワーでの電源電流 ( $I_{DD}$ ) と周波数の関係

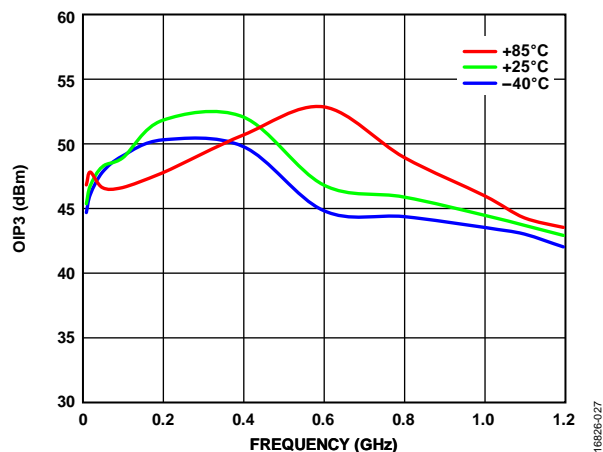


図 27. 様々な温度での OIP3 と周波数の関係、  
トーンあたりの  $P_{OUT} = 30\text{dBm}$

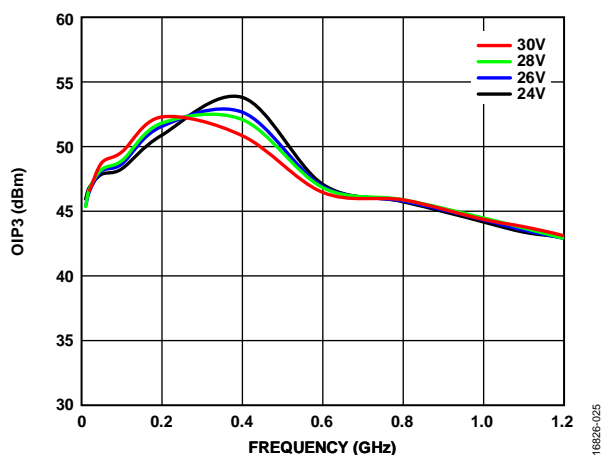


図 25. 様々な電源電圧での OIP3 と周波数の関係、  
トーンあたりの  $P_{out} = 30\text{dBm}$

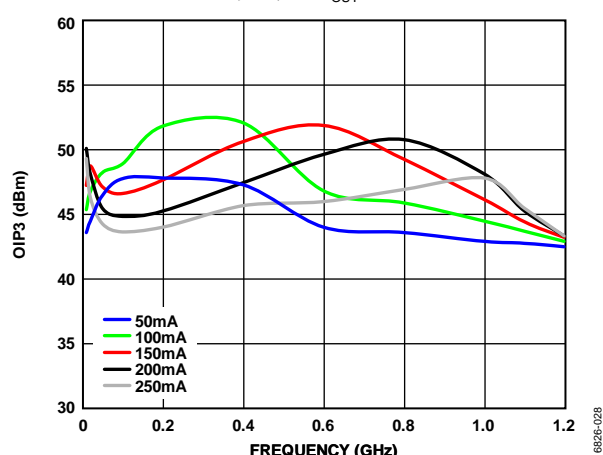


図 28. 様々な静止電流での OIP3 と周波数の関係、  
トーンあたりの  $P_{out} = 30\text{dBm}$

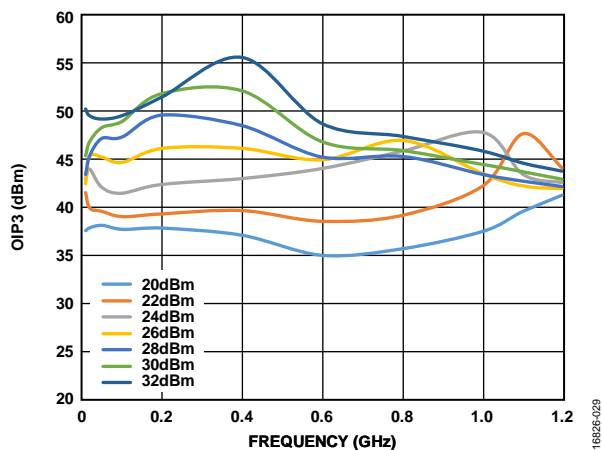


図 29. 様々なトーンあたり P<sub>OUT</sub> での OIP3 と周波数の関係

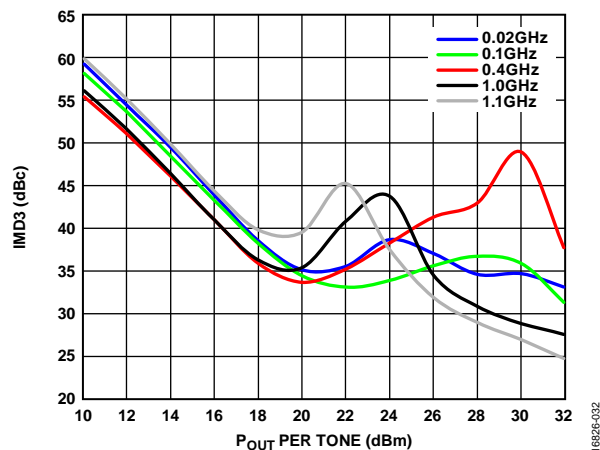


図 32. IMD3 と トーンあたり P<sub>OUT</sub> の関係、  
V<sub>DD</sub> = 24V

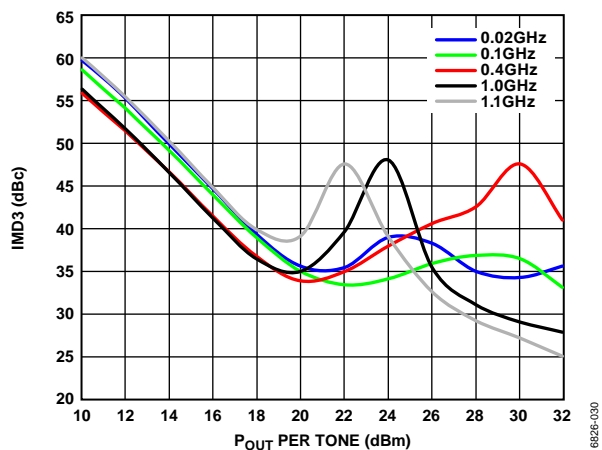


図 30. 出力 3 次相互変調 (IMD3) と  
トーンあたり P<sub>OUT</sub> の関係、V<sub>DD</sub> = 26V

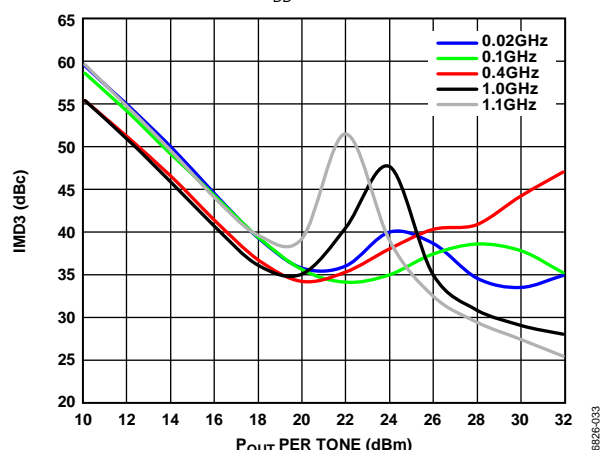


図 33. IMD3 と トーンあたり P<sub>OUT</sub> の関係、  
V<sub>DD</sub> = 28V

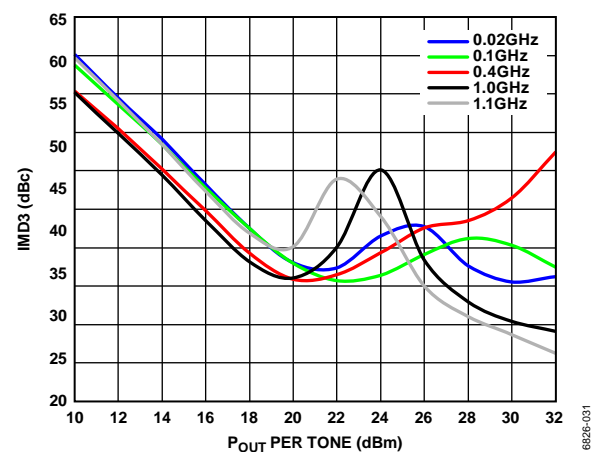


図 31. IMD3 と トーンあたり P<sub>OUT</sub> の関係、  
V<sub>DD</sub> = 30V

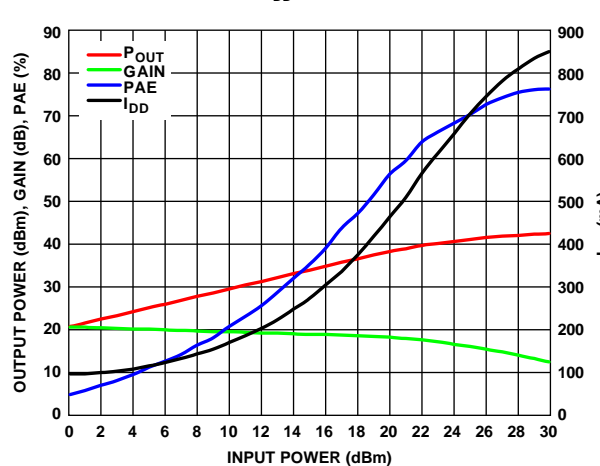


図 34. 0.02GHz での出力パワー、ゲイン、I<sub>DD</sub> と  
入力パワーの関係

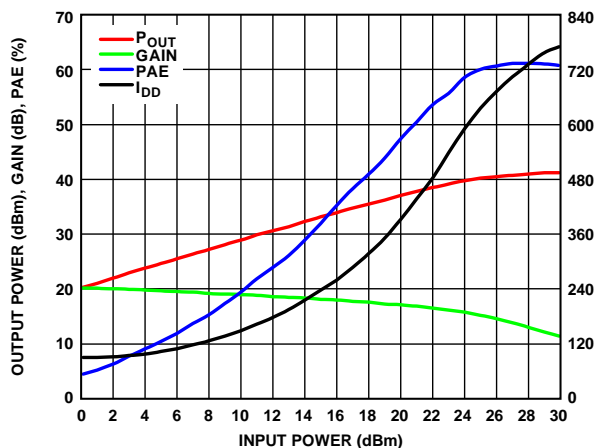


図 35. 0.1 GHz での出力パワー、ゲイン、 $I_{DD}$  と入力パワーの関係

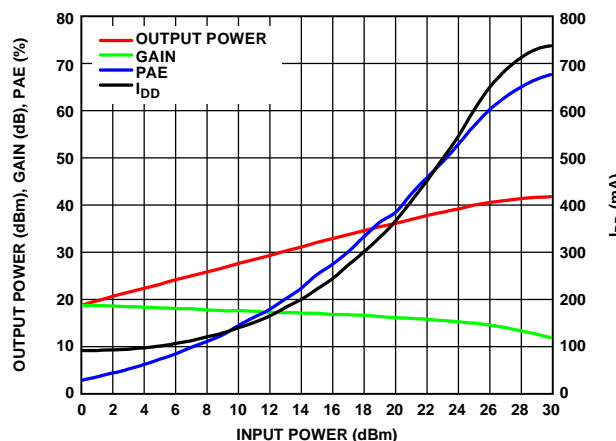


図 38. 0.4 GHz での出力パワー、ゲイン、 $I_{DD}$  と入力パワーの関係

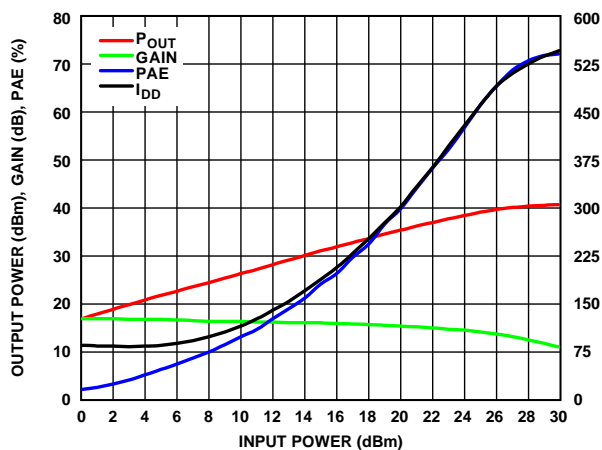


図 36. 1.1 GHz での出力パワー、ゲイン、 $I_{DD}$  と入力パワーの関係

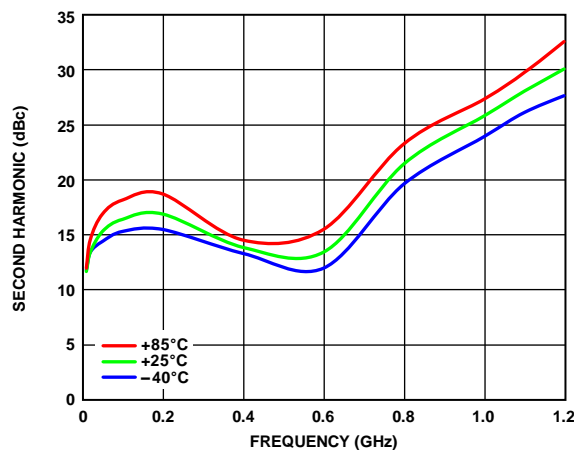


図 39. 様々な温度での 2 次高調波と周波数の関係、 $P_{IN} = 15\text{dBm}$

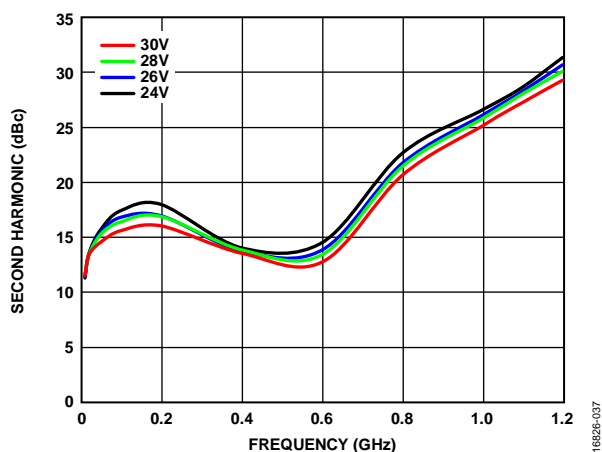


図 37. 様々な電源電圧での 2 次高調波と周波数の関係、 $P_{IN} = 15\text{dBm}$

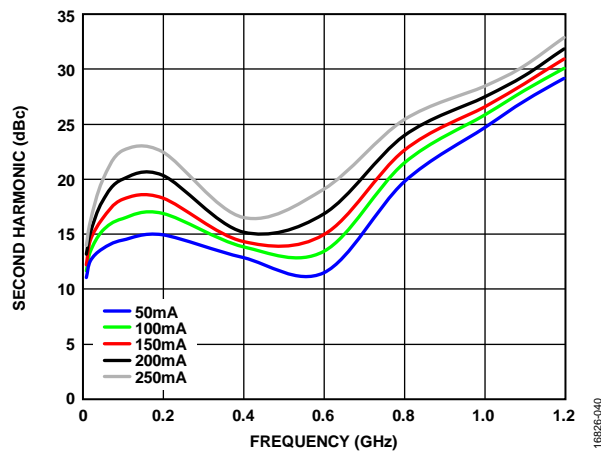


図 40. 様々な静止電流での 2 次高調波と周波数の関係、 $P_{IN} = 15\text{dBm}$

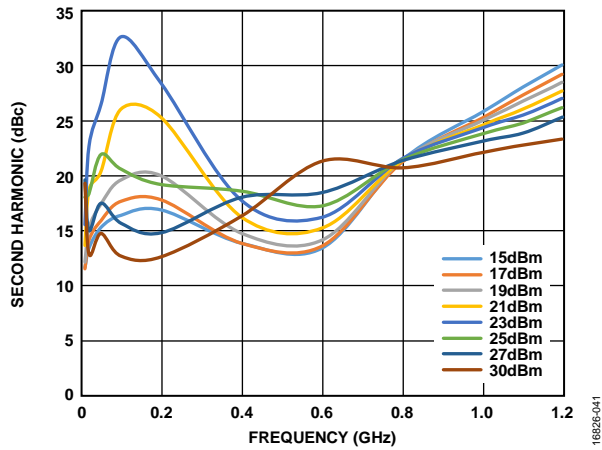


図 41. 様々な入力パワーでの 2 次高調波と周波数の関係

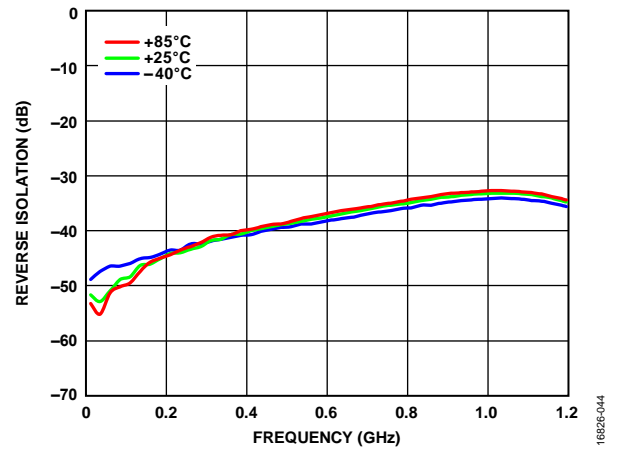


図 44. 様々な温度でのリバース・アイソレーションと周波数の関係

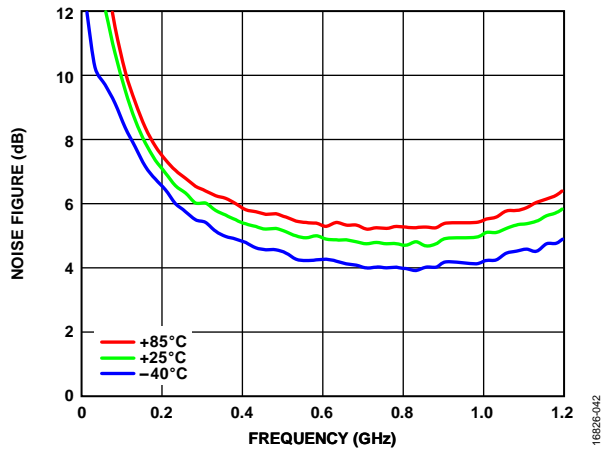


図 42. 様々な温度でのノイズ指数と周波数の関係

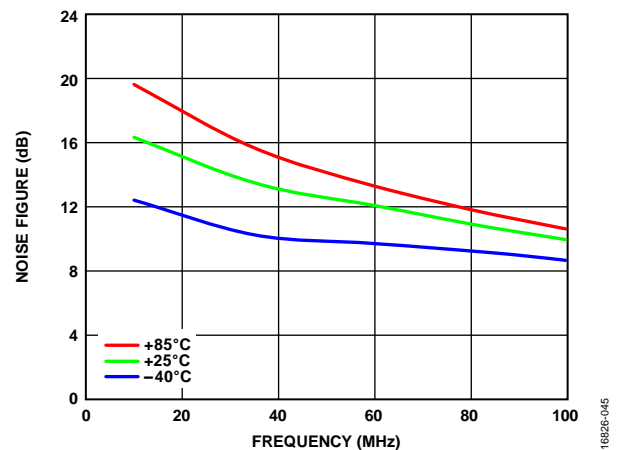


図 45. 様々な温度でのノイズ指数と周波数の関係、低周波数

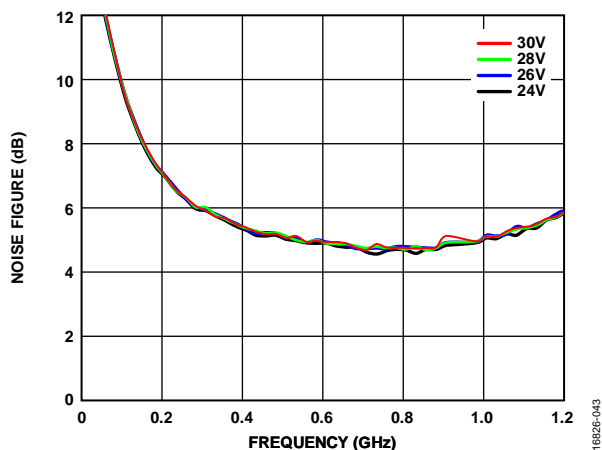


図 43. 様々な電源電圧でのノイズ指数と周波数の関係

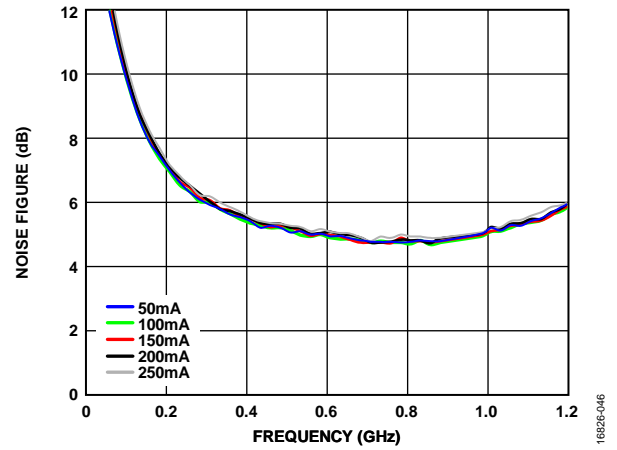


図 46. 様々な静止電流でのノイズ指数と周波数の関係

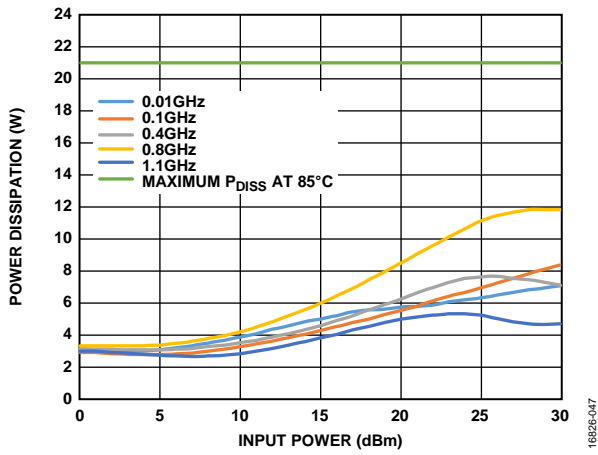


図 47. 様々な周波数での消費電力と入力パワーの関係、  
 $T_A = 85^\circ\text{C}$

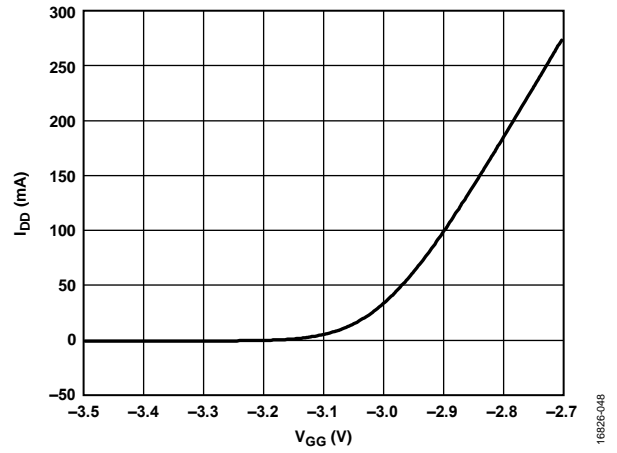


図 48.  $V_{DD} = 28\text{V}$  での  $I_{DD}$  と  $V_{GG}$  の関係、  
代表的デバイスの標本値

## 動作原理

HMC1099PM5E は 10W (40dBm) の窒化ガリウム (GaN) アンプで、単体の電界効果トランジスタ (FET) のように効率的に動作する 1 つのゲイン段で構成されています。このデバイスは、動作周波数範囲全体にわたって単純な外付けマッチング回路で性能を最適化できるように、内部でプリマッチングされています。

推奨 DC バイアス条件にすると、デバイスはクラス AB 動作になり、電力効率を改善して ( $P_{IN} = 27\text{dBm}$  で代表値 60%) 高い出力パワー ( $P_{IN} = 27\text{dBm}$  で代表値 41.5dB) を得ることができます。

## アプリケーション情報

電源電圧は RFOUT/V<sub>DD</sub> ピンを通じて、ゲート・バイアス電圧は RFIN/V<sub>GG</sub> ピンを通じて印加します。全周波数範囲を通じて 1 つのアプリケーション回路を動作させる場合は、図 49 に示す代表的アプリケーション回路に指定する外付けマッチング部品 (L1、C1、L3、C8) を使用することを推奨します。動作周波数範囲がこれより狭い場合は、別のマッチング回路を実装することにより、更に性能を最適化できます。V<sub>DD</sub> と V<sub>GG</sub> はコンデンサを使ってバイパスすることを推奨します。

推奨パワーアップ・バイアス・シーケンスを以下に示します。

1. 電源グラウンドを回路グラウンドに接続します。
2. ドレイン電流をピンチ・オフするために V<sub>GG</sub> を -8V に設定します。
3. ドレイン電流をピンチ・オフするために V<sub>DD</sub> を 28V に設定します。
4. V<sub>GG</sub> を -3V から -2.5V の間に調整して、静止電流の値が I<sub>DDQ</sub> = 100mA になるようにします。
5. RF 信号を印加します。

推奨パワーダウン・バイアス・シーケンスを以下に示します。

1. RF 信号をオフにします。
2. ドレイン電流をピンチ・オフするために V<sub>GG</sub> を -8V に設定します。
3. V<sub>DD</sub> を 0V に設定します。
4. V<sub>GG</sub> を 0V に設定します。

このデバイスのすべての測定値は、図 49 に示す代表的アプリケーション回路を使って測定されています。電気仕様の表に示すバイアス条件 (表 1~表 3 を参照) は、全体的性能を最適化するための推奨動作点です。特に指定のない限り、ここに示すデータは推奨バイアス条件を使って得たものです。他のバイアス条件下で HMC1099PM5E を使用すると、代表的な性能特性のセクションに示す性能が得られないことがあります。

評価用 PCB は、代表的アプリケーション回路内で HMC1099PM5E を使用しており、標準 DC 電源と 50Ω RF 試験装置を使って容易に動作させることができます。

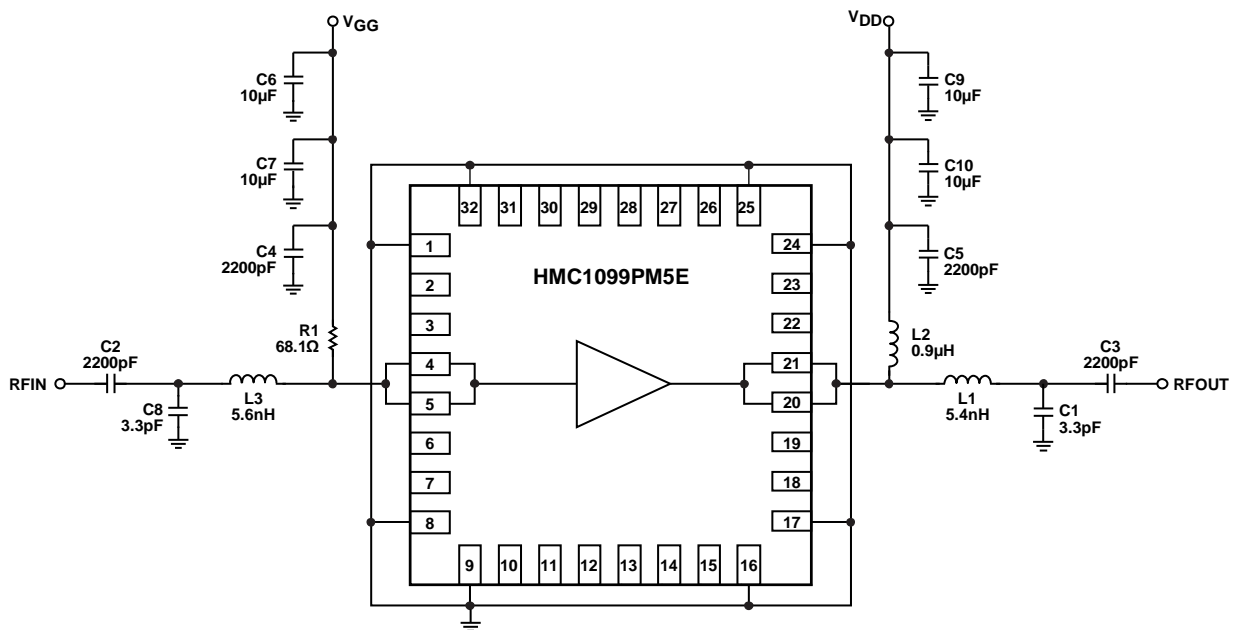


図 49. 代表的なアプリケーション回路

16826-049



## 評価用 PCB

このデバイスに使用する PCB には、RF 回路設計手法を使用してください。信号線のインピーダンスを  $50\Omega$  として、図 50 に示す例と同様にパッケージのグラウンド・ピンと露出パッドをグラウンド・プレーンに直接接続します。十分な数のビア・ホールを

使用して、上面と底面のグラウンド・プレーンを接続してください。図 50 に示した評価用回路ボードは、ご要望に応じてアナログ・デバイセズから入手できます。

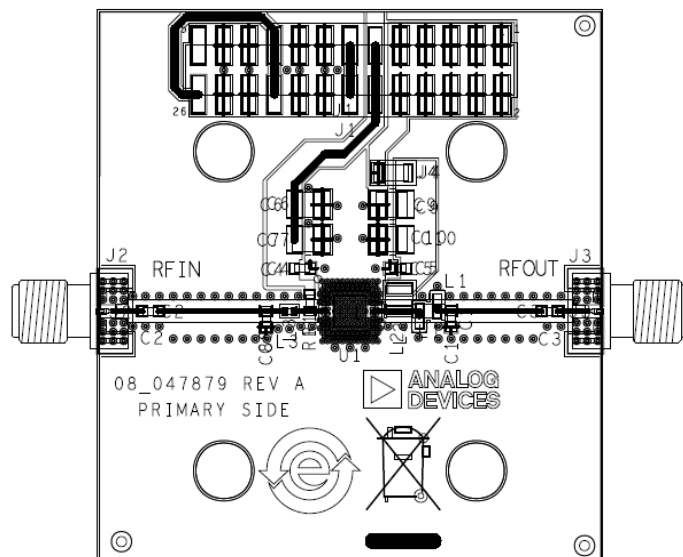


図 50. 評価用 PCB

表 8. 評価用 PCB EV1HMC1099PM5 の部品表

Item	Description
J1	DC pin
J2, J3	SMA connectors, 25-146-1000-92
J4	Preform jumper
C1, C8	3.3 pF capacitors, 0603 package
C2 to C5	2200 pF capacitors, 0603 package
C6, C7, C9, C10	10 $\mu$ F capacitors, 1210 package
L1	5.4 nH inductor, 0906 package
L2	0.9 $\mu$ H inductor, 1008 package
L3	5.6 nH inductor, 0402 package
R1	68.1 $\Omega$ resistor, 0603 package
U1	HMC1099PM5E amplifier
Heat Sink	Used for thermal transfer from the HMC1099PM5E amplifier
PCB	EV1HMC1099PM5 PCB, circuit board material: Rogers 4350 or Arlon 25FR

外形寸法

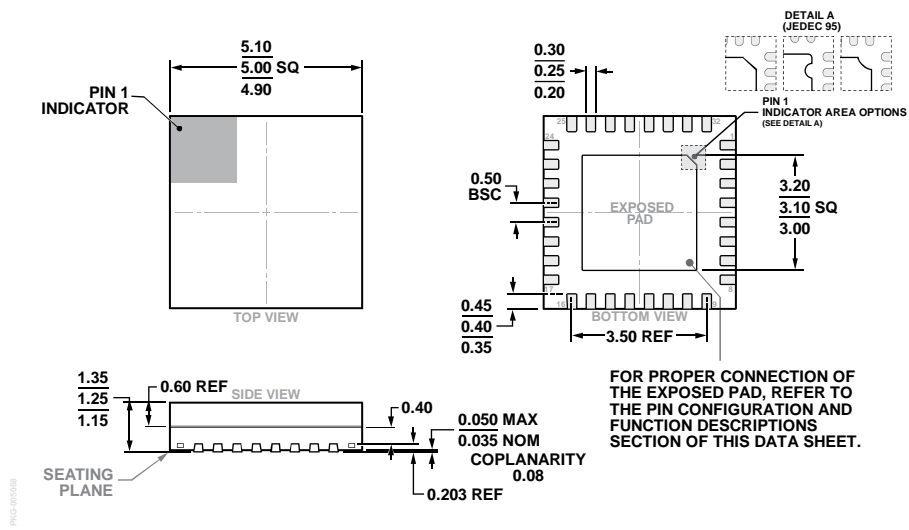


図 51. プレモールド・キャビティ型 32 ピン・リード・フレーム・チップ・スケール・パッケージ [LFCSP\_CAV]  
 5mm x 5mm ボディ、1.25mm パッケージ高  
 (CG-32-2)  
 寸法：mm

オーダー・ガイド

Model <sup>1, 2</sup>	Temperature Range	MSL Rating <sup>3</sup>	Description <sup>4</sup>	Package Option
HMC1099PM5E	-40°C to +85°C	MSL3	32-Lead Lead Frame Chip Scale Package, Premolded Cavity [LFCSP_CAV]	CG-32-2
HMC1099PM5ETR	-40°C to +85°C	MSL3	32-Lead Lead Frame Chip Scale Package, Premolded Cavity [LFCSP_CAV]	CG-32-2
EV1HMC1099PM5			Evaluation Board	

<sup>1</sup> すべてのモデルは RoHS 準拠製品です。

<sup>2</sup> 評価用ボードだけを発注する場合は、モデル番号 **EV1HMC1099PM5** をご指定ください。

<sup>3</sup> 詳細については、絶対最大定格のセクションを参照してください。

<sup>4</sup> HMC1099PM5E と HMC1099PM5ETR のピンは、ニッケル/パラジウム/金 (NiPdAu) 仕上げになっています。