



GaAs pHEMT MMIC 0.25W パワー・アンプ DC~48GHz

データシート

HMC1022ACHIPS

特長

- P1dB : DC~30GHz の周波数範囲で 25dBm (代表値)
- P_{SAT} : DC~30GHz の周波数範囲で 26dBm (代表値)
- ゲイン : 11.5dB (代表値)
- 出力 IP3 : DC~30GHz の周波数範囲で 33dBm (代表値)
- 電源電圧 : 10V/150mA
- 50Ω に整合した I/O
- ダイ・サイズ : 2.89mm × 1.48mm × 0.1mm

アプリケーション

- 防衛および宇宙
- 試験用計測器

機能ブロック図

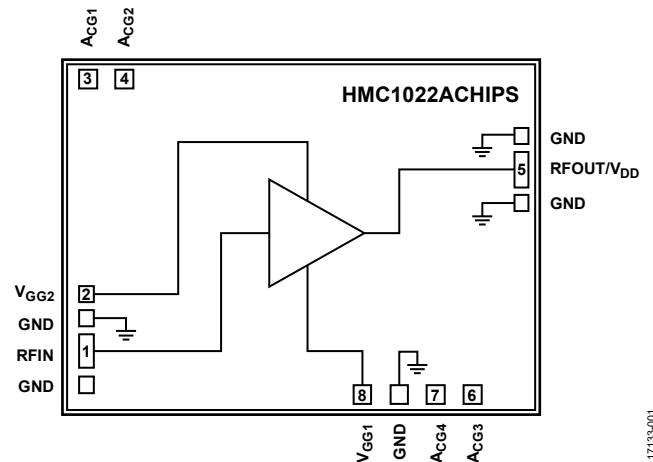


図 1.

概要

HMC1022ACHIPS は、ガリウムヒ素 (GaAs) の擬似格子整合型高電子移動度トランジスタ (pHEMT) で構成されたモノリシック・マイクロ波集積回路 (MMIC) の分布型パワー・アンプで、動作範囲は DC~48GHz です。このアンプは、 V_{DD} ピンに接続された 10V 電源から 150mA を必要とし、11.5dB の小信号ゲイン、0.25W (25dBm) の 1dB ゲイン圧縮ポイント (P1dB) 出力電力、33dBm の出力 3 次インターセプト・ポイント (IP3) を提供します。HMC1022ACHIPS は DC~48GHz で ± 0.5 dB (代表値) の良好なゲイン平坦性を備えているため、防衛、宇宙、試験装置など

のアプリケーションに最適です。また、HMC1022ACHIPS の入出力 (I/O) は内部で 50Ω に整合しているため、マルチチップ・モジュール (MCM) に容易に組み込むことができます。すべてのデータは、チップを最短 0.31mm (12mil) の 0.075mm × 0.025mm (3mil × 1mil) リボン・ボンドで接続して測定したものです。

アナログ・デバイセズ社は、提供する情報が正確で信頼できるものであることを期していますが、その情報の利用に関して、あるいは利用によって生じる第三者の特許やその他の権利の侵害に関して一切の責任を負いません。また、アナログ・デバイセズ社の特許または特許の権利の使用を明示的または暗示的に許諾するものでもありません。仕様は、予告なく変更される場合があります。本紙記載の商標および登録商標は、それぞれの所有者の財産です。※日本語版資料は REVISION が古い場合があります。最新の内容については、英語版をご参照ください。

Rev. 0

©2019 Analog Devices, Inc. All rights reserved.

アナログ・デバイセズ株式会社

本社 / 〒105-6891 東京都港区海岸 1-16-1 ニューピア竹芝サウスタワービル 10F
電話 03 (5402) 8200
大阪営業所 / 〒532-0003 大阪府大阪市淀川区宮原 3-5-36 新大阪トラストタワー 10F
電話 06 (6350) 6868
名古屋営業所 / 〒451-6038 愛知県名古屋市西区牛島町 6-1 名古屋ルーセントタワー 38F
電話 052 (569) 6300

目次

特長.....	1	ピン配置およびピン機能の説明.....	6
アプリケーション.....	1	インターフェース回路図.....	6
機能ブロック図.....	1	代表的な性能特性.....	7
概要.....	1	動作原理.....	13
改訂履歴.....	2	アプリケーション情報.....	14
電気的特性.....	3	バイアスの手順.....	14
DC～30GHzの周波数範囲.....	3	ミリ波 GaAs MMIC の取り付けおよびボンディング技術.....	15
30GHz～40GHzの周波数範囲.....	3	外形寸法.....	17
40GHz～48GHzの周波数範囲.....	4	オーダー・ガイド.....	17
絶対最大定格.....	5		
熱抵抗.....	5		
ESDに関する注意.....	5		

改訂履歴

1/2019—Revision 0: Initial Version

電气的特性

DC~30GHz の周波数範囲

特に指定のない限り、 $T_A = 25^\circ\text{C}$ 、電源電圧 (V_{DD}) = 10V、ゲート・バイアス電圧 (V_{GG2}) = 4.0V、静止ドレイン電源電流 (I_{DQ}) = 150mA (通常動作時)。

表 1.

Parameter	Symbol	Min	Typ	Max	Unit	Test Conditions/Comments
FREQUENCY RANGE		DC		30	GHz	
GAIN			11.5		dB	
Gain Flatness			± 0.5		dB	
Gain Variation over Temperature			0.015		dB/ $^\circ\text{C}$	
NOISE FIGURE				4.5	dB	
RETURN LOSS						
Input			16		dB	
Output			20		dB	
OUTPUT						
Output Power for 1 dB Compression	P1dB	23	25		dBm	Measurement taken at output power (P_{OUT}) per tone = 16 dBm
Saturated Output Power	P_{SAT}		26		dBm	
Output Third-Order Intercept	IP3		33		dBm	
SUPPLY						
Current	I_{DQ}	125	150		mA	Adjust the gate bias voltage (V_{GG1}) between -2 V up to 0 V to achieve the I_{DQ}
Voltage	V_{DD}	9	10		V	

30GHz~40GHz の周波数範囲

特に指定のない限り、 $T_A = 25^\circ\text{C}$ 、 $V_{DD} = 10\text{V}$ 、 $V_{GG2} = 4.0\text{V}$ 、 $I_{DQ} = 150\text{mA}$ (通常動作時)。

表 2.

Parameter	Symbol	Min	Typ	Max	Unit	Test Conditions/Comments
FREQUENCY RANGE		30		40	GHz	
GAIN			11.5		dB	
Gain Flatness			± 0.5		dB	
Gain Variation over Temperature			0.019		dB/ $^\circ\text{C}$	
NOISE FIGURE				5.5	dB	
RETURN LOSS						
Input			22		dB	
Output			12		dB	
OUTPUT						
Output Power for 1 dB Compression	P1dB	19	21		dBm	Measurement taken at P_{OUT} per tone = 16 dBm
Saturated Output Power	P_{SAT}		24.5		dBm	
Output Third-Order Intercept	IP3		29		dBm	
SUPPLY						
Current	I_{DQ}	125	150		mA	Adjust the V_{GG1} between -2 V up to 0 V to achieve the I_{DQ}
Voltage	V_{DD}	9	10		V	

40GHz~48GHz の周波数範囲

特に指定のない限り、 $T_A = 25^\circ\text{C}$ 、 $V_{DD} = 10\text{V}$ 、 $V_{GG2} = 4.0\text{V}$ 、 $I_{DQ} = 150\text{mA}$ （通常動作時）。

表 3.

Parameter	Symbol	Min	Typ	Max	Unit	Test Conditions/Comments
FREQUENCY RANGE		40		48	GHz	
GAIN			11.5		dB	
Gain Flatness			± 0.5		dB	
Gain Variation Over Temperature			0.036		dB/ $^\circ\text{C}$	
NOISE FIGURE				7	dB	
RETURN LOSS						
Input			17		dB	
Output			15		dB	
OUTPUT						
Output Power for 1 dB Compression	P1dB	15	17		dBm	
Saturated Output Power	P_{SAT}		21		dBm	
Output Third-Order Intercept	IP3		25		dBm	Measurement taken at P_{OUT} per tone = 16 dBm
SUPPLY						
Current	I_{DQ}	125	150		mA	Adjust the V_{GG1} between -2 V up to 0 V to achieve the I_{DQ}
Voltage	V_{DD}	9	10		V	

絶対最大定格

表 4.

Parameter	Rating
V _{DD}	11.0 V
Gate Bias	
V _{GG1}	-3.0 V to 0 V
V _{GG2}	2.5 V to (V _{DD} - 5.5 V)
Radio Frequency Input Power (RFIN)	22 dBm
Continuous Power Dissipation (P _{DISS}), T = 85°C (Derate 29.9 mW/°C Above 85°C)	2.69 W
Storage Temperature Range	-65°C to +150°C
Operating Temperature Range	-55°C to +85°C
Electrostatic Discharge (ESD) Sensitivity Human Body Model (HBM)	Class 1A (passed 250 V)

上記の絶対最大定格を超えるストレスを加えると、デバイスに恒久的な損傷を与えることがあります。この規定はストレス定格のみを指定するものであり、この仕様の動作のセクションに記載する規定値以上でのデバイス動作を定めたものではありません。デバイスを長時間にわたり絶対最大定格状態に置くと、デバイスの信頼性に影響を与えることがあります。

熱抵抗

熱性能は、システムの設計と動作環境に直接関連します。プリント回路基板 (PCB) の熱設計には細心の注意を払う必要があります。

θ_{JC} は、チャンネルからケースまで (チャンネルからダイ底面まで) の熱抵抗です。

表 5. 熱抵抗

Package Type	θ_{JC}	Unit
C-8-19	33.5	°C/W

表 6. 信頼性に関する情報

Parameter	Temperature (°C)
Junction Temperature to Maintain 1,000,000 Hour Mean Time to Failure (MTTF)	175
Nominal Junction Temperature (T = 85°C, V _{DD} = 10 V, I _{DQ} = 150 mA)	135.25

ESD に関する注意



ESD (静電放電) の影響を受けやすいデバイスです。

電荷を帯びたデバイスや回路ボードは、検知されないまま放電することがあります。本製品は当社独自の特許技術である ESD 保護回路を内蔵してはいますが、デバイスが高エネルギーの静電放電を被った場合、損傷を生じる可能性があります。したがって、性能劣化や機能低下を防止するため、ESD に対する適切な予防措置を講じることをお勧めします。

ピン配置およびピン機能の説明

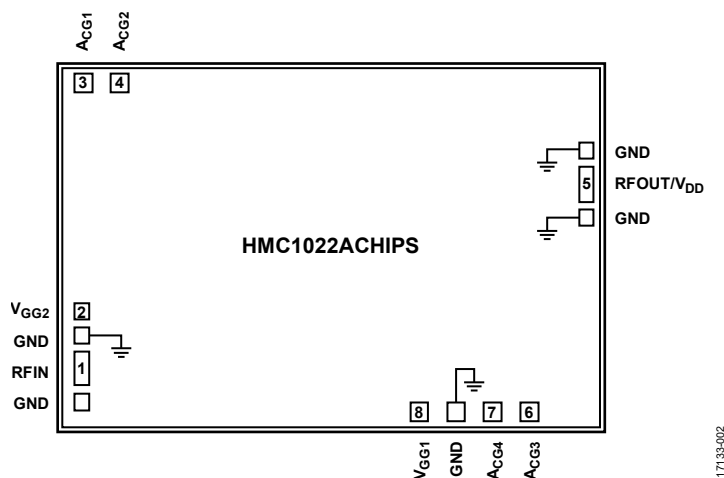


図 2. パッド構成

表 7. パッド機能の説明

パッド番号	記号	説明
1	RFIN	RF 入力電源。このパッドは DC カップリングされ、50Ω に整合されています。阻止コンデンサが必要です。インターフェース回路図については、図 3 を参照してください。
2	V _{GG2}	アンプのゲート制御 2。代表的なアプリケーション回路 (図 47 を参照) に示すようにバイパス・コンデンサを接続してください。通常動作時は、V _{GG2} に 4.0V を印加することを推奨します。インターフェース回路図については、図 4 を参照してください。
3, 4, 6, 7	A _{CG1} , A _{CG2} , A _{CG3} , A _{CG4}	低周波数の終端。代表的なアプリケーション回路 (図 47 を参照) に示すようにバイパス・コンデンサを接続してください。インターフェース回路図については、図 5 および図 6 を参照してください。
5	RFOUT/V _{DD}	RF 信号出力。V _{DD} 回路を接続してドレイン電源電流 (I _{DD}) を供給してください。代表的なアプリケーション回路については、図 47 を参照してください。インターフェース回路図については、図 5 を参照してください。
8	V _{GG1}	アンプのゲート制御 1。代表的なアプリケーション回路 (図 47 を参照) に示すようにバイパス・コンデンサを接続してください。アプリケーション・ノート MMIC Amplifier Biasing Procedure に従ってください。インターフェース回路図については、図 7 を参照してください。
Die Bottom	GND	グラウンド。ダイ底面は RF/DC グラウンドに接続する必要があります。インターフェース回路図については、図 8 を参照してください。

インターフェース回路図

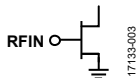


図 3. RFIN インターフェース回路図

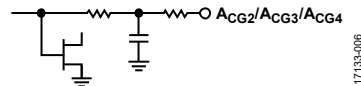


図 6. ACG2、ACG3 および ACG4 インターフェース回路図

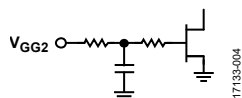


図 4. V_{GG2} インターフェース回路図

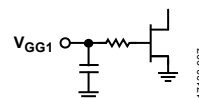


図 7. V_{GG1} インターフェース回路図

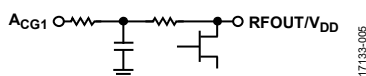


図 5. ACG1 および RFOUT/V_{DD} インターフェース回路図



図 8. GND インターフェース回路図

代表的な性能特性

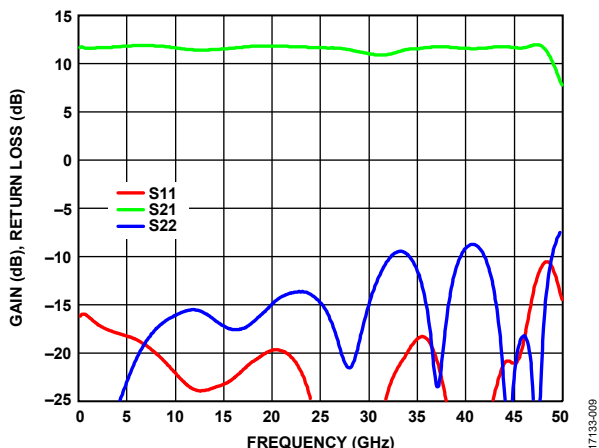


図 9. ゲインおよびリターン損失の周波数特性

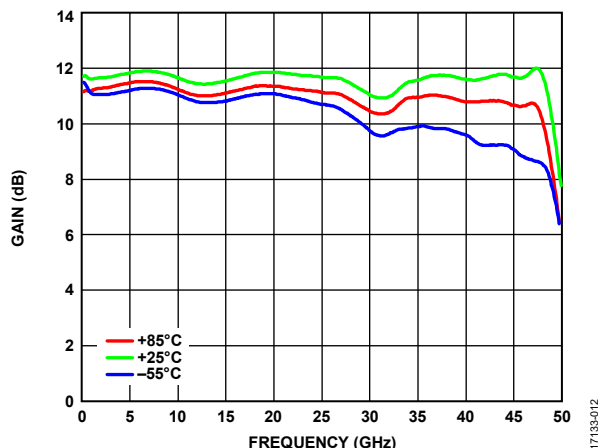


図 12. 様々な温度におけるゲインの周波数特性

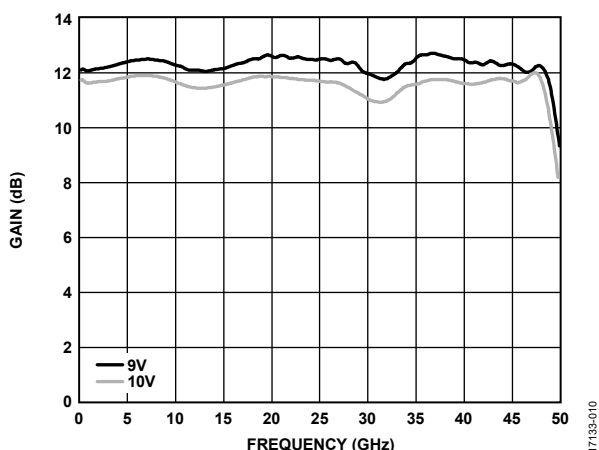


図 10. 様々な V_{DD} におけるゲインの周波数特性、
 $V_{DD} = 10V$ ($V_{GG2} = 4.0V$, $I_{DD} = 150mA$) および
 $V_{DD} = 9V$ ($V_{GG2} = 3.0V$, $I_{DD} = 150mA$)

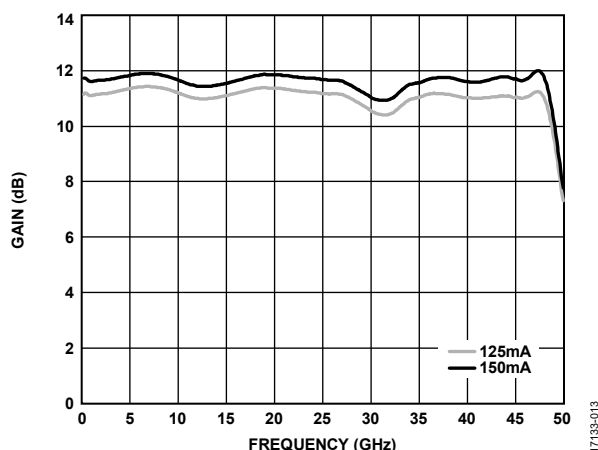


図 13. 様々な I_{DD} におけるゲインの周波数特性

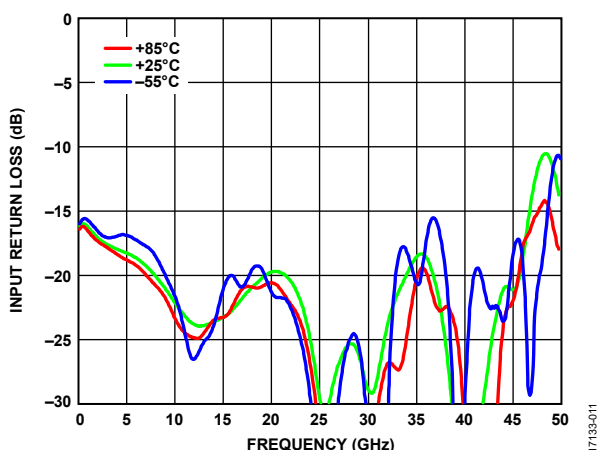


図 11. 様々な温度における入力リターン損失の周波数特性

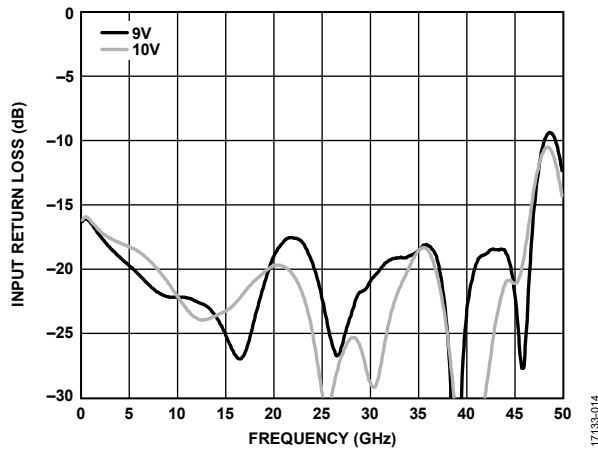


図 14. 様々な V_{DD} における入力リターン損失の周波数特性、
 $V_{DD} = 10V$ ($V_{GG2} = 4.0V$, $I_{DD} = 150mA$) および
 $V_{DD} = 9V$ ($V_{GG2} = 3.0V$, $I_{DD} = 150mA$)

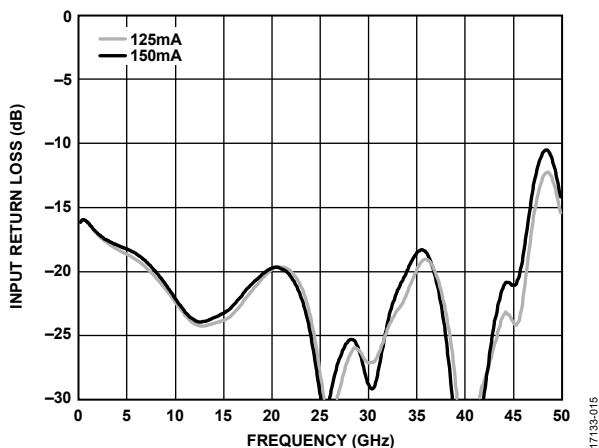


図 15. 様々な I_{DD} における入力リターン損失の周波数特性

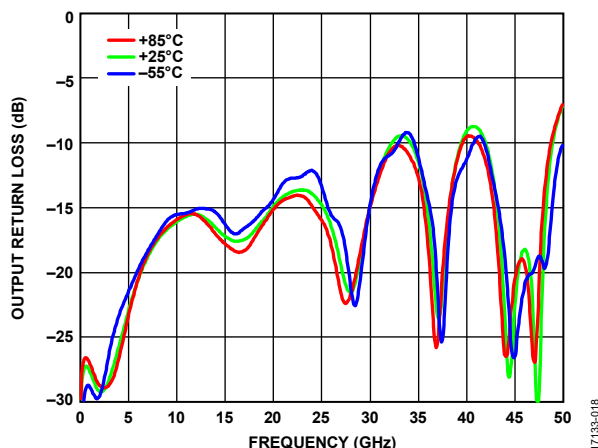


図 18. 様々な温度における出力リターン損失の周波数特性

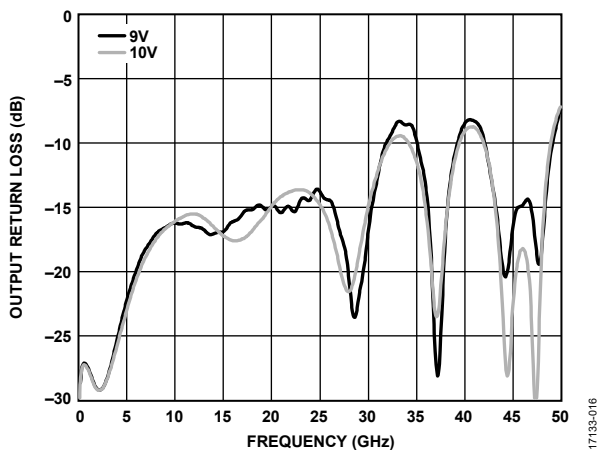


図 16. 様々な V_{DD} における出力リターン損失の周波数特性

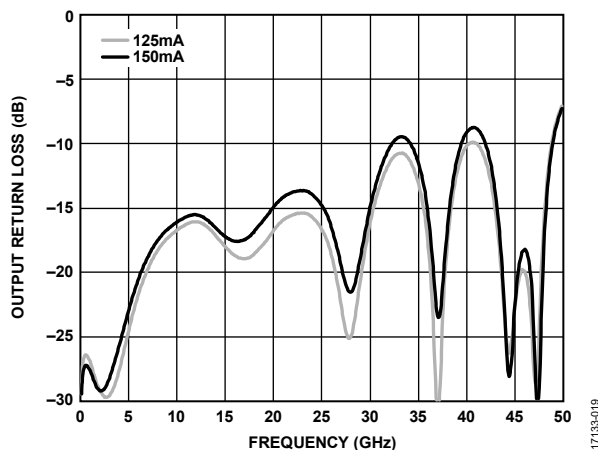


図 19. 様々な I_{DD} における出力リターン損失の周波数特性

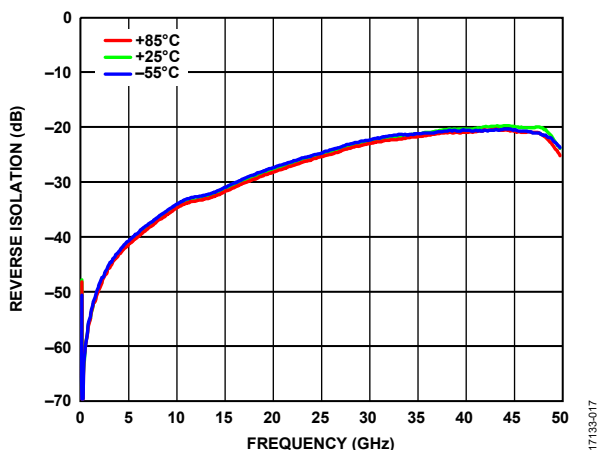


図 17. 様々な温度におけるリバース・アイソレーションの周波数特性

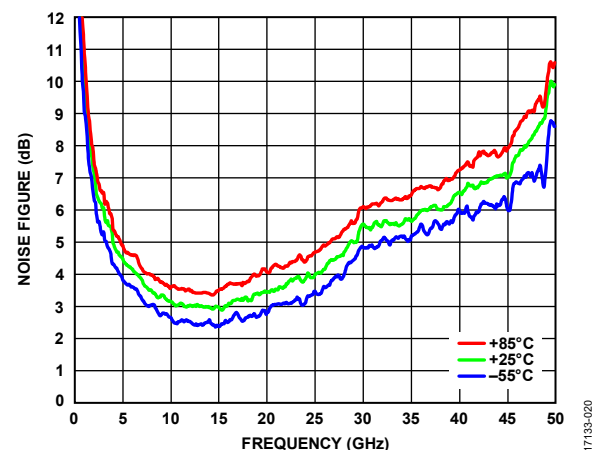


図 20. 様々な温度におけるノイズ指数の周波数特性

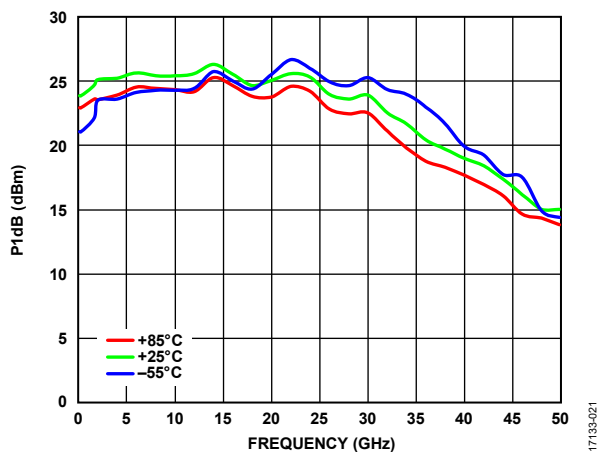


図 21. 様々な温度における P1dB の周波数特性

17133-021

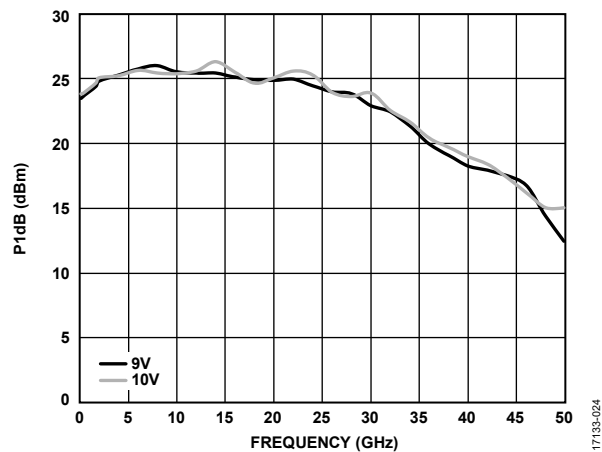


図 24. 様々な V_{DD} における P1dB の周波数特性、
 $V_{DD} = 10V$ ($V_{GG2} = 4.0V$ 、 $I_{DD} = 150mA$) および
 $V_{DD} = 9V$ ($V_{GG2} = 3.0V$ 、 $I_{DD} = 150mA$)

17133-024

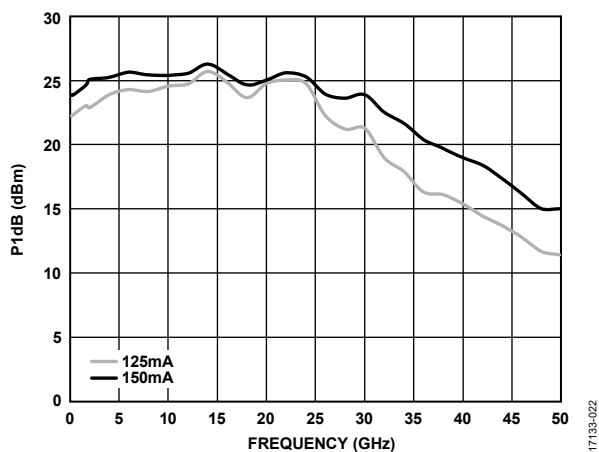


図 22. 様々な I_{DD} における P1dB の周波数特性

17133-022

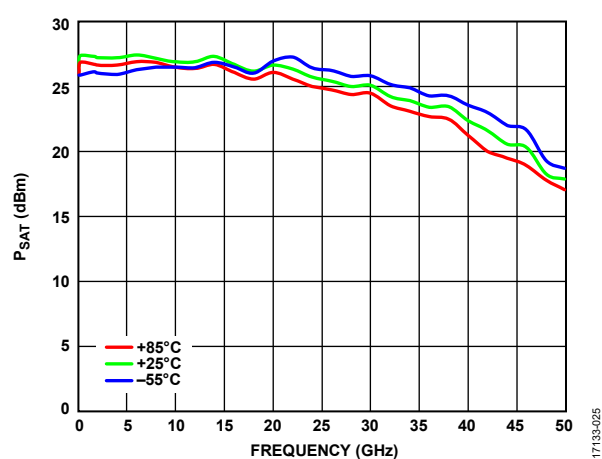


図 25. 様々な温度における P_{SAT} の周波数特性

17133-025

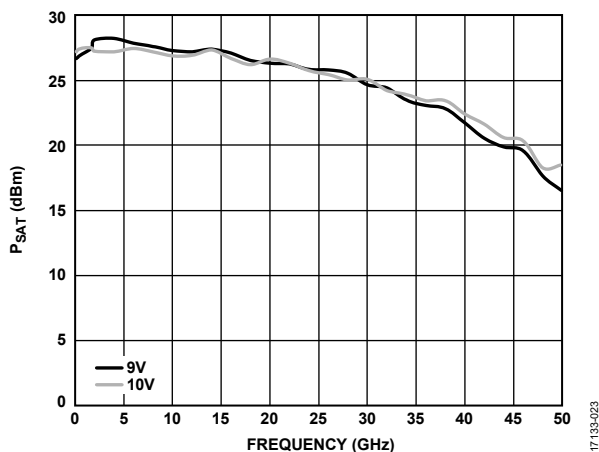


図 23. 様々な V_{DD} における P_{SAT} の周波数特性、
 $V_{DD} = 10V$ ($V_{GG2} = 4.0V$ 、 $I_{DD} = 150mA$) および
 $V_{DD} = 9V$ ($V_{GG2} = 3.0V$ 、 $I_{DD} = 150mA$)

17133-023

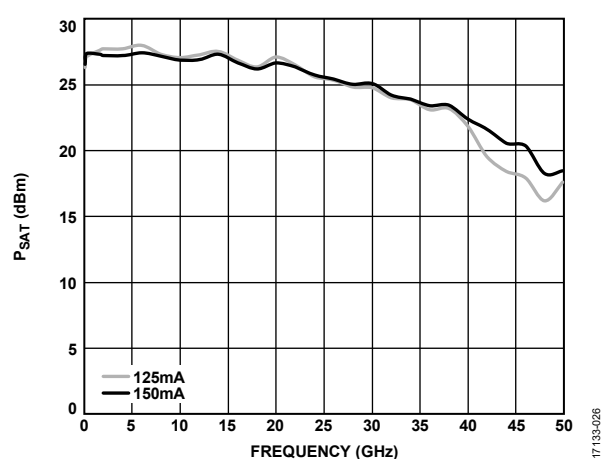


図 26. 様々な I_{DD} における P_{SAT} の周波数特性

17133-026

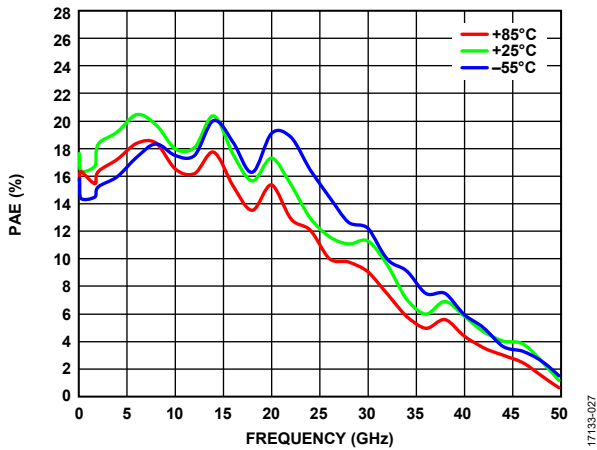


図 27. 様々な温度における電力付加効率 (PAE) の周波数特性、PAE は P_{SAT} で測定

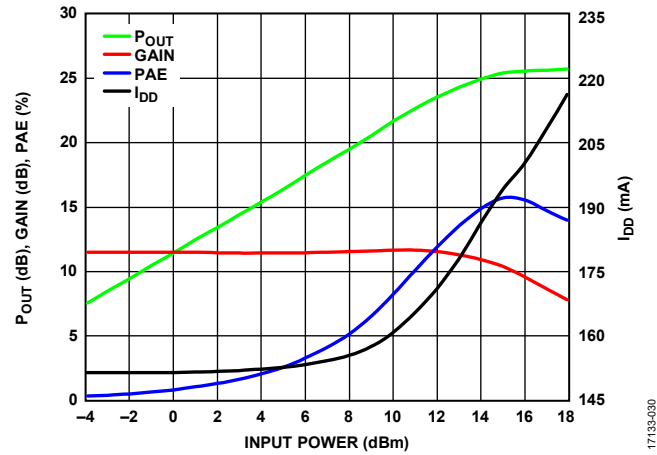


図 30. P_{OUT} 、ゲイン、PAE、 I_{DD} と入力パワーの関係、周波数= 24GHz

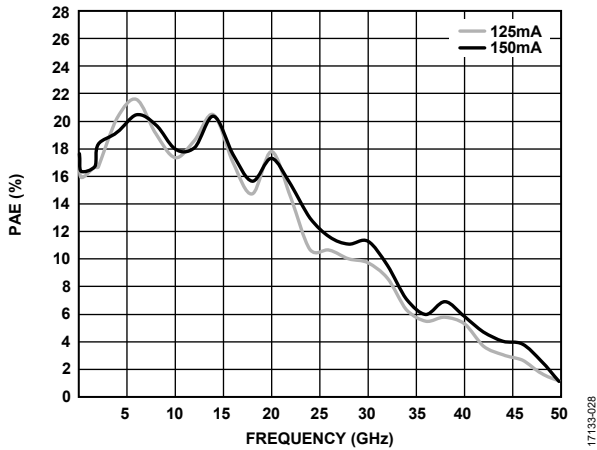


図 28. 様々な I_{DD} における PAE の周波数特性

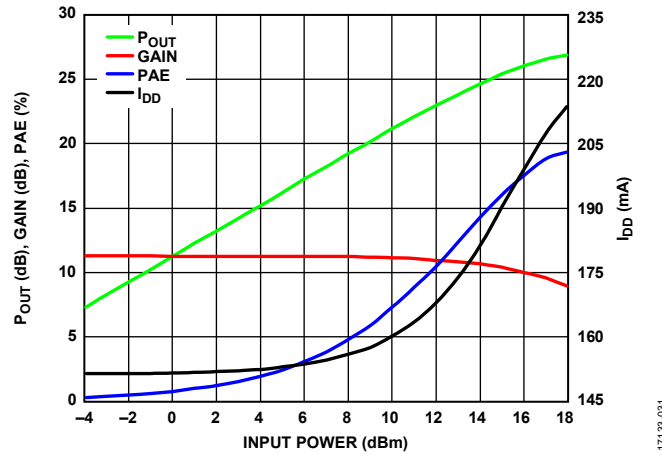


図 31. P_{OUT} 、ゲイン、PAE、 I_{DD} と入力パワーの関係、周波数= 12GHz

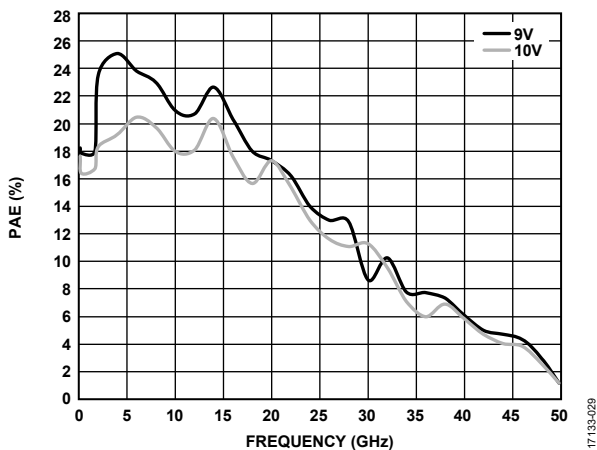


図 29. 様々な V_{DD} における PAE の周波数特性、PAE は P_{SAT} で測定、 $V_{DD} = 10V$ ($V_{GG2} = 4.0V$, $I_{DD} = 150mA$) および $V_{DD} = 9V$ ($V_{GG2} = 3.0V$, $I_{DD} = 150mA$)

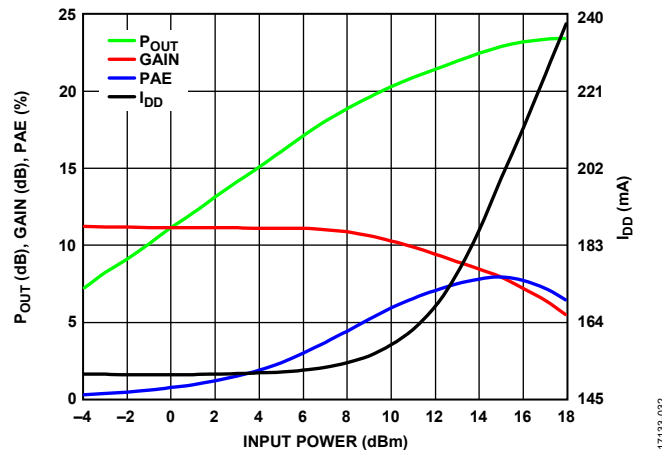


図 32. P_{OUT} 、ゲイン、PAE、 I_{DD} と入力パワーの関係、周波数= 36GHz

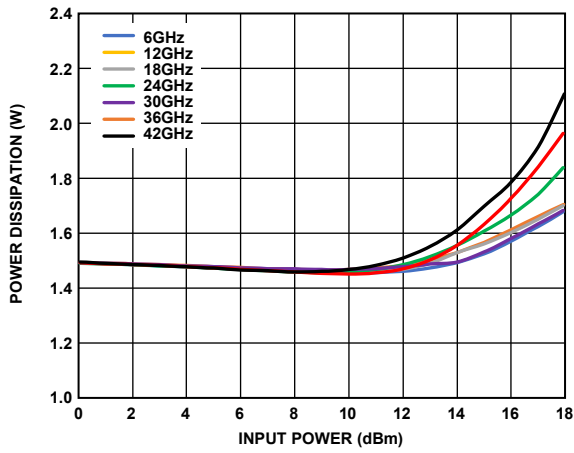


図 33. 消費電力と入力パワーの関係、 $T_A = 85^\circ\text{C}$

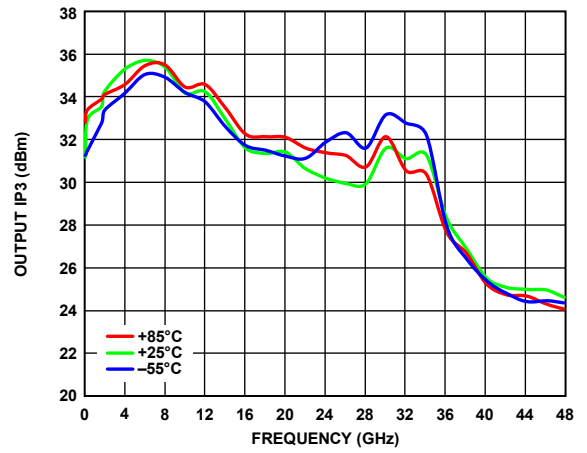


図 36. 様々な温度における出力 IP3 の周波数特性

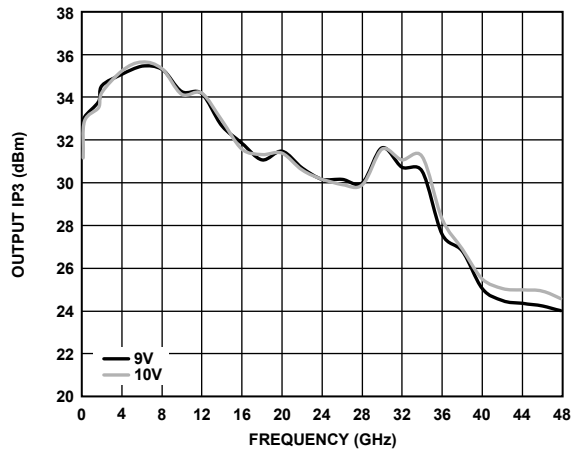


図 34. 様々な V_{DD} における出力 IP3 の周波数特性、
トーンあたりの $P_{OUT} = 16\text{dBm}$ 、 $V_{DD} = 10\text{V}$ ($V_{GG2} = 4.0\text{V}$ 、 $I_{DD} = 150\text{mA}$) および $V_{DD} = 9\text{V}$ ($V_{GG2} = 3.0\text{V}$ 、 $I_{DD} = 150\text{mA}$)

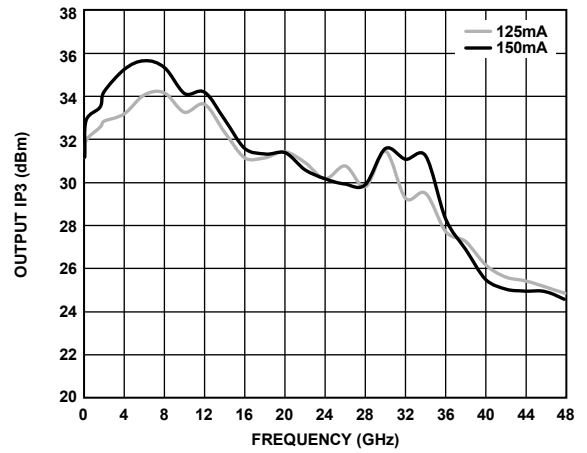


図 37. 様々な I_{DD} における出力 IP3 の周波数特性、
トーンあたりの $P_{OUT} = 16\text{dBm}$

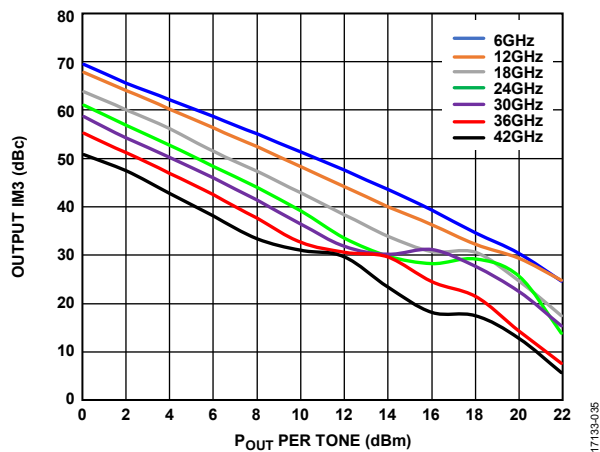


図 35. 様々な周波数における出力 3 次相互変調 (IM3) と
トーンあたりの P_{OUT} の関係、 $V_{DD} = 10.0\text{V}$

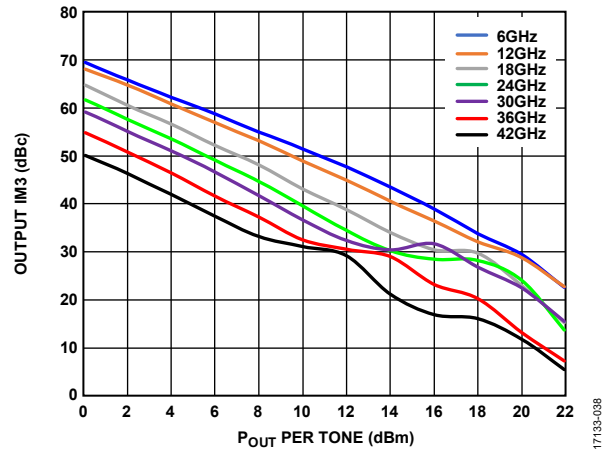


図 38. 様々な周波数における出力 IM3 とトーンあたりの
 P_{OUT} の関係、 $V_{DD} = 9.0\text{V}$

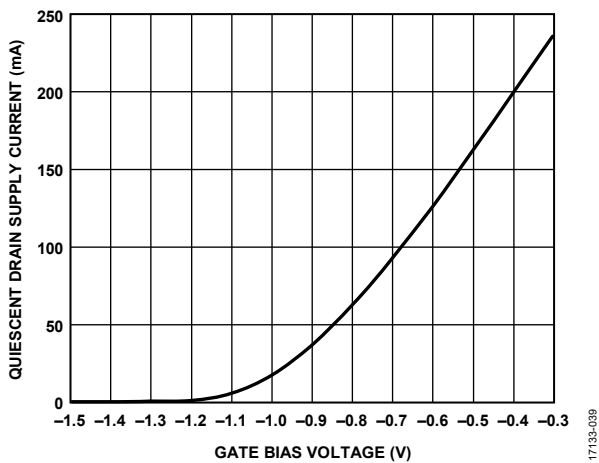


図 39. 静止ドレイン電源電流とゲート・バイアス電圧の関係

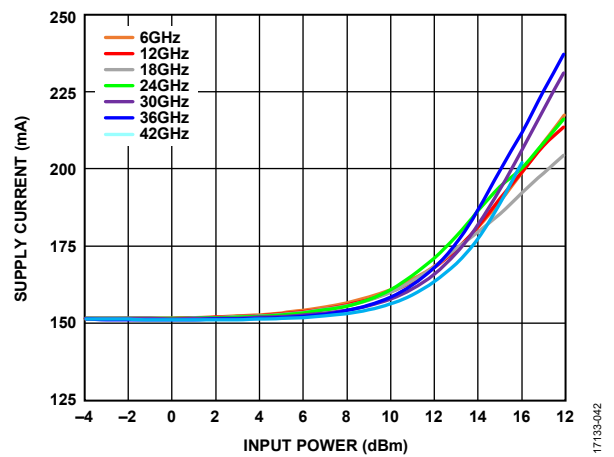


図 42. 様々な周波数における電源電流と入力パワーの関係

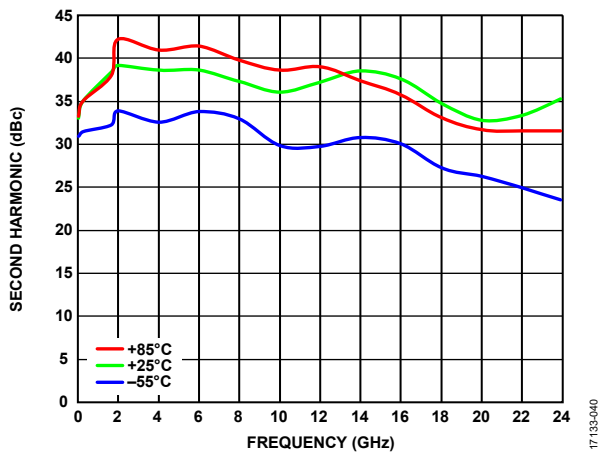


図 40. 様々な温度における第 2 高調波の周波数特性

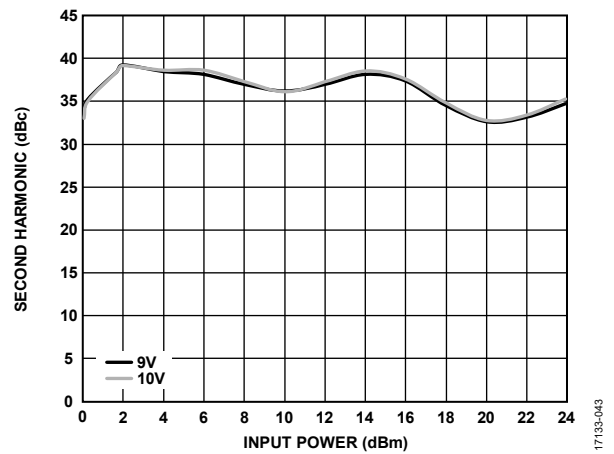


図 43. 様々な V_{DD} における第 2 高調波と入力パワーの関係

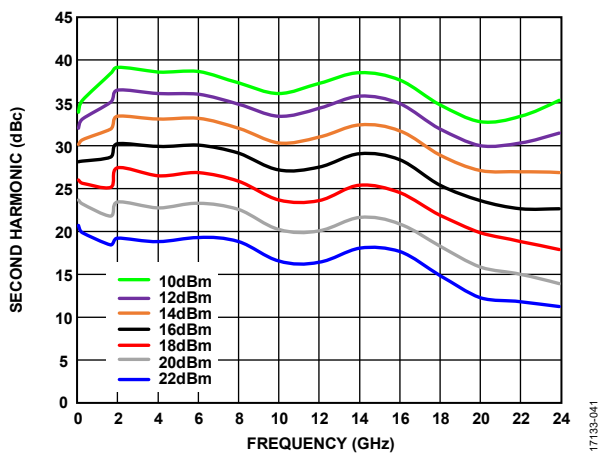


図 41. 様々な出力パワーにおける第 2 高調波の周波数特性

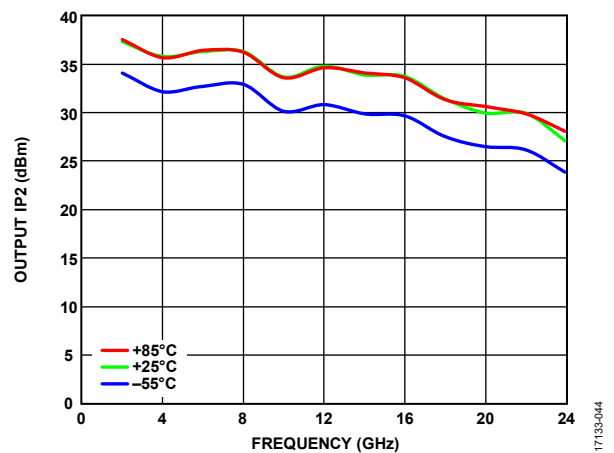


図 44. 出力 2 次インターセプト (IP₂) の周波数特性、P_{OUT} = 16dBm

動作原理

HMC1022ACHIPS は、GaAs pHEMT による MMIC で、カスケード構成の分布型パワー・アンプです。カスケード構成による分布型アーキテクチャは、ソースとドレインの間に接続された 2 個の電界効果トランジスタ (FET) のスタックで構成される基本セルを使用しています。基本セルの回路図を図 45 に示します。基本セルは、上段のデバイスのドレインに接続された伝送ラインと、下段のデバイスのゲートに接続された伝送ラインのそれぞれにおいて、複数コピーされています。各セルに回路設計技術を追加することで全体的な応答性を最適化しています。このアーキテクチャの主なメリットは、基本セル単独で通常得られる帯域幅に比べて、非常に広い帯域幅にわたってゲインが維持できることです。

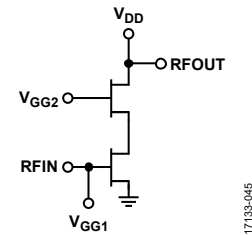


図 45. 基本セルの回路図

HMC1022ACHIPS から最高性能を引き出すと共に、デバイスの損傷を防ぐため、バイアスの手順のセクションに示す推奨バイアス・シーケンスに従ってください。

アプリケーション情報

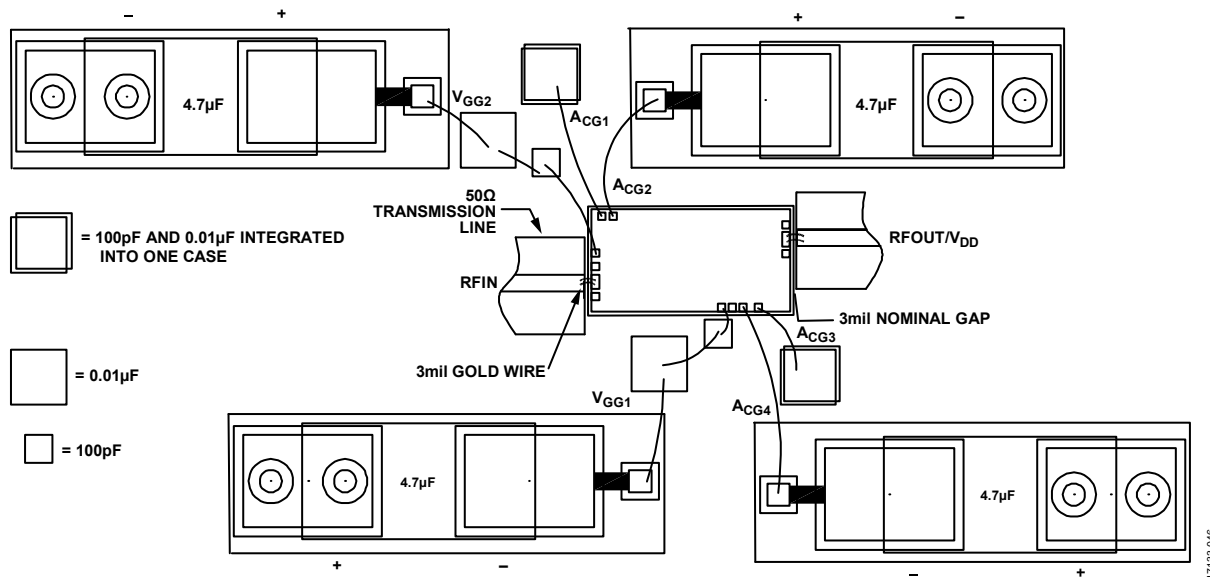
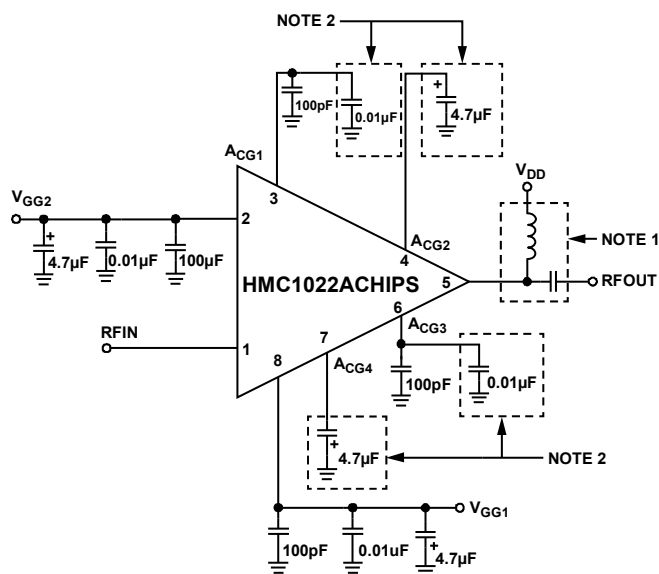


図 46. アセンブリ図



- NOTES
- SUPPLY VOLTAGE (V_{DD}) MUST BE APPLIED THROUGH A BROADBAND BIAS TEE WITH LOW SERIES RESISTANCE AND IS CAPABLE OF PROVIDING 500mA.
 - OPTIONAL CAPACITORS TO BE USED IF DEVICE IS TO BE OPERATED BELOW 200MHz.

図 47. 代表的なアプリケーション回路

バイアスの手順

V_{GG1} と V_{GG2} に対しては、コンデンサを用いてバイパスする必要があります (図 47 を参照)。ACG1~ACG4 パッドとグラウンドの間に接続されたコンデンサは、低周波数の終端として機能します。このバイパス回路は、低周波数でのゲインを減少させることで周波数応答全体を平坦化するのに役立ちます。

パワーアップ時の推奨バイアス・シーケンスを以下に示します。

- グラウンドに接続します。
- V_{GG1} を -2V に設定してドレイン電流をピンチ・オフします。
- V_{DD} を 10V に設定します (ドレイン電流がピンチ・オフされる)。
- V_{GG2} を 4V に設定します (ドレイン電流がピンチ・オフされる)。
- V_{GG1} を、 I_{DQ} が 150mA になるまで正方向に調整します。
- RF 信号を印加します。

パワーダウン時の推奨バイアス・シーケンスを以下に示します。

1. RF 信号をオフにします。
2. V_{GG1} を $-2V$ に設定してドレイン電流をピンチ・オフします。
3. V_{GG2} を $0V$ に設定します。
4. V_{DD} を $0V$ に設定します。
5. V_{GG1} を $0V$ に設定します。

HMC1022ACHIPS におけるすべての測定は、図 46 のように構成された代表的なアプリケーション回路 (図 47 を参照) を使用して実施しています。電気的特性のセクションに示すバイアス条件は、全体的な性能を最適化するために推奨される動作点です。特に指定のない限り、ここに示すデータは推奨バイアス条件を使って得たものです。HMC1022ACHIPS を異なるバイアス条件で動作させると、代表的な性能特性のセクションに示されている性能とは異なる性能となる可能性があります。

ミリ波 GaAs MMIC の取り付けおよびボンディング技術

ダイは、共晶接合するか、導通性のエポキシを使ってグラウンド・プレーンに直接取り付けます (取り扱い上の注意、マウント、ワイヤ・ボンディングの各セクションを参照)。

このチップで無線周波数信号の入出力を行うには、厚さ 0.127mm (0.005 インチ) のアルミナ薄膜基板上に形成したマイクロストリップによる 50Ω の伝送線を使用することを推奨します (図 48 を参照)。厚さ 0.254mm (0.010 インチ) のアルミナ薄膜基板を使用する必要がある場合は、ダイ表面と基板表面の高さが同じになるように、ダイを 0.150mm (0.005 インチ) 持ち上げます。これを実現する方法の 1 つは、厚さ 0.102mm (0.004 インチ) のダイを厚さ 0.150mm (0.005 インチ) のモリブデン (Mo) ヒート・スプレッタ (moly tab) に取り付け、更にそれをグラウンド・プレーンに取り付けることです (図 49 を参照)。

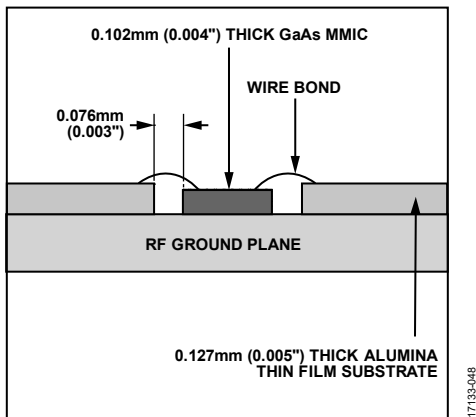


図 48. Moly Tab を使用しない場合のダイ

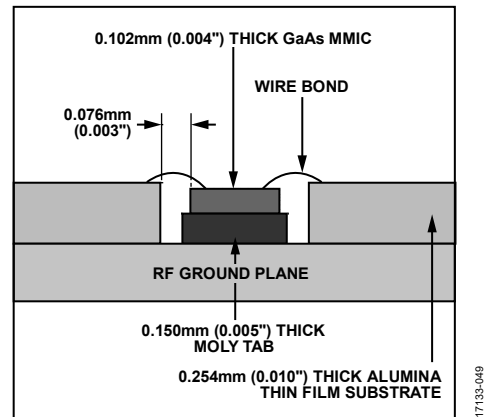


図 49. Moly Tab を使用する場合のダイ

ボンディング・ワイヤの長さを最小にするために、マイクロストリップ基板はできるだけダイに近付けます。代表的なダイと基板の間隔は 0.076mm ~ 0.152mm (0.003 インチ ~ 0.006 インチ) です。

取り扱い上の注意

恒久的な損傷を防ぐため、保存、清浄度、静電気の影響、トランジェントなど、以下の取り扱いに関する注意事項に従ってください。

- すべてのベア・ダイはワッフルベースまたはゲルベースの ESD 保護容器に入れ、その後、ESD 保護バッグに封入してから出荷してください。密閉された ESD 保護バッグを開いた後は、すべてのダイを乾燥した窒素雰囲気下で保管する必要があります。
- チップの取扱いは清浄な環境下で行ってください。チップの洗浄には、液体のクリーニング・システムを使用しないでください。
- ESD からチップを保護するために、ESD に関する注意事項に従ってください。
- バイアス印加時には、計測器やバイアス電源によるトランジェントの発生を防止してください。誘電性ピックアップを最低限に抑えるため、シールド付きの信号/バイアス・ケーブルを使用してください。
- チップの取り扱いには真空コレットか先端の曲がったピンセットを使い、エッジ部分を保持してください。チップの表面には壊れやすいエア・ブリッジがあるので、真空コレット、ピンセット、指のいずれでも触らないでください。

マウント

チップは裏面がメタライズされており、金 (Au) /スズ (Sn) の共晶プリフォームか、導電性エポキシでダイに取り付けることができます。清浄で平坦な取り付け面を確保してください。

ダイを共晶接合する場合は、作業表面温度 255°C 、ツール温度 265°C で、 80% Au/ 20% Sn のプリフォームを推奨します。 90% 窒素 (N) / 10% 水素 (H) の高温混合ガスを使用する場合は、ツール先端温度を 290°C に維持してください。チップは、 320°C を超える温度下に 20 秒以上置かないようにしてください。取り付け時にスクラブを 3 秒以上行う必要はありません。

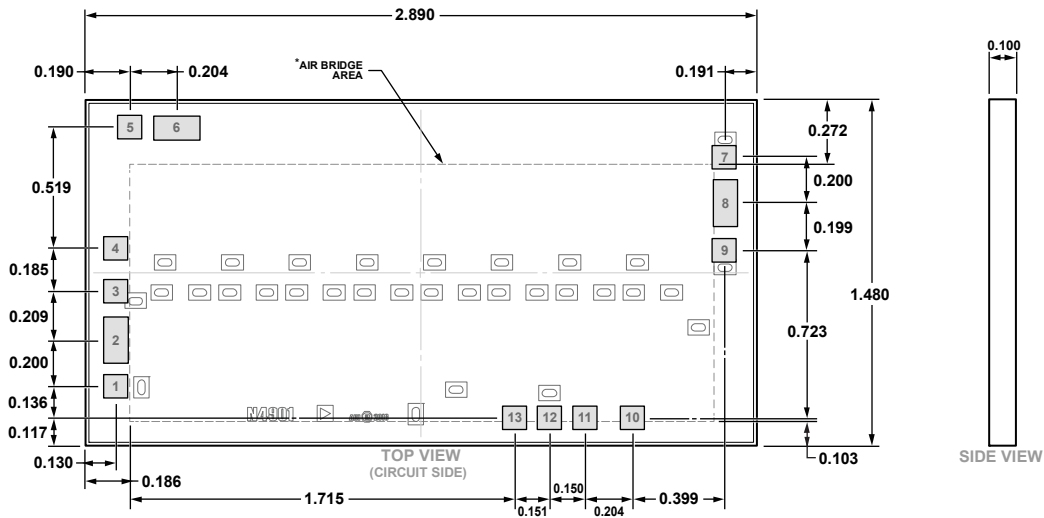
エポキシでダイを取り付ける場合は、マウント面に最小限のエポキシを塗布し、チップを所定の位置に置いたときに、チップ周囲にフィレット状の薄いエポキシ層が形成されるようにします。エポキシはメーカーの指示に従って硬化させてください。

ワイヤ・ボンディング

2本の1milワイヤによるRFボンドを推奨します。これらのボンドは、40g~60gの力で超音波熱圧着してください。DCポートには、ボンド直径を0.001インチ(0.025mm)として超音波熱圧着することを推奨します。ボール・ボンドには40g~50g、ウェッ

ジ・ボンドには18g~22gの力を使用します。すべてのボンディングは、150°Cの公称ステージ温度で行ってください。信頼性の高いボンディングを行うには、加える超音波エネルギーを最小限に抑える必要があります。すべてのボンドは、可能な限り短く、12mil(0.31mm)未満にします。

外形寸法



*This die utilizes fragile air bridges. Any pickup tools used must not contact this area.

図 50. 8 パッド・ベア・ダイ [チップ]
(C-8-19)
寸法 : mm

12-07-2018-A

オーダー・ガイド

Model ¹	Temperature Range	Package Description	Package Option
HMC1022ACHIPS	-55°C to +85°C	8-Pad Bare Die [CHIP]	C-8-19
HMC1022A-SX	-55°C to +85°C	8-Pad Bare Die [CHIP]	C-8-19

¹ HMC1022ACHIPS モデルは RoHS 準拠製品です。