

HSC-ADC-EVALA-SC/HSC-ADC-EVALA-DC

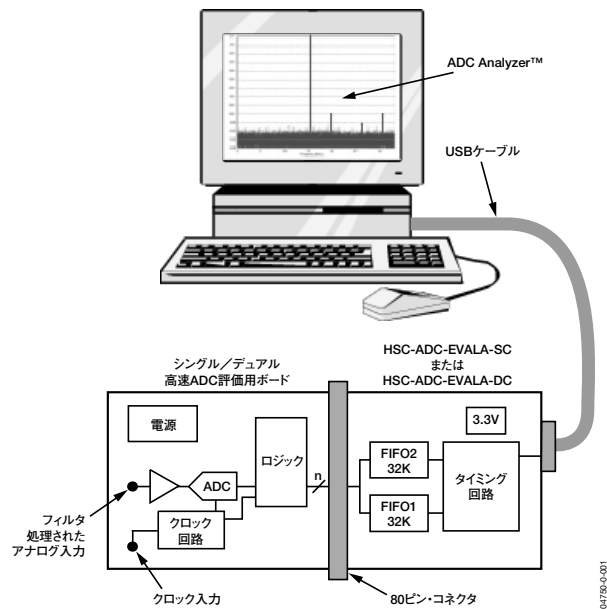
特長

デジタル・データを取り込むためのバッファ・メモリ・ボード
 高速ADC評価用ボードとともに使用
 133MSPSで32kB FIFO深度(256kBまでアップグレード可能)
 高速ADCを簡単に評価
 ADC Analyzer™で性能を測定
 リアルタイムFFTと時間軸の解析
 S/N比、SINAD、SFDR、高調波の解析
 解析用の生のテキスト・データをインポート
 ADIsimADC™を使用したバーチャルADC評価用ボード
 シンプルなUSBポート・インターフェース
 Windows® 98 SE、Windows 2000、Windows Me、Windows
 XPと互換

必要な装置

3.3V電源
 アナログ信号源とアンチエイリアシング・フィルタ
 低ジッタ・クロック・ソース
 高速ADC評価用ボードとADCデータシート
 Windows® 98 SE、Windows 2000、Windows Meまたは
 Windows XPで動作するPC
 推奨USB 2.0ポート(USB 1.1と互換)
 使用可能なADIsimADC製品モデル・ファイル

機能ブロック図



製品の概要

高速ADC FIFO評価用キットは、最新バージョンのADC Analyzerと、アナログ・デバイセズの高速A/Dコンバータ(ADC)評価用ボードからデジタル・データ・ブロックを取り込むメモリ・ボードで構成されています。FIFOボードはUSBポートでPCに接続でき、ADC Analyzerによって高速ADCの性能を速やかに評価できます。特定のアナログ入力のFFTやエンコード・レートを表示し、S/N比、SINAD、SFDR、高調波情報を解析できます。

評価用キットのセットアップは簡単です。その他に必要な装置は、アナログ・デバイセズの高速ADC評価用ボード、電源、信号源、クロック源です。このキットを接続して電源を投入したら、PC上で直ちに評価を実行できます。

FIFOには2つのバージョンがあります。HSC-ADC-EVALA-DCは、デュアルADCと出力段にマルチプレクサを内蔵したADCで使用します。HSC-ADC-EVALA-SC評価用ボードは、シングル・チャンネルのADCで使用します。表1を参照し、それぞれの高速ADC評価用ボードに適したFIFOを選択してください。

製品のハイライト

1. **セットアップが簡単** — 電源と信号源を2つの評価用ボードに接続します。次にPCに接続すれば、性能をすぐに評価できます。
2. **ADIsimADC** — このソフトウェアによって、アナログ・デバイセズ独自の挙動モデリング技術でバーチャルADCの評価ができます。ハードウェア評価用ボードの有無に関わらず、複数のADCを短時間で比較できます。
3. **USBポートからのPCへの接続** — PCインターフェースにUSB 2.0(1.1と互換)を採用。USBケーブルはキットに付属しています。
4. **32kB FIFO** — FIFOは、ADCのデータを格納します。ピン互換のFIFOファミリーで、スムーズなアップグレードが可能です。
5. **各チャンネルで最大133MSPSのエンコード・レート** — 最大133 MSPSのエンコード・レートを実現するシングル・チャンネルをFIFOボードで使用できます。デュアルADCおよびマルチプレクサ出力ADCをFIFOボードで使用することもできます(各出力チャンネルでクロック・レートは最大133MSPS)。

アナログ・デバイセス社は、提供する情報が正確で信頼できるものであることを期していますが、その情報の利用に関して、あるいは利用によって生じる第三者の特許やその他の権利の侵害に関して一切の責任を負いません。また、アナログ・デバイセス社の特許または特許の権利の使用を明示的または暗示的に許諾するものでもありません。仕様は予告なく変更する場合があります。本紙記載の商標および登録商標は、各社の所有に属します。
 ※日本語データシートはREVISIONが古い場合があります。最新の内容については、英語版をご参照ください。
 © 2004 Analog Devices, Inc. All rights reserved.

REV. 0

アナログ・デバイセス株式会社

本社 / 〒105-6891 東京都港区海岸1-16-1 ニューピア竹芝サウスタワービル
 電話03(5402)8200
 大阪営業所 / 〒532-0003 大阪府大阪市淀川区宮原3-5-36 新大阪MTビル2号
 電話06(6350)6868

HSC-ADC-EVALA-SC/HSC-ADC-EVALA-DC

目次

FIFO評価用ボードのクイック・スタート	4	平均FFT	17
必要な条件	4	連続平均FFT	17
クイック・スタートの手順	4	2トーン	18
ADIsimADCを用いた、バーチャル評価用ボードの		連続2トーン	18
クイック・スタート	5	平均2トーン	18
必要な条件	5	終了	18
クイック・スタートの手順	5	データのズームとエクスポート	18
FIFO4データ・キャプチャ・ボード	6	データのインポート	19
FIFO4対応のADC評価用ボード	6	.csvファイルとASCIIファイル	19
用語の説明	8	印刷	20
シングルトーンFFT	8	ファイルの保存	21
2トーンFFT	9	その他の機能（バーチャルADCのみ）	21
動作原理	10	アナログ振幅スイープ（バーチャルADCのみ）	21
クロックの説明	10	アナログ周波数スイープ（バーチャルADCのみ）	22
インターリーブ・データのクロッキング	10	トラブルシューティング	23
ADC Analyzerのインストール	11	フラット・ライン信号が表示される	23
インストール	11	アナログ入力とは思えない信号が表示される	23
設定ファイル	11	FFTノイズ・フロアが予想より高い	24
評価用ボードの設定	11	FFTの大きなスプリアス（イメージの問題）	24
その他の設定オプション	14	時間軸からのMSBの消失	25
Windowing	14	FIFOメモリのアップグレード	25
Power Supply	14	ジャンパ	26
Y-Axis	14	デフォルト設定	26
ADIsimADCを使用したADC Analyzerのインストール	15	FIFOボードの回路図とPCボードのレイアウト	28
インストール	15	FIFOコネクタ	28
設定ファイル	15	PCボードの回路図	29
モデルの設定	15	組立図 - プライマリ側	35
ADC Analyzerの機能	17	組立図 - セカンダリ側	36
時間軸	17	レイヤ1 - プライマリ側	37
連続時間軸	17	レイヤ2 - グラウンド・プレーン	38
FFT	17	レイヤ3 - 電源プレーン	39
連続FFT	17		

目次（続き）

レイヤ4 – セカンダリ側.....	40	ウィンドウ関数.....	43
ESDに関する注意.....	40	FFTの計算.....	43
部品表（BOM）.....	41	オーダー・ガイド.....	44
付録：サンプリングとFFTの基礎.....	43		
コヒーレント・サンプリング.....	43		

改訂履歴

5/04 – リビジョン0：初版

HSC-ADC-EVALA-SC/HSC-ADC-EVALA-DC

FIFO評価用ボードのクイック・スタート

FIFO評価用キットに付属するCDからADC Analyzerをインストールします。詳細については、「ADC Analyzerのインストール」を参照してください。ソフトウェアの最新アップデートについては、アナログ・デバイセズのWebサイト（www.analog.com/hsc-FIFO）を参照してください。

必要な条件

必要な条件は以下のとおりです。

- FIFO評価用ボード、ADC Analyzer、USBケーブル
- 高速ADC評価用ボードとADCデータシート
- FIFO評価用ボード用の3.3V電源
- ADC評価用ボード用の電源
- アナログ信号源と適切なフィルタ機能
- 特定のADC評価に使用する低ジッタのクロック源（一般に1ps rms未満）
- PC上のオペレーティング・システム：Windows 98（SE）、Windows 2000、Windows Me、またはWindows XP
- USB 2.0ポート（USB 1.1と互換）搭載のPCを推奨

クイック・スタートの手順

1. ADC評価用ボードにFIFO評価用ボードを接続します。必要であれば、2つのボードの間にアダプタを挿入します。HSC-ADC-EVALA-SCモデルを使用する場合は、80ピン・コネクタの下半分（実装されているIDT FIFOチップに近いほう）に評価用ボードを接続します。
2. 付属のUSBケーブルの一端をFIFO評価用ボードに接続し、他端をコンピュータのUSBポートに接続します。
3. ジャンパの変更については、表4を参照してください。大部分の評価用ボードは、デフォルト設定で使用できます。
4. 上記手順を確認したら、FIFO評価用ボードとADC評価用ボードに電源を接続します。FIFO評価用ボードには、3.3Vの単電源、電流1Aが必要です。ADC評価用ボードのセットアップの詳細については、ADCデータシートの説明を参照してください。
5. ケーブルをコンピュータとFIFOの両方に接続して電源を投入すると、USBドライバがインストールを開始します。FIFOドライバのインストールをすべて完了するには、新しいハードウェア・シーケンスを2回行う必要があります。最初の[Found New Hardware Wizard]が開くと「**This wizard helps you install software for...Pre-FIFO 4**」というメッセージが表示されます。推奨のインストールをクリックし、次の画面に進むと、[Hardware Installation]警告ウィンドウが表示されます。[Continue Anyway]をクリックします。次のウィンドウで「Pre-FIFO 4」のインストールを実行します。[Finish]をクリックしてインストールを終了します。コンピュータが2番目の[Found New Hardware Wizard]を開き、「**This wizard helps you install software for...Analog Devices FIFO 4**」というメッセージが表示されます。前のインストールと同じように操作し、[Continue Anyway]をクリックします。この後に表示される2つのウィンドウで[Finish]をクリックすると、インストールが完了します。
6. (オプション) デバイス・マネージャを開いて、USBハードウェア一覧の下に「Analog Devices, FIFO4」と表示されていることを確認します。
7. 評価用ボードに電源を投入し、ボードの電圧レベルを確認します。
8. アナログ入力（バンドパス・フィルタでフィルタ処理する必要があります）と低ジッタ・クロック信号を接続します。アナログ入力とクロックを接続する前に評価用ボードに電源が入っていることを確認してください。
9. ADC Analyzerを起動します（ソフトウェアのインストールについては、「インストール」を参照）。
10. 使用しているADC評価用ボードの設定ファイルを選択するか、または新しく作成します（詳細は、「評価用ボードの設定」を参照）。
11. [Time Domain]（プルダウン・メニューの一番左のボタン）をクリックします。アナログ入力の再生波形が表示されます。予期した信号が表示されないか、平坦な赤いラインしか表示されない場合は、「トラブルシューティング」を参照してください。

ADIsimADCを用いた、バーチャル評価用ボードのクイック・スタート

必要な条件

必要な条件は以下のとおりです。

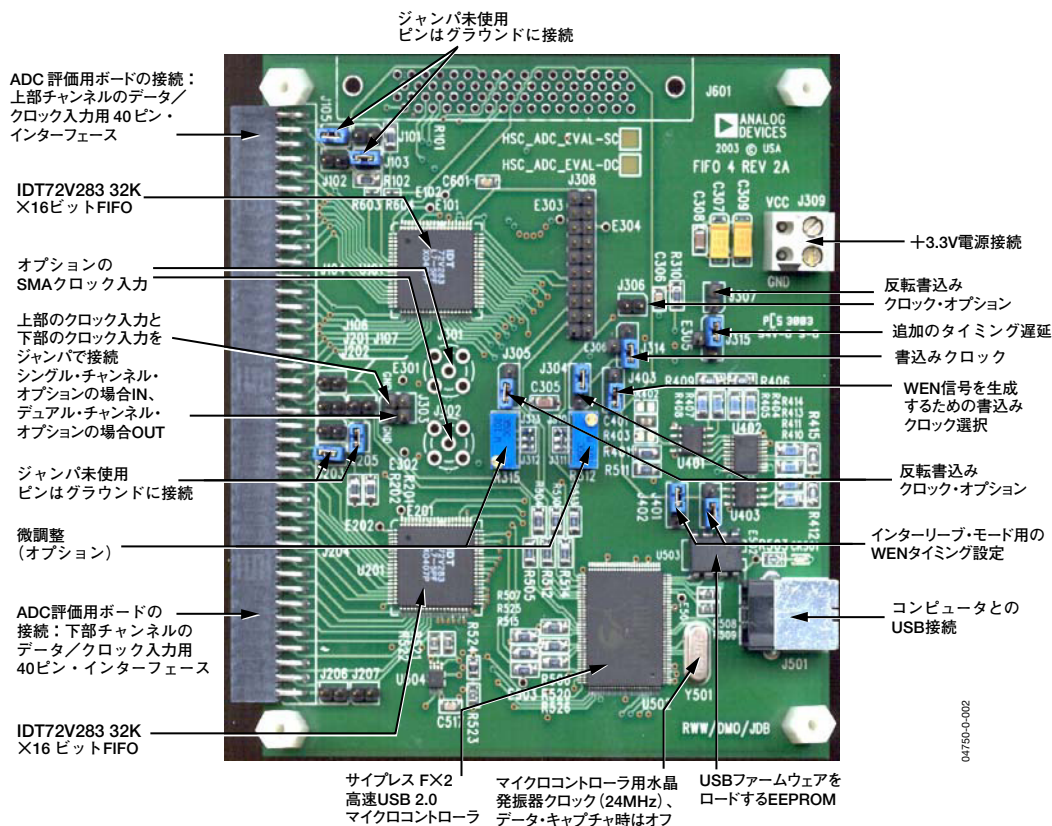
- バージョン4.5.0以上のADC Analyzerがインストールされている必要があります。
- コンバータ用のADIsimADC製品モデル・ファイル。これは、本ソフトウェアには含まれていません。無償でWebサイトからダウンロードできます。「www.analog.com/ADIsimADC」または対象製品の「設計ツール」をご覧ください。
- ハードウェアは必要ありません。ただし、実際の評価用ボードとモデルの結果を比較したい場合は、下記に示すように、2つの表示を簡単に切り替えることができます。

クイック・スタートの手順

1. ADCモデル・ファイルを得るには、「www.analog.com/ADIsimADC」または対象製品の「設計ツール」を調べます。必要なファイルをローカル・ドライブにダウンロードします。デフォルトのダウンロード先は、「c:\program files\adc_analyzer\models」です。
2. ADC Analyzerを起動します（ソフトウェアのインストールについては、「インストール」を参照）。
3. メニューからConfig>Bufferの順に選択し、バッファ・メモリにドロップダウン・メニューの[Model]を選択します。モデルは、ADCやデータ・キャプチャ・ハードウェアの代わりに機能します。
4. [Model]を選択すると、[Stop]ボタンの横に小さい[Model]ボタンが表示されます。[Model]をクリックし、モデル化するコンバータを選択、設定します。ワークスペースに小さいフォームが表示されます。ここで、モデルの挙動について選択、設定できます。
5. [ADC Modeling]フォームの[Device]タブを選択し、ダイアログボックスの隣にある [...] ボタンをクリックします。ファイル・ブラウザが開き、デフォルト・ディレクトリ「c:\program files\adc_analyzer\models」内にあるモデルがすべて表示されます。モデル・ファイルがない場合は、画面上の指示に従って操作を行うか、ステップ1に従って使用可能なモデルをインストールします。モデルをデフォルト以外の場所に保存している場合は、ブラウザを使ってその場所へ移動し、必要なファイルを選択します。
6. メニューからConfig>FFTの順に選択します。[FFT Configuration]フォーム上で、[Encode Frequency]の設定値がテスト中のシミュレート・デバイスに有効な値になっているか確認します。設定値が小さすぎても大きすぎても、モデルは動作しません。
7. モデルを選択すると、そのモデルに関する情報が[Device]タブに表示されます。正しいモデルが選択されていることを確認したら、[Input]タブを選択します。ここで、モデルの入力を設定できます。ドロップダウン・メニューで、入力信号を[Sine Wave]または[Two Tone]から選択します。
8. [Time Domain]（プルダウン・メニューの一番左のボタン）をクリックします。アナログ入力の再生波形が表示されます。これで、標準の評価用ボードと同じようにモデルを使用できます。
9. モデルには、標準評価用ボードをテストするときにはない追加機能があります。このモデリングの機能を使用するときは、アナログ振幅またはアナログ周波数をスイープすることができます。その他の機能については、「ADIsimADCを使用したADC Analyzerのインストール」を参照してください。

HSC-ADC-EVALA-SC/HSC-ADC-EVALA-DC

FIFO4データ・キャプチャ・ボード



FIFO4対応のADC評価用ボード

表1の評価用ボードは、高速ADC FIFO評価用キット¹で使用できます。評価用ボードによっては、ADC評価用ボード・コネクタとFIFOコネクタの間にアダプタが必要な場合があります。アダプタが必要な場合は、アダプタのパーツ番号とメール・アドレスを添えて、highspeed.converters@analog.comまでお申し込みください。

表1. HSC-ADC-EVALA-DCおよびHSC-ADC-EVALA-SC互換の評価用ボード²

評価用ボード	ADCの説明	FIFOボードのバージョン	備考
AD6640ST/PCB	12ビット、65MSPS ADC	SC	AD664xFFFA ³ が必要
AD6644ST/PCB	14ビット、65MSPS ADC	SC	リビジョンCはAD664xFFFAが必要
AD6645/PCB	14ビット、80MSPS ADC	SC	リビジョンCはAD664xFFFAが必要
AD9051/PCB	10ビット、60MSPS ADC	SC	AD9051FFFAが必要
AD9057/PCB	8ビット、80MSPS ADC	SC	AD9283FFFAが必要
AD9059/PCB	デュアル8ビット、60MSPS ADC	DC	AD9059FFFAが必要
AD9071/PCB	10ビット、100MSPS ADC	SC	AD9071FFFAが必要
AD9200SSOP-EVAL	10ビット、20MSPS ADC	SC	AD922xFFFAが必要
AD9200TQFP-EVAL	10ビット、20MSPS ADC	SC	AD922xFFFAが必要
AD9201-EVAL	デュアル10ビット、20MSPS ADC ⁴	SC	AD922xFFFAが必要
AD9203-EB	10ビット、40MSPS ADC	SC	AD922xFFFAが必要
AD9214-65PCB	10ビット、65MSPS ADC	SC	
AD9214-105PCB	10ビット、105MSPS ADC	SC	
AD9215BCP-65EB	10ビット、65MSPS ADC	SC	
AD9215BCP-80EB	10ビット、80MSPS ADC	SC	
AD9215BCP-105EB	10ビット、105MSPS ADC	SC	
AD9215BRU-65EB	10ビット、65MSPS ADC	SC	
AD9215BRU-80EB	10ビット、80MSPS ADC	SC	
AD9215BRU-105EB	10ビット、105MSPS ADC	SC	

HSC-ADC-EVALA-SC/HSC-ADC-EVALA-DC

評価用ボード	ADCの説明	FIFOボードのバージョン	備考
AD9218-65PCB	デュアル10ビット、65MSPS ADC	DC	
AD9218-105PCB	デュアル10ビット、105MSPS ADC	DC	
AD9220-EB	12ビット、10MSPS ADC	SC	AD922xFFAが必要
AD9221-EB	12ビット、1.25MSPS ADC	SC	AD922xFFAが必要
AD9223-EB	12ビット、3MSPS ADC	SC	AD922xFFAが必要
AD9224-EB	12ビット、40MSPS ADC	SC	AD922xFFAが必要
AD9225-EB	12ビット、25MSPS ADC	SC	AD922xFFAが必要
AD9226-EB	12ビット、65MSPS ADC	SC	AD922xFFAが必要
AD9226QFP-EB	12ビット、65MSPS ADC	SC	AD922xFFAが必要
AD9235BRU-20EB	12ビット、20MSPS ADC	SC	
AD9235BRU-40EB	12ビット、40MSPS ADC	SC	
AD9235BRU-65EB	12ビット、65MSPS ADC	SC	
AD9235BCP-20EB	12ビット、20MSPS ADC	SC	
AD9235BCP-40EB	12ビット、40MSPS ADC	SC	
AD9235BCP-65EB	12ビット、65MSPS ADC	SC	
AD9235-20PCB	12ビット、20MSPS ADC	SC	
AD9235-40PCB	12ビット、40MSPS ADC	SC	
AD9235-65PCB	12ビット、65MSPS ADC	SC	
AD9236BCP-80EB	12ビット、80MSPS ADC	SC	
AD9236BRU-80EB	12ビット、80MSPS ADC	SC	
AD9236BCP-80EB	12ビット、80MSPS ADC	SC	
AD9238-20PCB	デュアル12ビット、20MSPS ADC	DC	
AD9238-40PCB	デュアル12ビット、40MSPS ADC	DC	
AD9238-65PCB	デュアル12ビット、65MSPS ADC	DC	
AD9240-EB	14ビット、40MSPS ADC	SC	AD922xFFAが必要
AD9241-EB	14ビット、1.25MSPS ADC	SC	AD922xFFAが必要
AD9243-EB	14ビット、3MSPS ADC	SC	AD922xFFAが必要
AD9244-40PCB	14ビット、40MSPS ADC	SC	
AD9244-65PCB	14ビット、65MSPS ADC	SC	
AD9245BCP-80EB	14ビット、80MSPS ADC	SC	
AD9260-EB	16ビット、2.5MSPS ADC	SC	AD922xFFAが必要
AD9280-EB	8ビット、32MSPS ADC	SC	AD922xFFAが必要
AD9281-EB	デュアル8ビット、28MSPS ADC	SC	AD922xFFAが必要
AD9283/PCB	8ビット、100MSPS ADC	SC	AD9283FFAが必要
AD9289BBC-65EB	クワッド8ビット、65MSPS ADC ⁵	DC	
AD9410/PCB	10ビット、210MSPS ADC	DC	
AD9430-CMOS/PCB	12ビット、210MSPS ADC	DC	
AD9432/PCB	12ビット、105MSPS ADC	SC	リビジョン0はAD9432FFAが必要
AD9433/PCB	12ビット、125MSPS ADC	SC	
AD9480BSU-250EB	8ビット、250MSPS ADC	DC	
AD10200/PCB	デュアル12ビット、105MSPS ADC	DC	LG-0204Aが必要
AD10201/PCB	デュアル12ビット、105MSPS ADC	DC	LG-0204Aが必要
AD10226/PCB	デュアル12ビット、125MSPS ADC	DC	LG-0204Aが必要
AD10235/PCB	デュアル12ビット、215MSPS ADC	DC	LG-0204Aが必要
AD10265/PCB	デュアル12ビット、65MSPS ADC	DC	LG-0204Aが必要
AD10401/PCB	デュアル14ビット、105MSPS ADC	DC	LG-0204Aが必要
AD10465/PCB	デュアル14ビット、65MSPS ADC	DC	LG-0204Aが必要

¹ 高速ADC FIFO評価用キットを用いたAD9288の評価については、電子メールでhighspeed.converters@analog.comまでお問い合わせください。

² コネクタのピン番号やラベルがFIFOコネクタの番号と一致しない評価用ボード（AD9214、AD9410、AD9430、AD9433、AD9235、AD9244）がありますが、実際の接続には問題ありません。

³ AD6640評価用ボードには、50ピンAD664x FIFOアダプタに接続したとき左（MSB）揃えにしなければならない40ピン出力コネクタがあります。

⁴ AD9281とAD9201には、出力バスが1本あります。

⁵ 高速ADC FIFO評価用キットを使用すれば、AD9289の2つのチャンネルを同時に評価できます。

HSC-ADC-EVALA-SC/HSC-ADC-EVALA-DC

用語の説明

シングルトーンFFT

信号対ノイズ比 (S/N比)

rms信号の振幅とその他の全スペクトル成分（最初の5つの高調波とDC成分を除く）の合計のrms値との比。単位はdBcです。

フルスケールS/N比 (SNRFS)

フルスケール (0dB) に関連付けられる信号振幅rms値とその他の全スペクトル成分（最初の5つの高調波とDC成分を除く）の合計のrms値との比。単位はdBFS。

ユーザ定義のS/N比 (UDSNR)

rms信号の振幅とユーザが設定した特定帯域内のその他の全スペクトル成分（高調波とDC成分を除く）の合計のrms値との比。単位はdB。

ノイズ指数 (NF)

デバイス出力時のノイズ電力とデバイス入力時のノイズ電力との比。入力ノイズ温度はリファレンス温度 (273K) と同じです。ノイズ指数の単位はdB。¹

信号/ノイズ+歪み (SINAD)

信号振幅rms値とその他の全スペクトル成分（高調波は含むが、DC成分は含まない）の合計のrms値との比。単位はdB。

高調波歪み — イメージ

信号振幅rms値と2つのADCのクロッキング位相差から生成される高調波成分のrms値との比。単位はdBc。注：この測定結果は、マルチプレクサ内蔵のADCを解析するときのみ有効です。

高調波歪み — 2番目(2次)~6番目(6次)

信号振幅rms値と関連する基本的な高調波成分のrms値との比。単位はdBc。

その他の最悪スプリアス (WoSpur)

信号振幅rms値と最悪スプリアス成分（関連する高調波成分をすべて除く）のrms値との比。単位はdBc。

全高調波歪み (THD)

ユーザ指定のすべてのスペクトル高調波の合計のrms値。単位はdBc。

スプリアス・フリー・ダイナミック・レンジ (SFDR)

信号振幅rms値とピーク・スプリアス・スペクトル成分のrms値との比。ピーク・スプリアス成分は高調波でない場合もあります。単位はdBc。

ノイズ・フロア

基本波成分、その高調波成分、フルスケールの基準となるDC成分を除く、その他の全スペクトル成分の合計のrms値。単位はdBFS。

¹ ADCのノイズ指数は次式で表すことができます。

$$\text{ノイズ指数} = 10 \times \log \left(\frac{V_{\text{rms}}^2 / Z_{\text{in}}}{0.001} \right) - \text{SNRFS} - 10 \times \log \left(\frac{\text{エンコード周波数}}{2} \right) - 10 \times \log \left(\frac{k \times T \times B}{0.001} \right)$$

k=ボルツマン定数=1.38×10⁻²³

T=ケルビン温度=273K

B=帯域幅=1Hz

エンコード周波数=ADCクロック・レート

V_{rms}=RMSフルスケール入力電圧

Z_{in}=入力インピーダンス

SNRFS=フルスケールADCのS/N比

2トーンFFT

2トーン、2次相互変調歪み (IMD) 成分 (F1+F2)

2つのアナログ入力信号の混合によって生じる2次歪みrms値。ピーク・スプリアス成分は、IMD成分とみなされません。単位はdBc。

2トーン、2次相互変調歪み (IMD) 成分 (F2-F1)

2つのアナログ入力信号の混合によって生じる2次歪みrms値。ピーク・スプリアス成分は、IMD成分とみなされません。単位はdBc。

2トーン、3次相互変調歪み (IMD) 成分 (2F1±F2)

2つのアナログ入力信号の混合によって生じる3次歪みrms値。ピーク・スプリアス成分は、IMD成分とみなされません。単位はdBc。

2トーン、3次相互変調歪み (IMD) 成分 (2F2±F1)

2つのアナログ入力信号の混合によって生じる3次歪みrms値。ピーク・スプリアス成分は、IMD成分とみなされません。単位はdBc。

2トーンWoSpur (その他の最悪スプリアス)

2次歪み成分や3次歪み成分とは無関係な、2つのアナログ入力信号の混合によって生じる歪みrms値。ピーク・スプリアス成分は、IMD成分とはみなされません。単位はdBc。

2トーン、2次入カインターセプト・ポイント (IIP2)

コンバータのフルスケール入力信号パワーから2次IMD成分の1/2を引いた値。単位はdBm。

2トーン、3次入カインターセプト・ポイント (IIP3)

コンバータのフルスケール入力信号パワーから3次IMD成分の1/2を引いた値。単位はdBm。

2トーン、SFDR

いずれか一方の入力トーンのrms値とピーク・スプリアス成分のrms値との比。ピーク・スプリアス成分は、IMD成分とはみなされません。単位はdBc。

HSC-ADC-EVALA-SC/HSC-ADC-EVALA-DC

動作原理

FIFO評価用ボードは、複数の回路で構成されています。各回路はADCからのデジタル・データの収集に重要な役割を果たしており、PCがそのデータをアップロードして処理できるようにします。評価用キットは、IDTのIDT72V283 FIFOチップをベースにしています。この評価システムはHSC-ADC-EVALA-SC FIFOを使用して、最大133MSPSの速度でデジタル・データを収集でき、最大32kBのデータを格納できます。2個のFIFOチップを持つHSC-ADC-EVALA-DCを使用すれば、デュアルADCの評価、あるいは133MSPSより速いサンプリング速度をもつADCからのデマルチプレクスされたデータの評価ができます。ADC Analyzerとの通信用にUSB 2.0マイクロコントローラが導入されているため、USB 2.0 (USB 1.1と互換) インターフェイスを使って新しいコンピュータに簡単に接続できます。

FIFOチップへの書き込み処理とそのデータの読出し処理には、複数のステップが必要です。まず、ADC AnalyzerがFIFOチップへの書き込み処理を開始します。FIFOチップは、マスター・リセット信号 (MRS) でリセットされます。すると、USBマイクロコントローラの処理が中断され、USB発振器がオフになるので、ADC入力にノイズが混入することはありません。FIFOチップがいっぱいになると、FIFOチップからのフル・フラグにより、休止中のUSBマイクロコントローラが処理を再開します。ADC Analyzerは、約30ms後に読出し処理を開始します。

読出し処理中は、FIFO1 (U201) またはFIFO2 (U101) からのデータの取得を信号OEAとOEBが制御します。2つのFIFOチップのデータ出力は同じ16ビット・データ・バスを駆動するため、USBマイクロコントローラがOEAとOEB信号を使って正しいFIFOチップからデータを読み取るように調整します。アプリケーションの観点からみると、ADC AnalyzerがUSBマイクロコントローラにコマンドを送り、正しいFIFOチップからの読出しを開始するか、またはデュアル・モードないしインターリーブ・モードでは2つのFIFOチップからの読出しを開始します。

クロックの説明

バッファ・メモリの各チャンネルには、データ・キャプチャ用のクロック信号が必要です。このクロック信号は、通常ADC評価用ボードから提供され、データとともにコネクタJ104/204 (チャンネル1、チャンネル2はともにピン37) を介して送信されます。2つのチャンネルにシングル・クロックしか使用しない場合は、ジャンパJ303によって接続できます。

LVDS (低電圧差動信号) レシーバの出力にあるジャンパJ304とJ305によって、出力クロックを反転できます。LVDSレシーバによるクロック出力の反転はデフォルトです。

各データ・チャンネルからのシングルエンドのクロック信号はバッファ処理され、LVDSレシーバU301の2つのゲートで差動CMOS信号に変換されます。これにより、各チャンネルのクロック源をCMOS、TTL、またはECLにすることができます。クロック信号は、0.1 μ FコンデンサでACカップリングされます。ポテンショメータのR312、R315では、LVDSゲートのしきい値の微調整ができます。しきい値の微調整が重要なアプリケーションでは、これらのポテンショメータをより大きい抵抗値に置き換えて調整範囲を広げることができます。抵抗R303、R304、R307、R308、R311、R313、R314、R316では、各差動ゲートへの静的な入力を約1.5VのDC電圧に設定します。

組立時には、ポテンショメータを迂回するためにハンダ・ジャンパJ310~J313を設定します。ポテンショメータを使用して微調整するには、ハンダ・ジャンパを除去する必要があります。

設計に採用されているXORゲート・アレイU302により、FIFOメモリ・チップのクロック・バスにゲート遅延を追加できます。これらは通常の条件では不要ですので、組立時にジャンパJ314とJ315でバイパスします。ジャンパJ306とJ307により、XORゲートでクロック信号を反転できます。デフォルト設定の場合、XORゲートでのクロックの反転はありません。

上述したクロック・バスで、各FIFOメモリ・チップ (U101およびU102、ピン80) に対しWRT_CLK1とWRT_CLK2信号が決まります。上述のタイミング・オプションで、有効なデータを取り込むためのセットアップ/ホールド時間条件を満たすクロック信号を選択できます。

クロック・ジェネレータは、S1および/またはS3に直接適用できます。このクロック・ジェネレータは、ADCにクロックを供給するものと同じでなければなりません。これらのクロック・バスはACカップリングされるため、正弦波ジェネレータを使用できます。DCバイアスは、R301/R302およびR305/R306で調整できます。なお、J301とJ302 (SMAコネクタ)、それにR301、R302、R305、R306は工場出荷時には実装されていないため、ユーザが実装する必要があります。

DS90LV048A差動ライン・レシーバを使って、FIFO評価用ボードに外部から印加されるクロック信号レベルを2乗できます。このクロック・レシーバの出力は、IDT72V283 FIFOの書き込みクロックを直接駆動するか、最初に上記XORゲート・タイミング回路を通ります。

インターリーブ・データのクロッキング

超高速データ・レートを備えたADCは、シングルバッファ・メモリ・チャンネル (~133MSPS) の能力を上回る場合があります。こうしたコンバータでは、データ・キャプチャに必要なレートを低下させるために、データが2つのチャンネルにデマルチプレクスされている場合がよくあります。このようなアプリケーションの場合、ADC Analyzerは2つのチャンネルからのデータをインターリーブして、単一のチャンネルとして処理する必要があります。チャンネル1から最初のサンプル、チャンネル2から2番目のサンプルというように順番に処理を行ったり、これとは逆の順番で処理するようにソフトウェアを設定できます (詳細は、「トラブルシューティング」を参照)。バッファ・メモリに含まれる同期回路は、FIFOメモリ・チップ (ピン1、U101およびU201) への書き込みイネーブル信号 (WENA、WENB) の間で小さな遅延を強制的に発生させて、データが1つのFIFOに取り込まれてからもう1つのFIFOに入るようにします。WENAを受信するFIFOとWENBを受信するFIFOは、ジャンパJ401とJ402の設定によって決まります。

ADC Analyzerのインストール

ADC Analyzerは、アナログ・デバイセズのA/Dコンバータの性能をすばやく簡単に評価できます。

インストール

ADC Analyzerは、FIFO評価用キットに付属するCDに収められています。このソフトウェアのアップデートについては、アナログ・デバイセズのWebサイト（www.analog.com/hsc-fifo）をご覧ください。

1. AnalyzerSetup.exeファイルをハードドライブにコピーします。
2. セットアップ・ファイルを実行し、インストール・ウィザードの指示に従って操作します。Windows 2000/Windows Me/Windows XP搭載のマシン上でソフトウェアをインストールする場合は管理者権限が必要です。
3. ソフトウェアをインストールしたら、実行可能ファイル（デフォルトの保存場所はc:\program files\ADC_Analyzer\ADC_Analyzer.exe）を実行します。

設定ファイル

設定ファイルは、ADC Analyzerで使用する高速ADC評価用ボードごとに作成できます。このファイルは、ビット数、クロック速度、データビットの形式（バイナリまたは2の補数）など、ADC評価用ボードからFIFO評価用ボードに送信されるデータに関し、重要な情報をソフトウェアに提供します。評価用ボードによっては、設定ファイルがADC Analyzerファイルに含まれています。ADC Analyzerを起動するたびに、設定ファイルを指定できるウィンドウが開きます。[Yes]をクリックして設定ファイルを指定し、使用しているADCに対応するファイルを選択します。

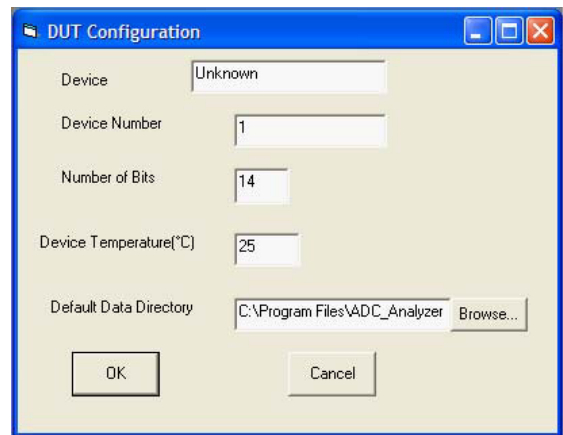
デフォルトの設定ファイルの内容を変更するか、「評価用ボードの設定」の指示に従って新しい設定ファイルを作成できます。

評価用ボードの設定

次のステップ1～5の手順に従って、ADC評価用ボードに関するソフトウェア設定を行います。

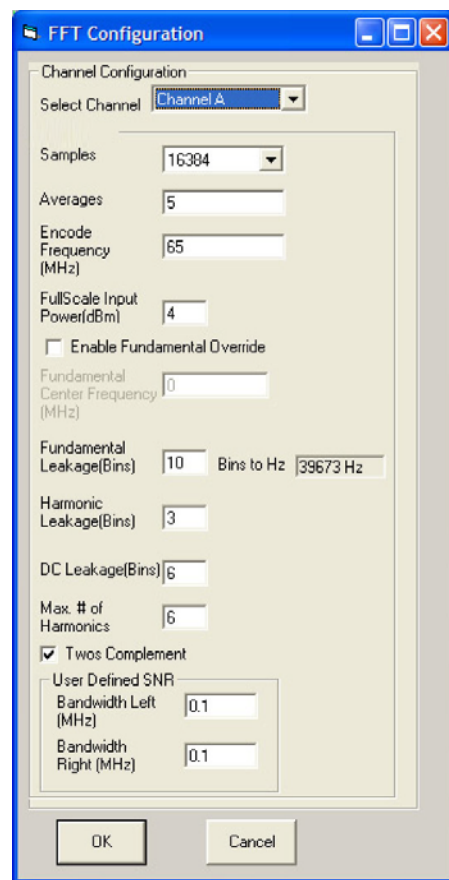
1. 左上隅のプルダウン・メニューからConfig>DUTの順に選択します。[DUT Configuration]画面が表示されます。評価するADCの名前を[Device]ダイアログボックスに入力し、[Number of Bits]ダイアログボックスにビット数（ADCの分解能）を入力します（この情報は表示のみに使用します）。設定ファイルの保存先をデフォルト以外に変更するには、[Default Data Directory]ダイアログボックスに新しい場所を入力し、[OK]をクリックします。

ステップ1



2. プルダウン・メニューからConfig>FFTを選択するか、解析ボタンのどれかを右クリックして[FFT Configuration]画面を開きます。このメニューで、[Fast Fourier Transform (高速フーリエ変換)]プロットに設定します。必要であれば、Channel Aの下のオプションを変更して適切なチャンネルを選択します。

ステップ2



ソフトウェア内のChannel Aは、評価用ボードの下部のFIFOおよびFIFO回路図のチャンネル1に相当します。Channel Bは、評価用ボードの上部のFIFO（Analog Devicesのロゴに最も近

HSC-ADC-EVALA-SC/HSC-ADC-EVALA-DC

いもの) およびFIFO回路図のチャンネル2に相当します。詳細は、「ジャンプ」を参照してください。

FFTの設定 — 使用可能なオプションの定義

Samples : FFTの計算に使うサンプル数を選択します。デフォルトは16kBサンプルです。サンプル数はアプリケーションによって増減できます。ソフトウェア上で選択できる最大サンプル数は64kBです。ただし、FIFO評価用ボードは32kB FIFOで設定されています。HSC-ADC-EVALA-SCモデルでシングルADCを評価する場合、選択する最大サンプル数が評価用ボード上のFIFOメモリに一致している必要があります。HSC-ADC-EVALA-DCモデルでデュアルADCを評価する場合、最大サンプル数は各チャンネルのFIFOメモリに一致していなければなりません (チャンネルごとに異なるサンプル数を選択できます)。デマルチプレクス出力のADC (AD9430など) は、FIFOメモリの2倍のサンプル値で使用できます。「FIFOメモリのアップグレード」を参照してください。

Averages : 平均FFT機能に使用する平均の数を指定します。詳細は、「ADC Analyzerの機能」を参照してください。

Encode Frequency (MHz) : ADCのサンプリング・クロックの速度を入力します。デュアルADCを評価する場合、2つの異なるクロック・レートを入力できます。注: 値が正しくない場合、アナログ基本周波数が正しくない値を表示します。

FullScale Input Power (dBm) : 出力フルスケールを決めるために入力に必要な電力量 (dBm単位) を指定できます。ノイズ指数とIIP2/IIP3の計算でのみ使用します。

Enable Fundamental Override : ADC Analyzerは、自動的に最大スプリアスを入力信号の基本周波数とします (デフォルト)。ただし、アプリケーションによっては、別のスプリアス高調波と同じかそれ以下のかなり小さいアナログ入力信号を使用できます。このオプションでは、評価に必要な小さいアナログ入力信号を指定できます。[Enable Fundamental Override]にチェックマークを付けると、[Fundamental Frequency (MHz)]ボックスが有効になり、そのボックスで値を指定できます。

Fundamental Leakage : S/N比およびSINADを計算するとき基本信号のいずれかの側で無視されるビンの数。たとえば、エンコード・レートが80MSPS、サンプル数が16384として定義されている場合、 $80M/21/(16384/21)=4883\text{Hz}/\text{Bin}$ が指定されています。選択したウィンドウ関数の種類により、基本リークのデフォルト値が決まります。詳細は、「Windowing」を参照してください。デフォルト値25、10、1はそれぞれ[Hanning]、[Blackman Harris]、[None]です。

Harmonic Leakage : [Max # of Harmonics]ボックスで定義された基本信号の各高調波のいずれかの側で無視されるビンの数。通常はデフォルト値3を使用します。

DC Leakage : S/N比およびSINADの計算に使用しないピン (DC) の数。通常はデフォルト値6を使用します。

Maximum Number of Harmonics : ADC Analyzerで表示される高調波の数。デフォルト値は6で、表示できる高調波の最大数は12です。

Twos Complement : ADC評価用ボードからのデータが2の補数形式の場合は、このボックスにチェックマークを付けます。ADC出力の形式が2の補数とオフセット・バイナリのどちらに設定されているかは、ADCのデータシートを参照してください。[Twos Complement]オプションにチェックマークが付いていない場合、ADC AnalyzerはADCからの出力をオフセット・バイナリ形式のデータとみなします。

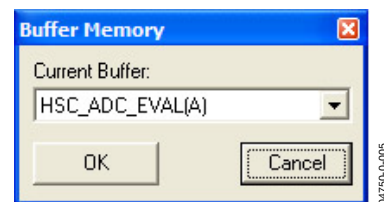
User Defined SNR Left (MHz) : S/N比を解析するためにユーザが基本周波数の左側に指定した周波数の量。得られた値はUDSNRと呼ばれ、FFTプロットのキャプチャ後に表示されます。

User Defined SNR Right (MHz) : S/N比を解析するためにユーザが基本周波数の右側に指定した周波数の量。得られた値はUDSNRと呼ばれ、FFTプロットのキャプチャ後に表示されます。

このウィンドウで高速フーリエ変換プロットのオプションの設定を終えたら、[OK]をクリックします。

3. Config>BufferでHSC-ADC-EVAL (A) を選びます。
[Buffer Memory]画面が表示されます。

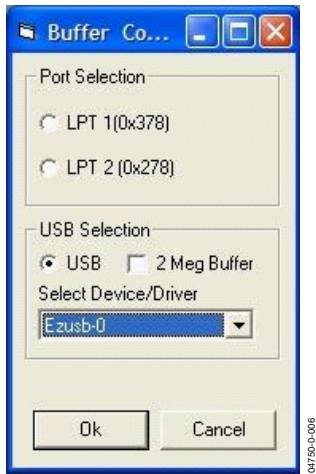
ステップ3



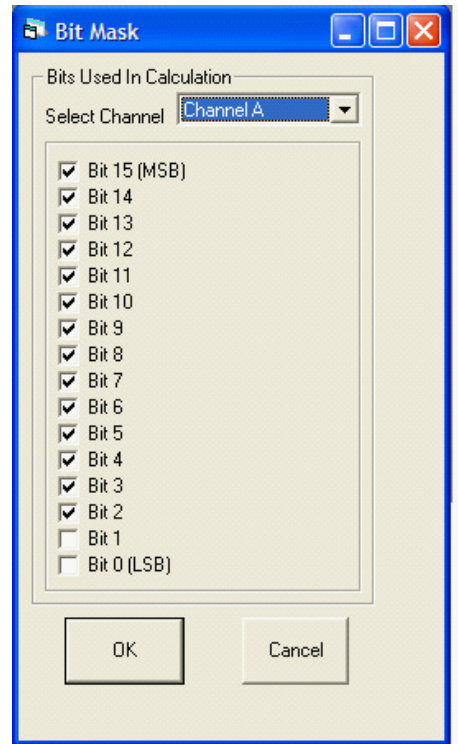
[OK]をクリックすると、[Buffer Configuration]ウィンドウが開きます。ADC Analyzerが自動的にUSB接続を探します。USB接続が検出されないと、ADC Analyzerはパラレル接続に対応している旧バージョンのFIFOボードを使用するものと解釈します。その場合は、コンピュータに合った適切なパラレル接続を選択し、[OK]をクリックします。

HSC-ADC-EVALA-SC/HSC-ADC-EVALA-DC

ステップ3a



ステップ4



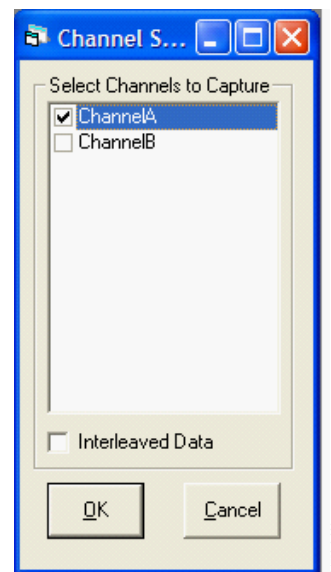
4. Config>Bits>Data Bitsの順に選択し、[Bit Mask]画面を開きます。FFTの計算に使用するデータビットの数と場所を設定します。

ビット数がコンバータの分解能と一致することを確認してください。対応している評価用ボードはすべてMSB揃えになるので、ビット15 (MSB) から順にコンバータのビット数だけチェックマークを付けます。ただし、AD9280、AD9281、AD9200、AD9201の場合は例外です。この4つのADCの場合は、ビット13から順にビット数だけチェックマークを付けます。

シングルADCを評価するときは、Channel AとChannel Aの下適切なビット数だけチェックマークを付けます。デュアルADCを評価するときは、[Channel Select]画面 (Config>Channel Select) でChannel AとChannel Bにチェックマークを付けます。

デマルチプレクサを内蔵したADCを評価するときは、Config>Channel Selectで[Channel Select]ポップアップ・メニューを開いて、[Interleave Data]ボックスにチェックマークを付けます。こうすると、Channel AとChannel Bの両方が自動的に選択されます。デュアルADCを使用するときは、評価対象のADCに対応するチャンネルのみを選択します。スタートアップ時に選択されるデフォルトのチャンネルはChannel Aです。

ステップ4a



ソフトウェアのChannel Aは、評価用ボードの下部のFIFO (U201) およびFIFO回路図のチャンネル1に相当します。Channel Bは、評価用ボードの上部のFIFO (U101) (Analog Devicesのロゴに最も近いもの) およびFIFO回路図のチャンネル

HSC-ADC-EVALA-SC/HSC-ADC-EVALA-DC

ル2に相当します。詳細は、「ジャンパ」を参照してください。
[OK]をクリックします（チャンネル選択の手順については、「トラブルシューティング」を参照）。

- 最後のステップとして、プルダウン・メニューからFile> Configuration File>Save Configurationの順に選択し、後で使用できるように設定を保存します。ファイル名と場所を選択してファイルを保存します。

その他の設定オプション

設定プルダウン・メニューには、そのほかにWindowing、Power Supply、Y-Axisなどのオプションがあります。

Windowing

ウィンドウ関数HanningまたはBlackman Harris（デフォルト）を選択するか、ウィンドウ関数をオフにします。ウィンドウ関数HanningまたはBlackman Harrisについては、「ウィンドウ関数」を参照してください。[OK]をクリックします。

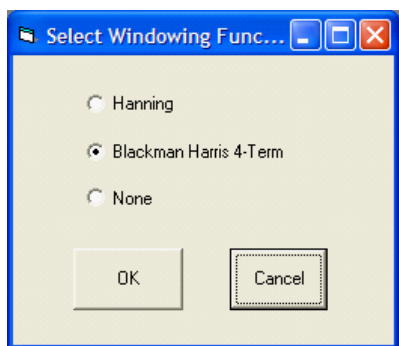


図3. ウィンドウ関数の選択

[None]を選択すると、[Coherent Sampling Calculator]ウィンドウが開きます（図4を参照）。

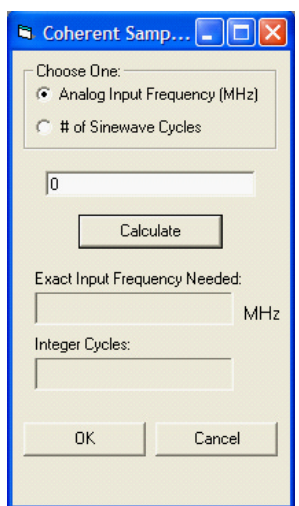


図4. コヒーレント・サンプリング・カリキュレータ

カリキュレータが正しく動作するように、Config>FFTで正しいサンプリング周波数を入力する必要があります。[Analog Input Frequency]（おおよその値）または[# of Sine Wave Cycles]を選択します。ラベルのないダイアログボックスに値を入力し、[Calculate]をクリックしてコヒーレント周波数を表示します。コヒーレント周波数とサイクル数（整数）はグレーのボックスに表示されます。[OK]をクリックして、カリキュレータを終了します。

Power Supply

Config>Power Supplyでこのオプションを開き、ADCアナログ電圧電源とデジタル電圧電源の値を入力できます（図5を参照）。これは、解析結果に反映されるだけです。外部制御はありません。ADC Analyzerは、データが取り込まれるとこの情報を表示します。詳細は、「ADC Analyzerの機能」を参照してください。

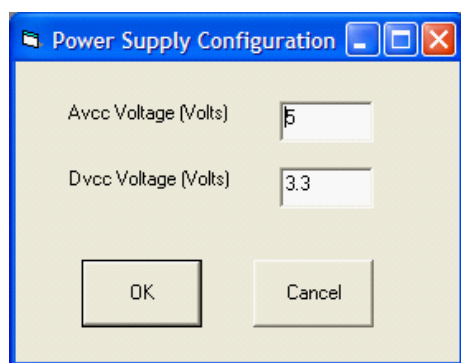


図5. 電源の設定

Y-Axis

Y-Axis画面で、FFT Y軸の表示を設定します。Config>Y Axisを選択し、デフォルト値-130を変更することができます。このデフォルト値は、14ビットADCのノイズ・フロア（FFTの計算に使うサンプル数16,384）に対する典型的な設定です。

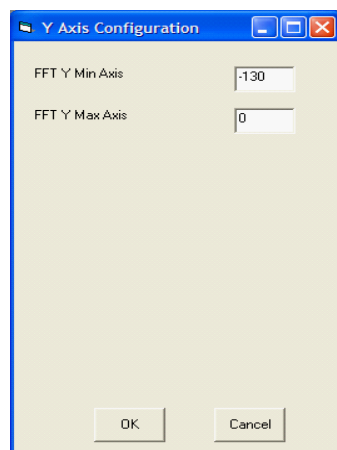


図6. Y軸の設定

ADIsimADCを使用したADC Analyzerのインストール

ADC Analyzerは、ADIsimADCを使用したシミュレートADCの評価用ツールとしても利用できます。

インストール

シミュレーション・ツールは、ADC Analyzerの標準インストール時にインストールされます（詳細は、「ADC Analyzerのインストール」を参照）。これらの機能を使用する場合は、希望するモデル・ファイルを前もってインストールしておく必要があります。使用できるモデルをアナログ・デバイセズのWebサイト（www.analog.com/ADIdimADC）で探すか、必要なコンバータ製品の「設計ツール」を調べてみてください。

1. 希望するモデル・ファイルを[Models]というディレクトリにダウンロードします。デフォルトのダウンロード先は、「c:\program files\adc_analyzer\models」です。
2. 評価用ボードにはソフトウェアが付属していますが、モデリング・ソフトウェアを使用するためのハードウェアは必要ありません。ソフトウェアのアップデートは、新規のモデルやアップデートされたモデルとともにwww.analog.comに定期的に公開されています。Webサイトを頻繁にチェックし、必ずどちらのファイルも最新版をご使用ください。
3. ソフトウェアとモデルをインストールしたら、実行可能ファイル（デフォルトの場所は「c:\program files\adc_analyzer\adc_analyzer.exe」）を実行します。

設定ファイル

ADC評価用ボードを使用する場合と同様、シミュレーションの前に設定ファイルをロードする必要があります。この設定ファイルによって、生成するデータの形式に関する情報や、ビット数、クロック速度、データビットの形式（バイナリまたは2の補数）などの各種情報をソフトウェアに提供できます。一部の評価用ボードの設定ファイルは、ADC Analyzerファイルに含まれています。ADC Analyzerを起動するたびに、設定ファイルを指定できるウィンドウが開きます。[Yes]をクリックして設定ファイルを指定し、使用しているADC評価用ボードに相当するファイルを選択します。詳細は、「評価用ボードの設定」を参照してください。

モデルの設定

ADIsimADCバーチャル評価用ボードで使用するソフトウェアを設定する場合は、次のステップ1～8を実行します。

1. プルダウン・メニューからConfig>FFTを選択するか、任意の解析ボタンを右クリックして[FFT Configuration]メニューを開きます。このウィンドウで、エンコード・レートコンバータが対応できる希望のレートに設定します。エンコード・レートをコンバータの動作範囲外の値に指定すると、モデルは予想どおりに機能せず、正しい結果が得られなくなります。その他の必要な調整もすべて行います。疑問があれば、「評価用ボードの設定」を参照してください。操作を終了したら、[OK]をクリックします。

2. メニューからConfig>Bufferを選択し、ドロップダウン・リストから[Model]を選択します。次に[OK]をクリックします。ADC/データ・キャプチャ・ハードウェアに代わってこのモデルが機能します。

ステップ2



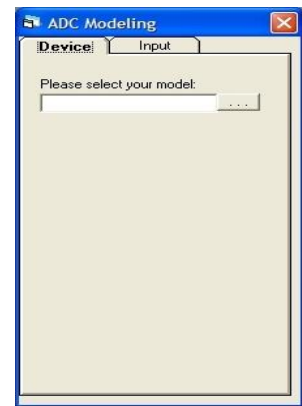
3. Modelを選択すると、小さい[Model]ボタンがStopボタンの横に表示されます。[Model]をクリックして、モデル選択フォームを開きます。

ステップ3



4. ADC Modeling フォームで、モデル化するデバイスの選択と、モデルへのアナログ入力の設定ができます。

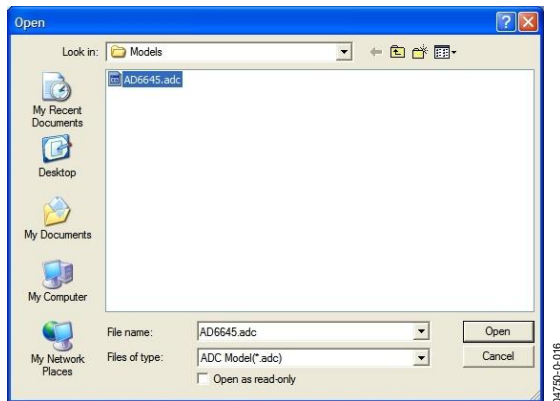
ステップ4



ADC Modeling フォームで[Device]タブを選択し、ダイアログボックスの横にある [...] ボタンをクリックします。ファイル・ブラウザが開き、デフォルト・ディレクトリ内にあるモデルがすべて表示されます。モデルをマシンにロードしていない場合は、「インストール」のステップ1を参照してください。

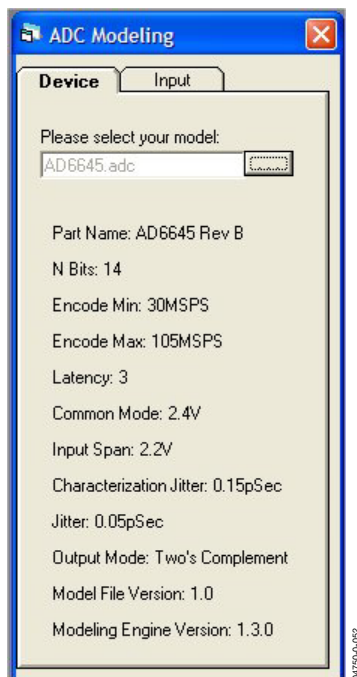
HSC-ADC-EVALA-SC/HSC-ADC-EVALA-DC

5. ファイル・ブラウザからモデルを選択します。



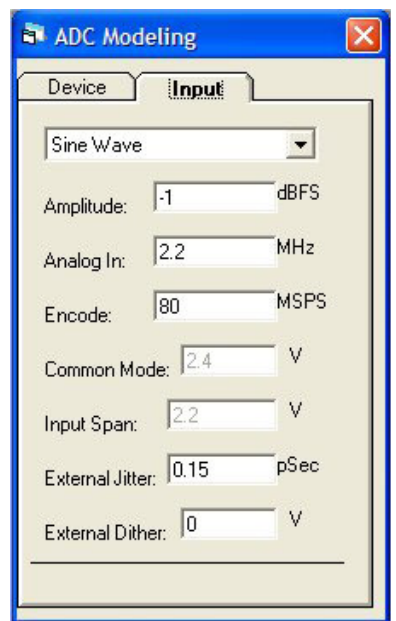
モデルを選択すると、デバイスに関する情報が[**ADC Modeling**]フォームに書き込まれます。[**Characterization Jitter**]の値（特性評価時に決められた値）が、[**Input**]タブの[**External Jitter**]ボックスに自動的に挿入されます。また、モデルによって[**Output Mode**]の値として[**Offset Binary**]または[**Two's Complement**]のどちらかが表示されます。この設定は、**Config**>**FFT**メニューで自動的に行われます。モデルとともに実際のデバイスを使用する場合は、[**Output Mode**]の設定が正しいかよく注意します。**Config**>**Windowing**メニューのウィンドウ関数が[**None**]に設定されていると、[**Coherent Sampling**]ウィンドウが開きます。モデリング・モード時にこの関数を使用した場合、[**Initialize**]ボタンを押すと、計算された周波数が[**Input**]タブの[**Analog In**]ボックスに挿入されます。

ステップ5a



6. [**Input**]タブを選択します。このタブで選択できるのは、シングルまたは2トーンの入力波形、コンバータの入力電圧範囲を基準とする入力信号レベル、入力周波数、信号オフセット、信号レンジ、外部クロック・ジッタ、それに外部アナログ・ディザです。2トーンを選択した場合は、2つ目のトーンも選択できます。最も正確な結果を得るには、2つの信号が同じナイキスト・ゾーンになければなりません。

ステップ6



7. これでModelの設定が完了し、評価を開始します。ドキュメントに記載されているADC Analyzerの機能を使えば、実際の評価用ボードを接続している場合と同じようにバーチャル評価用ボードの試験ができます。バーチャル評価用ボードは、アナログ入力レベルと周波数のスイープをサポートしています。

8. 実際の製品の評価に戻る場合は、**Config**>**Buffer**の順に選択してバッファ・メモリを指定し、ドロップダウン・リストから[HSC_ADC_EVAL]を選択してください。

ADC Analyzerの機能

FIFO評価用ボードで収集したデータに対してさまざまな機能を実行できます。これらの機能は、プルダウン・メニューの下のボタンで表示されています。Analyzerのプルダウン・メニューからも同じ機能にアクセスできます。以下に、各ボタンについて説明します。

時間軸



この機能は、キャプチャ・データを時間軸で再生したものを表示します。信号の左側には、下記の値が表示されます。

AVCC : Config>Power Supplyで設定したアナログ電圧レベル (表示のみ)

DVCC : Config>Power Supplyで設定したデジタル電圧レベル (表示のみ)

Encode : Config>FFTで設定したADCクロック・レート (MSPS)

Analog : Config>Windowingの画面から[Initialize]されたか、または[Input]画面から指定されたアナログ入力周波数 (MHz)

Min : アナログ入力によって得られた最小出力コード

Max : アナログ入力によって得られた最大出力コード

Range : アナログ入力によって得られたコードの範囲

Average : コードの平均値。コモン・モードと解釈できます。

F/S : 2ⁿに等しいフルスケール・コード範囲 (nはビット数)

Samples : FFT Configuration (Config>FFT) で定義したサンプル数

連続時間軸



この機能はキャプチャ・データを連続的に再生したものを表示し、トラブルシューティングにも利用できます。連続表示を終了する場合は、[Stop]ボタンをクリックします。

FFT



この機能は、シングルトーン・アナログ入力の解析のためにキャプチャ・データを周波数軸で再生したものを表示します。信号の左側には、下記の値が表示されます。

AVCC : Config>Power Supplyで設定したアナログ電圧レベル (表示のみ)

DVCC : Config>Power Supplyで設定したデジタル電圧レベル (表示のみ)

Encode : Config>FFTで設定したADCクロック・レート (MSPS)

Analog : Config>Windowingの画面から[Initialize]されたか、または[Input]画面から指定されたアナログ入力周波数 (MHz)。IFサンプリング・アプリケーションでは、アナログ入力は計算されて最初のナイキスト・ゾーンに戻されます。Config>FFTメニューでエンコード・レートを正しく設定する必要があります。

SNR : S/N比 (dB)

SNRFS : S/N比フルスケール (dBFS)

UDSNR : ユーザ定義のS/N比 (dB)

NF : ノイズ指数 (dB)

SINAD : 信号/ノイズ&歪み (dB)

Fund : 基本波 (最大信号) のレベル (dBFS)

Image : イメージ (非高調波) スプリアスのレベル (dBc)。イメージは、デマルチプレクサを内蔵したADCを使用するときのみ有効です。

Second : 基本周波数の2次高調波のレベル (dBc)

Third : 基本周波数の3次高調波のレベル (dBc)

Fourth : 基本周波数の4次高調波のレベル (dBc)

Fifth : 基本周波数の5次高調波のレベル (dBc)

Sixth : 基本周波数の6次高調波のレベル (dBc)

WoSpur : 最悪非高調波スプリアスのレベル

THD : 全高調波歪み (dBc)

SFDR : スプリアスフリー・ダイナミック・レンジ (dBc)

Noise Floor : ノイズ・フロアのレベル (dBFS)

Samples : FFT Configuration (Config>FFT) で定義したサンプル数

連続FFT



この機能は、連続FFTを表示します。

平均FFT



この機能は、ユーザ指定のFFT数の平均を表示します。FFT数は、Config>FFTで設定します。デフォルト値は5です。

連続平均FFT



この機能は、ユーザ指定のFFT数の連続平均を表示します。FFT数は、Config>FFTで設定します。デフォルト値は5です。

HSC-ADC-EVALA-SC/HSC-ADC-EVALA-DC

2トーン



この機能は、2トーン・アナログ入力の解析のためにキャプチャ・データを周波数軸で再生したものを表示します。信号の左側には、下記の値が表示されます。

AVCC : Config>Power Supplyで設定したアナログ電圧レベル (表示のみ)

DVCC : Config>Power Supplyで設定したデジタル電圧レベル (表示のみ)

Encode : Config>FFTで設定したADCクロック・レート (MSPS)

Analog 1 : 最初のアナログ入力周波数 (MHz)

Analog 2 : 2番目のアナログ入力周波数 (MHz)

Fundamental 1 : 最初の基本波 (dBFS)

Fundamental 2 : 2番目の基本波 (dBFS)

F1 + F2 : 基本波の和 (dBFS)

F2 - F1 : 基本波の差 (dBFS)

2F1 - F2 : 2×基本波1 - 基本波2 (dBFS)

2F1 + F2 : 2×基本波1 + 基本波2 (dBFS)

2F2 - F1 : 2×基本波2 - 基本波1 (dBFS)

2F2 + F1 : 2×基本波2 + 基本波1 (dBFS)

WoIMD : 最悪相互変調歪み (dBc)

IIP2 : 2次相互変調歪みパワーに関連する入力インターセプト・ポイントの測定値 (dBm)

IIP3 : 3次相互変調歪みパワーに関連する入力インターセプト・ポイントの測定値 (dBm)

SFDR : スプリアスフリー・ダイナミック・レンジ (dBc)

Noise Floor : ノイズ・フロアのレベル (dBFS)

Samples : FFT Configuration (Config>FFT) で定義したサンプル数

連続2トーン



この機能は、連続2トーンFFTを表示します。

平均2トーン



この機能は、ユーザ指定の2トーンFFT数の平均を表示します。FFT数は、Config>FFTで設定します。デフォルト値は5です。

終了



このボタンをクリックして連続表示機能を終了します。

データのズームとエクスポート

表示されたアナログ信号またはFFTの一部を拡大するには、マウスの左ボタンを押したまま、該当する領域をドラッグして信号の一部を選択します。非表示のメニューを表示するには、アクティブ・ウィンドウ内でマウスの右ボタンをクリックします。非表示のメニューは、時間軸プロットとFFTプロットの場合で少し異なります。これらのメニューには、ズーム機能や時間軸データのエクスポート機能などいくつかのオプションがあります。オプションは、マウスの左ボタンで選択できます (図7、8を参照)。

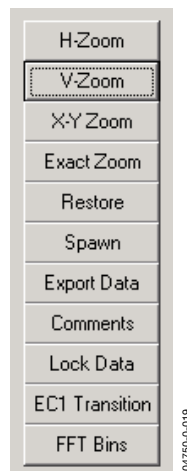


図7. 時間軸プロットの非表示メニュー

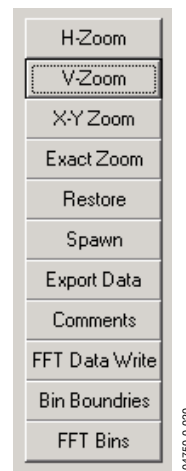


図8. FFTプロットの非表示メニュー

H-Zoom : 選択した領域を水平方向に拡大します。

V-Zoom : 選択した領域を垂直方向に拡大します。

X-Y Zoom : 水平および垂直方向に拡大します (2次元)。

Exact Zoom : 特定の座標を入力して表示します。

Restore : グラフを元の表示に戻します。

Spawn : アクティブ・ウィンドウの正確なワーキング・コピーを生成し、それを使用して別の解析を実行できます。

Export Data : すべてのデータ・ポイントと計算した情報をファイルに書き込みます。情報は.csvファイルで保存され、Microsoft Excelで表示できます。

Comments : グラフに関するコメントを入力できます。FFTを印刷するときは、コメントも一緒に出力されます。

Lock Data (時間軸プロットのみ) : データの時間軸サンプルを取ったら、そのデータを「ロック」して、FFTを実行できます。FFTは、新しいデータ・サンプルではなく、このデータに基づいて計算されます。

HSC-ADC-EVALA-SC/HSC-ADC-EVALA-DC

EC1 Transition：無効

FFT Data Write (FFTプロットのみ)：計算したFFTデータをファイルに書き込みます。

Bin Boundaries (FFTプロットのみ)：基本波と高調波エネルギーの計算に使用するビンを強調表示します。Config>FFT下の[Fundamental Leakage]と[Harmonic Leakage]を設定します。詳細は、「評価用ボードの設定」を参照してください。

FFT Bin：グラフのX軸を周波数からビンに変更します。

データのインポート

データをADC Analyzerにインポートして、FFT計算を実行できます。2種類のデータをインポートできます。10進形式の生の時間軸テキスト・データ（たとえば、ロジック・アナライザからのデータ）と、ADC Analyzerからエクスポートしたデータです。

データをインポートするときは、Configメニューでビット数、サンプル・サイズ、デジタル形式（2の補数かオフセット・バイナリ）が正しく選択されていることを確認します。

ADC Analyzerからエクスポートしたデータをインポートする方法：

1. File>Import Dataの順に選択します。
2. 図9に示したダイアログボックスにファイルのパスを入力するか、[Browse...]ボタンをクリックしてファイルを探します。[OK]をクリックします。
3. 時間軸データのグラフが新しいウィンドウに表示されます。そのグラフを右クリックして非表示のメニューを表示します。メニューから[Lock Data]を選択します。「データのズームとエクスポート」の図7を参照してください。
4. このデータのFFTを実行するには、[FFT]ボタンをクリックします。

生の時間軸テキスト・データを10進形式でインポートする方法：

1. File>Import Dataを選択します。
2. 図9に示した[ASCII File]ボタンをクリックします。
3. 図10のウィンドウが開きます。このウィンドウで、テキスト・データ・ファイルの解釈方法に関する情報をADC Analyzerに与えることができます。入力パラメータのどれかが間違っていると、時間データとFFTデータのどちらも正しいものにはなりません。

Data Bits：ADCの分解能を選択します。

Samples：ファイル内のサンプルの数を選択します。

Data Format：ADC出力データの形式を選択します。

Justification：通常、ADC Analyzerからエクスポートされたデータは、MSB揃えされます。データをインポートするときは、必ず正しい位置揃えを選択してください。

Encode Frequency (MHz)：使用されたサンプリング・クロック・レートを入力します。

ASCII Text File to Import：[Browse...]ボタンをクリックしてファイルを探します。

4. [OK]をクリックします。時間軸データのグラフが新しいウィンドウに表示されます。そのグラフを右クリックして非表示のメニューを表示します。メニューから[Lock Data]を選択します（図7を参照）。
5. このデータのFFTを実行するには、FFTボタンをクリックします。

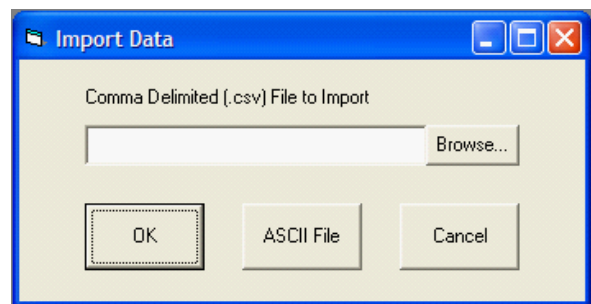


図9. [Import Data]ダイアログボックス

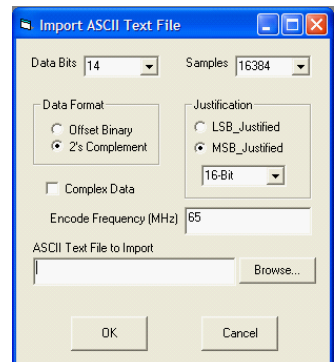


図10. [Import ASCII Text File]ダイアログボックス

.csvファイルとASCIIファイル

図11は、カンマ区切りのファイル形式(.csv)をMicrosoft Excelで表示したものです。.csvファイルには、生の時間軸データを含む、ほかのパラメータも入っています。

HSC-ADC-EVALA-SC/HSC-ADC-EVALA-DC

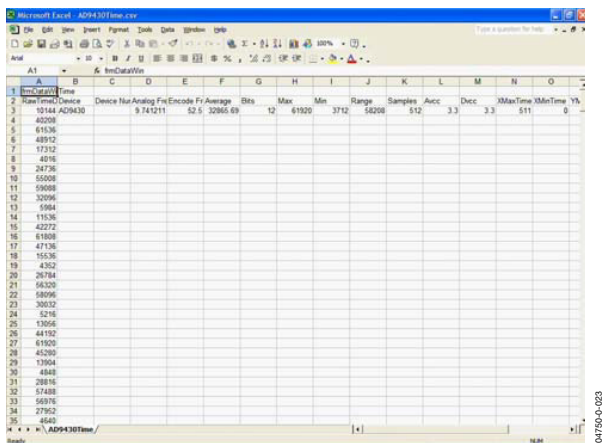


図11. Microsoft Excelによる.csvファイルのインポート

ファイルの一番上の行には、RawTimeData（生の時間軸データ）、Device、Device Number、Analog Frequency、Encode Frequency、Average（平均値）、Bits（ビット数）、Max（最大値）、Min（最小値）、Range（値の範囲）、Samples（サンプル量）、AVCC、DVCC、XMaxTime、XMinTime、YMaxTime、YMinTime、Date、Time、Device Temperature、Commentsなどのパラメータがあります。

ADC_Analyzerにインポートする.csvファイルを作成する場合、サンプルの.csvファイルの形式に従う必要があります。Excelを使用し、必要なデータとパラメータをデータ/パラメータ例に貼り付けてください。たとえば、16384のサンプル（16kBサンプル）がある場合は、サンプルの量（16384）を「Sample」のセルのすぐ下のセルに貼り付けます。次に、16384個の生のデータ・サンプルを「RawTimeData」のセルの下に貼り付けます。必要であれば、ほかのパラメータを「Samples」や「RawTimeData」のように変更できますが、必ずしもその必要はありません。

上記の手順は、Excelを使用するのが一番簡単です。.csvファイルはメモ帳などのテキスト・エディタで作成できますが、メモ帳では図12に示すようなExcelにある列の文字揃えができません。

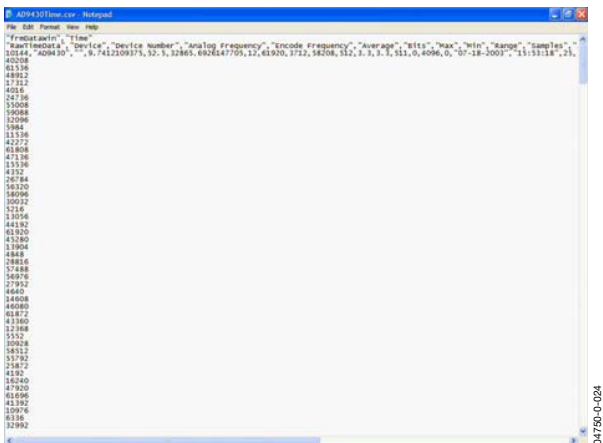


図12. メモ帳によるASCIIテキスト・ファイルのインポート

ADC AnalyzerにインポートするASCIIファイル形式では、生の時間軸データのみを使用します。それ以外の書式指定、数字以外の文字、スペース、カンマ、タブは、このASCIIファイルでは使えません。

ASCIIファイルの例：（ASCIIファイル全体はこのような時間軸サンプルで構成されています。）

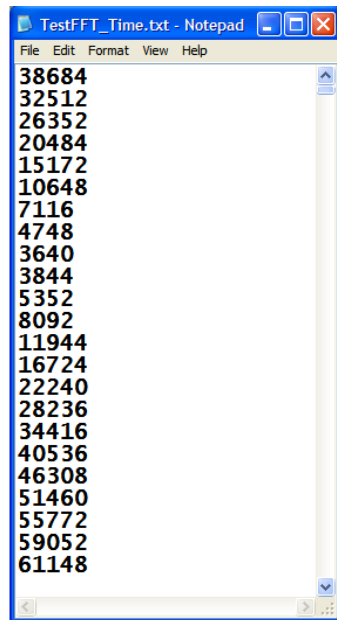


図13. ASCIIファイルのサンプル

印刷

ADC Analyzerにはいくつかの印刷オプションがあります。アクティブ・ウィンドウを印刷するには、File>Print>Print Activeの順に選択します。複数のオープン・ウィンドウを印刷するには、File>Print>Print Listの順に選択します。表示されたダイアログボックスで、印刷するウィンドウを選択できます。複数のウィンドウを選択する場合は、<Ctrl>キーを押しながら各ウィンドウを選択するか、[Print All]ボタンですべてのオープン・ウィンドウを印刷します。画面全体を印刷するには、File>Print>Print Screenの順に選択します。

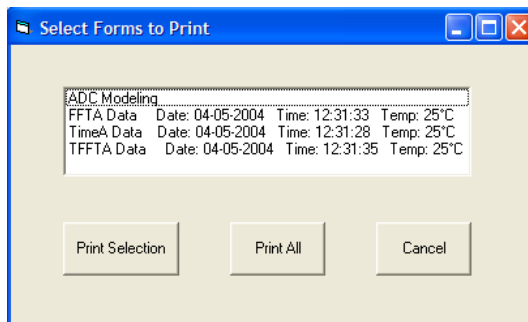


図14. 印刷オプション

ファイルの保存

ADC Analyzerでは、3通りの方法でイメージを保存できます。アクティブ・ウィンドウをビットマップ形式またはjpeg形式で保存するには、File>Save As>Save Activeの順に選択します。各オープン・ウィンドウを個別のビットマップ・ファイルとして保存するには、File>Save As>Save Listの順に選択します。画面全体をビットマップ・ファイルとして保存するには、File>Save As>Save Screenの順に選択します。

その他の機能（バーチャルADCのみ）

次の機能は、バーチャル評価用ボードの機能を使用している場合のみ利用できます。この機能は、通常のバッファ・メモリ構成で操作しているときは無効です。

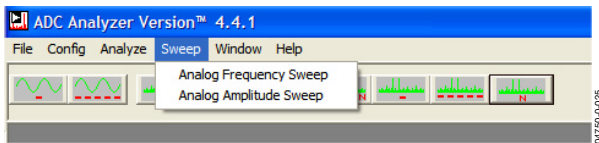


図15. スweep・モード・オプション

メインメニューから[Sweep]を選択します。これには、[Analog Frequency Sweep]（アナログ周波数スイープ）と[Analog Amplitude Sweep]（アナログ振幅スイープ）の2種類があります。いずれかを選択すると、設定ウィンドウが開きます。

アナログ振幅スイープ（バーチャルADCのみ）

このオプションを選択すると、図16に示すフォームが表示されます。このフォームで、振幅スイープのオプションを選択します。この場合の周波数は[Input]タブの[ADC Modeling]フォームで設定し、次にオプションを選択してください。

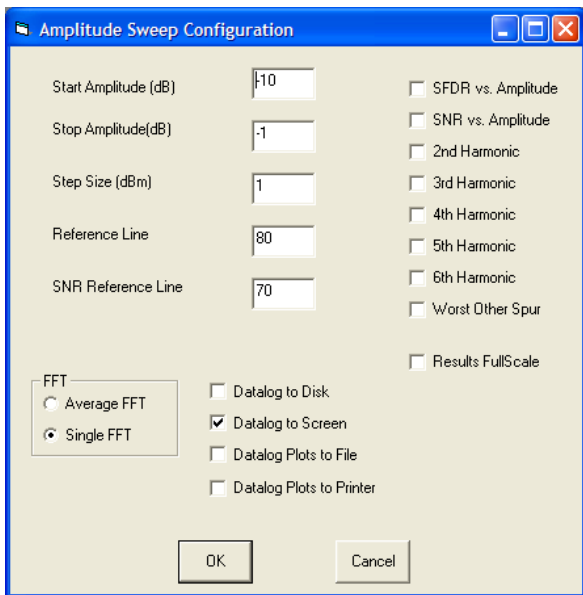


図16. 振幅スイープ・モードのオプション

Start Amplitude (dB)：振幅スイープの開始レベルを設定します。これはコンバータのDCフルスケールを基準としています。この値は、必ず終了レベルの振幅より小さくする必要があります。

Stop Amplitude (dB)：振幅スイープの終了レベルを設定します。これはコンバータのDCフルスケールを基準としています。この値は、必ず開始レベルの振幅より大きくする必要があります。

Step Size (dB)：各振幅ステップに使用するステップ・サイズ。常に正の値にします。ステップ・サイズに制限はありませんが、ステップが小さくなると、スイープを完了するまでの時間が長くなります。また、ステップが大きくなると、スイープの分解能が低下します。

Reference Line：SFDRとの比較に使用するリファレンス・ラインが描画されます。

SNR Reference Line：S/N比との比較に使用するリファレンス・ラインが描画されます。

FFT：FFTの選択によって、スイープ中にシングルFFTを使うか、平均FFTを使うかが決まります。

SFDR vs. Amplitude：このチェックボックスを選択すると、SFDR対振幅の結果が表示されます。

SNR vs. Amplitude：このチェックボックスを選択すると、S/N対振幅の結果が表示されます。

2nd Harmonic：このチェックボックスを選択すると、2次高調波対振幅の結果が表示されます。

3rd Harmonic：このチェックボックスを選択すると、3次高調波対振幅の結果が表示されます。

4th Harmonic：このチェックボックスを選択すると、4次高調波対振幅の結果が表示されます。

5th Harmonic：このチェックボックスを選択すると、5次高調波対振幅の結果が表示されます。

6th Harmonic：このチェックボックスを選択すると、6次高調波対振幅の結果が表示されます。

Worst Other Spur：このチェックボックスを選択すると、その他の最悪スプリアス対振幅の結果が表示されます。

Results Fullscale：このチェックボックスを選択すると、すべての計測がフルスケールを基準にしたものになります (dBFS)。これを選択しないと、計測は信号を基準にしたものになります (dBc)。

Datalog to Disk：このチェックボックスを選択すると、すべてのデータがデフォルトのデータ・ディレクトリのファイルに書き込まれます。データ形式はASCIIで読出し可能なCSVファイルです。

HSC-ADC-EVALA-SC/HSC-ADC-EVALA-DC

Datalog to Screen : このチェックボックスを選択すると、スイープ完了後に、指定した各プロットのグラフが画面に表示されます。

Datalog Plots to File : このチェックボックスを選択すると、各ビットマップ・プロットがデフォルトのデータ・ディレクトリに書き込まれます。

Datalog Plots to Printer : このチェックボックスを選択すると、各ビットマップ・プロットがプリンタに送信されます。

アナログ周波数スイープ (バーチャルADCのみ)

このオプションを選択すると、図17に示すフォームが表示されます。このフォームで、周波数スイープのオプションを選択します。この場合の振幅を[Input]タブの[ADC Modeling]フォームで設定し、次にオプションを選択してください。

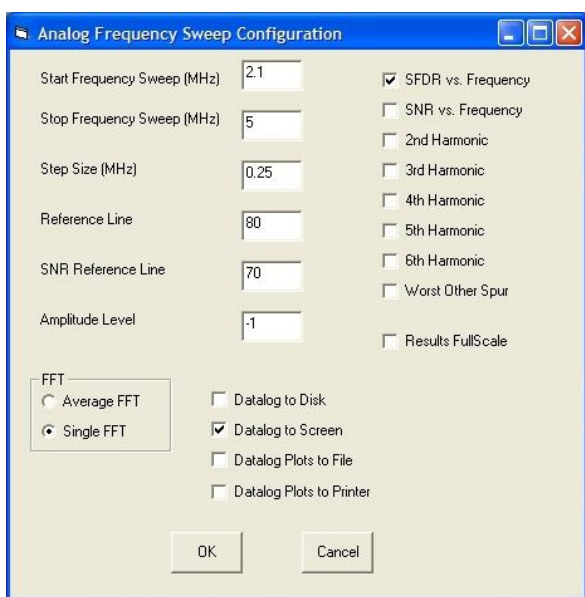


図17. 周波数スイープ・モードのオプション

Start Frequency (MHz) : 周波数スイープの開始周波数を設定します。この値は、必ず終了レベルの振幅より小さくする必要があります。

Stop Frequency (MHz) : 周波数スイープの終了周波数を設定します。この値は、必ず開始レベルの振幅より大きくする必要があります。

Step Size (dB) : 各周波数ステップに使用するステップ・サイズ。常に正の値にします。ステップ・サイズに制限はありませんが、ステップが小さくなると、スイープを完了するまでの時間が長くなります。また、ステップが大きくなると、スイープの分解能が低下します。

Reference Line : SFDRとの比較に使用するリファレンス・ラインが描画されます。

SNR Reference Line : S/N比との比較に使用するリファレンス・ラインが描画されます。

FFT : このボックスの選択によって、スイープ中にシングルFFTを使うか、平均FFTを使うかが決まります。

SFDR vs. Frequency : このチェックボックスを選択すると、SFDR対周波数の結果が表示されます。

SNR vs. Frequency : このチェックボックスを選択すると、S/N比対周波数の結果が表示されます。

2nd Harmonic : このチェックボックスを選択すると、2次高調波対周波数の結果が表示されます。

3rd Harmonic : このチェックボックスを選択すると、3次高調波対周波数の結果が表示されます。

4th Harmonic : このチェックボックスを選択すると、4次高調波対周波数の結果が表示されます。

5th Harmonic : このチェックボックスを選択すると、5次高調波対周波数の結果が表示されます。

6th Harmonic : このチェックボックスを選択すると、6次高調波対周波数の結果が表示されます。

Worst Other Spur : このチェックボックスを選択すると、その他の最悪スプリアス対周波数の結果が表示されます。

Results Fullscale : このチェックボックスを選択すると、すべての計測がフルスケールを基準にしたものになります (dBFS)。これを選択しないと、計測は信号を基準にしたものになります (dBc)。

Datalog to Disk : このチェックボックスを選択すると、すべてのデータがデフォルトのデータ・ディレクトリのファイルに書き込まれます。データ形式はASCIIで読み出し可能なCSVファイルです。

Datalog to Screen : このチェックボックスを選択すると、スイープ完了後に、指定した各プロットのグラフが画面に表示されます。

Datalog Plots to File : このチェックボックスを選択すると、各ビットマップ・プロットがデフォルトのデータ・ディレクトリに書き込まれます。

Datalog Plots to Printer : このチェックボックスを選択すると、各ビットマップ・プロットがプリンタに送信されます。

トラブルシューティング

フラット・ライン信号が表示される

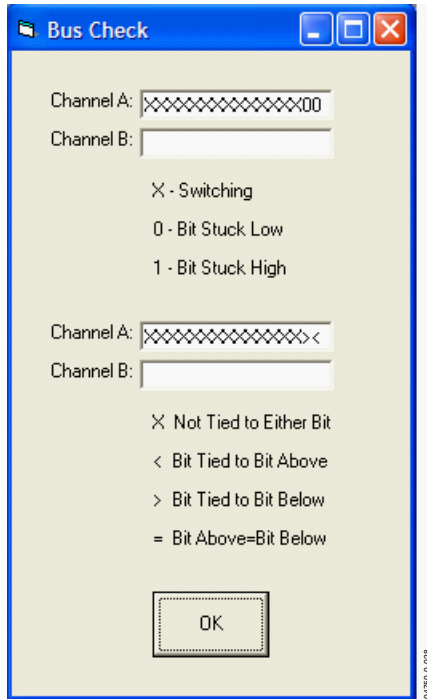


図18. 12ビットADCのバス・チェック

シナリオ：時間軸ボタンをクリックした後、ウィンドウに表示された信号がフラット・ラインになります。

1. 電源の接続をチェックします。
2. USBケーブルが5フィート（1.5m）より長くないか、あるいはパラレル・プリンタ・ケーブルがIEEE-1284互換のケーブルか確認します。
3. PCとFIFOボード間のケーブル接続をチェックします。また、**Config>Buffer**の順に選択して、正しいパラレル・ポート（LPT1またはLPT2）が選択されているか確認します。
4. パラレル・ポートを使用している場合は、コンピュータのBIOSのPrinter Portが[**Standard Bidirectional**]に設定されていることを確認します。
5. Channel A、Channel B、または2つのチャンネルの両方が**Config>FFT**で選択されていることを確認します。
6. 信号接続をチェックし、クロックがADC評価用ボードの出力に存在することを確認します。
7. FIFOとADC評価用ボード間の接続点でデータビットの切り替えが行われていることを確認します。
8. **Analyze>Bus Check**オプションを使用し、すべてのデータビットの切り替えが行われていることを確認します。図18は、14ビットのシングル・チャンネルA/Dコンバータ、AD6645の例を示したものです。注：左端のビットがMSBです。

9. ADCのデータシートを参照し、ADC評価用ボード上のすべてのジャンパ接続が正しく設定されているか確認します。ADCパワーダウン・オプションは無効になっている必要があります。
10. 表2を参照し、すべてのジャンパ接続が正しく設定されているか確認します。

アナログ入力とは思えない信号が表示される

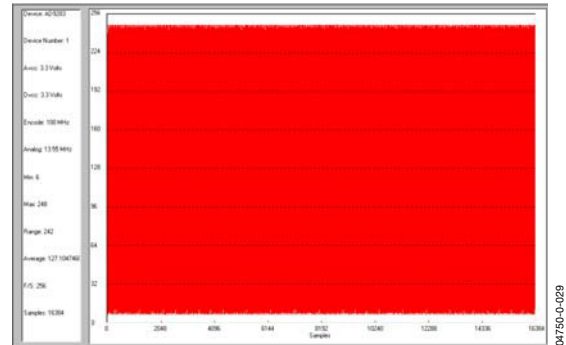


図19. 典型的な時間軸プロット

シナリオ：[Time Domain]をクリックした後に表示される信号がアナログ入力信号のようには見えません。

1. 高速の正弦波信号は、図19のように時間軸ウィンドウ内で赤いブロックのように見えます（表示される正弦波の数が原因）。ウィンドウを右クリックして非表示のメニューを開き、信号を拡大すれば細部を見ることができます。
2. PCとFIFOボード間のケーブル接続をチェックします。また、**Config>Buffer**の順に選択して、正しいパラレル・ポート（LPT1またはLPT2）が選択されているか確認します。
3. 信号の接続をチェックします。
4. **Analyze>Bus Check**オプションを使用し、すべてのデータビットの切り替えが行われていることを確認します。
5. **Config>FFT**で[**Twos Complement**]ボタンが正しく選択されていることを確認します。そのボックスが選択されていても、ADCの出力が2の補数形式になっていないと、時間軸プロットが図20のように表示される場合があります。
6. データが正しく取り込まれるようにタイミングを調整します。詳細は、「動作原理」の「クロックの説明」と表2を参照してください。
7. 超低周波アナログ入力（たとえば、0.1~1MHz）を使用し、タイミング問題をデバッグします。10サイクルなど正確なサイクル数を得るためには、 $(10 \times fs)/M$ を試してみます。ここで、 fs =エンコード周波数、 M =サンプル・サイズ（ 2^N ）です。
8. アナログ入力信号のない時間データを調べ、アナログ入力コモンモード・レベルに問題がないかチェックします。

HSC-ADC-EVALA-SC/HSC-ADC-EVALA-DC

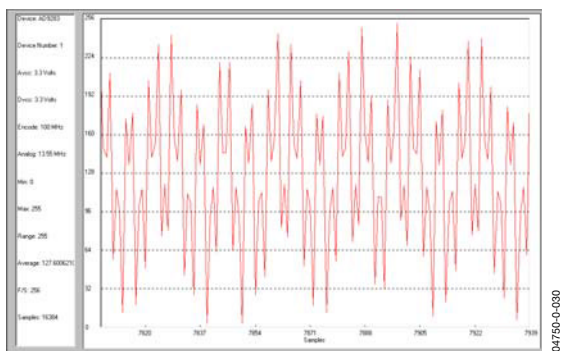


図20. 2の補数の間違った設定

FFTの大きなスプリアス (イメージの問題)

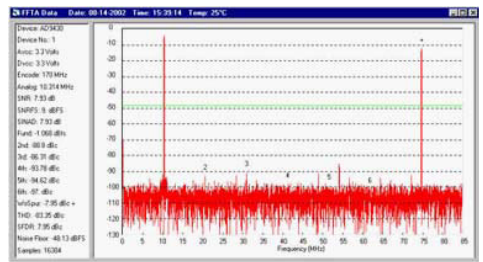


図22. AD9430のタイミング問題

FFTノイズ・フロアが予想より高い

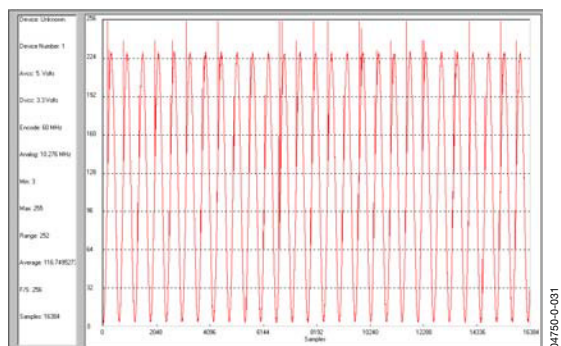


図21. タイミング問題がノイズ・フロアに及ぼす影響の例

シナリオ：FFTのノイズ・フロアが予想値より大きくなっています。FFTで予想のノイズ・フロアより大きくなるのは、クロック・バスのタイミング問題が原因になっている可能性があります。

1. ADCに超低速の正弦波信号（たとえば、0.1~1MHz）を入力し、時間軸のプロットを開始します。プロットが図21のようであれば、タイミングに問題があります。
2. ジャンパJ304および/またはJ305を別の位置に切り替えてクロックを反転します。
3. U302の4個のXORゲートを使って高速クロック・バスに遅延を挿入するか、クロックを反転してタイミングを最適化できます。ジャンパJ314とJ315を別の位置に移動してみます。どのような条件でも、これによってかなり柔軟にタイミングを調整できます。
4. さらに細かい微調整を行うために、実装されているトリム・ポットR312とR315を使用します。デフォルトのバイパスを元に戻すには、最初にハンダ・ジャンパJ310~J313を取り除く必要があります。

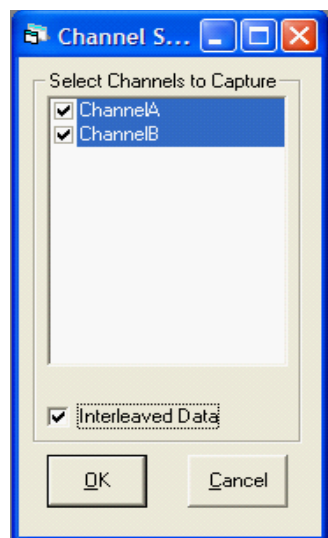


図23. チャンネルの選択

シナリオ：デマルチプレクサ出力（AD9430など）を評価するときに、FFT（基本波のイメージ）に大きなスプリアスが存在します。

1. Config>Channel Selectの順にクリックし、図23に示したウィンドウを開きます。[Interleaved Data]ボックスが選択されていることを確認したら、[OK]をクリックします。ソフトウェアのChannel Aは、評価用ボードの下部のFIFOおよびFIFO回路図のチャンネル1に相当します。Channel Bは、評価用ボードの上部のFIFO（Analog Devicesのロゴに最も近いもの）およびFIFO回路図のチャンネル2に相当します。詳細は、「ジャンパ」を参照してください。
2. [Interleaved Priority]メニューでは、Channel AまたはChannel Bのいずれかにチェックマークが付いています。

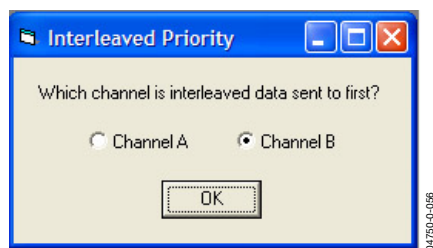


図24. [Interleaved Priority]メニュー

3. 別のFFTを実行します。スプリアスが消えるはずですが。

時間軸からのMSBの消失

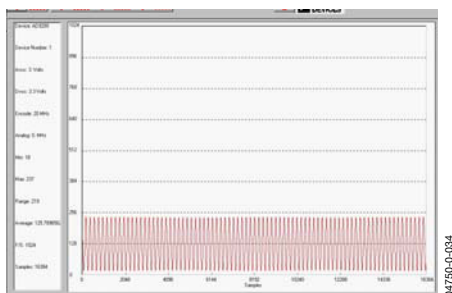


図25. ビット・マスクの間違った設定

シナリオ：2つのMSBが時間軸プロットから消えています。

1. AD9200、AD9201、AD9280、AD9281を評価する場合は、Config Bits>Data Bitsで適切なビットが選択されているか確認します。AD9200とAD9201の場合はビット13～4、AD9280とAD9281の場合はビット13～6を選択します。これらのADCのデフォルトの設定ファイルは、ADC Analyzerとともにインストールされます。
2. FIFOコネクタでビットの切替えが行われていることを確認します。

FIFOメモリのアップグレード

FIFO評価用ボードには、モデルに応じて1個または2個の32kB FIFOがあります。ピン互換のFIFOアップグレード（64～256kB）は、インテグレイテッド・デバイス・テクノロジー社（IDT）から入手できます。IDTのパーツ番号は以下のとおりです。

- IDT72V283：32kB（搭載）
- IDT72V293：64kB
- IDT72V2103：132kB
- IDT72V2113：256kB

詳細は、www.idt.comを参照してください。

HSC-ADC-EVALA-SC/HSC-ADC-EVALA-DC

ジャンパ

ジャンパの設定には、以下の凡例を参照してください。FIFO評価用ボードでは、Channel 1は下部のIDT FIFOチップに対応し、Channel 2は上部のIDT FIFOチップ（Analog Devicesのロゴに最も近いもの）に対応しています。

表2. ジャンパの凡例

位置	説明
In	ジャンパ設定（2ピン・ヘッダ）
Out	ジャンパ除去（2ピン・ヘッダ）
Position 1またはPosition 3	3ピン・ヘッダの位置を示します。Position 1はボード上に記されています。

表3. ハンダ・ブリッジの凡例

位置	説明
In	ハンダ・パッドを接続します。
Out	ハンダ・パッドを未接続にします。

デフォルト設定

表4は、FIFO評価用キットの各モデルのデフォルト設定の一覧です。シングル・チャンネル（SC）モデルは、下部のFIFO（U201）を使うシングル・チャンネルADCで使用するよう設定されています。デュアル・チャンネル（DC）モデルは、デマルチプレクサを内蔵したADC（AD9430など）で使用するよう設定されています。デュアル・チャンネルADCの設定と、シングル・チャンネルADCの逆側（上部）FIFOの設定は、それぞれ別の列に表示されています。評価用ボードによっては、タイミングを正しく調整するために、これらの設定を変更しなければなりません。詳細は、「動作原理」の「クロックの説明」を参照してください。

ジャンパの各設定を簡単に行う方法がほかにもあります。Help>About HSC_ADC_EVALAで[ADC Analyzer]を参照し、[Setup Default Jumper Wizard]をクリックします。次に、該当するアプリケーションに適用する設定をクリックします。そのアプリケーション用にFIFOボードの絵が表示され、正しいジャンパの設定が示されます。

表4. ジャンパの設定

ジャンパ番号	デフォルトのシングル・チャンネルの設定（下部）	デマルチプレクサ出力をもつADCの設定	デュアル・チャンネルの設定	シングル・チャンネルの設定 ¹ （上部）	説明
J101	Out	Out	Out	Out	未使用
J102	Out	Out	Out	Out	未使用
J103	In	In	In	In	入力ヘッダからGNDに接続（未使用）
J105	In	In	In	In	入力ヘッダからGNDに接続（未使用）
J106	Out	Out	Out	Out	未使用
J107	Out	Out	Out	Out	未使用
J201	Out	Out	Out	Out	未使用
J202	Out	Out	Out	Out	未使用
J203	In	In	In	In	回路からFIFO1のFF信号を取得
J205	In	In	In	In	回路からFIFO1のEF信号を取得
J206	Out	Out	Out	Out	未使用
J207	Out	Out	Out	Out	未使用
J303	In	Out	Out	In	インターリーブおよびデュアルに対してOut、書き込みクロックの接続
J304	Position 3	Position 3	Position 3	Position 3	POS3：DS90からのクロック反転
J305	Position 3	Position 3	Position 3	Position 3	POS3：DS90からのクロック反転
J306	Out	Out	Out	Out	XOR（U302）からの反転なし
J307	Out	Out	Out	Out	XOR（U302）からの反転なし
J310～13	In	In	In	In	すべてのハンダ・ジャンパを短絡
J314	Position 3	Position 3	Position 3	Position 3	タイミング遅延なし
J315	Position 1	Position 1	Position 1	Position 1	タイミング遅延なし
J401	Position 1	Position 1	Position 1	Position 1	WEN選択

HSC-ADC-EVALA-SC/HSC-ADC-EVALA-DC

ジャンパ 番号	デフォルトの シングル・ チャンネルの 設定 (下部)	デマルチプレクサ 出力をもつ ADCの設定	デュアル・ チャンネルの 設定	シングル・ チャンネルの 設定 ¹ (上部)	説明
J402 J403	Position 3 Position 1	Position 3 Position 1	Position 3 Position 1	Position 3 Position 1	WEN選択 J303 OUT : POS1下部チャンネル、 POS3上部チャンネル

¹ デュアル・チャンネルFIFOボードでのみ使用できます。これは基本的にはシングル・チャンネルですが、標準デフォルト（下部FIFO）ではなく逆側チャンネル（上部FIFO）を使用します。

HSC-ADC-EVALA-SC/HSC-ADC-EVALA-DC

FIFOボードの回路図とPCボードのレイアウト

FIFOコネクタ

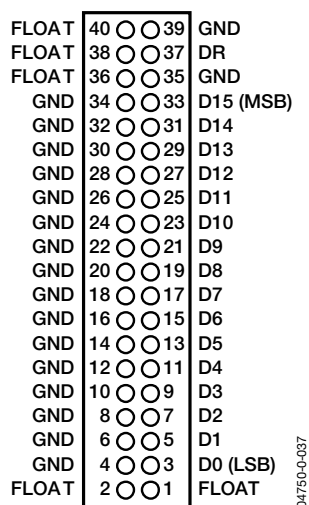


図26. シングルチャンネル・コネクタ・ピンの図一上面図
(HSC-ADC-EVALA-SC)

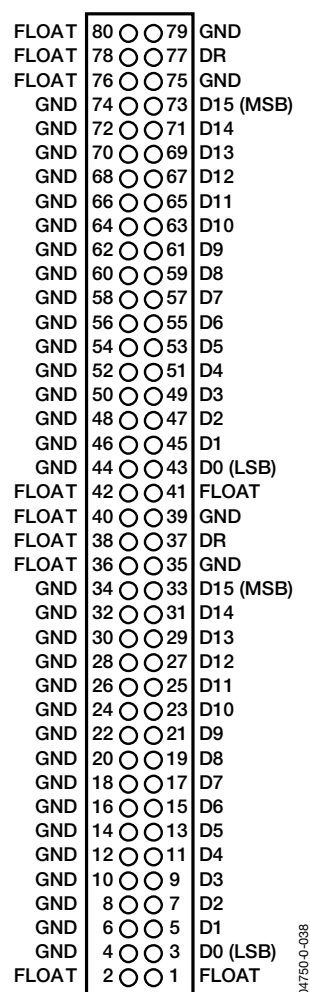


図27. デュアルチャンネル・コネクタ・ピンの図一上面図
(HSC-ADC-EVALA-DC)

HSC-ADC-EVALA-SC/HSC-ADC-EVALA-DC

PCボードの回路図

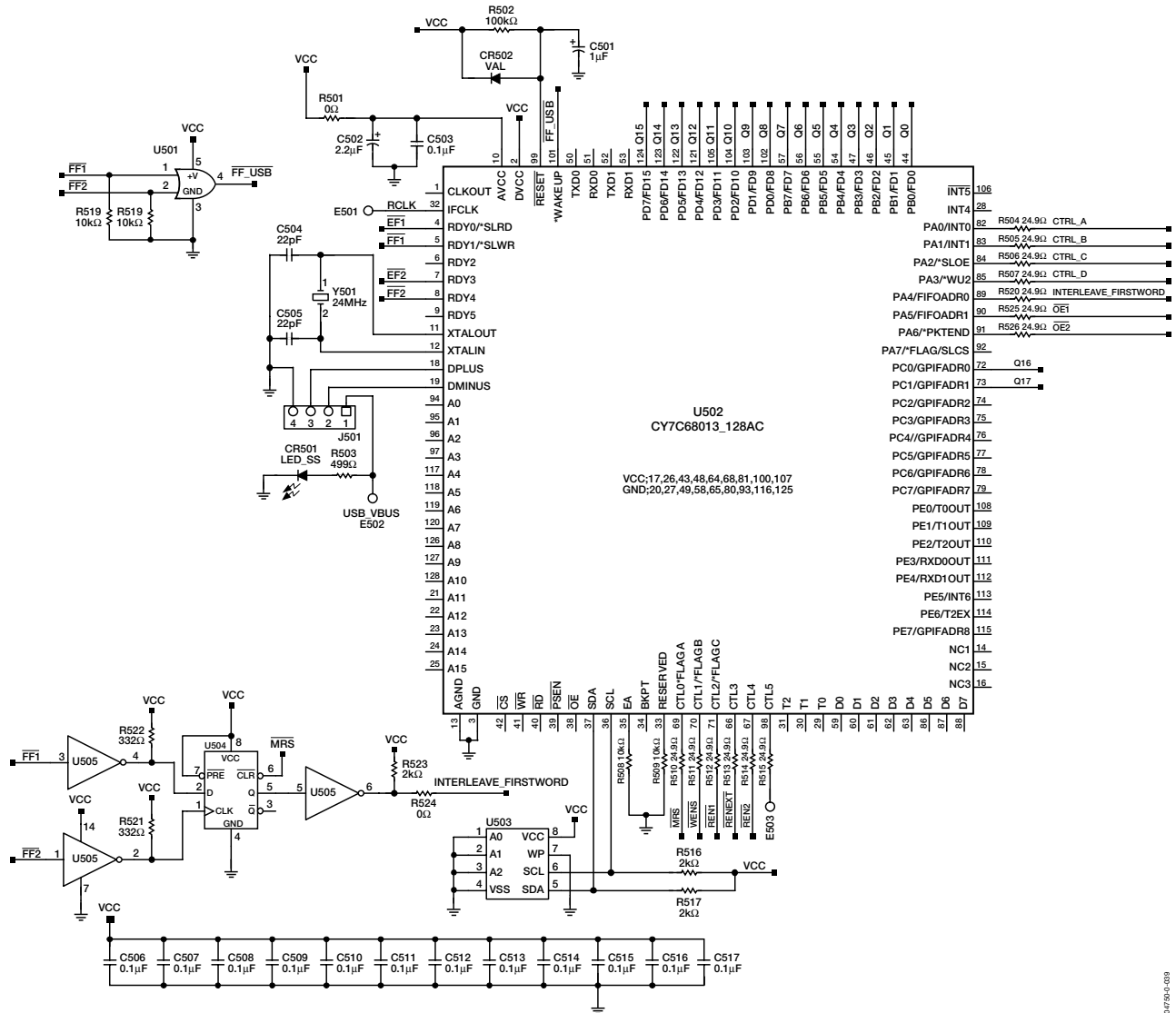


図28. PCボードの回路図

HSC-ADC-EVALA-SC/HSC-ADC-EVALA-DC

PCボードの回路図（続き）

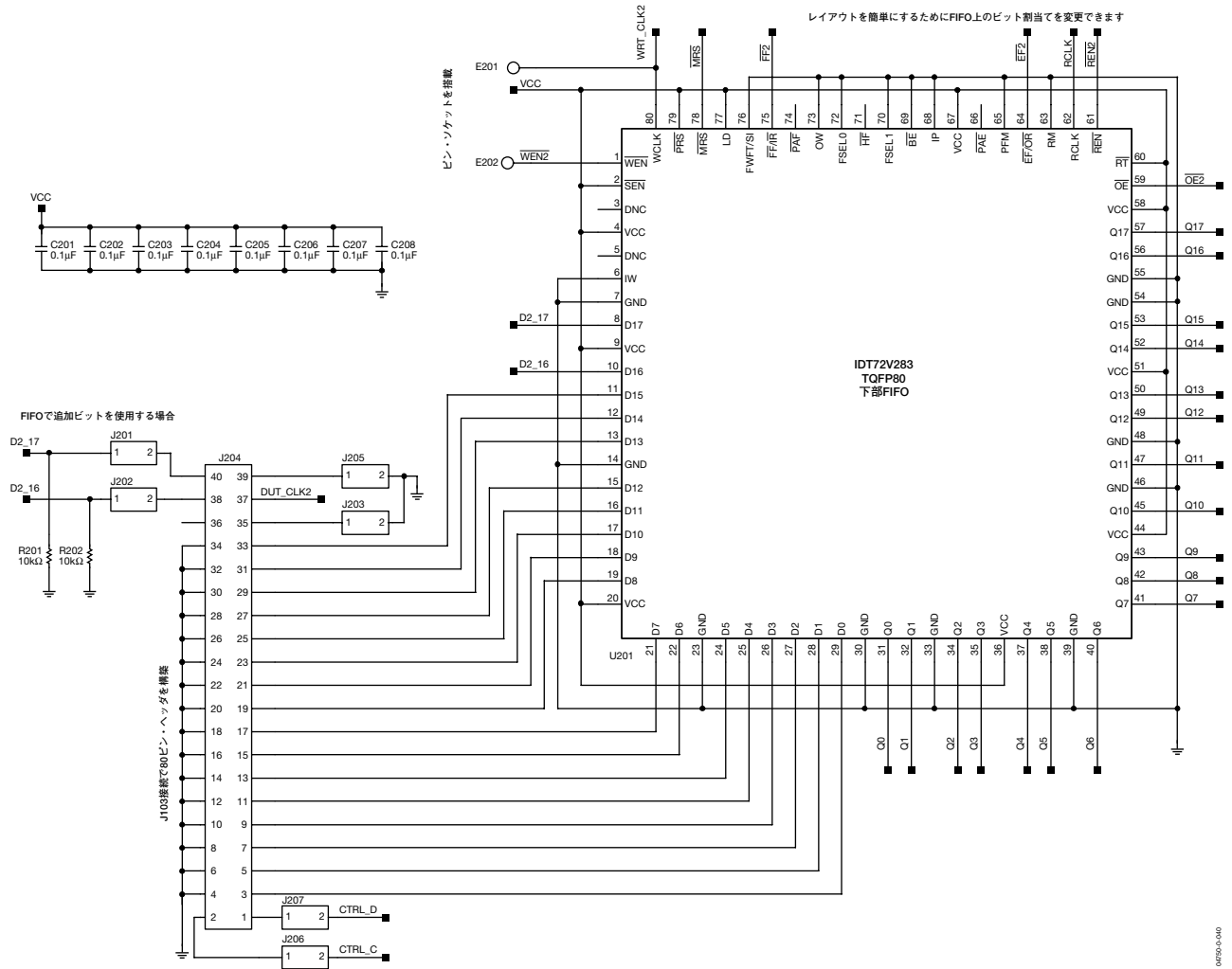


図29. PCボードの回路図（続き）

HSC-ADC-EVALA-SC/HSC-ADC-EVALA-DC

PCボードの回路図 (続き)

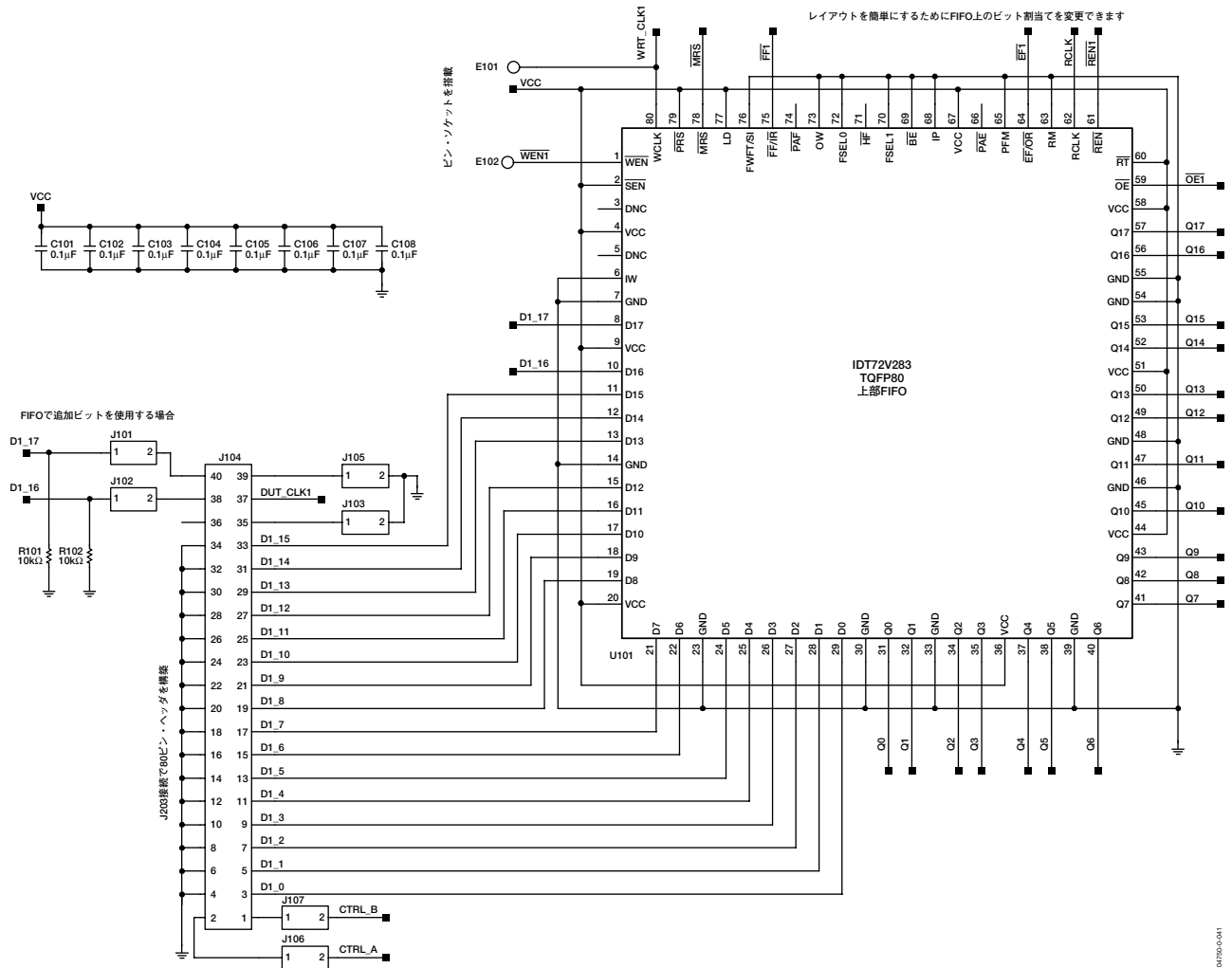


図30. PCボードの回路図 (続き)

HSC-ADC-EVALA-SC/HSC-ADC-EVALA-DC

PCボードの回路図 (続き)

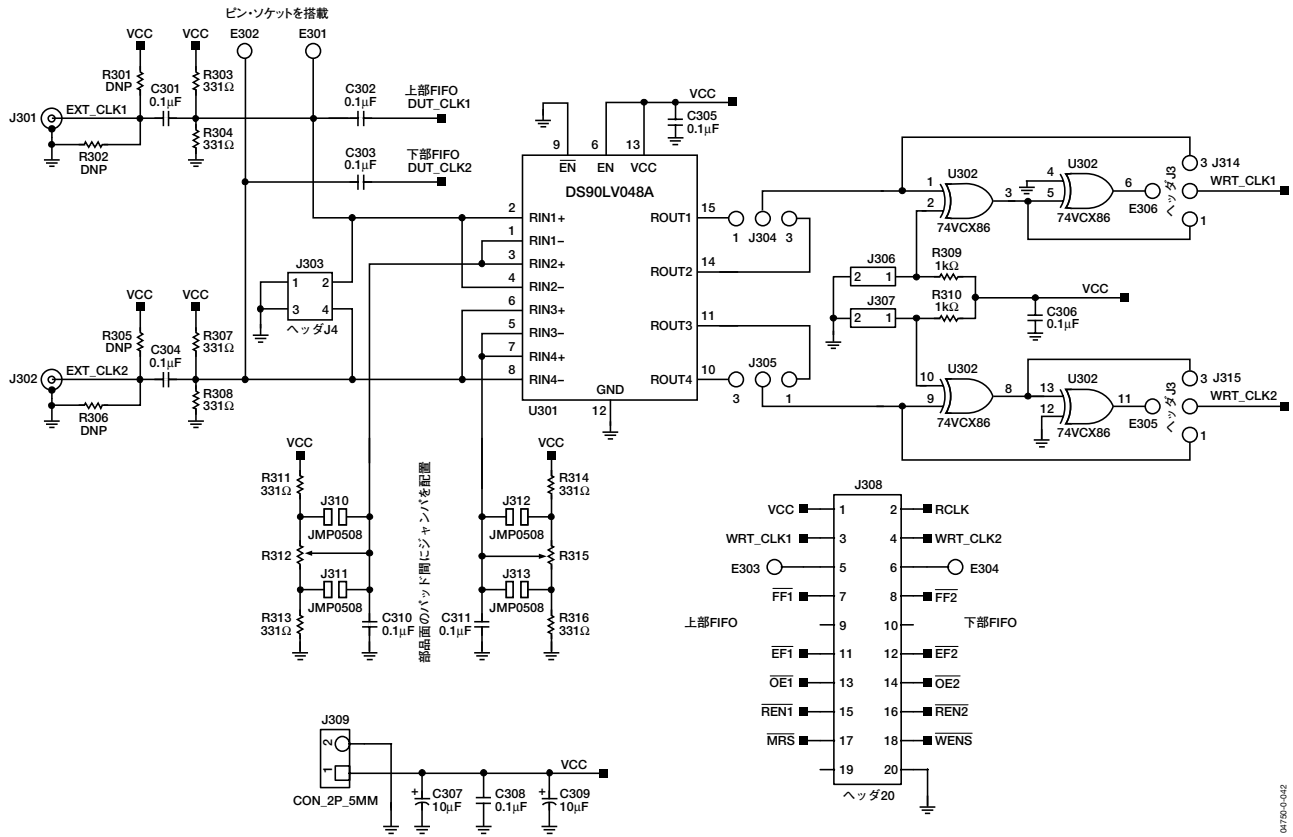


図31. PCボードの回路図 (続き)

03750-0-042

HSC-ADC-EVALA-SC/HSC-ADC-EVALA-DC

PCボードの回路図 (続き)

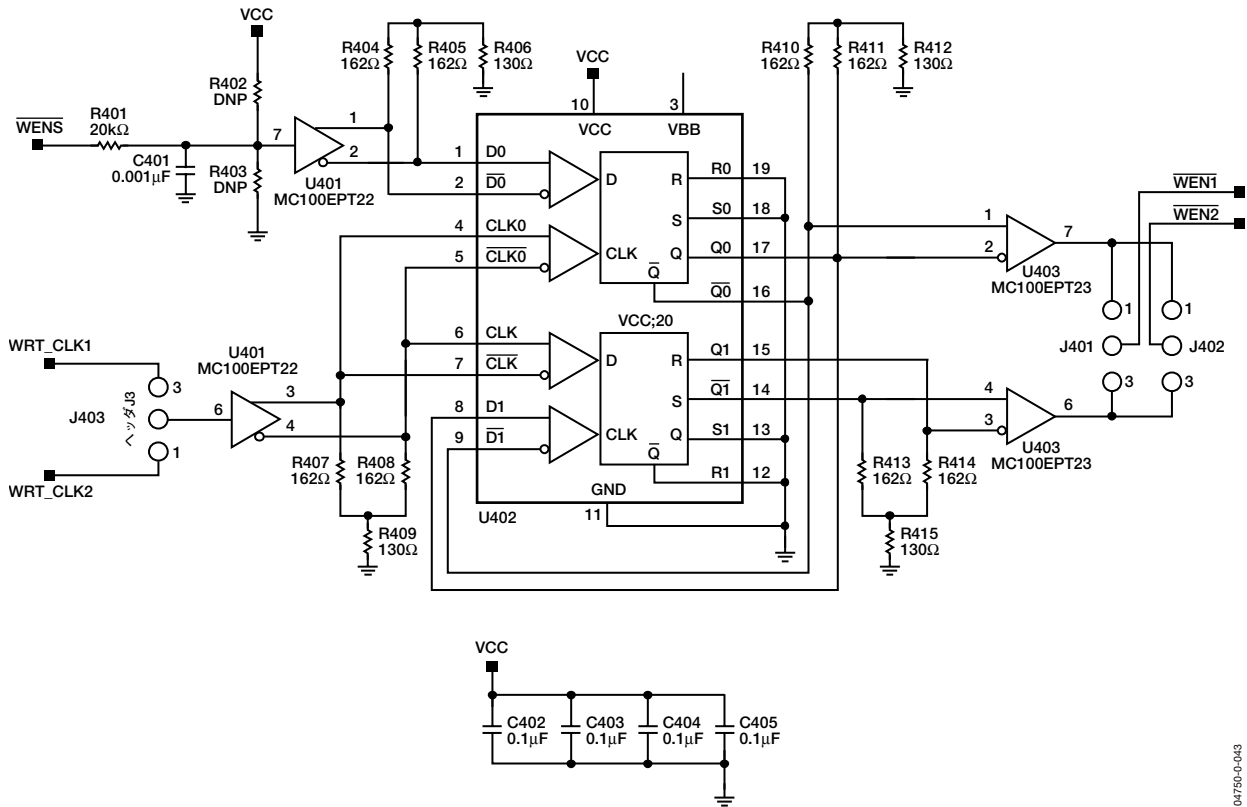


図32. PCボードの回路図 (続き)

04750-0-043

HSC-ADC-EVALA-SC/HSC-ADC-EVALA-DC

PCボードの回路図 (続き)

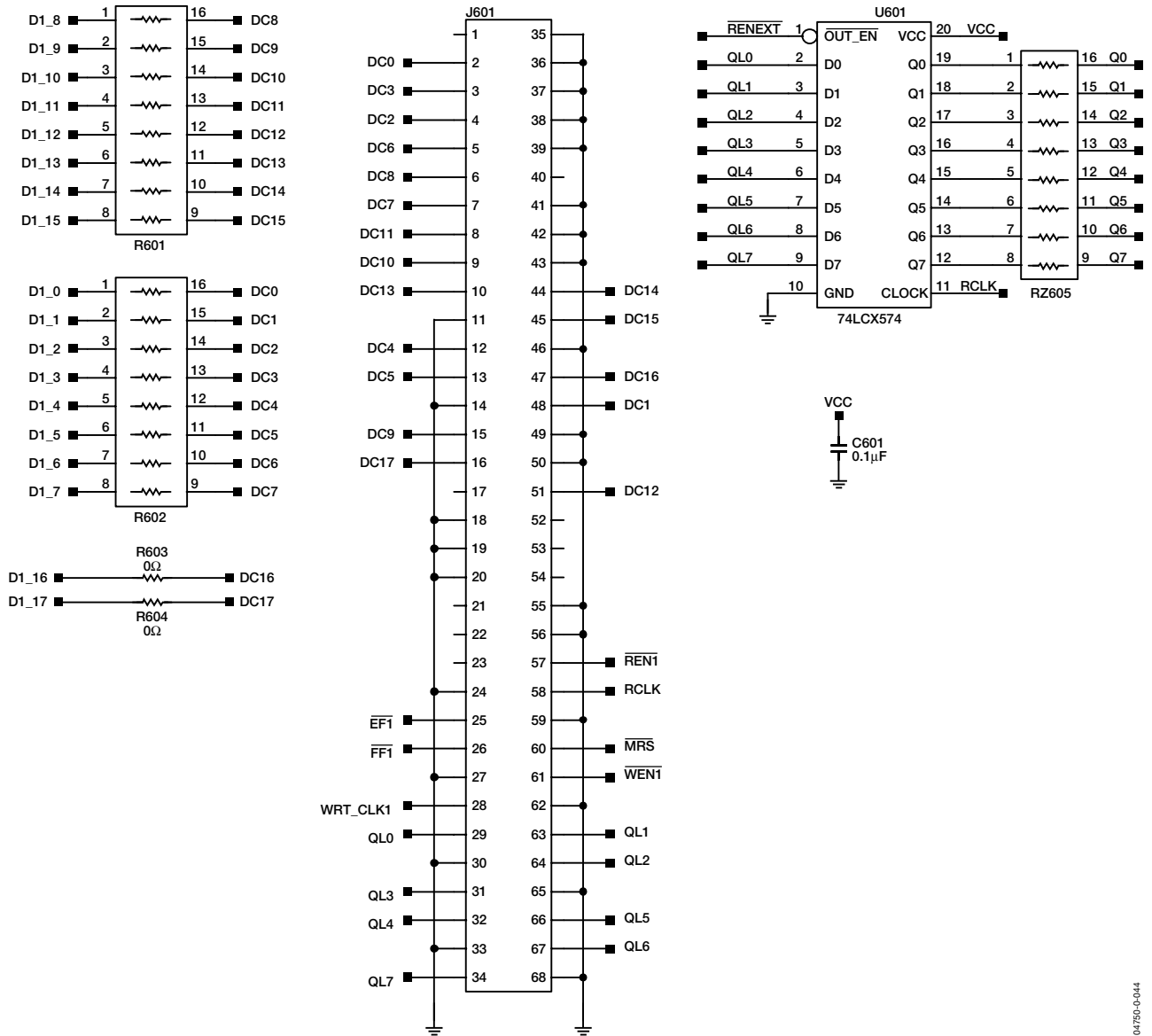


図33. PCボードの回路図 (続き)

04750-0-014

HSC-ADC-EVALA-SC/HSC-ADC-EVALA-DC

組立図—プライマリ側

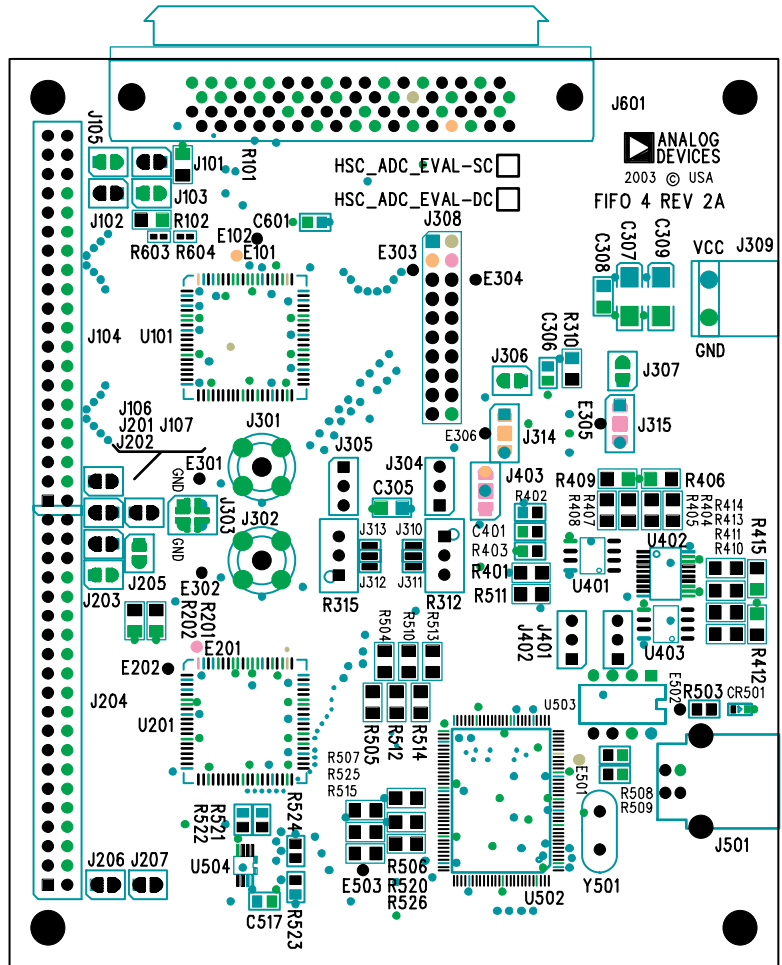


図34. 組立図—プライマリ側 (表)

HSC-ADC-EVALA-SC/HSC-ADC-EVALA-DC

組立図ーセカンダリ側

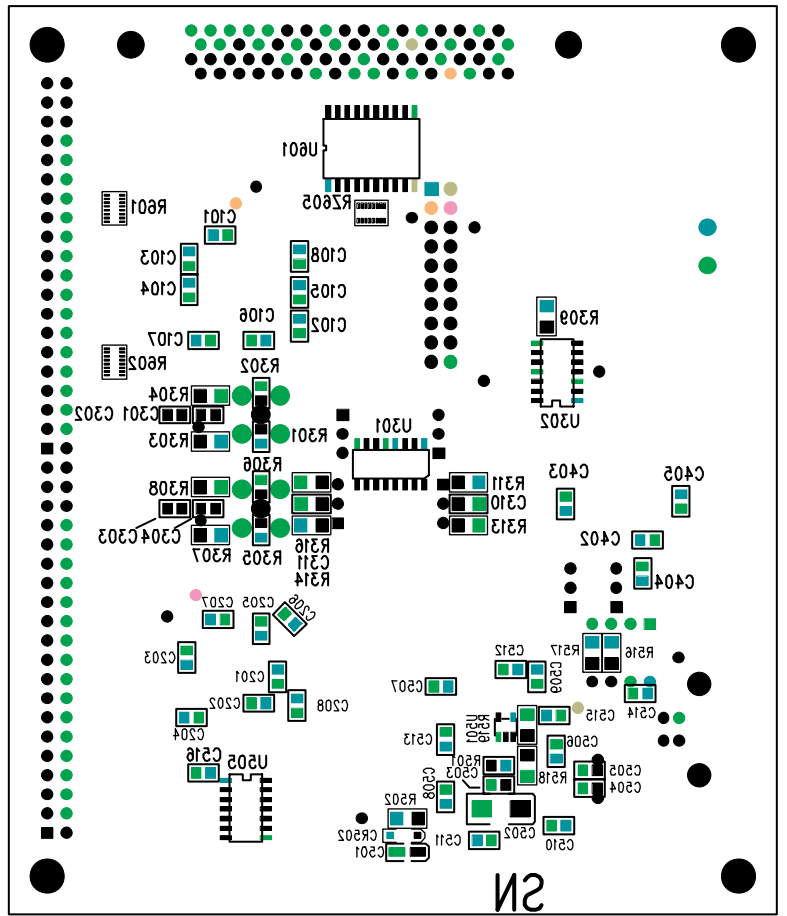


図35. 組立図ーセカンダリ側 (裏)

レイヤ1-プライマリ側

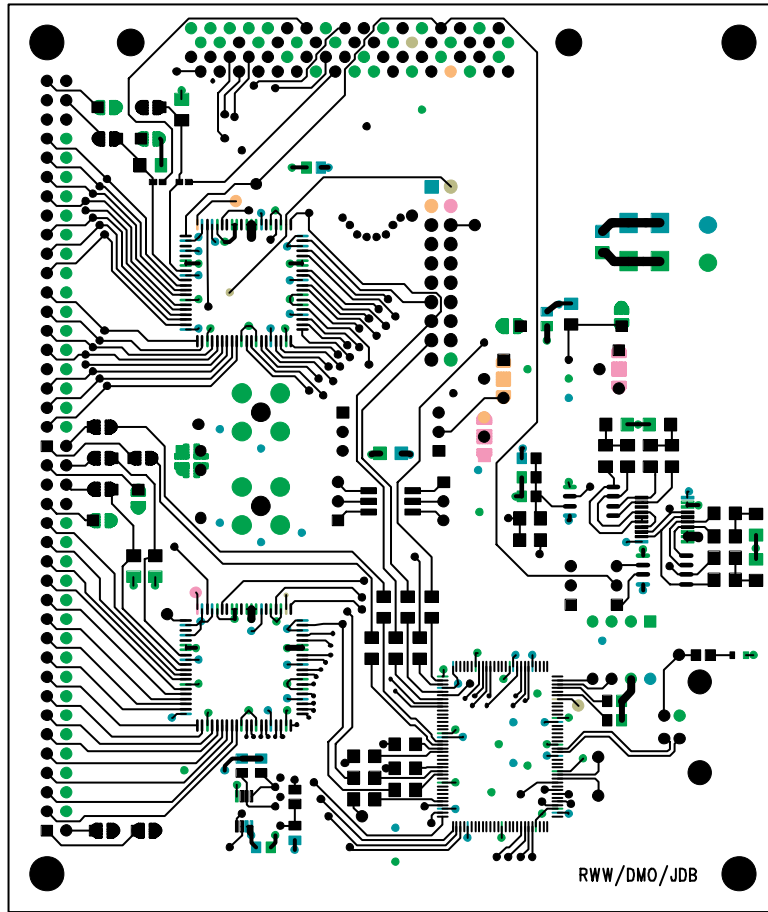


図36. レイヤ1-プライマリ側

HSC-ADC-EVALA-SC/HSC-ADC-EVALA-DC

レイヤ2ーグラウンド・プレーン

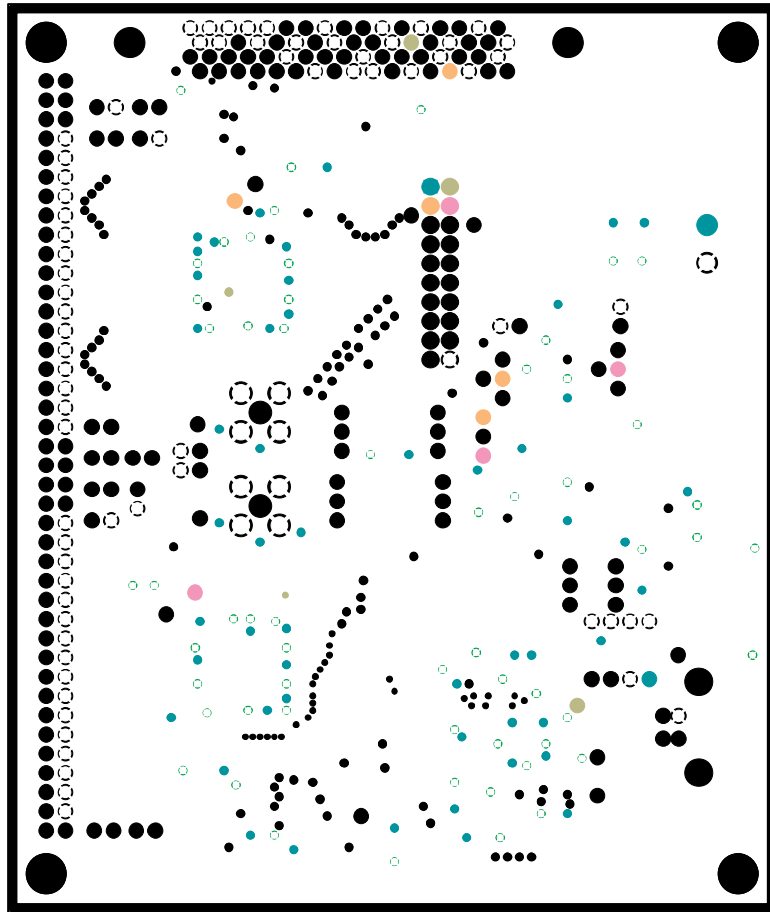
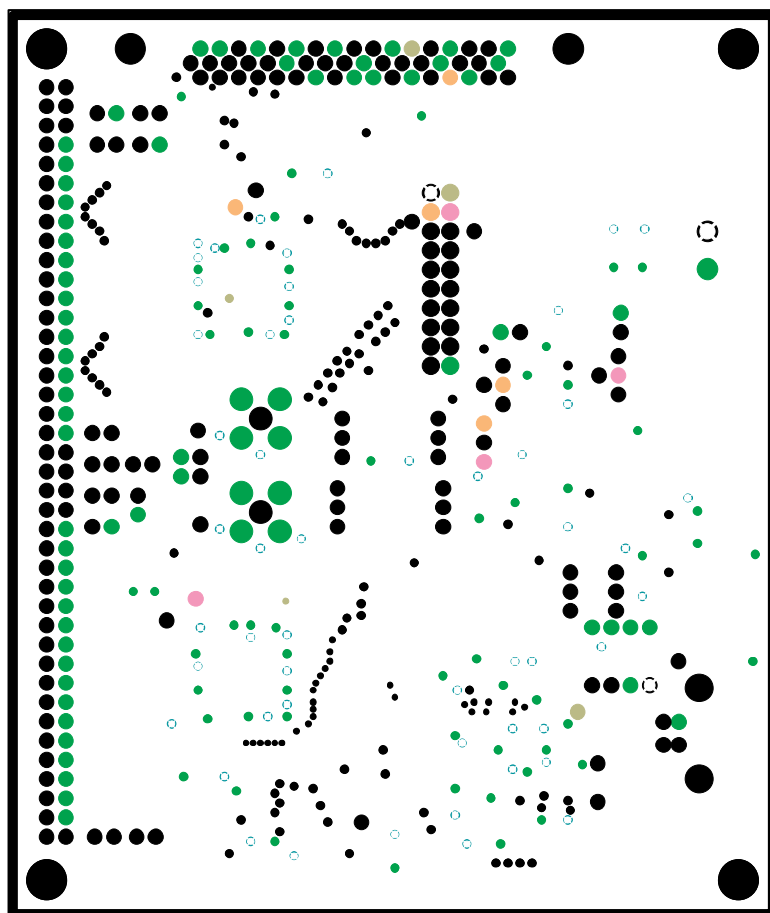


図37. レイヤ2ーグラウンド・プレーン

レイヤ3-電源プレーン



047750-0-049

図38. レイヤ3-電源プレーン

HSC-ADC-EVALA-SC/HSC-ADC-EVALA-DC

レイヤ4ーセカンダリ側

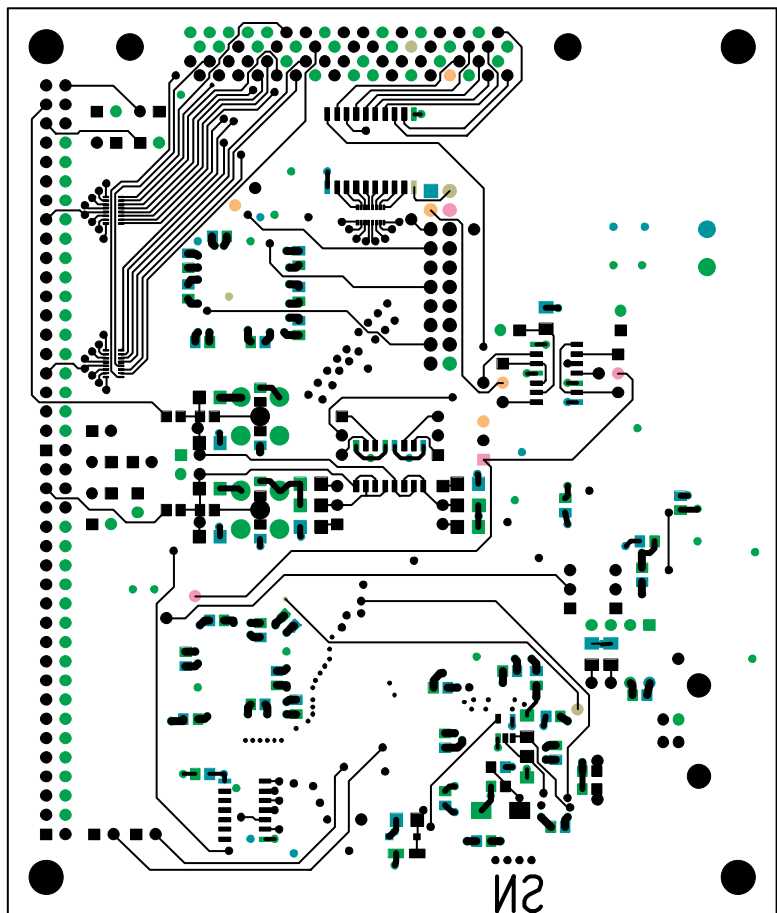


図39. レイヤ4ーセカンダリ側

注意

ESD（静電放電）の影響を受けやすいデバイスです。人体や試験機器には4000Vもの高圧の静電気が容易に蓄積され、検知されないまま放電されることがあります。本製品は当社独自のESD保護回路を内蔵してはいますが、デバイスが高エネルギーの静電放電を被った場合、回復不能の損傷を生じる可能性があります。したがって、性能劣化や機能低下を防止するため、ESDに対する適切な予防措置を講じることをお勧めします。



HSC-ADC-EVALA-SC/HSC-ADC-EVALA-DC

部品表 (BOM)

表5. HSC-ADC-EVALA-SC/HSC-ADC-EVALA-DCの部品表

項目	数量		リファレンス名	説明	パッケージ	値	製造会社
	SC	DC					
1	39	39	C101~108、C201~208、 C301~304、C306、 C402~405、C503、 C506~517、C601	コンデンサ	0805	0.1μF	
2	4	4	C305、C308、C310~311	コンデンサ、50V、20%	1206	0.1μF	
3	2	2	C307、C309	コンデンサ、16V、10%	6032	10μF	
4	1	1	C401	コンデンサ、50V、20%	0805	0.001μF	
5	1	1	C501	コンデンサ、16V、20%	3216	1μF	
6	1	1	C502	コンデンサ、20%	6032	2.2μF	
7	2	2	C504~505	コンデンサ	0805	22pF	
8	1	1	CR501	LED	0603	緑	
9	1	1	CR502	ダイオード、100V	SOD-123	1N4148W-7	
10	14	14	J101~103、J105~107、 J201~203、J205~207、 J306~307	2ピン・ジャンパ・ヘッダ			
11	1	1	J104/J204	80ピン・コネクタ ヘッダ、直角(L字型)	メス	SSW-140-03-S-D-RA	
12	1	1	J303	4ピン・コネクタ、 ストレート	オス	TSW-1-10-08-GD	
13	7	7	J304~305、J314~315、 J401~403	3ピン・コネクタ、 ストレート	オス	TWS-103-08-G-S	
14	1	1	J309	2ピン端子台、 ストレート	オス	Z5.530.0225.0	
15	4	4	J310~313	ハンダ・ブリッジ (部品なし)	0508		
16	1	1	J501	4ピンUSBコネクタ、 直角	メス	787780-1	
17	2	2	J301~302	SMAコネクタ (未搭載)	オス	142-0701-201	
18	1	1	J308	20ピン・コネクタ ヘッダ、ストレート (未搭載)	オス	TSW-110-08-T-D	
19	1	1	J601	68ピン・コネクタ、 直角 (未搭載)	オス	787082-7	
20	6	6	R101~102、R201~202、 R518~519	抵抗、1/8W、1%	1206	10kΩ	
21	8	8	R303~304、R307~308、 R311、 R313~314、R316	抵抗、1/8W、1%	1206	331Ω	
22	2	2	R309~310	抵抗、1/8W、1%	1206	1kΩ	
23	1	1	R401	抵抗、1/8W、1%	1206	20kΩ	
24	8	8	R404~405、R407~408、 R410~411、R413~414	抵抗、1/8W、1%	1206	49.9Ω	
25	4	4	R406、R409、R412、R415	抵抗、1/8W、1%	1206	40.2Ω	
26	2	2	R501、R524	抵抗、1/10W、1%	0805	0Ω	
27	1	1	R502	抵抗、1/8W、1%	1206	100kΩ	
28	1	1	R503	抵抗、1/10W、1%	0805	499Ω	

HSC-ADC-EVALA-SC/HSC-ADC-EVALA-DC

項目	数量		リファレンス名	説明	パッケージ	値	製造会社
	SC	DC					
29	13	13	R504~507、R510~515、 R520、 R525~526	抵抗、1/8W、1%	1206	24.9Ω	
30	2	2	R508~509	抵抗、1/10W、1%	0805	10kΩ	
31	2	2	R516~517	抵抗、1/8W、1%	1206	2kΩ	
32	2	2	R521~522	抵抗、1/10W、1%	0805	0Ω	
33	1	1	R523	抵抗、1/10W、1%	0805	2kΩ	
34	2	2	R603~604	抵抗、1/16W、5%	0402	0Ω	
35	2	2	R312、R315	ポテンショメータ、10%		1kΩ	
36	6	6	R301~302、R305~306、 R402~403	抵抗（未搭載）			
37	2	2	R601~602	抵抗（未搭載）			
38	1	1	RZ605	抵抗アレイ、 8個、1/4W、5%	0402	0kΩ	
39	1	2	U101、U201	IC	TQFP80	IDT72V283L7-5PF	IDT
40	1	1	U301	IC	SOIC16	DS90LV048ATM	ナショナル・ セミコンダクタ
41	1	1	U302	IC	SOIC14	74VCX86M	フェアチャイルド
42	1	1	U401	IC	SO8M1	MC100EPT22D	オン・ セミコンダクタ
43	1	1	U402	IC	TSSOP20	MC100EP29DT	オン・ セミコンダクタ
44	1	1	U403	IC	SO8M1	MC100EPT23D	オン・ セミコンダクタ
45	1	1	U501	IC	SOT23L5	NC7SZ32M5	フェアチャイルド
46	1	1	U502	IC	TQFP128	CY7C68013-128AC	サイプレス
47	1	1	U503	IC	PDIP8	24LC00P	マイクロチップ
48	1	1	U504	IC	SSOP8	SN74LVC2G74DCTR	TI
49	1	1	U505	IC	SOIC14	74LVQ04SC	フェアチャイルド
50	1	1	U601	IC		74LCX574WM	フェアチャイルド
51	1	1	Y501	水晶発振器 24MHz	2ピンCan	ECS-240-20-4	ECS

付録：サンプリングとFFTの基礎

コヒーレント・サンプリング

コヒーレント・システムでは、アナログ信号源とクロック源が同期している必要があります。 2^N (N は整数) のサンプル数をとる場合、アナログ/クロック入力周波数は正弦波のサイクルの整数倍になるように選択する必要があります。サイクル数は素数になるのが理想です。素数を選択すると、同じコンバータ・コードが何度も繰り返されることがないため、可能な限り多くのコンバータ・コードを実行できます。この方法では水晶発振器をクロック源として使用できますが、通常は、2つの同期のとれた信号シンセサイザのほうを使用します。水晶発振器とアナログ信号源とを同期させるには、専用のハードウェアが必要になることがあるからです。コヒーレント・システム用に正しいアナログ周波数とクロック周波数を計算するには、以下の式を使用します。

$$\frac{f_{in}}{f_s} = \frac{M}{Mc}$$

ここで、

f_{in} = アナログ入力周波数

f_s = サンプリング・クロック (エンコード) 周波数

M = サンプル・サイズ (2^N)

Mc = 正弦波のサイクル数

上述したコヒーレント・システムの条件が満たない場合、サンプル・キャプチャ終了時に離散時間サンプルが不連続になり、結果が無効になります。

ウィンドウ関数

アナログ信号源とクロック源への制限を緩和するために、コヒーレント・サンプリングの代わりにウィンドウ関数を適宜使用します。よく使われるウィンドウ関数には、Blackman Harris 4-TermとHanningウィンドウの2つがあります。ウィンドウ関数では、時間軸サンプルに適切な重み関数を掛けます。重み関数は、サンプル・キャプチャ終了時の不連続性が軽減するように時間軸データに重み付けをします。Blackman Harris 4-Termウィンドウの重み関数は、次のようになります。

$$W_n = a_0 - a_1 \times \cos\left(\frac{2\pi \times n}{M}\right) + a_2 \times \cos\left(\frac{2\pi \times 2n}{M}\right) - a_3 \times \cos\left(\frac{2\pi \times 3n}{M}\right)$$

ここで、

$$a_0 = 0.35875$$

$$a_1 = 0.48829$$

$$a_2 = 0.14128$$

$$a_3 = 0.01168$$

M = サンプル数 (2^N)

$n = 0$ から $M-1$ までの整数

Hanningウィンドウの重み関数は、次のようになります。

$$W_n = 0.5 - 0.5 \times \cos\left(\frac{2\pi \times n}{M}\right)$$

ここで、

M = サンプル・サイズ (2^N)

$n = 0$ から $M-1$ までの整数

FFTの計算

コヒーレント・システムを使用する場合であれ、ウィンドウ関数を適用する場合であれ、得られたデータは離散的なフーリエ解析によって処理され、離散的な時間軸サンプルが周波数軸に変換されます。実際にはデータ処理を速やかに行う必要があるため、高速フーリエ変換 (FFT) を使用します。FFTは、処理に必要な数学的計算を減らすためのアルゴリズムです。多くのFFTアルゴリズムが使用されていますが、最も一般的なのはradix 2アルゴリズムです。アルゴリズムに関わりなく、時間軸サンプルごとにFFTから複素共役 ($r \pm jx$) が生成されます。たとえば、時間軸サンプル数が16,384の場合、処理の結果、FFTアレイに16,384の複素サンプルが得られます。このデータから周波数軸プロットを作成するには、各複素サンプルのマグニチュードを計算する必要があります。これは次の式を使って計算します。

$$\text{マグニチュード} = \sqrt{\text{Re}^2 + \text{Im}^2}$$

FFTの入力データが複素数の場合は、FFTでは $-f_s/2$ から $+f_s/2$ までの周波数を示す16,384のマグニチュードが得られます。複素数ADCを使用できない場合は、2つのADCを使って直交復調器からIデータ・ストリームとQデータ・ストリームを同期させてサンプリングします。FFTのデータ入力を実数 (シングルADCからのデータを表します) の場合は、最後の8192サンプルは最初の8192サンプルのミラー・イメージになります。正確なミラー・イメージになっているため、最後の8192サンプルを無視できます。

処理したデータ・セットについて、ADCの性能をグラフと計算の両方で評価できます。データを有意義な方法でプロットするには、マグニチュードで表されているデータをデシベル (dB) に変換する必要があります。これには次の式を使います。

$$\text{dB} = 10 \times \log_{10}\left(\frac{\text{マグニチュード}}{\text{フルスケール}}\right)$$

ここで、マグニチュードは前に計算した個々のアレイ要素であり、フルスケールは最大振幅のマグニチュードです。上式のデシベル計算では、実際には平方根を開かず平方根同士で計算しています。平方根を計算するための時間を省くために、 $20 \times \log$ の代わりに $10 \times \log$ を使用します。

HSC-ADC-EVALA-SC/HSC-ADC-EVALA-DC

サンプリングされた信号から原信号を忠実に再現するには、ナイキスト理論に基づいてサンプリング・レートを少なくとも信号帯域幅の2倍にしなければなりません。したがって、サンプリング・レートが80MHzの場合、ADCでは最大40MHzまでの連続帯域幅を扱うことができます。サンプリング・レートと時間軸サンプルの数がわかれば、ビン当たりの周波数が決定されます。この例ではサンプリング・レートが80MHzで、時間軸サンプルの数が16,384であることから、ビン当たり4880Hzとなります。サンプリング・レートが2倍になると、時間軸サンプル数が2倍になると、ノイズ・フロアは3dB改善されます。これはADC性能の改善を意味するのではなく、単にビン当たりの分解能が増すだけです。

上述の計算により、S/N比、SINAD、高調波、SFDR、ENOB、ノイズ指数を定義し、計算することができます。S/N比は、rms信号の振幅と、その他の全スペクトル成分（最初の6つの高調波とDC成分を除く）の合計のrms値との比であり、次式で表すことができます。

$$SNR = 20 \times \log_{10} \left(\frac{\text{Fundamental_Energy}}{\text{Noise_Energy}} \right) \text{dB}$$

*Noise_Energy*はスペクトルの全ノイズ・エネルギーの合計であり、*Fundamental_Energy*は基本波エネルギーの合計です。コヒーレント・システムを使用している場合、基本波エネルギーは1個のビンに存在しますが、ウィンドウ関数の場合は、使用するウィンドウ技法によって10~25ビンに分散します。

高調波は高調波成分のrms値に対する信号振幅rms値の比であり、dBcで表します。高調波はADC内で非直線性を示し、基本波の整数倍の周波数になっています。高調波が $fs/2$ を上回ると、最初のナイキスト・ゾーンに折り返されます。高調波と密接に関連した概念にSFDRがあります。ADCの場合、SFDRは、信号波の振幅rms値と最悪スプリアスの振幅rms値の比として定義されます。この場合、信号はADC入力範囲にわたって振幅スweepされます。最悪スプリアスが高調波と重なることは、よくある現象です。

S/N比では最初の5つの高調波がノイズ成分から除外されますが、SINADではこれらの高調波を*Noise_Energy*の合計の一部として含めて計算します。これらは全高調波歪み (THD) として知られています。ADCが優れた高調波性能を発揮するのは、S/N比とSINADの値の相違がほとんどない場合です。

オーダー・ガイド

製品	説明
HSC-ADC-EVALA-SC	USB評価用キットのシングルFIFOバージョン
HSC-ADC-EVALA-DC	USB評価用キットのデュアルFIFOバージョン
AD922XFFA ¹	AD922xファミリー用のアダプタ（評価用キットに含まれていません）
AD664XFFA ^{1, 2}	AD664xファミリー用のアダプタ（評価用キットに含まれていません）
AD9432FFA ¹	AD9432用のアダプタ（評価用キットに含まれていません）
AD9283FFA ¹	AD9283とAD9057用のアダプタ（評価用キットに含まれていません）
AD9071FFA ¹	AD9071用のアダプタ（評価用キットに含まれていません）
AD9059FFA ¹	AD9059用のアダプタ（評価用キットに含まれていません）
AD9051FFA ¹	AD9051用のアダプタ（評価用キットに含まれていません）
LG-0204A ¹	AD10xxxおよびAD13xxxファミリー用のアダプタ（評価用キットに含まれていません）

¹ アダプタが必要な場合は、アダプタのパーツ番号とメール・アドレスを添えて、highspeed.converters@analog.comまで電子メールでお申し込みください。

² 評価用ボードAD6644とAD6645のリビジョンCで必要。リビジョンD以降は、HSC-ADC-EVALA-SC評価用ボードと直接互換性があります。