

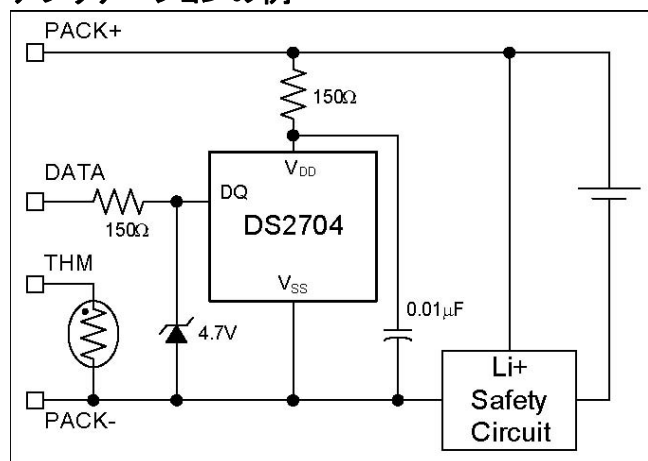
概要

DS2704 は、1280 ビットの EEPROM データストレージとセキュアハッシュアルゴリズム(SHA)エンジンを備えています。ダラスの 1-Wire®インタフェースは 1 個のバッテリーコンタクトでシリアル通信が可能であり、64 ビットの固有のシリアルナンバーによってマルチドロップネットワークと各デバイスの識別を実現します。

1280 ビットのメモリは各 32 バイトの 5 ページで構成され、バッテリーパック製造データのほかにバッテリーセル特性、充電電圧、電流、および温度パラメータの保存もサポートしています。各 EEPROM ページは回路内での再書き込みが可能で、個別に書き込み保護データにロックすることができます。

DS2704 は、米国連邦情報処理規格(Federal Information Publication) 180-1 および 180-2 と ISO/IEC 10118-3 に規定されたセキュアハッシュアルゴリズム(SHA-1)を採用しています。SHA-1 は信頼性の高い暗号ソリューションを提供し、バッテリーパックやその他の周辺機器が、認証された製造元で製造されていることを保証します。DS2704 はホストから伝送されたチャレンジとチップに保存された 64 ビットの秘密鍵を処理し、160 ビットのレスポンスを作成して、これをホストに返送します。秘密鍵がバッテリーとホスト間で伝送されることはありません。

アプリケーションの例



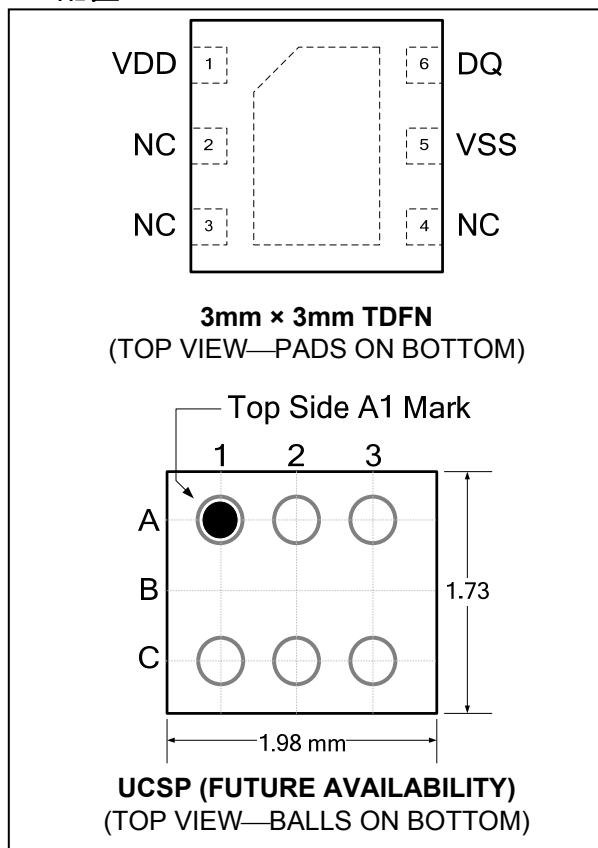
型番

PART	TEMP RANGE	PIN-PACKAGE
DS2704G+	-20°C to +70°C	6-TDFN
DS2704G+T&R	-20°C to +70°C	DS2704G+ on Tape-and-Reel
DS2704W	-20°C to +70°C	Bare Die

+は鉛フリーパッケージを示します。

1-Wire は Dallas Semiconductor の登録商標です。

ピン配置



特長

- SHA-1 アルゴリズムによるセキュアなチャレンジとレスポンスによる認証
- ロック可能な 32 バイト構成の 5 ページ EEPROM
- 標準およびオーバドライブ通信速度を備えるダラス 1-Wire インタフェース
- 固有の 64 ビットシリアルナンバー
- DS2502 のメモリマップおよび読取り機能コマンドに対応
- 最低 2.5VのV<sub>DD</sub>で動作
- 小型チップスケール UCSP および 3mm x 3mm の TDFN パッケージ(鉛フリー)

**ABSOLUTE MAXIMUM RATINGS**

Voltage Range on All Pins, Relative to  $V_{SS}$   
 Operating Temperature Range  
 Storage Temperature Range  
 Soldering Temperature

-0.3V to +6V  
 -40°C to +85°C  
 -55°C to +125°C

See IPC/JEDEC J-STD-020A Specification

*Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to the absolute maximum rating conditions for extended periods may affect device.*

**RECOMMENDED DC OPERATING CONDITIONS**

( $2.5V \leq V_{DD} \leq 5.5V$ ,  $T_A = -30^\circ\text{C}$  to  $+85^\circ\text{C}$ .)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Supply Voltage	$V_{DD}$	(Note 1)	2.5		5.5	V
Data Pin	DQ	(Note 1)	-0.3		+5.5	V

**DC ELECTRICAL CHARACTERISTICS**

( $2.5V \leq V_{DD} \leq 5.5V$ ,  $T_A = -30^\circ\text{C}$  to  $+85^\circ\text{C}$ , typical values at  $V_{DD} = 3.7V$  and  $T_A = 25^\circ\text{C}$ .)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Active Current	$I_{DD0}$	Standby mode (Note 4)		1	2	$\mu\text{A}$
	$I_{DD1}$	Communication mode using Standard Bus Timing (Note 5)		5	25	$\mu\text{A}$
		Communication mode using Overdrive Bus Timing (Note 5)		25	75	$\mu\text{A}$
	$I_{DD2}$	Computation mode		75	500	$\mu\text{A}$
	$I_{DDP}$	Programming mode		400	750	$\mu\text{A}$
Input Logic High: DQ	$V_{IH}$	(Note 1)	1.5			V
Input Logic Low: DQ	$V_{IL}$	(Note 1)			0.6	V
Output Logic Low: DQ	$V_{OL}$	$I_{OL} = 4\text{mA}$ (Note 1)			0.4	V
Pull-down Current: DQ	$I_{PD}$			1	3	$\mu\text{A}$

**EEPROM RELIABILITY SPECIFICATION**

( $2.5V \leq V_{DD} \leq 5.5V$ ,  $T_A = -30^\circ\text{C}$  to  $+85^\circ\text{C}$ .)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Write Endurance: EEPROM Data Field	$N_{EEC1}$	(Note 2)	50,000			Writes
Write Endurance: Secret EEPROM	$N_{EEC2}$	(Note 2)	1,000			Writes
Storage	$t_{EES}$	(Note 2, 3)	10			Years

**AC ELECTRICAL CHARACTERISTICS**

( $2.5V \leq V_{DD} \leq 5.5V$ ,  $T_A = -30^\circ\text{C}$  to  $+85^\circ\text{C}$ .)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Computation Time	$t_{SHA}$				15	ms
EEPROM Copy Time	$t_{EEC}$	(Note 2)			10	ms

**AC ELECTRICAL CHARACTERISTICS: 1-WIRE INTERFACE**(2.5V ≤ V<sub>DD</sub> ≤ 5.5V, T<sub>A</sub> = -30°C to +85°C.)

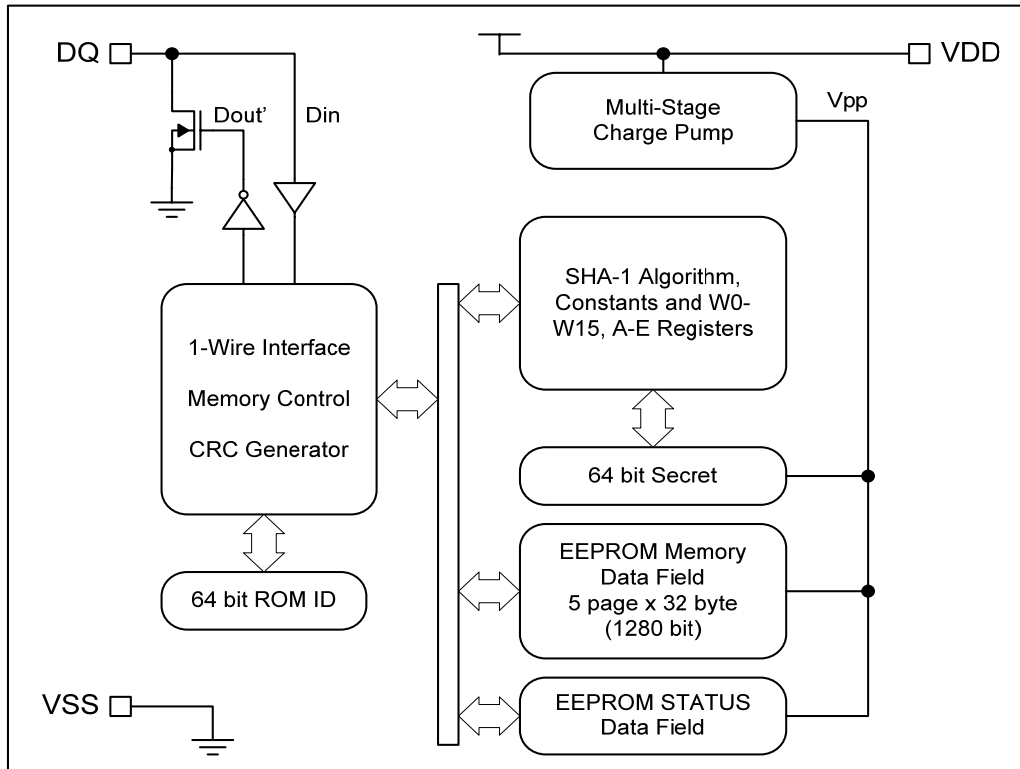
PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
<b>STANDARD BUS TIMING</b>						
Time Slot	t <sub>SLOT</sub>		60		120	μs
Recovery Time	t <sub>REC</sub>		1			μs
Write 0 Low Time	t <sub>LOW0</sub>		60		120	μs
Write 1 Low Time	t <sub>LOW1</sub>		1		15	μs
Read Data Valid	t <sub>RDV</sub>				15	μs
Reset Time High	t <sub>RSTH</sub>		480			μs
Reset Time Low	t <sub>RSTL</sub>		480		960	μs
Presence Detect High	t <sub>PDH</sub>		15		60	μs
Presence Detect Low	t <sub>PDL</sub>		60		240	μs
<b>OVERDRIVE BUS TIMING</b>						
Time Slot	t <sub>SLOT</sub>		6		16	μs
Recovery Time	t <sub>REC</sub>		1			μs
Write 0 Low Time	t <sub>LOW0</sub>		6		16	μs
Write 1 Low Time	t <sub>LOW1</sub>		1		2	μs
Read Data Valid	t <sub>RDV</sub>				2	μs
Reset Time High	t <sub>RSTH</sub>		48			μs
Reset Time Low	t <sub>RSTL</sub>		48		80	μs
Presence Detect High	t <sub>PDH</sub>		2		6	μs
Presence Detect Low	t <sub>PDL</sub>		8		24	μs
DQ Capacitance	C <sub>DQ</sub>				60	pF

**Note 1:** All voltages are referenced to V<sub>SS</sub>.**Note 2:** EEPROM programming temperature range limited to 0°C to 50°C.**Note 3:** Device written N<sub>EEC</sub> times then stored for t<sub>EES</sub> at 50°C.**Note 4:** DQ = V<sub>DD</sub>.**Note 5:** Current measured with minimum bus timing while the master issues: 1-Wire Reset, Skip ROM, Write Challenge, Write Repeated 0's until end of measurement.

## 端子説明

端子	名称	機能
6	DQ	シリアルインタフェースのデータ I/O 端子。16kbps または 143kbps での双方向データ送受信。
5	V <sub>SS</sub>	電源GNDおよびシリアル通信用リファレンス。V <sub>SS</sub> をバッテリーパックの負端子に接続してください。
1	V <sub>DD</sub>	電源入力。0.01μF (typ)のコンデンサでV <sub>SS</sub> にバイパスしてください。
2, 3, 4	NC	接続なし

図 1. ブロック図



## 詳細

DS2704 は EEPROM メモリアレイと SHA-1 認証機能で構成され、これらへのアクセスは 1-Wire インタフェースを通じて行われます。1-Wire インタフェースは、64 ビット Net Address (ROM ID)、SHA-1 認証、1280 ビット EEPROM メモリ、および EEPROM ステータスへのホストシステムによるアクセスを制御します。

DS2704 は、スタンバイ、通信、計算、およびプログラミングの 4 モードの 1 つで動作します。スタンバイモードはデフォルトの動作モードです。タスクのいずれかが終了すると、この IC は自動的にスタンバイモードに戻ります。また、 $t_{RSTL}$  の期間 DQ 端子のローの状態が続くと直ちにスタンバイモードに入ります。スタンバイモードに入ると、DQ をロジックハイにしてもスタンバイモードが持続します。ほとんどの動作は通信モードで行われ、ホストシステムは Net Address コマンドを使って DS2704 のアドレスを指定し、さらにメモリ機能コマンドを使って EEPROM とステータスデータを検索するか、または認証の交換を設定してその結果を検索します。消費電流  $I_{DD1}$  はバスの動作、通信方向、および標準またはオーバドライブのバスタイミングの選択に応じて変動します。

SHA-1 計算モードでは、消費電流が  $t_{SHA}$  の期間に  $I_{DD2}$  に増加します。Compute MAC 機能コマンドの 1 つの最終ビットが送信された後にこのモードの負荷電流が生じます。

DS2704 の不揮発性メモリ部分に書き込みを行う場合にプログラミングモードが開始されます。Copy Scratchpad、Write Status、Compute Secret、Clear/Look Secret、またはClear/Set Overdrive Timingの各コマンドが実行されると、消費電流は $t_{EEC}$ の間 $I_{DDP}$ に増加します。

メモリとステータスの各データフィールドを読み取るNet Address/ROMコマンドおよび機能コマンドの各レベルでは、DS2502 と DS2704 の間に機能的な互換性が保たれています。DS2502 ではEEPROM技術を使用しているのに対し、DS2704 はEEPROM技術をベースにしているため、メモリとステータスの各データフィールドへの書き込みはDS2502 と同じではありません。DS2704 は、回路内プログラミングを容易にするためにチャージポンプを内蔵しています。このため、バックの製造中に外部から高電圧のプログラミングパルスを印加する必要がありません。DS2704 には、データとして 0 または 1 の値を最大で $N_{EEC}$ 回書き込むことができます。EEPROMページのデータは再プログラミングが可能のため、ステータスデータフィールドにはページアドレス変更バイトが不要です。したがってDS2704 はDS2502 との読取り互換性に関するページアドレス変更バイトを継承していますが、ページアドレス変更バイトは出荷時のデフォルト値のFFhから変更することはできません。

## 認証

認証は、512 ビットメッセージブロックに対し FIPS-180 準拠の SHA-1 単方向ハッシュアルゴリズムを使って行われます。このメッセージブロックは、64 ビットのシークレット、64 ビットのチャレンジ、および 384 ビットの定数データで構成されます。オプションとして、ハッシュ操作に使用される 384 ビットの定数データからの 64 ビットを 64 ビットのネットアドレスに置き換えることができます。メッセージブロック構成の詳細については、ダラス/マキシムにお問い合わせください。

ホストと DS2704 はともに、相互に既知のシークレットに基づいて結果を計算します。結果のデータは、メッセージ認証コード (Message Authentication Code: MAC) またはメッセージダイジェストと呼ばれ、ホストの結果と比較するために DS2704 から返送されます。シークレットはバス上で伝送されることがないため、バストラフィックを監視してこれを検出することができません。各認証の試行は、ホストシステムが Write Challenge コマンドによって 64 ビットランダムチャレンジを送信することで開始されます。この後、ホストは Compute MAC または Compute MAC with ROM ID コマンドを送出します。MAC は、FIPS 180 によって計算された後、最下位ビットで始まる 160 ビットのシリアルストリームとして返送されます。

## DS2704 の認証コマンド

**WRITE CHALLENGE [0Ch]**。このコマンドは 64 ビットのチャレンジを DS2704 に書き込みます。このコマンドの MSB が終了すると、64 ビットデータ引数の LSB を直ちに書き込むことができます。書き込みが 8 バイトを超えると、チャレンジレジスタ内の最終値が未確定になります。信頼性の高い結果を得るためには、Write Challenge コマンドをすべての Compute MAC または Compute Next Secret コマンドに先立って送出しなければなりません。

**COMPUTE MAC WITHOUT ROM ID [36h]**。このコマンドは、チャレンジの値と内部のシークレットに基づいてSHA-1 計算を開始します。ロジック 1 がROM IDの代りにロードされます。このコマンドによって、マスタシークレットとMACレスポンスをROM IDとは無関係に使用することができます。DS2704 は、このコマンドの最終ビットを受信した後、 $t_{SHA}$ の間にMACを計算します。MACの計算が終了すると、ホストは 8 つの書き込み 0 タイムスロットを書き込み、さらに 160 の読取りタイムスロットを送出して、20 バイトのMACを受信する必要があります。コマンドのタイミングについては、16 ページの図 7 を参照してください。

**COMPUTE MAC WITH ROM ID [35h]**。このコマンドは、ROM IDがメッセージブロックに含まれていることを除いてCompute MAC without ROM IDと同じ構成です。各DS2704 に固有のROM IDをMAC計算に含めると、各トークンに固有のシークレットを使用し、またホストデバイスにマスタシークレットを使用することができます。詳細については、<http://japan.maxim-ic.com> でアプリケーションノート「White Paper 4」を参照してください。コマンドのタイミングについては、16 ページの図 7 を参照してください。

**注:** 電源投入の直後、DS2704 の初期化にダミーの Compute MAC コマンドが必要です。ダミーのコマンドを送出しなければ最初の認証試行が 0 のチャレンジ値を使って計算されます。ダミーの Compute MAC コマンドを送出すると、Compute MAC コマンドバイトの 8 番目のビットの直後にコマンドシーケンスを終了させることができます。SHA-1 計算を待ってその結果を読み戻す必要はありません。

バッテリーまたは周辺機器を認証する際に使用される SHA-1 関係のコマンドを、参考のため表 1 に要約します。シークレットのクリア、計算、およびロックに必要な 4 つのコマンドをさらに以下の項で詳しく説明します。

表 1. 認証機能コマンド

COMMAND	HEX	FUNCTION
Write Challenge	0C	Writes 64-bit challenge for SHA-1 processing. Required prior to issuing Compute MAC and Compute Next Secret commands.
Compute MAC <i>without</i> ROM ID and return MAC	36	Computes hash the message block with logical 1's in place of the ROM ID. Returns the 160-bit MAC.
Compute MAC <i>with</i> ROM ID and return MAC	35	Computes hash of the message block including the ROM ID. Returns the 160-bit MAC.

## シークレット管理機能コマンド

**CLEAR SECRET [5Ah]**. このコマンドは 64 ビットのシークレットをすべて 0 (0000 0000 0000 0000h) に設定します。ホストは、DS2704 がこの新しいシークレット値をEEPROMに書き込むまで  $t_{EEC}$  の間待つ必要があります。コマンドのタイミングについては 18 ページの図 10 を参照してください。

**COMPUTE NEXT SECRET WITHOUT ROM ID [30h]**. このコマンドは、MACのSHA-1 計算を開始し、得られたMACの一部を次の(または新しい)シークレットとして使用します。MACの計算は、現在の 64 ビットのシークレットと 64 ビットのチャレンジを用いて実行されます。ロジック 1 がROM IDの代りにロードされます。この出力のMACの 64 ビットが新しいシークレット値として使用されます。ホストは、このコマンドの送出後SHA-1 計算が終了するまでの  $t_{SHA}$  の間待ち、さらにDS2704 がこの新しいシークレット値をEEPROMに書き込むまでの  $t_{EEC}$  の間待つ必要があります。コマンドのタイミングについては 17 ページの図 8 を参照してください。

**COMPUTE NEXT SECRET WITH ROM ID [33h]**. このコマンドは、MACのSHA-1 計算を開始し、得られたMACの一部を次の(または新しい)シークレットとして使用します。MACの計算は、現在の 64 ビットのシークレット、64 ビットのROM ID、および 64 ビットのチャレンジを用いて実行されます。この出力のMACの 64 ビットが新しいシークレット値として使用されます。ホストは、このコマンドの送出後SHA-1 計算が終了するまでの  $t_{SHA}$  の間待ち、さらにDS2704 がこの新しいシークレット値をEEPROMに書き込むまでの  $t_{EEC}$  の間待つ必要があります。コマンドのタイミングについては 17 ページの図 8 を参照してください。

**LOCK SECRET [6Ah]**. このコマンドは、64 ビットのシークレットの書き込みを保護して、シークレット値の偶発的または不当な上書きを防止します。EEPROMに保存されるシークレット値は「最終的なもの」となります。ホストは、DS2704 がロックシークレットビットをEEPROMに書き込むまでの  $t_{EEC}$  の間待つ必要があります。コマンドのタイミングについては 18 ページの図 10 を参照してください。

表 2. シークレットをロードする機能コマンド

COMMAND	HEX	FUNCTION
Clear Secret	5A	Clears the 64-bit Secret to 0000 0000 0000 0000h
Compute Next Secret <i>without</i> ROM ID	30	Generates new global secret
Compute Next Secret <i>with</i> ROM ID	33	Generates new unique secret
Lock Secret	6A	Sets lock bit to prevent changes to the Secret

## 1-WIRE 速度制御機能コマンド

**CLEAR OVERDRIVE [8Dh]**. このコマンドは、電気的特性表に示した標準の 1-Wire タイミングを選択します。タイミングの設定はEEPROMに保存されるため、選択した設定は最初の電源投入時に呼び出すことができます。ホストは、DS2704 が設定をEEPROMに書き込むまでの  $t_{EEC}$  の間待つ必要があります。コマンドのタイミングについては 18 ページの図 10 を参照してください。標準の 1-Wire タイミングは出荷時のデフォルトです。

**SET OVERDRIVE [8Bh]**. このコマンドは、電気的特性表に示したオーバドライブの 1-Wire タイミングを選択します。タイミングの設定はEEPROMに保存されるため、選択した設定は最初の電源投入時に呼び出すことができます。ホストは、DS2704 が設定をEEPROMに書き込むまでの  $t_{EEC}$  の間待つ必要があります。コマンドのタイミングについては 18 ページの図 10 を参照してください。

表 3. 1-Wire 速度制御機能コマンド

COMMAND	HEX	FUNCTION
Set Overdrive	8B	Sets 1-Wire interface timings to OVERDRIVE.
Clear Overdrive	8D	Sets 1-Wire interface timings to STANDARD. (Factory Default)

## EEPROM メモリ

DS2704は、EEPROMデータフィールドにアクセスするためにリニアアドレス空間を備えています。Read Memory機能コマンドとRead Data/Generate CRC Memory機能コマンドはEEPROMデータフィールドの下位1024ビットへのDS2504レガシーアクセスを提供します。EEPROMデータフィールド全体への読取りアクセスは、Read All機能コマンドによって行われます。Write Scratchpad、Read Scratchpad、およびCopy Scratchpadの各機能コマンドは、EEPROMデータフィールドに書込みアクセスを行います。EEPROMメモリは、「表4. EEPROMデータフィールド」に示すように、各32バイトの5ページで構成されています。すべてのページは読み書き(R/W)の両方のアクセスが可能です。納品時は1280ビットEEPROMデータフィールド全体にロジック1が現われます。

表 4. EEPROM データフィールド

ADDRESS (HEX)	DESCRIPTION	READ/WRITE
0000 – 001F	PAGE 0 (32 bytes)	R/W*
0020 – 003F	PAGE 1 (32 bytes)	R/W*
0040 – 005F	PAGE 2 (32 bytes)	R/W*
0060 – 007F	PAGE 3 (32 bytes)	R/W*
0080 – 009F	PAGE 4 (32 bytes)	R/W*
00A0 – FFFF	Reserved	

\*書込みには $t_{EEC}$ のプログラミング遅延が必要です。

**READ MEMORY [F0h]**。Read Memoryコマンドは、1280ビットEEPROMデータフィールドの下位1024ビット(ページ0~3)からのデータの読取りに使用されます。バスマスタは、コマンドバイトの後に、データフィールド内の開始バイト位置を示す2バイトアドレス(TA1 = (T7:T0)、TA2 = (T15:T8))を続けて送出します。コマンドバイトとアドレスバイトの8ビットCRCは、DS2704によって計算され、正しいコマンドワードと開始アドレスが受信されたことを確認するためにバスマスタによって読み戻されます。バスマスタがCRCを不正であるとみなした場合は、リセットパルスを送出してシーケンス全体を反復します。バスマスタがCRCを正しいとみなした場合は、読取りタイムスロットを送出してEEPROMデータフィールドから先頭アドレスで始まるデータを受け取ることができます。バスマスタは、随時リセットパルスを送出することができますが、データフィールドのページ3の末尾に達するまで読取りタイムスロットの送出を続けることもできます。

ページ 3 の末尾まで読取りを続ける場合、バスマスタはさらに 8 つの読取りタイムスロットを送出することが可能で、DS2704 はページ 3 の先頭の開始バイトから最終バイトまで読み取った全データバイトの 8 ビット CRC で応答します。ページ 3 の末尾に達する前にリセットパルスによってコマンドトランザクションを終了すると、8 ビット CRC の有効性が失われます。

**READ DATA/GENERATE 8-BIT CRC [C3h]**。Read Data/Generate 8-bit CRC コマンドは、1280 ビット EEPROM データフィールドの下位 1024 ビット(ページ 0~3)からのデータの読取りに使用されます。バスマスタは、コマンドバイトの後に、データフィールド内の開始バイト位置を示す 2 バイトアドレス(TA1 = (T7:T0)、TA2 = (T15:T8))を続けて送出します。コマンドバイトとアドレスバイトの 8 ビット CRC は、DS2704 によって計算され、正しいコマンドワードと開始アドレスが受信されたことを確認するためにバスマスタによって読み戻されます。バスマスタが CRC を不正であるとみなした場合は、リセットパルスを送出してシーケンス全体を反復します。バスマスタが CRC を正しいとみなした場合は、読取りタイムスロットを送出して EEPROM データフィールドから先頭アドレスで始まるデータを受け取ることができます。バスマスタは、随時リセットパルスを送出することができますが、32 バイトページの末尾に達するまで読取りタイムスロットの送出を続けることもできます。32 バイトページの末尾まで読取りを続ける場合、バスマスタはさらに 8 つの読取りタイムスロットを送出することが可能で、DS2704 は現在ページの先頭の開始バイトから

最後のバイトまで読み取った全データバイトの 8 ビット CRC で応答します。CRC が受信されると、追加された 8 つの読取りタイムスロットは次ページの最初のバイトで始まるデータを返します。このシーケンスは、バスマスタがページ 3 とこれに付随する CRC を読み取るまで続きます。こうして、データの各ページは、32 バイトのユーザプログラムによる EEPROM データと各ページの最後に自動的に生成される 8 ビット CRC とから成る合計 33 バイト長であるとみなすことができます。Read Data/Generate 8-bit CRC コマンドシーケンスは、リセットパルスを送出して随時終了することができます。

**READ ALL [65h]**。Read All コマンドは、EEPROM データフィールドの 1280 ビット(ページ 0~4)すべてからのデータの読取りに使用されます。ページ 0~3 は DS2502 の Read Memory および Read Data/Gen CRC のレガシーコマンドによってもアクセスが可能です。ページ 4 は Read All コマンドによってのみアクセスが可能になります。

バスマスタは、コマンドバイトの後に、データフィールド内の開始バイト位置を示す 2 バイトアドレス(TA1 = (T7:T0)、TA2 = (T15:T8))を続けて送ります。コマンドバイトとアドレスバイトの 8 ビット CRC は、DS2704 によって計算されます。バスマスタは、8 つの読取りタイムスロットを送出して CRC 値を受信する必要があり、その後、さらに読取りタイムスロットを送出して DS2704 から TA2:TA1 で始まるデータを受信する必要があります。

読取りが EEPROM データフィールド(0000h~009Fh)内で始まり、009Fh よりも先まで続くと、返送された全データの 8 ビット CRC は DS2704 によって計算され、データフィールドの最終バイトに続いて返送されます。読取りが指定された範囲で始まるか、またはタイムスロットが 8 ビット CRC の受信後に送られると、DS2704 はロジック 1 を返します。

**WRITE SCRATCHPAD [6CH]**。WRITE SCRATCHPAD コマンドは、スクラッチパッドバッファへの最大 8 バイトの書込みに使用され、さらにスクラッチパッドバッファは COPY SCRATCHPAD コマンドによる 1280 ビット EEPROM データフィールドのプログラミングに使用されます。バスマスタは、WRITE SCRATCHPAD 機能コマンドに続いて 1 バイトのアドレス引数を送ります。この引数は、書き込まれる後続バイトストリームのスクラッチパッド内における開始バイト位置を表わします。アドレスの有効範囲は 00H~07H です。アドレスは、各データバイトが書き込まれた後に自動的にインクリメントされます。アドレスが 07H よりも大きくなると、それ以上のバイトは受け付けられません。また、不完全なバイトはスクラッチパッドに書き込まれません。WRITE SCRATCHPAD コマンドはスクラッチパッドの LSBYTE を最初に書き込むため、書込みが 8 バイトに達しないとスクラッチパッドバッファの上位バイトには以前の操作によるデータが残ります。COPY SCRATCHPAD コマンドはスクラッチパッド全体を EEPROM データフィールドに転送するため、スクラッチパッドの不完全な書込みには注意する必要があります。スクラッチパッドデータが EEPROM へのコピーに不適切であるとマスタが判断した場合、リセットパルスを送出してから書込みシーケンス全体(コマンドとデータ)を反復する必要があります。

**READ SCRATCHPAD [69h]**。Read Scratchpad コマンドは、EEPROM データフィールドのプログラミング前にスクラッチパッドデータの確認を要する場合にスクラッチパッドデータの返送に使用されます。バスマスタは、Read Scratchpad 機能コマンドに続いて 1 バイトのアドレス引数を送ります。この引数は、読み取られる最初のバイトのスクラッチパッド内における開始バイト位置を表わします。アドレスの有効範囲は 00h~07h です。アドレスは、各データバイトが読み取られた後に自動的にインクリメントされます。アドレスが 07h よりも大きくなると、それ以上の読取りの結果はビット値 1 で返されます。DS2704 は、最下位バイトの最下位ビットで始まるスクラッチパッドから最大 64 ビットを返します。

**COPY SCRATCHPAD [48H]**。COPY SCRATCHPAD 機能コマンドは、8 バイトのスクラッチパッドバッファから EEPROM データフィールドメモリへのデータ転送に使用されます。転送は 8 バイト境界から行われます。バスマスタは、COPY SCRATCHPAD 機能コマンドの後に、2 バイトの宛先アドレス(TA1 = (T7:T0)、TA2 = (T15:T8))を続けて送ります。DS2704 は、TA1 の 3 つの最下位ビットをゼロにして宛先アドレスを各 8 バイト境界の最下位バイト(LSBYTE)に整列させます。すなわち、TA1[T2:T0]は内部で 000B に設定されます。たとえば、TA2:TA1 = 0X0020、または TA2:TA1 = 0X0027 として COPY SCRATCHPAD コマンドを送出すると、同じ 8 バイトブロックがアドレス 0X0020 で始まるページ 1 にコピーされます。

スクラッチパッドの内容を EEPROM アレイにプログラムするためには  $t_{EEC}$  の遅延が必要です。コマンドのタイミングについては図 9 を参照してください。



## EEPROM ステータス

DS2704には、Read StatusとWrite Statusの各機能コマンドを使ってEEPROMステータスデータフィールドにアクセスするための、独立した8バイトのリニアアドレス空間があります。

**READ STATUS [AAh]**。Read Statusコマンドは、EEPROMステータスデータフィールドからのデータの読取りに使用されます。バスマスタは、コマンドバイトの後に、データフィールド内の開始バイト位置を示す2バイトアドレス(TA1 = (T7:T0)、TA2 = (T15:T8))を続けて送じます。コマンドバイトとアドレスバイトの8ビットCRCは、DS2704によって計算され、正しいコマンドワードと開始アドレスが受信されたことを確認するためにバスマスタによって読み戻されます。バスマスタがCRCを不正であるとみなした場合は、リセットパルスを送出してシーケンス全体を反復する必要があります。バスマスタがCRCを正しいとみなした場合は、読取りタイムスロットを送出して先頭アドレスから始まるデータを受け取ることができます。バスマスタは、随時リセットパルスを送出することができますが、EEPROMステータスデータフィールドの末尾に達するまで読取りタイムスロットの送信を続けることもできます。EEPROMステータスデータフィールドの末尾まで読取りを続ける場合、バスマスタはさらに8つの読取りタイムスロットを送出することが可能で、DS2704は先頭の開始バイトから最後のバイトまで読み取られた全データバイトの8ビットCRCで応答します。さらに読取りタイムスロットを追加するとロジック1を返します。Read Statusコマンドシーケンスは、リセットパルスを送出して随時終了することができます。

表 5. EEPROM ステータスフィールド

ADDRESS (HEX)	DESCRIPTION	READ/WRITE
0000	Write Protect Page bits B0: Page 0 Write Protect B1: Page 1 Write Protect B2: Page 2 Write Protect B3: Page 3 Write Protect B4: Page 4 Write Protect B5: Reserved for TMEX B6: Reserved for TMEX B7: Reserved for TMEX	R/W*
0001	Factory Programmed to FFh	R
0002	Factory Programmed to FFh	R
0003	Factory Programmed to FFh	R
0004	Factory Programmed to FFh	R
0005-0006	Reserved	R
0007	Factory Programmed to 00h	R

\*一度だけ0に書込み

**WRITE STATUS [55h]**。Write Statusコマンドは、EEPROMステータスデータフィールドのプログラミングに使用されます。アドレス0000hの書込み保護ページの複数ビットのみが書込み可能です。その他のバイトは出荷時に表5の値にプログラムされています。書込み保護ページの複数ビットは納品時にロジック1に設定されています。EEPROMのページデータは、これに対応する書込み保護ページのビットがロジック0に設定されるまで何度でも書き替えることができます。いったんロジック0に設定された書込み保護ページビットは、ロジック1に設定し直すことができません。書込み保護ページのビットをロジック0に設定すると、対応するページのデータは以後の変更や上書きが防止されます。

ページデータの変更を防止するために、バスマスタはWrite Status機能コマンドに続いて書込み保護ページの複数ビット(B7:B0)を含む1バイトのステータスデータを書き込みます。ステータスデータは、最下位ビットから最上位ビット(B0:B7)まで書き込む必要があります。ステータスデータの8番目のビットの書込みが終了すると、この書込みは取り消すことができません。ステータスデータバイト全体の書込みを終える前に書込み操作を中止する場合は、リセットパルスの送付後に書込みシーケンス全体を反復する必要があります。

書き込み遅延( $t_{EEC}$ )の経過後、マスタはRead Status機能コマンドを送出して適切な書き込み保護ページビットがプログラムされていることを確認することができます。

表 6. EEPROM メモリおよびステータス機能コマンド

COMMAND	HEX	FUNCTION
Read Memory	F0	Read data from the lower 1024 bits of the 1280-bit EEPROM Memory data field. Generates a CRC value if read continues to end of the 4 <sup>th</sup> page.
Read Data/Generate CRC	C3	Read data from lower 4 pages of the EEPROM Memory data field. Generates a CRC value of the data read from each page if read continues to the end of page.
Read All	65	Read data from all 5 pages of the EEPROM Memory data field.
Read Status	AA	Read data from the 8-byte EEPROM Status data field.
Write Status	55	Write the Page Protection bits in the EEPROM Status data field.
Write Scratchpad	6C	Write up to 8 bytes of data to the Scratchpad register.
Read Scratchpad	69	Read up to 8 bytes of the Scratchpad register data.
Copy Scratchpad	48	Programs the Scratchpad data to EEPROM DATA FIELD at the target address TA2:TA1.

注: Read Data、Read Data/Generate CRC、および Read Status の各コマンドは、対象アドレス(TA2:TA1)の値を 007Fh AND マスクでフィルタ処理して、EEPROM データフィールドと EEPROM ステータスフィールドのアドレス指定可能なサイズを 1024 ビットに制限します。対象アドレス値を 0080h (10 進 128) 以上にすると、各データフィールドの下位 128 バイトのデータが返されません。128 の倍数とした対象アドレス値が同じ CRC を返すようにフィルタが CRC の計算前に適用されることを忘れないことも重要です。CRC 値は TA2:TA1 = 0000h ~ 007Fh の場合のみ正しいこととなります。

## 1-Wire バスシステム

1-Wire バスは、1 個のバスマスタと少なくとも 1 個のスレーブを備えたシステムです。マルチドロップバスは複数のスレーブが接続された 1-Wire バスであり、シングルドロップバスはスレーブデバイスが 1 個のみ接続されたバスです。DS2704 はいかなる場合もスレーブデバイスです。バスマスタは、通常、ホストシステム内のマイクロプロセッサです。このバスシステムの説明は、64 ビットネットアドレス、CRC 生成、ハードウェア構成、トランザクションシーケンス、および 1-Wire 信号方式の 5 つのトピックで構成されています。

## 64 ビットネットアドレス (ROM ID)

各 DS2704 は、出荷時にプログラムされた固有の 64 ビット長の 1-Wire ネットアドレスを備えています。ネットアドレスという用語は、DS2502 およびその他のダラス 1-Wire 文書に記載された ROM ID または ROM コードという用語と同義語です。ネットアドレスの最初の 8 ビットは 1-Wire ファミリコード(09h)です。次の 48 ビットは固有のシリアルナンバーです。最後の 8 ビットは最初の 56 ビットの巡回冗長検査(CRC)です(図 2 参照)。64 ビットネットアドレスとデバイスに内蔵された 1-Wire I/O 回路によって、DS2704 はこのデータシートに詳しく述べた 1-Wire プロトコルにしたがって通信することができます。

図 2. 1-Wire ネットアドレス形式

8-BIT CRC	48-BIT SERIAL NUMBER	8-BIT FAMILY CODE (09H)
MSb		LSb

## CRC 生成

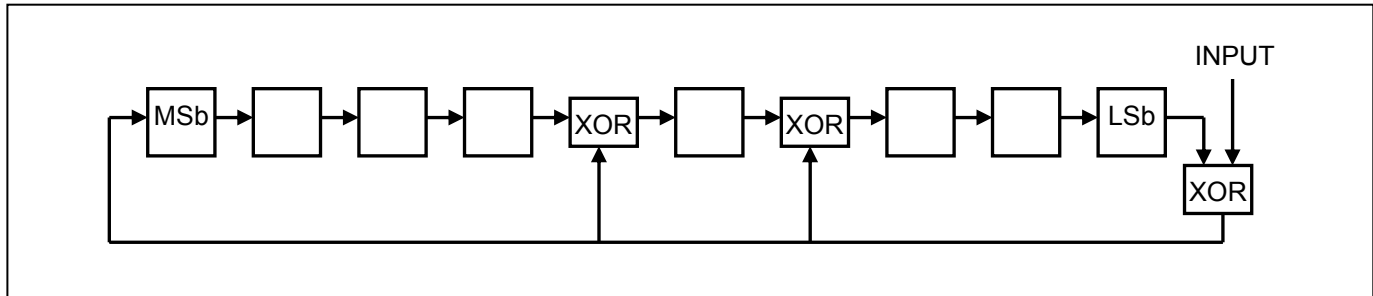
DS2704 は、その 1-Wire ネットアドレスの最上位バイトに 8 ビット CRC を保存しており、幾つかのコマンドプロトコルを実行する際に CRC を生成します。アドレスをエラーなしで送信するために、ホストシステムはアドレスの最初の 56 ビットから CRC 値を計算し、これを DS2704 からの CRC と比較することができます。

ホストシステムは、この CRC 値を確認しその結果に対して措置を講じる必要があります。DS2704 は、CRC 値を比較しないため、CRC の不一致によってコマンドシーケンス中止することはありません。CRC を適切に使用すると非常に高いレベルの完全性を備えた通信チャンネルが得られます。

図 3 に示すように、CRC は、ホストでシフトレジスタと XOR ゲートからなる回路を使って生成することができ、またソフトウェアで多項式  $X^8 + X^5 + X^4 + 1$  を使って生成することもできます。ダラス 1-Wire CRC の詳細は、アプリケーションノート 27:「ダラスセミコンダクタの iButton 製品に用いる巡回冗長検査(CRC)の理解と用法」([japan.maxim-ic.com/appnoteindex](http://japan.maxim-ic.com/appnoteindex))に掲載されています。

図 3 の回路では、シフトレジスタの各ビットが 0 に初期化されます。この後、ファミリーコードの最下位ビットから 1 ビットずつシフトインされます。ファミリーコードの 8 番目のビットが入力されると、シリアルナンバーが入力されます。シリアルナンバーの 48 番目のビットが入力されると、シフトレジスタの内容が CRC 値になっています。

図 3. 1-Wire CRC 生成ブロック図



幾つかのコマンドシーケンスを実行する際に、DS2704 は 8 ビット CRC を生成しこの値をバスマスタに提供して、バスマスタから DS2704 へのコマンド、アドレス、およびデータの転送確認を容易にします。DS2704 は、Read Memory、Read Status、および Read/Generate CRC の各コマンドに対して、バスマスタから受け取ったコマンドバイトとアドレスバイトが正しく受信されたことを確認するために、コマンドとアドレスに対する 8 ビット CRC を計算します。また、各 EEPROM ページが Read Data/Generate CRC コマンドによってマスタに送られる際、およびステータスメモリフィールド内の 8 バイトの情報に対して DS2704 の CRC 生成器はエラーのないデータ転送の確認に使用されます。

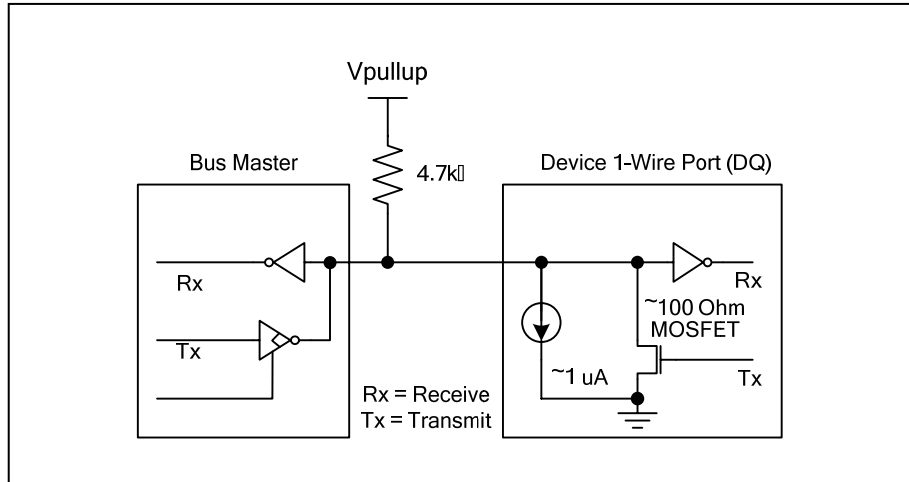
CRC がデータ転送の確認に使用される各場合に、バスマスタは同じ多項式関数を使って CRC 値を計算し、この計算値を DS2704 のネットアドレスに保存された CRC または DS2704 によって計算された CRC のどちらかと比較する必要があります。CRC 値の比較と操作を続けるかどうかの判断は、すべてバスマスタによって行われます。保存された CRC または DS2704 によって計算された CRC とホストによって計算された CRC が一致しない場合にコマンドシーケンスの進行を阻止する回路が DS2704 にはありません。

## ハードウェア構成

1-Wire バスには 1 本のラインしかないため、バス上の各デバイスは適切な時にラインの駆動が可能であることが重要です。このためには、1-Wire バス上の各デバイスをオープンドレインまたはトリステート出力ドライバを介してバスに接続する必要があります。DS2704 では、オープンドレイン出力ドライバが双方向インタフェース回路(図 4)の部品として使われています。バスマスタに双方向端子がない場合は、独立した出力端子と入力端子を相互接続して使用することができます。

1-Wireバスは、バスのバスマスタ端にプルアップ抵抗器を備えている必要があります。2kΩ~5kΩの値が推奨されます。1-Wireバスのアイドル状態はハイです。何らかの理由でバストランザクションが中断した場合は、ランザクションを正しく再開するためにはバスをアイドル状態にしておく必要があります。バスが  $t_{RSTL}$  を超えてローに保たれると、バス上のスレーブデバイスはこのロー期間をリセットパルスと解釈してランザクションを実質的に終了します。

図 4. 1-Wire バスインタフェース回路



## トランザクションシーケンス

1-Wire ポートを通じて DS2704 にアクセスするプロトコルは次の通りです。

- 初期化
- Net Address コマンド
- 機能コマンド
- データ転送(すべてがデータを転送しないコマンドではありません)

1-Wire バスのトランザクションはすべて、バスマスタが送信するリセットパルス、およびこれに続くバス上の DS2704 およびその他のスレーブが一斉に送信するプレゼンスパルスからなる初期化シーケンスで始まります。プレゼンスパルスは、少なくとも 1 個のデバイスがバス上にあり動作準備が整っていることをバスマスタに伝えます。詳しくは、以下の「I/O 信号方式」の項を参照してください。

## ネットアドレスコマンド

バスマスタは、少なくとも 1 個のスレーブの存在を検出すると、以下のパラグラフで説明する Net Address コマンドの 1 つを送出することができます。各 Net Address コマンド(ROM コマンド)名称の後には、そのコマンドに対応した 8 ビットの操作コード(括弧内)が続きます。

**Read Net Address [33h]**。このコマンドを使用すると、バスマスタは DS2704 の 1-Wire ネットアドレスを読み取ることができます。このコマンドは、バス上に 1 個のスレーブがある場合にのみ使用することができます。複数のスレーブが存在する場合は、すべてのスレーブが同時に送信しようとするデータの衝突が起ります(オープンドレインはワイヤード AND 出力を生成します)。

**Match Net Address [55h]**。このコマンドを使用すると、バスマスタは 1-Wire バス上にある 1 個の DS2704 を個別にアドレス指定することができます。アドレス指定された DS2704 のみが後続の機能コマンドに応答します。その他すべてのスレーブデバイスは、機能コマンドを無視してリセットパルスを待ちます。このコマンドは、バス上に少なくとも 1 個のスレーブデバイスが存在する場合に使用することができます。

**Skip Net Address [CCh]**。このコマンドは、バス上に DS2704 が 1 個しかないときバスマスタがスレーブのアドレスを指定せずに機能コマンドを送出するようにして時間を節約します。バス上に複数のスレーブデバイスが存在する場合は、すべてのスレーブが同時にデータを送信すると後続の機能コマンドがデータの衝突を起すことがあります。

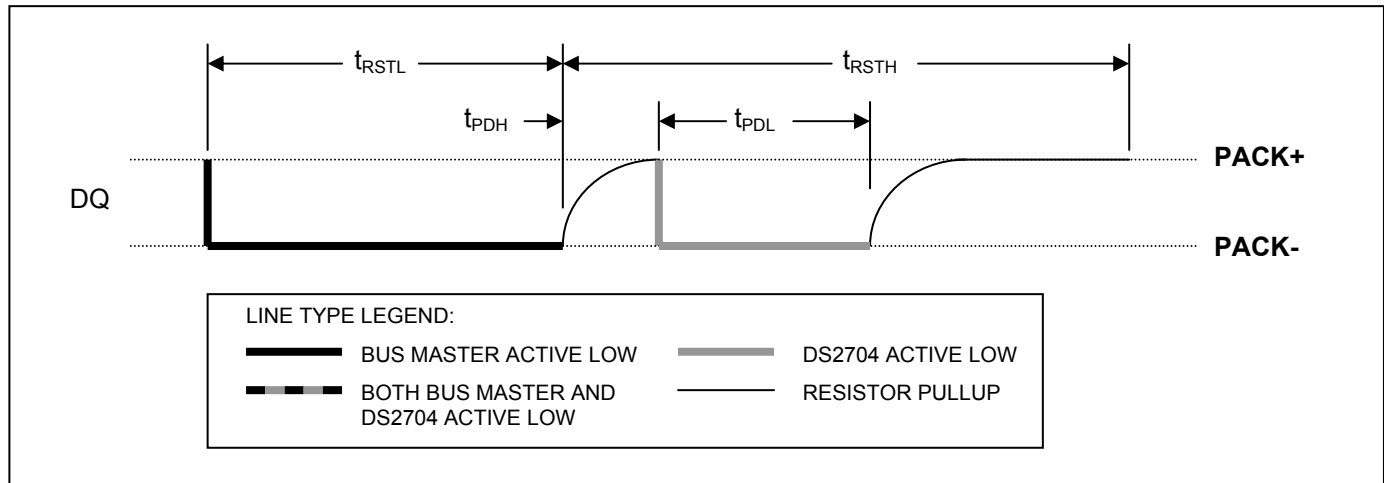
**Search Net Address [F0h]**。このコマンドを使用すると、バスマスタは消去法を使ってバス上に存在するすべてのスレーブデバイスの 1-Wire ネットアドレスを識別することができます。この検索処理は、1 ビットの読取り、そのビットの補数の読取り、さらにそのビットに所望の値の書込みの簡単な 3 ステップルーチンの繰返しです。バスマスタは、この簡単な 3 ステップルーチンをネットアドレスの各ビット位置で実行します。64 ビットすべてについて 1 回の試行を終了すると、バスマスタは 1 個のデバイスのアドレスを知ることができます。この処理をさらに繰り返すことによって残るデバイスが識別されます。実例を含むネットアドレス検索の詳細な説明については、「Book of iButton® Standards」の 5 章を参照してください([japan.maxim-ic.com/iButtonBook](http://japan.maxim-ic.com/iButtonBook))。

## I/O 信号方式

1-Wire バスには、データの完全性を確保するための厳密な信号方式プロトコルが必要です。DS2704 で使用されるプロトコルは次の 4 つです。すなわち、初期化シーケンス(リセットパルスに続くプレゼンスパルス)、書き込み 0、書き込み 1、および読取りデータです。バスマスタは、プレゼンスパルスを除くこれらすべての信号を生成します。

DS2704 との通信の開始に必要な初期化シーケンスを図 5 に示します。リセットパルスに続くプレゼンスパルスは、DS2704 がネットアドレスコマンドの受入れ準備が整っていることを示します。バスマスタは、 $t_{RSTL}$ の間リセットパルスを送信します(Tx)。この後、バスマスタはラインを解放して受信モードに入ります(Rx)。ここで、1-Wireバスラインはプルアップ抵抗器によってハイに駆動されます。DS2704 はDQ端子の立上りエッジを検出すると、 $t_{PDH}$ の間待つてから $t_{PDL}$ の間にプレゼンスパルスを送信します。

図 5. 1-Wire 初期化シーケンス



## 書き込みタイムスロット

書き込みタイムスロットは、バスマスタが 1-Wireバスをロジックハイ(非アクティブ)レベルからロジックローレベルに駆動すると始まります。書き込みタイムスロットには書き込み 1 と書き込み 0 の 2 種類があります。すべての書き込みタイムスロットは、持続時間が $t_{SLOT}$ で、サイクル間の最小回復時間が  $1\mu s$ の $t_{REC}$  でなければなりません。DS2704 は、ラインがローになった後の $t_{LOW1\_MAX}$ と $t_{LOW0\_MIN}$ の間に 1-Wireバスラインをサンプリングします。ラインがサンプリング時にハイであれば書き込み 1 が行われます。ラインがサンプリング時にローであれば書き込み 0 が行われます。サンプリングウィンドウを「図 6. 1-Wire書き込みおよび読取りタイムスロット」に示します。バスマスタが書き込み 1 タイムスロット生成する場合は、バスラインをローに駆動してから解放して書き込みタイムスロットの開始後 $t_{RDV}$ 以内にラインをハイに駆動する必要があります。ホストが書き込み 0 タイムスロットを生成する場合は、バスラインをローに駆動して書き込みタイムスロットの持続中ローに保つ必要があります。

## 読取りタイムスロット

読取りタイムスロットは、バスマスタが 1-Wireバスラインをロジックハイレベルからロジックローレベルに駆動すると始まります。バスマスタは、バスラインを少なくとも  $1\mu s$ の間ローに保つてからこれを解放して、DS2704 が有効なデータを伝送することができるようにする必要があります。この後、バスマスタは読取りタイムスロットの開始から $t_{RDV}$ 後にデータをサンプリングすることができます。読取りタイムスロットの最後までに、DS2704 はバスラインを解放し、バスが外付けプルアップ抵抗器によってハイに駆動することができるようにします。すべての読取りタイムスロットは、持続時間が $t_{SLOT}$ で、サイクル間の最小回復時間が  $1\mu s$ の $t_{REC}$  でなければなりません。詳細については、図 6 と電気的特性表のタイミング仕様を参照してください。

図 6. 1-Wire 読取りおよび書き込み時間スロット

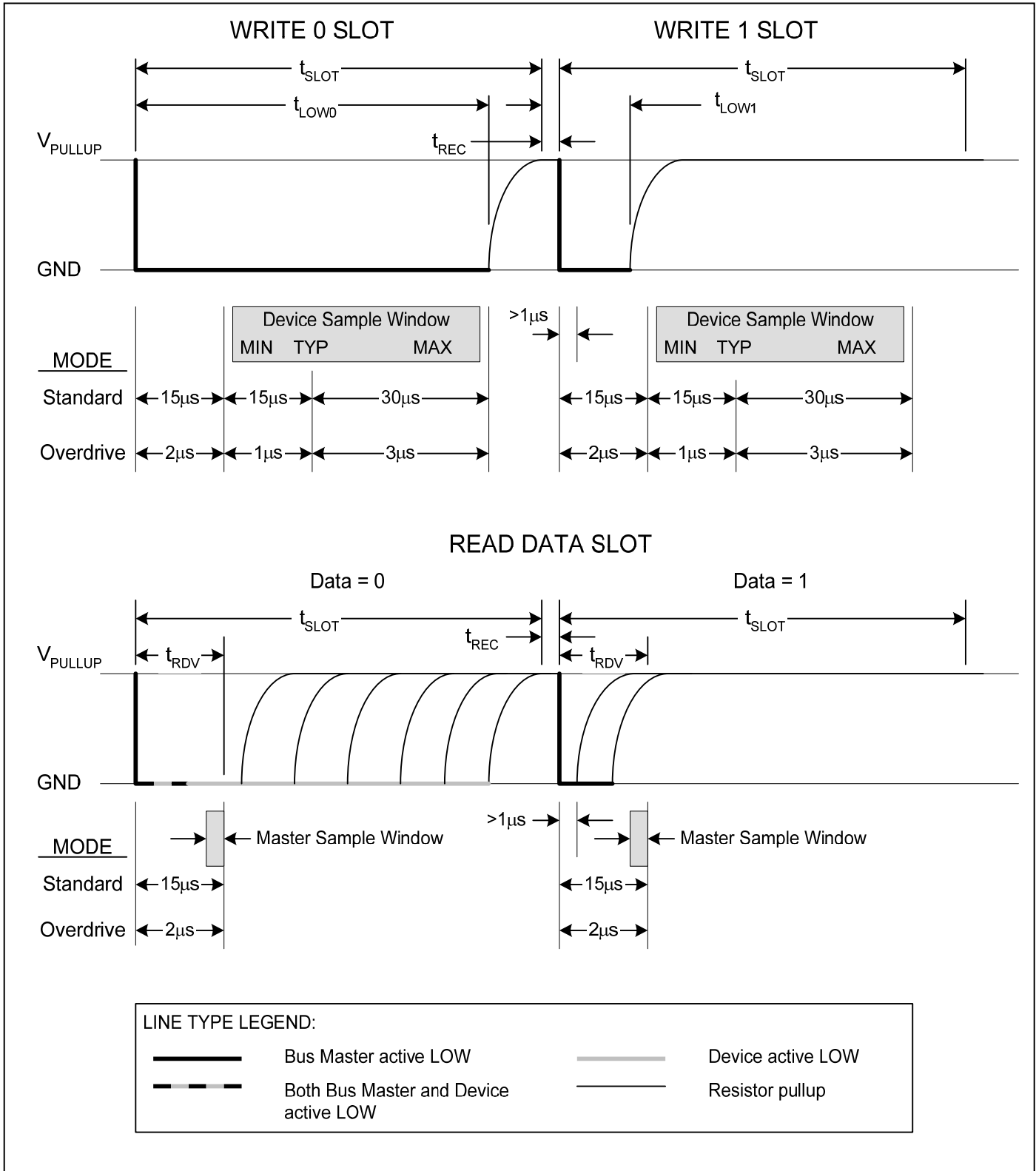


表 7. すべての機能コマンド

COMMAND	HEX	FUNCTION	COMPATIBILITY	
			DS2502	DS2703
Write Challenge	0C	Writes 64-bit challenge for SHA-1 processing. Required prior to all Compute MAC and Compute Next Secret commands.		<b>CC</b>
Compute MAC <i>without</i> ROM ID and return MAC	36	Computes hash of the message block with all 1's in place of the ROM ID.		<b>CC</b>
Compute MAC <i>with</i> ROM ID and return MAC	35	Computes hash of the message block using the ROM ID.		<b>CC</b>
Clear Secret	5A	Clears the 64-bit Secret to 0000 0000 0000 0000h.		
Compute Next Secret <i>without</i> ROM ID	30	Generates new global secret.		<b>NP</b>
Compute Next Secret <i>with</i> ROM ID	33	Generates new unique secret.		<b>NP</b>
Lock Secret	6A	Sets lock bit to prevent changes to the Secret.		<b>NP</b>
Read Memory	F0	Read data from 1024-bit EEPROM Memory data field.	<b>CC</b>	
Read Data/Generate CRC	C3	Read data from 1024-bit EEPROM Memory data field and generate a CRC value of the data read during the operation.	<b>CC</b>	
Read All	65	Read data from the all 5 pages of the EEPROM Memory data field.		
Read Status	AA	Read data from the 8-byte EEPROM Status data field.	<b>CC</b>	
Write Status	55	Write data to the EEPROM Status data field.	<b>NP</b>	
Write Scratchpad	6C	Write data to the 8-byte Scratchpad buffer.		
Read Scratchpad	69	Read data from the 8-byte Scratchpad buffer.		
Copy Scratchpad	48	Write Scratchpad data to EEPROM data field.		
Set Overdrive	8B	Sets 1-Wire interface timings to OVERDRIVE.		<b>NP</b>
Clear Overdrive	8D	Sets 1-Wire interface timings to STANDARD. (Factory Default).		<b>NP</b>
Reset	BB	Resets DS2704 (Software POR).		<b>CC</b>

重要: CC – 完全対応、NP – DS2704 ではプログラミングパルス不要。

表 8. 機能コマンド要件に対する指針

COMMAND	ISSUE MEMORY ADDRESS	ISSUE 00H BEFORE READ	READ/WRITE TIME SLOTS	READBACK CRC
Write Challenge			Write: 64	
Compute MAC		Yes	Read: up to 160	
Compute Next Secret				
Clear/Lock Secret, Set/Clear Overdrive				
Read Memory	16 bits: TA1, TA2		Read: up to 1024 (data) up to 16 (CRC)	After CMD + TA2:TA1, End of Page 3
Read Data/Gen CRC	16 bits: TA1, TA2		Read: up to 1024 (data) up to 40 (CRC)	After CMD + TA2:TA1, End of each page
Read All	16 bits: TA1, TA2		Read: up to 1280 (data)	After CMD + TA2:TA1, End of Page 4
Read Status	16 bits		Read: up to 64 (data) up to 16 (CRC)	After CMD + TA2:TA1, End of Status field
Write Status			Write: 8	
Write Scratchpad	8 bits		Write: up to 64	
Read Scratchpad	8 bits		Read: up to 64	
Copy Scratchpad	16 bits: TA1, TA2			
Reset				

図 7. Compute MAC 機能コマンド

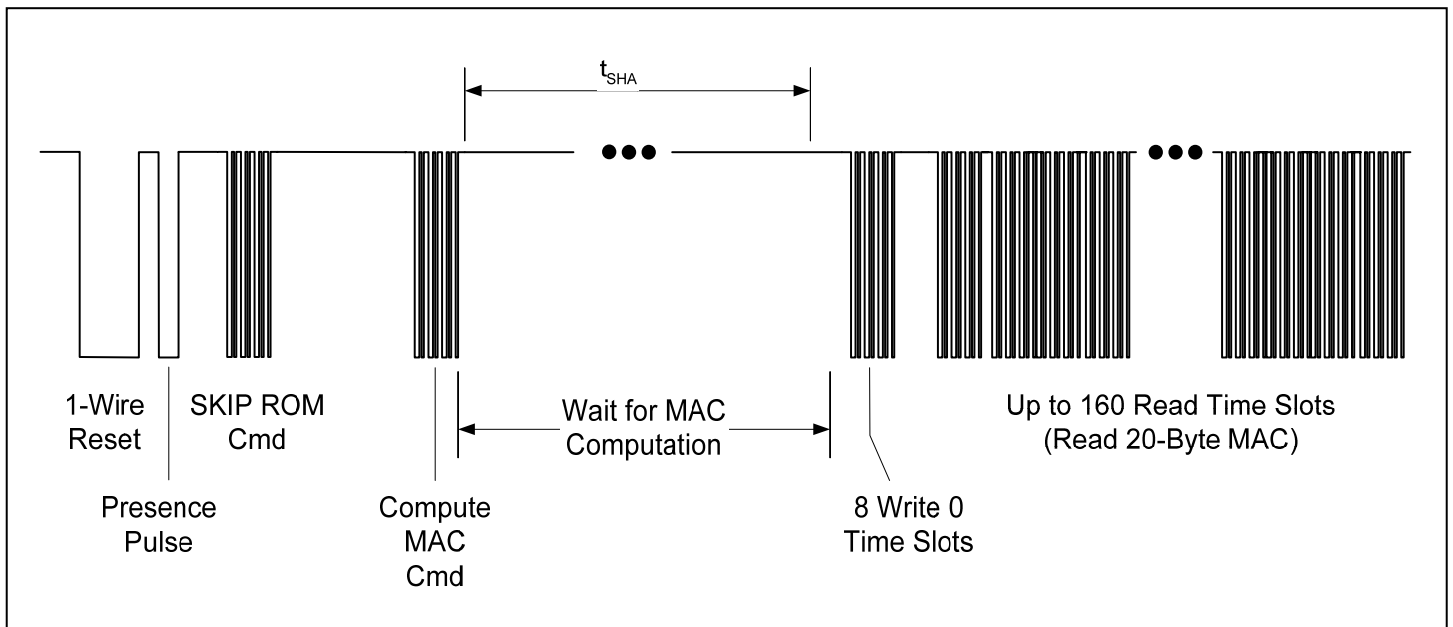




図 8. Compute Next Secret 機能コマンド

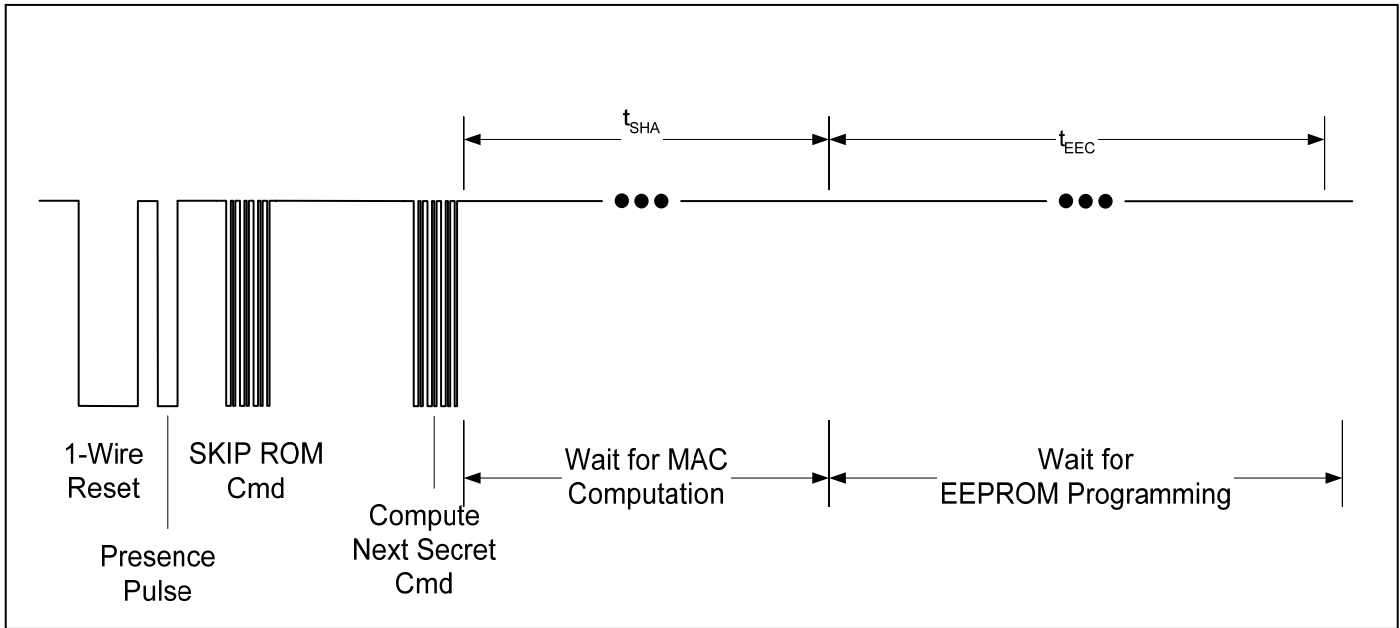


図 9. Copy Scratchpad 機能コマンド

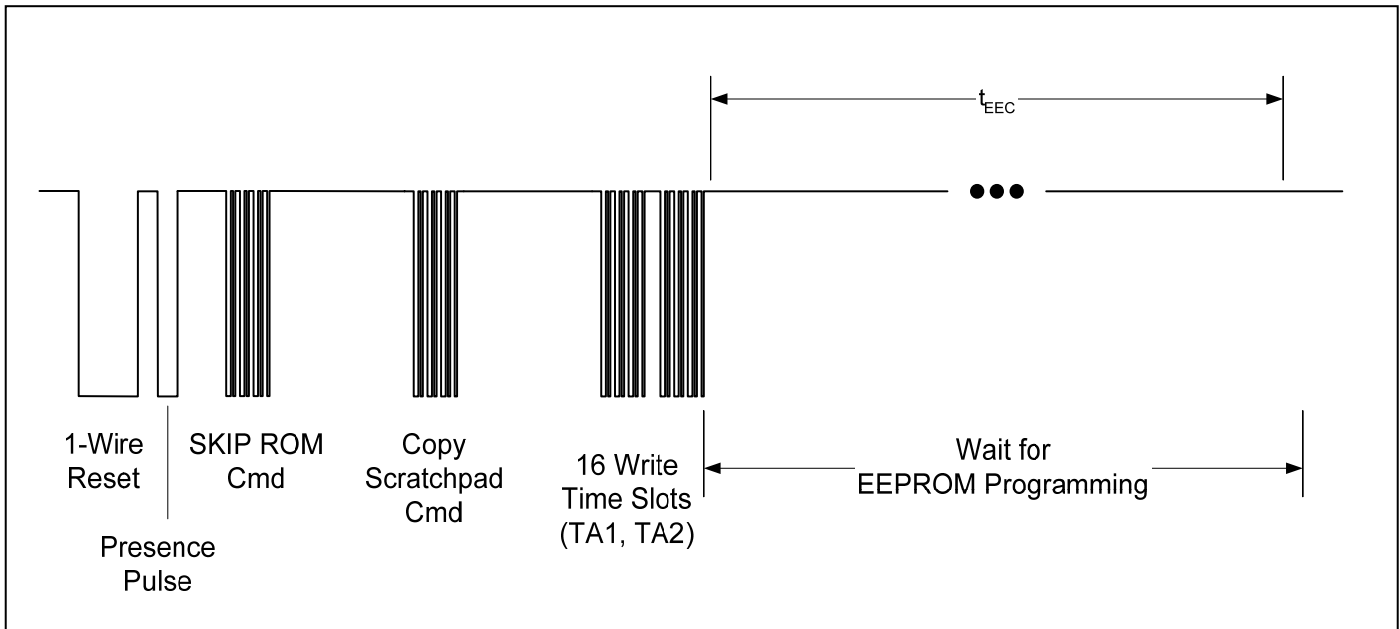
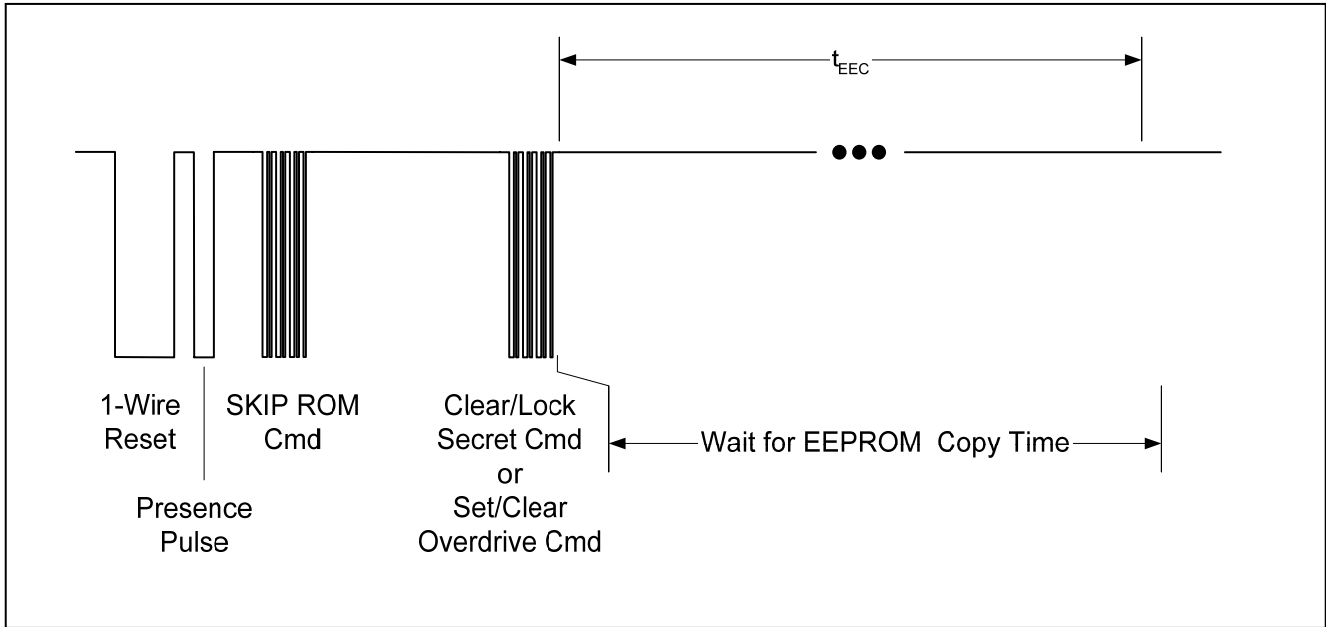


図 10. Clear/Lock Secret、Set/Clear Overdrive 機能コマンド



### パッケージ

(最新のパッケージ情報は、[japan.maxim-ic.com/DallasPackInfo](http://japan.maxim-ic.com/DallasPackInfo)をご参照下さい。)