

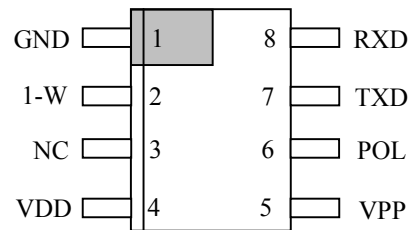
# DS2480B

負荷センサ付き、  
シリアル 1-Wire ラインドライバ

## 特長

- 汎用コモンランドシリアルポートに接続する MicroLAN アプリケーション用の 1-Wire® ラインドライバ
- すべての iButton® 及び MicroLAN 対応の 1-Wire スレーブデバイスと接続して動作
- 9600(デフォルト)、19200、57600、及び 115200bit/s の標準及びオーバドライブ 1-Wire 速度、ならびにシリアルポートデータレートで通信可能
- Crypto iButton、センサ、及び EEPROM 用に 12V EPROM プログラミングと強力 5V プルアップをサポート
- Crypto iButton のエネルギー需要が低下したとき強力プルアップを終結するための負荷センサを装備
- シリアル及び 1-Wire 通信用のタイムベースは許容差 ±5% に自己較正
- 長いラインを可能とし、放射を抑制するためのスルーレート制御された 1-Wire プルダウンとアクティブプルアップ
- 5V ベースの RS232 システムまたは直接、UART と接続する際に、ユーザが選択可能な RXD/TXD 極性によって部品点数を最少化
- 1-Wire のタイミング及びドライバ特性がプログラマブルであり標準速度で MicroLAN の広範な構成を可能とする
- データと制御情報を結合したスマートなプロトコルを採用しており、制御端子を余分に必要としない
- 光、IR、及び RF から RS232 レベルへのコンバータに対応
- 低コスト表面実装型 8ピン SOP パッケージ
- 4.5V~5.5V、-40°C~+85°C で動作

## ピン配置



8-Pin SO (150 mil)

## 端子説明

GND	— グランド
1-W	— 1-Wire 入力/出力
NC	— 接続なし
V <sub>DD</sub>	— 4.5V~5.5V
V <sub>PP</sub>	— オプションの EPROM プログラミング電圧
POL	— RXD/TXD 極性選択
TXD	— UART からのシリアルデータ
RXD	— UART へのシリアルデータ

## 型番

DS2480B	8-pin SOP
DS2480B/T&R	Tape-and-Reel Version of the DS2480B

本データシートは日本語翻訳であり、相違及び誤りのある可能性があります。設計の際は英語版データシートを参照してください。

価格、納期、発注情報については Maxim Direct (0120-551056) にお問い合わせいただくか、Maxim のウェブサイト (japan.maximintegrated.com) をご覧ください。

時間を必要とする 1-Wire 通信用の波形を発生するため、ホストの負担を軽減します。1-Wire の各タイムスロットに対してホストが全文字を送信する必要のある DS9097(E)とは対照的に、DS2480B は各文字を 8 つの 1-Wire タイムスロットに変換することによってデータスループットを大幅に向上させることができます。さらに、DS2480B は異なった 4 種のデータレート、115.2kbit/s、57.6kbit/s、19.2kbit/s、及び、パワーオン時のデフォルトである 9.6kbit/s で通信するように設定することができます。ホストの水晶制御された UART から受信されるコマンドコードは、内蔵のタイミング発生器を連続して較正するリファレンスとして働きます。DS2480B には、制御端子を必要とせずにデータと制御情報を融合するユニークなプロトコルが採用されています。この方法は、既製のシリアルから無線への変換器との互換性を維持しており、1-Wire メディアジャンパを容易に実現することができます。DS2480B の各種制御機能は、MicroLAN 1-Wire ネットワークに対して最適化されており、Crypto iButton、EPROM ベースのアドオンリーメモリ、EEPROM デバイス、及び 1-Wire サーモメータなど、現在のあらゆる 1-Wire デバイスについての特別なニーズに対応しています。

## 端子の詳細

端子	記号	説明
1	GND	<b>グラウンド端子。</b> 1-Wire バスのコモングラウンドリファレンスとグラウンドリターン。
2	1-W	<b>1-Wire 入力/出力端子。</b> スルーレート制御されたプルダウン、アクティブプルアップ、EPROM をプログラムするための $V_{PP}$ へのスイッチ機能、及び EEPROM をプログラムするためのローインピーダンス経路による $V_{DD}$ へのスイッチ機能を備えた 1-Wire バスは、温度の変換や Crypto iButton の動作を行います。
3	N.C.	<b>接続なし。</b>
4	$V_{DD}$	<b>電源入力端子。</b> チップ用電源と 1-Wire プルアップ電圧用として $5V \pm 10\%$ とし、常に $V_{PP}$ 以下でなければなりません。 $V_{DD}$ は、可能であれば独立した電圧レギュレータによって $V_{PP}$ から生成するべきです。
5	$V_{PP}$	<b>EPROM プログラミング電圧。</b> EPROM プログラミング用 12V 電源入力。EPROM のプログラミングが不要な場合は、この端子をシステムの 5V 電源に直接接続してください。
6	POL	<b>RXD/TXD の極性選択。</b> RS232(12V または 5V)に接続する場合は GND に接続;UART チップに直接接続する場合は $V_{DD}$ に接続。
7	TXD	<b>UART からのシリアルデータ。</b> ホストからのデータ入力(反転または真値);最大電圧振幅は $-0.3V \sim V_{DD} + 0.3V$ ;ロジックスレッシュホールドについては、DC 仕様を参照してください。
8	RXD	<b>UART へのシリアルデータ。</b> ホストへの信号出力;CMOS 互換レベルのプッシュプルドライバ;真の $\pm 12V$ RS232 システムの場合は、レベル変換器を外付けする必要があります。

## 概要

DS2480B は、TXD(送信)と RXD(受信)線を持つ 5V シリアル通信ポートを 1-Wire バスに直接インタフェースします。さらに、このデバイスは、速度変換を行って通信ポートのデータレートを 1-Wire のデータレートとは異なる値にすることができます。1-Wire ポートとそのタイミング、及びポートと 1-Wire バスの両方の通信速度に関係する幾つかのパラメータは設定可能です。これらの機能を実現する回路はブロック図に概要が示されています(図 1 参照)。

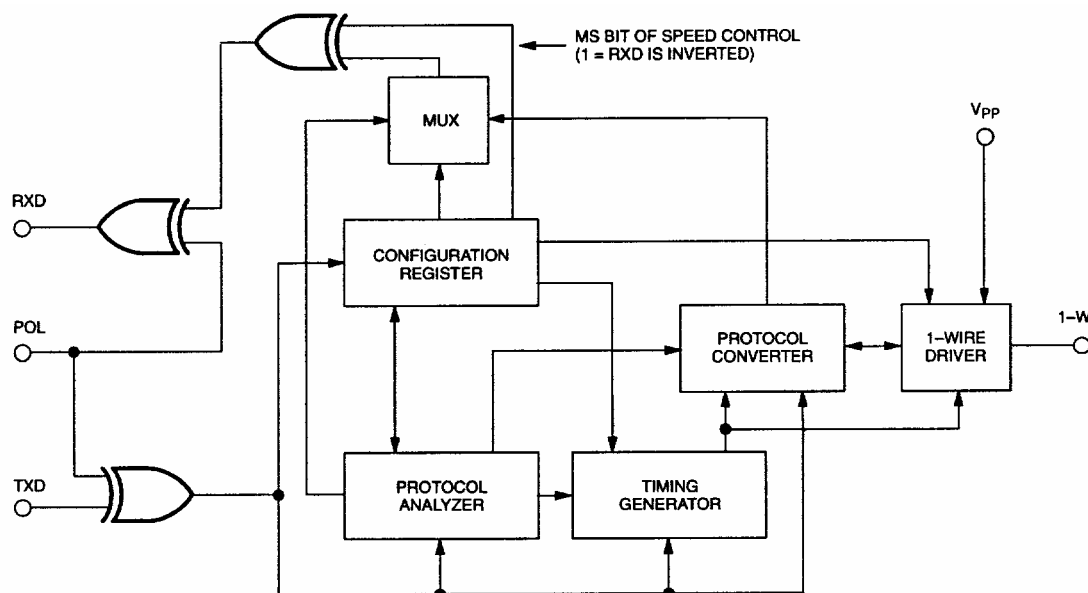
このデバイスは、TXD 端子を介してホストコンピュータのシリアル通信ポートからその入力データを受け取ります。アクティブハイとアクティブローシステムに対応するために、極性入力 POL を用いて入力信号を反転することができます。また、この端子のロジックレベルをハードワイヤ接続することによって選定した極性は、出力端子 RXD に対しても適用されます。インタフェースのハードウェアを最小限に抑制するために RXD と TXD が非対称であることが望ましい場合は、速度制御パラメータの最上位ビットを 1 に設定することによってこれが実現されます(「コンフィギュレーションパラメータ値コード」参照)。速度制御の最上位ビットを 1 に設定した場合も、TXD の極性は POL のロジックレベルによって選択されますが、RXD の極性は POL のロジックレベルが指定する極性とは反対になります。

データは、DS2480B のロジック回路のコアに入ると、データとコマンドバイトを分離しデバイスのタイミング発生器を較正するために解析されます。タイミング発生器は、通信インタフェースと 1-Wire バス及び 1-Wire バス上の波形の速度に関するすべてを制御します。

コマンドバイトは、コンフィギュレーションの設定に影響を与えるか、または 1-Wire バス上にある波形を発生させます。データバイトは、プロトコルコンバータによって適切な 1-Wire 動作に単純に変換されます。各データバイトは、1-Wire バス上の動作が終了すると直ぐに 1-Wire バスからのリターンバイトを生成して RXD 端子からホストに返信します。

1-Wire ドライバは、1-Wire 波形のスロープを整形し、プログラミングパルスを印加するかまたは 5V に強カプルアップし、大規模な 1-Wire MicroLAN ネットワークにおいて最良の性能を得るためにノイズマージンが最大になるよう、非 TTL スレッシュホールドを用いて 1-Wire バスを読み取ります。

図 1. DS2480B のブロック図

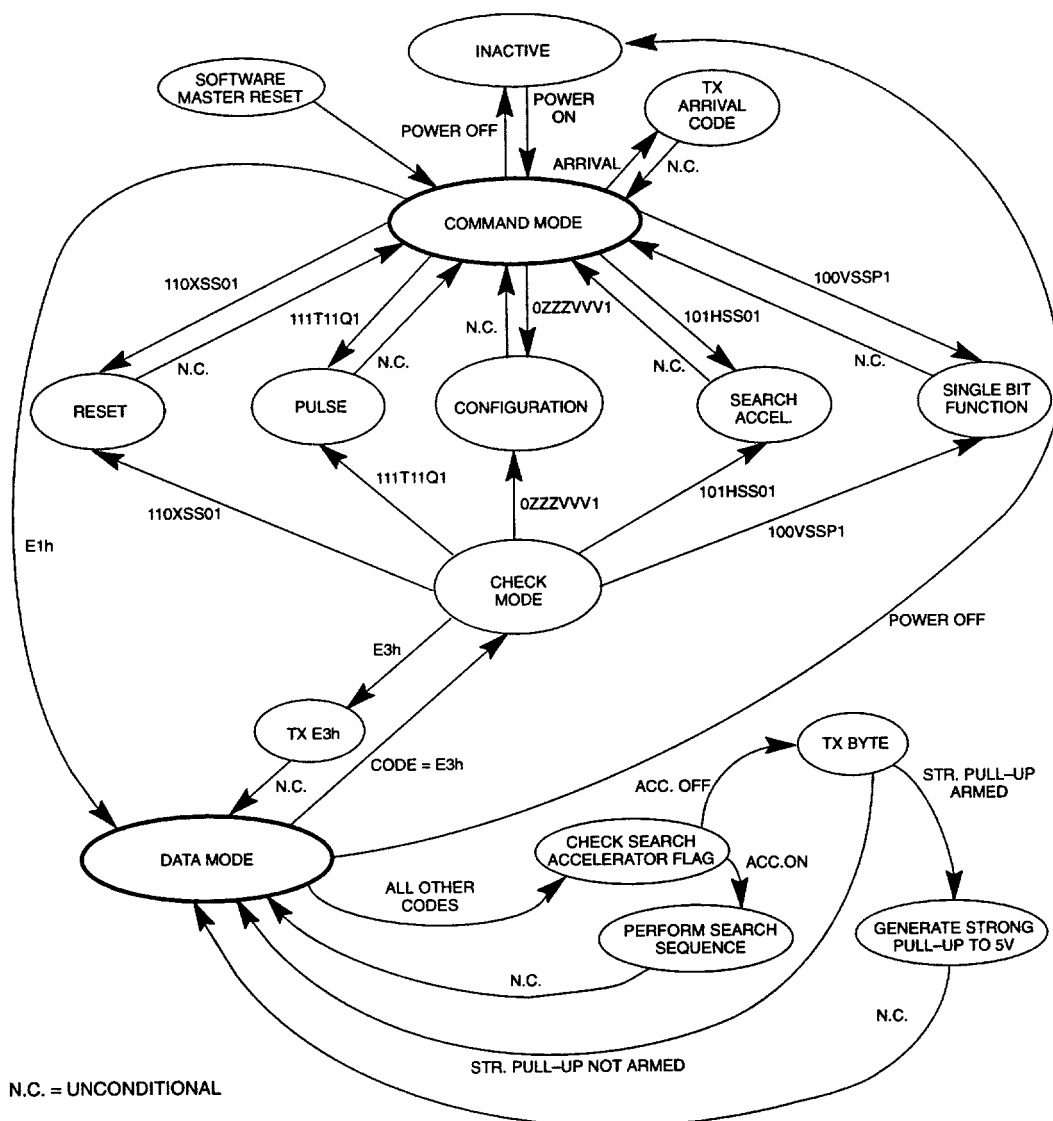


## デバイスの動作

DS2480B は、2 つの静的状態と複数の動的状態を持つ複合の状態機械と考えることができます。デバイス内部の 2 つのフラグは、コマンドコード内の特定ビット位置に割り当てられた機能とともに、状態遷移図(図 2)に示すようにチップの挙動を決定します。DS2480B は、1 文字につき 8 データビット、1 ストップビット、及びパリティなしの通信プロトコルを必要とし、これを生成します。TXD ラインでは、2 ストップビットを使用することができます。しかし、RXD では DS2480B は 1 ストップビットをアサートするだけです。

電源投入後、DS2480B はマスタリセットサイクルを実行して 2 つの静的状態の 1 つであるコマンドモードに入ります。すると、このデバイスは 9600bit/s のデータレートでホストが送信する TXD ラインからの 1 つの 1-Wire リセットコマンドの受信を待機します(詳細については、「通信コマンド」の項を参照してください)。このコマンドバイトは、DS2480B のポーレートタイミング発生器を較正するためにのみ必要とするもので、1-Wire バス上の動作には変換されません。この最初のコマンドバイトの後、デバイスは本書で後述するいかなるコマンドをも受信できる状態となります。注: ポーレートの較正は、較正が行われる  $V_{DD}$  の動作電圧に対してのみ有効です。較正後に  $V_{DD}$  が 5% 以上変化すると、較正誤差が  $\pm 5\%$  を超えることがあります。

图 2. 状态转移图



LEGEND: V      BINARY VALUE (TYPE OF WRITE TIME SLOT)  
 SS      1-WIRE SPEED SELECTION CODE  
 P      IF LOGIC 1, GENERATES STRONG PULLUP TO 5V IMMEDIATELY FOLLOWING THE  
 TIME SLOT  
 T      TYPE OF PULSE; 0 = STRONG PULLUP (5V), 1 = PROGRAMMING PULSE (12V)  
 Q      1 = ARM STRONG PULLUP AFTER EVERY BYTE; 0 = DISARM  
 H      SEARCH ACCELERATOR CONTROL; 1 = ACCELERATOR ON, 0 = ACCELERATOR  
 OFF  
 ZZZ      CONFIGURATION PARAMETER CODE (WRITE), 000 = READ CONFIGURATION  
 PARAMETER  
 VVV      CONFIGURATION PARAMETER VALUE CODE (WRITE), CONFIGURATION  
 CODE (READ)  
 X      DON'T CARE

マスタリセットサイクルは、ソフトウェアを用いて生成することもできます。これは、ホストが何らかの理由でデバイスとの同期を失った場合に必要となるかもしれません。DS2480B は、ストップビットの代わりにスタート極性を検出するとパワーオンリセットと同等のマスタリセットサイクルを実行します。ホストは、この状態を実現するための複数のオプションを備えています。このオプションには、UART にブ레이크信号を発生させること、4800bit/s のデータレートで NULL 文字を送信すること、及びパリティをイネーブルした文字を送信してそのパリティビットに対応したスペースの極性を選択することなどがあります。パワーオンリセットの場合と同様に、DS2480B の較正のためには 9600bit/s のデータレートでホストが送信する 1-Wire リセットコマンドを必要とします。

DS2480B がコマンドモードに入ると、ホストは 1-Wire リセット、パルス、コンフィギュレーション、検索アクセラレータ、及び単一ビット機能または**データモード**と呼ばれる第 2 の静的状態への切替えなどのコマンドを送信することができます。データモードでは、DS2480B は TXD 端子から受信したバイトをこれらのバイトと等価な 1-Wire 波形に単純に変換して、この結果を RXD 端子経由でホストに返信します。検索アクセラレータがオンの場合、TXD に現れる各バイトは 1-Wire バス上で 12 ビットシーケンスを生成します(詳細については、検索アクセラレータに関する項を参照してください)。5V への強カプルアップがイネーブルされると(「パルス」の項参照)、1-Wire バス上の各バイトの後に既定の休止期間が続き、この休止期間中に 1-Wire ドライバ回路内のローインピーダンスストランジスタを介してバスが 5V に接続されます。

データモードにある DS2480B は、ホストから受信する各バイトをチェックして、コマンドモードに切り替えるために使用される予約コードであるかを調べます。書き込み可能なコード(予約コードを含む)を 1-Wire バスに書き込めるようにするためのコマンドモードへの遷移は、次の通りです。コマンドモードへの切替え用コードを受信した後、デバイスは一時的に**チェックモード**に入り、ここで次のバイトを待ちます。両方のバイトが同じであれば、このバイトは**一度** 1-Wire バスに送られ、デバイスはデータモードに戻ります。2 番目のバイトが予約コードと異なる場合は、それがコマンドとして実行され、デバイスは最終的にコマンドモードに入ります。その結果として、通常はコマンドモードに切り替わる予約コードを 1-Wire バスに書き込む必要がある場合は、このコードバイトを2度送信する(繰り返す)必要があります。この詳細は、DS2480B のソフトウェアドライバを開発する際に慎重に検討する必要があります。

1-Wire バス上のデバイスに関するメモリ機能を終了した後は、リセットパルスを送出することを推奨します。これは、DS2480B をコマンドモードに切り替える必要があるという意味です。その後、ホストは適切なコマンドコードを送信し、他のタスクの実行を継続します。この間に、あるデバイスが 1-Wire バスに到達するとプレゼンスパルスが発生します。DS2480B は、この予期せぬプレゼンスパルスを認識して、XXXXXX01b などのバイトを送信することによってホストに通知します。X は、未定義のビット値を表わします。ホストが最下位 2 ビットのパターンが 01b である予期せぬバイトを受信することは、バスの到達を表わします。DS2480B がメモリ機能コマンドの完了後にデータモードに留まる場合は、バスの到達はホストに通知されません。

## コマンドコードの概要

DS2480B は、様々なコマンドによって制御されます。コマンドコードはすべて 8 ビット長です。各コマンドコードの最上位ビットは、通信コマンドとコンフィギュレーションコマンドの区別を表わします。コンフィギュレーションコマンドはコンフィギュレーションレジスタにアクセスします。これらのコマンドは、設定可能なパラメータのいずれかの書き込みまたは読取りを行うことができます。通信コマンドは、1-Wire バス上の動作の設定及び/または各バイト後の強カプルアップの装備(解除)、または 1-Wire バスの動作を設定しない検索アクセラレータの(不)活性化のために、コンフィギュレーションレジスタのデータを使用します。コマンドコードの詳細を、状態遷移図(図 2)に示します。詳しい説明は、後の「通信コマンド」と「コンフィギュレーションコマンド」の項に記載されています。

DS2480B は、後の項で説明するコマンドコードの他に、次の予約コマンドコードを認識します。

E1h	データモードへの切替え
E3h	コマンドモードへの切替え
F1h	パルス終結

上記の予約コマンド、検索アクセラレータ制御、及びパワーオンリセットまたはマスタリセットサイクル後の最初のバイト以外の、あらゆる正当なコマンドバイトは応答バイトを生成します。パルス終結コードは終結パルスコマンドの応答バイトをトリガします。不正なコマンドバイトは、コマンド応答バイトを生成しません。

## 通信コマンド

DS2480B は、リセット、単一ビット、パルス、及び検索アクセラレータ制御の 4 つの通信機能コマンドをサポートしています。コマンドコードの各ビットの割当に関する詳細を表 1 に示します。また、対応するコマンド応答バイトの詳細を表 2 に示します。リセット、検索アクセラレータ制御、及び単一ビットコマンドは、1-Wire 通信速度(標準、フレキシブル標準、オーバドライブ)を選択するためのビットを含んでいます。コマンドが 1-Wire バスの動作を設定しない場合でも、これらのビットはデバイス内部でラッチされて直ちに有効になります。

## リセット

リセットコマンドは、すべての 1-Wire 通信を開始するために使用される必要があります。コマンドコードに含まれる速度選択は、直ちに有効になります。応答バイトには、1-Wire バス上で反応するコード(ビット 0 と 1)、及びチップ改版に関するコード(ビット 2~4)が含まれます。

## 単一ビット

単一ビットコマンドは、ビット 2 と 3 が示す速度の 1-Wire バス上の単一タイムスロットを設定するために使用されます。タイムスロットの種類(Write-0 または Write-1)は、ビット 4 のロジック値によって決まります。データ読取りタイムスロットは、Write-1 のタイムスロットと同じです。タイムスロットの最後に DS2480B が送信する応答バイトのビット 0 と 1 は、読取りの際に 1-Wire バスに現れる値を表わします。

強カプルアップが後に続かないタイムスロットでは、コマンドのビット 1 を 0 に設定する必要があります。強カプルアップがすぐ後に続くタイムスロットでは、ビット 1 を 1 に設定する必要があります。強カプルアップが終了すると、デバイスは直ぐに読取りの際に 1-Wire バスに現れる値に応じて 2 番目の応答バイトとしてコード EFh(1 を読取り)または ECh(0 を読取り)を送信します。単一ビットのすぐ後に続く強カプルアップは、Crypto *i*Button と共に使用されます。

表 1. 通信コマンドコード

FUNCTION	BIT 7	BIT 6	BIT 5	BIT 4	BIT 3, BIT 2	BIT 1	BIT 0
Single Bit	1	0	0	0 = write 0 1 = write 1	00 reg. speed 01 flex. speed 10 OD. speed 11 reg. speed	See Text	1
Search Accelerator Control	1	0	1	0 = accelerator off 1 = accelerator on See Text	00 reg. speed 01 flex. speed 10 OD. speed 11 reg. speed	0	1
Reset	1	1	0	(don't care)	00 reg. speed 01 flex. speed 10 OD. speed 11 reg. speed	0	1
Pulse	1	1	1	0 = 5V strong pullup 1 = 12V prog. pulse	11 pulse	See Text	1

表 2. 通信コマンド応答

FUNCTION	BIT 7	BIT 6	BIT 5	BIT 4	BIT 3	BIT 2	BIT 1	BIT 0
Single Bit	1	0	0	same as sent			1-Wire read back, both bits same value	
Reset	1	1	X	0	1	1	00 = 1-Wire shorted 01 = presence pulse 10 = alarming presence pulse 11 = no presence pulse	
Pulse	1	1	1	same as sent			undefined	

X:このビットは予約されていますが未定義です。旧バージョンのデータシートでは、このビットはプログラミング電圧が存在することを表わすために使用されていました。

### 検索アクセラレータ制御

検索アクセラレータ制御コマンドは、検索アクセラレータ制御フラグを設定またはリセットするために使用されます。このコマンドコードのビット 4 は、設定されるアクセラレータ制御フラグの状態を表わします。このフラグが 1(オン)に設定されると、このデバイスはデータモードで受信するあらゆるバイトを 1-Wire バス上の 12 ビットシーケンスに変換します。検索アクセラレータ動作の詳細については、「検索アクセラレータの動作」の項を参照してください。検索アクセラレータをアクティブにする前に、各バイト後の強力プルアップの装備が解除されていることを確認する必要があります(「パルス」の項参照)。検索アクセラレータコマンドは、コマンド応答バイトを生成しません。

検索アクセラレータ制御コマンドそのものは、1-Wire の動作を生成しませんが、1-Wire バス上の通信速度を選択するために使用することができます。速度の選択は(以前の設定(リセットコマンドなど)と異なる場合)、直ちに有効になります。

### パルス

パルスコマンドは、コマンドコードのビット 1 とビット 4 の内容によって選択される複数の機能を果たします。主な機能は、5V への強力プルアップの生成、及び EPROM デバイス用の 12V プログラミングパルスの生成(12V が  $V_{PP}$  端子で得られる場合)です。パルスコマンドの 2 つ目の機能は、データモードにおけるあらゆる後続バイト後の強力プルアップの装備と解除です。この装備/解除機能は、コマンドコードのビット 1 によって制御されます。ビット 4 は、デバイスが

5V への強カプルアップを設定するか、または 12V のプログラミングパルスを生成するかを決定します。下表は、これらのオプションを要約したものです。

BIT 4	BIT 1	FUNCTION
0	0	Strong pullup to 5V and disarm
1	0	12V programming pulse and disarm
0	1	Strong pullup to 5V and arm
1	1	12V programming pulse and arm

5V への強カプルアップは、EEPROM デバイスをプログラムしたり、「go and convert」コマンドの受信後に一定時間大電流を必要とする特別な機能デバイスを動作させたりするために必要です。このような理由に加えて、強カプルアップは 1-Wire バス上の実効データスループットを著しく低下させることから、ほとんどの期間中解除されています。プログラミングパルスを発生中に装備と解除を行うことは共に可能ですが、非 EPROM デバイスが 1-Wire バスに接続されている場合は DS2480B を破壊する可能性があるため推奨されません。

強カプルアップまたはプログラミングパルスの持続時間は、コンフィギュレーションパラメータによって決定され、最低、数  $\mu s$  から「ダイナミックな」持続時間(強カプルアップのみ)を超え、最長は無制限時間にわたります(「コンフィギュレーションコマンド」の項参照)。ただし、無限の持続時間は、各バイト後に強カプルアップを装備する場合には許容されません。DS2480B がコマンドモードにある限り、ホストはコマンドコード F1h を送出することによって、途中で強カプルアップまたはプログラミングパルスを終了することができます。

応答バイトは、強カプルアップまたはプログラミングパルスが終了(既定時間の経過、大電流の必要性の終了、またはホストによる終了のいずれかの理由によって)すると直ちに生成されます。応答バイトは、主に、ホストが送信したコマンドコードを返しますが、最下位 2 ビットは定義されていません。

強カプルアップが装備されておりデバイスがデータモードにある場合、1-Wire バス上の先行データバイトの最上位ビットが 1 であれば強カプルアップの終了はコード F6h として送信され、それ以外の場合は 76h として送信されます。ホストは、送信されたデータバイトに回答するだけでなく、このような応答バイトも確認することになります(本書後出の波形に関する項も参照してください)。

## 検索アクセラレータの導入

検索アクセラレータは、Windows®などの最新のオペレーティングシステム及び Windows 95/NT において ROM 検索機能をきわめて効果的に使用することが可能な DS2480B 内部のロジックブロックです。DS2480B がない場合、すべての 1-Wire ポートアダプタは 1-Wire バス上にあらゆる単一タイムスロットまたはパルスを生成する際にコンピュータの CPU の支援を必要とします。

DOS 環境下での UART やパラレルポートなどの周辺機器へのアクセスは、きわめて直接的であるため高速に行われます。Windows 環境下では、状況が異なり、1-Wire バス上で最初のタイムスロットを設定するのに数 ms 以上かかることがあります。後続のタイムスロットはすべて、コンピュータが長い 1 連のバイトの「ストリーム」を送出するだけであるため、数 ms よりもはるかに短い時間で生成されます。これは、大きいデータブロックを読み書きする場合にうまく働きます。

しかしながら、接続されたデバイスすべての ROM ID を識別する 1-Wire バスの検索では、2 ビットの読取りとその決定後の 1 ビットの書込みを必要とします。1 個のデバイスを認識して特定するためには、この手順を 64 回繰り返す必要があります。最新のオペレーティングシステムのオーバヘッドでは、このきわめて単純な処理に多くの時間が

*Windows は Microsoft Corp. の登録商標です。*



かかり、1-Wire バス上のデバイスの検出速度が DOS では典型値が毎秒 40～50 であるのに対し Windows では 10 未満に減少します。この問題を解決するために、検索アクセラレータが開発されました。

ROM 検索機能の実行中に、検索アクセラレータは連続する1連のバイトとして望ましい選定経路に関する情報をホストから受け取ってこれを 1-Wire バス上の適切なタイムスロットに変換します。さらに、検索アクセラレータは実際にアドレス指定されたデバイスの ROM ID と競合が検出されたビット位置をホストに通知します。(1 つのデバイスの ROM ID があるビット位置で 0 であり、それが別のデバイスでは 1 の場合、これは電氣的レベルの「競合」と呼ばれ、ロジックレベルでは「不一致」と呼ばれます。ROM 検索の詳細については、「Book of DS19xx iButton Standards」をご覧ください。)これは、ホストが次の ROM 検索動作に対する優先経路を選択する際に役立ちます。

MicroLAN 対応デバイスはすべて、その ROM ID が 64 ビット長で、これらのどのビットにおいても競合が生じる可能性があるためホストに通知される全データ長は 128 ビット(16 バイト)です。データのオーバラン(CPU がデータをその処理能力よりも高速で送信する場合)を回避するため、受信するのと同じバイト数を送信しなければならないように検索アクセラレータ動作のプロトコルが規定されています。このようにして、CPU は各経路に対して 16 バイトを送信し、UART は正しいデータタイミングを保証し、DS2480B が ROM 検索機能を実行する間は CPU を他のタスクに解放します。

## 検索アクセラレータの動作

検索アクセラレータがアクティブになりデータモードが選択された後、1-Wire バス上で 1 回の ROM 検索試行を完了するためには、ホストは 16 バイトを送信する必要があります。これらのバイト構成は次の通りです。

### 最初のバイト

7	6	5	4	3	2	1	0
r <sub>3</sub>	x <sub>3</sub>	r <sub>2</sub>	x <sub>2</sub>	r <sub>1</sub>	x <sub>1</sub>	r <sub>0</sub>	x <sub>0</sub>

など

### 16 番目のバイト

7	6	5	4	3	2	1	0
r <sub>63</sub>	x <sub>63</sub>	r <sub>62</sub>	x <sub>62</sub>	r <sub>61</sub>	x <sub>61</sub>	r <sub>60</sub>	x <sub>60</sub>

この方式で、インデクス(0～63 の値、「n」)は MicroLAN 対応デバイスの ROM ID におけるビットの位置を表わします。文字「x」は、充填文字として作用し具体的な値を必要としないビット(任意ビット)を表わします。文字「r」は、ROM 検索の実行中に競合が発生した場合に特定ビットにおける行き先経路を表わします。

各ビット位置 n(0～63 の値)に対して、DS2480B は 1-Wire バス上に 3 つのタイムスロットを生成します。これらは次の通りです。

- b0 最初のタイムスロット(読取りデータ)
- b1 第 2 のタイムスロット(読取りデータ)
- b2 第 3 のタイムスロット(書込みデータ)

タイムスロット b2(Write1 または Write0)のタイプは、DS2480B によって次のように決定されます。

- b2 =  $r_n$ (競合がある場合)(ホストによって選定)
- =  $b_0$ (競合がない場合)(選択肢なし)
- = 1(エラーがある場合)(応答なし)

検索アクセラレータを使用する ROM 検索機能により、1回の完全な試行によりホストが受信する応答は、次のような 16 バイトで構成されます。

#### 最初のバイト

7	6	5	4	3	2	1	0
$r'_3$	$d_3$	$r'_2$	$d_2$	$r'_1$	$d_1$	$r'_0$	$d_0$

など

#### 16 番目のバイト

7	6	5	4	3	2	1	0
$r'_{63}$	$d_{63}$	$r'_{62}$	$d_{62}$	$r'_{61}$	$d_{61}$	$r'_{60}$	$d_{60}$

前記と同様に、インデクス(0~63 の値、「n」)は MicroLAN 対応デバイスの ROM ID におけるビットの位置を表わします。文字「d」は、特定ビット位置における不一致フラグを表わします。不一致フラグは、競合があるかまたは特定ビット位置で応答がない場合 1 で、その他の場合は 0 です。文字「r」は、特定ビット位置において実際に選定された経路を表わします。選定されたこの経路は、ROM ID の特定ビット位置で b2 と同じです。

ROM 検索シーケンスを実行するためには、すべてのビット  $r_n$  を 0 であるものとして開始します。バスエラーが存在する場合、後続のすべての応答ビット  $r'_n$  は検索アクセラレータが非アクティブになるまで 1 です。このため、 $r'_{63}$  と  $d_{63}$  がともに 1 であれば、検索手順を実施中にエラーが発生しており、最後のシーケンスを反復する必要があります。それ以外の場合は、 $r'_n$ ( $n = 0...63$ )は検出され特定されたデバイスの ROM コードです。

次の ROM 検索シーケンスでは、前の集合  $r_n$ ( $n = 0...63$ )を再使用しますが、「m」が最大不一致フラグ(すなわち、1)のインデクス番号として  $r_m$  を 1 に設定し、 $i > m$  としてすべての  $r_i$  を 0 に設定します。この処理は、最大の不一致が 2 回の連続試行に対して同じビット位置で生じるまで反復されます。

下表は、検索アクセラレータを使用して ROM 検索機能を 1 回試行するホストと DS2480B の通信に関する例を示します。デバイスが識別され特定されると、メモリ機能(ここでは規定されていない)が実行されて最終的にリセットパルスが生成されます。この例では、DS2480B がコマンドモードにあり 1-Wire の標準速度が使用されるものと仮定しています。

## 検索アクセラレータの使用例

Action Sequence	Host TX	Host RX
Generate Reset Pulse	C1	CD or ED
Set Data Mode	E1	(nothing)
Search ROM command	F0	(as sent)
Set Command Mode	E3	(nothing)
Search Accelerator On	B1	(nothing)
Set Data Mode	E1	(nothing)
Send 16 bytes	data	(response)
Set Command Mode	E3	(nothing)
Search Accelerator Off	A1	(nothing)
Set Data Mode	E1	(nothing)
Do Memory Function		
Set Command Mode	E3	(nothing)
Generate Reset Pulse	C1	CD or ED

## コンフィギュレーションコマンド

DS2480B は、そのアプリケーションの様々な要件に合わせて構成することができるように設計されています。デバイスの電源投入及び/またはマスタリセットサイクルの実行の際、ハードワイヤによるデフォルト設定が有効になります。これらの設定は、短い 1-Wire バスで使われ、標準の 1-Wire 通信速度が採用されます。これらのデフォルト設定を変更すること、及び現在の設定を確認するために、DS2480B のロジックはコンフィギュレーションコマンドをサポートしています。利用可能なコンフィギュレーションパラメータの要約、標準及びオーバドライブ速度でのデフォルト設定、ならびにこれらの可用性を表 3 に示します。

1-Wire バス上の通信速度に無関係なパラメータとして、12V プログラミングパルスの持続時間、5V への強カプリアップの持続時間、「ダイナミック」強カプリアップ持続時間における負荷センサのスレッショルド電流、及び DS2480B をホストに接続するインタフェース上のボーレートが規定されます。残りの 3 つのパラメータは、「フレキシブル速度」を選択した場合に 1-Wire 通信波形を変更するために使用されます(速度の選択については、「通信コマンド」をご覧ください)。

フレキシブル速度は、大規模な MicroLAN ネットワークの性能を改善するために備えられており、次のように実行されます。

- 立下りエッジのスルーレートを制限(たとえば、リングングを抑制するためにタイムスロットの最初に)
- Write-1のロータイムを延長(誘導性キックバックに起因する電圧スパイクを防止するために、ネットワークを流れる電流を緩やかに減少させることが可能)
- 1-Wireバスからビットを読み取る時点を遅延(電圧マージンを増加させるために、長い時間をかけてネットワークを安定化)
- Write-0タイムスロット間の回復時間を延長(バス上のデバイスに寄生電源から給電するために、ネットワークから
- 伝達されるエネルギーを増強することが可能)

後の 2 つの機能は 1 つのパラメータで制御されます。フレキシブル速度を利用するためには、これらのパラメータの少なくとも 1 つをそのデフォルト値から変更する必要があります。変更を行わない場合は、波形は標準速度の波形と同じです。

各設定パラメータは、その 3 ビットのパラメータコードによって識別され、3 ビットの値コードを使用して最大 8 種類の

値の 1 つに設定することができます。パラメータコードと値コードがこれに関係する物理的値と共にマトリクスとして表 4 に示されています。

表 3. コンフィギュレーションパラメータの概要

Parameter Description	Par. Code	Configurable at			Default	
		Regular	Flexible	Overdrive	Reg./Flex.	Overdrive
Pulldown Slew Rate Control	001		√		15V/μs	15V/μs
Programming Pulse Duration	010	√	√	√	512μs	512μs
Strong Pullup Duration	011	√	√	√	524ms	524ms
Write-1 Low Time	100		√		8μs	1μs
Data Sample Offset and Write 0 Recovery Time	101		√		3μs 3μs	1μs 3μs
Load Sensor Threshold	110	√	√	√	3mA	3mA
RS232 Baud Rate	111	√	√	√	9.6kbps	9.6kbps

パラメータ 001(プルダウンスルーレート制御)に対応する数字は公称値です。これらの値は、ある程度変動する可能性があり、1-Wire バス上の負荷とはほとんど無関係です。このパラメータの最適値の選択方法は、「制御されたエッジ」の項に記載されています。

パラメータ 110(負荷センサスレッシュホールド)は、大電流を必要とする Crypto iButton をより効果的にサポートするために備えられています。負荷センサは、強カプルアップ持続時間(パラメータ 011)に対して「ダイナミック」(値コード 110)が選択されている場合のみアクティブです。負荷センサのスレッシュホールドに対する公称値及びデフォルト値は 3.0mA で、その許容幅は-25%~+80%です。このセンサスレッシュホールドはデフォルト値のままとし、許容差を補正する場合のみ変更するべきです。ダイナミック持続時間は、Crypto iButton を動作させる場合のみ使用し、1-Wire EEPROM をギャングプログラミングしたり複数の温度センサが変換を行って同時に温度を測定したりする場合は使用すべきではありません。

パラメータ 010(プログラミングパルス持続時間)と 011(強カプルアップ持続時間)については、無限の持続時間を選択することができます。ただし、この値は、デバイスをデータモードに切り替える予定がない場合のみ選択するべきです。デバイスがコマンドモードにある限り、これらのパラメータの 1 つを使用するパルス機能(プログラミングまたは強カプルアップ)は、コマンドコード F1h を送信することによって終結することができます。デバイスがデータモードにある場合、パルス機能を終結することができません。

パラメータ 111(RS232 のボーレート)には 2 つの機能があります。この機能は、ボーレートを選択し、RXD 端子にける信号を反転することができます。コード値 100~111 の 1 つを使用すると、RXD の極性が POL 端子におけるロジックレベルによって定められた極性とは反対の極性に設定されます(非対称ビット、図 1 参照)。これによって、デバイスのアプリケーションによっては、部品点数を削減することが可能です。ボーレートを変更すると、DS2480B はコマンド応答バイトを新たなデータレートで送信します。

パラメータ 100(Write-1 ロータイム)と 101(データサンプルオフセット/Write-0 回復時間)は、本書の後出の「タイミング図」の項に記載されています。

表 4. コンフィギュレーションパラメータ値コード

Parameter Code	Value Codes								Unit
	000	001	010	011	100	101	110	111	
001 (PDSRC)	15	2.2	1.65	1.37	1.1	0.83	0.7	0.55	V/ $\mu$ s
010 (PPD)	32	64	128	256	512	1024	2048	$\infty$	$\mu$ s
011 (SPUD)	16.4	65.5	131	262	524	1048	“dyn.”	$\infty$	ms
100 (W1LT)	8	9	10	11	12	13	14	15	$\mu$ s
101 (DSO/WORT)	3	4	5	6	7	8	9	10	$\mu$ s
110 (LOAD)	1.8	2.1	2.4	2.7	3.0	3.3	3.6	3.9	mA
111 (RBR)	9.6	19.2	57.6	115.2	9.6	19.2	57.6	115.2	kbps

コンフィギュレーションコマンドの構文は非常に簡単です。各 8 ビットのコードワードは、パラメータを指定する 3 ビットのパラメータコードと選択する 3 ビットの値コードを含んでいます。コマンドコードのビット 7 は 0 に設定され、ビット 0 は常に 1 です。パラメータの値コードを読み取るために、パラメータコードにはすべて 0 を書き込み、パラメータの値コードの代わりにパラメータコードを入力します。表 5 に詳細を示します。

コンフィギュレーションコマンドの応答バイトはコマンドバイトそのものに似ています。応答バイトのビット 0 は常に 0 です。パラメータを書き込むとき、上位の 7 ビットはコマンドコードのエコーです。パラメータを読み取るとき、現在の値コードは 1~3 のビット位置に返され、上位 4 ビットは送信された値と同じです(表 6 参照)。

表 5. コンフィギュレーションコマンドコード

FUNCTION	BIT 7	BIT 6	BIT 5	BIT 4	BIT 3	BIT 2	BIT 1	BIT 0
Write Parameter	0	parameter code			parameter value code			1
Read Parameter	0	0	0	0	parameter code			1

表 6. コンフィギュレーションコマンドの応答バイト

FUNCTION	BIT 7	BIT 6	BIT 5	BIT 4	BIT 3	BIT 2	BIT 1	BIT 0
Write Parameter	0	same as sent			same as sent			0
Read Parameter	0	same as sent			parameter value code			0

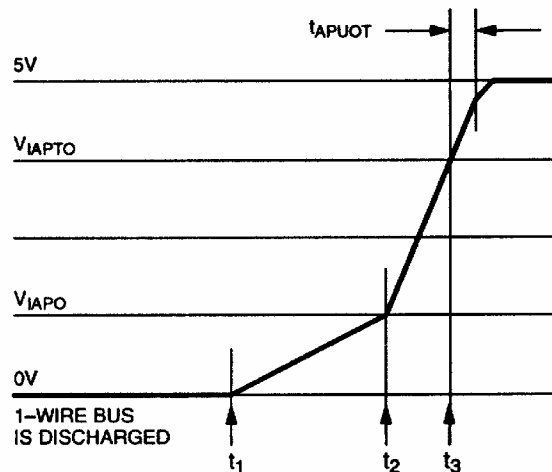
## 制御されたエッジ

DS2480B のタスクの 1 つは、1-Wire 通信波形のエッジをアクティブに整形することです。こうすることで、1-Wire バス(立上りエッジ)の再充電が高速になり、長いラインのリングング(立下りエッジ)が抑制されます。立上りエッジの整形回路は常にオンです。立下りエッジのスルーレートは、フレキシブル速度においてのみアクティブに制御され、そのパワーオン時のデフォルト値とは異なるスルーレート制御用パラメータを必要とします。

## すべての立上りエッジ

立上りエッジのアクティブなプルアップによって、1-Wire バス上の立上り時間が単純な抵抗プルアップに比べて著しく短縮されます。図 4 は、DS2480B が立上りエッジの整形に関与する状況を示します。

図 4. アクティブプルアップ

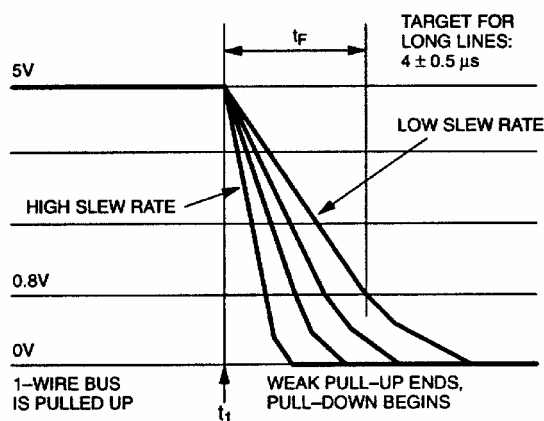


この回路の動作は次の通りです。t<sub>1</sub>において、プルダウン(DS2480B またはバス上のデバイスによって生じる)が終了します。1-Wire バス上のこの点から、DS2480B が供給する弱いプルアップ電流  $I_{WEAKPU}$  によってハイ状態にプルアップされます。立上がりの傾斜は、バス上の負荷とプルアップ電流によって決まります。t<sub>2</sub>において、電圧がスレッシュホールド電圧  $V_{IAP0}$  と交差します。ここで、DS2480B は弱いプルアップ電流  $I_{WEAKPU}$  から大電流  $I_{ACTPU}$  に切り替わります。その結果、バス上の電圧はこの時点から急速に立ち上がります。バス上の電圧が t<sub>3</sub>においてスレッシュホールド  $V_{IAPTO}$  と交差すると、タイマが始動します。このタイマがオン(t<sub>APUOT</sub>)である限り、 $I_{ACTPU}$  電流は流れ続けます。タイマが切れると、DS2480B は弱いプルアップ電流に戻ります。 $V_{IAPTO}$  レベルにおける 1-Wire ライン上に過大なノイズが存在すると、アクティブプルアップの有害なトリップが生じる可能性があります。「ハードウェアアプリケーションの例」の項及び「Application Note 148」に記載された外付け RC フィルタは、誤トリガの防止に使用されます。

## 立下りエッジ(DS2480B によって生成)

たとえば、DS2480B が 1-Wire バスをロー状態に強制し始めてタイムスロットを開始すると、まず弱いプルアップ電流  $I_{WEAKPU}$  がオフになります。つぎに、DS2480B は標準及びオーバドライブ速度でスルーレートが  $15V/\mu s$ (typ)の立下りエッジを生成します。この値は、短い 1-Wire バスでは問題がなく、オーバドライブ速度での通信にも十分です。長さが約 30m を超える MicroLAN ネットワークでは、必ずフレキシブル速度を採用しなければなりません。フレキシブル速度で調整可能なパラメータの 1 つは DS2480B が生成する立下りエッジのスルーレートです。スルーレート制御の効果を図 5 に示します。

図 5. スルーレート制御



様々な試験結果が示すように、最長 300m までの MicroLAN ネットワークでは、立下り時間  $t_F$  が  $4 \pm 0.5 \mu s$  の範囲にある場合に最良の動作を示します。これは、約  $1V/\mu s$  のスルーレートに相当します。このスルーレートは、通常、コンフィギュレーションパラメータ 001(プルダウンスルーレート制御)を 100 の値に設定することによって実現します(表 4 参照)。実測の立下り時間が目標値よりも長い場合は、011 以下の値コードを使用してください。立下り時間が短い場合は、101 以上の値コードを使用する必要があります。

いったん決定されたプルダウンスルーレート制御パラメータの値コードは、ホストに保存し、パワーオンまたはマスターリセットサイクルの後で必ず DS2480B にロードしなければなりません。

## タイミング図

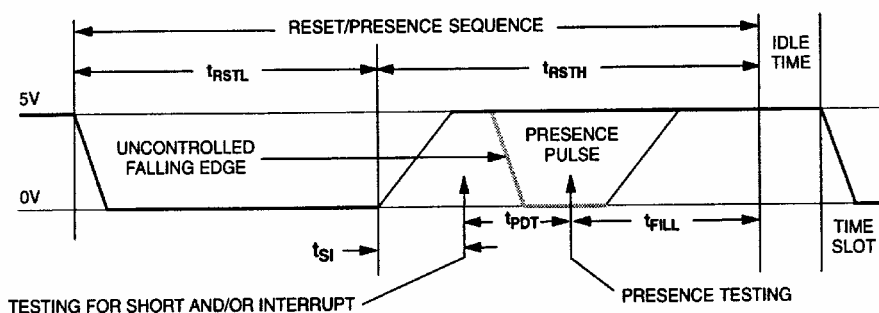
この項では、1-Wire バス上で DS2480B によって生成される波形を詳しく記述します。まず、リセット/プレゼンス検出シーケンスやタイムスロットなどの通信波形を説明します。その後、様々な条件におけるパルス機能を詳細に説明します。DS2480B が発生する波形は、「Book of DS19xx iButton Standards」や 1-Wire スレーブデバイスのデータシートに記載された仕様とわずかに異なる場合があります。しかし、よく調べると、タイミング要件はすべて満たされていることが分かります。

## 1-Wire 通信波形

DS2480B の主要な機能の 1 つは、1-Wire 信号のタイミングを発生すること及び適正なタイミングで 1-Wire バスのサンプリングを行うことからホストを解放することです。リセット/プレゼンス検出シーケンスに対して実施する方法に対して、これを図 6a に示します。このシーケンスは、リセットロータイム  $t_{RSTL}$ 、短絡/割込みサンプリングオフセット  $t_{SI}$ 、プレゼンス検出サンプリングオフセット  $t_{PDT}$ 、及び、遅延時間  $t_{FILL}$  の 4 つのタイミングセグメントで構成されます。タイミングセグメントの  $t_{SI}$ 、 $t_{PDT}$ 、及び  $t_{FILL}$  は、1-Wire スレーブデバイスがそのプレゼンスまたは割込みパルスのアサートするリセットハイタイム  $t_{RSTH}$  を構成します。この  $t_{RSTH}$  の間、DS2480B はその弱いプルアップ電流で 1-Wire をハイ状態にプルアップします。

すべての 1-Wire 速度オプションに対するすべてのタイミングセグメントの値を下表に示します。リセット/プレゼンスシーケンスはタイムスロットに比較して遅いため、標準及びフレキシブル速度に対する値は同じです。プレゼンスパルスの立下りエッジ以外のすべてのエッジは DS2480B によって制御されます。制御されない立下りエッジの波形は、1-Wire バスの容量ならびに接続されたスレーブデバイスの数、速度、及びシンク能力によって決まります。

図 6a. リセット/プレゼンス検出



Speed	$t_{RSTL}$	$t_{SI}$	$t_{PDT}$	$t_{FILL}$	$t_{RSTH}$
Regular	512 $\mu$ s	8 $\mu$ s	64 $\mu$ s	512 $\mu$ s	584 $\mu$ s
Overdrive	64 $\mu$ s	2 $\mu$ s	8 $\mu$ s	64 $\mu$ s	74 $\mu$ s
Flexible	512 $\mu$ s	8 $\mu$ s	64 $\mu$ s	512 $\mu$ s	584 $\mu$ s

DS2480B は、リセット/プレゼンスシーケンスを生成するコマンドコードを受信した後、1-Wire バスを  $t_{RSTL}$  の間ロー状態にプルダウンしてからこれを 5V に戻します。ここで、DS2480B は短絡/割込みサンプリングオフセット  $t_{SI}$  が経過するのを待ってから、1-Wire バス上の電圧をテストして短絡または割込み信号があるか否かを判断します。(図に示すように)短絡や割込みがない場合は、DS2480B は  $t_{PDT}$  の間待機して、1-Wire バス上のプレゼンスパルスの電圧をテストします。プレゼンステストの結果に関係なく、DS2480B はさらに  $t_{FILL}$  が経過するまで待機してからコマンド応答バイトをホストに送ります。

割込みや短絡に関するテストによってロジック 0 が検出されると、DS2480B は 4096 $\mu$ s の間待機してから 1-Wire バスを再度テストします。ロジック 0 が検出されると、1-Wire バスは短絡され、SHORT 対応したコードを有するコマンド応答バイトが直ちに送信されます。ロジック 1 が検出されると、デバイスは  $t_{FILL}$  が経過するまで待ち、その後、警報プレゼンスパルスに対応したコードを有するコマンド応答バイトを送信します。これ以外に、プレゼンスパルスに関するテストは行われません。割込み信号は標準速度に対してのみ規定されていますが、上述のとおり、オーバドライブ速度でも DS2480B は短絡/割込みテストを実施します。

リセット/プレゼンス検出シーケンスに続くアイドル時間は、シリアル通信速度とホストの応答時間に依存します。

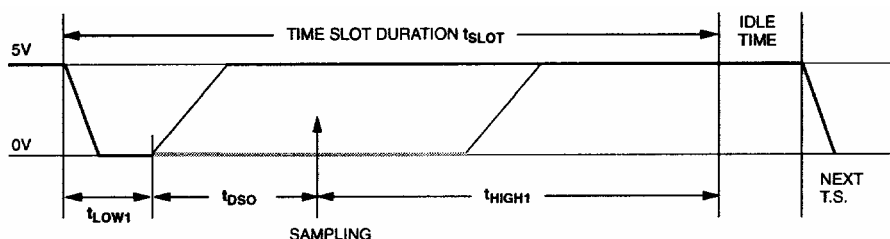


Write-1 と読取りデータタイムスロットは、セグメント  $t_{LOW1}$ 、 $t_{DSO}$ 、及び  $t_{HIGH1}$  で構成されます。Write-1 タイムスロット中に Write-1 ロータイム  $t_{LOW1}$  が経過すると、DS2480B は、データサンプルオフセットの期間待機してから 1-Wire バス上の電圧をサンプリングして応答を読み取ります。この後、待ち時間  $t_{HIGH1}$  が経過しなければそのタイムスロットは終了しません。Write-0 タイムスロットは、2つのセグメント  $t_{LOW0}$  と  $t_{RECO}$  のみで構成されます。

ネットワークが大規模であるか重負荷である場合、フレキシブル速度を選択し  $t_{LOW1}$  を  $8\mu\text{s}$  よりも長くして 1-Wire バスを完全に放電させる必要があります。大規模または重負荷のネットワークは再充電するのに長い時間を要するため、バス読取りのためのサンプリングを遅延することを推奨します。 $T_{DSO}$  の値が大きくなると電圧マージンが増加して、長い一連の Write-0 タイムスロットを設定する際に追加のエネルギーがスレーブデバイスに供給されます。ただし、 $t_{LOW1} + t_{DSO}$  の和が  $22\mu\text{s}^*$  を超えることはできません。 $22\mu\text{s}$  を超えた場合、ロジック 0 を送信したときに、応答するスレーブデバイスがバスをロー状態に強制することを停止する可能性があります。

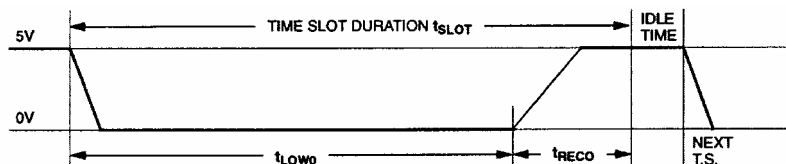
検索アクセラレータがオンの間は、バイト内または 12 ビットシーケンス中の各タイムスロット間のアイドル時間は 0 です。バイト間、12 ビット検索シーケンス間、及び単一ビット間では、アイドル時間は RS232 データレートとホストの応答時間によって異なります。バイトの最終タイムスロット、12 ビットシーケンス、またはコマンドが終了すると、応答バイトは直ちにホストに送られます。

図 6b. WRITE-1 と読取りデータタイムスロット



Speed	$t_{LOW1}$	$t_{DSO}$	$t_{HIGH1}$	$t_{SLOT}^*$
Regular	$8\mu\text{s}$	$3\mu\text{s}$	$49\mu\text{s}$	$60\mu\text{s}$
Overdrive	$1\mu\text{s}$	$1\mu\text{s}$	$8\mu\text{s}$	$10\mu\text{s}$
Flexible	$8\mu\text{s}$ to $15\mu\text{s}$	$3\mu\text{s}$ to $10\mu\text{s}$	$49\mu\text{s}$	$60\mu\text{s}$ to $74\mu\text{s}$

図 6c. WRITE-0 タイムスロット



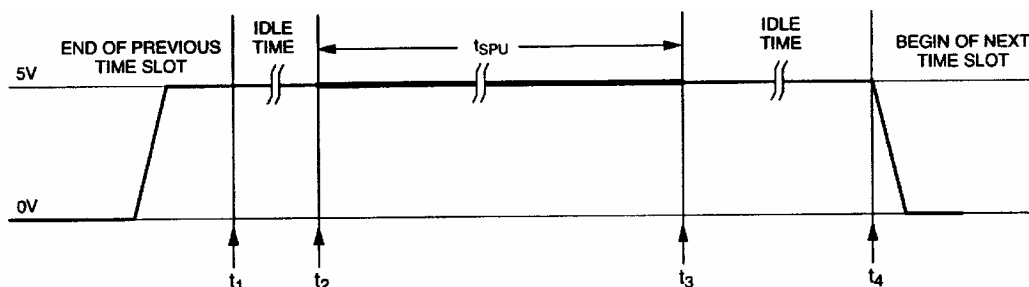
Speed	$t_{LOW0}$	$t_{RECO}$	$t_{SLOT}^*$
Regular	$57\mu\text{s}$	$3\mu\text{s}$	$60\mu\text{s}$
Overdrive	$7\mu\text{s}$	$3\mu\text{s}$	$10\mu\text{s}$
Flexible	$57\mu\text{s}$	$3\mu\text{s}$ to $10\mu\text{s}$	$60\mu\text{s}$ to $67\mu\text{s}$

\*  $5\text{V}$  環境 ( $\pm 1\text{V}$ 、全温度範囲) では、1-Wire スレーブデバイスの内部タイムベースの許容範囲は  $2.8\text{V}$  の最小電圧で動作する場合の許容範囲よりもはるかに狭くなります。それゆえ、DS2480B が生成するタイミングは、MicroLAN 対応の 1-Wire デバイスすべての要件を満たしています。

## パルス波形、強カプルアップ解除

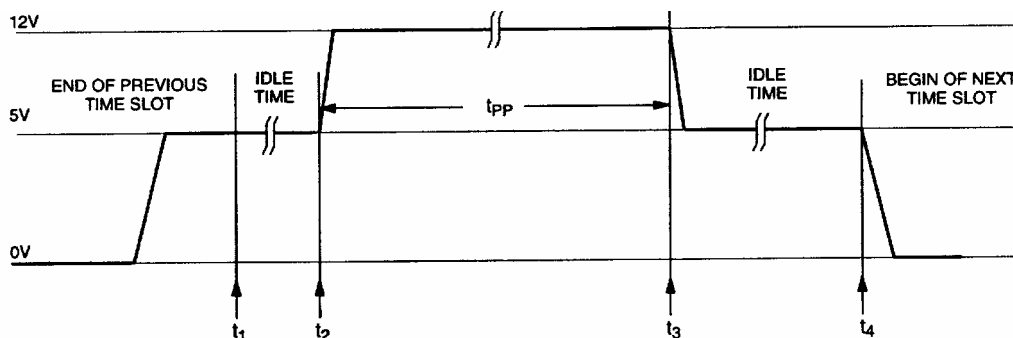
パルスコマンドは、5V への強カプルアップと 12V プログラミングパルスをそれぞれ発生するために使用することができます。パラメータ 010(プログラミングパルスの持続時間)のパラメータ値コードが 000~110 で、パラメータ 011(強カプルアップ持続時間)のパラメータ値コードが 000~101 の場合、パルスの持続時間が予め定められています(表 4 参照)。図 7a と図 7b は持続時間が既定のパルスのタイミングを示すもので、これは代表的な事例と考えられます。ダイナミックな持続時間の場合、バス上のスレーブデバイスに必要な電流が負荷センサのスレッシュホールド以下に低下すると直ちにパルスが終了します。無限の持続時間を選定した場合(パラメータ値コード 111)、図 7c と図 7d に示すように、ホストはパルスコマンドを終了しなければなりません。図 7 のすべてのバージョンで、パルスコマンドのビット 1 は 0(すなわち、強カプルアップ解除モード)であるものとしています。パルスコマンドの可能性のさらに詳細については、「通信コマンド」の「パルス」の項をご覧ください。

図 7a. 5V への強カプルアップ、既定の持続時間



パルスコマンドの処理は、強カプルアップやプログラミングパルスが要求されるか否かに関係なく基本的に同じです。 $t_1$  において、ホストはパルスコマンドバイトの送信を開始します。 $t_2$  において、DS2480B はコマンドを受信して直ちにパルスを発生します。パルスは  $t_3$  で終了し、DS2480B はコマンド応答バイトを送出してコマンドが終了したことをホストに知らせます。 $t_1$  と  $t_2$  の間のアイドル時間は、選択されたボーレートでコマンドバイトを送信する時間によって決まります。 $t_3$  と  $t_4$  の間のアイドル時間は、応答バイトを送信する時間、ホストの応答時間、ならびに次のタイムスロットを設定するためにコマンド及び/またはデータを送信する時間から成ります。

図 7b. 12V プログラミングパルス、既定の持続時間



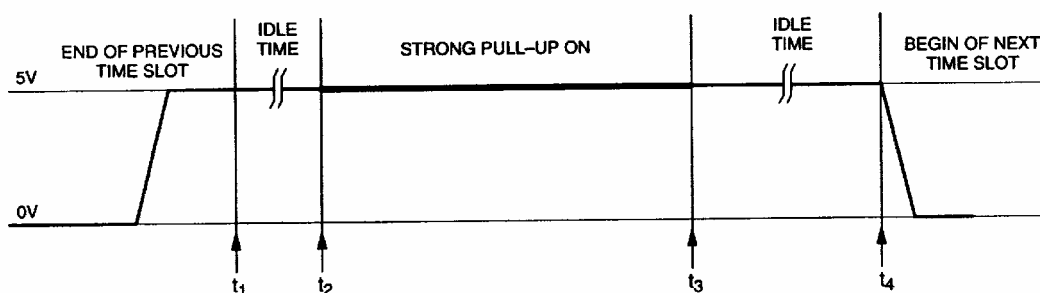
DS2480B の  $V_{PP}$  端子に 12V のプログラミング電圧の利用が可能な場合に限り、正しいプログラミングパルスを発生することができます。プログラミングパルスの立上りと立下りのエッジは DS2480B によってアクティブに制御されます。スルーレートは、約  $14V/\mu s$  で、1-Wire EPROM デバイスの要件を満たしています。

EPROM のプログラミングでは、1 個のスレーブのみを 1-Wire バスに接続するものとし、ケーブルは短くして数 m を超えないようにする必要があります。バス上の非 EPROM デバイスを対象としてプログラミングパルスが発生してはなりません。このようなパルスは、デバイスや DS2480B を損傷するおそれがあるためです。

アプリケーションによっては、既定値の 1 つを使用して実現することが不可能な強カプルアップやプログラミングパルスの持続時間を必要とする場合があります。ホストは、無限の持続時間を選択することによって、任意の長さのパルスを発生することができます。しかし、その結果、ホストにはパルスの持続時間をアクティブに制御する役割が課せられます。この役割が果たせない場合は、DS2480B のパワーオンリセットやマスタリセットサイクルが必要になることがあります。このため、無限の持続時間は、どうしても必要な場合に限って利用するようにならなければなりません。

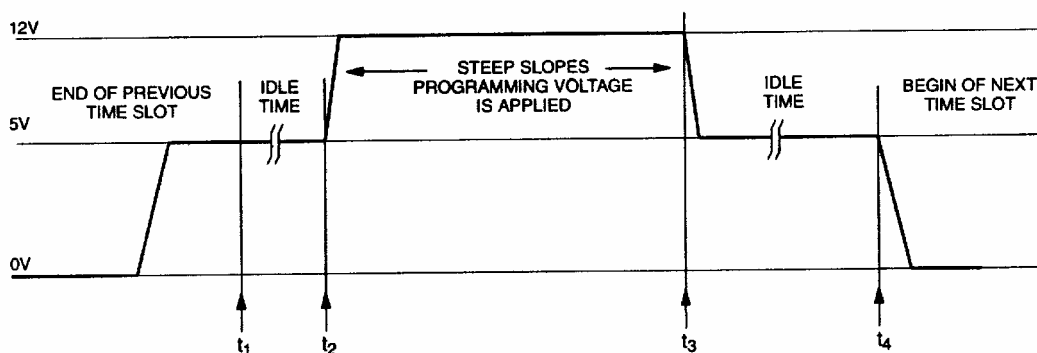
無限持続時間のパルスを終了する時刻は、ホストと DS2480B の通信のボーレートに大きく依存します。ホストの応答時間を無視すると、最小パルス持続時間は 115.2kbit/s で  $86.8\mu\text{s}$ 、57.6kbit/s で  $173.6\mu\text{s}$ 、19.2kbit/s で  $520\mu\text{s}$ 、9.6kbit/s で  $1.04\text{ms}$  になります。

図 7c. 5V への強カプルアップ、無限持続時間



前記のように、コマンドの処理は、強カプルアップの場合もプログラミングパルスの場合も基本的に同じです。 $t_1$  において、ホストはパルスコマンドバイトの送信を開始します。 $t_2$  において、DS2480B はコマンドを受信して直ちに強カプルアップをアクティブにするかまたは 12V プログラミング電圧に切り替えます。パルスを終了するために、DS2480B は終了コマンド、コード F1h ( $t_3$  で発生)を受信する必要があります。この終了コマンドは、応答バイトを生成しません。DS2480B は、直ちにパルスを終了してパルスコマンドの応答バイトを送出します。 $t_1$  と  $t_2$  の間のアイドル時間は、選択されたボーレートでコマンドバイトを送信する時間によって決まります。 $t_3$  と  $t_4$  の間のアイドル時間は、パルス応答バイトを送信する時間、ホストの応答時間、ならびに次のタイムスロットを設定するためにコマンド及び/またはデータを送信する時間から成ります。

図 7d. 12V プログラミングパルス、無限持続時間



## パルス波形、強カプルアップ装備

「通信コマンド」の項で説明したように、パルスコマンドのビット 1 を 1 に設定することによって 5V への強カプルアップを装備することが可能になります。強カプルアップが装備され、デバイスがデータモードに切り替えられると、1-Wire バス上のあらゆるバイトのすぐ後に強カプルアップが存在することになります。このモードは、EEPROM デバイスに書き込む際に特別なエネルギーを供給したり、温度  $i$ Button の DS1920 などによる温度変換を行ったりするために備えられています。これらのデバイスでは、電力を消費する動作がコマンドコードによって開始された直後に強カプルアップを必要とします。

強カプルアップを装備するために、通常、デバイスがコマンドモードにある間にビット 1 を 1 として「ダミー」パルスが発生します。時間を短縮するために、このダミーパルスは、終了コマンド、コード F1h を送信することによって直ちに終了することができます。その後、データモードに切り替え、1-Wire バス上の少なくとも 1 個のスレーブデバイスに特別なエネルギーを要求させるようなコマンドコードを送信します。コマンドの実行が終了したら、コマンドモードに再び切り替えて別のダミーパルスが発生することによって強カプルアップを解除します。強カプルアップを装備したパルスを使用していることを示す完全な温度変換シーケンスが「ソフトウェアドライバの例」の項に記載されています。

図 8. 5V への強カプルアップ装備、既定の持続時間

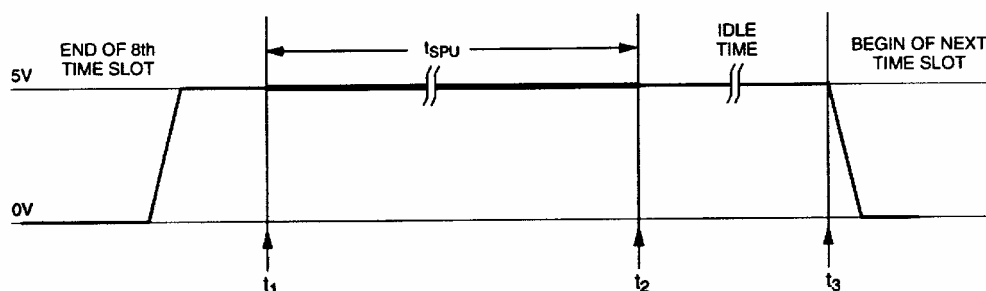


図 8 は、データモードにおける強カプルアップのタイミングを示します。t<sub>1</sub> において、1-Wire バスに送信されるバイトの 8 番目のタイムスロットが終了します。ここで、DS2480B は遅延なしで強カプルアップをアクティブにし、同時にホストへのデータ応答バイトの送信を開始します。t<sub>2</sub> において、強カプルアップが終了し、DS2480B はパルス応答バイトをホストに送信します。t<sub>2</sub> と t<sub>3</sub> の間のアイドル時間は、パルス応答バイトを送信する時間、ホストの応答時間、ならびに次のタイムスロットを設定するためにコマンド及び/またはデータを送信する時間から成ります。データモードではパルス終結コマンドが適用不可能であるため、強カプルアップの持続時間を制限する必要があります。詳細については、表 4、パラメータ 011(強カプルアップの持続時間)をご覧ください。

強カプルアップが装備されたパルス機能と組み合わせると、ダイナミック持続時間を使用することが可能となります。しかし、負荷センサはいつ 1 個の 1-Wire 温度センサや EEPROM デバイスの大電流要求が終わるかを検出する感度を備えていません。そのようなデバイスの大電流要求は、温度に依存し、各デバイスによってわずかに異なり、これは複数の EEPROM や温度センサを同時に使用している場合でもそうであるため、ダイナミック持続時間を使用すべきではありません。

誤って無限の持続時間を選択した場合、DS2480B をホストとの通信に復帰させるためにパワーオンまたはマスタリセットサイクルが必要になります。

## 強プルアップ付き単一ビット

パルスコマンドと同様に、単一ビットコマンドもタイムスロットのすぐ後に強プルアップを設定することができます。しかし、単一ビットコマンドの強プルアップは、コマンドコードのビット 1 によって直接制御されるため、装備する必要はありません。単一ビットコマンドを使用するとき DS2480B はコマンドモードのままであるため、ダイナミックと無限を含む強プルアップの持続時間を選択することもできます。

単一タイムスロットのすぐ後の強プルアップは、Crypto *i*Button と共に使用されます。ある条件下では、Crypto *i*Button は単一ビットを送出してから直ちにファームウェアプログラムの実行を開始します。このため、プログラムが停止するまでエネルギーの需要が著しく増加し、プログラムの停止時点でホストコンピュータに対する割込みが必要になります。強プルアップのダイナミック持続時間オプションは、エネルギーを必要とする時間だけ供給し、Crypto *i*Button が次のコマンドに対する準備が整ったことを自動的にホストに知らせます。

図 9a. 強プルアップ付きの単一ビット、既定の持続時間

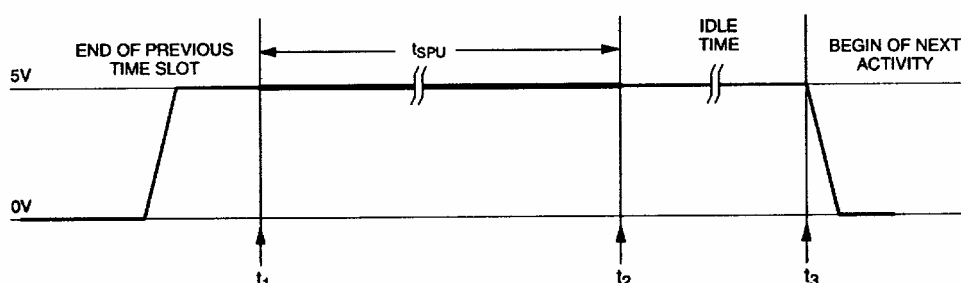
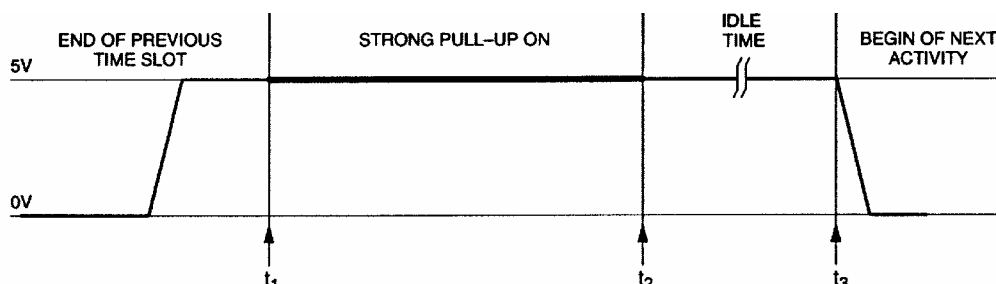


図 9 は、強プルアップのすぐ後に続く単一ビットコマンドのタイミングを示します。既定及びダイナミック持続時間中 (図 9a) のタイミングは次の通りです。 $t_1$  において、タイムスロットが終了します。ここで、DS2480B は、強プルアップをアクティブにし、同時に単一ビットコマンドの応答バイトのホストへの送信を開始します。 $t_2$  において、強プルアップが終了し、DS2480B がパルス応答バイトを送出します。 $t_2$  と  $t_3$  の間のアイドル時間は、パルス応答バイトを送信する時間、ホストの応答時間、及び次のタイムスロットを設定するためにコマンド及び/またはデータを送信する時間から成ります。

図 9b. 強プルアップ付きの単一ビット、無限持続時間



無限持続時間 (図 9b) に対しては、強プルアップはタイムスロットが終了した直後に始まります。強プルアップを終結するために、DS2480B は終結コマンド、コード F1h ( $t_2$  で発生) を受信する必要があります。終結コマンドは応答バイトを生成しません。DS2480B は、その後直ちに強プルアップを終了してパルス応答バイトを送出します。その他はすべて既定の持続時間と同じです。

無限持続時間の強カプルアップの最小持続時間は、ホストと DS2480B の間の通信のボーレートに大きく依存します。ホストは、まず単一ビットコマンドの応答バイトを受信し、これを処理してから終結コマンドを送信する必要があります。したがって、ホストの応答時間を無視すると、無限強カプルアップの最短持続時間は 115.2kbit/s で 173.6 $\mu$ s、57.6kbit/s で 347.2 $\mu$ s、19.2kbit/s で 1.04ms、9.6kbit/s で 2.08ms となります。

## ソフトウェアドライバの例

DS2480B は、1-Wire バスで生成される動作を適切なコマンドに変換するソフトウェアドライバを必要とします。下記の例は、ROM の読取り、メモリ iButton のスクラッチパッドへの書込み、メモリ iButton のメモリの読取り、アドオンリー iButton EPROM のプログラミング、温度 iButton の DS1920 による温度変換の実施などの代表的な局面をカバーしています。検索アクセラレータの使用例は、本書前出の検索アクセラレータに関する項に記載されています。

これらの例で使用されている DS2480B のコマンドコードは、標準速度に対して有効で、短い 1-Wire バス(10m 以下)上で正常に働きます。リセットコマンドの応答バイトにはアラームもショートもない正常な存在パルスを仮定しています。

DS2480B は、先行バイトが 1-Wire バス上の動作に変換されている間にホストから受信したバイトを保存する 1 バイトのバッファを内蔵しています。このため、ホストは応答バイトを受信していなくても別のもう一つのバイトを送信することができます。1-Wire 動作への変換可能な速度よりも高速でバイトを送信すると、データ及び/または同期の喪失を招くおそれがあるため、このような送信は避ける必要があります。

## 読取り ROM シーケンス

Action Sequence	Host TX	Host RX
<b>Generate Reset Pulse</b>	<b>C1</b>	<b>CD or ED</b>
<b>Set Data Mode</b>	<b>E1</b>	<b>(nothing)</b>
Read ROM Command	33	(as sent)
Read ROM ID (8 bytes)	FF (x8)	ROM ID
Set Command Mode	E3	(nothing)
<b>Generate Reset Pulse</b>	<b>C1</b>	<b>CD or ED</b>

## 書込みスクラッチパッドシーケンス

メモリ位置 16h と 17h におけるスクラッチパッドへの 2 バイトの書込み

Action Sequence	Host TX	Host RX
<b>Generate Reset Pulse</b>	<b>C1</b>	<b>CD or ED</b>
<b>Set Data Mode</b>	<b>E1</b>	<b>(nothing)</b>
Skip ROM Command	CC	CC
Write Scratchpad Command	0F	(as sent)
Starting Address TA1	16	(as sent)
Starting Address TA2	00	(as sent)
Write to the Scratchpad	(2 bytes)	(as sent)
Set Command Mode	E3	(nothing)
<b>Generate Reset Pulse</b>	<b>C1</b>	<b>CD or ED</b>

**読取りメモリシーケンス**

Action Sequence	Host TX	Host RX
<b>Generate Reset Pulse</b>	<b>C1</b>	<b>CD or ED</b>
<b>Set Data Mode</b>	<b>E1</b>	<b>(nothing)</b>
Skip ROM Command	CC	CC
Read Memory Command	F0	(as sent)
Starting Address TA1	40	(as sent)
Starting Address TA2	00	(as sent)
Read 8 Bytes of Data	FF (x8)	(data)
Set Command Mode	E3	(nothing)
<b>Generate Reset Pulse</b>	<b>C1</b>	<b>CD or ED</b>

**書込み EPROM シーケンス(DS2505)**

アドレス 40h で始まる書込みメモリ

Action Sequence	Host TX	Host RX
<b>Set Vpp dur. = 512<math>\mu</math>s</b>	<b>29</b>	<b>28</b>
<b>Generate Reset Pulse</b>	<b>C1</b>	<b>CD or ED</b>
<b>Set Data Mode</b>	<b>E1</b>	<b>(nothing)</b>
Skip ROM Command	CC	(as sent)
Write Memory Command	0F	(as sent)
Starting Address TA1	40	(as sent)
Starting Address TA2	00	(as sent)
*** Send Data Byte	(data)	(as sent)
Receive CRC16	FF (x2)	CRC16
Set Command Mode	E3	(nothing)
<b>Generate Program Pulse</b>	<b>FD</b>	<b>response</b>
<b>Set Data Mode</b>	<b>E1</b>	<b>(nothing)</b>
Read Written Byte	FF	(data)
Go to *** to write the next byte or end the sequence as shown below		
Set Command Mode	E3	(nothing)
<b>Generate Reset Pulse</b>	<b>C1</b>	<b>CD or ED</b>

**温度変換シーケンス**

Action Sequence	Host TX	Host RX
<b>Set pullup dur. = 524ms</b>	<b>39</b>	<b>38</b>
<b>Generate Reset Pulse</b>	<b>C1</b>	<b>CD or ED</b>
<b>Set Data Mode</b>	<b>E1</b>	<b>(nothing)</b>
Skip ROM Command	CC	(as sent)
Set Command Mode	E3	(nothing)
<b>Arm Strong Pullup</b>	<b>EF</b>	<b>(nothing)</b>
<b>Terminate Pulse</b>	<b>F1</b>	<b>response</b>
<b>Set Data Mode</b>	<b>E1</b>	<b>(nothing)</b>
Convert Temperature	44	(as sent)
Wait for Pulse Response	(nothing)	response
Set Command Mode	E3	(nothing)
<b>Disarm Strong Pullup</b>	<b>ED</b>	<b>(nothing)</b>
<b>Terminate Pulse</b>	<b>F1</b>	<b>response</b>
<b>Generate Reset Pulse</b>	<b>C1</b>	<b>CD or ED</b>

## ハードウェアアプリケーションの例

この項では、5 つの代表的なアプリケーションシナリオを記述します。DS2480B は、5V 動作だけでなく EPROM プログラミング用としても設定することができます。

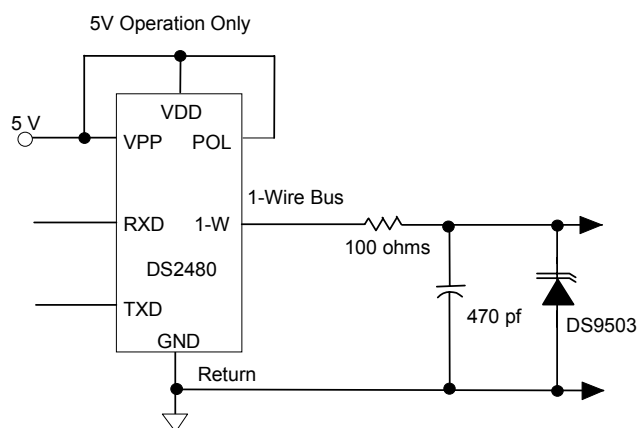
### 出力フィルタ

「制御されたエッジ」の項に記述したように、DS2480B では 1-Wire 波形の立上りエッジにアクティブプルアップが採用されています。

1-Wire ライン上でプルアップトリップ電圧  $V_{IAPTO}$  の付近に過大なノイズが存在すると、アクティブプルアップの有害なトリップが発生して 1-Wire 通信を妨げるおそれがあります。EPROM プログラミングを実施する構成やオーバドライブモードで使用している構成を除き、図 10 に示すような RC フィルタをすべての DS2480B に外付けすることを推奨します。

EPROM プログラミング構成では、プログラミング中に 100  $\Omega$  抵抗器の両端間に電圧降下が生じるため RC フィルタを使用することができません。

図 10. RC フィルタ



DS2480B の 1-Wire ポートを静電気放電から保護するために、DS950x デバイスなどの低容量の ESD 保護ダイオードを使用することを推奨します。5V 動作では、1 個のデバイスだけで十分です。EPROM プログラミングでは、2 個の DS950x デバイスを直列に接続して高いブレイクダウン電圧とする必要があります。

図 11a～c は、UART または RS232C インタフェースに DS2480B を直接接続した例です。反転信号を出力し、入力するが RS232C ( $\pm 12V$ ) 規格を必ずしも満たさないポートに 1-Wire バスを接続する必要がある場合は回路がさらに複雑になります(図 11b)。



図 11a. UART DIRECT

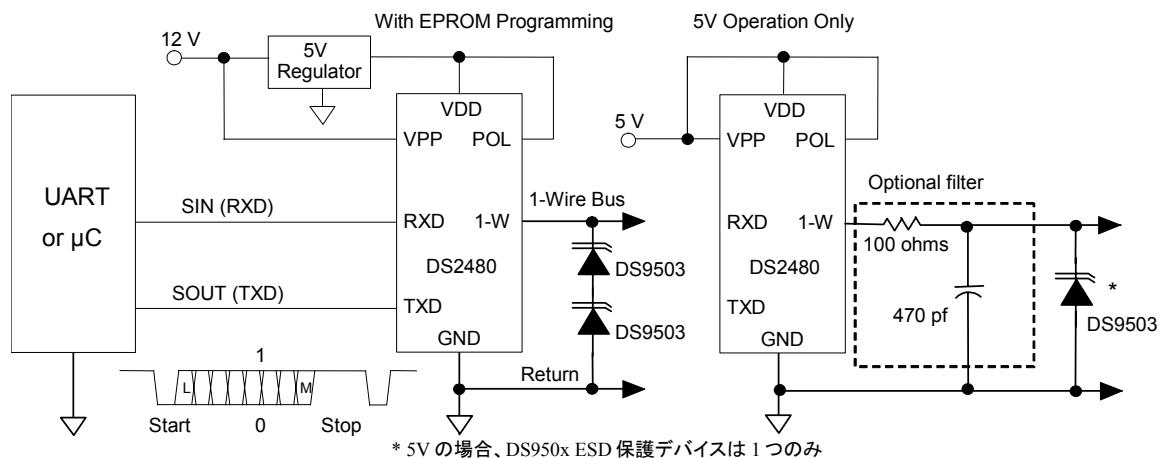
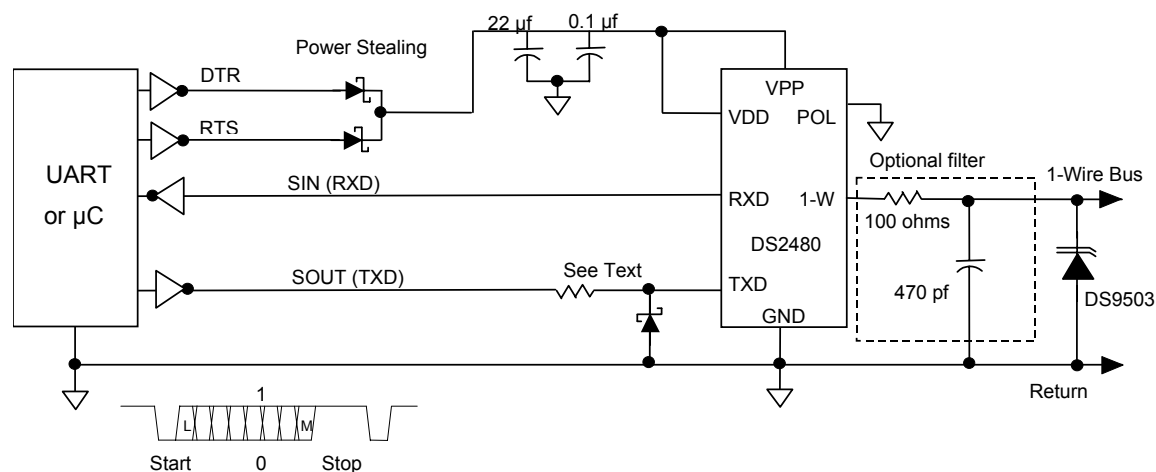
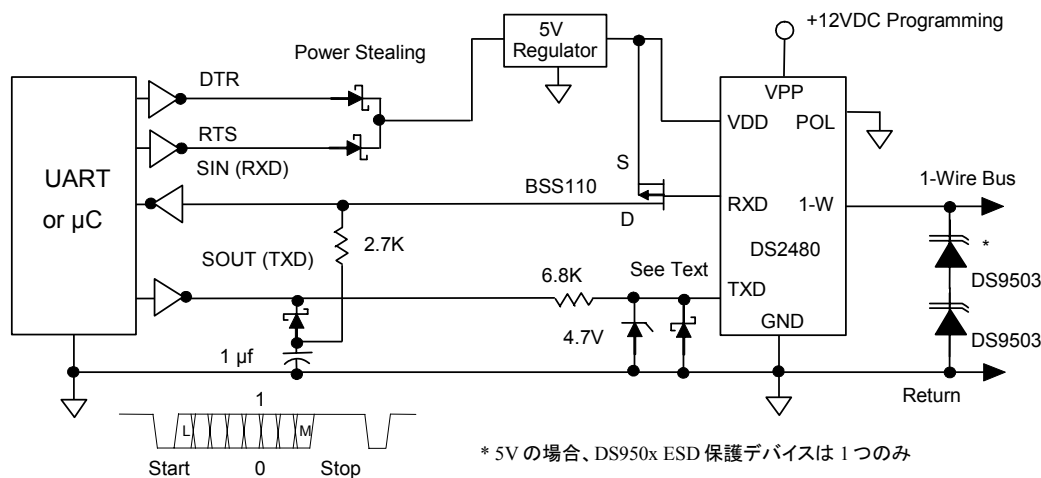


図 11b. ±5V RS232



信号 DTR と RTS は、DS2480B を動作させるための電源を供給します。TXD ラインの抵抗器とショットキダイオードは、DS2480B の TXD ピンにおける負電圧を最大 0.3V に制限します。この抵抗器は、通常 4.7kΩ です。反転ドライバの電流を 1mA に制限する場合は抵抗器が不要です。

DS2480B の視点から言えば、この回路は 0~5V だけでなく±5V の反転信号でも動作します。ホストに対して予想される電圧レベルに応じて、RXD ラインに負電圧を発生させなければならないこともあります。図 11c は、その実施方法を真の RS232C システムについて示します。

図 11c.  $\pm 12V$  RS232

真の RS232C システム( $\pm 12V$ 、図 11c)へのインタフェースでは、DS2480B の電源が DTR と RTS から取り込まれます。ソフトウェアは、これらの信号の少なくとも 1 つが常に 12V の動作電圧を供給していることを確認する必要があります。TXD ラインにおける 6.8k $\Omega$  の抵抗器と 4.7V のツェナーダイオードが DS2480B の TXD ピンにおける正電圧を制限します。ショットキダイオードは、負電圧を最大 0.3V に制限します。コンデンサと直列のショットキダイオードは、ホストの受信チャンネル用負バイアスを発生する寄生電源を構成します。正信号は、DS2480B の RXD 出力に接続する P チャネル MOSFET によって切り替えられます。この回路図では、MOSFET が RXD ラインを通常は RS232C システムにとって十分な +5V に切り替えます。

12V への切替えも可能ですが、切替えにはスレッショルド電圧の異なる P チャネルトランジスタが必要になります。トランジスタによって生じる信号反転は、RS232 ボーレート設定用の値コード 100、101、110、または 111 を使用することによって DS2480B によって補正されます。

図 11d. UART DIRECT、光絶縁付き

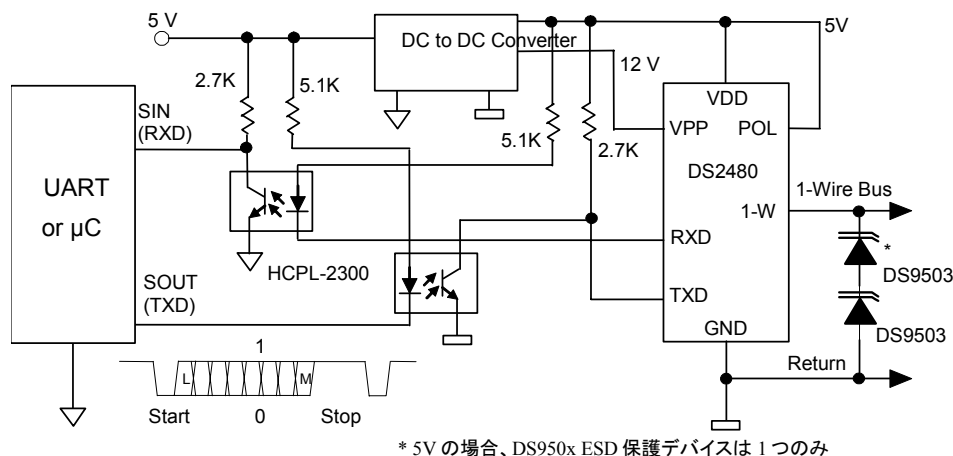


図 11d の回路は、図 11a と基本的に同じで、主な違いは光絶縁されていることです。光アイソレータの特性は特に重要ではありません。別のタイプを使用すると、LED を流れる電流を制限しフォトトランジスタをバイアスする抵抗器の値に影響します。

図 11e. ±5V~12V RS232、光絶縁付き

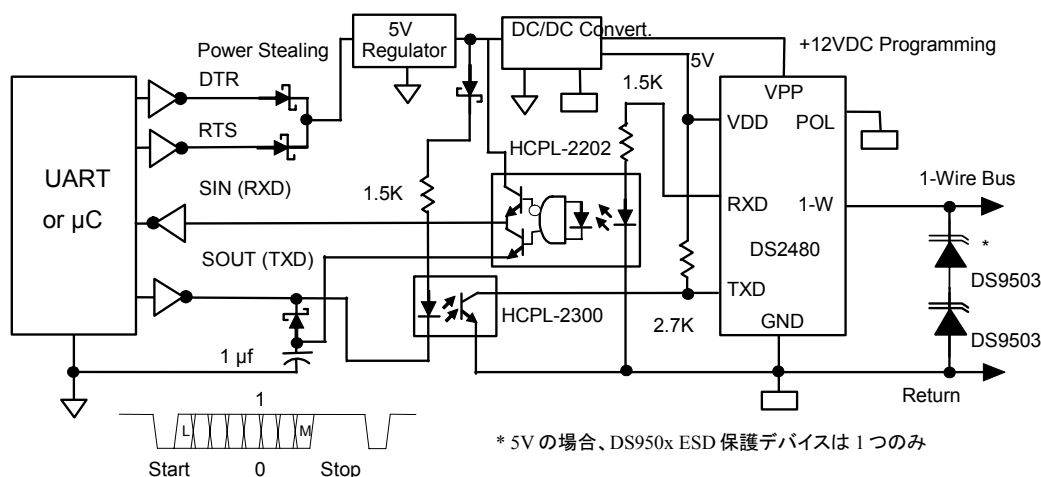


図 11e の回路は、真の RS232C インタフェースを光絶縁と組み合わせたものです。TXD チャネルの LED に給電しホストの RXD 入力に正電圧を供給するための電力は、DTR と RTS から取り込まれます。RXD 入力用の負電圧は、コンデンサと直列のショットキダイオードから成る寄生電源によって TXD ラインから取り込まれます。HCPL-2202 光アイソレータは、正電圧と負電圧の切替えが可能なトータムポール出力を備えています。+5V は、ほとんどの RS232C システムにとって十分です。12V の切替えには、電圧特性の異なる光アイソレータが必要です。

上記の回路図では、HCPL-2202 光アイソレータが DS2480B の RXD 端子によって駆動されています。これは、DS2480B が LED を流れる電流をシンクする従来の方法と同じように接続することもできます。ただし、この場合、信号が反転するため RS232 のボーレート設定に 100、101、110、または 111 の値コードを使用することによって DS2480B から補正する必要があります。回路図に示す光アイソレータ以外のタイプを使用するためには、少なくとも抵抗器の値を変更する必要があります。

図 12. RS232 データのタイミング RXD ライン

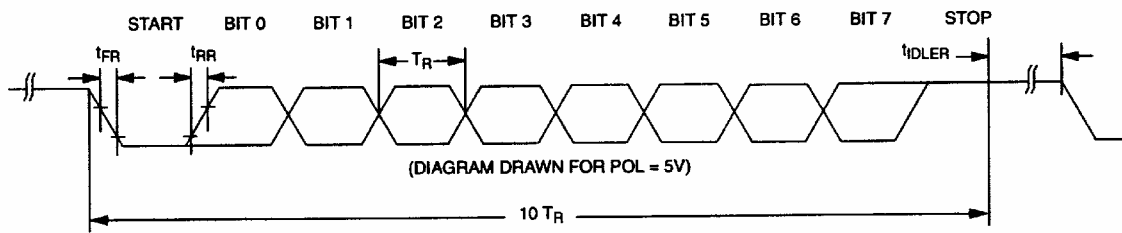


図 13. 受信の遅延タイミング

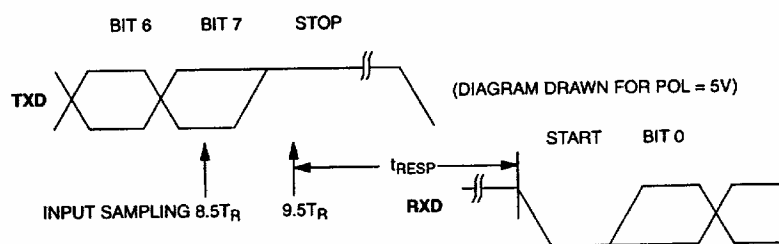


図 14. RS232 データのタイミング TXD ライン

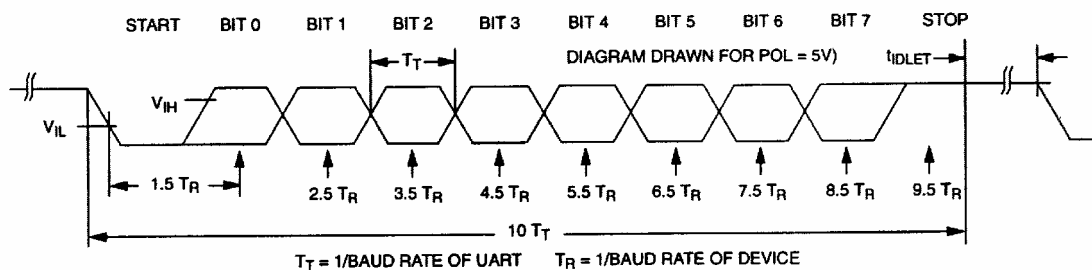


図 15. TXD ラインの非対称性

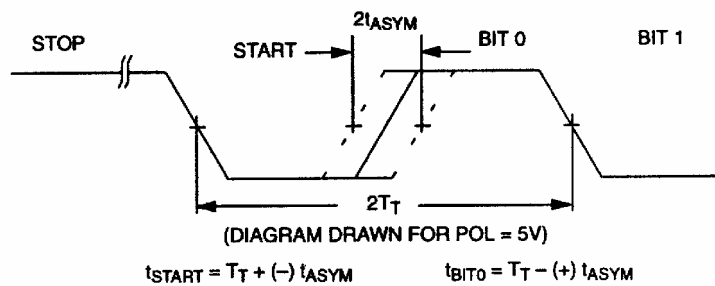


表 7. 機能と速度のマトリックス

Baud Rate	1-Wire Speed			Function
	Regular	Flexible	Overdrive	
9600bps	√	√	√	Search
	√	√	√	Command/Data
19200bps	X	X	√	Search
	√	X	√	Command/Data
57600bps	X	X	√	Search
	X	X	√	Command/Data
115200bps	X	X	X	Search
	X	X	√	Command/Data

√ `tIDLET` は UART によって保証されているため、対策は不要です。

X `tIDLET` がホストの待機機能によって制御されない場合は推奨されません。

**ABSOLUTE MAXIMUM RATINGS\***

Voltage on 1-W to Ground	-0.5V to +14.0V
Voltage on RXD, TXD, POL to Ground	-0.5V to +7.0V
Operating Temperature Range	-40°C to +85°C
Storage Temperature Range	-55°C to +125°C
Soldering Temperature	See IPC/JEDEC J-STD-020A Specification

\* This is a stress rating only and functional operation of the device at these or any other conditions above those indicated in the operation sections of this specification is not implied. Exposure to absolute maximum rating conditions for extended periods of time may affect reliability.

**DC ELECTRICAL CHARACTERISTICS**(V<sub>DD</sub> = 4.5V to 5.5V; -40°C to +85°C)

PARAMETER	SYMBOL	MIN	TYP	MAX	UNITS	NOTES
Supply Voltage	V <sub>DD</sub>	4.5	5.0	5.5	V	
Programming Voltage	V <sub>PP</sub>		12.0	12.25	V	1
Operating Current	I <sub>DD</sub>		3.0	5.0	mA	
Idle Current on V <sub>PP</sub>	I <sub>PP</sub>		20		μA	2
Active Pullup Timer Threshold	V <sub>IAPTO</sub>	V <sub>DD</sub> - 1.4	V <sub>DD</sub> - 1.1		V	
Active Pullup On Threshold	V <sub>IAPO</sub>		0.95	1.2	V	15
1-Wire Input High	V <sub>IH1</sub>	3.4			V	
1-Wire Input Low	V <sub>IL1</sub>			1.8	V	
TXD/POL Input Resistor	R <sub>I</sub>	30			kΩ	3
TXD/POL Input Levels	V <sub>IH</sub>	2.7			V	
TXD/POL Input Levels	V <sub>IL</sub>			0.8	V	
1-Wire Weak Pullup Current	I <sub>WEAKPU</sub>	1.5	3.0	5.0	mA	15
1-Wire Active Pullup Current	I <sub>ACTPU</sub>	9	15		mA	
Strong Pullup Voltage Drop @ 10mA load on 1-W	ΔV <sub>STRPU</sub>			0.6	V	4
Programming Voltage Drop @ 10mA load on 1-W	ΔV <sub>PROG</sub>			0.30	V	5
RXD Sink Current @ 0.4V	I <sub>OLR</sub>	6			mA	
RXD Source Current @ V <sub>DD</sub> -0.4V	I <sub>OHR</sub>	-4			mA	
Power On Reset Trip Point	V <sub>POR</sub>			3.3	V	
V <sub>PP</sub> Sensor Trip Point	V <sub>PPTRIP</sub>		9.5		V	

**CAPACITANCES**(t<sub>A</sub> = 25°C)

PARAMETER	SYMBOL	MIN	TYP	MAX	UNITS	NOTES
TXD/POL Input Capacitance	C <sub>IN</sub>		5		pF	17
1-Wire Input Capacitance	C <sub>IN1</sub>		10		pF	17

**AC ELECTRICAL CHARACTERISTICS** ( $V_{DD} = 4.5V$  to  $5.5V$ ;  $-40^{\circ}C$  to  $+85^{\circ}C$ )

PARAMETER	SYMBOL	MIN	TYP	MAX	UNITS	NOTES
UART Bit Time	$T_T$	8.68		104	$\mu s$	6
Device Bit Time	$T_R$	8.68		104	$\mu s$	6, 7, 16
Fall Time RXD	$t_{FR}$	8		20	ns	8, 17
Rise Time RXD	$t_{RR}$	13		27	ns	8, 17
Transmit Idle Time	$t_{IDLET}$	0			$\mu s$	9
Receive Idle Time	$t_{IDLER}$		$t_{IDLET}$		$\mu s$	
Asymmetry	$t_{ASYM}$			1	$\mu s$	10
Arrival Response Time	$t_{ARR}$	4.4		52	$\mu s$	11
Master Reset Time	$t_{MR}$	104			$\mu s$	12
Active Pullup on Time	$t_{APUOT}$	0.5		2.0	$\mu s$	13
Response Time	$t_{RESP}$	$8.68 + \Delta$		$104 + \Delta$	$\mu s$	11, 14

**NOTES:**

- $V_{PP} - \square V_{PROG}$  must be within 11.5V to 12.0V.
- Applies only if a 12.0V supply is connected. If  $V_{PP}$  and  $V_{DD}$  are tied together, current is less than 1mA.
- Input load is to GND.
- Voltage difference between  $V_{DD}$  and 1-W.
- Voltage difference between  $V_{PP}$  and 1-W.
- 8.68  $\mu s$  (115.2kbps), 52  $\mu s$  (19.2kbps), 17.36  $\mu s$  (57.6kbps), 104  $\mu s$  (9.6kbps).
- Nominal values; tolerance =  $\pm 5\%$ .
- At  $V_{CC} = 5.0V$  and 100pF load to GND.
- See Table 7, *Function and Speed Matrix*.
- Independent of baud rate.
- Minimum at 115.2kbps, maximum at 9.6kbps.
- The master reset cycle is complete after  $t_{MR}$  is over.
- Minimum value at Overdrive speed; maximum value at regular speed.
- $\square$  is the time to complete the activity on the 1-Wire bus; values range from 0 (configuration command) up to 5130  $\square s$  (alarming presence pulse).
- With regular and flexible speed the total capacitive load of the 1-Wire bus should not exceed 20nF, otherwise the active pullup on threshold  $V_{IAPO}$  may not be reached in the available time. With Overdrive speed the capacitive load on the 1-Wire bus must not exceed 1nF.
- Baud rate calibration is valid at a static  $V_{DD}$  operating point. Post calibration changes in  $V_{DD}$  by more than 5% may cause calibration error to exceed 5%.
- Not production tested.



マキシム・ジャパン株式会社 〒141-0032 東京都品川区大崎1-6-4 大崎ニューシティ 4号館 20F TEL: 03-6893-6600

Maximは完全にMaxim製品に組込まれた回路以外の回路の使用について一切責任を負いかねます。回路特許ライセンスは明言されていません。Maximは随時予告なく回路及び仕様を変更する権利を留保します。「Electrical Characteristics (電気的特性)」の表に示すパラメータ値(min, maxの各制限値)は、このデータシートの他の場所で引用している値より優先されます。

**Maxim Integrated Products, Inc. 160 Rio Robles, San Jose, CA 95134 USA 1-408-601-1000**

31

© 2004 Maxim Integrated Products

MaximはMaxim Integrated Products, Inc.の登録商標です。