



**特長**

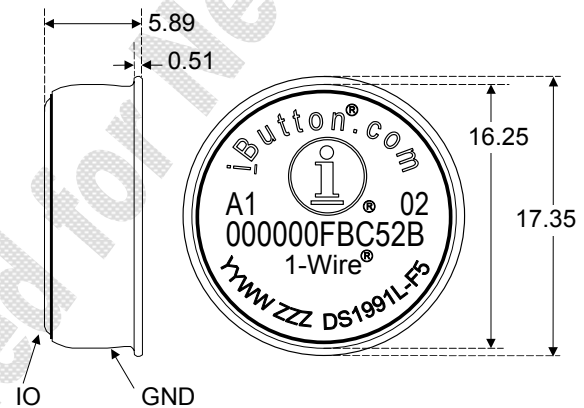
- 1,152 ビットの保護された読取り/書込み、不揮発性メモリ
- セキュアメモリは 64 ビットのパスワードと一致しないと解読不可
- メモリをそれぞれ 384 ビットの 3 ブロックに分割
- メモリブロックごとの 64 ビットのパスワードフィールドおよび ID フィールド
- 512 ビットのスクラッチパッドによってデータ転送の完全性を確保
- 動作温度範囲: -40°C ~ +70°C
- 10 年以上のデータ保持

**共通の iButton 機能**

- 出荷時にレーザーで書き込まれ試験済みの固有の 64 ビット登録番号(8 ビットファミリコード + 48 ビットシリアルナンバ + 8 ビット CRC テスタ)によって、同一製品がないため完全なトレーサビリティを実現
- MicroLAN 用マルチドロップコントローラ
- 瞬時接続によるデジタル識別および情報
- チップベースのデータキャリアが情報をコンパクトに保存
- 対象物に取り付けられていてもデータにアクセス可能
- 16.3kbps の単一のデジタル信号によって経済的にバスマスタと通信
- 標準的な 16mm 径と 1-Wire<sup>®</sup> プロトコルによって、iButton<sup>®</sup> デバイスファミリと互換
- カップ形プローブによってボタンを自動位置調整
- 登録番号が刻印された堅牢なステンレススチールケースによって過酷な環境に対応

- 接着裏材によって容易に取り付け、フランジでラッチ、または、リングをリムに押し付けてロック可能
- リーダが最初に電圧を印加した時刻をプレゼンス検出器が通知
- UL#913(第 4 版)に適合。本質安全防爆構造: Group A、B、C、および D Location の Division 1、Class I 用の実体概念によって認定

**F5 MICROCAN**



寸法はすべて mm 単位で表示されています。

**型番**

DS1991L-F5      F5 MicroCan

**アクセサリの例**

DS9096P	Self-Stick Adhesive Pad
DS9101	Multi-Purpose Clip
DS9093RA	Mounting Lock Ring
DS9093F	Snap-In Fob
DS9092	iButton Probe

1-Wire および iButton は、Dallas Semiconductor Corp. の登録商標です。

## iButton の説明

DS1991 MultiKey iButton(電子キー用途の iButton)は、1,152 ビットの保護された不揮発性メモリを搭載し、3 つの独立した電子キーとして機能する耐久性の高い読取り/書込みデータキャリアです。各キーは 384 ビット長で、別個の 64 ビットのパスワードフィールドと共用の ID フィールドを備えています(図 1)。保護されたメモリにアクセスするためには、このパスワードフィールドと一致する必要があります。データは 1 本のデータラインとグラウンドリターンしか必要としない 1-Wire プロトコルを通じてシリアル転送されます。512 ビットのスクラッチパッドによって、保護されたメモリへのデータ転送の完全性が確保されます。データは、データを読み戻すことが可能なスクラッチパッドに、最初に書き込まれる必要があります。データが検証された後に、Copy Scratchpad コマンドによって、そのデータは保護されたメモリに転送されます。このプロセスによって、メモリを変更する場合にデータの完全性が保証されます。確実な追跡を実現する保証された固有の ID を提供するために、48 ビットのシリアルナンバが各 DS1991 に出荷時にレーザで書き込まれています。DS1991 のファミリコードは 02h です。耐久性のある MicroCan パッケージは、ほこり、湿気、および衝撃などの環境障害に対して高い耐性を備えています。そのコンパクトなボタン形状は対応するレセプタクルに自動位置調整し、人による DS1991 の取扱いが容易です。アクセサリを使って、プラスチック製キーフob、フォト ID バッジ、プリント基板、または物体のあらゆる滑らかな表面に DS1991 を取り付けることができます。アプリケーションとしては、安全なアクセス制御、デビットトークン、仕掛品の追跡、電子トラベラーズチェック、および独自データなどがあります。

## 動作

DS1991 は、1-Wire プロトコルを使用した 1 本のデータラインを通じてアクセスされます。バスマスタは、最初に 4 つの ROM 機能コマンド 1) Read ROM、2) Match ROM、3) Search ROM、4) Skip ROM のうち 1 つを送出する必要があります。これらのコマンドは、各デバイスの 64 ビットレーザ書込み ROM 部分に作用して、多数のデバイスが 1-Wire ライン上に存在する場合は特定デバイスを選別するとともに、存在するデバイスの数とタイプをバスマスタに知らせることができます。これらの ROM 機能コマンドに必要なプロトコルを図 9 に示します。ROM 機能コマンドが正しく実行されると、メモリ機能(保護されたメモリとスクラッチパッドに影響を及ぼす)へのアクセスが可能になり、バスマスタは DS1991 に固有の 6 つのメモリ機能コマンドのいずれか 1 つを送出することができます。これらのメモリ機能コマンドのプロトコルを図 5 に示します。すべてのデータの読取りと書込みは最下位ビットから行われます。

## 64 ビットレーザ書込み ROM

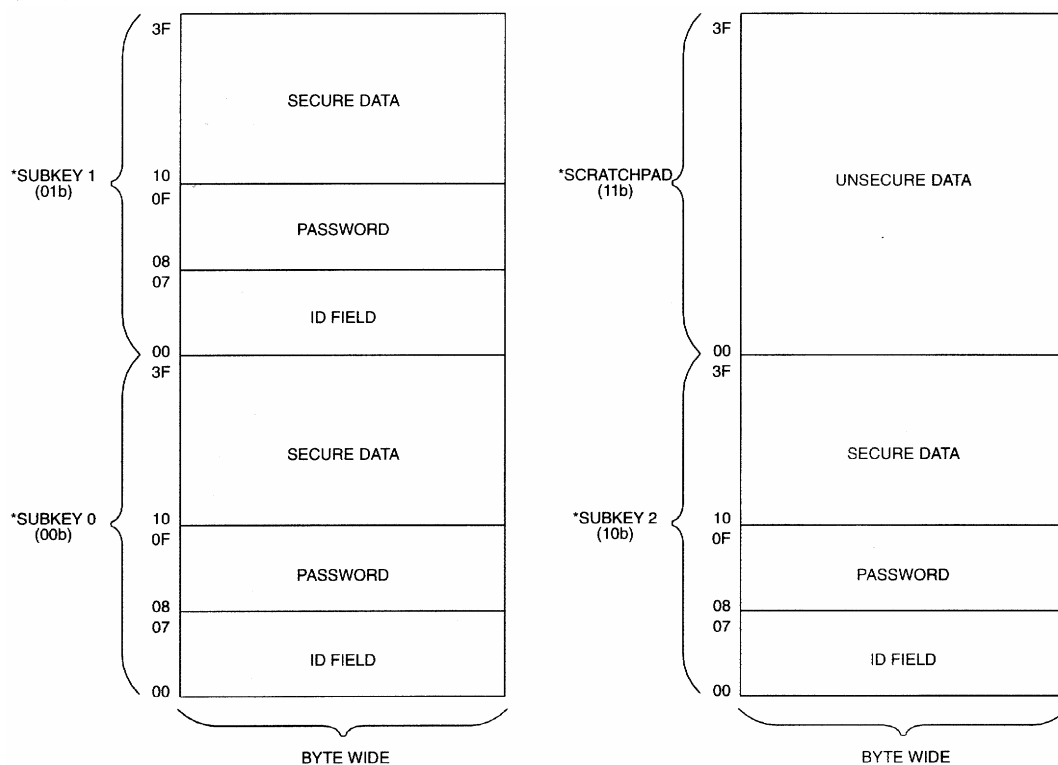
個々の DS1991 は、64 ビット長の固有 ROM コードを備えています。最初の 8 ビットは 1-Wire ファミリコードです。次の 48 ビットは固有のシリアルナンバです。最後の 8 ビットは最初の 56 ビットの CRC です(図 2)。1-Wire CRC は、図 3 に示すように、シフトレジスタと XOR ゲートで構成される生成多項式によって生成されます。多項式は、 $X^8 + X^5 + X^4 + 1$  です。ダラスの 1-Wire 巡回冗長検査の詳細は、「Book of DS19xx iButton Standards」に記載されています。シフトレジスタの各ビットは、0 に初期化されます。その後、ファミリコードの最下位ビットから順番に 1 ビットずつシフトインされます。ファミリコードの 8 番目のビットが入力された後、シリアルナンバが入力されます。シリアルナンバの 48 番目のビットが入力されると、シフトレジスタに CRC 値が保存されることとなります。CRC の 8 ビットをシフトインすると、シフトレジスタはすべて 0 に戻ります。

## メモリ機能コマンド

DS1991 には 6 つのデバイス固有のコマンドがあります。すなわち、3 つのスクラッチパッドコマンド: Write Scratchpad、Read Scratchpad、Copy Scratchpad、および 3 つのサブキーコマンド: Write Password、Write SubKey、Read SubKey の合計 6 つです。デバイスが選択されると、メモリ機能コマンドが DS1991 に書き込まれます。このコマンドは、各々が 1 バイト長の 3 つのフィールドで構成されます。最初のバイトは機能コードフィールドです。このフィールドは実行可能な 6 つのコマンドを規定します。2 番目のバイトはアドレスフィールドです。このフィールドの最初の 6 ビットはコマンドの先頭アドレスを規定します。このフィールドの最後の 2 ビットはサブキーアドレスコードです。このコマンドの 3 番目のバイトは 2 番目のバイトの補数です(図 4)。

初めて使用する場合、デバイスに実際に保存されているパスワードが不明のため、DS1991 の初期化が必要です。これは、Write Password コマンドを使って、選択されたサブキーに対する新しい識別子とパスワードを直接(すなわち、スクラッチパッドを介さず)書き込むことによって行われます。新しい識別子とパスワードがデバイスに保存されると、これに続く更新が直ちにスクラッチパッドを介して行われます。

図 1. メモリマップ



\* 各サブキーまたはスクラッチパッドは固有のアドレスを備えています。

図 2. 64 ビットレーザ書き込み ROM

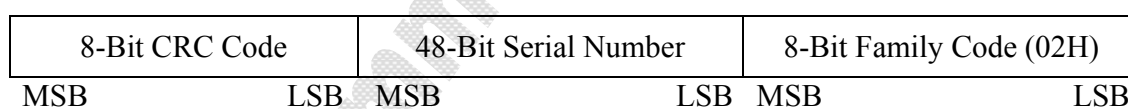


図 3. 1-Wire CRC 生成器

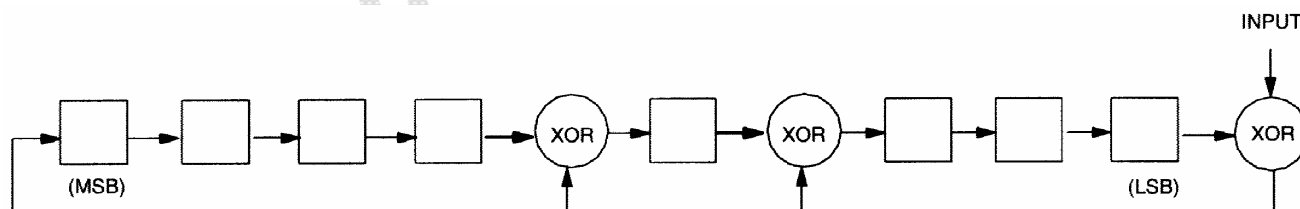


図 4. DS1991 のコマンド構造

Command	1 <sup>st</sup> byte	2 <sup>nd</sup> byte								3 <sup>rd</sup> byte		
		B7	B6	B5	B4	B3	B2	B1	B0			
write scratchpad	96H	1	1	any value								ones complement of 2 <sup>nd</sup> byte
read scratchpad	69H			00H to 3FH								
copy scratchpad	3CH	Sub-Key Nr.:		0	0	0	0	0	0			
read SubKey	66H	0 0		any value								
write SubKey	99H	0 1		10H to 3FH								
write password	5AH	1 0		0	0	0	0	0	0			

### スクラッチパッドコマンド

DS1991 の 64 バイト読み取り/書き込みスクラッチパッドは、パスワードによる保護がされていません。スクラッチパッドは通常、検証され、そして保護されたサブキーにコピーするデータ構造を構築するために使用されます。

#### Write Scratchpad [96H]

Write Scratchpad コマンドは、スクラッチパッドにデータを入力するために使用されます。書き込みシーケンスの先頭アドレスは、コマンドの中で指定されます。スクラッチパッドの最後に達するか、または DS1991 がリセットされるまでは、データを連続的に書き込むことができます。コマンドシーケンスを図 5(1 ページ目、左の列)に示します。

#### Read Scratchpad [69H]

Read Scratchpad コマンドは、スクラッチパッドからデータを取り出すために使用されます。先頭アドレスは、コマンドワードの中で指定されます。スクラッチパッドの最後に達するか、または DS1991 がリセットされるまでは、データを連続的に読み取ることができます。コマンドシーケンスを図 5(1 ページ目、中央の列)に示します。

#### Copy Scratchpad [3CH]

Copy Scratchpad コマンドは、指定されたデータブロックをスクラッチパッドから選択されたサブキーに転送するために使用されます。データを保護されたサブキーに保存する前に検証する必要があるとき、このコマンドが使用されます。データ転送は、単一の 8 バイトブロックまたは 1 つの大きい 64 バイトブロックで行うことができます。転送するブロックの指定に使用される 9 つの有効なブロック選択コードがあります(図 6)。保護されたデータの誤消去に対する追加的な予防策として、宛先サブキーの 8 バイトのパスワードを入力する必要があります。パスワードが一致しなければ動作が打ち切られます。データブロックが保護されたサブキーに転送されると、スクラッチパッドの対応するブロックにある元のデータは消去されます。コマンドシーケンスを図 5(1 ページ目、右の列)に示します。

### サブキーコマンド

DS1991 内部のサブキーの各々は個別にアクセスされます。保護されたサブキーに対してデータを読み書きするトランザクションは、コマンドの中で規定されたアドレスから始まり、デバイスがリセットされるかまたはサブキーの最後に達するまで続きます。

## Write Password [5AH]

Write Password コマンドは、選択されたサブキーの ID とパスワードを入力するために使用されます。このコマンドは、ID およびパスワードフィールドを新しいデータで上書きするだけでなく、保護された領域に保存されたデータのすべてを消去します。DS1991 では、適切なサブキーが選択されたことを確認する内部チェックが行われます。シーケンスは選択されたサブキーの ID フィールドを読み取ることによって開始され、つづいて、変更されるサブキーの ID がデバイスに書き込まれます。ID が一致しなければ、シーケンスは打ち切られます。ID が一致すれば、サブキーの内容は消去され、64 ビットの新しい ID データに続いて新しい 64 ビットのパスワードが書き込まれます。コマンドシーケンスを図 5(2 ページ目、右の列)に示します。

図 5. メモリ機能のフローチャート

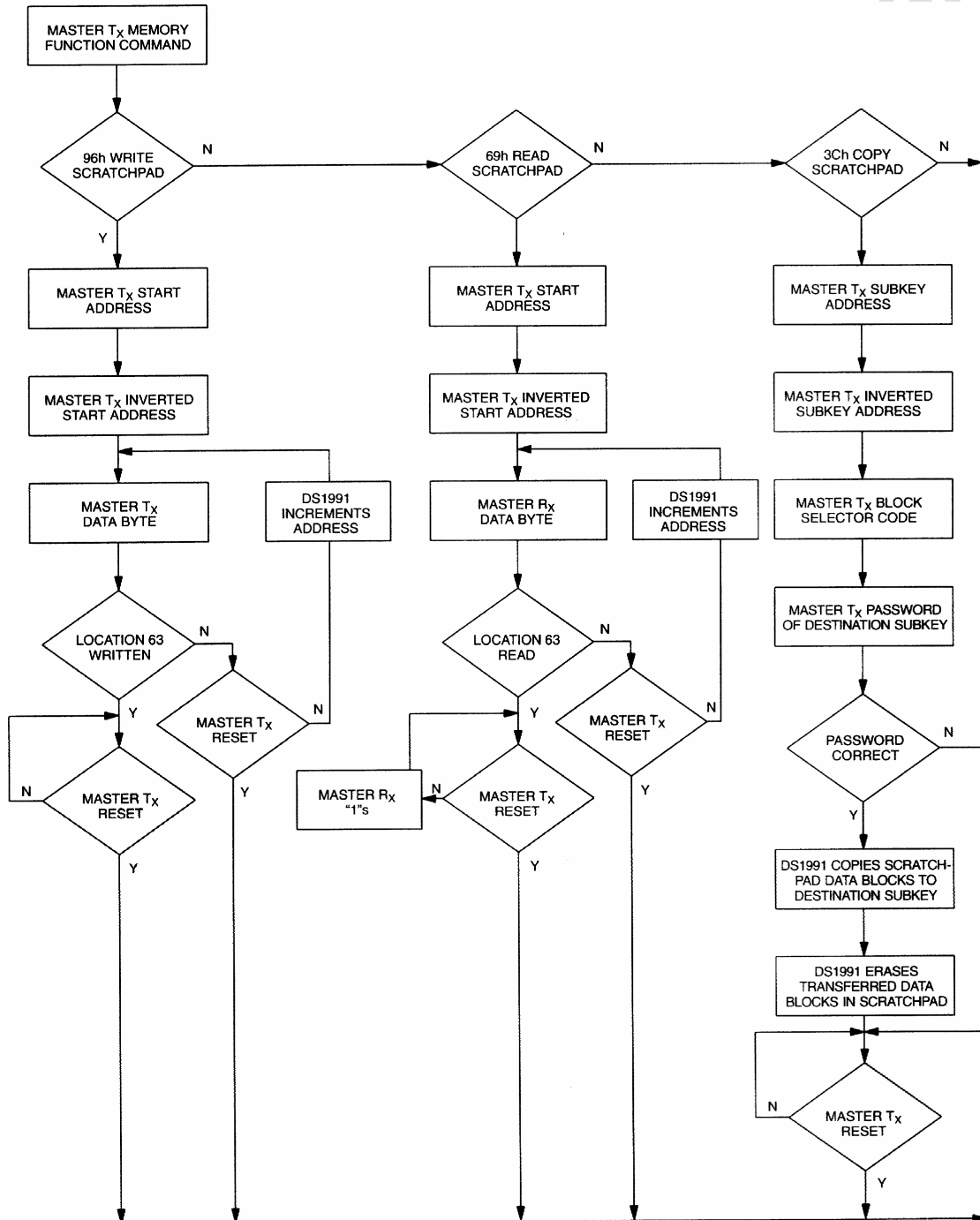


図 5. メモリ機能のフローチャート(続き)

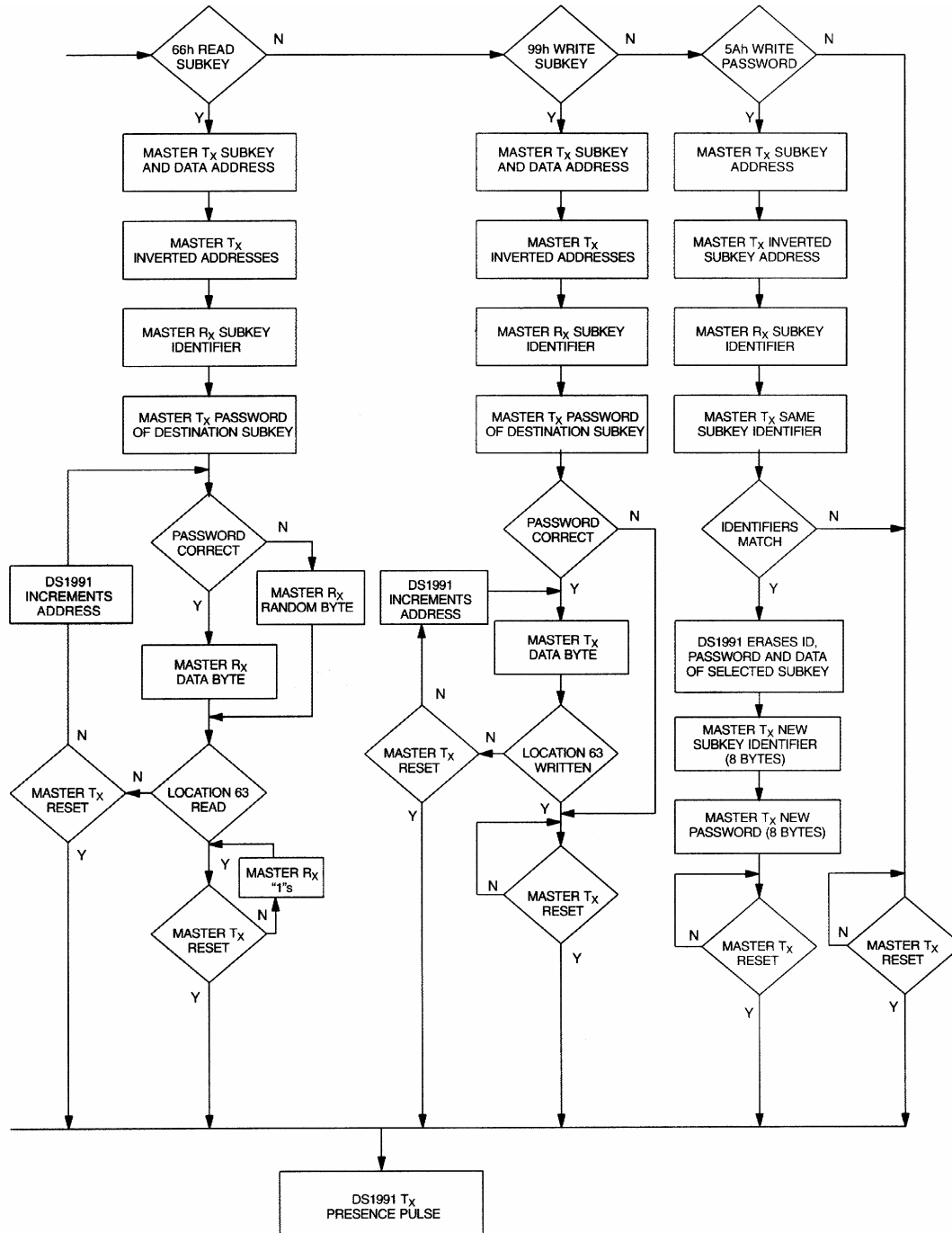


図 6. DS1991 のブロック選択コード

Block Nr.	Address Range	LS Byte			Codes			MS Byte	
0 to 7	00 to 3FH	56	56	7F	51	57	5D	5A	7F
0	identifier	9A	9A	B3	9D	64	6E	69	4C
1	password	9A	9A	4C	62	9B	91	69	4C
2	10H to 17H	9A	65	B3	62	9B	6E	96	4C
3	18H to 1FH	6A	6A	43	6D	6B	61	66	43
4	20H to 27H	95	95	BC	92	94	9E	99	BC
5	28H to 2FH	65	9A	4C	9D	64	91	69	B3
6	30H to 37H	65	65	B3	9D	64	6E	96	B3
7	38H to 3FH	65	65	4C	62	9B	91	96	B3

### Write SubKey [99H]

Write SubKey コマンドは、選択されたサブキーにデータを入力するために使用されます。サブキーは保護されているため、サブキーにアクセスするためには正しいパスワードが必要です。シーケンスは ID フィールドを読み取ることによって開始され、つづいてパスワードが書き戻されます。パスワードが正しくなければ、トランザクションは打ち切られます。パスワードが正しければ、後続のデータが保護された領域に書き込まれます。書き込みシーケンスの先頭アドレスはコマンドワードの中で指定されます。保護されたサブキーの最後に達するか、または DS1991 がリセットされるまでは、データを連続的に書き込むことができます。コマンドシーケンスを図 5(2 ページ目、中央の列)に示します。

### Read SubKey [66H]

Read SubKey コマンドは、選択されたサブキーからデータを取り出すために使用されます。サブキーは保護されているため、サブキーにアクセスするためには正しいパスワードが必要です。シーケンスは ID フィールドを読み取ることによって開始され、つづいてパスワードが書き戻されます。パスワードが正しくなければ、DS1991 はランダムデータを送信します。パスワードが正しければ、サブキーからデータを読み取ることができます。先頭アドレスはコマンドの中で指定されます。サブキーの最後に達するか、または DS1991 がリセットされるまでは、データを連続的に読み取ることができます。コマンドシーケンスを図 5(2 ページ目、左の列)に示します。

## 1-Wire バスシステム

1-Wire バスは、単一のバスマスタと少なくとも 1 個のスレーブを備えたシステムです。DS1991 は、いかなる場合にもスレーブデバイスです。バスマスタは、通常、マイクロコントローラまたは PC です。小規模構成の場合は、1 つのポートピンを使ってソフトウェア制御の下で 1-Wire 通信信号を生成することができます。マルチセンサネットワークの場合は、1-Wire ライブドライバチップの DS2480B またはこのチップに適合するシリアルポートアダプタ(DS9097U シリーズ)が推奨されます。これによって、ハードウェアの設計が簡単になり、マイクロプロセッサがリアルタイムで応答せずに済むようになります。

このバスシステムの説明は、ハードウェア構成、トランザクションシーケンス、および 1-Wire 信号方式(信号の種類とタイミング)の 3 つのトピックに分類されます。1-Wire プロトコルは、バスマスタからの同期パルスの立下りエッジで始まる特定タイムスロット期間内のバス状態でバストランザクションを規定します。

### ハードウェア構成

1-Wire バスは、定義の通り単線のみで構成されます。バス上の各デバイスは適時に単線を駆動可能であることが重要です。これを容易にするために、1-Wire バスに接続された各デバイスは、オープンドレイン接続またはトライステート出力を備える必要があります。DS1991 の 1-Wire ポートは、オープンドレインで、図 7 に示すものと等価な回路を内蔵しています。バスマスタも同等の回路とすることができます。双方向ピンを利用することができない場合は、別個の出力ピンと入力ピンを互いに接続しても構いません。

図 8a と 8b に示すものと等価なバスマスタ回路の場合、バスマスタはバスのマスタ端にプルアップ抵抗器を必要とします。プルアップ抵抗器の値は、ラインの長さが短い場合、約  $5k\Omega$  にする必要があります。

マルチドロップバスは、複数のスレーブが接続された 1-Wire バスで構成されます。1-Wire バスは、最大データレートが 16.3kbps です。1-Wire バスのアイドル状態はハイです。何らかの理由でトランザクションを一時停止する必要がある場合、その後トランザクションを再開するためには、バスをアイドル状態にしておかなければなりません。アイドル状態にせずに、バスを  $120\mu s$  を超えてローにすると、バス上の少なくとも 1 個のデバイスがリセットされることがあります。

Not Recommended for New Design



図 7. 等価回路

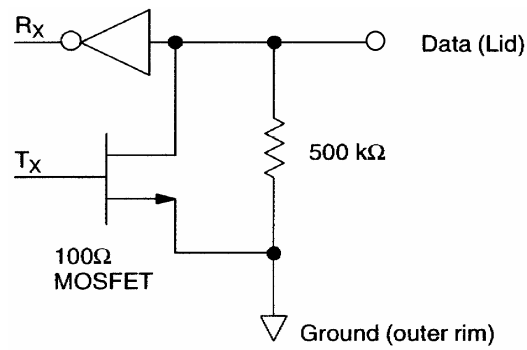
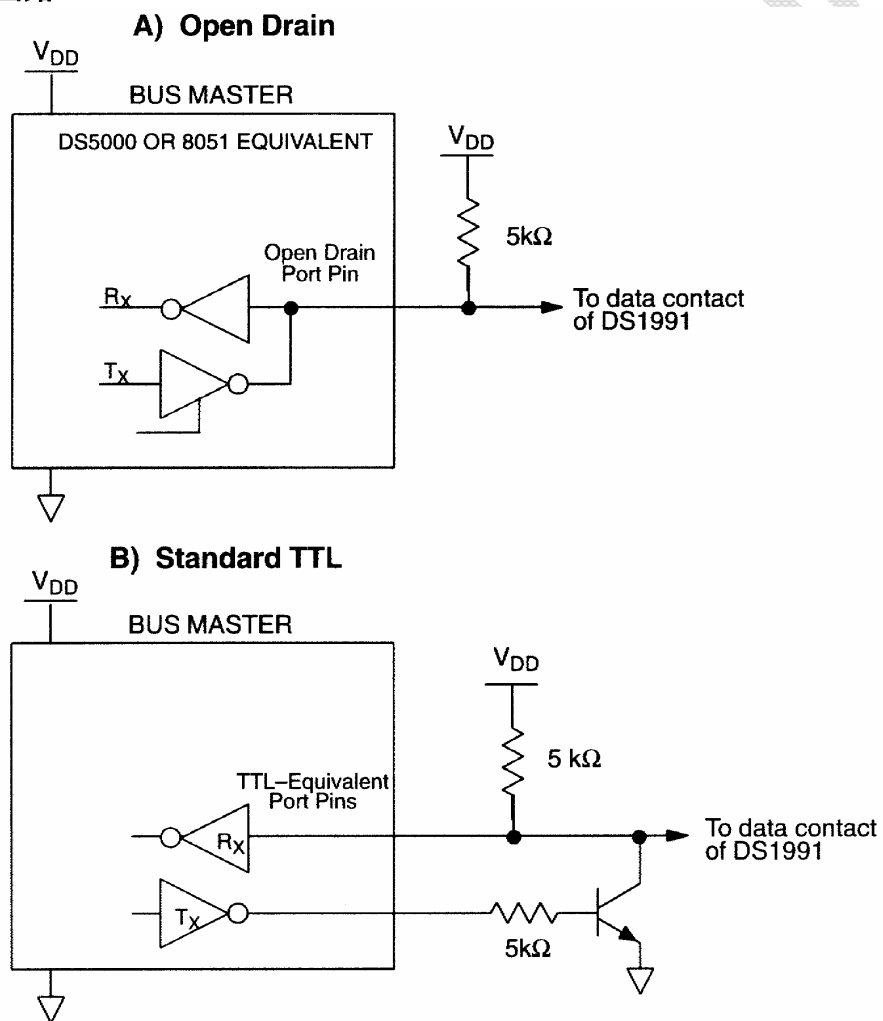


図 8. バスマスタ回路



## トランザクションシーケンス

1-Wire ポートを介して DS1991 にアクセスするためのプロトコルは次の通りです:

- 初期化
- ROM 機能コマンド
- メモリまたは SHA 機能コマンド
- トランザクション/データ

### 初期化

1-Wire バス上のトランザクションはすべて、初期化シーケンスで始まります。初期化シーケンスは、バスマスタが送信するリセットパルスとこれに続いてスレーブが送信するプレゼンスパルスで構成されます。プレゼンスパルスは、DS1991 がバス上にあり動作可能な状態にあることをバスマスタに知らせます。詳しくは、「1-Wire 信号方式」の項をご覧ください。

### ROM 機能コマンド

バスマスタは、プレゼンスパルスを検出すると、DS1991 がサポートする 4 つの ROM 機能コマンドのいずれか 1 つを送出することができます。ROM 機能コマンドはすべて 8 ビット長です。これらのコマンドを以下に説明します(図 9 のフローチャート参照)。

#### Read ROM [33H]

バスマスタは、このコマンドによって DS1991 の 8 ビットファミリコード、固有の 48 ビットシリアルナンバ、および 8 ビット CRC を読み取ることができます。このコマンドは、バス上に 1 個の DS1991 がある場合にのみ使用されます。バス上に複数のスレーブが存在する場合は、すべてのスレーブが同時に送信しようとするとうデータの衝突が起ります(オープンドレインによってワイヤード AND 結果を生成します)。その結果、マスタが読み取ったファミリコードと 48 ビットのシリアルナンバは無効です。

#### Match ROM [55H]

バスマスタは、64 ビット ROM シーケンスが後に続く Match ROM コマンドによって、マルチドロップバス上にある特定の DS1991 のアドレスを指定することができます。64 ビット ROM シーケンスと完全に一致する DS1991 のみが後続のメモリ機能コマンドに応答します。64 ビット ROM シーケンスと一致しないスレーブはすべてリセットパルスを待つこととなります。このコマンドは、バス上の 1 つまたは複数のデバイスに使用することができます。

#### Skip ROM [CCH]

このコマンドは、64 ビット ROM コードを送出せずにバスマスタをメモリ機能にアクセスさせることによって、シングルドロップバスシステムの場合の時間を短縮することができます。複数のスレーブがバス上に存在する場合は、たとえば Read コマンドが Skip ROM コマンドに続いて送出されると、複数のスレーブが同時に送信するためバス上でデータの衝突が起ります(オープンドレインはワイヤード AND 結果を生成します)。

#### Search ROM [F0H]

システムを初めて立ち上げる際に、バスマスタが 1-Wire バス上のデバイスの数やその 64 ビット ROM コードを認識していない場合があります。バスマスタは、Search ROM コマンドによって消去法を利用して、バス上にあるすべてのスレーブデバイスの 64 ビット ROM コードを識別することができます。Search ROM 処理は、ビットの読取り、ビットの補数の読取り、さらにそのビットに必要な値の書込みの簡単な 3 ステップルーチンの繰返しです。バスマスタは、ROM の各ビットについてこの 3 ステップルーチンを実行します。1 回の試行を終了すると、バスマスタは、1 個のデバイスの ROM の内容を知ることができます。後続の試行によって、残るデバイスの ROM コードが識別されます。

## 1-Wire 信号方式

DS1991 には、データの完全性を確保するために厳格なプロトコルが必要です。このプロトコルは、以下の 4 種類の単線上の信号方式で構成されています。すなわち、リセットパルスとプレゼンスパルスを含むリセットシーケンス、書込み 0、書込み 1、および読取りデータです。プレゼンスパルスを除くこれらすべての信号はマスタによって生成されます。DS1991 との通信を開始するために必要な初期化シーケンスを図 10 に示します。リセットパルスとこの後に続くプレゼンスパルスは、適切な ROM とメモリ機能コマンドが発行されると、DS1991 のデータ送受信準備が整っていることを示します。バスマスタは、リセットパルス( $t_{RSTL}$ 、最小  $480 \mu s$ )を送信します(TX)。その後、バスマスタはラインを解放して受信モードに入ります(RX)。1-Wire バスはプルアップ抵抗器を介してハイ状態にプルアップされます。データピンの立上りエッジを検出した後、DS1991 は待機して( $t_{PDH}$ 、 $15 \mu s \sim 60 \mu s$ )からプレゼンスパルス( $t_{PDL}$ 、 $60 \mu s \sim 240 \mu s$ )を送信します。

図 9. ROM 機能のフローチャート

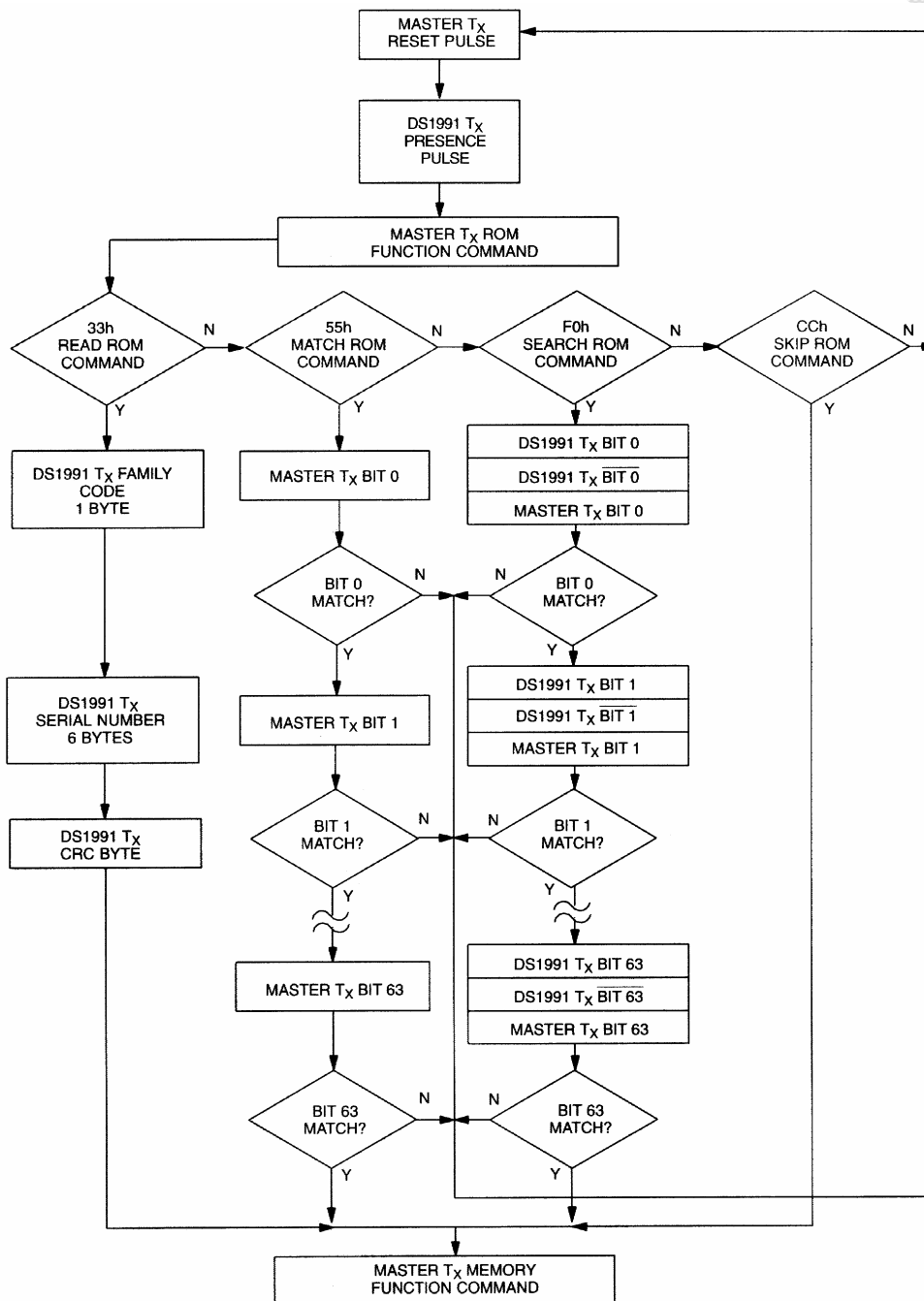
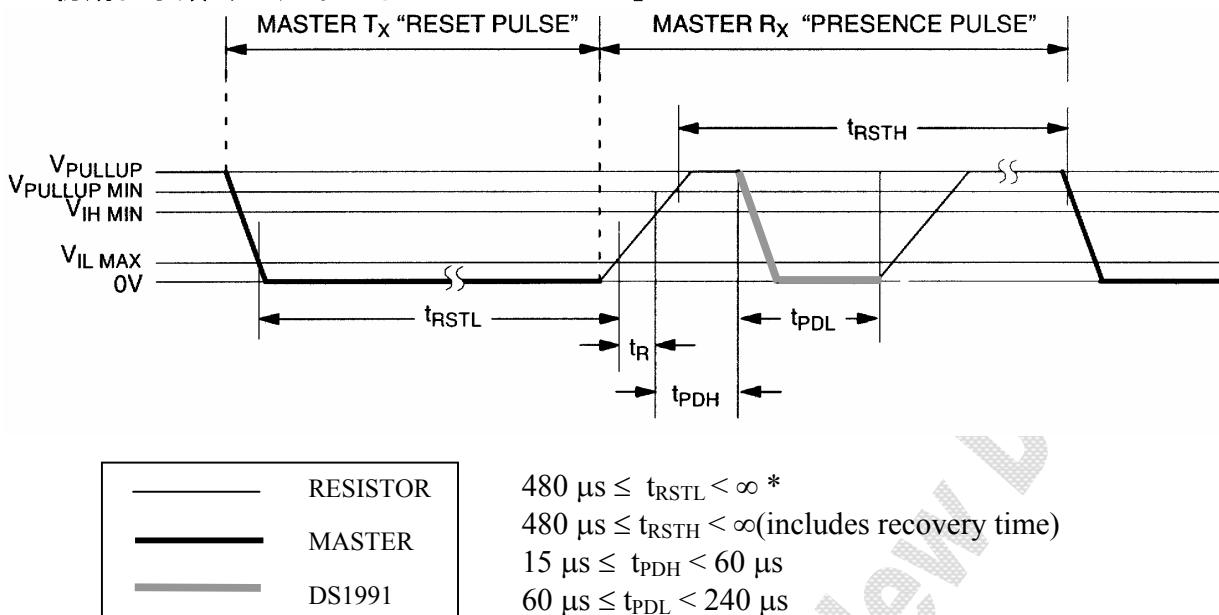


図 10. 初期化手順「リセットおよびプレゼンスパルス」



\* 1-Wire バス上の他のデバイスによって割込み信号をマスクしないようにするためには、 $t_{RSTL} + t_R$  を必ず  $960 \mu s$  未満にする必要があります。

### 読取り/書込みタイムスロット

書込みおよび読取りタイムスロットの定義を図 11 に示します。すべてのタイムスロットは、マスタがデータラインをローにプルダウンすることによって開始します。データラインの立下りエッジで DS1991 内の遅延回路をトリガすることによって、DS1991 はマスタに同期します。遅延回路は、書込みタイムスロットの間に DS1991 がデータラインをサンプリングする時刻を決定します。読取りデータタイムスロットの場合は、「0」を送信する必要がある場合、遅延回路はマスタが生成した 1 を無視して DS1991 がデータラインをローに維持する期間を決定します。データビットが「1」であれば、iButton は読取りデータタイムスロットを不変の状態に保ちます。

図 11. 読取り/書込みのタイミング図

### 書込み 1 タイムスロット

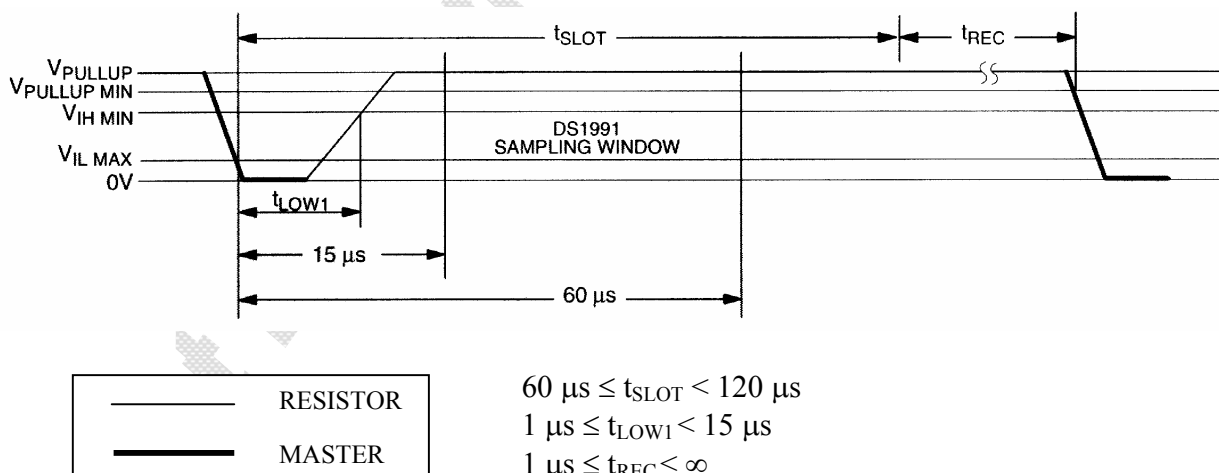
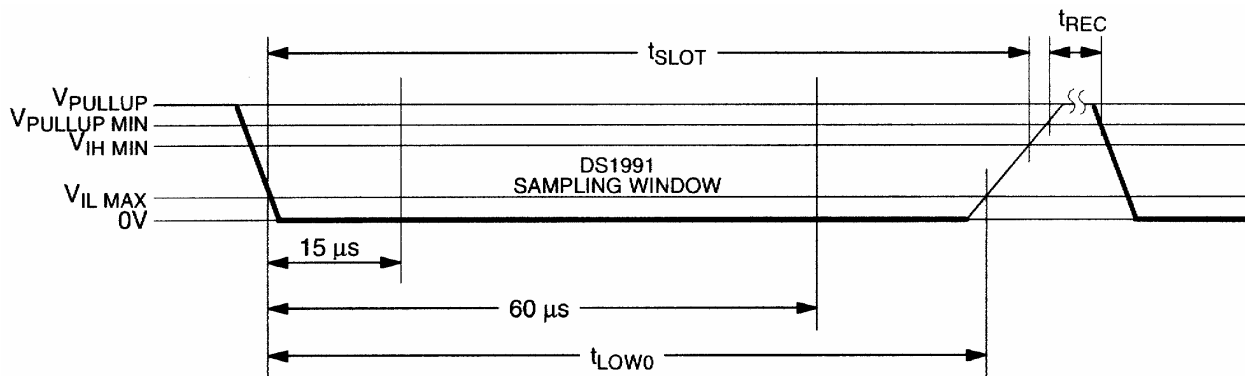


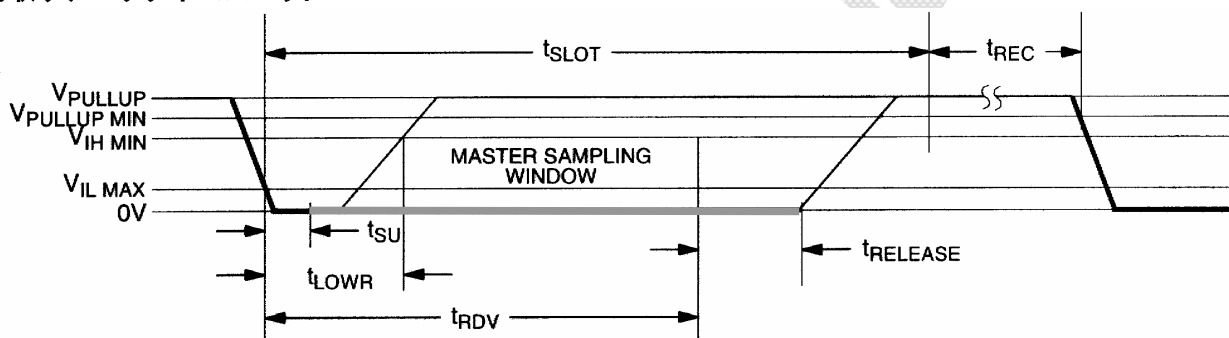
図 11. 読取り/書込みのタイミング図(続き)  
書込み 0 タイムスロット






$$60 \mu\text{s} < t_{\text{LOW}0} < t_{\text{SLOT}} < 120 \mu\text{s}$$

$$1 \mu\text{s} < t_{\text{REC}} < \infty$$

読取りデータタイムスロット



	RESISTOR
	MASTER
	DS1991

$$60 \mu\text{s} \leq t_{\text{SLOT}} < 120 \mu\text{s}$$

$$1 \mu\text{s} \leq t_{\text{LOWR}} < 15 \mu\text{s}$$

$$0 \leq t_{\text{RELEASE}} < 45 \mu\text{s}$$

$$1 \mu\text{s} \leq t_{\text{REC}} < \infty$$

$$t_{\text{RDV}} = 15 \mu\text{s}$$

$$t_{\text{SU}} < 1 \mu\text{s}$$

**PHYSICAL SPECIFICATIONS**

Size	See mechanical drawing
Weight	3.3 grams
Expected Service Life	10 years at 25°C (150 million transactions, see note 4)
Safety	Meets UL#913 (4th Edit.); Intrinsically Safe Apparatus, Approved under Entity Concept for use in Class I, Division 1, Group A, B, C and D Locations

**ABSOLUTE MAXIMUM RATINGS\***

Voltage on any Pin Relative to Ground	-0.5V to +7.0V
Operating Temperature	-40°C to +70°C
Storage Temperature	-40°C to +70°C

- \* This is a stress rating only and functional operation of the device at these or any other conditions above those indicated in the operation sections of this specification is not implied. Exposure to absolute maximum rating conditions for extended periods of time may affect reliability.

**DC ELECTRICAL CHARACTERISTICS** ( $V_{PUP}^* = 2.8V$  to  $6.0V$ ;  $-40^\circ C$  to  $+70^\circ C$ )

PARAMETER	SYMBOL	MIN	TYP	MAX	UNITS	NOTES
Input Logic Low	$V_{IL}$	-0.3		0.8	V	1
Input Logic High	$V_{IH}$	2.2		6.0	V	
Output Logic Low @ 4 mA	$V_{OL}$			0.4	V	
Output Logic High	$V_{OH}$		$V_{PUP}$	6.0	V	1,2
Input Resistance	$V_{IL}$		500		k $\Omega$	3

\*  $V_{PUP}$  = external pullup voltage

**AC ELECTRICAL CHARACTERISTICS** ( $-40^\circ C$  to  $70^\circ C$ )

PARAMETER	SYMBOL	MIN	TYP	MAX	UNITS	NOTES
Time Slot Period	$t_{SLOT}$	60		120	$\mu s$	
Write 1 Low Time	$t_{LOW1}$	1		15	$\mu s$	
Write 0 Low Time	$t_{LOW0}$	60		120	$\mu s$	
Read Data Valid	$t_{RDV}$	exactly 15			$\mu s$	
Release Time	$t_{RELEASE}$	0	15	45	$\mu s$	
Read Data Setup	$t_{SU}$			1	$\mu s$	5
Recovery Time	$t_{REC}$	1			$\mu s$	
Reset Low Time	$t_{RSTL}$	480			$\mu s$	
Reset High Time	$t_{RSTH}$	480			$\mu s$	4
Presence Detect High	$t_{PDH}$	15		60	$\mu s$	
Presence Detect Low	$t_{PDL}$	60		240	$\mu s$	

**NOTES:**

1. All voltages are referenced to ground.
2.  $V_{PUP}$  = external pullup voltage to system supply.
3. Input pulldown resistance to ground.
4. An additional reset or communication sequence cannot begin until the reset high time has expired.
5. Read data setup time refers to the time the host must pull the 1-Wire bus low to read a bit. Data is guaranteed to be valid within 1  $\mu$ s of this falling edge and will remain valid for 14  $\mu$ s minimum. (15  $\mu$ s total from falling edge on 1-Wire bus.)

Not Recommended for New Designs