

## ADuM2250/ADuM2251

### 特長

- 双方向I<sup>2</sup>C通信
- オープン・ドレイン・インターフェース
- ホットスワップ・アプリケーションに適合
- 電流シンク機能（電流値30mA）
- 1000kHz動作
- 3.0~5.5V電源/ロジック・レベル
- ワイドボディ16ピンSOICパッケージ（絶縁距離：>8mm）
- 広い動作温度範囲：~105°C

### 認定規格

- UL認定（申請中）
- 1分間 5000V RMS（UL 1577に準拠）
- CSA部品承認通達#5A
- VDE準拠認定
- DIN V VDE V 0884-10（VDE V 0884-10）：2006-12
- V<sub>ORM</sub> = 846Vピーク

### アプリケーション

- 絶縁型I<sup>2</sup>C/SMBus/PMBusインターフェース
- マルチレベルI<sup>2</sup>Cインターフェース
- 電源
- ネットワーキング
- PoE（Power-over-Ethernet）

### 概要

ADuM2250/ADuM2251<sup>1</sup>（以降、ADuM225x）は、I<sup>2</sup>C<sup>®</sup>インターフェースと互換性のある双方向通信チャンネル（ラッチなし）を備えた、ホットスワップ可能なデジタル・アイソレータです。このデバイスにより、I<sup>2</sup>C信号を単体のフォトカップラで使用する受信信号と送信信号に分割する必要はなくなります。

ADuM2250は、2個の双方向チャンネルを備えており完全な絶縁I<sup>2</sup>Cインターフェースをサポートします。ADuM2251は、双方向クロックを必要としないアプリケーションに1個の双方向チャンネルと1個の片方向チャンネルを備えています。

ADuM225xはホットスワップ回路を内蔵しており、電源の入っていないカードをアクティブ・バスに挿入する場合にデータ・グリッチの発生を防ぎます。

これらのアイソレータは、アナログ・デバイセズの*iCoupler*<sup>®</sup>チップ・スケール・トランス技術に基づいています。*iCoupler*の磁気アイソレーション技術は、性能、サイズ、消費電力、機能の面でフォトカップラよりも優れています。半導体回路と*iCoupler*チャンネルを内蔵したADuM225xは、小さなフォームファクタ・パッケージで完全な絶縁I<sup>2</sup>Cインターフェースを提供します。

<sup>1</sup> 米国特許番号5,952,849、6,873,065、および7,075,329で保護されています。その他の特許は申請中です。

### 機能ブロック図

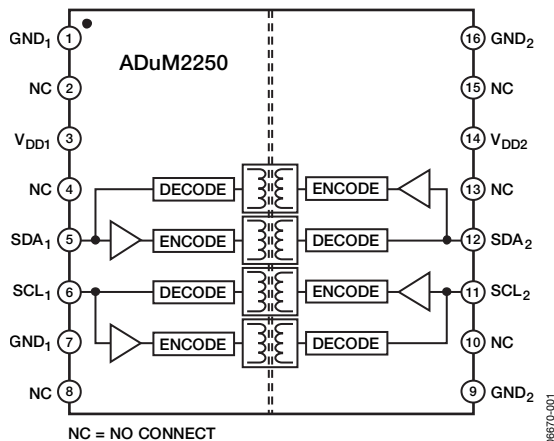


図1. ADuM2250の機能ブロック図

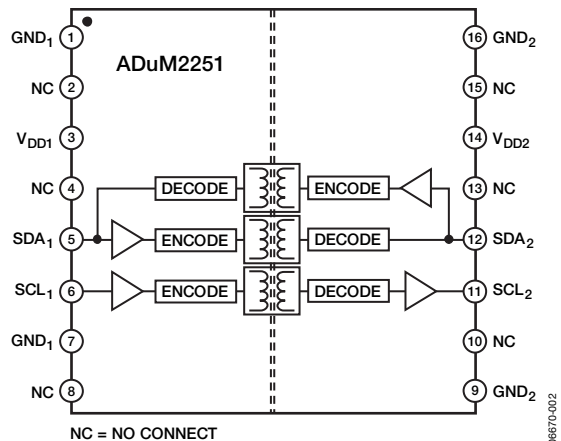


図2. ADuM2251の機能ブロック図

アナログ・デバイセズ社は、提供する情報が正確で信頼できるものであることを期していますが、その情報の利用に関して、あるいは利用によって生じる第三者の特許やその他の権利の侵害に関して一切の責任を負いません。また、アナログ・デバイセズ社の特許または特許の権利の使用を明示的または暗示的に許諾するものでもありません。仕様は、予告なく変更される場合があります。本紙記載の商標および登録商標は、各社の所有に属します。  
※日本語データシートはREVISIONが古い場合があります。最新の内容については、英語版をご参照ください。  
© 2007 Analog Devices, Inc. All rights reserved.

# ADuM2250/ADuM2251

## 目次

特長 .....	1	DIN V VDE V 0884-10 (VDE V 0884-10) 絶縁特性 .....	7
アプリケーション .....	1	推奨動作条件 .....	7
概要 .....	1	絶対最大定格 .....	8
機能ブロック図 .....	1	ESDに関する注意 .....	8
改訂履歴 .....	2	ピン配置と機能の説明 .....	9
仕様 .....	3	アプリケーション情報 .....	10
電気特性 .....	3	機能の説明 .....	10
テスト条件 .....	5	スタートアップ .....	11
パッケージ特性 .....	6	磁界耐性 .....	11
適用規格 .....	6	外形寸法 .....	13
絶縁および安全性関連の仕様 .....	6	オーダー・ガイド .....	13

## 改訂履歴

4/07—Revision 0: Initial Version

## 仕様

## 電気特性

## DC仕様

すべての電圧は、それぞれのグラウンドを基準とします。特に指定のない限り、全推奨動作範囲に対してすべての仕様はMin/Maxで規定され、すべてのTyp値は $T_A=25^\circ\text{C}$ 、 $V_{DD1}=V_{DD2}=5\text{V}$ で規定。

表1

Parameter	Symbol	Min	Typ	Max	Unit	Test Conditions
ADuM2250						
Input Supply Current, Side 1, 5 V	$I_{DD1}$		2.8	5.0	mA	$V_{DD1} = 5\text{ V}$
Input Supply Current, Side 2, 5 V	$I_{DD2}$		2.7	5.0	mA	$V_{DD2} = 5\text{ V}$
Input Supply Current, Side 1, 3.3 V	$I_{DD1}$		1.9	3.0	mA	$V_{DD1} = 3.3\text{ V}$
Input Supply Current, Side 2, 3.3 V	$I_{DD2}$		1.7	3.0	mA	$V_{DD2} = 3.3\text{ V}$
ADuM2251						
Input Supply Current, Side 1, 5 V	$I_{DD1}$		2.8	6.0	mA	$V_{DD1} = 5\text{ V}$
Input Supply Current, Side 2, 5 V	$I_{DD2}$		2.5	4.7	mA	$V_{DD2} = 5\text{ V}$
Input Supply Current, Side 1, 3.3 V	$I_{DD1}$		1.8	3.0	mA	$V_{DD1} = 3.3\text{ V}$
Input Supply Current, Side 2, 3.3 V	$I_{DD2}$		1.6	2.8	mA	$V_{DD2} = 3.3\text{ V}$
LEAKAGE CURRENTS	$I_{ISDA1}, I_{ISDA2}, I_{ISCL1}, I_{ISCL2}$		0.01	10	$\mu\text{A}$	$V_{SDA1} = V_{DD1},$ $V_{SDA2} = V_{DD2},$ $V_{SCL1} = V_{DD1},$ $V_{SCL2} = V_{DD2}$
SIDE 1 LOGIC LEVELS						
Logic Input Threshold <sup>1</sup>	$V_{SDA1IL}, V_{SCL1IL}$	500		700	mV	
Logic Low Output Voltages	$V_{SDA1OL}, V_{SCL1OL}$	600		900	mV	$I_{SDA1} = I_{SCL1} = 3.0\text{ mA}$
		600		850	mV	$I_{SDA1} = I_{SCL1} = 0.5\text{ mA}$
Input/Output Logic Low Level Difference <sup>2</sup>	$\Delta V_{SDA1}, \Delta V_{SCL1}$	50			mV	
SIDE 2 LOGIC LEVELS						
Logic Low Input Voltage	$V_{SDA2IL}, V_{SCL2IL}$			$0.3 \times V_{DD2}$	V	
Logic High Input Voltage	$V_{SDA2IH}, V_{SCL2IH}$	$0.7 \times V_{DD2}$			V	
Logic Low Output Voltage	$V_{SDA2OL}, V_{SCL2OL}$			400	mV	$I_{SDA2} = I_{SCL2} = 30\text{ mA}$

<sup>1</sup>  $V_{IL} < 0.5\text{V}$ ,  $V_{IH} > 0.7\text{V}$

<sup>2</sup>  $\Delta V_{SIL} = V_{S1OL} - V_{S1IL}$ 。この値は、任意の部品における出力ロジック・ローレベルと入力ロジック・ローレベルの閾値との最小差を示しています。この値を使って、デバイスが接続先のバスをラッチアップしないようにします。

# ADuM2250/ADuM2251

## AC仕様

すべての電圧は、それぞれのグラウンドを基準とします。特に指定のない限り、全推奨動作範囲に対してすべての仕様はMin/Maxで規定され、すべてのTyp値は $T_A=25^\circ\text{C}$ 、 $V_{DD1}=V_{DD2}=5\text{V}$ で規定。タイミング・テストについては、図3を参照してください。

表2

Parameter	Symbol	Min	Typ	Max	Unit	Test Conditions
MAXIMUM FREQUENCY		1000			kHz	
OUTPUT FALL TIME						
5 V Operation						$4.5\text{ V} \leq V_{DD1}$ , $V_{DD2} \leq 5.5\text{ V}$ , $C_{L1} = 40\text{ pF}$ , $R_1 = 1.6\text{ k}\Omega$ , $C_{L2} = 400\text{ pF}$ , $R_2 = 180\text{ }\Omega$
Side 1 Output (0.9 $V_{DD1}$ to 0.9 V)	$t_{f1}$	13	26	120	ns	
Side 2 Output (0.9 $V_{DD2}$ to 0.1 $V_{DD2}$ )	$t_{f2}$	32	52	120	ns	
3 V Operation						$3.0\text{ V} \leq V_{DD1}$ , $V_{DD2} \leq 3.6\text{ V}$ , $C_{L1} = 40\text{ pF}$ , $R_1 = 1.0\text{ k}\Omega$ , $C_{L2} = 400\text{ pF}$ , $R_2 = 120\text{ }\Omega$
Side 1 Output (0.9 $V_{DD1}$ to 0.9 V)	$t_{f1}$	13	32	120	ns	
Side 2 Output (0.9 $V_{DD2}$ to 0.1 $V_{DD2}$ )	$t_{f2}$	32	61	120	ns	
PROPAGATION DELAY						
5 V Operation						$4.5\text{ V} \leq V_{DD1}$ , $V_{DD2} \leq 5.5\text{ V}$ , $C_{L1} = C_{L2} = 0\text{ pF}$ , $R_1 = 1.6\text{ k}\Omega$ , $R_2 = 180\text{ }\Omega$
Side 1 to Side 2, Rising Edge <sup>1</sup>	$t_{PLH12}$		95	130	ns	
Side 1 to Side 2, Falling Edge <sup>2</sup>	$t_{PHL12}$		162	275	ns	
Side 2 to Side 1, Rising Edge <sup>3</sup>	$t_{PLH21}$		31	70	ns	
Side 2 to Side 1, Falling Edge <sup>4</sup>	$t_{PHL21}$		85	155	ns	
3 V Operation						$3.0\text{ V} \leq V_{DD1}$ , $V_{DD2} \leq 3.6\text{ V}$ , $C_{L1} = C_{L2} = 0\text{ pF}$ , $R_1 = 1.0\text{ k}\Omega$ , $R_2 = 120\text{ }\Omega$
Side 1 to Side 2, Rising Edge <sup>1</sup>	$t_{PLH12}$		82	125	ns	
Side 1 to Side 2, Falling Edge <sup>2</sup>	$t_{PHL12}$		196	340	ns	
Side 2 to Side 1, Rising Edge <sup>3</sup>	$t_{PLH21}$		32	75	ns	
Side 2 to Side 1, Falling Edge <sup>4</sup>	$t_{PHL21}$		110	210	ns	
PULSE-WIDTH DISTORTION						
5 V Operation						$4.5\text{ V} \leq V_{DD1}$ , $V_{DD2} \leq 5.5\text{ V}$ , $C_{L1} = C_{L2} = 0\text{ pF}$ , $R_1 = 1.6\text{ k}\Omega$ , $R_2 = 180\text{ }\Omega$
Side 1 -to Side 2, $ t_{PLH12} - t_{PHL12} $	$PWD_{12}$		67	145	ns	
Side 2 to Side 1, $ t_{PLH21} - t_{PHL21} $	$PWD_{21}$		54	85	ns	
3 V Operation						$3.0\text{ V} \leq V_{DD1}$ , $V_{DD2} \leq 3.6\text{ V}$ , $C_{L1} = C_{L2} = 0\text{ pF}$ , $R_1 = 1.0\text{ k}\Omega$ , $R_2 = 120\text{ }\Omega$
Side 1 to Side 2, $ t_{PLH12} - t_{PHL12} $	$PWD_{12}$		114	215	ns	
Side 2 to Side 1, $ t_{PLH21} - t_{PHL21} $	$PWD_{21}$		77	135	ns	
COMMON-MODE TRANSIENT IMMUNITY <sup>5</sup>	$ CM_H $ , $ CM_L $	25	35		kV/ $\mu\text{s}$	

<sup>1</sup> 伝播遅延 $t_{PLH12}$ は、サイド1の入力ロジック閾値から0.7 $V_{DD2}$ の出力値までの時間として測定されます。

<sup>2</sup> 伝播遅延 $t_{PHL12}$ は、サイド1の入力ロジック閾値から0.4Vの出力値までの時間として測定されます。

<sup>3</sup> 伝播遅延 $t_{PLH21}$ は、サイド2の入力ロジック閾値から0.7 $V_{DD1}$ の出力値までの時間として測定されます。

<sup>4</sup> 伝播遅延 $t_{PHL21}$ は、サイド2の入力ロジック閾値から0.9Vの出力値までの時間として測定されます。

<sup>5</sup>  $CM_H$ は、 $V_O > 0.8\text{ V}$ を維持しているときのコモンモード電圧の最大スルーレートです。 $CM_L$ は、 $V_O > 0.8\text{ V}$ を維持しているときのコモンモード電圧の最大スルーレートです。 $CM_H$ と $CM_L$ は、 $V_O > 0.8\text{ V}$ を維持しているときのコモンモード電圧の最大スルーレートです。過渡電圧振幅は、コモンモードの平衡が失われる範囲を表します。

テスト条件

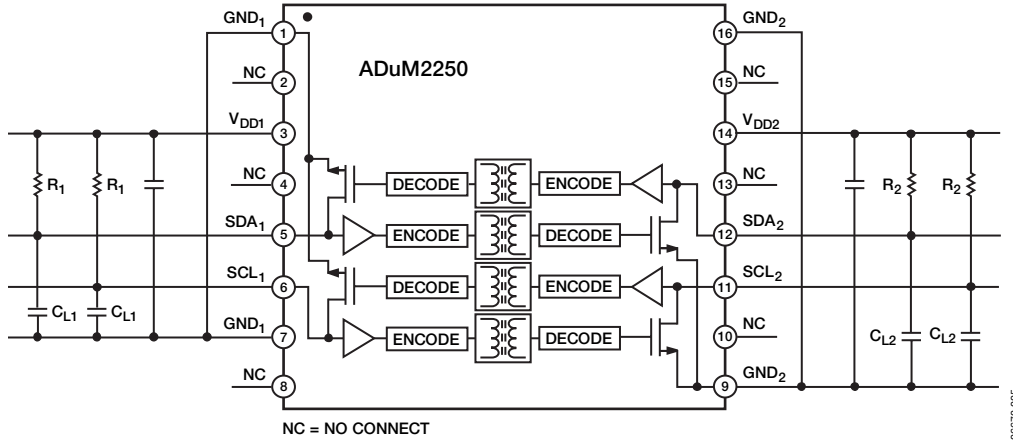


図3. タイミング・テスト図

# ADuM2250/ADuM2251

## パッケージ特性

表3

Parameter	Symbol	Min	Typ	Max	Unit	Test Conditions
Resistance (Input to Output) <sup>1</sup>	R <sub>I-O</sub>		10 <sup>12</sup>		Ω	f = 1 MHz
Capacitance (Input to Output) <sup>1</sup>	C <sub>I-O</sub>		2.2		pF	
Input Capacitance	C <sub>I</sub>		4.0		pF	
IC Junction-to-Ambient Thermal Resistance	θ <sub>JA</sub>		45		°C/W	Thermocouple located at center of package underside

<sup>1</sup> デバイスは2端子デバイスとみなされます。1番ピン～8番ピンを互いに短絡し、9番ピン～16番ピンを互いに短絡します。

## 適用規格

ADuM2250/ ADuM2251は次の機関から認定を受けています。

表4

UL (Pending)	CSA	VDE
Recognized under 1577 Component Recognition Program <sup>1</sup>	Approved under CSA Component Acceptance Notice #5A	Certified according to DIN V VDE V 0884-10 (VDE V 0884-10): 2006-12 <sup>2</sup>
Double insulation, 5000 V rms isolation rating	Reinforced insulation per CSA 60950-1-03 and IEC 60950-1 600 V rms (848 V peak) maximum working voltage Reinforced insulation per IEC 60601-1 250 V rms (353 V peak) maximum working voltage	Reinforced insulation, 846 V peak
File E214100	File 205078	File 2471900-4880-0001

<sup>1</sup> UL 1577に従い、各ADuM225xは6000V rms以上の絶縁テスト電圧を1秒間加えるテストを実施しています（リーク電流検出の規定値=10μA）。

<sup>2</sup> DIN V VDE V 0884-10に従い、各ADuM225xは1590Vピーク以上の絶縁テスト電圧を1秒間加えるテストを実施しています（部分放電検出の規定値=5pC）。[\*] マーク付き製品は、DIN V VDE V 0884-10認定品を表します。

## 絶縁および安全性関連の仕様

表5

Parameter	Symbol	Value	Unit	Conditions
Rated Dielectric Insulation Voltage		5000	V rms	1-minute duration
Minimum External Air Gap (Clearance)	L(I01)	7.46 min	mm	Measured from input terminals to output terminals, shortest distance through air
Minimum External Tracking (Creepage)	L(I02)	8.10 min	mm	Measured from input terminals to output terminals, shortest distance path along body
Minimum Internal Gap (Internal Clearance)		0.017 min	mm	Insulation distance through insulation
Tracking Resistance (Comparative Tracking Index)	CTI	>175	V	DIN IEC 112/VDE 0303 Part 1
Isolation Group		IIIa		Material Group (DIN VDE 0110, 1/89, Table 1)

**DIN V VDE V 0884-10 (VDE V 0884-10) 絶縁特性**

パッケージ表面の「\*」マークは、848Vピーク動作電圧に対してDIN V VDE V 0884-10認定済みであることを表示します。このアイソレータは基本的な電気的絶縁を得るのに適していますが、必ず安全性データの範囲内で使用してください。安全性データを超えるような場合は、保護回路を使用する必要があります。

表6

Description	Conditions	Symbol	Characteristic	Unit
Installation Classification per DIN VDE 0110 For Rated Mains Voltage ≤ 300 V rms For Rated Mains Voltage ≤ 450 V rms For Rated Mains Voltage ≤ 600 V rms			I to IV I to II I to II	
Climatic Classification			40/105/21	
Pollution Degree (DIN VDE 0110, Table 1)			2	
Maximum Working Insulation Voltage		$V_{IORM}$	846	V peak
Input-to-Output Test Voltage, Method b1	$V_{IORM} \times 1.875 = V_{PR}$ , 100% production test, $t_m = 1$ sec, partial discharge < 5 pC	$V_{PR}$	1590	V peak
Input-to-Output Test Voltage, Method a After Environmental Tests Subgroup 1	$V_{IORM} \times 1.6 = V_{PR}$ , $t_m = 60$ sec, partial discharge < 5 pC	$V_{PR}$	1375	V peak
After Input and/or Safety Test Subgroup 2 and Subgroup 3	$V_{IORM} \times 1.2 = V_{PR}$ , $t_m = 60$ sec, partial discharge < 5 pC		1018	V peak
Highest Allowable Overvoltage	Transient overvoltage, $t_{TR} = 10$ seconds	$V_{TR}$	6000	V peak
Safety-Limiting Values	Maximum value allowed in the event of a failure; see Figure 4			
Case Temperature		$T_S$	150	°C
Supply Current	$I_{DD1} + I_{DD2}$	$I_S$	555	mA
Insulation Resistance at $T_S$	$V_{IO} = 500$ V	$R_S$	>10 <sup>9</sup>	Ω

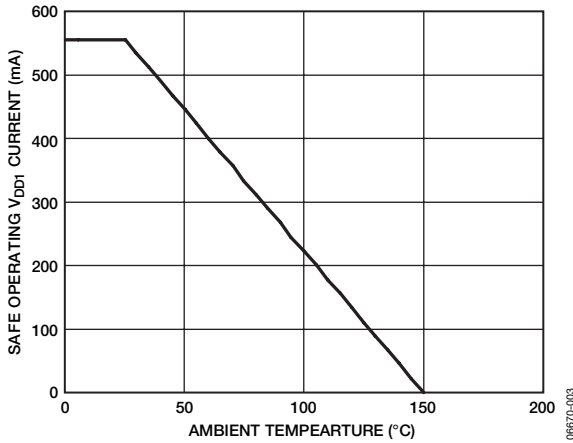


図4. 温度ディレーティング・カーブ、DIN V VDE V 0884-10 によるケース温度に対する安全性限界電流の依存性

**推奨動作条件**

表7

Parameter	Symbol	Min	Max	Unit
Operating Temperature	$T_A$	-40	+105	°C
Supply Voltages <sup>1</sup>	$V_{DD1}, V_{DD2}$	3.0	5.5	V
Input/Output Signal Voltage	$V_{SDA1}, V_{SCL1}, V_{SDA2}, V_{SCL2}$		5.5	V
Capacitive Load, Side 1	$C_{L1}$		40	pF
Capacitive Load, Side 2	$C_{L2}$		400	pF
Static Output Loading, Side 1	$I_{SDA1}, I_{SCL1}$	0.5	3	mA
Static Output Loading, Side 2	$I_{SDA2}, I_{SCL2}$	0.5	30	mA

<sup>1</sup> すべての電圧はそれぞれのグラウンドを基準とします。外部磁界耐性については、「アプリケーション情報」を参照してください。

## 絶対最大定格

特に指定のない限り、 $T_A=25^\circ\text{C}$ 。

表8

Parameter	Symbol	Min	Max	Unit
Storage Temperature	$T_{ST}$	-65	+150	$^\circ\text{C}$
Ambient Operating Temperature	$T_A$	-40	+105	$^\circ\text{C}$
Supply Voltages <sup>1</sup>	$V_{DD1}, V_{DD2}$	-0.5	+7.0	V
Input/Output Voltage, <sup>1</sup> Side 1	$V_{SDA1}, V_{SCL1}$	-0.5	$V_{DD1} + 0.5$	V
Input/Output Voltage, <sup>1</sup> Side 2	$V_{SDA2}, V_{SCL2}$	-0.5	$V_{DD2} + 0.5$	V
Average Output Current, per Pin <sup>2</sup>	$I_{O1}$	-18	+18	mA
Average Output Current, per Pin <sup>2</sup>	$I_{O2}$	-100	+100	mA
Common-Mode Transients <sup>3</sup>		-100	+100	kV/ $\mu\text{s}$

<sup>1</sup> すべての電圧はそれぞれのグラウンドを基準とします。

<sup>2</sup> さまざまな温度に対する最大定格電流値については図4を参照してください。

<sup>3</sup> 絶縁バリアを超えるコモンモード過渡電圧を表します。絶対最大定格を超えるコモンモード過渡電圧を加えると、ラッチアップまたは恒久的損傷が生じることがあります。

左記の絶対最大定格を超えるストレスを加えると、デバイスに恒久的な損傷を与えることがあります。この規定はストレス定格のみを指定するものであり、この仕様の動作セクションに記載する規定値以上でのデバイス動作を定めたものではありません。デバイスを長時間絶対最大定格状態に置くと、デバイスの信頼性に影響を与えることがあります。

### ESDに関する注意



ESD（静電放電）の影響を受けやすいデバイスです。電荷を帯びたデバイスや回路ボードは、検知されなまま放電することがあります。本製品は当社独自の特許技術であるESD保護回路を内蔵してはいますが、デバイスが高エネルギーの静電放電を被った場合、損傷を生じる可能性があります。したがって、性能劣化や機能低下を防止するため、ESDに対する適切な予防措置を講じることをお勧めします。



## ピン配置と機能の説明

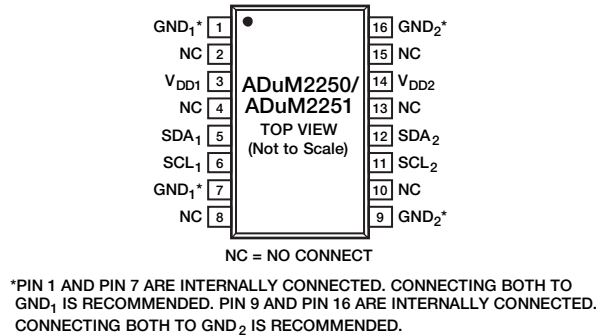


図5. ピン配置

表9. ADuM2250のピン機能の説明

ピン番号	記号	説明
1	GND <sub>1</sub>	グラウンド1。アイソレータのサイド1のグラウンド基準
2	NC	無接続
3	V <sub>DD1</sub>	電源電圧、3.0~5.5V
4	NC	無接続
5	SDA <sub>1</sub>	データ入出力、サイド1
6	SCL <sub>1</sub>	クロック入出力、サイド1
7	GND <sub>1</sub>	グラウンド1。アイソレータのサイド1のグラウンド基準
8	NC	無接続
9	GND <sub>2</sub>	グラウンド2。アイソレータのサイド2の絶縁グラウンド基準
10	NC	無接続
11	SCL <sub>2</sub>	クロック入出力、サイド2
12	SDA <sub>2</sub>	データ入出力、サイド2
13	NC	無接続
14	V <sub>DD2</sub>	電源電圧、3.3~5.5V
15	NC	無接続
16	GND <sub>2</sub>	グラウンド2。アイソレータのサイド2の絶縁グラウンド基準

表10. ADuM2251のピン機能の説明

ピン番号	記号	説明
1	GND <sub>1</sub>	グラウンド1。アイソレータのサイド1のグラウンド基準
2	NC	無接続
3	V <sub>DD1</sub>	電源電圧、3.0~5.5V
4	NC	無接続
5	SDA <sub>1</sub>	データ入出力、サイド1
6	SCL <sub>1</sub>	クロック入出力、サイド1
7	GND <sub>1</sub>	グラウンド1。アイソレータのサイド1のグラウンド基準
8	NC	無接続
9	GND <sub>2</sub>	グラウンド2。アイソレータのサイド2の絶縁グラウンド基準
10	NC	無接続
11	SCL <sub>2</sub>	クロック入出力、サイド2
12	SDA <sub>2</sub>	データ入出力、サイド2
13	NC	無接続
14	V <sub>DD2</sub>	電源電圧、3.3~5.5V
15	NC	無接続
16	GND <sub>2</sub>	グラウンド2。アイソレータのサイド2の絶縁グラウンド基準

## アプリケーション情報

### 機能の説明

ADuM225xは各サイドでI<sup>2</sup>C信号とのインターフェースを行います。デバイスの内部では、双方向のI<sup>2</sup>C信号が2つの片方向チャンネルに分割されます。これらは、専用のiCouplerアイソレーション・チャンネルを介して逆方向の通信を行います。各ペアの1個のチャンネル（図6の各I/Oピンのサイド1入力）は、外部で生成された入力とそれ自身の出力信号を識別できる特定の入力バッファおよび出力ドライバを提供します。この働きは、外部で生成された入力信号を対応するサイド2のデータ/クロック・ピンに送信するのみです。

サイド1とサイド2のI<sup>2</sup>Cピンは、3.0~5.5Vの範囲で動作するI<sup>2</sup>Cバスとのインターフェースを行います。各サイドのロジック・ローレベルによりカプラに交差する当該I/Oピンは、バス上のほかのI<sup>2</sup>Cデバイスに適合するローレベルの閾値にプルダウンされます。バスの競合とラッチアップは、SDA<sub>1</sub>やSCL<sub>1</sub>のローレベル入力閾値を同じピンのローレベル出力信号より50mV以上小さくすれば回避できます。このようにして、サイド1の出力ロジック・ローレベルがサイド2に戻らないようにし、状態のラッチによってI<sup>2</sup>Cバスがプルダウンするのを防ぎます。

サイド2のロジック・レベル/閾値とドライブ機能は標準のI<sup>2</sup>C値に完全に準拠しているため、サイド2ピンによってバスに接続された複数のADuM225xデバイスは互いに通信でき、またI<sup>2</sup>C互換のほかのデバイスとも通信を行うことができます（図7を参照）。ここで、I<sup>2</sup>C互換性とI<sup>2</sup>C準拠との違いを定義しておきます。「I<sup>2</sup>C互換性がある」という場合、コンポーネントのロジック・レベルまたはドライブ機能は必ずしもI<sup>2</sup>C仕様の条件を満たしていませんが、コンポーネントはI<sup>2</sup>C準拠のデバイスと通信を行うことができます。また、「I<sup>2</sup>Cに準拠している」という場合、コンポーネントのロジック・レベルとドライブ機能はI<sup>2</sup>Cの仕様条件を完全に満たしています。

サイド1のピンは変更された出力レベル/入力閾値となるため、ADuM225xのサイド1はI<sup>2</sup>C標準に完全に準拠したデバイスとのみ通信を行うことができます。言い換えると、ADuM225xのサイド2はI<sup>2</sup>Cに準拠していますが、サイド1はI<sup>2</sup>C互換性しかありません。

サイド1のI/Oピンは、デュアルI/O閾値検出と同じような方式を用いているほかのI<sup>2</sup>Cバッファに接続しないようにします。このラッチアップ防止方式は、アナログ・デバイセズを始めとするメーカーが提供している数種の普及型I<sup>2</sup>Cレベル・シフト/バス拡張製品に実装されています。I<sup>2</sup>Cバス・バッファ製品のデータシートでは、バス・セグメントの1つのバッファのみがデュアル閾値方式を採用しています。バス・セグメントはI<sup>2</sup>Cバスの一部であり、絶縁インターフェース、バス・エクステンダ、またはレベル・シフト・バッファによってバスのほかの部分から絶縁されています。表11は、2つのサイド1バッファが同じバス・セグメントに接続されていない場合に、1つのバスに対して複数のADuM225xコンポーネントがどのように共存できるかを示します。

表11. ADuM225xのバッファ互換性

	Side 1	Side 2
Side 1	No	Yes
Side 2	Yes	Yes

出力ロジックのローレベルは、V<sub>DD1</sub>、V<sub>DD2</sub>の各電圧に依存していません。同様に、サイド1の入力ロジックのローレベル閾値はV<sub>DD1</sub>に依存していません。一方、サイド2の入力ロジックのローレベル閾値は、I<sup>2</sup>C条件との整合性を保つように、0.3V<sub>DD2</sub>となるよう設計されています。サイド1とサイド2のI/Oピンはオープンコレクタ出力を提供します。この出力がハイレベルの場合は、プルアップ抵抗を介してそれぞれの電源電圧に設定されます。

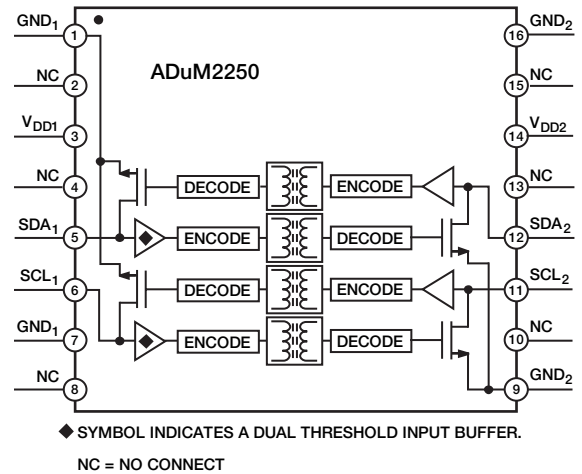


図6. ADuM2250のブロック図

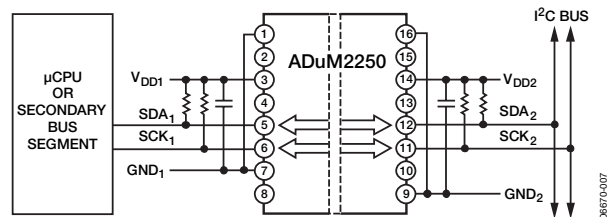


図7. ADuM2250を使用した代表的な絶縁I<sup>2</sup>Cインターフェース

## スタートアップ

$V_{DD1}$ 、 $V_{DD2}$ の各電源は内蔵の低電圧ロックアウト機能を使って、特定の条件を満たす場合にのみ信号チャンネルが動作するようにします。この機能は、パワーアップ/パワーダウン中に入力ロジック・ローレベル信号によってI<sup>2</sup>Cバスがプルダウンされるのを防ぎます。

信号チャンネルをイネーブルにするには、以下の条件を満たす必要があります。

- 両電源電圧が2.5V以上であること。
- 両電源が2.0Vの内部閾値を超えてから40 $\mu$ s以上経過していること。

両電源でこの2つの条件が満たされるまで、ADuM225xの出力はハイレベルにプルアップされています。これによって、スタートアップ時のバス障害を回避できます。図8と図9は、高速/低速入力電源電圧スルーレートの電源状態を示しています。

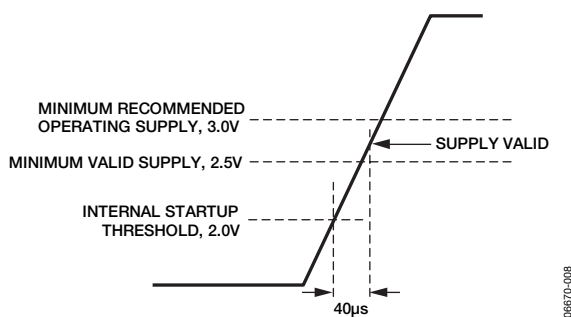


図8. スタートアップ条件、電源電圧のスルーレート <math>< 12.5V/ms</math>

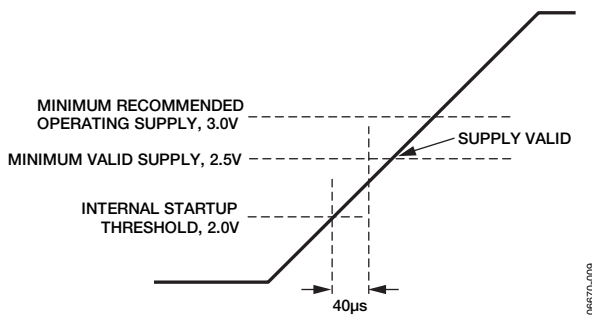


図9. スタートアップ条件、電源電圧のスルーレート <math>> 12.5V/ms</math>

## 磁界耐性

ADuM225xは、外部磁界に対して極めて強い耐性があります。このデバイスの磁界耐性の限界は、トランスの受信側コイルに発生する誘導電圧が十分大きくなり、デコーダを誤セットまたはリセットさせる状態が発生する条件で決まります。この状態が発生する条件を、以下の解析により求めます。ADuM225xは3V動作が最も感度の高い動作モードであるため、この条件を調べます。

トランス出力でのパルスの振幅は1.0V以上となります。デコーダの検出閾値は約0.5Vであるため、誘導電圧に対して0.5Vの余裕があります。受信側コイルでの誘導電圧は、次式で求められます。

$$V = (-d\beta/dt) \sum \Pi r_n^2; n = 1, 2, \dots, N$$

ここで、

$\beta$  = 磁束密度 (ガウス)

$r_n$  = 受信側コイル巻き数n回目の半径 (cm)

N = 受信側コイルの巻き数

ADuM225xの受信側コイルの形状と、誘導電圧がデコーダにおいて0.5V余裕の最大50%であるという条件を前提にすると、最大許容磁界は図10のように計算されます。

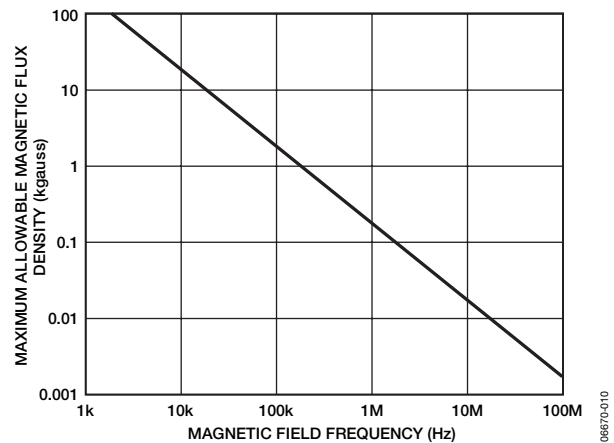


図10. 最大許容外部磁束密度

たとえば、磁界周波数=1MHzで、最大許容磁界=0.2キロ・ガウスの場合、受信側コイルでの誘導電圧は0.25Vになります。これは検出閾値の約50%にあたり、出力遷移の誤動作はありません。同様に、このような条件が送信パルス内に存在すると(さらに最悪時の極性であっても)、受信パルスは1.0V以上から0.75Vへ減少します(この場合でも、デコーダの検出閾値0.5Vより余裕があります)。

## ADuM2250/ADuM2251

前述の磁束密度値は、ADuM225xトランスから任意の距離だけ離れた、規定の電流値に対応します。図11は、任意の距離に対する周波数の関数としての許容電流値を示します。図から読み取れるように、ADuM225xの耐性は極めて高く、影響を受けるのは、高周波でかつこのICに近接して流れる極めて大きな電流の場合に限られます。前述の1MHzの例では、部品動作に影響を与えるには、0.5kAの電流をADuM225xから5mmの距離まで近づける必要があります。

強い磁界に高周波が重なると、PCボードのパターンで形成されるループに十分大きな誤差電圧が誘導されて、後段回路の閾値がトリガされます。パターンのレイアウトでは、これを防止する必要があります。

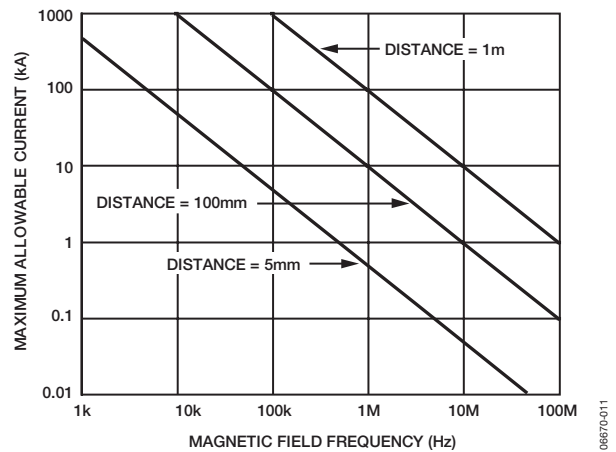
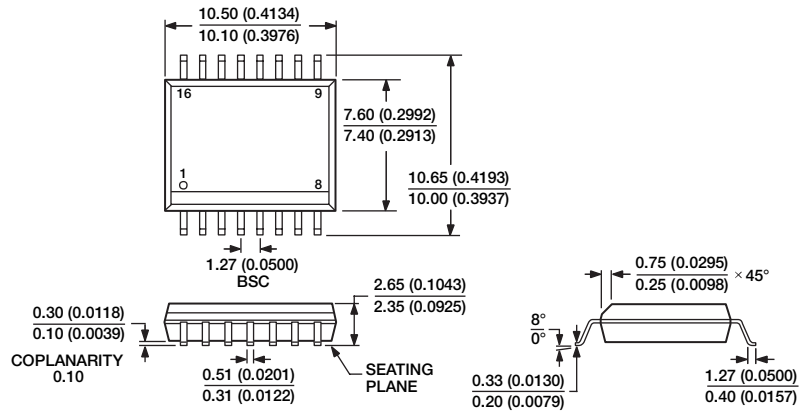


図11. 電流とADuM2250/ ADuM2251間のさまざまな距離に対する最大許容電流

外形寸法



COMPLIANT TO JEDEC STANDARDS MS-013-AA  
 CONTROLLING DIMENSIONS ARE IN MILLIMETERS; INCH DIMENSIONS  
 (IN PARENTHESES) ARE ROUNDED-OFF MILLIMETER EQUIVALENTS FOR  
 REFERENCE ONLY AND ARE NOT APPROPRIATE FOR USE IN DESIGN.

030707-B

図12. 16ピン標準スモール・アウトライン・パッケージ [SOIC\_W]  
 ワイドボディ (RW-16)  
 寸法単位: mm (インチ)

オーダー・ガイド

Model	Number of Inputs, V <sub>DD1</sub> Side	Number of Inputs, V <sub>DD2</sub> Side	Maximum Data Rate (Mbps)	Temperature Range	Package Description	Package Option
ADuM2250ARWZ <sup>1</sup>	2	2	1	-40°C to +105°C	16-Lead SOIC_W	RW-16
ADuM2250ARWZ-RL <sup>1</sup>	2	2	1	-40°C to +105°C	16-Lead SOIC_W, 13" Reel	RW-16
ADuM2251ARWZ <sup>1</sup>	2	1	1	-40°C to +105°C	16-Lead SOIC_W	RW-16
ADuM2251ARWZ-RL <sup>1</sup>	2	1	1	-40°C to +105°C	16-Lead SOIC_W, 13" Reel	RW-16

<sup>1</sup>Z=RoHS準拠製品