



車載システム用の統合化された 高精度バッテリー・センサー

データシート

ADuCM330WFS/ADuCM331WFS

特長

高精度 ADC

デュアル・チャンネル、同時サンプリング

IADC 20 ビット Σ - Δ (レンジ切り替えを最小限に抑える)

VADC/TADC 20 ビット Σ - Δ

プログラマブル ADC 変換レート (4Hz~8kHz)

内蔵 5ppm/°C 電圧リファレンス

電流チャンネル

完全差動、バッファ付き入力

プログラマブル・ゲイン (4~512)

ADC の絶対入力範囲: -200 mV~+300 mV

電流アキュムレータ機能付きデジタル・コンパレータ

電圧チャンネル

12V バッテリ入力用のバッファ付き
内蔵アッテネータ

温度チャンネル

外付けおよび内蔵温度センサー・オプション

マイクロコントローラ

ARM Cortex-M3 32 ビット・プロセッサ

精度 1% (高精度) の 16.384MHz 高精度発振器

コードのダウンロードとデバッグをサポートする
シリアル・ワイヤ・デバッグ (SWD) ポート

車載アプリケーション向けに性能を評価済みの内蔵

LIN トランシーバー

LIN 2.2 対応スレーブ、100kBaud

高速ダウンロード・オプション

SAE J2602 対応スレーブ

低電磁放射

高電磁環境耐性

メモリ

96kB プログラマブル・フラッシュ/EE メモリ
(ADuCM330WFS)、ECC

128kB プログラマブル・フラッシュ/EE メモリ
(ADuCM331WFS)、ECC

10kB SRAM、ECC

4kB データ・フラッシュ/EE メモリ、ECC

フラッシュ/EE 書換え回数: 10,000 回

フラッシュ/EE データ保持期間: 20 年

SWD と LIN によるインサーキット・ダウンロード

オンチップ周辺機器

SPI

GPIO ポート

汎用タイマー

ウェイクアップ・タイマー

ウォッチドッグ・タイマー

内蔵パワー・オン・リセット

電力

12V バッテリ電源で直接操作

消費電力: 8mA (代表値) (16MHz、 $T_A = -40^\circ\text{C}$
~+115°C)

低消費電力モニタ・モード

パッケージと温度範囲

6mm x 6mm、32 ピン LFCSP パッケージ

-40°C~+115°C の動作温度範囲で完全に仕様規定、
115°C~125°C の追加仕様規定

車載アプリケーション向けの AEC-Q100 認証を
取得

ISO 26262 の ASIL A 対応アプリケーションでの
使用を目的として開発

アプリケーション

自動車および軽移動車用のバッテリー検知および管理
工業および医療分野の電源用鉛蓄電池の測定

Rev. A

©2019 Analog Devices, Inc. All rights reserved.

アナログ・デバイセズ株式会社

本 社 / 〒105-6891 東京都港区海岸 1-16-1 ニューピア竹芝サウスタワービル 10F
電話 03 (5402) 8200

大 阪営業所 / 〒532-0003 大阪府大阪市淀川区宮原 3-5-36 新大阪トラストタワー 10F
電話 06 (6350) 6868

名古屋営業所 / 〒451-6038 愛知県名古屋市中区牛島町 6-1 名古屋ルーセントタワー 38F
電話 052 (569) 6300

アナログ・デバイセズ社は、提供する情報が正確で信頼できるものであることを期していますが、その情報の利用に関して、あるいは利用によって生じる第三者の特許やその他の権利の侵害に関して一切の責任を負いません。また、アナログ・デバイセズ社の特許または特許の権利の使用を明示的または暗示的に許諾するものでもありません。仕様は、予告なく変更される場合があります。本誌記載の商標および登録商標は、それぞれの所有者の財産です。※日本語版資料は REVISION が古い場合があります。最新の内容については、英語版をご参照ください。

目次

特長	1	用語の定義	15
アプリケーション	1	アプリケーション情報	16
改訂履歴	2	設計ガイドライン	16
機能ブロック図	3	電源とグラウンドの推奨事項	16
概要	4	露出パッドの熱に関する推奨事項	16
仕様	5	一般的な推奨事項	16
絶対最大定格	12	外形寸法	17
熱抵抗	12	オーダー・ガイド	17
ESD に関する注意	12	オートモーティブ製品	17
ピン配置およびピン機能の説明	13		

改訂履歴

2019年2月 – 改訂0から改訂A

ADuCM330WFS を追加	全体
特長のセクションを変更	1
図 1 を変更	3
概要セクションを変更	4
フラッシュ/EE メモリ・パラメータ (表 1) を 変更	8
Note 14 (表 1) を追加、ナンバリング変更	11
熱抵抗のセクションと表 3 を変更	12
オーダー・ガイドを変更	17

12/2018–Revision 0: 初版

機能ブロック図

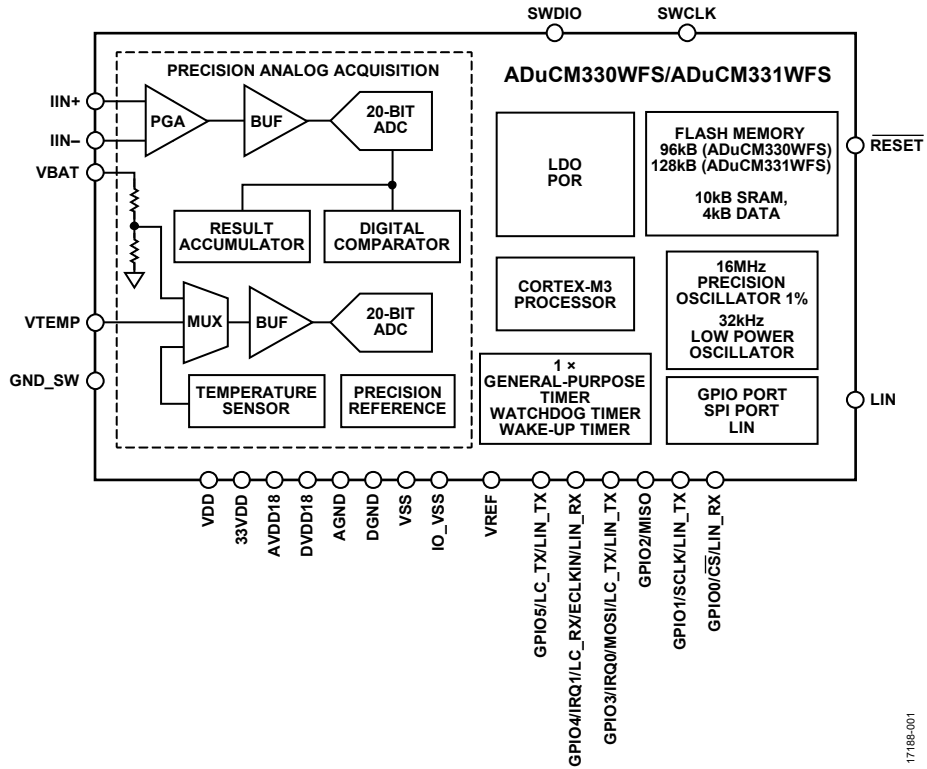


図 1.

17188-001

概要

ADuCM330WFS/ADuCM331WFS は、2 つの高性能マルチチャンネル Σ - Δ A/D コンバータ (ADC)、32 ビット Arm® Cortex™-M3 プロセッサ、およびフラッシュ・メモリを内蔵した、完全統合型 8kHz データ・アキュジション・システムです。ADuCM330WFS のフラッシュ/EE メモリの容量は 96kB、ADuCM331WFS のフラッシュ/EE メモリの容量は 128kB です。いずれのデバイスも 4kB データ・フラッシュを内蔵しています。全てのフラッシュおよび SRAM メモリで誤り訂正符号 (ECC) が利用可能です。

ADuCM330WFS/ADuCM331WFS は、12V 車載アプリケーションのバッテリー監視用の全機能内蔵型システム・ソリューションです。

ADuCM330WFS/ADuCM331WFS は、広範囲の動作条件にわたってバッテリー電流、電圧、温度などの 12V バッテリー・パラメータを正確かつインテリジェントに監視、処理、診断するのに必要な全ての機能を統合しています。

外付けシステム部品を最小限に抑えたこのデバイスは、12 V バッテリーから直接給電されます。内蔵の低ドロップアウト (LDO) レギュレータは、2 つの内蔵 Σ - Δ ADC 用の電源電圧を生成します。これらの ADC はバッテリーの電流、電圧、および温度を正確に測定し、自動車のバッテリーの健全性と充電状態を特性評価します。

このデバイスは内蔵 16.384MHz 高周波発振器で動作します。この発振器は、プログラマブル・クロック・デバイダ経由でシステム・クロックを供給し、そこからコア・クロックの動作周波数が生成されます。このデバイスは低消費電力動作用の 32kHz 発振器も内蔵しています。

アナログ・サブシステムは、様々な電流および電圧範囲の監視を可能にするプログラマブル・ゲイン・アンプ (PGA) を備えた ADC で構成されています。アナログ・サブシステムには、内蔵の高精度リファレンスも含まれます。

ADuCM330WFS/ADuCM331WFS は、アプリケー

ションの必要に応じてマイクロコントローラ・コアのソフトウェアの制御下で設定できる、各種のオンチップ周辺機器を統合しています。これらの周辺機器には、シリアル・ポート・インターフェース (SPI) シリアル入出力通信コントローラ、6 つの汎用入出力 (GPIO) ピン、1 つの汎用タイマー、ウェークアップ・タイマー、およびウォッチドッグ・タイマーが含まれます。詳細については、ADuCM330WFS/ADuCM331WFS Hardware Reference Manual を参照してください。

ADuCM330WFS/ADuCM331WFS は、低消費電力での動作が重要なバッテリー駆動アプリケーション用に設計されています。マイクロコントローラのコアを通常動作モードで設定することができ、その結果、すべての周辺機器がアクティブなときのシステム全体の消費電流は 18.5mA になります。デバイスを直接のプログラム制御下で各種の低消費電力動作モードに設定し、消費電流を 100 μ A 未満に抑えることもできます。

ADuCM330WFS/ADuCM331WFS は、オートモーティブ環境での単線式高電圧通信用のローカル・インターコネクト・ネットワーク (LIN) 物理インターフェースも内蔵しています。LIN トランシーバーは、LIN 2.2 および Society of Automotive Engineers (SAE) J2602-2 に準拠しています。

このデバイスは 3.6V~19V (VDD、ピン 26) の外部電源で動作し、-40°C~+115°C の温度範囲で仕様規定されており、+115°C~+125°C での標準の仕様規定も追加されています。

このデータシート情報は、シリコン・リビジョン P60 に関連します。

ADuCM330WFS/ADuCM331WFS は、ISO 26262 の自動車用安全度水準 A (ASIL A) 対応アプリケーションでの使用を目的として開発されています。

ADuCM330WFS/ADuCM331WFS は低電磁放射、高電磁環境耐性のデバイスです。多機能ピンの名称は、該当する機能のみで表示されることがあります。

仕様

特記のない限り、VDD = 3.6V~19V、Arm コアの周波数 (f_{CORE}) = 16.384MHz、クロック・デバイダ・ビット (CD) = 0、通常モード、および電圧リファレンス (V_{REF}) = 1.2V (内部)。特記のない限り、記載された代表値は、公称条件で T_A = 25°C でのおよそのパラメータの平均を反映しています。T_A = -40°C~+115°C の温度範囲を外れると、デバイスの安全な動作は確保されません。115°C~125°C の動作温度範囲で仕様規定されたパラメータは、この範囲内でも動作しますが、性能は低下します。

表 1.

Parameter	Test Conditions/Comments	T _A = -40°C to +115°C			T _A = +115°C to +125°C ¹			Unit
		Min	Typ	Max	Min	Typ	Max	
ADC SPECIFICATIONS								
Conversion Rate ¹	ADC normal operating mode, chop off	4		8000				Hz
	ADC normal operating mode, chop on	4		2000				Hz
	ADC low power mode, chop on	1		656				Hz
Current Channel (IIN+/IIN- Only)								
No Missing Codes ¹	Valid for all ADC update rates and ADC modes	20						Bits
Integral Nonlinearity (INL) ^{1, 2}	ADCFLT = 0x10001, 0x08101, 0x00007	-200	±10	+200		±80		ppm of FSR
Offset Error ^{1, 3, 4}	Chop off, gain = 4, 8, or 16, external short, after user system calibration at 25°C, 1 LSB = (2.28/gain) μV	-100	±24	+100				LSBs
	Chop off, gain = 32 or 64, external short, after user system calibration at 25°C, 1 LSB = (2.28/gain) μV	-160	±48	+160				LSBs
	Chop off, gain = 512, external short, after user system calibration at 25°C, 1 LSB = (2.28/gain) μV	-1400	±60	+1400				LSBs
	Chop on, external short, low power mode, gain = 64 or 512, processor powered down	-300	±50	+250		±250		nV
Offset Error Drift ^{1, 2, 5}	Chop on, external short, after user system calibration at 25°C, VDD = 19 V	-0.65		+0.65		±0.1		μV
	Chop off, gain of 4 to 64, normal mode		±0.48					LSB/°C
Total Gain Error ^{1, 3, 4, 6}	Chop on		±5			±5		nV/°C
	Factory calibrated at a gain of 8, normal mode	-0.5	±0.1	+0.5		±0.15		%
Gain Drift ^{1, 7}	Low power mode	-1	±0.2	+1		±0.2		%
			±3			±3		ppm/°C
PGA Gain Mismatch Error			±0.1			±0.1		%
Output Noise ^{1, 8}	Register PGASCALE, Bits[11:10] = 0x3							
	Gain = 64, ADCFLT = 0x08101		0.80	1.3		1.2		μV rms
	Gain = 64, ADCFLT = 0x00007		0.75	1.1				μV rms
	Gain = 32, ADCFLT = 0x08101		1.00	1.5		1.3		μV rms
	Gain = 32, ADCFLT = 0x00007		0.80	1.2				μV rms
	Gain = 16, ADCFLT = 0x08101		1.50	2.6		2.0		μV rms
	Gain = 16, ADCFLT = 0x00007		1.10	1.9				μV rms
	Gain = 8, ADCFLT = 0x08101		2.10	4.1		2.5		μV rms
	Gain = 8, ADCFLT = 0x00007		1.60	2.4				μV rms
	Gain = 4, ADCFLT = 0x08101		3.40	5.1		4.0		μV rms
	Gain = 4, ADCFLT = 0x00007		2.60	3.9				μV rms
	Gain = 64, ADCFLT = 0x10001		1.55	2.0		1.85		μV rms
	Gain = 32, ADCFLT = 0x10001		1.6	2.3		2.0		μV rms
Gain = 16, ADCFLT = 0x10001		1.8	2.5		2.1		μV rms	

Parameter	Test Conditions/Comments	T _A = -40°C to +115°C			T _A = +115°C to +125°C ¹			Unit
		Min	Typ	Max	Min	Typ	Max	
Voltage Channel ^{1, 9}	Gain = 8, ADCFLT = 0x10001		2.5	3.5		3.0		μV rms
	Gain = 4, ADCFLT = 0x10001		4.3	6.5		5.0		μV rms
	ADC low power mode, 221 Hz update rate, chop enabled, gain = 64		0.6	0.9		0.8		μV rms
No Missing Codes	Valid at all ADC update rates	20						Bits
INL	From 6 V to 18 V, ADCFLT = 0x10001, 0x08101, 0x00007	-350	±10	+350		±150		ppm of FSR
Offset Error ^{3, 4}	Chop off, 1 LSB = 27.4 μV, after two-point calibration	-160	±16	+160				LSB
	Chop on, after two-point calibration, offset measured using 0 V differential into voltage ADC (VADC) auxiliary pins	-16	±4.8	+16		±4.8		LSB
Offset Error Drift ⁵	Chop off		±0.48			±1		LSB/°C
Total Gain Error ^{3, 4, 6}	After user system calibration at 25°C, includes resistor mismatch	-0.25	±0.06	+0.25		±0.1		%
	T _A = -25°C to +65°C	-0.15	±0.03	+0.15				%
Gain Drift ⁷	Includes resistor mismatch drift		±3			±3		ppm/°C
Output Noise ¹⁰	10 Hz update rate, chop on		50					μV rms
	ADCFLT = 0x00007		180	270				μV rms
	ADCFLT = 0x08101		280	350		300		μV rms
	ADCFLT = 0x10001		400	500		470		μV rms
Temperature Channel ¹								
No Missing Codes	Valid at all ADC update rates	20						Bits
INL	ADCFLT = 0x10001, 0x08101, 0x00007	-60	±10	+60		±15		ppm of FSR
Offset Error ^{3, 11}	Chop off, 1 LSB = 1.14 μV (unipolar mode), after two-point calibration	-160	±48	+160				LSB
Offset Error ³	Chop on	-80	+16	+80		±16		LSB
Offset Error Drift	Chop off		±0.48			±0.48		LSB/°C
Total Gain Error ^{3, 11}		-0.25	±0.06	+0.25		±0.10		%
Gain Drift ⁷			3			3		ppm/°C
Output Noise	1 kHz update rate, ADCFLT = 0x00007		7.5	11.25		10		μV rms
ADC SPECIFICATIONS, ANALOG INPUT		PGASCALE, Bits[11:10] = 0x3						
Current Channel ¹								
Absolute Input Voltage Range	Applies to both IIN+ and IIN-	-200		+300				mV
Differential Input Voltage Range ¹²	Range = V _{REF} /gain, limited by absolute input voltage range		±1.2/gain					V
Input Leakage Current ¹³		-3		+3		±0.2		nA
Input Offset Current ¹³			0.2	0.6		0.4		nA
Voltage Channel								
Absolute Input Voltage Range ¹	Voltage ADC specifications are valid in this range	6		19				V
Input Voltage Range ¹			0 to 28.8					V
VBAT Input Current	VBAT = 18 V	5	9	13		11		μA
Temperature Channel	V _{REF} ¹⁴ = AVDD18 and GND_SW							
Absolute Input Voltage Range ^{1, 15}		100		1500				mV
Input Voltage Range ¹			0 to 1.4					V
VTEMP Input Current ¹			2.5	10		3.5		nA

Parameter	Test Conditions/Comments	T _A = -40°C to +115°C			T _A = +115°C to +125°C ¹			Unit	
		Min	Typ	Max	Min	Typ	Max		
VOLTAGE REFERENCE									
Internal Reference			1.2			1.2		V	
Power-Up Time ¹			0.5			0.5		ms	
Initial Accuracy ¹	Measured at T _A = 25°C	-0.15		+0.15				%	
Temperature Coefficient ^{1, 16}		-20	±5	+20		±8		ppm/°C	
Long-Term Stability ¹⁷			100					ppm/ 1000 Hr	
RESISTIVE ATTENUATOR									
Divider Ratio			24						
Resistor Mismatch Drift	Implicit in the voltage channel gain error specification		±3					ppm/°C	
ADC GROUND SWITCH									
Resistor to Ground		45	60	75				kΩ	
TEMPERATURE SENSOR^{1, 18}	Processor in hibernate mode								
Accuracy	T _A = 115°C to 125°C	-3.5	±1	+3.5		±1		°C	
	T _A = -40°C to +115°C	-3	±1	+3				°C	
	T _A = -25°C to +85°C	-2.5	±0.5	+2.5				°C	
	T _A = -10°C to +55°C	-2	±0.5	+2				°C	
ADC DIAGNOSTICS¹									
AVDD18/136 Accuracy ^{2, 19}	At any gain setting			12		14		13	mV
Current Channel									
Diagnostic Current		35	50	65				μA	
Diagnostic Current Matching		-5	±0.5	+5				μA	
Internal Electrostatic Discharge (ESD) Resistor Matching		-120		+120				Ω	
Voltage Channel									
Input Test Voltage (V _{BE})		525	700	875				mV	
Voltage Attenuator Current Source Accuracy	Differential voltage increase on the attenuator when current is on	2.4		3.2		2.8		V	
Diagnostic Attenuator Divider Ratio			48						
POWER-ON RESET (POR)¹	Refers to voltage at the VDD pin								
POR Trip Level		2.8	3.1	3.4		3.3		V	
POR Hysteresis			0.1					V	
LOW VOLTAGE FLAG									
Low Voltage Flag Level	Refers to voltage at the VDD pin	2.6	2.75	3.00				V	
WATCHDOG TIMER									
Shortest Timeout Period	32,768 Hz clock with a prescaler of 1		30.5			30.5		μs	
Longest Timeout Period	32,768 Hz clock with a prescaler of 4096		8192			8192		sec	
SRAM SIZE			10					kB	

Parameter	Test Conditions/Comments	T _A = -40°C to +115°C			T _A = +115°C to +125°C ¹			Unit
		Min	Typ	Max	Min	Typ	Max	
FLASH/EE MEMORY								
Program Flash Size	ADuCM330WFS		96					kB
	ADuCM331WFS		128					kB
Data Flash Size			4					kB
Endurance ²⁰		10,000						Cycles
Data Retention ²¹		20						Years
LOGIC INPUTS¹								
Input Voltage								
Low (V _{INL})					0.4			V
High (V _{INH})		2.0						V
LOGIC OUTPUTS¹								
	All logic outputs measured with ±1 mA load							
Output Voltage								
High (V _{OH})		33VDD						V
		-0.4						
Low (V _{OL})				0.4				V
DIGITAL INPUTS¹								
	All digital inputs except RESET, SWDIO, and SWCLK							
Logic 1 Input Current (Leakage Current)	V _{INH} = 3.3 V	-10	±1	+10				μA
Logic 0 Input Current (Leakage Current)	V _{INL} = 0 V	-10	±1	+10				μA
Input Capacitance			10					pF
ON-CHIP OSCILLATORS								
Low Frequency Oscillator Accuracy			32,768					Hz
		-30	±5	+30				%
	After a calibration from high frequency oscillator	-6		+6				%
High Frequency Oscillator Accuracy (Calibration Function) ^{1, 22}			16.384					MHz
		-0.75	±0.5	+0.75				%
High Precision Mode		-1		+1				%
Low Precision Mode		-3		+3				%
PROCESSOR START-UP TIME¹								
At Power-On	Includes kernel power-on execution time, VDD drops to <0.8 V		18					ms
Brownout	VDD drops below power-on reset voltage but not below 0.8 V		1.15					ms
After Reset Event	Includes kernel power-on execution time		1.25					ms
Wake-Up from LIN			0.15					ms
LIN INPUT/OUTPUT GENERAL¹								
Baud Rate		1000		20,000				Bits/sec
VDD	Supply voltage range for which the LIN interface is functional	6		19				V
LIN Comparator Response Time			38	90				μs

Parameter	Test Conditions/Comments	T _A = -40°C to +115°C			T _A = +115°C to +125°C ¹			Unit
		Min	Typ	Max	Min	Typ	Max	
LIN DC PARAMETERS								
Current Limit for Driver when LIN Bus Is in Dominant State (I _{LIN_DOM_MAX})	VBAT = VBAT (maximum)	40		200				mA
Driver Off (I _{LIN_PAS_REC}) ¹	6.0 V < voltage of LIN bus (V _{BUS}) < 19 V, VDD = input leakage voltage (V _{LIN}) - 0.7 V			20				μA
Input Leakage Current at Receiver (I _{LIN_PAS_DOM}) ¹	V _{LIN} = 0 V, VBAT = 12 V, driver off	-1						mA
Control Unit Disconnected from Ground (I _{LIN_NO_GND}) ^{1, 23}	Ground = VDD, 0 V < V _{LIN} < 19 V, VBAT = 12 V	-1		+1				mA
VBAT Disconnected (I _{BUS_NO_BAT}) ¹	VDD = ground, 0 V < V _{BUS} < 19 V			30				μA
LIN Receiver Dominant State (V _{LIN_DOM}) ¹	VDD > 6.0 V			0.4 × VDD				V
LIN Receiver Recessive State (V _{LIN_REC}) ¹	VDD > 6.0 V	0.6 × VDD						V
LIN Receiver Threshold Center (V _{LIN_CNT}) ¹	V _{LIN_CNT} = (receiver threshold of recessive to dominant bus edge (V _{TH_DOM}) + receiver threshold of dominant to recessive bus edge (V _{TH_REC}))/2, VDD > 6.0 V	0.475 × VDD	0.5 × VDD	0.525 × VDD				V
LIN Receiver Threshold Hysteresis (V _{HYS}) ¹	V _{HYS} = V _{TH_REC} - V _{TH_DOM}			0.175 × VDD				V
LIN Dominant Output Voltage (V _{LIN_DOM_DRV_LOSUP}) ¹	VDD = 6.0 V							
R _L = 500 Ω				1.2				V
R _L = 1000 Ω		0.6						V
LIN Dominant Output Voltage (V _{LIN_DOM_DRV_HISUP}) ¹	VDD = 19 V							
R _L = 500 Ω				2				V
R _L = 1000 Ω		0.8						V
LIN Recessive Output Voltage (V _{LIN_RECESSIVE}) ¹		0.8 × VDD						V
VBAT Shift ^{1, 23}		0		0.115 × VDD				V
Ground Shift ^{1, 23}		0		0.115 × VDD				V
Slave Termination Resistance (R _{SLAVE})		20	30	47		30		kΩ
Voltage Drop at the Serial Diode (V _{SERIAL_DIODE}) ¹		0.4	0.7	1				V

Parameter	Test Conditions/Comments	T _A = -40°C to +115°C			T _A = +115°C to +125°C ¹			Unit
		Min	Typ	Max	Min	Typ	Max	
LIN AC PARAMETERS¹								
Duty Cycle 1 (D1)	Bus load conditions (C _{BUS} R _{BUS}): 1 nF 1 kΩ or 6.8 nF 660 Ω or 10 nF 500 Ω Threshold recessive maximum (TH _{REC(MAX)}) = 0.744 × V _{BAT} , threshold dominant maximum (TH _{DOM(MAX)}) = 0.581 × V _{BAT} , supply voltage at transceiver (V _{SUP}) = 6.0 V to 19 V, t _{BIT} = 50 μs, D1 = t _{BUS_REC(MIN)} /(2 × t _{BIT})	0.396						
Duty Cycle 2 (D2)	Threshold recessive minimum (TH _{REC(MIN)}) = 0.284 × V _{BAT} , threshold dominant minimum (TH _{DOM(MIN)}) = 0.422 × V _{BAT} , V _{SUP} = 6.0 V to 19 V, t _{BIT} = 50 μs, D2 = t _{BUS_REC(MAX)} /(2 × t _{BIT})			0.581				
Duty Cycle 3 (D3) ²³	TH _{REC(MAX)} = 0.778 × V _{BAT} , TH _{DOM(MAX)} = 0.616 × V _{BAT} , V _{DD} = 6.0 V to 19 V, t _{BIT} = 96 μs, D3 = t _{BUS_REC(MIN)} /(2 × t _{BIT})	0.417						
Duty Cycle 4 (D4) ²³	TH _{REC(MIN)} = 0.389 × V _{BAT} , TH _{DOM(MIN)} = 0.251 × V _{BAT} , V _{DD} = 6.0 V to 19 V, t _{BIT} = 96 μs, D4 = t _{BUS_REC(MAX)} /(2 × t _{BIT})			0.590				
Propagation Delay of Receiver (t _{RX_PD}) ²³						6		μs
Symmetry of Receiver Propagation Delay Rising Edge (t _{RX_SYM}) ²³	With respect to falling edge (t _{RX_SYM} = propagation delay rising edge (t _{RX_PDR}) - propagation delay falling edge (t _{RX_PDF}))	-2		+2				μs
POWER REQUIREMENTS								
Power Supply Voltages								
VDD (Pin 26)		3.6		19				V
DVDD33 (Pin 21)			3.3			3.3		V
AVDD18 (Pin 19)			1.88			1.88		V
DVDD18 (Pin 22)			1.88			1.88		V
POWER CONSUMPTION								
Supply Current (I _{DD}) Processor, Normal Mode ²⁴	Clock Divider Setting 0 (CD0) (peripheral clock (PCLK) = 16 MHz), 16 MHz 1% mode, ADCs off, reference buffer off, executing code from program flash		8	17		9		mA
	Clock Divider Setting 1 (CD1) (PCLK = 8 MHz), 16 MHz 1% mode, ADCs off, reference buffer off, executing code from program flash		6			7		mA
	CD0 (PCLK = 16 MHz), 16 MHz 1% mode, ADCs on, reference buffer on, executing code from program flash		9.5	18.5		10		mA
I _{DD} Processor, Powered Down	Precision oscillator off, ADC off, external LIN master pull-up resistor present, measured with wake-up and watchdog timers clocked from low power oscillator, maximum value is at 105°C, and VDD = 18 V		55	100				μA
I _{DD} LIN			500					μA
I _{DD} Current Channel ADC (IADC)	Gain = 4, 8, or 16		700					μA
	Gain = 32 or 64		800					μA
	Low power mode, gain = 64		350					μA

Parameter	Test Conditions/Comments	T _A = -40°C to +115°C			T _A = +115°C to +125°C ¹			Unit
		Min	Typ	Max	Min	Typ	Max	
I _{DD} ADC Temperature and Voltage Channel 1 (ADC1) Voltage ADC (VADC)			550					μA
I _{DD} Internal Reference (1.2 V)			150					μA
I _{DD} High Frequency Oscillator	Reduction from 1% to 3% mode		50					μA

¹ 設計時に確認されていますが、出荷テストの対象外です。

² PGA 電流の ADC ゲインの設定値 4、8、16、32、64 で有効です。

³ これらの仕様には温度ドリフトが含まれます。

⁴ この誤差は指定の温度での（電流チャンネルでは指定のゲインでの）システム・キャリブレーションによって除去されます。

⁵ オフセット誤差ドリフトはオフセット誤差に含まれます。この代表的仕様は、温度ドリフトによるオフセット誤差の指標です。この代表値は、温度ドリフトの特性評価データ分布の平均です。

⁶ 内部リファレンスの温度ドリフトを含みます。

⁷ ゲイン・ドリフトは総ゲイン誤差に含まれます。このパラメータは、ADC 内の温度ドリフトによるゲイン誤差の指標です。このパラメータの代表値は、温度ドリフトの特性評価データ分布の平均です。

⁸ PGA ゲイン = 32 以上、4kHz および 8kHz のデータ・レートでは、ADC 電流チャンネル 0 (ADC0) がパワーダウン・モードからウェークアップした後に 10ms のセットリング時間が許容されます。

⁹ 特記のない限り、電圧チャンネルの仕様には抵抗性アッテネータ入力段が含まれます。

¹⁰ RMS ノイズは電圧アッテネータ入力を基準とします。例えば、ADC データ出力周波数 (f_{ADC}) = 1kHz では、ADC 入力上の RMS ノイズの代表値は 7.5μV になります。アッテネータ (1:24) でスケールリングすると、これらの入力に換算されたノイズの数値が得られます。

¹¹ 初期セルフ・キャリブレーション後に有効です。

¹² 工場出荷時のゲイン・キャリブレーション・レジスタの値を変更するか、またはシステム・キャリブレーションを使用して、ADC の入力範囲を最大 10% 拡張することが可能です。この方法により、ADC の入力範囲 (LSB サイズ) を小さくすることもできます。

¹³ 10mV 未満の差動入力でも有効です。

¹⁴ ADC のリファレンス電圧 (V_{REF}) は、信号ペア AVDD18 および GND_SW によって供給されます。

¹⁵ 温度 ADC (T_{ADC}) が正確に動作するには、VTEMP および GND_SW の電圧の絶対値が 100mV (最小) でなければなりません。

¹⁶ ボックス法を使用して測定。

¹⁷ 長期安定性の仕様は加速的に向上し、非累積的です。後続の 1000 時間にわたるドリフトは、最初の 1000 時間よりも大幅に小さくなります。

¹⁸ ダイ温度。

¹⁹ 初期セルフ・ゲイン・キャリブレーション後に有効です。

²⁰ 書換え回数は JEDEC 規格 22 Method A117 に準拠する 10,000 サイクルになります。この回数=-40°C、+25°C、+115°C で測定されています。25°C での書換え回数の代表値は 100,000 サイクルです。

²¹ データ保持期間は、JEDEC 規格 22 Method A117 に準拠した 85°C のジャンクション温度 (T_J) での値です。データ保持期間はジャンクション温度に伴って短くなります。

²² LIN 通信がアクティブな状態で測定。

²³ 出荷テストは行っていませんが、LIN コンプライアンス・テストにより確認されています。

²⁴ フラッシュ/EE メモリのプログラミング中に消費される追加の電源電流の代表値は 3mA です。消去サイクル中に消費される追加の電源電流の代表値は 1mA です。

絶対最大定格

特記のない限り、ADuCM330WFS/ADuCM331WFS は 12V バッテリ電源で直接動作し、 -40°C ~ $+115^{\circ}\text{C}$ の温度範囲で完全に仕様規定されています。

表 2.

Parameter	Rating
AGND to DGND to VSS to IO_VSS	$-0.3\text{ V to }+0.3\text{ V}$
VBAT to AGND	$-22\text{ V to }+40\text{ V}$
VDD to VSS	$-0.3\text{ V to }+40\text{ V}$
LIN to IO_VSS	$-18\text{ V to }+40\text{ V}$
Digital Input and Output Voltage to DGND	$-0.3\text{ V to }DVDD33 + 0.3\text{ V}$
ADC Inputs to AGND	$-0.3\text{ V to }AVDD18 + 0.3\text{ V}$
ESD Rating	
Human Body Model (HBM) Rating ¹	HBM-ADI0082
All Pins Except LIN and VBAT	$\pm 2.0\text{ kV}$
LIN	$\pm 6\text{ kV}$
VBAT	$\pm 4\text{ kV}$
IEC 61000-4-2	
LIN and VBAT	$\pm 8\text{ kV}$
Storage Temperature Range	$-55^{\circ}\text{C to }+150^{\circ}\text{C}$
Junction Temperature	
Transient	150°C
Continuous	130°C
Lead Temperature	
Soldering Reflow ²	260°C
Lifetime ³	
Normal Mode	
At -40°C	480 Hours
At 23°C	1600 Hours
At 60°C	5200 Hours
At 85°C	640 Hours
At 105°C	80 Hours
Standby Mode	
At -40°C	12,648 Hours
At 25°C	60,000 Hours
At 50°C	50,000 Hours

¹ ANSI/ESD STM5.1-2007 に基づきます。

² JEDEC 規格 J-STD-020。

³ 0.7eV の活性化エネルギーを使用。高温動作寿命 (HTOL) テストを 125°C で 1000 時間実施して検証。

上記の絶対最大定格を超えるストレスを加えると、デバイスに恒久的な損傷を与えることがあります。この規定はストレス定格のみを指定するものであり、この仕様の動作のセクションに記載する規定値以上のデバイス動作を定めたものではありません。デバイスを長時間にわたり絶対最大定格状態に置くと、デバイスの信頼性に影響を与えることがあります。

熱抵抗

熱性能は、プリント回路基板 (PCB) の設計と動作環境に直接関連しています。PCB の熱設計には細心の注意が必要です。

θ_{JA} は、1 立方フィートの密閉容器内で測定される、周囲温度とジャンクション温度の間の熱抵抗です。

θ_{JC} は、ジャンクション温度とケース温度の間の熱抵抗です。

表 3. 熱抵抗

Package Type	θ_{JA}	θ_{JC}	Unit
CP-32-15 ¹	40	15	$^{\circ}\text{C/W}$

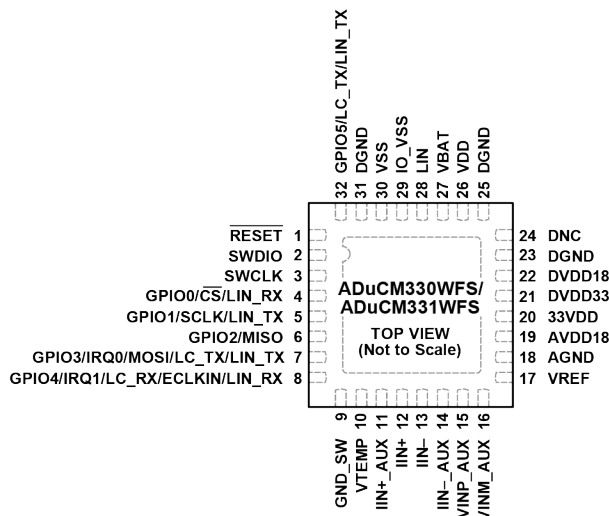
¹ テスト条件 1: 熱抵抗のシミュレーション値は JEDEC 4 層テスト・ボードに基づく値です。

ESD に関する注意



ESD (静電放電) の影響を受けやすいデバイスです。電荷を帯びたデバイスや回路ボードは、検知されないまま放電することがあります。本製品は当社独自の特許技術である ESD 保護回路を内蔵してはいますが、デバイスが高エネルギーの静電放電を被った場合、損傷を生じる可能性があります。したがって、性能劣化や機能低下を防止するため、ESD に対する適切な予防措置を講じることをお勧めします。

ピン配置およびピン機能の説明



注意
 1. DNCは接続不可を意味する。このピンには接続しないこと。
 2. 放熱上の理由により、露出パッドはグラウンドにハンダ処理することを推奨

17186-002

図 2. ピン配置

表 4. ピン機能の説明

ピン番号	記号	タイプ ¹	説明
1	RESET	I	リセット入力。アクティブ・ロー。このピンには 33VDD への内部プルアップ抵抗があります。
2	SWDIO	I/O	Cortex-M3 デバッグ・データ入出力。電源投入時にはこの出力は無効化され、内部プルアップ抵抗によってハイになります。このピンを使用しない場合は、未接続のままにすることができます。
3	SWCLK	I	Cortex-M3 デバッグ・クロック入力。入力専用ピンで、内部プルアップ抵抗があります。このピンを使用しない場合は、未接続のままにすることができます。
4	GPIO0/ $\overline{\text{CS}}$ /LIN_RX	I/O	汎用入出力 0 (GPIO0)。デフォルトでは、このピンは入力として構成されます。このピンには 33VDD への内部 25k Ω プルアップ抵抗があります。このピンを使用しない場合は、未接続のままにすることができます。 チップ・セレクト ($\overline{\text{CS}}$)。設定された場合、このピンは SPI チップ・セレクト入力としても機能します。
5	GPIO1/SCLK/LIN_TX	I/O	汎用入出力 1 (GPIO1)。デフォルトでは、このピンは入力として構成されます。このピンは外部モードでカーネルによって使用されます。詳細については、ADuCM330WFS/ADuCM331WFS Hardware Reference Manual を参照してください。このピンには 33VDD への内部 25k Ω プルアップ抵抗があります。このピンを使用しない場合は、未接続のままにすることができます。 シリアル・クロック入力 (SCLK)。設定された場合、このピンは SPI シリアル・クロック入力としても機能します。
6	GPIO2/MISO	I/O	汎用入出力 2 (GPIO2)。デフォルトでは、このピンは入力として構成されます。このピンには 33VDD への内部 25k Ω プルアップ抵抗があります。このピンを使用しない場合は、未接続のままにすることができます。 マスタ入力/スレーブ出力 (MISO)。設定された場合、このピンは SPI マスタ入力/スレーブ出力としても機能します。
7	GPIO3/IRQ0/MOSI/LC_TX/LIN_TX	I/O	汎用入出力 3 (GPIO3)。デフォルトでは、このピンは入力として構成されます。このピンは外部モードでカーネルによって使用されます。詳細については、ADuCM330WFS/ADuCM331WFS Hardware Reference Manual を参照してください。このピンには 33VDD への内部 25k Ω プルアップ抵抗があります。このピンを使用しない場合は、未接続のままにすることができます。 割込み要求 (IRQ0)。このピンは、外部割込み要求 0 として構成することもできます。

ピン番号	記号	タイプ ¹	説明
			<p>マスタ出力/スレーブ入力 (MOSI)。このピンは、SPI マスタ出力/スレーブ入力ピンとして構成できます。</p> <p>LIN コンフォーマンス・トランスミッタ (LC_TX)。このピンは、LIN コンフォーマンス・テスト用の LIN 物理層のトランスミッタに接続できます。</p> <p>ローカル・インターコネク・ネットワーク・トランスミッタ (LIN_TX)。このピンは、外部トランシーバー・モードで LIN フレーム用のトランスミッタ・ピンとして接続することもできます。</p>
8	GPIO4/IRQ1/LC_RX/ECLKIN/LIN_RX	I/O	<p>汎用入出力 4 (GPIO4)。デフォルトでは、このピンは入力として構成されます。このピンは外部モードでカーネルによって使用されます。詳細については、ADuCM330WFS/ADuCM331WFS Hardware Reference Manual を参照してください。このピンには 33VDD への内部 25kΩ プルアップ抵抗があります。このピンを使用しない場合は、未接続のままにすることができます。</p> <p>割り込み要求 (IRQ1)。このピンは、外部割り込み要求 1 として構成できます。</p> <p>LIN コンフォーマンス・レシーバー (LC_RX)。このピンは、LIN コンフォーマンス・テスト用の LIN 物理層のレシーバーに接続できます。</p> <p>外部クロック (ECLKIN)。このピンは、外部クロック入力として構成できます。</p> <p>ローカル・インターコネク・ネットワーク・レシーバー (LIN_RX)。このピンは外部トランシーバー・モードで LIN フレーム用のレシーバー・ピンとして構成できます。</p>
9	GND_SW	I	内部アナログ・グラウンド・リファレンスに切り替えます。このピンは外部温度チャンネルの負の入力です。
10	VTEMP	I	負温度係数/正温度係数温度測定用の外部ピン。
11	IIN+_AUX	S	補助正差動入力ピン。このピンを使用しない場合は、AGND に接続してください。
12	IIN+	I	電流チャンネルの正の差動入力。
13	IIN-	I	電流チャンネルの負の差動入力。
14	IIN-_AUX	S	補助負差動入力ピン。このピンを使用しない場合は、AGND に接続してください。
15	VINP_AUX	S	正の補助入力電圧チャンネル。このピンを使用しない場合は、AGND に接続してください。
16	VINM_AUX	S	負の補助入力電圧チャンネル。このピンを使用しない場合は、AGND に接続してください。
17	VREF	S	電圧リファレンス・ピン。このピンは 470nF コンデンサを介してグラウンドに接続します。このピンは外部電圧リファレンスの入力にも使用できます。このピンは外部回路への給電には使用できません。
18	AGND	S	内蔵高精度アナログ回路のグラウンド・リファレンス。
19	AVDD18	S	アナログ LDO からの電源。このピンは外部回路に接続しないでください。 ²
20	33VDD	S	3.3V 電源。DVDD33 に接続します。このピンは外部回路に接続しないでください。 ²
21	DVDD33	S	3.3V 電源。33VDD に接続します。このピンは外部回路に接続しないでください。 ²
22	DVDD18	S	1.8V 電源。このピンは低インピーダンスの外部回路に接続しないでください。 ²
23、 25、31	DGND	S	内蔵デジタル回路のグラウンド・リファレンス。
24	DNC		接続なし。このピンには接続しないでください。
26	VDD	S	内蔵レギュレータ用のバッテリー電源。
27	VBAT	S	抵抗分圧器用のバッテリー電圧入力。
28	LIN	I/O	ローカル・インターコネク・ネットワーク物理インターフェースの入出力。
29	IO_VSS	S	LIN のグラウンド・リファレンス。
30	VSS	S	グラウンド・リファレンス。このピンは内部電圧レギュレータのグラウンド・リファレンスです。
32	GPIO5/LC_TX/LIN_TX	I/O	<p>汎用入出力 5 (GPIO5)。デフォルトでは、このピンは入力として構成されます。このピンはリセットごとにカーネルによってチェックされます。詳細については、ADuCM330WFS/ADuCM331WFS Hardware Reference Manual を参照してください。このピンには 33VDD への内部 25kΩ プルアップ抵抗があります。このピンを使用しない場合は、未接続のままにすることができます。</p> <p>LIN コンフォーマンス・トランスミッタ (LC_TX)。このピンは、LIN コンフォーマンス・テスト用の LIN 物理層のトランスミッタに接続できます。</p> <p>ローカル・インターコネク・ネットワーク・トランスミッタ (LIN_TX)。このピンは外部トランシーバー・モードで LIN フレーム用のトランスミッタ・ピンとして構成できます。</p>
33	EPAD		露出パッド。熱的な理由で、露出パッドをグラウンドにハンダ付けすることが推奨されます。

¹ I は入力、I/O は入出力、S は電源です。

² 1.8V または 3.3V 電源を使用して外部回路に給電すると、POR、電磁環境適合性 (EMC)、自己発熱に影響を与えることがあります。デバイスの評価とテストは、外部負荷を接続せずに実施しました。

用語の定義

変換レート

変換レートは、ADC のセトリング後に ADC から出力結果が得られるレートを規定します。

このデバイスで使用している $\Sigma\Delta$ 変換技術では、ADC フロントエンド信号を比較的高いサンプル・レートでオーバーサンプリングし、後続のデジタル・フィルタを使用して出力をデシメーションします。デジタル・フィルタの使用により、4Hz～8kHz の出力レートで、有効な 20 ビット・データ変換結果が得られます。

ソフトウェアが同じ ADC 上で 1 つの入力から別の入力に切り替えるときは、デジタル・フィルタを先にクリアして、新しい結果を平均化できるようにする必要があります。ADC の構成とフィルタのタイプによっては、この平均化に複数の変換サイクルが必要になります。

積分非直線性 (INL)

INL は、伝達関数のエンドポイントを結ぶ直線からのコードの最大偏差です。伝達関数の両端とは、ゼロ・スケール、すなわち最初のコード遷移より $\frac{1}{2}$ LSB 下のポイントと、フルスケール、すなわち最後のコード遷移より $\frac{1}{2}$ LSB 上のポイントです (111…110～111…111)。この誤差はフルスケールに対するパーセント値で表されます。

正の INL は、中央のコード遷移より $\frac{1}{2}$ LSB 上の点と最後のコード遷移より $\frac{1}{2}$ LSB 上の点を結ぶ直線からの偏差です。

負の INL は、最初のコード遷移より $\frac{1}{2}$ LSB 下の点と中央のコード遷移より $\frac{1}{2}$ LSB 上の点を結ぶ直線からの偏差です。

ノーミス・コード

ノーミス・コードは、ADC の微分非直線性 (DNL) の尺度です。この誤差はビット数で表され、コード数 (ADC の変換結果の数) を 2^N ビットとして規定します。ここで、 N = ノーミス・コードであり、ADC の全入力範囲にわたって発生することが確認されています。

オフセット誤差

オフセット誤差は、最初のコード遷移の ADC 入力電圧と理想的な最初のコード遷移の偏差です。

オフセット誤差ドリフト

オフセット誤差ドリフトは、温度に対する絶対オフセット誤差の変動です。この誤差は LSB/°C または nV/°C で表されます。

ゲイン誤差

ゲイン誤差は、ADC のスパン誤差を表します。この誤差は、伝達関数内の任意の 2 点間の測定スパンと理想スパンの差を表します。

出力ノイズ

出力ノイズは、ADC の入力電圧が DC のときに収集された ADC 出力コードの分布の標準偏差 (すなわち、 $1 \times \Sigma$) として規定されます。この値は μV_{rms} または nV_{rms} で表されます。出力 (すなわち、rms ノイズ) を使用して、ADC の実効分解能を計算できます。この値は次式で定義され、ビット数で表されます。

$$\text{実効分解能} = \text{Log}_2 (\text{フルスケール} \cdot \text{レンジ} / \text{rms ノイズ})$$

ピーク to ピーク・ノイズは、ADC の入力電圧が DC のときに収集された ADC 出力コード分布の $6.6 \times \Sigma$ 以内に入るコード間の偏差として定義されます。したがって、ピーク to ピーク・ノイズは、 $6.6 \times \text{rms ノイズ}$ として計算されます。

ピーク to ピーク・ノイズを使用して、 $6.6 \times \Sigma$ の制限の範囲内でコード・フリッカがない ADC ノイズ・フリー・コードの分解能を計算できます。この値は次式で定義され、ビット数で表されます。

$$\text{ノイズ・フリー・コードの分解能} = \text{log}_2 (\text{フルスケール} \cdot \text{レンジ} / \text{ピーク to ピーク} \cdot \text{ノイズ})$$

外形寸法

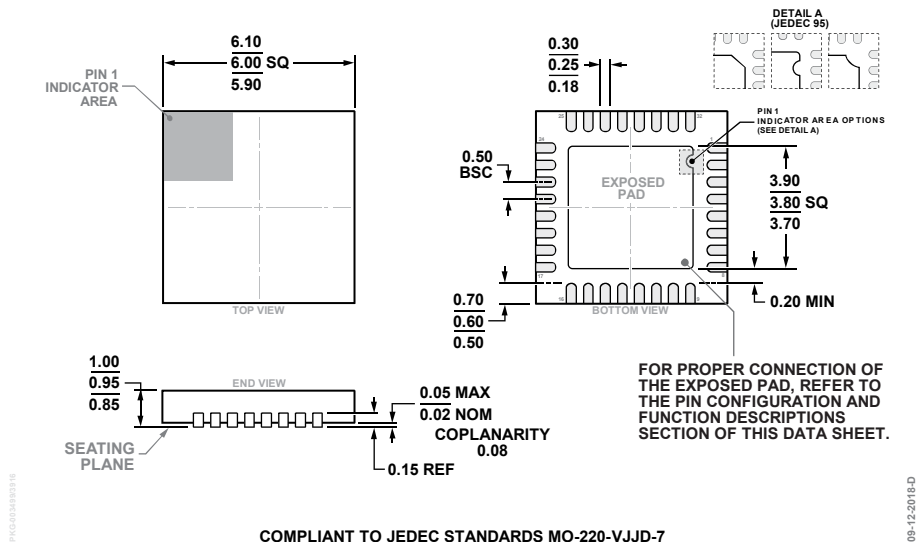


図 4. 32 ピン・リード・フレーム・チップ・スケール・パッケージ [LFCSP]
 6 mm × 6 mm ボディ、0.95 mm パッケージ高
 (CP-32-15)
 寸法 : mm

オーダー・ガイド

Model ^{1, 2}	Temperature Range ³	Program Flash/ Data Flash/SRAM	Package Description	Package Option
ADuCM330WFSBCPZ-RL	-40°C to +115°C	96 kB/4 kB/10 kB	32-Lead Frame Chip Scale Package [LFCSP]	CP-32-15
ADuCM331WFSBCPZ-RL	-40°C to +115°C	128 kB/4 kB/10 kB	32-Lead Frame Chip Scale Package [LFCSP]	CP-32-15
EVAL-ADUCM331QSPZ			Socketed Evaluation Board with Switches and LEDs	

¹Z = RoHS 準拠製品

²W = 車載アプリケーション向けに性能を評価済み。

³115°C~125°C の温度では、ADuCM330WFS/ADuCM331WFS は動作しますが、性能は低下します。

オートモーティブ製品

ADuCM330WFS および ADuCM331WFS モデルは、車載アプリケーションの品質と信頼性の要件に対応するよう管理された製造により提供されています。これらの車載モデルの仕様は商用モデルと異なる場合があるため、設計者はこのデータシートの仕様のセクションを慎重にレビューしてください。車載アプリケーション向けには、上記の車載グレード製品のみを提供しています。特定製品のオーダー情報とこれらのモデルに特有の車載信頼性レポートについては、最寄りのアナログ・デバイセズ代理店までお問い合わせください。