



# シリコン SPDT スイッチ 無反射、9kHz~44GHz

## データシート

## ADRF5027

### 特長

超広帯域周波数範囲：9kHz~44GHz

無反射設計

低挿入損失

18GHz まで 1.1dB

26GHz まで 1.5dB

40GHz まで 2.2dB

44GHz まで 3.8dB

高アイソレーション

18GHz まで 53dB

26GHz まで 48dB

40 GHz まで 48dB

44GHz まで 43dB

高入力直線性

P1dB：26dBm (代表値)

IP3：54dBm (代表値)

大電力処理

24dBm 挿入損失パス

24dBm アイソレーション・パス

オール・オフ状態コントロール

低周波数スプリアス・シグナルなし

0.1dB RF セトリング・タイム：6.0μs (代表値)

20 端子、3 mm × 3 mm の LGA パッケージ

**ADRF5026** 高速スイッチング・バージョンとのピン互換性

### アプリケーション

工業用スキャナ

試験および計測器

セルラ・インフラストラクチャ：5G ミリ波

防衛用無線、レーダー、電子対抗手段 (ECM)

マイクロ波無線および超小型地球局 (VSAT)

### 機能ブロック図

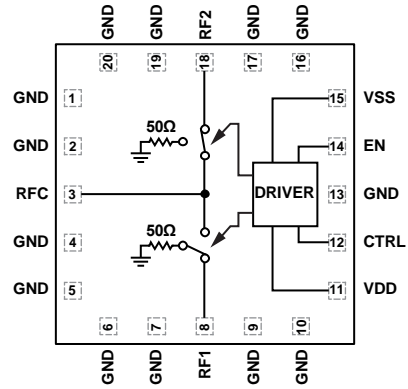


図 1.

16789-001

### 概要

ADRF5027 は、シリコン・プロセスを使って製造した無反射単極双投 (SPDT) 無線周波数 (RF) スイッチです。

3.8dB の挿入損失および 43dB のアイソレーションより良好な状態で、9 kHz~44GHz で動作します。また、両方の RF ポートがアイソレーション状態にあるオール・オフ・コントロールを備えています。無反射設計で、両方の RF ポートは内部で 50Ω に終端されています。

ADRF5027 は +3.3V と -3.3V の両電源電圧を必要とし、相補型金属酸化膜半導体/低電圧トランジスタトランジスタ・ロジック (CMOS/LVTTL) のロジック互換制御を使用します。

ADRF5027 は、100MHz~44GHz で動作する ADRF5026 (高速スイッチング・バージョン) とのピン互換性を備えています。

ADRF5027 の RF ポートは、50Ω の特性インピーダンスに一致するように設計されています。超広帯域幅製品の場合、RF 伝送ラインでのインピーダンス・マッチングは、高周波挿入損失とリターン・ロス特性を更に最適化することができます。28GHz~43GHz 範囲で 2.2dB の低挿入損失応答を実現する整合回路の例については、狭帯域インピーダンス・マッチングのセクションを参照してください。

ADRF5027 は、20 端子、3mm × 3mm の RoHS 準拠ランド・グリッド・アレイ (LGA) パッケージで提供され、-40°C~+105°C で動作可能です。

アナログ・デバイセズ社は、提供する情報が正確で信頼できるものであることを期していますが、その情報の利用に関して、あるいは利用によって生じる第三者の特許やその他の権利の侵害に関して一切の責任を負いません。また、アナログ・デバイセズ社の特許または特許の権利の使用を明示的または暗示的に許諾するものでもありません。仕様は、予告なく変更される場合があります。本紙記載の商標および登録商標は、それぞれの所有者の財産です。※日本語版資料は REVISION が古い場合があります。最新の内容については、英語版をご参照ください。

Rev. 0

©2018 Analog Devices, Inc. All rights reserved.

アナログ・デバイセズ株式会社

本社	〒105-6891	東京都港区海岸 1-16-1	ニューピア竹芝サウスタワービル 10F
			電話 03 (5402) 8200
大阪営業所	〒532-0003	大阪府大阪市淀川区宮原 3-5-36	新大阪トラストタワー 10F
			電話 06 (6350) 6868
名古屋営業所	〒451-6038	愛知県名古屋市中区牛島町 6-1	名古屋ルーセントタワー 40F
			電話 052 (569) 6300

## 目次

特長 .....	1	インターフェース回路図 .....	6
アプリケーション .....	1	代表的な性能特性 .....	7
機能ブロック図 .....	1	挿入損失、リターン・ロス、アイソレーション .....	7
概要 .....	1	入力電力圧縮と3次インターセプト .....	8
改訂履歴 .....	2	動作原理 .....	9
仕様 .....	3	アプリケーション情報 .....	10
電気仕様 .....	3	評価用ボード .....	10
絶対最大定格 .....	5	プローブ・マトリックス・ボード .....	11
熱抵抗 .....	5	外形寸法 .....	13
パワー・ディレーティング曲線 .....	5	オーダー・ガイド .....	13
ESDに関する注意 .....	5		
ピン配置およびピン機能の説明 .....	6		

## 改訂履歴

7/2018—Revision 0: Initial Version

仕様  
電気仕様

特に指定のない限り、50Ωシステムに対し、VDD = 3.3V、VSS = -3.3V、V<sub>CTRL</sub>/V<sub>EN</sub> = 0VまたはVDD、T<sub>CASE</sub> = 25°C。

表 1.

Parameter	Symbol	Test Conditions/Comments	Min	Typ	Max	Unit
FREQUENCY RANGE			0.009		44,000	MHz
INSERTION LOSS Between RFC and RF1/RF2	IL	9 kHz to 18 GHz 18 GHz to 26 GHz 26 GHz to 35 GHz 35 GHz to 40 GHz 40 GHz to 44 GHz <sup>1</sup>		1.1 1.5 1.9 2.2 3.8		dB dB dB dB dB
RETURN LOSS RFC and RF1/RF2 (On)  RF1/RF2 (Off)	RL	9 kHz to 18 GHz 18 GHz to 26 GHz 26 GHz to 35 GHz 35 GHz to 40 GHz 40 GHz to 44 GHz <sup>1</sup>  9 kHz to 18 GHz 18 GHz to 26 GHz 26 GHz to 35 GHz 35 GHz to 40 GHz 40 GHz to 44 GHz <sup>1</sup>		18 14 14 12 7  28 28 17 13 10		dB dB dB dB dB  dB dB dB dB dB
ISOLATION Between RFC and RF1/RF2  Between RF1 and RF2		9 kHz to 18 GHz 18 GHz to 26 GHz 26 GHz to 35 GHz 35 GHz to 40 GHz 40 GHz to 44 GHz  9 kHz to 18 GHz 18 GHz to 26 GHz 26 GHz to 35 GHz 35 GHz to 40 GHz 40 GHz to 44 GHz		53 48 48 48 43  60 60 60 60 50		dB dB dB dB dB  dB dB dB dB dB
SWITCHING CHARACTERISTICS Rise and Fall Time On and Off Time RF Settling Time 0.1 dB 0.05 dB	t <sub>RISE</sub> , t <sub>FALL</sub> t <sub>ON</sub> , t <sub>OFF</sub>	10% to 90% of RF output 50% of triggered V <sub>CTRL</sub> to 90% of RF output  50% of triggered V <sub>CTRL</sub> to 0.1 dB of final RF output 50% of triggered V <sub>CTRL</sub> to 0.05 dB of final RF output		1.3 3.6  6.0 7.5		μs μs  μs μs
INPUT LINEARITY <sup>2</sup> 1 dB Compression Third-Order Intercept	P1dB IP3	200 kHz to 40 GHz  Two-tone input power = 12 dBm each tone, Δf = 1 MHz		26 54		dBm dBm
SUPPLY CURRENT Positive Negative	I <sub>DD</sub> I <sub>SS</sub>	VDD and VSS pins		2 100		μA μA
DIGITAL CONTROL INPUTS Voltage Low High Current Low and High Current	V <sub>INL</sub> V <sub>INH</sub> I <sub>INL</sub> , I <sub>INH</sub>	CTRL and EN pins		0 1.2   <1	0.8 3.3	V V  μA

Parameter	Symbol	Test Conditions/Comments	Min	Typ	Max	Unit
RECOMMENDED OPERATING CONDITIONS						
Supply Voltage						
Positive	$V_{DD}$		3.15		3.45	V
Negative	$V_{SS}$		-3.45		-3.15	V
Digital Control Voltage	$V_{CTRL}$ , $V_{EN}$		0		$V_{DD}$	V
RF Input Power <sup>3</sup>	$P_{IN}$	$f = 200 \text{ kHz to } 40 \text{ GHz}$ , $T_{CASE} = 85^\circ\text{C}$ <sup>4</sup>				
Insertion Loss Path		RF signal is applied to the RFC or through connected RF1/RF2			24	dBm
Isolation Path		RF signal is applied to terminated RF1/RF2			24	dBm
Hot Switching		RF signal is present at the RFC while switching between RF1 and RF2			24	dBm
Case Temperature	$T_{CASE}$		-40		+105	°C

<sup>1</sup> RF 伝送ラインのインピーダンス・マッチングにより、高周波性能は向上します。詳細については、アプリケーション情報のセクションを参照してください。

<sup>2</sup> 入力直線性と周波数の関係については、図 11 と図 13 を参照してください。

<sup>3</sup> パワー・ディレーティングと周波数の関係については、図 2 と図 3 を参照してください。このパワー・ディレーティングは、挿入損失パス、アイソレーション・パス、ホット・スイッチングの各電力仕様に合わせてはなりません。

<sup>4</sup> 105°C での動作の場合、電力処理は  $T_{CASE} = 85^\circ\text{C}$  での仕様より 3dB 低下します。

## 絶対最大定格

推奨動作条件については、表 1 を参照してください。

表 2.

Parameter	Rating
Positive Supply Voltage	-0.3 V to +3.6 V
Negative Supply Voltage	-3.6 V to +0.3 V
Digital Control Input Voltage	-0.3 V to VDD +0.3 V
RF Input Power <sup>1</sup> (200 kHz to 40 GHz at T <sub>CASE</sub> = 85°C <sup>2</sup> )	
Insertion Loss Path	26 dBm
Isolation Path	25 dBm
Hot Switching	25 dBm
Temperature	
Junction, T <sub>J</sub>	135°C
Storage Range	-65°C to +150°C
Reflow	260°C
Electrostatic Discharge (ESD) Sensitivity	
Human Body Model (HBM)	
RFC, RF1, RF2 Pins	1500 V
Digital Pins	2000 V
Charged Device Model (CDM)	1250 V

<sup>1</sup> パワー・ディレーティングと周波数の関係については、図 2 と図 3 を参照してください。このパワー・ディレーティングは、挿入損失パス、アイソレーション・パス、ホット・スイッチングの各電力仕様に当てはまります。

<sup>2</sup> 105°C での動作の場合、電力処理は T<sub>CASE</sub> = 85°C での仕様より 3dB 低下します。

上記の絶対最大定格を超えるストレスを加えると、デバイスに恒久的な損傷を与えることがあります。この規定はストレス定格のみを指定するものであり、この仕様の動作のセクションに記載する規定値以上でのデバイス動作を定めたものではありません。デバイスを長時間にわたり絶対最大定格状態に置くと、デバイスの信頼性に影響を与えることがあります。

同時に複数の絶対最大定格を適用することはできません。

## 熱抵抗

熱性能は、プリント回路基板 (PCB) の設計と動作環境に直接関連しています。PCB の熱設計には、細心の注意を払う必要があります。

θ<sub>JC</sub> は、ジャンクションからケース底部 (チャンネルからパッケージ底部) への熱抵抗です。

表 3. 熱抵抗

Package Type	θ <sub>JC</sub>	Unit
CC-20-3		
Through Path	423	°C/W
Terminated Path	241	°C/W

## パワー・ディレーティング曲線

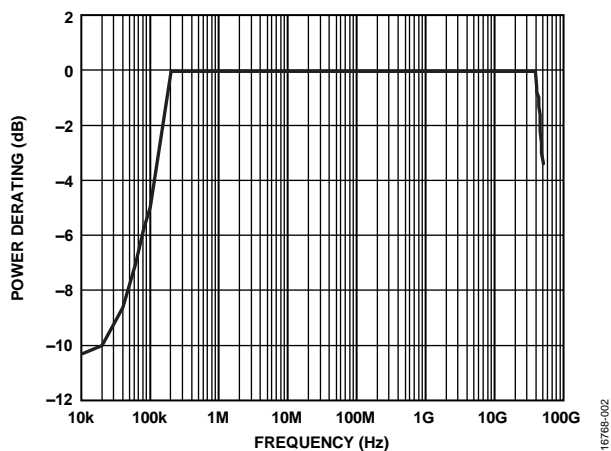


図 2. パワー・ディレーティングと周波数の関係、低周波数の詳細、T<sub>CASE</sub> = 85°C

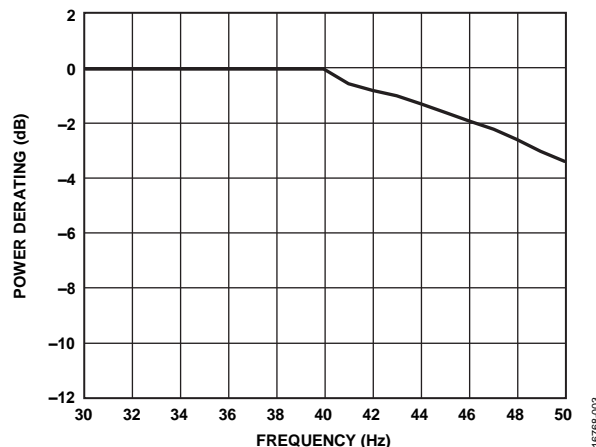


図 3. パワー・ディレーティングと周波数の関係、高周波数の詳細、T<sub>CASE</sub> = 85°C

## ESD に関する注意



ESD (静電放電) の影響を受けやすいデバイスです。電荷を帯びたデバイスや回路ボードは、検知されずそのまま放電することがあります。本製品は当社独自の特許技術である ESD 保護回路を内蔵してはいますが、デバイスが高エネルギーの静電放電を被った場合、損傷を生じる可能性があります。したがって、性能劣化や機能低下を防止するため、ESD に対する適切な予防措置を講じることをお勧めします。

ピン配置およびピン機能の説明

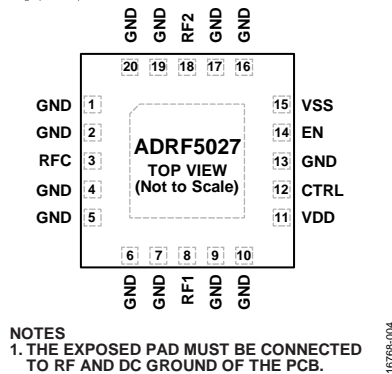


図 4. ピン配置

表 4. ピン機能の説明

Pin No.	Mnemonic	説明
1, 2, 4, 5, 6, 7, 9, 10, 13, 16, 17, 19, 20	GND	グラウンド。これらのピンは、PCB の RF/DC グラウンドに接続する必要があります。
3	RFC	RF 共通ポート。このピンは 0V に DC カップリングされ、50Ω に AC 整合されています。RF ラインの電位が 0Vdc に等しい場合は、DC 阻止コンデンサは不要です。インターフェース回路図については、図 5 を参照してください。
8	RF1	RF1 ポート。このピンは 0V に DC カップリングされ、50Ω に AC 整合されています。RF ラインの電位が 0Vdc に等しい場合は、DC 阻止コンデンサは不要です。インターフェース回路図については、図 5 を参照してください。
11	VDD	正電源電圧。
12	CTRL	制御入力電圧。真理値表については表 5 を参照してください。インターフェース回路図については、図 6 を参照してください。
14	EN	イネーブル入力電圧。真理値表については表 5 を参照してください。インターフェース回路図については、図 6 を参照してください。
15	VSS	負電源電圧。
18	RF2	RF2 ポート。このピンは 0V に DC カップリングされ、50Ω に AC 整合されています。RF ラインの電位が 0Vdc に等しい場合は、DC 阻止コンデンサは不要です。インターフェース回路図については、図 5 を参照してください。
	EPAD	露出パッド。露出パッドは、PCB の RF/DC グラウンドに接続する必要があります。

インターフェース回路図

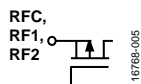


図 5. RFC、RF1、RF2 のインターフェース回路図

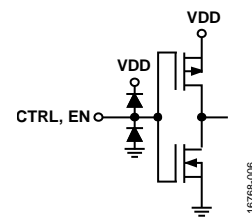


図 6. CTRL、EN のインターフェース回路図

## 代表的な性能特性

### 挿入損失、リターン・ロス、アイソレーション

特に指定のない限り、50Ωシステムに対し、VDD = 3.3V、VSS = -3.3V、V<sub>CTRL</sub>/V<sub>EN</sub> = 0VまたはVDD、T<sub>CASE</sub> = 25°C。

挿入損失とリターン損失は、RFx ピンの近くでグラウンド・シグナル・グラウンド (GSG) プロブを使用して、プローブ・マトリックス・ボード上で測定しました。プローブ間の信号カップリングにより、ADRF5027 のアイソレーション性能は制限されます。そのため、アイソレーションは ADRF5027-EVALZ 評価用ボード上で測定しました。ADRF5027-EVALZ 評価用ボードとプローブ・マトリックス・ボードの詳細については、アプリケーション情報のセクションを参照してください。

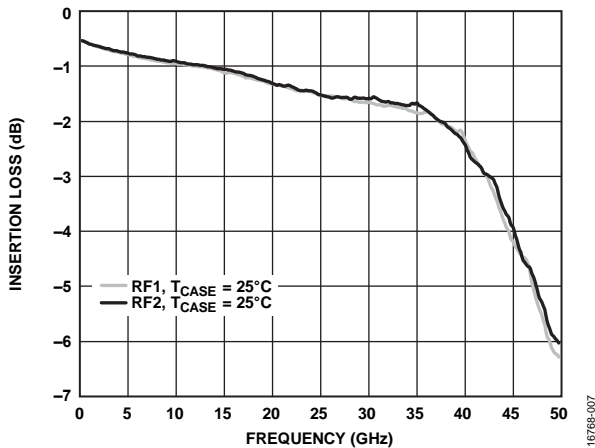


図 7. 室温での RF1 と RF2 の挿入損失と周波数の関係

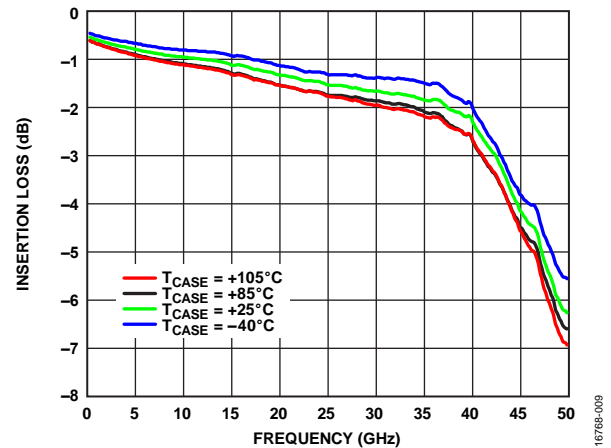


図 9. 挿入損失と周波数/温度の関係

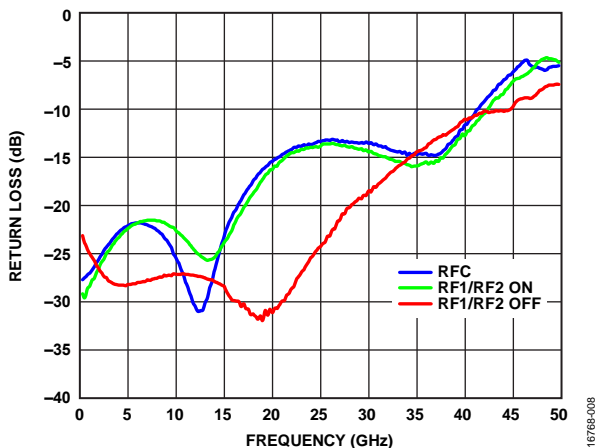


図 8. リターン・ロスと周波数の関係

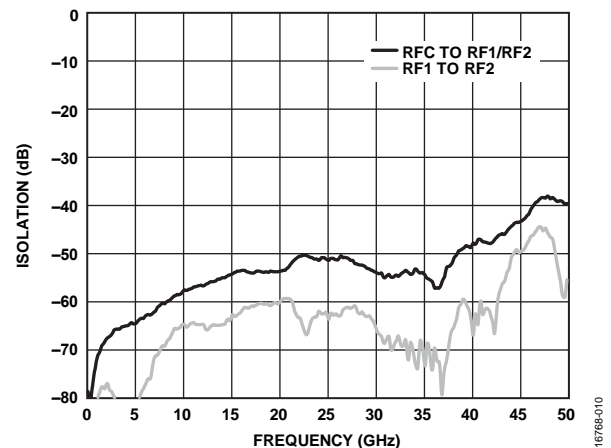


図 10. アイソレーションと周波数の関係

## 入力電力圧縮と 3 次インターセプト

特に指定のない限り、50Ωシステムに対し、VDD = 3.3V、VSS = -3.3V、V<sub>CTRL</sub>/V<sub>EN</sub> = 0VまたはVDD、T<sub>CASE</sub> = 25°C。全ての大信号性能パラメータはADRF5027-EVALZ評価用ボードで測定しました。

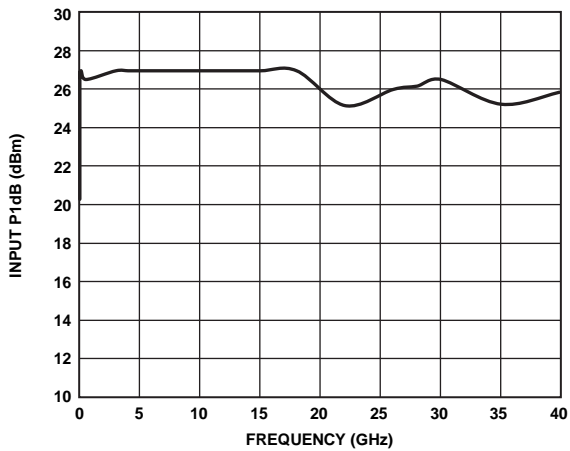


図 11. 入力 P1dB と周波数の関係

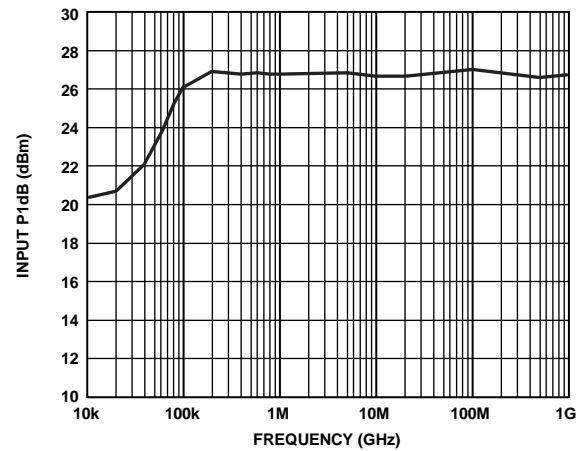


図 13. 入力 P1dB と周波数の関係（低周波数の詳細）

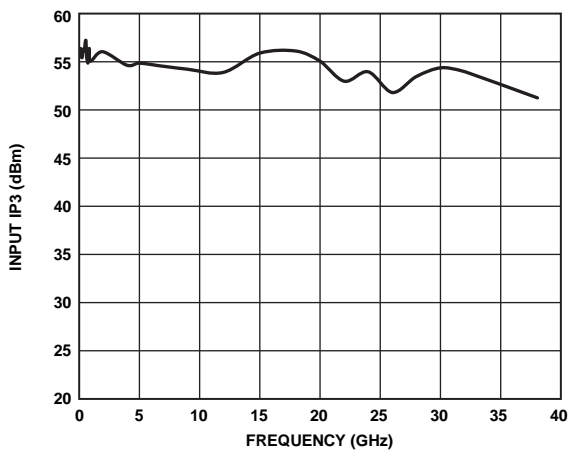


図 12. 入力 IP3 と周波数の関係

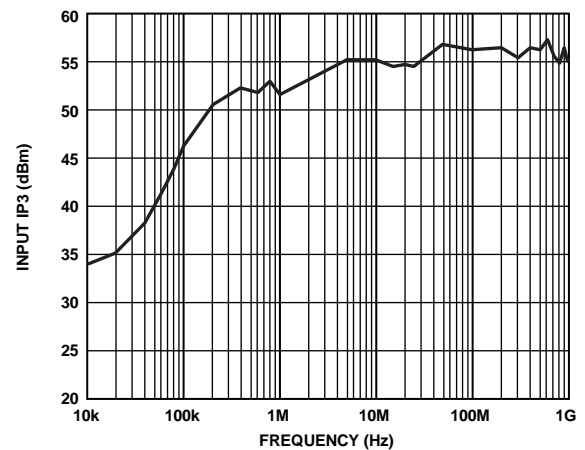


図 14. 入力 IP3 と周波数の関係（低周波数の詳細）



## 動作原理

ADRF5027 は、VDD ピンに供給する正電源電圧と、VSS ピンに供給する負電源電圧を必要とします。高周波ノイズをフィルタリングするため、電源ラインにバイパス用コンデンサを設けることをお勧めします。

全ての RF ポート (RFC、RF1、RF2) は 0V に DC カップリングしており、RF の電位が 0V に等しい場合、RF ポートでの DC 阻止コンデンサは不要です。

RF ポートは内部で  $50\Omega$  に整合しています。そのため、外付けのマッチング回路は不要です。RF 伝送ラインのインピーダンス・マッチングによって高周波での挿入損失とリターン・ロス性能を改善できます。

ADRF5027 にはドライバが内蔵されており、ロジック機能を内部で実行し制御インターフェースを簡素化できます。このドライバには CTRL と EN の 2 つのデジタル制御入力ピンが備わっています。EN ピンがロジック・ローの場合、CTRL ピンに印加されるロジック・レベルによって、どの RF ポートが挿入損失状態にあり、どの RF ポートがアイソレーション状態にあるかが決まります。

ADRF5027 はオール・オフ状態コントロールをサポートしています。EN ピンがロジック・ハイの場合、CTRL ピンのロジック状態にかかわらず、RF1 から RFC へのパスと RF2 から RFC への

パスのどちらもアイソレーション状態になります。RF1 ポートと RF2 ポートは内蔵の  $50\Omega$  抵抗で終端されており、RFC ポートは開放端反射となります (表 5 参照)。

ADRF5027 の設計は、均等な電力処理機能を備えた双方向なものとなっています。RF 入力信号 (RF<sub>IN</sub>) は RFC ポートに印加することも、RF1 または RF2 ポートに印加することもできます。アイソレーション・パスは、任意の RF<sub>x</sub> ポートと挿入損失パスとの間に高い損失を提供します。

電源投入シーケンスは次のとおりです。

1. GND に電源投入。
2. VDD に電源投入。
3. VSS に電源投入。
4. デジタル制御入力に電源投入。ロジック制御入力間の相互の順序は重要ではありません。VDD への電源投入の前にデジタル制御入力に電源投入すると、意図せぬ順方向バイアスの原因となり、内蔵 ESD 保護構造に損傷を与えるおそれがあります。
5. RF 入力信号を印加します。

パワーダウン・シーケンスはこの電源投入シーケンスの逆順序です。

表 5. 制御電圧の真理値表

Digital Control Input		RF Paths	
EN	CTRL	RF1 to RFC	RF2 to RFC
Low	Low	Isolation (off)	Insertion loss (on)
Low	High	Insertion loss (on)	Isolation (off)
High	Low	Isolation (off)	Isolation (off)
High	High	Isolation (off)	Isolation (off)

## アプリケーション情報

### 評価用ボード

ADRF5027-EVALZ 評価用ボードは、4 層の評価用ボードです。外側の銅 (Cu) 層は 0.5oz (0.7mil) ではなく 1.5oz (2.2mil) の厚さにメッキされ、誘電体材料で分離されています。ADRF5027-EVALZ 評価用ボードの層構成を図 15 に示します。

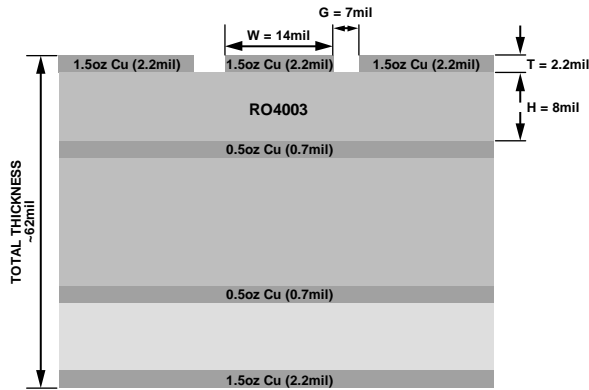


図 15. 評価用ボードの層構成

RF と DC の全てのパターンが上面の銅層に配線されています。一方、内部の層と底面の層はグランド・プレーンで、RF 伝送ラインに安定したグラウンドを提供します。上部の誘電体材料は 8mil の Rogers RO4003 で、最適な高周波性能を実現します。中間部および下部の誘電体材料によって、機械的な強度がもたらされます。ボード全体の厚さは 62mil なので、2.4mm の RF ランチャをボード端に接続できます。

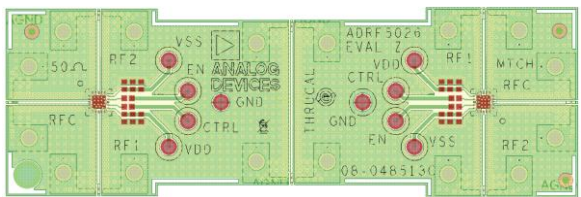


図 16. 評価用ボードのレイアウト

RF 伝送ラインは、幅が 14mil、グランド・プレーンとの間隔が 7mil で特性インピーダンスが 50Ω の共平面導波路 (CPWG) モデルを使用して設計されています。RF 接地と熱接地を最適化するため、伝送ラインの周囲とパッケージの露出パッド下には、可能な限り多くのメッキ・スルー・ピアが配置されています。

RF 入出力ポート (RFC, RF1, RF2) は 50Ω の伝送ラインを通して、2.4mm の RF ランチャ (それぞれ J1, J2, J3) に接続されています。これらの高周波 RF ランチャは、ボードに接触して接続されていますが、ハンダ処理はされていません。

スルー・キャリブレーション・ライン THRU\_CAL を使用することで、ADRF5027-EVALZ 評価用ボードの測定データからボードの損失の影響を補正し、IC の各ピンでのデバイス性能を確認することができます。ADRF5027-EVALZ 評価用ボードの室温での代表的なボード損失、ボード損失を含んだ ADRF5027 の挿入損失、およびボード損失を差し引いた ADRF5027 の挿入損失を図 17 に示します。

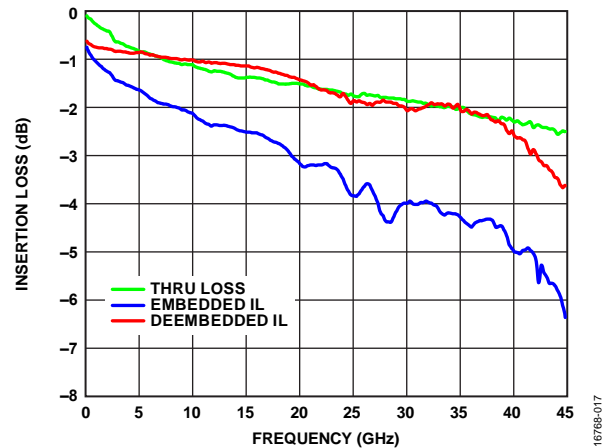


図 17. 挿入損失と周波数の関係

2つの電源ポートを VDD と VSS のテスト・ポイントに接続し、グラウンド・リファレンスを GND テスト・ポイントに接続します。電源パターン (VDD と VSS) では、100pF のバイパス・コンデンサによって高周波ノイズが除去されます。更に、未実装の部品位置にバイパス・コンデンサを追加実装できます。

2つの制御ポートを EN および CTRL のテスト・ポイントに接続します。アプリケーションの必要に応じて DC カップリング・ノイズを除去するため、抵抗コンデンサ (RC) フィルタが備わっています。

ADRF5027-EVALZ 評価用ボードの回路図を図 18 に示します。

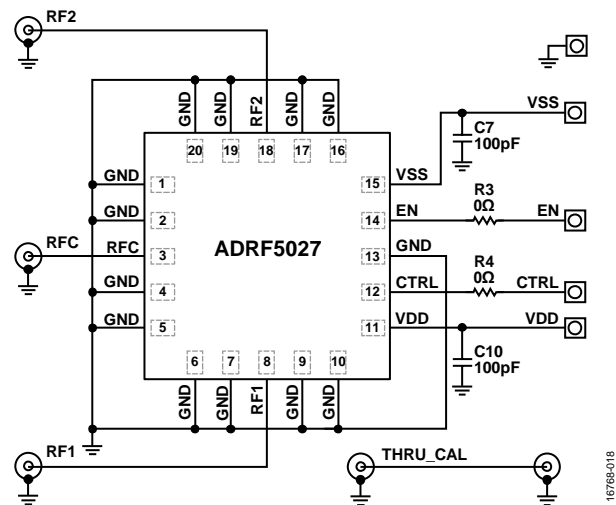


図 18. 評価用ボードの簡略化した回路図

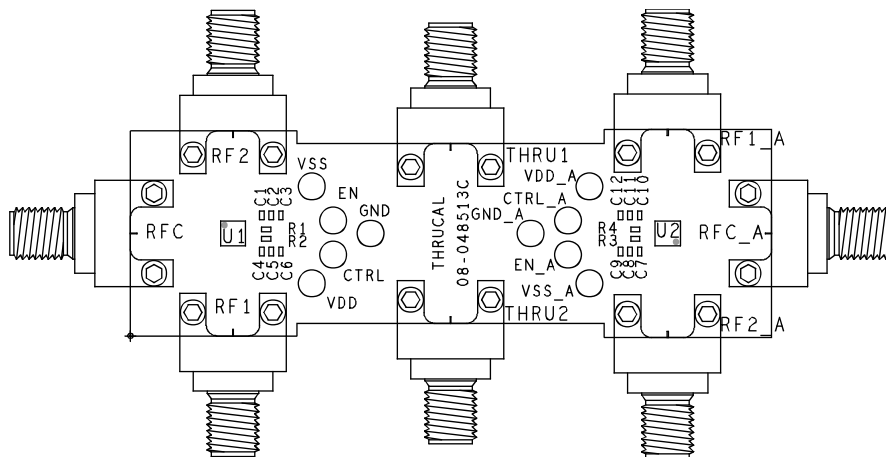


図 19. 評価用ボードの部品配置

16768-019

表 6. 評価用ボードの部品

Component	Description
RF1_A, RFC_A, RF2_A	End launch connectors, 2.4 mm
VDD_A, VSS_A, CTRL_A, EN_A, GND_A	Through-hole mount test points
C7, C10	100 pF capacitors, 0402 package
R3, R4	0 Ω resistors, 0402 package
U2	ADRF5027 SPDT switch

### プローブ・マトリックス・ボード

プローブ・マトリックス・ボードは 4 層のボードです。このボードも 8mil の Rogers RO4003 誘電体材料を使用しています。外側の銅層は 0.5oz (0.7mil) ではなく 1.5oz (2.2mil) の厚さにメッキされています。RF 伝送ラインは、パターン幅が 14mil、グラウンドとの間隔が 7mil で特性インピーダンスが 50Ω の CPWG モデルを使用して設計されています。

プローブ・マトリックス・ボードには、スルー・リフレクト・ライン (TRL) キャリブレーション用の RF パターンが設計されています。ボード損失は、非ゼロのライン長をキャリブレーション時に使用することで補償できます。実際のボードでは同じレイアウトがマトリックス状に複製されているため、複数のデバイスを同時に実装できます。挿入損失とリターン・損失の測定はこのボードで行い、アイソレーション測定は ADRF5027-EVALZ 評価用ボードで行います。

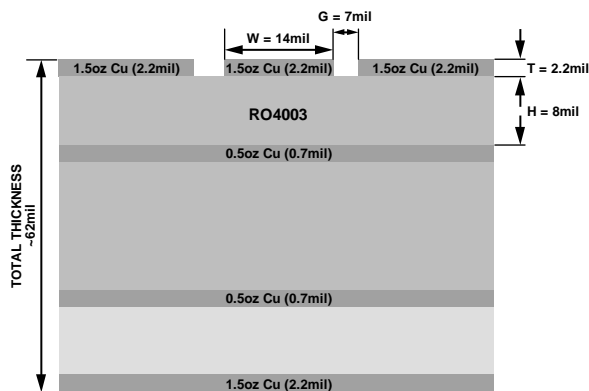


図 20. プローブ・マトリックス・ボードの層構成

16768-020

プローブ・マトリックス・ボードの層構成を図 20 に、レイアウトを図 21 に示します。測定は、GSG プローブを使用し RF ピンの直近で行いました。コネクタ、ケーブル、ボード・レイアウトなどから生じる不整合による反射はプロービングによって低減可能で、より正確な挿入損失とリターン・ロス測定が行えます。RF プローブ間の信号カップリングにより、アイソレーション測定は制限されます。アイソレーション測定には、ADRF5027-EVALZ 評価用ボードを使用します。

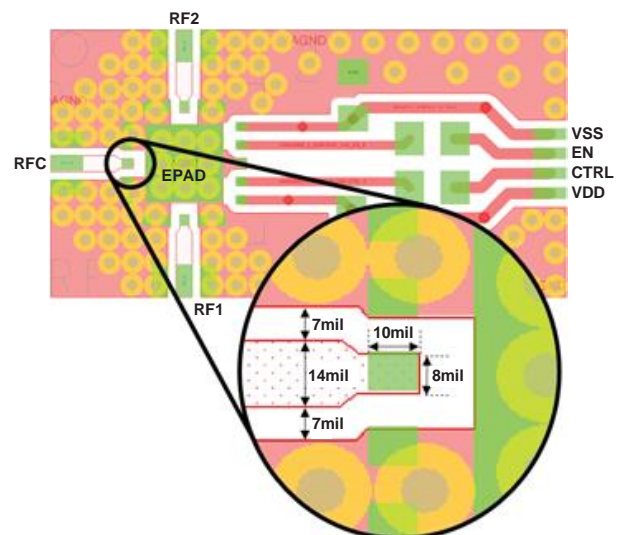


図 21. プローブ・マトリックス・ボードのレイアウト

16768-021

## 狭帯域インピーダンス・マッチング

### 5G ミリ波周波数

RF 伝送ラインの狭帯域インピーダンス・マッチングによって、目標とする周波数範囲でのリターン・ロスと挿入損失を改善できます。図 22 に強調表示したインピーダンス・マッチング回路は、28GHz~43GHzの範囲で2.2dBの低挿入損失応答を示します（図 23 参照）。50Ωラインのサイズは、幅が14mil、間隔が7milです。このインピーダンス・マッチング回路を実装するため、幅5milで長さが8milのパターンがピン用パッドと50Ωパターンの間に挿入されています。

表 7、図 23、図 24、図 25 に、プローブ・マトリックス・ボードにインピーダンス・マッチング回路を形成して測定した ADRF5027 の性能を示します。

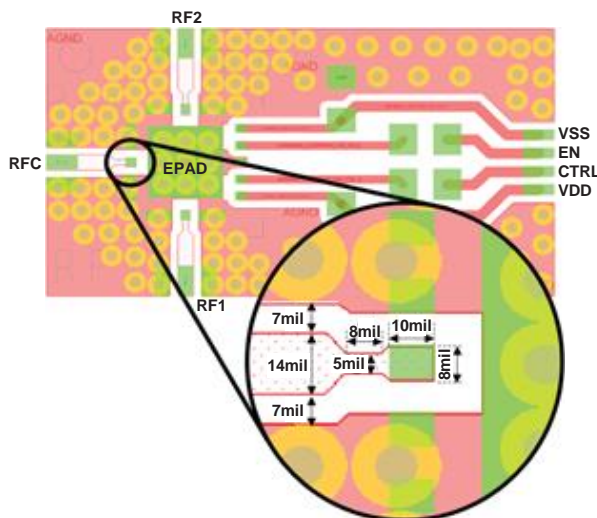


図 22. インピーダンス・マッチング回路

表 7. インピーダンス・マッチング・パラメータ

Parameter	Test Condition	Typ	Unit	
Insertion Loss Between RFC and RF1/RF2	See Figure 23			
	9 kHz to 18 GHz	1.1	dB	
	18 GHz to 26 GHz	1.8	dB	
	26 GHz to 35 GHz	2.3	dB	
	35 GHz to 40 GHz	2.2	dB	
40 GHz to 44 GHz	2.7	dB		
Return Loss	See Figure 24			
	RFC and RF1/RF2 (On)	9 kHz to 18 GHz	20	dB
		18 GHz to 26 GHz	8	dB
		26 GHz to 35 GHz	7	dB
		35 GHz to 40 GHz	10	dB
		40 GHz to 44 GHz	14	dB
	RF1/RF2 (Off)	See Figure 24		
		9 kHz to 18 GHz	25	dB
		18 GHz to 26 GHz	23	dB
		26 GHz to 35 GHz	17	dB
35 GHz to 40 GHz		11	dB	
40 GHz to 44 GHz	7	dB		

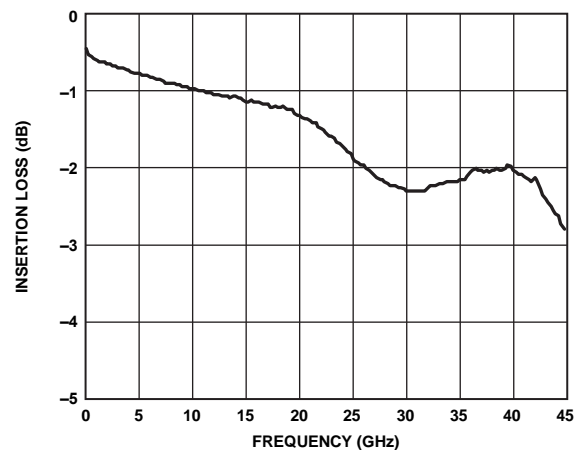


図 23. 挿入損失と周波数の関係  
(インピーダンス・マッチングあり)

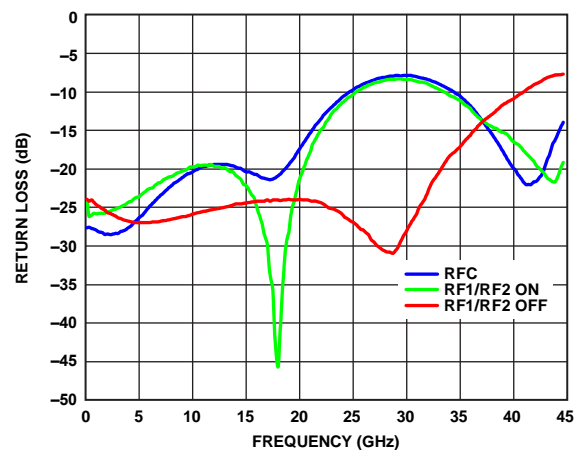


図 24. リターン・ロスと周波数の関係  
(インピーダンス・マッチングあり)

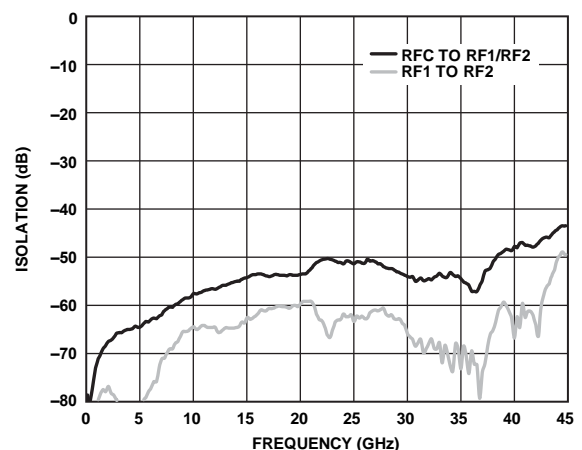


図 25. アイソレーションと周波数の関係  
(インピーダンス・マッチングあり)

外形寸法

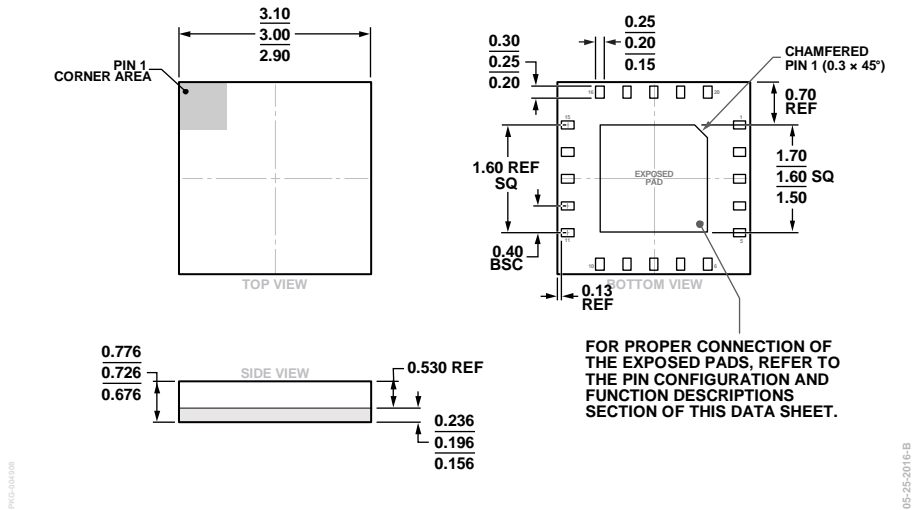


図 26. 20 端子ランド・グリッド・アレイ [LGA]  
3mm x 3mm ボディ、0.726mm パッケージ高  
(CC-20-3)  
寸法：mm

オーダー・ガイド

Model <sup>1</sup>	Temperature Range	Package Description	Package Option	Marking Code
ADRF5027BCCZN	-40°C to +105°C	20-Terminal Land Grid Array [LGA]	CC-20-3	027
ADRF5027BCCZN-R7	-40°C to +105°C	20-Terminal Land Grid Array [LGA]	CC-20-3	027
ADRF5027-EVALZ		Evaluation Board		

<sup>1</sup> Z = RoHS 準拠製品。