

特長

広い入力電圧範囲: 2.85 V ~ 15 V
 V_{IN} - 39 V までの調整可能な負出力
 800 mA のメイン・スイッチを内蔵
 スイッチング周波数は 1.2 MHz/2.4 MHz、オプションで 1.0 MHz ~ 2.6 MHz の外部周波数に同期
 抵抗で設定可能なソフト・スタート・タイマー
 システム・ノイズを低減するためのスルー・レート制御
 高精度イネーブル制御
 UVLO、OCP、OVP、TSD 保護
 1.61 mm × 2.18 mm、12 ボール WLCSP
 ジャンクション温度範囲: -40 °C ~ +125 °C
 ADIsimPower ツール・セットによるサポート

アプリケーション

バイポーラ・アンプ、A/D コンバータ (ADC)、D/A コンバータ (DAC)、マルチプレクサ
 電荷結合素子 (CCD) のバイアス電源
 光モジュールの電源
 無線 (RF) 電源アンプ (PA) のバイアス

概要

ADP5075 は、負の電源レールを生成するための高性能 DC/DC 反転レギュレータです。

2.85 V ~ 15 V の入力電圧範囲により、さまざまなアプリケーションをサポートできます。内蔵されたメイン・スイッチによって調整可能な負の出力電圧を生成でき、入力電圧より 39 V 低い電圧を生成できます。

ADP5075 は、ピン選択可能なスイッチング周波数 1.2 MHz/2.4 MHz で動作します。ADP5075 は、1.0 MHz ~ 2.6 MHz の外部発振器に同期するため、ノイズに敏感なアプリケーションでのノイズ・フィルタリングが容易になります。このレギュレータには、電磁干渉 (EMI) を低減するため、MOSFET 駆動段のプログラマブル・スルー・レート制御回路が組み込まれています。

ADP5075 は、パワーアップ時に突入電流を防止するための固定内部タイマーまたは抵抗で設定可能なスタート・タイマーを備えています。シャットダウン中、このレギュレータは入力電源から負荷を完全に切断して真のシャットダウンを実現します。

代表的なアプリケーション回路

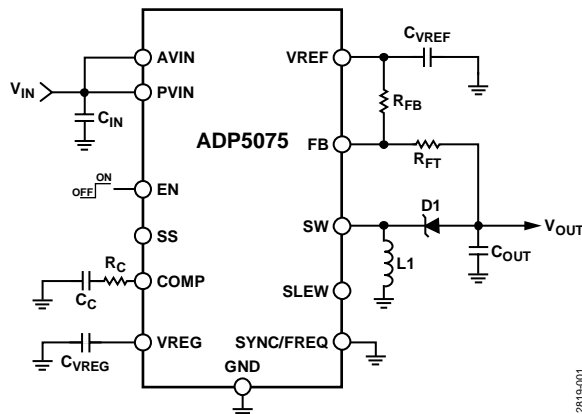


図 1.

12819-001

ADP5075 の他の主な安全機能には、過電流保護 (OCP)、過電圧保護 (OVP)、サーマル・シャットダウン (TSD)、入力の低電圧ロックアウト (UVLO) があります。

ADP5075 は、12 ボール WLCSP パッケージを採用していて、-40 °C ~ +125 °C のジャンクション温度範囲にわたって仕様規定されています。

表 1. 関連デバイス

Device	Boost Switch (A)	Inverter Switch (A)	Package
ADP5070	1.0	0.6	20-lead LFCSP (4 mm × 4 mm) and 20-lead TSSOP
ADP5071	2.0	1.2	20-lead LFCSP (4 mm × 4 mm) and 20-lead TSSOP
ADP5075	Not applicable	0.8	12-ball WLCSP (1.61 mm × 2.18 mm)

アナログ・デバイス社は、提供する情報が正確で信頼できるものであることを期していますが、その情報の利用に関して、あるいは利用によって生じる第三者の特許やその他の権利の侵害に関して一切の責任を負いません。また、アナログ・デバイス社の特許または特許の権利の使用を明示的または暗示的に許諾するものでもありません。仕様は、予告なく変更される場合があります。本紙記載の商標および登録商標は、それぞれの所有者の財産です。※日本語版資料は REVISION が古い場合があります。最新の内容については、英語版をご参照ください。

目次

特長	1	発振器および同期について	11
アプリケーション	1	内蔵レギュレータ	11
代表的なアプリケーション回路	1	高精度イネーブル	11
概要	1	ソフト・スタート	12
改訂履歴	2	スルー・レート制御	12
仕様	3	電流制限保護	12
絶対最大定格	5	過電圧保護	12
熱抵抗	5	サーマル・シャットダウン	12
ESD に関する注意	5	アプリケーション情報	13
ピン配置およびピン機能の説明	6	ADIsimPower 設計ツール	13
代表的な性能特性	7	コンポーネントの選択	13
動作原理	11	一般的なアプリケーション	16
PWM モード	11	レイアウト時の考慮事項	17
PSM モード	11	外形寸法	18
低電圧ロックアウト (UVLO)	11	オーダー・ガイド	18

改訂履歴

8/14—Rev. 0 ~ Rev. A

概要セクションと図 1 を変更	1
図 23 を変更	11

7/15—Revision 0:初版

仕様

特に指定のない限り、 $P_{VIN} = A_{VIN} = 2.85\text{ V} \sim 15\text{ V}$ 、 $V_{NEG} = -15\text{ V}$ 、 $f_{SW} = 1200\text{ kHz}$ 、仕様の最小値/最大値については $T_J = -40\text{ }^\circ\text{C} \sim +125\text{ }^\circ\text{C}$ 、仕様の代表値については $T_A = 25\text{ }^\circ\text{C}$ 。

表 2.

Parameter	Symbol	Min	Typ	Max	Unit	Test Conditions/Comments
INPUT SUPPLY VOLTAGE RANGE	V_{IN}	2.85		15	V	P_{VIN} , A_{VIN}
QUIESCENT CURRENT						
Operating Quiescent Current P_{VIN} , A_{VIN} (Total)	I_Q		1.8	4.0	mA	No switching, $EN = \text{high}$, $P_{VIN} = A_{VIN} = 5\text{ V}$
Shutdown Current	I_{SHDN}		5	10	μA	No switching, $EN = \text{low}$, $P_{VIN} = A_{VIN} = 5\text{ V}$
UVLO						A_{VIN}
System UVLO Threshold						
Rising	V_{UVLO_RISING}		2.8	2.85	V	
Falling	$V_{UVLO_FALLING}$	2.5	2.55		V	
Hysteresis	V_{HYS}		0.25		V	
OSCILLATOR CIRCUIT						
Switching Frequency	f_{SW}	1.130	1.200	1.270	MHz	$SYNC/FREQ = \text{low}$
		2.240	2.400	2.560	MHz	$SYNC/FREQ = \text{high}$ (connect to V_{REG})
SYNC/FREQ Input						
Input Clock Range	f_{SYNC}	1.000		2.600	MHz	
Input Clock Minimum On Pulse Width	$t_{SYNC_MIN_ON}$	100			ns	
Input Clock Minimum Off Pulse Width	$t_{SYNC_MIN_OFF}$	100			ns	
Input Clock High Logic	$V_{H(SYNC)}$			1.3	V	
Input Clock Low Logic	$V_{L(SYNC)}$	0.4			V	
PRECISION ENABLING (EN)						
High Level Threshold	V_{TH_H}	1.125	1.15	1.175	V	
Low Level Threshold	V_{TH_L}	1.025	1.05	1.075	V	
Shutdown Mode	V_{TH_S}	0.4			V	Internal circuitry disabled to achieve I_{SHDN}
Pull-Down Resistance	R_{EN}		1.48		$\text{M}\Omega$	
INTERNAL REGULATOR						
V_{REG} Output Voltage	V_{REG}		4.25		V	
INVERTING REGULATOR						
Reference Voltage	V_{REF}		1.60		V	
Accuracy		-0.5		+0.5	%	$T_J = 25\text{ }^\circ\text{C}$
		-1.5		+1.5	%	$T_J = -40\text{ }^\circ\text{C}$ to $+125\text{ }^\circ\text{C}$
Feedback Voltage	$V_{REF} - V_{FB}$		0.8		V	
Accuracy		-0.5		+0.5	%	$T_J = 25\text{ }^\circ\text{C}$
		-1.5		+1.5	%	$T_J = -40\text{ }^\circ\text{C}$ to $+125\text{ }^\circ\text{C}$
Feedback Bias Current	I_{FB}			0.1	μA	
Overvoltage Protection Threshold	V_{OV}		0.74		V	At the FB pin after soft start is complete
Load Regulation	$\Delta(V_{REF} - V_{FB})/I_{LOAD}$		0.0004		%/mA	$I_{LOAD} = 5\text{ mA}$ to 75 mA
Line Regulation	$\Delta(V_{REF} - V_{FB})/V_{PVIN}$		0.003		%/V	$V_{PVIN} = 2.85\text{ V}$ to 14.5 V , $I_{LOAD} = 15\text{ mA}$
EA Transconductance	g_M	270	300	330	$\mu\text{A}/\text{V}$	
Power FET On Resistance	$R_{DS(ON)}$		330		$\text{m}\Omega$	
Power FET Maximum Drain Source Voltage	$V_{DS(MAX)}$		39		V	
Current-Limit Threshold	I_{LIM}	800	880	960	mA	
Minimum On Time			60		ns	
Minimum Off Time			50		ns	

Parameter	Symbol	Min	Typ	Max	Unit	Test Conditions/Comments
SOFT START						
Soft Start Timer	t_{SS}		4 32		ms ms	SS = open SS resistor = 50 k Ω to GND
Hiccup Time	t_{HICCUP}		$8 \times t_{SS}$		ms	
THERMAL SHUTDOWN						
Threshold	T_{SHDN}		150		$^{\circ}\text{C}$	
Hysteresis	T_{HYS}		15		$^{\circ}\text{C}$	

絶対最大定格

表 3.

Parameter	Rating
PVIN, AVIN	-0.3 V to +18 V
SW	PVIN - 40 V to PVIN + 0.3 V
GND	-0.3 V to +0.3 V
VREG	-0.3 V to lower of AVIN + 0.3 V or +6 V
EN, FB, SYNC/FREQ	-0.3 V to +6 V
COMP, SLEW, SS, VREF	-0.3 V to VREG + 0.3 V
Operating Junction Temperature Range	-40°C to +125°C
Storage Temperature Range	-65°C to +150°C
Soldering Conditions	JEDEC J-STD-020

上記の絶対最大定格を超えるストレスを加えると、デバイスに恒久的な損傷を与えることがあります。この規定はストレス定格のみを指定するものであり、この仕様の動作のセクションに記載する規定値以上でのデバイス動作を定めたものではありません。製品を長時間絶対最大定格状態に置くと、製品の信頼性に影響を与えることがあります。

熱抵抗

レイアウト時の考慮事項のセクションで推奨されているように θ_{JA} は 4 層プリント回路基板 (PCB) (2 つの信号プレーンと 2 つの電源プレーン) に基づいています。 θ_{JC} は、パッケージの上部で測定した値で、PCB に依存しません。

表 4. 熱抵抗

Package Type	θ_{JA}	θ_{JC}	Unit
12-Ball WLCSP	68.3	1.2	°C/W

ESD に関する注意



ESD (静電放電) の影響を受けやすいデバイスです。電荷を帯びたデバイスや回路ボードは、検知されないまま放電することがあります。本製品は当社独自の特許技術である ESD 保護回路を内蔵してはいますが、デバイスが高エネルギーの静電放電を被った場合、損傷を生じる可能性があります。したがって、性能劣化や機能低下を防止するため、ESD に対する適切な予防措置を講じることをお勧めします。

ピン配置およびピン機能の説明

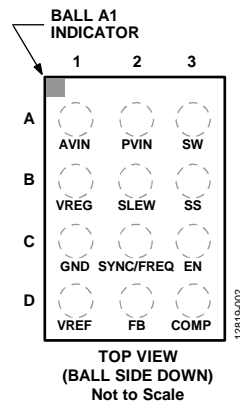


図 2. ピン配置

表 5. ピン機能の説明

ピン番号	記号	説明
A1	AVIN	ADP5075 のシステム電源。
A2	PVIN	反転レギュレータの電源入力。
A3	SW	反転レギュレータのスイッチング・ノード。
B1	VREG	内蔵レギュレータ出力。VREG ピンと GND の間に 1.0 μ F のセラミック・コンデンサを接続してください。
B2	SLEW	駆動段スルー・レート制御。SLEW ピンは、SW ピンを駆動する FET のスルー・レートを設定します。最も速いスルー・レート (最高効率) にするには、SLEW ピンをオープンのままにしておきます。標準のスルー・レートにするには、SLEW ピンを VREG に接続します。最も遅いスルー・レート (最高のノイズ性能) にするには、SLEW ピンをグラウンドに接続します。
B3	SS	ソフト・スタートの設定。ソフト・スタート時間を最も速くするには、SS ピンをオープンのままにしておきます。ソフト・スタート時間を遅くするには、SS ピンと GND の間に抵抗を接続します。
C1	GND	グラウンド。
C2	SYNC/FREQ	周波数設定と同期入力。スイッチング周波数を 2.4 MHz に設定するには、SYNC/FREQ ピンをハイ・レベルにプルアップします。スイッチング周波数を 1.2 MHz に設定するには、SYNC/FREQ ピンをロー・レベルにプルダウンします。スイッチング周波数を同期するには、SYNC/FREQ ピンを外部クロックに接続します。
C3	EN	反転レギュレータの高精度イネーブル。EN ピンと内蔵の高精度リファレンスを比較して、反転レギュレータ出力がイネーブルになります。
D1	VREF	反転レギュレータのリファレンス出力。VREF ピンとグラウンドの間に 1.0 μ F のセラミック・フィルタを接続します。
D2	FB	反転レギュレータの帰還入力。反転レギュレータの出力コンデンサの負側と VREF の間に抵抗分圧器を接続して、出力電圧を設定します。
D3	COMP	反転レギュレータの誤差アンプ補償。このピンと GND の間に補償ネットワークを接続します。

代表的な性能特性

代表的な性能特性は、表9に示す各入出力を組み合わせた標準部品表を使用して生成しています。

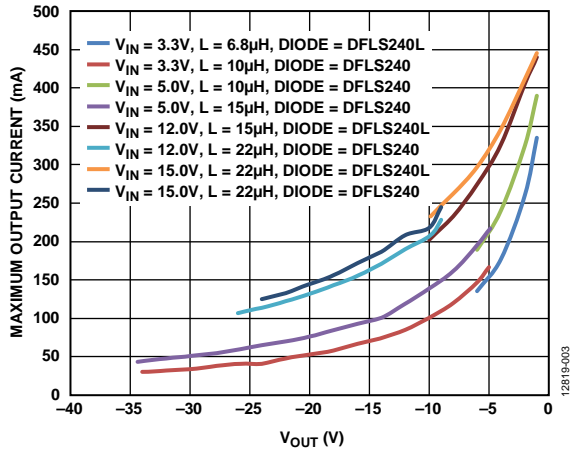


図3. 最大出力電流、 $f_{SW} = 1.2$ MHz、 $T_A = 25$ °C、70% I_{LIM} の目標値に基づいた値

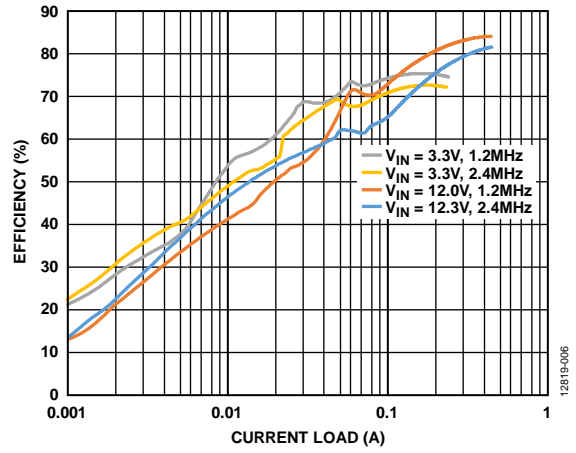


図6. 効率と電流負荷の関係、 $V_{NEG} = -5$ V、 $T_A = 25$ °C

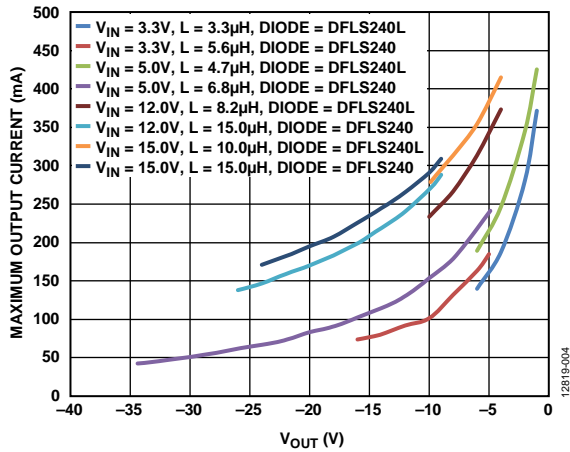


図4. 最大出力電流、 $f_{SW} = 2.4$ MHz、 $T_A = 25$ °C、70% I_{LIM} の目標値に基づいた値

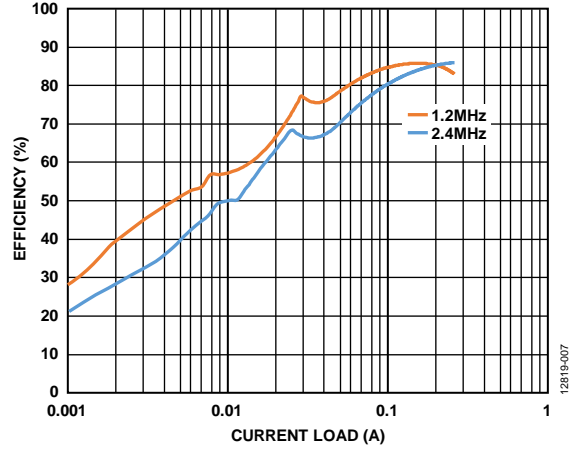


図7. 効率と電流負荷の関係、 $V_{IN} = 12$ V、 $V_{NEG} = -15$ V、 $T_A = 25$ °C

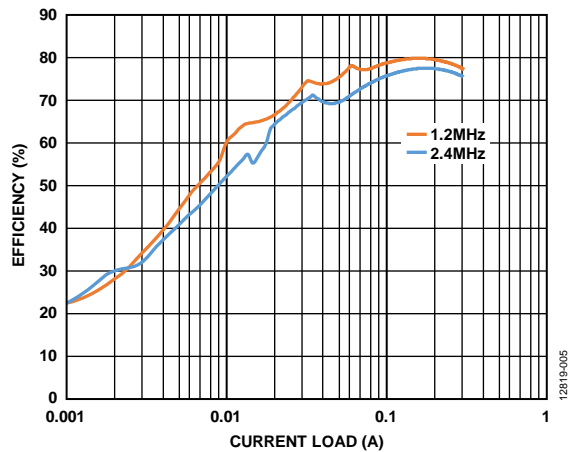


図5. 効率と電流負荷の関係、 $V_{IN} = 3.3$ V、 $V_{NEG} = -3.3$ V、 $T_A = 25$ °C

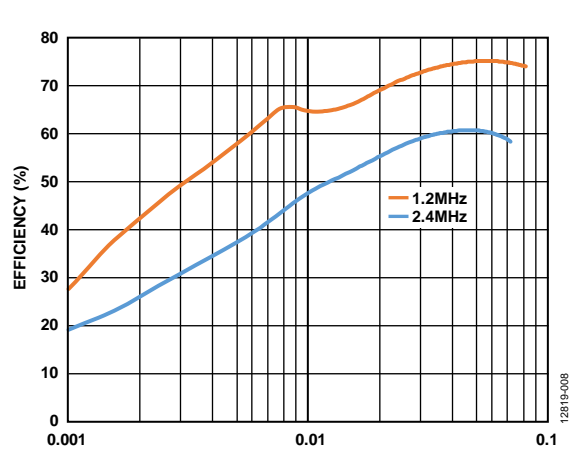


図8. 効率と電流負荷の関係、 $V_{IN} = 5$ V、 $V_{NEG} = -30$ V、 $T_A = 25$ °C

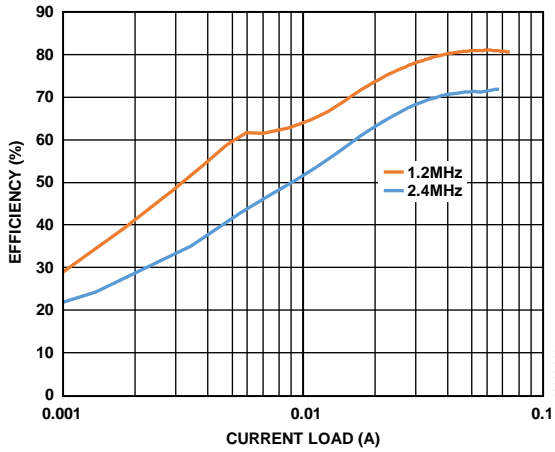


図 9. 効率と電流負荷の関係、 $V_{IN} = 5\text{ V}$ 、 $V_{NEG} = -34\text{ V}$ 、 $T_A = 25\text{ }^\circ\text{C}$

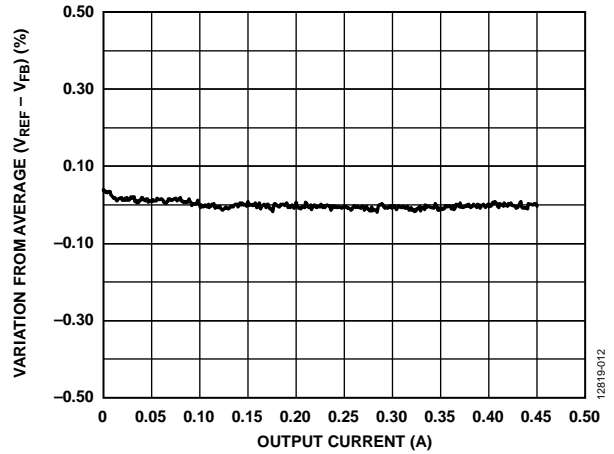


図 12. 負荷レギュレーション、 $V_{IN} = 12\text{ V}$ 、 $V_{NEG} = -5\text{ V}$ 、 $f_{SW} = 1.2\text{ MHz}$ 、 $T_A = 25\text{ }^\circ\text{C}$

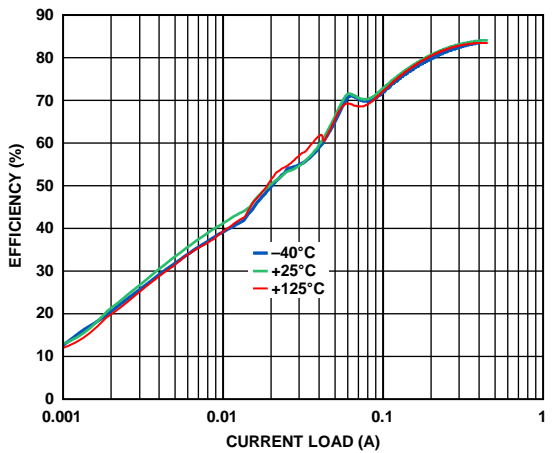


図 10. さまざまな温度での効率と電流負荷の関係、 $V_{IN} = 5\text{ V}$ 、 $V_{NEG} = -15\text{ V}$ 、 $f_{SW} = 1.2\text{ MHz}$

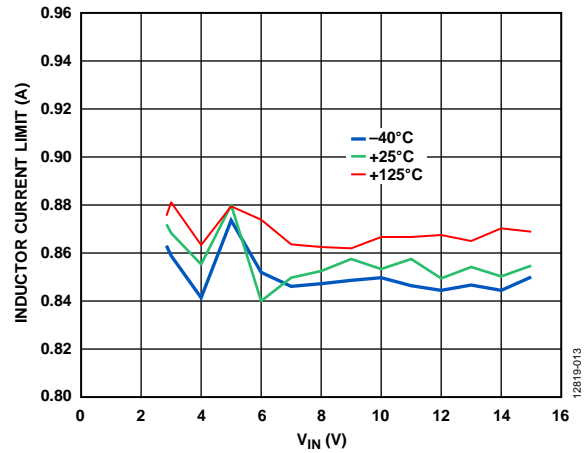


図 13. さまざまな温度でのインダクタ電流制限 (I_{LIMIT}) と入力電圧 (V_{IN}) の関係

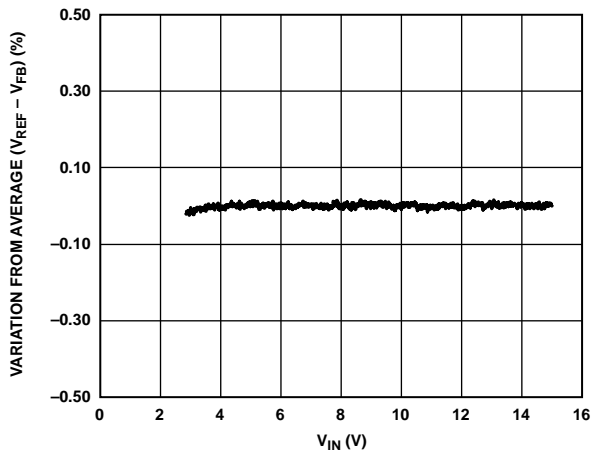


図 11. ライン・レギュレーション、 $V_{NEG} = -5\text{ V}$ 、 $f_{SW} = 1.2\text{ MHz}$ 、 15 mA 負荷、 $T_A = 25\text{ }^\circ\text{C}$

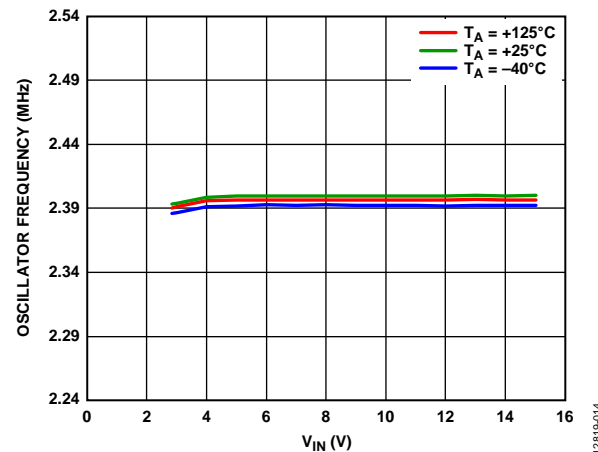


図 14. さまざまな温度での発振周波数と入力電圧 (V_{IN}) の関係、SYNC/FREQ ピン = ハイ・レベル

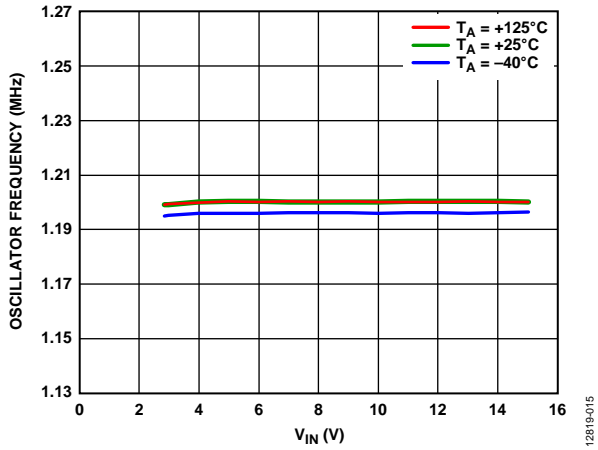


図 15. さまざまな温度での発振周波数と入力電圧 (V_{IN}) の関係、SYNC/FREQ ピン = ロー・レベル

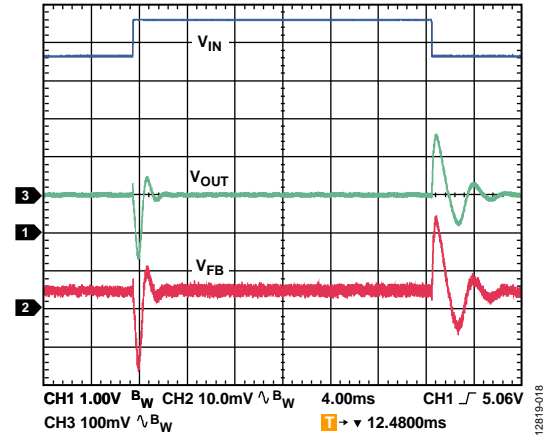


図 18. ライン過渡応答 (V_{IN} 、 V_{OUT} 、 V_{FB})、 $V_{IN} = 4.5\text{V} \sim 5.5\text{V}$ ステップ、 $V_{NEG} = -12\text{V}$ 、 $R_{LOAD} = 300\ \Omega$ 、 $f_{SW} = 1.2\text{MHz}$ 、 $T_A = 25^\circ\text{C}$

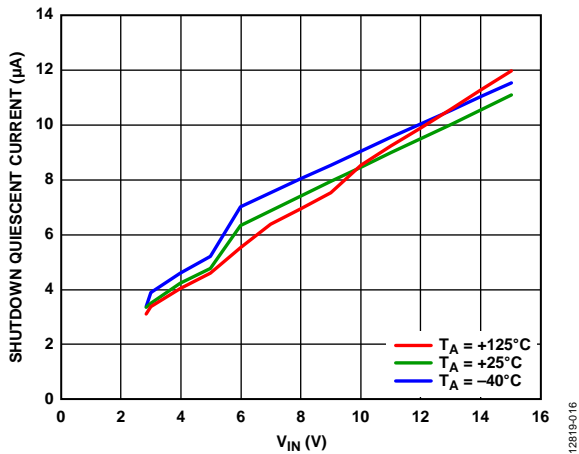


図 16. さまざまな温度でのシャットダウン自己消費電流と入力電圧 (V_{IN}) の関係、EN ピンがシャットダウン閾値を下回る

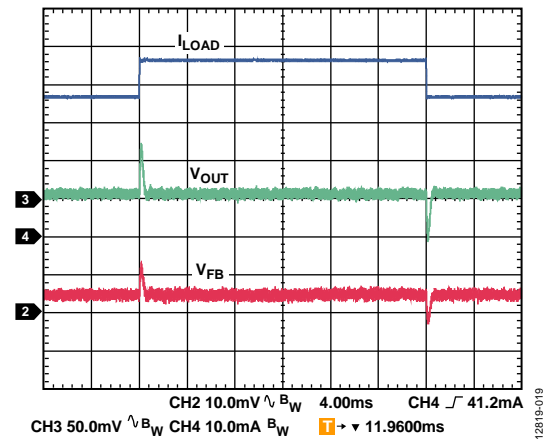


図 19. 負荷過渡応答 (I_{LOAD} 、 V_{OUT} 、 V_{FB})、 $V_{IN} = 5\text{V}$ 、 $V_{NEG} = -12\text{V}$ 、 $I_{LOAD} = 35\text{mA} \sim 45\text{mA}$ ステップ、 $f_{SW} = 1.2\text{MHz}$ 、 $T_A = 25^\circ\text{C}$

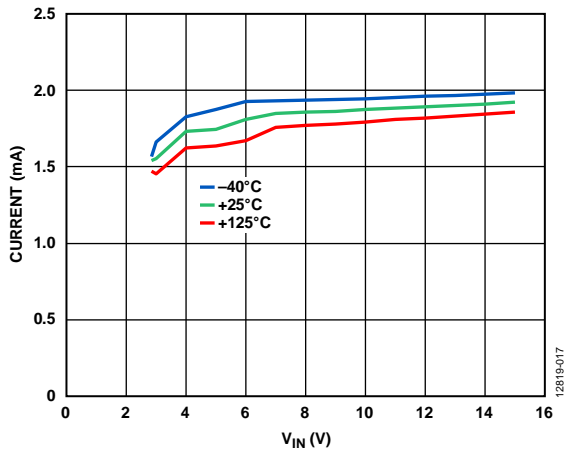


図 17. さまざまな温度での動作自己消費電流と入力電圧 (V_{IN}) の関係、EN ピンがオン

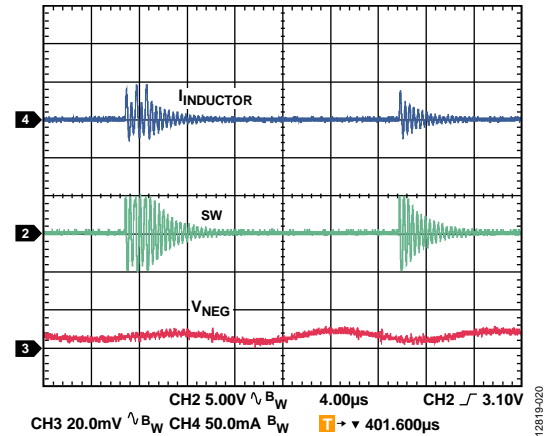


図 20. スキップ・モード動作 (インダクタ電流 ($I_{INDUCTOR}$)、スイッチ・ノード電圧、出力リップル)、 $V_{IN} = 5\text{V}$ 、 $V_{NEG} = -5\text{V}$ 、 $I_{LOAD} = 0.5\text{mA}$ 、 $f_{SW} = 1.2\text{MHz}$ 、 $T_A = 25^\circ\text{C}$

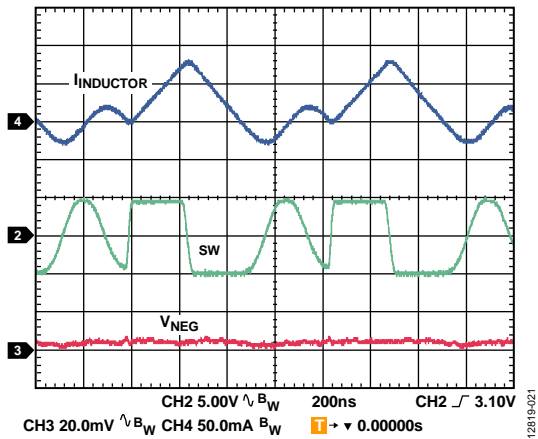


図 21. 不連続導通モード動作（インダクタ電流 ($I_{INDUCTOR}$)、スイッチ・ノード電圧、出力リップル)、 $V_{IN} = 5V$ 、 $V_{NEG} = -5V$ 、 $I_{LOAD} = 10mA$ 、 $f_{SW} = 1.2MHz$ 、 $T_A = 25^\circ C$

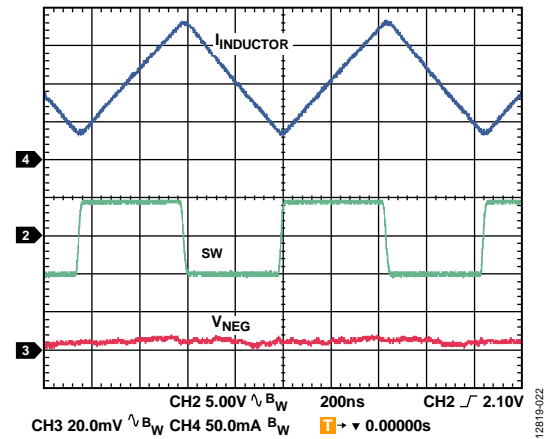


図 22. 連続導通モード動作（インダクタ電流 ($I_{INDUCTOR}$)、スイッチ・ノード電圧、出力リップル)、 $V_{IN} = 5V$ 、 $V_{NEG} = -5V$ 、 $I_{LOAD} = 50mA$ 、 $f_{SW} = 1.2MHz$ 、 $T_A = 25^\circ C$

動作原理

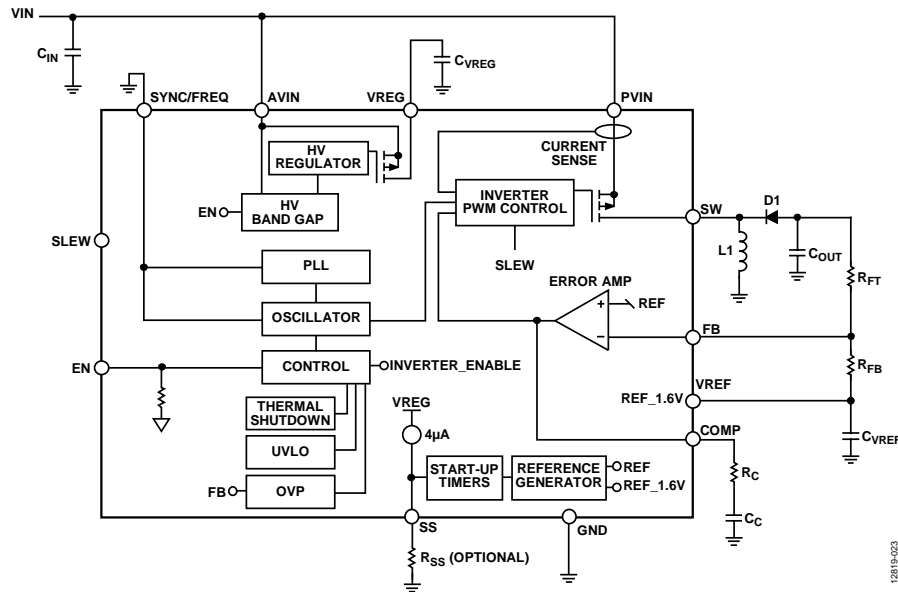


図 23. 機能ブロック図

PWM モード

ADP5075 の反転レギュレータは、内蔵発振器によって設定された固定周波数で動作します。発振器の各サイクルの開始時に、MOSFET がオンになり、インダクタの両端に正電圧がかかります。電流検出信号がピーク・インダクタ電流の閾値を超えるまでインダクタ電流 ($I_{INDUCTOR}$) が増加して、MOSFET スイッチがオフになります。この閾値は、誤差アンプの出力で設定します。MOSFET がオフ状態のとき、発振器の次のクロック・パルスが新しいサイクルを開始するまで、インダクタ電流が外部ダイオードを通じて減少します。ADP5075 は、ピーク・インダクタ電流の閾値を調整することで出力電圧をレギュレーションします。

PSM モード

軽負荷動作時に、レギュレータはパルスをスキップして出力電圧レギュレーションを維持できます。パルスをスキップすることで、デバイス効率が向上します。

低電圧ロックアウト (UVLO)

低電圧ロックアウト回路は、AVIN ピンの電圧レベルを監視します。入力電圧が $V_{UVLO_FALLING}$ の閾値を下回ると、レギュレータがオフになります。AVIN ピンの電圧が V_{UVLO_RISING} の閾値を上回ると、ソフト・スタート期間が開始され、レギュレータがイネーブルになります。

発振器および同期について

位相ロック・ループ (PLL) ベースの発振器は、内部クロックを生成し、内部で生成された 2 つの周波数オプションまたは外部クロック同期から選択できます。スイッチング周波数は、表 6 に示す SYNC/FREQ ピンのオプションを使用して設定します。

外部同期の場合は、SYNC/FREQ ピンを適切なクロック源に接続します。PLL は、 f_{SYNC} によって指定された範囲内で入力クロックにロックされます。

SYNC/FREQ Pin	Switching Frequency
High	2.4 MHz
Low	1.2 MHz
External Clock	$1 \times \text{clock frequency}$

内蔵レギュレータ

ADP5075 の内蔵 VREG レギュレータは、内部回路用の安定した電源を提供します。VREG 電源は、デバイス設定ピン用のハイ信号を備えています。外部回路への給電には使用してはいけません。

VREF レギュレータは、反転レギュレータ帰還ネットワーク用のリファレンス電圧を備えていて、FB ピンに正の帰還電圧が入力されるようにします。

偶発的な負荷から回路を保護するため、両方の内蔵レギュレータに電流制限回路が組み込まれています。

高精度イネーブル

ADP5075 には、正確なリファレンス電圧を備えた高精度イネーブル回路として機能するイネーブル・ピンがあります。このリファレンスを使用することで、他の電源から ADP5075 を容易にシーケンスすることができます。また、抵抗分圧器を使用して、プログラマブル UVLO 入力として使用することもできます。

イネーブル・ピンには、ピンがフロート状態のときにデフォルトでオフになる内部プルダウン・レジスタがあります。

イネーブル・ピンの電圧が V_{TH_H} リファレンス・レベルを上回ると、レギュレータがイネーブルになります。

表 6. SYNC/FREQ ピンのオプション

ソフト・スタート

ADP5075 のレギュレータは、スタートアップ時に出力電圧を制御しながらランプ上昇させて、突入電流を制限するソフト・スタート回路を搭載しています。SS ピンがオープンの場合、ソフト・スタート時間は内部で最高速に設定されます。

SS とグラウンドの間に抵抗を接続することで、ソフト・スタートの遅延を調整できます。

スルー・レート制御

ADP5075 は、プログラマブルな出力ドライバ・スルー・レート制御回路を使用します。図 24 に示すように、この回路はスイッチング・ノードのスルー・レートを低減するので、リングングと EMI が低減します。スルー・レートを設定するには、SLEW ピンを VREG ピンに接続するか（ノーマル・モード）、GND ピンに接続するか（低速モード）、オープンのままにしておきます（高速モード）。この設定を使用すれば、ノイズに敏感なデバイスからオープンドレイン出力を使用して、ADC サンプルング中にスルー・レートを高速から低速に切り替えることができます。

スルー・レート制御により、効率と EMI の低減の間にはトレードオフが生じることに注意してください。

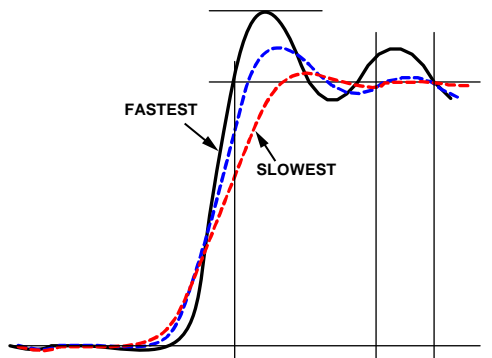


図 24. さまざまなスルー・レート設定でのスイッチング・ノード

電流制限保護

ADP5075 の反転レギュレータは、MOSFET スイッチを流れる順方向電流の量を制限する電流制限の保護回路を備えています。

過負荷または短絡状態のときに、一定のクロック・サイクル数にわたってピーク・インダクタ電流が電流制限の閾値を上回ると、レギュレータがヒカップ・モードに移行します。レギュレータはスイッチングを停止してから、 t_{HICCUP} 後に新しいソフト・スタート・サイクルで再スタートして、過電流状態が解消されるまでスイッチングを繰り返します。

過電圧保護

反転レギュレータの FB ピンは、過電圧保護の機構を備えています。

FB ピンの電圧が V_{OV} の閾値を下回ると、電圧が閾値を上回るまでスイッチングが停止します。この機能は、ソフト・スタート期間が経過した後にイネーブルになります。

サーマル・シャットダウン

ADP5075 ジャンクション温度が T_{SHDN} を上回ると、サーマル・シャットダウン回路により IC がオフになります。ジャンクション温度が極端に高くなる要因には、長時間にわたる高電流動作、回路基板の設計の不備、高い周囲温度などがあります。サーマル・シャットダウンが発生した場合、オンチップ温度が T_{SHDN} から T_{HYS} を引いた値を下回るまで ADP5075 は動作を復帰しません。サーマル・シャットダウンから回復する場合、ソフト・スタートが実行されます。

アプリケーション情報

ADISIMPOWER 設計ツール

ADP5075 は、ADIsimPower™ 設計ツール・セットによってサポートされています。ADIsimPower は、特定の設計目標に対して最適化された、電源回路設計用の一連のツールで構成されています。これらのツールを使用すれば、完全な回路図や部品表を生成したり、瞬時に性能を計算したりできます。ADIsimPower では、IC およびすべての外部の部品の動作条件と制限事項を考慮した上で、コスト、面積、効率、部品数を最適化できます。ADIsimPower ツールは www.analog.com/adisimpower から入手できます。また、このツールを通じて、コンポーネント未実装のボードを要請することもできます。

コンポーネントの選択

帰還抵抗

ADP5075 では、出力電圧を調整できます。出力電圧は、外付け抵抗分圧器によって設定します。分圧器の出力は帰還リファレンス電圧 (V_{FB}) と等しくする必要があります。帰還バイアス電流による出力電圧精度の低下を制限するため、分圧器を流れる電流を $10 \times I_{FB}$ 以上にしてください。

反転レギュレータの負の出力は、次式で設定します。

$$V_{NEG} = V_{FB} - \frac{R_{FT}}{R_{FB}}(V_{REF} - V_{FB})$$

ここで、

V_{NEG} は負の出力電圧。

V_{FB} は FB リファレンス電圧。

R_{FT} は V_{NEG} から FB への帰還抵抗。

R_{FB} は FB から V_{REF} への帰還抵抗。

V_{REF} は V_{REF} ピンのリファレンス電圧。

表 7 に、標準の抵抗値を使用した場合の共通の出力電圧の推奨値を示します。

表 7. 推奨される帰還抵抗値

Desired Output Voltage (V)	R_{FT} (M Ω)	R_{FB} (k Ω)	Actual Output Voltage (V)
-1.8	0.332	102	-1.804
-3	0.475	100	-3.000
-3.3	0.523	102	-3.302
-4.2	0.715	115	-4.174
-5	1.15	158	-5.023
-9	1.62	133	-8.944
-12	1.15	71.5	-12.067
-13	2.8	162	-13.027
-15	2.32	118	-14.929
-18	2.67	113	-18.103
-20	2.94	113	-20.014
-24	3.16	102	-23.984
-30	4.12	107	-30.004
-35	5.11	115	-34.748

出力コンデンサ

出力コンデンサの値が大きいほど、出力電圧リップルが低減し、負荷過渡応答が向上します。この値を選択する場合は、出力電圧 DC バイアスによる容量損失を考慮することも重要です。

セラミック・コンデンサは、温度や印加する電圧に対して異なる動作を示す、さまざまな誘電体で製造されています。コンデンサは、必要な温度範囲と DC バイアス条件に対して最小容量を十分に確保できる誘電体で構成する必要があります。最高の性能を実現するには、定格電圧 25 V または 50 V の X5R または X7R 誘電体が推奨されます。Y5V 誘電体と Z5U 誘電体は、温度特性と DC バイアス特性が十分でないため、DC/DC コンバータでの使用は推奨されません。

次式を使用して、温度、コンポーネントの許容誤差、および電圧に対するコンデンサの変動を考慮した最悪の場合の容量を計算します。

$$C_{EFFECTIVE} = C_{NOMINAL} \times (1 - TEMP_{CO}) \times (1 - DCBIAS_{CO}) \times (1 - Tolerance)$$

ここで、

$C_{EFFECTIVE}$ は、動作電圧での実効容量。

$C_{NOMINAL}$ は、データシートに記載された公称容量。

$TEMP_{CO}$ は、最悪の場合のコンデンサ温度係数。

$DCBIAS_{CO}$ は、出力電圧での DC バイアス・ディレーティング。

$Tolerance$ は、最悪の場合のコンポーネントの許容誤差。

デバイスの性能を保証するには、コンデンサの動作に対する DC バイアス、温度、許容誤差の影響を各アプリケーションで評価することが不可欠です。

出力電圧リップルを最小限に抑えるには、等価直列抵抗 (ESR) および等価直列インダクタンス (ESL) が小さいコンデンサを使用することが推奨されます。

大きな出力コンデンサを使用する場合は、スタートアップ時の電流制限を防止できるようにソフト・スタート時間を長くする必要があります。性能とサイズのバランスのとれたコンデンサとして、10 μ F コンデンサの使用を推奨します。

入力コンデンサ

値の大きい入力コンデンサを使用することで、入力電圧リップルを低減して、過渡応答を向上できます。

電源ノイズを最小限に抑えるには、入力コンデンサをできる限り AVIN ピンと PVIN ピンの近くに配置します。低 ESR コンデンサの使用を推奨します。

安定性を実現するのに必要な実効容量は 10 μ F です。電源ピンを個別にデカップリングする場合は、PVIN ピンに実効容量 5.6 μ F 以上のコンデンサ、AVIN ピンに実効容量 3.3 μ F 以上のコンデンサを使用することが推奨されます。ここに示す最小値では、アプリケーションに依存し、考慮する必要がある DC バイアス、温度、許容誤差の影響は除外されています。

VREG コンデンサ

VREG ピンと GND の間に 1.0 μF のセラミック・コンデンサ (CVREG) が必要です。

VREF コンデンサ

VREF ピンと GND の間に 1.0 μF のセラミック・コンデンサ (CVREF) が必要です。

ソフト・スタート抵抗

SS ピンと GND ピンの間に抵抗を接続すれば、ソフト・スタート時間を長くすることができます。ソフト・スタート時間は、この抵抗を使用して 4 ms (268 k Ω) ~ 32 ms (50 k Ω) に設定できます。SS ピンをオープンのままにしておくと、最も短い 4 ms になります。図 25 にこの動作を示します。次式を使用して、ソフト・スタート時間を計算します。

$$t_{SS} = 38.4 \times 10^{-3} - 1.28 \times 10^{-7} \times R_{SS} (\Omega)$$

ここで、50 k Ω \leq R_{SS} \leq 268 k Ω 。

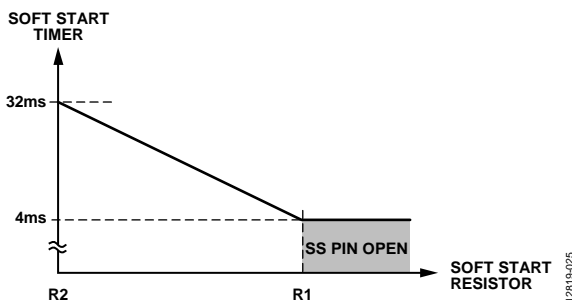


図 25. ソフト・スタート動作

ダイオード

D1 に接合容量の小さいショットキー・ダイオードを使用することを推奨します。出力電圧が高く、特にスイッチング周波数が高い場合、接合容量が効率に大きな影響を与えます。大容量ダイオードでは、スイッチング・ノイズも多くなります。出力電圧が -5 V よりも大きい場合は、40 pF 未満の接合容量のダイオードを使用することを推奨します。

インダクタの選択

インダクタは、電源スイッチがオンのときにエネルギーを蓄積し、オフのときに出力整流器を通じて出力側にエネルギーを伝達します。小さいインダクタ電流リップルと効率の間でトレードオフのバランスをとるには、インダクタンス値を 1 μH ~ 22 μH の範囲にすることを推奨します。特定の物理サイズの場合、通常、インダクタンス値が小さいほど飽和電流が高くなり、直列抵抗が小さくなります。ただし、インダクタンス値が小さいとピーク電流が高くなり、効率が低下して入力または出力リップルとノイズが多くなります。通常、インダクタ・リップル電流のピーク to ピーク値が、インダクタの最大 DC 電流の 30 % に近い場合、最もバランスのとれた状態になります。

ソリューションのサイズが小さく、インダクタ電流が飽和領域を下回るような電流がアプリケーションによって出力される場合、飽和電流が I_{LM} を下回るインダクタを使用できます。

連続導通モード (CCM) 動作でのインダクタ・リップル電流の場合、スイッチのデューティ・サイクル (Duty) は、次式を使用して入力電圧 (V_{IN}) と出力電圧 (V_{NEG}) から求めることができます。

$$Duty = \left(\frac{|V_{NEG}| + V_{DIODE}}{V_{IN} + |V_{NEG}| + V_{DIODE}} \right)$$

ここで、 V_{DIODE} はショットキー・ダイオード (D1) の順方向電圧降下です。

CCM (I_{L1}) のインダクタの DC 電流は、次式を使用して求めることができます。

$$I_{L1} = \frac{I_{OUT}}{(1 - Duty)}$$

次式を使用して、デューティ・サイクル (Duty) とスイッチング周波数 (f_{SW}) からオン時間 (t_{ON}) を求めます。

$$t_{ON} = \frac{Duty}{f_{SW}}$$

安定状態のインダクタ・リップル電流 (ΔI_{L1}) は、次式で求めます。

$$\Delta I_{L1} = \frac{V_{IN} \times t_{ON}}{L1}$$

次式を使用して、インダクタンス値 (L1) を求めます。

$$L1 = \frac{V_{IN} \times t_{ON}}{\Delta I_{L1}}$$

インダクタ・リップル電流が、インダクタの最大 DC 電流の 30 % である場合は、次のようになります。

$$L1 = \frac{V_{IN} \times t_{ON} \times (1 - Duty)}{0.3 \times I_{OUT}}$$

ピーク・インダクタ電流 (最大入力電流 + インダクタ・リップル電流 $\times 1/2$) が、インダクタの定格飽和電流を下回ることを確認してください。また、インダクタの最大定格 RMS 電流が、レギュレータの最大 DC 入力電流よりも大きいことを確認してください。

ADP5075 反転レギュレータを CCM で 50 % を超えるデューティ・サイクルで動作させた場合、電流モード・ループを安定させるためにスロープ補償が必要です。安定した電流モード動作を実現するため、次式により、選択したインダクタンスがアプリケーション・パラメータの計算上の最小インダクタンス (L_{MIN}) 以上であることを確認してください。

$$L1 > L_{MIN} = V_{IN} \times \left(\frac{0.27}{(1 - Duty)} - 0.33 \right) (\mu\text{H})$$

表 9 に、ADP5075 反転レギュレータでの使用が推奨されるインダクタを示します。

ループ補償

ADP5075は外部コンポーネントを使用してレギュレータ・ループを補償するため、特定のアプリケーションの動的ループ特性を最適化できます。ADIsimPower ツールを使用して補償コンポーネントを計算することを推奨します。

反転コンバータは、レギュレーション帰還ループに好ましくない Right Half Plane Zero (RHP ゼロ) を生成します。この帰還ループでは、クロスオーバー周波数が RHP (右半平面) ゼロ周波数よりも大幅に低くなるようにレギュレータを補償する必要があります。RHP ゼロ周波数は、次式で求めます。

$$f_z(RHP) = \frac{R_{LOAD}(1 - Duty)^2}{2\pi \times L1 \times Duty}$$

ここで、

$f_z(RHP)$ は RHP ゼロ周波数。

R_{LOAD} は、等価負荷抵抗、または出力電圧を負荷電流で除算した値。

$$Duty = \left(\frac{|V_{NEG}| + V_{DIODE}}{V_{IN} + |V_{NEG}| + V_{DIODE}} \right)$$

ここで、 V_{DIODE} はショットキー・ダイオード (D1) の順方向電圧降下です。

レギュレータを安定させるには、レギュレータのクロスオーバー周波数が RHP ゼロ周波数の 1/10 以下になるようにしてください。

レギュレータのループ・ゲインは、次式で求めます。

$$A_{VL} = \frac{V_{FB}}{|V_{NEG}|} \times \frac{V_{IN}}{(V_{IN} + 2 \times |V_{NEG}|)} \times G_M \times$$

$$|R_{OUT}||Z_{COMP}| \times G_{CS} \times |Z_{OUT}|$$

ここで、

A_{VL} はレギュレータのループ・ゲイン。

V_{FB} は帰還レギュレーション電圧。

V_{NEG} は、レギュレーションされた負出力電圧。

V_{IN} は入力電圧。

G_M は、誤差アンプ・トランスコンダクタンス・ゲイン。

R_{OUT} は、誤差アンプの出力インピーダンス (33 MΩ)。

Z_{COMP} は、COMP から GND への直列 RC ネットワークのインピーダンス。

G_{CS} は、電流検出トランスコンダクタンス・ゲイン (インダクタ電流を COMP での電圧で除算した値) で、ADP5075 によって内部で 6.25 A/V に設定。

Z_{OUT} は、出力コンデンサに並列接続した負荷のインピーダンス。

クロスオーバー周波数を求める場合、その周波数で補償インピーダンス (Z_{COMP}) は抵抗 R_C によって支配され、出力インピーダンス (Z_{OUT}) は出力コンデンサ (C_{OUT}) のインピーダンスによって支配されることに注意する必要があります。

このため、クロスオーバー周波数を求める場合、(クロスオーバー周波数の定義により) 式は次のように簡略化されます。

$$|A_{VL}| = \frac{V_{FB}}{|V_{NEG}|} \times \frac{V_{IN}}{(V_{IN} + 2 \times |V_{NEG}|)} \times G_M \times R_C \times G_{CS} \times \frac{1}{2\pi \times f_C \times C_{OUT}} = 1$$

ここで、 f_C はクロスオーバー周波数。

R_C を求めるには、次式を使用します。

$$R_C = \frac{2\pi \times f_C \times C_{OUT} \times |V_{NEG}| \times (V_{IN} + (2 \times |V_{NEG}|))}{V_{FB} \times V_{IN} \times G_M \times G_{CS}}$$

ここで、 $G_{CS} = 6.25 \text{ A/V}$ 。

V_{FB} および G_M に代表値を使用すると、次のようになります。

$$R_C = \frac{4188 \times f_C \times C_{OUT} \times |V_{NEG}| \times (V_{IN} + (2 \times |V_{NEG}|))}{V_{IN}}$$

精度を高めるには、 R_C の計算で DC バイアスからの容量低減が考慮された出力容量 (C_{OUT}) の値を使用することを推奨します。

補償抵抗が判明したら、 C_C および R_C によって形成されたゼロをクロスオーバー周波数の 1/4 に設定します。

$$C_C = \frac{2}{\pi \times f_C \times R_C}$$

ここで、 C_C は補償コンデンサです。

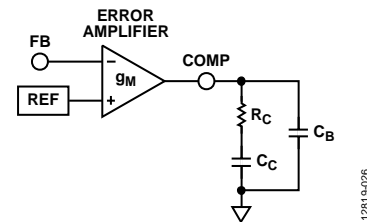


図 26. 補償コンポーネント

オプションのコンデンサ C_B は、出力コンデンサの ESR によって発生するゼロをキャンセルする場合には選択します。セラミック・チップ・コンデンサなどの低 ESR のコンデンサの場合、 C_B を省くこともできます。

次式を使用して、 C_B を求めます。

$$C_B = \frac{ESR \times C_{OUT}}{R_C}$$

最適な過渡応答を実現するには、ADP5075 の負荷過渡応答を監視して R_C と C_C を調整する必要があります。ほとんどのアプリケーションで、 R_C は 1 kΩ ~ 200 kΩ で、 C_C は 1 nF ~ 68 nF です。

一般的なアプリケーション

表 8 と表 9 に、代表的な V_{IN} および V_{NEG} の条件用にいくつかの一般的なコンポーネントを示します。これらは、ベンチ・テスト実施済みで、すぐに使用可能なソリューションを提供します。アプリケーションのコンポーネントを最適化するには、ADIsimPower ツール・セットを使用します。

図 27 に、表 8 と表 9 に関する図、および +5 V 入力 → -15 V 出力のコンポーネントの値を示します。表 8 に、すべての V_{IN} 条件および V_{NEG} 条件に共通するコンポーネントを示します。

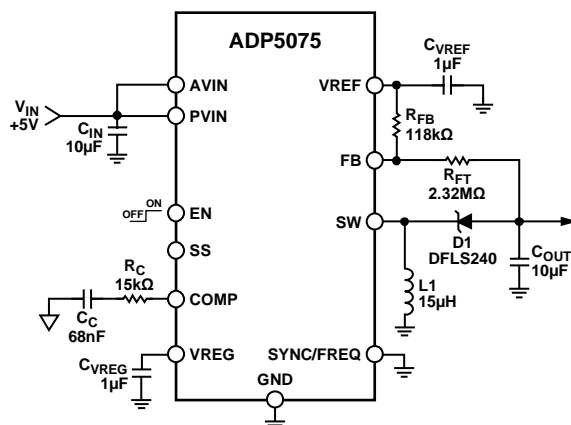


図 27. 代表的な +5 V 入力 → -15 V 出力、1.2 MHz アプリケーション

表 9. 反転レギュレータの推奨コンポーネント

V_{IN} (V)	V_{NEG} (V)	Freq. (MHz)	L1 (μ H)	L1, Coilcraft® Part	C_{OUT} (μ F)	C_{OUT} , Murata Part	D1, Diodes, Inc., Part	R_{FT} ($M\Omega$)	R_{FB} (k Ω)	C_C (nF)	R_C (k Ω)
3.3	-5	1.2	6.8	XAL4030-682ME_	10	GRM32ER71H106KA12L	DFLS240L	1.15	158	47	4.7
3.3	-5	2.4	4.7	XAL4030-472ME_	10	GRM32ER71H106KA12L	DFLS240L	1.15	158	47	6.8
3.3	-9	1.2	10	XAL4040-103ME_	10	GRM32ER71H106KA12L	DFLS240	1.62	133	47	8.2
3.3	-9	2.4	4.7	XAL4030-472ME_	10	GRM32ER71H106KA12L	DFLS240	1.62	133	47	8.2
3.3	-15	1.2	10	XAL4040-103ME_	10	GRM32ER71H106KA12L	DFLS240	2.32	118	47	12
3.3	-15	2.4	4.7	XAL4030-472ME_	10	GRM32ER71H106KA12L	DFLS240	2.32	118	47	18
3.3	-24	1.2	10	XAL4040-103ME_	10	GRM32ER71H106KA12L	DFLS240	3.16	102	47	22
3.3	-24	2.4	6.8	XAL4030-682ME_	10	GRM32ER71H106KA12L	DFLS240	3.16	102	47	33
3.3	-34	1.2	10	XAL4040-103ME_	10	GRM32ER71H106KA12L	DFLS240	4.99	115	47	47
3.3	-34	2.4	10	XAL4040-103ME_	10	GRM32ER71H106KA12L	DFLS240	4.99	115	47	47
5	-9	1.2	10	XAL4040-103ME_	10	GRM32ER71H106KA12L	DFLS240	1.62	133	47	8.2
5	-9	2.4	6.8	XAL4030-682ME_	10	GRM32ER71H106KA12L	DFLS240	1.62	133	47	8.2
5	-15	1.2	15	XAL4040-153ME_	10	GRM32ER71H106KA12L	DFLS240	2.32	118	68	15
5	-15	2.4	6.8	XAL4030-682ME_	10	GRM32ER71H106KA12L	DFLS240	2.32	118	47	22
5	-24	1.2	15	XAL4040-153ME_	10	GRM32ER71H106KA12L	DFLS240	3.16	102	47	22
5	-24	2.4	6.8	XAL4030-682ME_	10	GRM32ER71H106KA12L	DFLS240	3.16	102	47	22
5	-34	1.2	15	XAL4040-153ME_	10	GRM32ER71H106KA12L	DFLS240	4.99	115	47	39
5	-34	2.4	10	XAL4040-103ME_	10	GRM32ER71H106KA12L	DFLS240	4.99	115	47	39
12	-24	1.2	22	XAL5050-223ME_	10	GRM32ER71H106KA12L	DFLS240	3.16	102	47	10
12	-24	2.4	15	XAL4040-153ME_	10	GRM32ER71H106KA12L	DFLS240	3.16	102	47	10

レイアウト時の考慮事項

レイアウトはすべてのスイッチング・レギュレータで重要ですが、スイッチング周波数が高いレギュレータで特に重要です。高い効率、優れたレギュレーションと安定性、低いノイズを実現するには、設計の優れた PCB レイアウトが必要です。PCB を設計する際は、次のガイドラインに従ってください。

- 入力バイパス・コンデンサ CIN をできるだけ PVIN ピンおよび AVIN ピンの近くに配置します。3つのピンをデバイスのある場所で接続するのではなく、これらの各ピンをこのコンデンサのパッドに個別に配線して、電源入力間のノイズの混入を最小限に抑えます。最高のノイズ性能を実現するには、AVIN ピンに個別のコンデンサを使用します。
- 大電流経路をできるだけ短くします。これらの経路には、CIN、L1、D1、COUT、GND 間の接続、および ADP5075 への接続が含まれます。
- 大電流パターンはできるだけ短く、幅広くして、スパイクと EMI の原因となる寄生直列インダクタンスを最小限に抑えます。

- 放射スイッチング・ノイズの混入を防止するため、SW ピンに接続するすべてのノードの近く、またはインダクタの近くに高インピーダンス・パターンが通過しないようにします。
- 帰還抵抗をできるだけ FB ピンの近くに配置して、高周波スイッチング・ノイズの混入を防止します。
- COUT パッドから直接 RFT にパターンを配線して、最高の出力電圧検出を実現します。
- 補償コンポーネントをできるだけ COMP の近くに配置します。敏感な COMP ピンへの高周波ノイズの混入を防止するため、グラウンド・プレーンへのピアを帰還抵抗と共有しないでください。
- CVREF コンデンサと CVREG コンデンサをできるだけ VREG ピンおよび VREF ピンの近くに配置します。VREF と RFB の間には必ず短いパターンを使用してください。

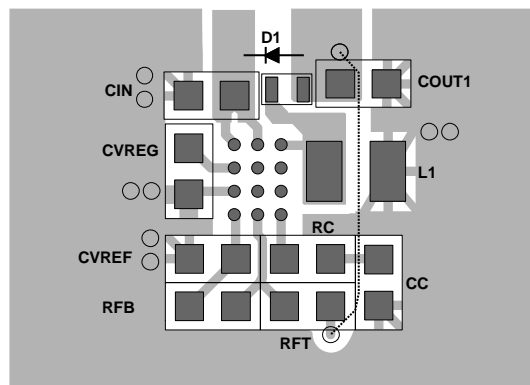


図 28. 5 mm × 6 mm、+3.3 V 入力 → -5 V 出力アプリケーションの推奨レイアウト
 (破線は PCB の内部層に接続。他のピアはグラウンド・プレーンに接続。
 わかりやすいように SS、EN、SLEW、および SYNC/FREQ 接続は図示していません。
 これらは通常、内部層で接続されています)

外形寸法

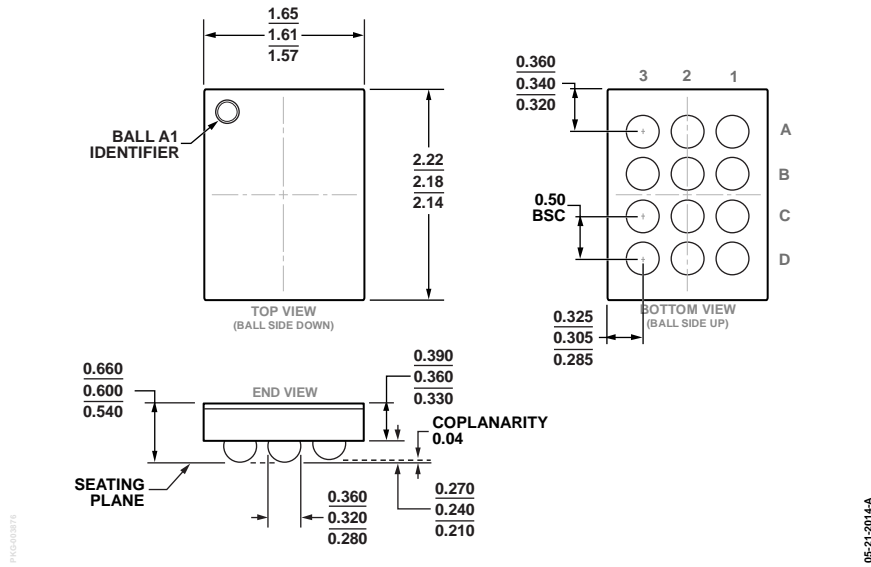


図 29. 12 ボール、ウェーハ・レベル・チップ・スケール・パッケージ [WLCSP] (CB-12-11)
寸法単位: mm

オーダー・ガイド

Model ¹	Temperature Range	Package Description	Package Option
ADP5075ACBZ-R7	-40°Cto+125°C	12-Ball Wafer Level Chip Scale Package [WLCSP]	CB-12-11
ADP5075CB-EVALZ		Evaluation Board	

¹ Z = RoHS 準拠製品。