

### 特長

広い入力電圧範囲：4.5 ~ 25V

高い変換効率 > 96%

電流検出機能を内蔵 外部抵抗不要

低シャットダウン電流：7  $\mu$ A (typ)

PWM / 低消費電力モード動作が選択可能なデュアル同期  
バック・コントローラ

外付けNチャンネルMOSFETを駆動するゲート駆動ブースト  
回路を内蔵

2種類の独立して設定可能な出力電圧

固定3.3Vまたは可変 (1.25V ~ VIN - 0.5V)

固定5Vまたは可変 (1.25V ~ VIN - 0.5V)

設定可能なPWM周波数

リニア・レギュレータ・コントローラを内蔵

広範囲な回路保護機能

38ピンTSSOPパッケージを採用

### アプリケーション

ノートブック型コンピュータおよびPDA

携帯型計装機器

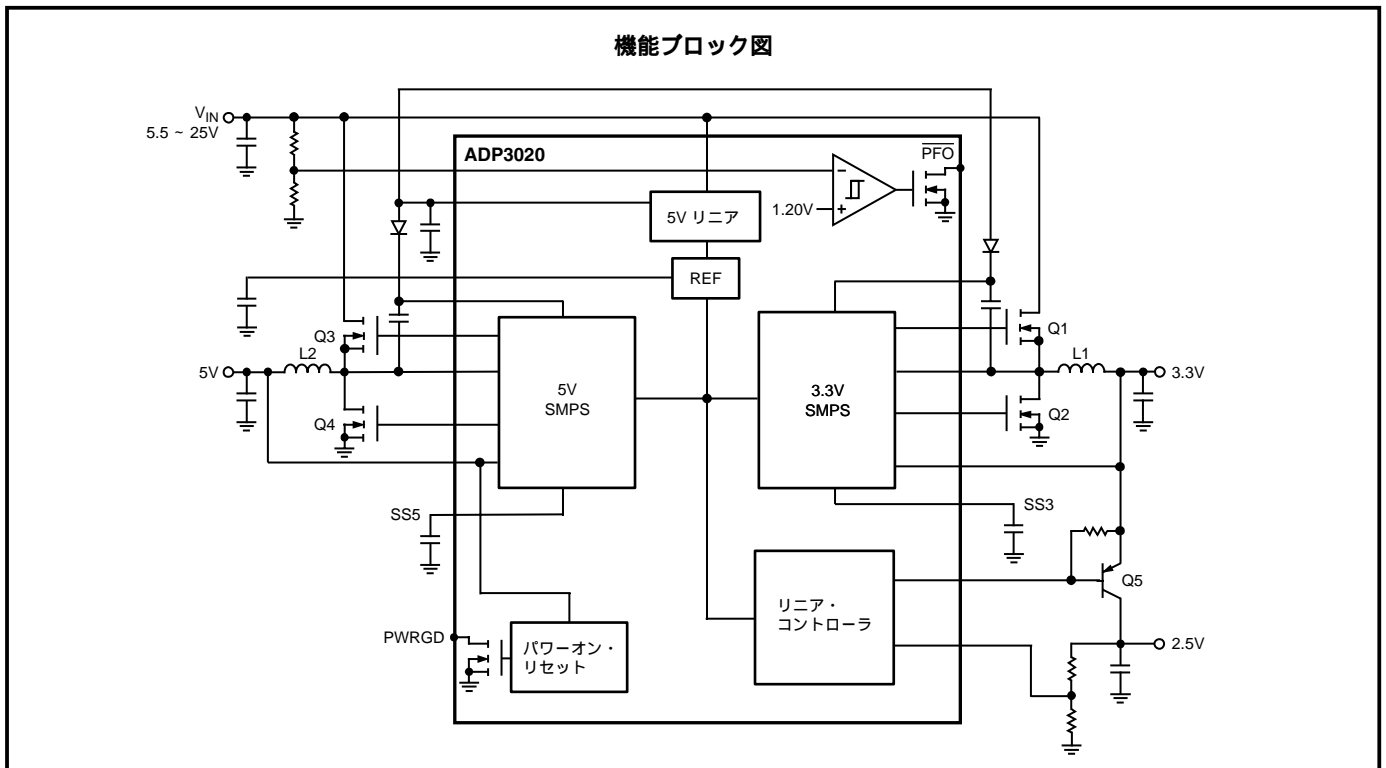
汎用DC/DCコンバータ

### 概要

ADP3020は、バッテリー電圧またはアダプタ電圧からノートブック・コンピュータ電源電圧への変換用に最適化された高効率デュアル同期バック・スイッチング・レギュレータ・コントローラです。ADP3020は、デュアル・モードPWM / 低消費電力モード・アーキテクチャを採用して、広い負荷範囲で効率を維持します。発振周波数は、200kHz、300kHz、400kHz動作に設定、あるいは最大600kHzの外部クロック信号に同期できます。

ADP3020は、内部電流検出回路を使う正確で信頼性の高い短絡保護を持ち、コストを削減して全体の効率を向上させます。その他の保護機能としては、プログラマブルなソフト・スタート、UVLO、出力の低電圧 / 高電圧保護機能などが内蔵されています。ADP3020は、リニア・レギュレータ・コントローラを内蔵しており、このコントローラは外付けのPチャンネルMOSFETまたはPNPトランジスタを駆動するように設計されています。このリニア・レギュレータ出力は調整可能で、多くのラップトップ・コンピュータの設計で必要とされる補助電圧の生成に使用できます。

機能ブロック図



アナログ・デバイス社が提供する情報は正確で信頼できるものを期していますが、その情報の利用または利用したことにより引き起こされる第三者の特許または権利の侵害に関して、当社はいっさいの責任を負いません。さらに、アナログ・デバイス社の特許または特許の権利の使用を許諾するものでもありません。

# ADP3020

# 仕様

(特に指定のない限り、 $T_A = -40 \sim +85$ 、 $V_{IN} = 12V$ 、 $SS5 = SS3 = INTVCC$ 、 $INTVCC$ 負荷 = 0mA、REF負荷 = 0mA、MODE = 0V、SYNC = 0V、 $\overline{SD} = 5V$ )

| パラメータ               | 記号        | 条件  | Min   | Typ   | Max   | 単位      |
|---------------------|-----------|---|-------|-------|-------|---------|
| 内部5Vレギュレータ          | INTVCC    |   |       |       |       |         |
| 入力電圧範囲              |           |   | 5.5   |       | 25    | V       |
| 5V電圧                |           | $T_A = 25$  | 4.95  | 5.025 | 5.15  | V       |
| ライン・レギュレーション        |           | 5.5V $V_{IN}$ 25V   |       | 0.3   |       | mV/V    |
| 合計変動                |           | ライン、温度  | 4.8   |       | 5.2   | V       |
| スイッチング電圧            |           | AUXVCCのローからハイ   | 4.65  | 4.75  | 4.85  | V       |
| スイッチング・ヒステリシス       |           | AUXVCCのハイからロー   |       | 100   |       | mV      |
| 電圧低下ロックアウト          |           | INTVCCの立ち下がり  | 3.6   | 3.8   | 4.2   | V       |
| スレショルド電圧            |           |   |       | 120   |       | mV      |
| 電圧低下ロックアウト・ヒステリシス   |           |   |       |       |       |         |
| リファレンス              | REF       |   |       |       |       |         |
| 出力電圧 <sup>2</sup>   |           | 5.5V $V_{IN}$ 25V   | 1.185 | 1.197 | 1.209 | V       |
| 電源電流                | $I_Q$     |   |       |       |       |         |
| シャットダウン電流           |           | $\overline{SD} = 0V$  |       | 7     | 15    | $\mu A$ |
| スタンバイ電流             |           | SS3 = SS5 = $\overline{SD} = 0V$<br>$\overline{SD} = 5V$  |       | 250   | 400   | $\mu A$ |
| 静止電流<br>(PWMモード)    |           | 無負荷、MODE = 5V<br>SS3 = SS5 = $\overline{SD} = 5V$<br>FB5 = FB3 = FB2 = 1.25V、<br>ADJ/FX5 = ADJ/FX3 = 5V |       | 0.95  | 1.8   | mA      |
| 静止電流<br>(低消費電力モード)  |           | 無負荷、MODE = 0V<br>SS3 = SS5 = $\overline{SD} = 5V$<br>FB5 = FB3 = FB2 = 1.25V、<br>ADJ/FX5 = ADJ/FX3 = 5V |       | 650   |       | $\mu A$ |
| オシレータ               | $f_{osc}$ |   |       |       |       |         |
| 周波数                 |           | SYNC = AGND   | 176   | 200   | 224   | kHz     |
|                     |           | SYNC = REF  | 264   | 300   | 336   | kHz     |
|                     |           | SYNC = INTVCC   | 352   | 400   | 448   | kHz     |
| SYNC入力              |           |   |       |       |       |         |
| 周波数範囲               |           |   | 230   |       | 600   | kHz     |
| 入力ロー電圧 <sup>3</sup> |           | $t_F$ 200ns   |       |       | 0.4   | V       |
| 入力ハイ電圧 <sup>3</sup> |           | $t_R$ 200ns   | 4.6   |       |       | V       |
| 入力電流                |           | SYNC = REF  |       | 1.2   |       | $\mu A$ |
| 電源正常                | PWRGD     |   |       |       |       |         |
| レギュレーション時出力電圧       |           | 10k で5Vにプルアップ   | 4.8   |       |       | V       |
| 非レギュレーション時出力電圧      |           | 10k で5Vにプルアップ   |       |       | 0.4   | V       |
| PWRGDのトリップ・スレショルド   |           | FB5 < 公称出力値の90%   | - 8   | - 4   | - 2   | %       |
| PWRGDのヒステリシス        |           | FB5の立ち上がり   |       | 4     |       | %       |
| CPORプルアップ電流         |           | FB5の立ち下がり<br>CPOR = 1.2V  |       | 2.5   |       | $\mu A$ |
| 誤差アンプ               |           |   |       |       |       |         |
| DCゲイン               |           |   |       | 67    |       | dB      |
| ゲイン帯域幅積 (GB積)       | GBW       |   |       | 10    |       | MHz     |
| 入力リーク電流             | $I_{EAN}$ | ADJ/FX5 = ADJ/FX3 = 5V  |       |       | 200   | nA      |
| メインSMPSコントローラ       |           |   |       |       |       |         |
| 固定5V出力電圧            | FB5       |   |       |       |       |         |
| PWMモード              |           | 5.5V $V_{IN}$ 25V、ADJ/FX5 = 0V  | 4.90  | 5.0   | 5.10  | V       |
| 低消費電力モード            |           | 5.5V $V_{IN}$ 25V、ADJ/FX5 = 0V  | 4.925 | 5.025 | 5.125 | V       |
| 固定3.3V出力電圧          | FB3       |   |       |       |       |         |
| PWMモード              |           | 5.5V $V_{IN}$ 25V、ADJ/FX3 = 0V  | 3.234 | 3.3   | 3.366 | V       |
| 低消費電力モード            |           | 5.5V $V_{IN}$ 25V、ADJ/FX3 = 0V  | 3.250 | 3.316 | 3.382 | V       |

| パラメータ  | 記号            | 条件   | Min   | Typ   | Max            | 単位      |
|--|---------------|--|-------|-------|----------------|---------|
| 可変出力電圧<br>PWMモード                                   | EAN5、<br>EAN3 | 5.5V $V_{IN}$ 25V、<br>ADJ/FX5 = ADJ/FX3 = 5V | 1.173 | 1.197 | 1.221          | V       |
| 低消費電力モード   | FB5、FB3       | 5.5V $V_{IN}$ 25V、<br>ADJ/FX5 = ADJ/FX3 = 5V | 1.179 | 1.203 | 1.227          | V       |
| 出力電圧調整範囲 <sup>3</sup>                              | FB5、FB3       | ADJ/FX5 = ADJ/FX3 = 5V                       | 1.25  |       | $V_{IN} - 0.5$ | V       |
| 電流制限スレシヨルド (PWMモード)<br>CLSET5 = CLSET3 = フローティング   |               | 5.5V $V_{IN}$ 25V、 $T_A = 25$                | 54    | 72    | 90             | mV      |
| CLSET5 = CLSET3 = 0V                               |               | 5.5V $V_{IN}$ 25V、 $T_A = 25$                | 115   | 144   | 173            | mV      |
| 電流制限スレシヨルド (低消費電力モード)<br>CLSET5 = CLSET3 = フローティング |               | 5.5V $V_{IN}$ 25V、 $T_A = 25$                |       | 16    |                | mV      |
| CLSET5 = CLSET3 = 0V                               |               | 5.5V $V_{IN}$ 25V、 $T_A = 25$                |       | 35    |                | mV      |
| 低消費電力モードのトリップ・スレシヨルド                               |               | CLSET5 = CLSET3 = 0V、 $T_A = 25$             |       | 28    |                | mV      |
| ソフト・スタート電流   |               | SS3 = SS5 = 3V                               |       | 4     |                | $\mu A$ |
| ソフト・スタートのターンオン・スレシヨルド                              | SS5、SS3       |  | 0.7   | 1.2   | 1.8            | V       |
| フィードバック入力のリーク電流                                    | $I_{FB}$      | ADJ/FX5 = ADJ/FX3 = 5V、<br>FB = 1.2V         |       |       | 200            | nA      |
| 最大デューティ・サイクル <sup>3</sup><br>変化時間 (DRVH/DRVL)      | $D_{MAX}$     | $V_{IN} = 5.5V$ 、 $SYNC = AGND$              | 94    | 99    |                | %       |
| 立ち上がり  | $t_R$         | $C_{LOAD} = 3000pF$ 、10 ~ 90%                |       | 40    | 70             | ns      |
| 立ち下がり  | $t_F$         | $C_{LOAD} = 3000pF$ 、90 ~ 10%                |       | 40    | 70             | ns      |
| ロジック入力ロー電圧   |               | MODE、SD、ADJ/FX3、ADJ/FX5                      |       |       | 0.6            | V       |
| ロジック入力ハイ電圧   |               | MODE、SD、ADJ/FX3、ADJ/FX5                      | 2.4   |       |                | V       |
| リニア・レギュレータ・コントローラ<br>フィードバック・スレシヨルド                | FB2           |  | 1.176 | 1.20  | 1.224          | V       |
| SD2プルアップ電流   | SD2           | SD2 = 1.2V                                   |       | 4     |                | $\mu A$ |
| SD2スレシヨルド  |               |  | 0.7   | 1.2   | 1.8            | V       |
| 電流シンク能力  | DRV2          | DRV2 = 2V、FB2 = 1V、SD2 = 5V                  | 20    | 45    |                | mA      |
| FB2入力のリーク電流  | $I_{FB}$      | FB2 = 1.2V                                   |       | 50    |                | nA      |
| 電源故障コンパレータ<br>PFI入力スレシヨルド                          |               | PFOのハイからロー                                   | 1.176 | 1.20  | 1.224          | V       |
| PFI入力ヒステリシス  |               |  |       | 24    |                | mV      |
| PFI入力電流  |               |  |       |       | 200            | nA      |
| PFOハイ電圧  |               | 10k で5Vにプルアップ                                | 4.8   |       |                | V       |
| PFOロー電圧  |               | 10k で5Vにプルアップ                                |       |       | 0.4            | V       |
| フォルト保護<br>出力高圧トリップ・スレシヨルド                          |               | 公称出力に対して                                     | 115   | 120   | 125            | %       |
| 出力電圧低下ロックアウト・スレシヨルド                                |               | 公称出力に対して                                     | 75    | 80    | 85             | %       |

## 注

1 温度限界値における規定値はすべて、標準統計品質管理 (SQC) 手法での相関により保証。

2 リファレンスのライン・レギュレーション誤差は無視できます。リファレンスは外部負荷に対しては使用できません。

3 設計より保証されますが、出荷テストは行いません。

仕様は予告なく変更されることがあります。

# ADP3020

## ピン機能説明

| ピン番号 | 記号                      | 機能  |
|------|-------------------------|---|
| 1    | CS5                     | 5Vバック・コンバータの上側NチャンネルMOSFETの電流検出入力。上側NチャンネルMOSFETのドレインに接続。   |
| 2    | FB5                     | 5Vバック・コンバータに対するフィードバック入力。固定出力モードで出力検出ポイントに接続。可変出力モードで外部抵抗分割器に接続。  |
| 3    | EAN5                    | 5Vバック・コンバータの誤差アンプの反転入力。固定出力モードでのみ、外部ループ補償に使用。可変出力モードで外部抵抗分割器に接続。  |
| 4    | EAO5                    | 5Vバック・コンバータに対する誤差アンプ出力。   |
| 5    | ADJ/FX5                 | TTLロジック入力。ADJ/FX5 = 0V (固定出力モード) のとき、FB5を出力検出ポイントに接続。ADJ/FX5 = 5V (可変出力モード) のとき、FB5を外部抵抗分割器に接続。   |
| 6    | SS5                     | 5Vバック・コンバータに対するソフト・スタート。ON/OFFピンとしても使用。   |
| 7    | CLSET5                  | 電流制限値の設定。AGNDとCLSET5の間に抵抗を接続できます。最小電流制限値は、このピンが開放のときに得られます。最大電流制限値は、このピンをAGNDに接続したときに得られます。   |
| 8    | REF                     | 1.2Vバンドギャップ・リファレンス。AGNDに接続したコンデンサ (1nF typ) でバイパスします。REFは直接外部負荷に接続できません。  |
| 9    | AGND                    | アナログ信号グラウンド。  |
| 10   | CLSET3                  | 電流制限値の設定。AGNDとCLSET3の間に抵抗を接続できます。最小電流制限値は、このピンが開放のときに得られます。最大電流制限値は、このピンをAGNDに接続したときに得られます。   |
| 11   | MODE                    | TTLロジック入力。固定周波数PWMモードでは常にMODE = 5V。中程度から大きな負荷でのPWMモード、および小さい負荷での低消費電力 (PSV) モードではMODE = 0V。   |
| 12   | SYNC                    | オシレータの同期と周波数選択。SYNC = 0Vのとき $f_{OSC} = 200\text{kHz}$ 、SYNCをREFピンに接続したとき $f_{OSC} = 300\text{kHz}$ 、SYNC = 5Vのとき $f_{OSC} = 400\text{kHz}$ 。SYNCピンを使ってオシレータを外部ソースに同期させることができます。 |
| 13   | SS3                     | 3.3Vバック・コンバータに対するソフト・スタート。ON/OFFピンとしても使用。   |
| 14   | ADJ/FX3                 | TTLロジック入力。ADJ/FX3 = 0V (固定出力モード) のとき、FB3を出力検出ポイントに接続。ADJ/FX3 = 5V (可変出力モード) のとき、FB3を外部抵抗分割器に接続。   |
| 15   | EAO3                    | 3.3Vバック・コンバータに対する誤差アンプ出力。   |
| 16   | EAN3                    | 3.3Vバック・コンバータに対する誤差アンプ反転入力。固定出力モードでのみ、外部ループ補償に使用。可変出力モードで外部抵抗分割器に接続。  |
| 17   | FB3                     | 3.3Vバック・コンバータに対するフィードバック入力。固定出力モードで出力検出ポイントに接続。可変出力モードで外部抵抗分割器に接続。  |
| 18   | CS3                     | 3.3Vバック・コンバータの上側NチャンネルMOSFETの電流検出入力。NチャンネルMOSFETのドレインに接続します。  |
| 19   | PFI                     | 電源故障検出器として使用できるコンパレータの ( - ) 入力。正入力1.20Vのリファレンスに接続します。このコンパレータには24mVのヒステリシスがあります。   |
| 20   | PFO                     | オープン・ドレイン出力。PFIピンが1.20Vより低いときは、このピンにはシンク電流が流れます。その他の場合は、PFOはフローティングになります。   |
| 21   | PWRGD                   | 電源正常出力。5V出力が公称値より8%低くなると、PWRGDは遅延なしでローになります。5V出力が公称値の-4%以内である場合は、CPORピンのタイミング・コンデンサが決定する遅延時間経過後にPWRGDが解除されます。   |
| 22   | CPOR                    | CPORとAGNDの間にコンデンサを接続して、PWRGDピンの遅延時間を設定します。2.5 $\mu\text{A}$ のプルアップ電流を使いコンデンサを充電します。このピンをグラウンドに接続して、マニュアル・リセット (MR) 機能も実現できます。   |
| 23   | $\overline{\text{SD2}}$ | リニア・レギュレータ・コントローラに対するシャットダウン入力。   |
| 24   | FB2                     | リニア・レギュレータ・コントローラに対するフィードバック。   |
| 25   | DRV2                    | リニア・レギュレータ・コントローラに対するオープン・コレクタ出力。   |
| 26   | BST3                    | 3.3Vバック・コンバータのハイサイド・ゲート・ドライバに対するブースト・コンデンサ接続。   |
| 27   | DRVH3                   | 3.3Vバック・コンバータに対するハイサイド・ゲート・ドライバ。  |
| 28   | SW3                     | 3.3Vバック・コンバータのスイッチング・ノード (インダクタ) 接続。  |
| 29   | DRVL3                   | 3.3Vバック・コンバータのローサイド・ゲート・ドライバ。   |
| 30   | VIN                     | メイン電源入力 (4.5 ~ 25V)。  |

## ピン機能説明 (続き)

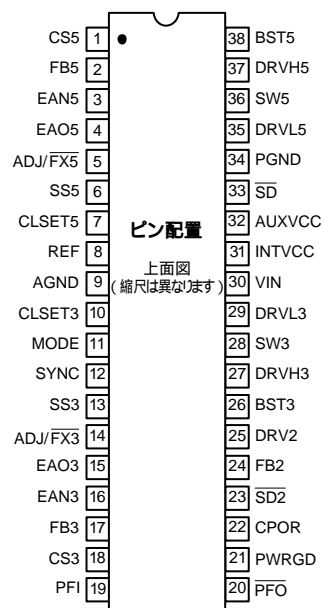
| ピン番号 | 記号              | 機能   |
|------|-----------------|--|
| 31   | INTVCC          | 内部5V LDOに対するリニア・レギュレータ・バイパス。AGNDに接続した4.7 $\mu$ Fコンデンサでバイパスします。   |
| 32   | AUXVCC          | 電源の切り替え。AUXVCC > 4.75Vで、かつ両スイッチャが低消費電力モードの場合、内部5V LDOはターンオフされます。チップはAUXVCCピンから電源を得ます。このピンには2%のヒステリシスがあります。                         |
| 33   | $\overline{SD}$ | アクティブ・ローのシャットダウン制御入力。 $\overline{SD} = 0V$ の場合、チップはシャットダウンになり、静止電流が非常に小さくなります。自動スタートアップに対しては、 $\overline{SD}$ と $V_{IN}$ を直接接続します。 |
| 34   | PGND            | 電源グラウンド。   |
| 35   | DRVL5           | 5Vバック・コンバータに対するローサイド・ドライバ。   |
| 36   | SW5             | 5Vバック・コンバータのスイッチング・ノード (インダクタ) 接続。   |
| 37   | DRVH5           | 5Vバック・コンバータに対するハイサイド・ゲート・ドライバ。   |
| 38   | BST5            | 5Vバック・コンバータのハイサイド・ゲート・ドライバに対するブースト・コンデンサ接続。  |

### 絶対最大定格\*

|                   |                             |
|-------------------|-----------------------------|
| VIN ~ AGND        | - 0.3 ~ + 27V               |
| AGND ~ PGND       | $\pm 0.3V$                  |
| INTVCC            | AGND - 0.3V ~ + 6V          |
| BST5, BST3 ~ PGND | - 0.3 ~ + 32V               |
| BST5 ~ SW5        | - 0.3 ~ + 6V                |
| BST3 ~ SW3        | - 0.3 ~ + 6V                |
| CS5, CS3          | AGND - 0.3V ~ VIN           |
| SW3, SW5 ~ PGND   | - 0.3V ~ VIN + 0.3V         |
| $\overline{SD}$   | AGND - 0.3V ~ + 27V         |
| DRVL5/3 ~ PGND    | - 0.3V ~ (INTVCC + 0.3V)    |
| DRVH5/3 ~ SW5/3   | - 0.3V ~ (INTVCC + 0.3V)    |
| その他の全入 / 出力       | AGND - 0.3V ~ INTVCC + 0.3V |
| JA*               | 98 $\mu W$                  |
| 動作周辺温度範囲          | - 40 ~ + 85                 |
| 接合温度範囲            | - 40 ~ + 150                |
| 保管温度範囲            | - 65 ~ + 150                |
| ピン温度範囲 (ハンダ処理10秒) | + 300                       |

\* 上記の絶対最大定格を超えるストレスを加えると、デバイスに永久的な損傷を与えることがあります。

### ピン配置



### オーダー・ガイド

| モデル        | 温度範囲        | パッケージ               | パッケージ・オプション |
|------------|-------------|---------------------|-------------|
| ADP3020ARU | - 40 ~ + 85 | 薄型シュリンク・スモール・アウトライン | RU-38       |

### 注意

ESD (静電放電) の影響を受けやすいデバイスです。4000Vもの高圧の静電気が人体やテスト装置に容易に帯電し、検知されることなく放電されることがあります。本製品には当社独自のESD保護回路を備えていますが、高エネルギーの静電放電を受けたデバイスには回復不可能な損傷が発生することがあります。このため、性能低下や機能喪失を回避するために、適切なESD予防措置をとるようお奨めします。



# ADP3020

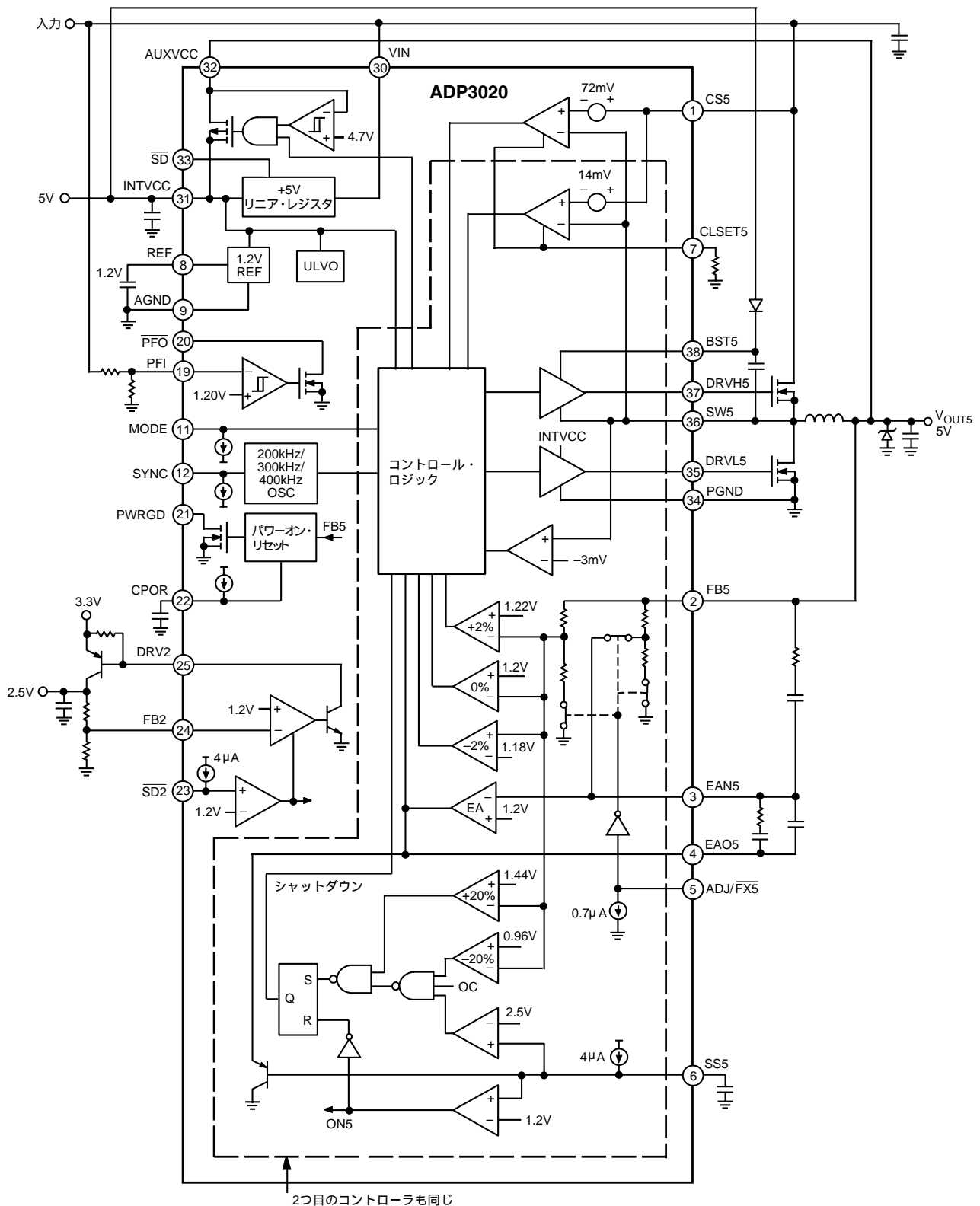


図1 ブロック図（全スイッチと接続は固定出力動作の場合を示します）

# 代表的な性能特性 ADP3020

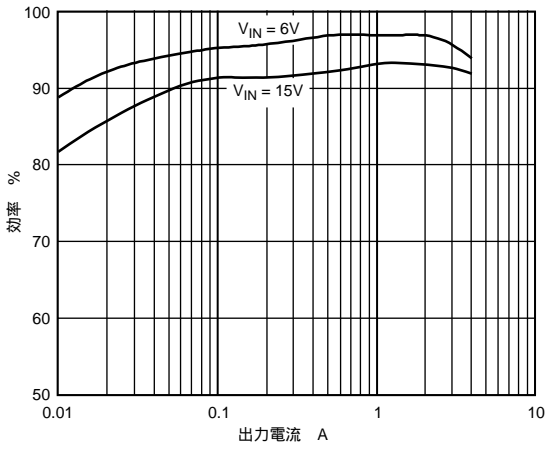


図2 効率 対 5V出力電流

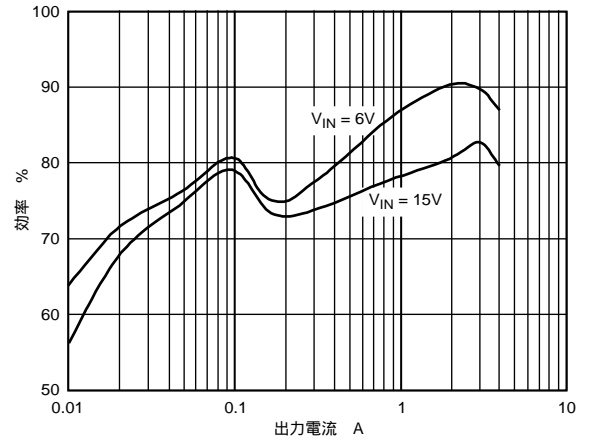


図5 効率 対 1.5V出力電流

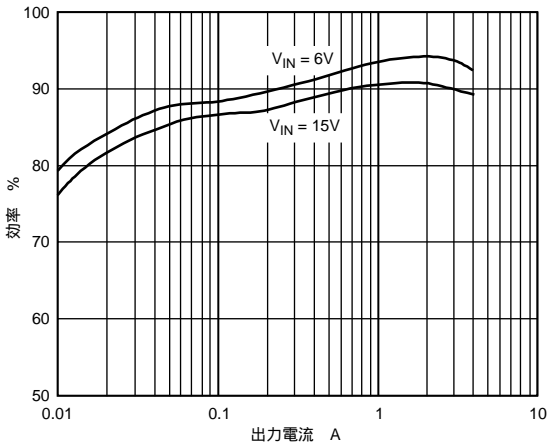


図3 効率 対 3.3V出力電流

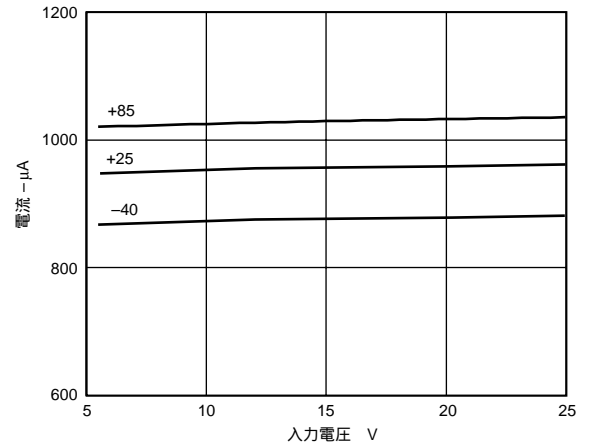


図6 PWMモード入力電流 対 入力電圧

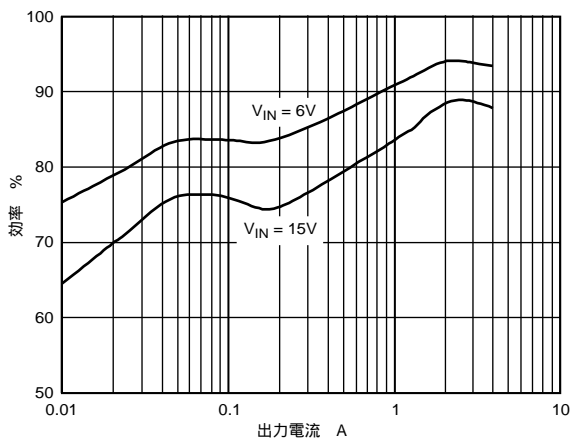


図4 効率 対 2.5V出力電流

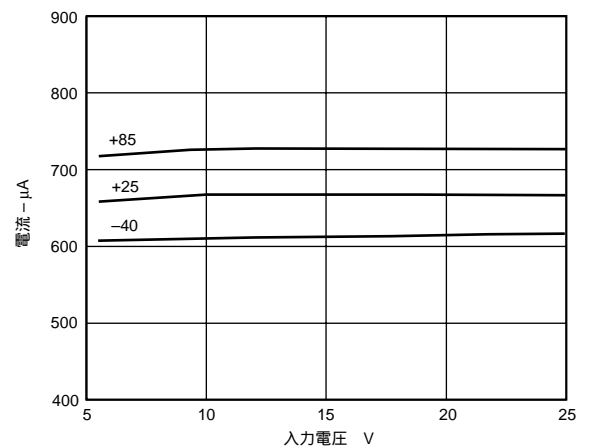


図7 PSVモード入力電流 対 入力電圧

# ADP3020

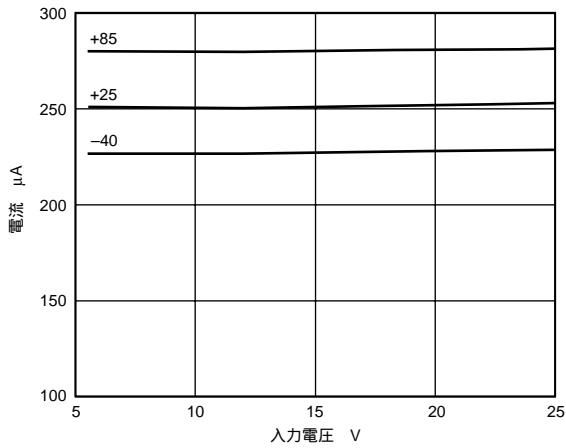


図8 入力スタンバイ電流 対 入力電圧

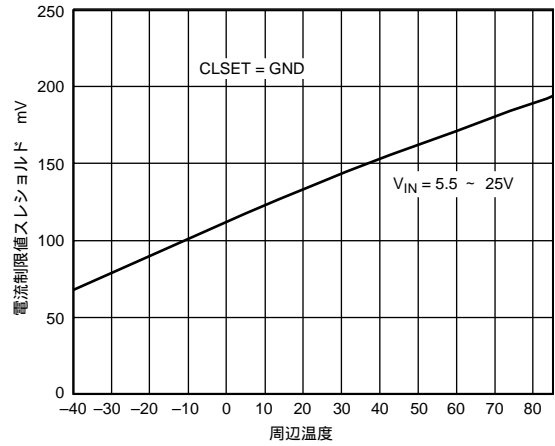


図11 電流制限値スレショルド 対 温度

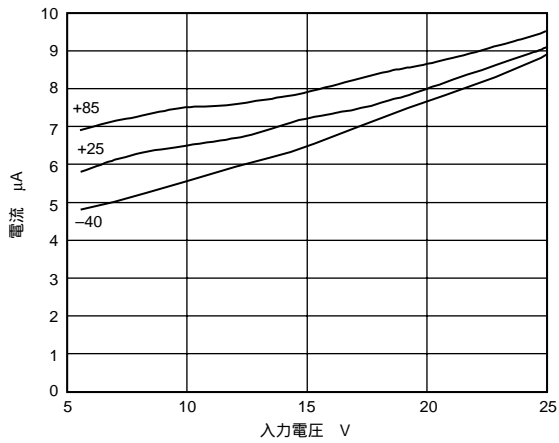


図9 入力シャットダウン電流 対 入力電圧

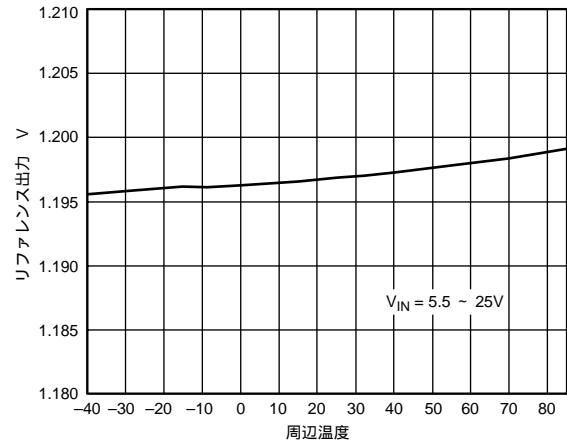


図12 リファレンス出力 対 温度

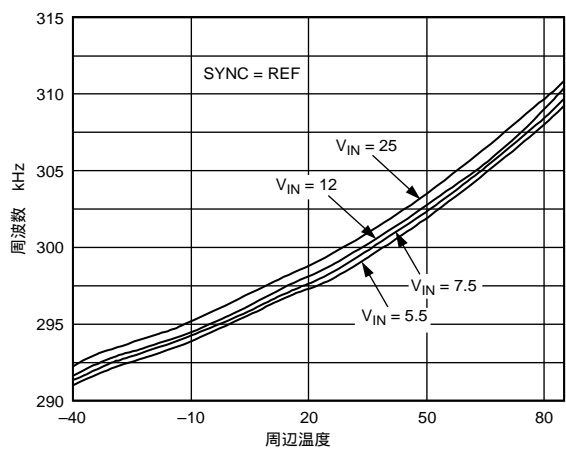


図10 PWMモードのオシレータ周波数 対 温度

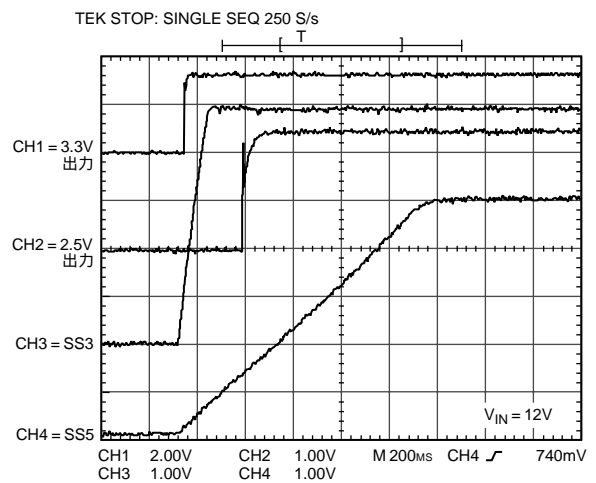


図13 ソフト・スタートのシーケンス

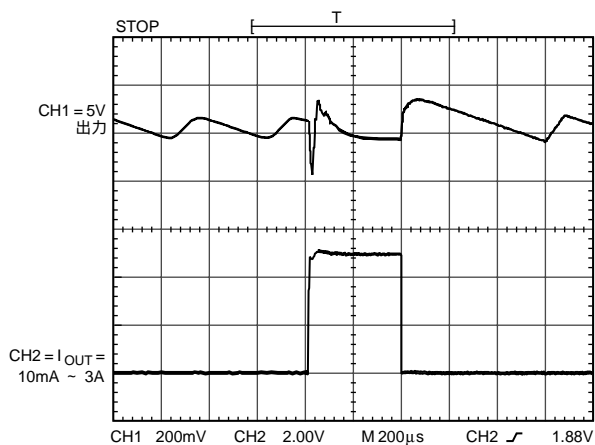


図14 低消費電力モード、過渡応答

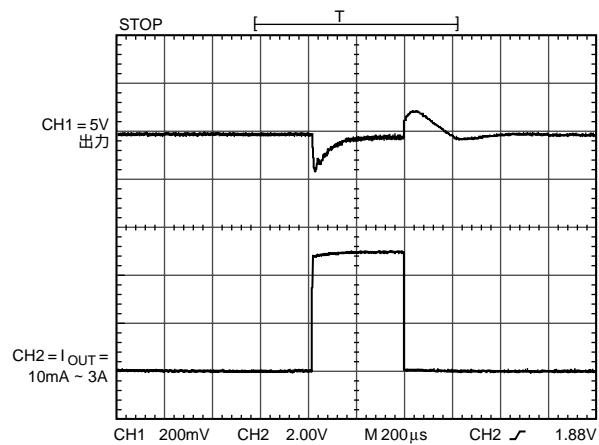


図16 PWMモード、過渡応答

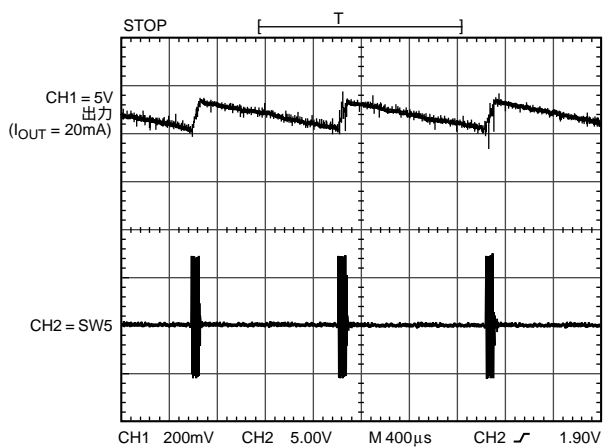


図15 低消費電力モード、波形

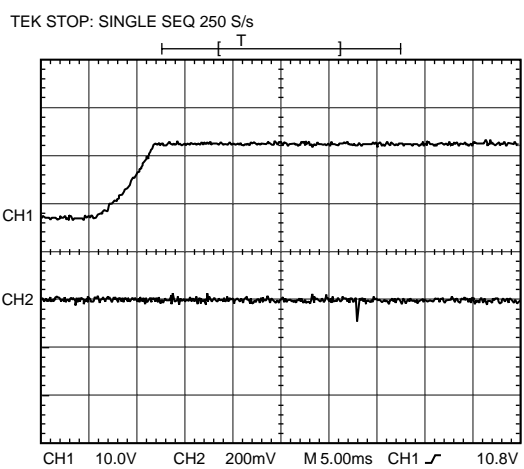


図17  $V_{IN} = 7.5 \sim 22V$ の過渡応答 (2.5V出力)  
(CH1-入力電圧、CH2-出力電圧)

# ADP3020

## 動作原理

ADP3020は、ノートブック・コンピュータなどのバッテリー駆動アプリケーションが対象のデュアル・モードのステップ・ダウン電源コントローラです。ADP3020は、2個の同期ステップ・ダウン・バック・コントローラとリニア・レギュレータ・コントローラを内蔵しています。ADP3020のバック・コントローラは、固定の3.3Vまたは5Vの電圧、または独立設定可能な電圧 1.25V ~ VIN - 0.5V を出力できます。当社独自のデュアル・モードPWM / 低消費電力 (PSV) モード・アーキテクチャの採用により、広い負荷範囲で高効率を達成しています。高電流、低出力電圧条件での主要な損失原因となる外付け電流検出抵抗を削除すると、さらに効率を改善できます。

## 回路説明

### デュアル・モード・アーキテクチャ

ADP3020は、2個の独立したデュアル・モード同期バック・コントローラを内蔵しています。従来型の固定周波数PWMバック・コンバータには、小さい負荷条件では比較的効率が低いという問題がありました。広い負荷範囲で高効率を維持するため、ADP3020は当社独自のデュアル・モード・アーキテクチャを採用しています。内蔵バック・コンバータは、中程度から大きな負荷では、従来型のパルス幅変調 (PWM) モードで動作します。負荷が小さい場合は、PSVモードを使ってシステム効率を上げます。モードの変更には、当社独自の検出方式を使います。PWMモードからPSVモードへの遷移には、ハイサイドMOSFETに対する入力電流が検出され、PSVモードからPWMモードへの遷移には、出力電圧情報が使用されます。

ハイサイドNチャンネルMOSFETがターンオンするとき、NチャンネルMOSFETを通過する電流が、CSとSWの間の電圧として測定されます。MOSFETを通過するピーク電流がCLSETが設定する電流制限値の20%を下回る場合は、オシレータ周波数をベースとする内部カウンタが起動されます。16PWMサイクルにわたり電流がこのスレシールドを下回ると、バック・コンバータは低消費電力モードになります。カウンタが16に到達する前に、ピーク電流が電流制限値の20%を超えると、カウンタが自動的にリセットされます。

PSVモードでは、このバック・コンバータはウィンドウ・レギュレータのように動作します。出力電圧がPWMモード公称出力電圧を下回ると、ハイサイドMOSFETがターンオンします。PWMモード公称出力電圧より2%大きい値に出力コンデンサが充電されるまで、このハイサイドMOSFETはオン状態を維持します。その後出力コンデンサが放電して下側スレシールドに到達するまで、このハイサイドMOSFETはOFFに固定されます。放電レートは、出力コンデンサ値と負荷電流に依存します。

PSVモードの場合の電流制限スレシールドは、PWMモードの約1/4であることに注意してください。PSVモードでコンバータに大きな負荷が接続された場合 (例えば、PSVモードでの電流制限値より大きい場合) PSVモードでは電流制限スレシールドが小さいために、出力が低下し続けます。出力電圧がPWMモード公称電圧より2%下回ると、コンバータは自動的にPWMモードに戻ります。PWMモードになると、電流制限値は4倍になり、負荷がより大きなPWM電流制限値を超えない限り、出力は公称レベルまで充電されます。

### PWM/PSV動作 (モード)

表IIに、同期バック・コントローラの動作モードをまとめます。MODEピンは、すべての負荷条件で、コントローラがPWMモードを維持するかどうかを決定します。

MODEピンは、外部TTLロジック信号から駆動できます。MODEピンにHIGHが入力されると、PSVモードの動作がディスエーブルにされ、システムは常に固定周波数のPWMモードになります。小さい負荷でPSVモードをイネーブルするためには、MODEピンにローレベルを入力する必要があります。

表I PWMモードとPSVモード

| Modeピン | 負荷電流 | 動作モード | 説明             |
|--------|------|-------|----------------|
| ハイ     | X    | PWM   | 固定周波数PWM       |
| ロー     | 大    | PWM   | 固定周波数PWM       |
| ロー     | 中    | PWM   | 固定周波数PWM       |
| ロー     | 小    | PSV   | 可変周波数、ブースト・モード |

X = 無視

ADP3020を、常に固定周波数PWMモードにすると、固定の基本周波数とその高調波をフィルタ処理でき、干渉が減らせます。動作周波数は、基本波と高調波がオーディオ帯域またはIF帯域に混入しないよう、慎重に選択してください。これは、マルチメディア・システム、携帯電話、RF通信内蔵のコンピュータ、PDAなどノイズに敏感なアプリケーションでは、特に重要です。システム内で2個以上のスイッチング・レギュレータを使う場合は、全スイッチング・レギュレータを1つのマスター・レギュレータまたは外部クロック信号に同期させることが望まれます。

### 内部5V電源 (INTVCC)

内蔵ロードロップアウト・レギュレータ (LDO) は5V電源 (INTVCC) を発生し、IC内の全機能ブロックがこれを電源に使用します。このLDOの合計電流定格は50mAです。ただし、この電流はゲート駆動電源として使用されるため、このピンから他の目的で電流を取り出すことは推奨できません。AGNDに接続した4.7  $\mu$ FコンデンサでこのINTVCCピンをバイパスしてください。レギュレータはUVLO回路も内蔵しています。INTVCC < 3.8Vのとき、2個のスイッチング・レギュレータとリニア・レギュレータ・コントローラはシャットダウンします。UVLOのヒステリシス電圧は約120mVです。内部LDOはホールド・バック電流制限機能を内蔵し、5V出力の短絡から保護されています。

AUXVCCが4.75Vを超え、かつ5Vと3.3Vのスイッチング・レギュレータがPSVモードである場合、内部スイッチによりINTVCCとAUXVCCが接続されると同時に、内部LDOがターンオフされます。AUXVCCは、5Vスイッチング・レギュレータ出力にも、別の5V電源にも接続できます。この接続により、内部LDO間の電力損失がなくなり、PSVモードでの全体効率が改善されます。

AUXVCC = GNDのときは、この自動電源切り替え機能はディスエーブルにされます。

### 内部リファレンス (REF)

ADP3020は、高精度の1.2Vバンドギャップ・リファレンスを内蔵しています。AGNDに接続した1 nFのセラミック・コンデンサでこのREFピンをバイパスしてください。このリファレンスは、内部専用です。他の目的でこのリファレンスを使う場合は、外付けの電圧バッファが必要です。

### ブースト・ハイサイド・ゲート駆動電源 (BST)

ハイサイドNチャンネルMOSFETのゲート駆動電圧は、フライング・コンデンサ・ブースト回路により発生されます。BSTとSWの間に接続されたブースト・コンデンサは、INTVCC電源から充電されます。ブースト回路に対しては小信号ダイオード以外使用しないでください。

### 同期整流 (DRVL)

同期整流を使って導通損失を減らし、ブースト・ゲート・ドライバ回路の正常な起動を実現しています。貫通保護機能を内蔵して、スイッチ切り替え時の相互導通を防止しています。ローサイド・ドライバがターンオフした後に、ハイサイド・ドライバがターンオンする必要があります。代表的なNチャンネルMOSFETの場合、デッド・タイムは約50nsです。一方、約50nsのデッド・タイムは内部遅延回路により実現されています。不連続導通 (DCM) PWMモードとPSVモードの場合、ローサイドMOSFETを流れる電流がゼロになると、同期整流器はターンオフされます。連続導通 (CCM) PWMモードでは、ローサイドMOSFETを流れる電流がゼロになることはないため、同期整流器は次のクロック・サイクルでターンオフします。

### オシレータ周波数と同期 (SYNC)

SYNCピンはオシレータの周波数を制御します。SYNC = 0Vのときは  $f_{OSC} = 200\text{kHz}$  に、SYNC = REFのときは  $f_{OSC} = 300\text{kHz}$  に、SYNC = 5Vのときは  $f_{OSC} = 400\text{kHz}$  になります。400kHz動作では、外付けの部品サイズとコストが最小になり、一方、200kHz動作は効率を良くし、ドロップアウトを小さくします。SYNCピンを使って、オシレータを外部の5Vクロック信号に同期させることもできます。SYNCのローからハイへの変化により、新しいサイクルが開始されます。同期周波数範囲は230 ~ 600kHzです。

### シャットダウン ( $\overline{SD}$ )

$\overline{SD} = \text{GND}$  になると、ADP3020は超低電流のシャットダウン・モードになります。自動スタートアップのためには、 $\overline{SD}$ とVINを直接接続することができます。

### ソフト・スタートとパワーアップのシーケンス (SS)

SS3とSS5は、2個のコントローラに対するソフト・スタート・ピンです。4  $\mu\text{A}$  のプルアップ電流を使って、外付けのソフト・スタート・コンデンサを充電します。パワーアップ・シーケンスは、異なるサイズの外付けコンデンサを選択することにより、容易に実行できます。SS3/SS5 < 1.2Vの場合、2個のスイッチング・レギュレータはターンオフされます。1.2V < SS5/SS3 < 2.6Vの場合、レギュレータはソフト・スタート・モードで動作を開始します。SS3/SS5 > 2.6Vの場合、レギュレータは通常動作モードになります。コントローラは、ソフト・スタート期間中強制的にPWMモードにされます。最小ソフト・スタート時間 (~ 20  $\mu\text{s}$ ) は、内部コンデンサにより設定されます。表IIIに、ADP3020の動作モードを示します。

### 電流制限 (CLSET)

上側のNチャンネルMOSFETをターンオン時に流れる電流を監視することによる、サイクル毎の電流制限方式を採用しています。ハイサイドMOSFETの電圧降下  $V_{DS(ON)}$  を測定することにより、外付けの検出抵抗が不要になります。

電流制限値はCLSETにより設定できます。CLSET = フローティングのとき、最大  $V_{DS(ON)} = 72\text{mV}$  (室温) になり、CLSET = 0Vのとき、最大  $V_{DS(ON)} = 144\text{mV}$  (室温) になります。外付け抵抗をCLSETとAGND

の間に接続して、72 ~ 144mV間の値を選択できます。NチャンネルMOSFETの  $R_{DS(ON)}$  の温度係数は、内部電流制限回路により相殺されるため、広い温度範囲で正確な電流制限値が得られます。PCボード上の他の部品に対する干渉ノイズを押しやるため、PSVモードでの電流制限値は、PWMモードでの値の約1/4に減少されています。

### 出力電圧降下保護

各スイッチング・コントローラは電圧降下保護回路を内蔵しています。ハイサイドMOSFETを流れる電流が連続して8クロック・サイクルの間電流制限値に達し、出力電圧が公称出力電圧を20%下回ると、両コントローラはオフに固定され、 $\overline{SD}$ またはSS3/SS5がトリグされるか、あるいはVINが4Vに低下するまで再起動されません。ソフト・スタート時は、この機能はディスエーブルにされています。

### 出力電圧超過保護

両コンバータ出力は、連続して電圧超過を監視されています。どちらかの出力電圧が公称出力電圧より20%高い場合、両コンバータのハイサイド・ゲート・ドライバ (DRVH5/3) がOFFに、ローサイド・ゲート・ドライバがオンになり、 $\overline{SD}$ またはSS3/SS5がトリグされるか、あるいはVINが4Vに低下するまで、再起動されません。コントローラがオフ状態で、かつ出力電圧が公称出力電圧の93%より低い場合、ローサイド・ゲート・ドライバ (DRVL) がハイに維持されます。メイン・インダクタとローサイドNチャンネルMOSFETを通過して出力コンデンサを放電させると、出力にリンギングが発生します。このために、出力が一瞬GNDを下回ります。回路の損傷を防止するため、出力コンデンサの両端に逆バイアスの1Aショットキ・ダイオードを接続して負のサージをクランプします。

### 電源正常出力 (PWRGD)

ADP3020は、マイクロプロセッサ用にPWRGD信号も出力します。スタートアップ時、5V出力が設定電圧の - 4% 以内に収まるまでPWRGDピンがローに維持されます。CPORとGNDの間に接続された外部タイミング・コンデンサで決定される遅延時間が経過した後、PWRGDは外付けのプルアップ抵抗によりINTVCCまでプルアップされてアクティブになります。CPORは、マニュアル・リセット (MR) 機能として使用できます。5V出力が設定された電圧より8%以上低くなると、PWRGDは直ちにローを出力します。

### リニア・レギュレータ・コントローラ

ADP3020は、リニア・レギュレータ・コントローラを内蔵しています。外付けのPNPトランジスタを使うと、最大1Aまでの動作が可能です。大出力電流のアプリケーションに対しては、低スレシールドのPMOSをパス・トランジスタとして使用できます。出力電圧は抵抗分割器により設定できます。LDOの最小出力電圧は1.25Vであり、最大出力電圧はLDO入力の接続先と外付けパス・トランジスタのドロップアウト電圧に依存します。

表II 動作モード

| $\overline{SD}$ | SS5               | SS3               | モード     | 説明                                 |
|-----------------|-------------------|-------------------|---------|------------------------------------|
| ロー              | X                 | X                 | シャットダウン | 全回路ターンオフ                           |
| ハイ              | SS5 < 1.2V        | SS3 < 1.2V        | スタンバイ   | 5Vと3.3VがOff、INTVCC = 5V、REF = 1.2V |
| ハイ              | 1.2V < SS5 < 2.6V | X                 | 通常動作    | 5Vはソフト・スタート                        |
| ハイ              | 2.6V < SS5        | X                 | 通常動作    | 5Vは通常動作                            |
| ハイ              | X                 | 1.2V < SS3 < 2.6V | 通常動作    | 3.3Vはソフト・スタート                      |
| ハイ              | X                 | 2.6V < SS3        | 通常動作    | 3.3Vは通常動作                          |

# ADP3020

## 出力電圧の調整

ADJ/FX5 = ADJ/FX3 = 0Vのとき、固定出力電圧（5Vと3.3V）が選択されます。ADJ/FX5 = ADJ/FX3 = 5Vのとき、各コントローラの出力電圧は外部フィードバック抵抗ネットワークによって設定することもできます（図18）。各コントローラに対して2つの外部フィードバック抵抗分割器が必要です（1つは電圧フィードバック・ループ用、もう1つは出力電圧モニター用）。両抵抗分割器は同じである必要があります。最小出力電圧は1.25Vであり、最大出力電圧は最小電源電圧によってのみ決まります。リモート出力電圧検出機能は、固定および可変の両出力電圧モードで使用できます。出力電圧は次式で計算できます。

$$V_{OUT} = REF \times \left(1 + \frac{R1}{R2}\right) \quad (1)$$

ここで、REF = 1.2VかつR1/R2 = R3/R4です。

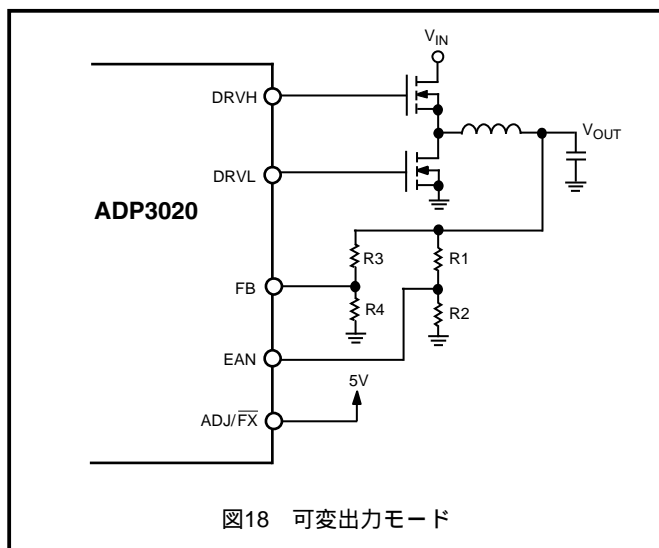


図18 可変出力モード

ループを慎重に補償すると、R3とR4を取り除くことができ、FBとEANを接続できます。

## アプリケーション情報

図19に、ADP3020を使用する代表的なノートブックPC用のアプリケーション回路を示します。図19に示す部品値は5V@4A/3.3V@4A/2.5V@1.5A設計に基づいていますが、ADP3020出力ドライバは、1A以下から10A以上の範囲の出力電流を処理できます。この項では、3つの電力レベルに対する設計例と部品値を示します。ここでは、この3つの電力レベルを低電力、中電力、高電力と呼ぶことにします。表IIIに、これら3つの電力レベルに対する入/出力仕様を示します。

表III 代表的な電力レベルの例

|           | 低電力       | 中電力       | 高電力       |
|-----------|-----------|-----------|-----------|
| 入力電圧範囲    | 5.5 ~ 25V | 5.5 ~ 25V | 5.5 ~ 25V |
| スイッチング出力1 | 3.3V/2A   | 3.3V/4A   | 3.3V/10A  |
| スイッチング出力2 | 5V/2A     | 5V/4A     | 5V/10A    |
| リニア出力     | 2.5V/1A   | 2.5V/1.5A | 2.5V/2A   |

## 入力電圧範囲

5V出力が必要な場合、ADP3020の入力電圧範囲は5.5 ~ 25Vであり、4.0Vを超えるスイッチャ出力がない場合は4.5 ~ 25Vです。このコンバータ設計は、7.5 ~ 18V範囲で最高性能を得るように最適化されています。この7.5 ~ 18V範囲は、リチウム・イオン・バッテリーを3 ~ 4個接続したときの公称電圧です。負荷が小さく、かつシステムがバッテリーを接続しないでACアダプタから電源を得るときは、18Vを超える電圧が発生することがあります。

## 最大出力電流とMOSFETの選択

各スイッチング・レギュレータの最大出力電流は、ターンオン時のハイサイドMOSFETのドレインとソース間の電圧降下を検出することにより、制限されています。5Vコンバータの場合はCS5とSW5の間の電圧降下を、3.3Vコンバータの場合はCS3とSW3の間の電圧降下を、それぞれ電流検出コンパレータが検出します。検出コンパレータのスレシヨルドは、設定ピンCLSETがフローティングの場合は72mVに、CLSETがグラウンドに接続される場合は144mVに、それぞれ設定されます。電流制限はピーク電流を検出して行っています。ピーク電流は入力電圧に応じて変化し、インダクタ値に依存します。リップル電流または入力電圧が大きいほど、設定された電流検出アンプ・スレシヨルドでのコンバータの最大出力電流が小さくなります。ピーク電流とDC出力電流の関係は、次式で求められます。

$$I_{PEAK} = I_{OUT} + V_{OUT} \times \left( \frac{V_{IN(MAX)} - V_{OUT}}{2 \times f \times L \times V_{IN(MAX)}} \right) \quad (2)$$

電流コンパレータ・スレシヨルド $V_{TH}$ とMOSFET  $R_{DS(ON)}$ が与えられたとき、インダクタの最大ピーク電流は次式で求められます。

$$I_{PEAK} = \frac{V_{TH}}{R_{DS(ON)}} \quad (3)$$

2式を変形して、 $I_{OUT(MAX)}$ について表すと、

$$I_{OUT(MAX)} = \frac{V_{TH}}{R_{DS(ON)}} - V_{OUT} \times \left( \frac{V_{IN(MAX)} - V_{OUT}}{2 \times f \times L \times V_{IN(MAX)}} \right) \quad (4)$$

通常、 $V_{TH}$ は最大値144mVに設定されます。例えば、図19の回路で、Si4410 ( $R_{DS(ON)} = 13.5m\Omega$ ) は約10Aの最大ピーク電流制限を行います。コンバータから最大電力を得る方法としては、有効な方法とはいえませんが大きなインダクタンスを使う方法があります（すなわち、リップル電流を小さくする方法）。この方法はピーク値とDC電流値の比を小さくし、最大コンバータ出力を大きくすることに役立ちますが、インダクタ値とそのサイズも大きくなってしまいます。この電流制限回路は過大電流または短絡の保護のみを目的に設計されていることに注意してください。この回路はICとMOSFETを保護し、出力電圧降下保護回路が電源を切り離す時間を確保しています。

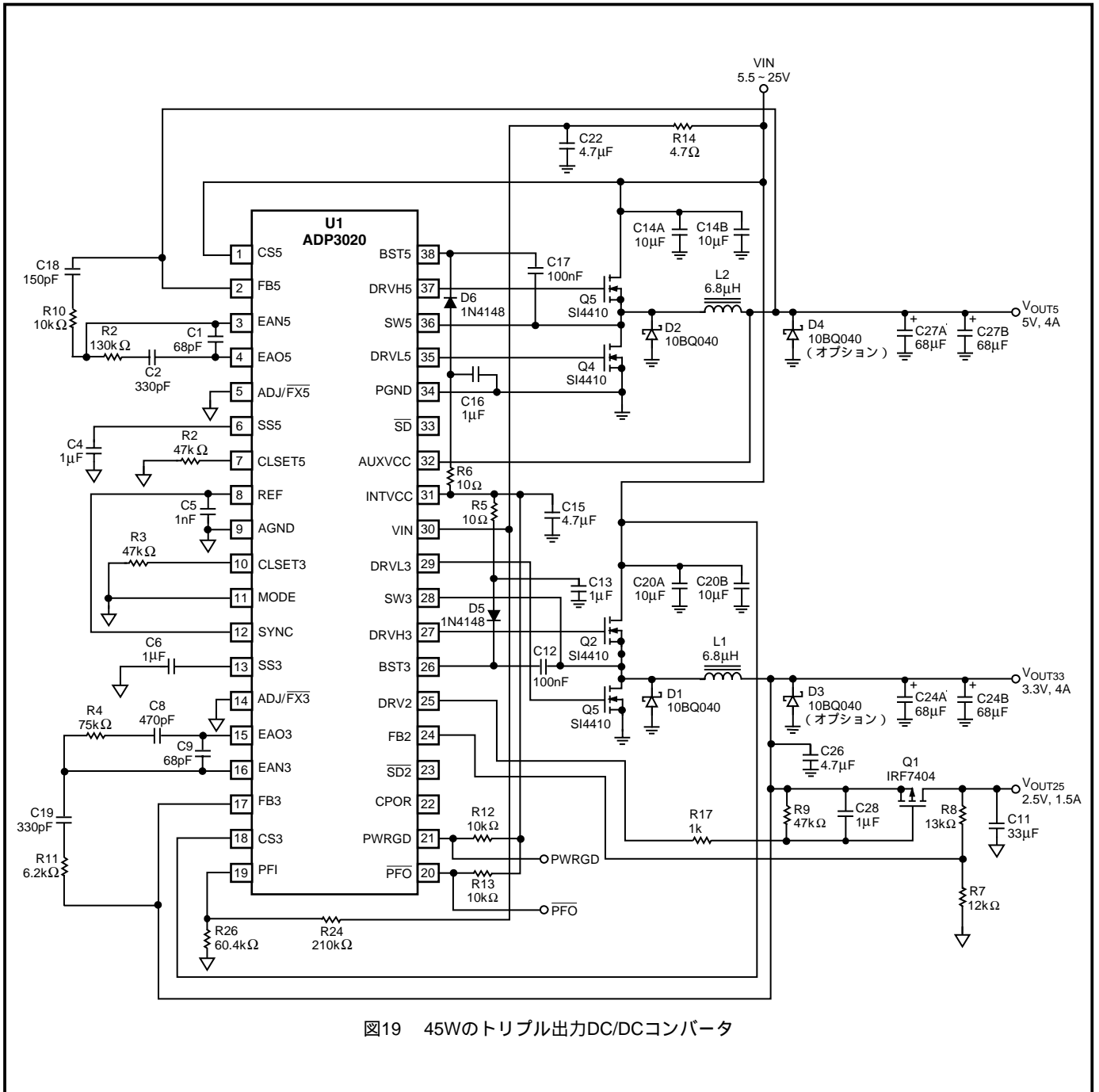


図19 45Wのトリプル出力DC/DCコンバータ

# ADP3020

## インダクタの公称値

インダクタは、インダクタのリップル電流を12V公称入力電圧における最大出力DC電流の30%にするという仮定に基づいて設計されています。インダクタのリップル電流とインダクタンス値は厳密ではありませんが、この選択は価格、サイズ、効率、体積の間のトレードオフを行うときに非常に重要です。リップル電流が大きいくほど、インダクタのサイズと体積は小さくなります。また、巻線のAC損失も大きくなります。逆に、インダクタ値が大きくなるほど、リップル電流と出力フィルタのコンデンサが小さくなりますが、過渡応答は低速になります。

インダクタは、最大出力電流に公称入力電圧における15% (リップル許容30%の1/2) を加算した値に基づいて設計する必要があります。

$$L \geq 3 \times (V_{IN(NOM)} - V_{OUT}) \times \frac{V_{OUT}}{V_{IN(NOM)} \times I_{OUT} \times f} \quad (5)$$

3種類の電力レベルに対する最適な標準インダクタ値を表IVに示します。

表XVI カスケード接続動作

| 周波数     | 3.3 V/2 A | 3.3 V/4 A | 3.3 V/10 A | 5V/2 A | 5V/4 A | 5V/10 A |
|---------|-----------|-----------|------------|--------|--------|---------|
| 200 kHz | 20 μH     | 8.2 μH    | 3.3 μH     | 22 μH  | 10 μH  | 4.7 μH  |
| 300 kHz | 12 μH     | 6.8 μH    | 2.2 μH     | 15 μH  | 8.2 μH | 3.3 μH  |
| 400 kHz | 10 μH     | 4.7 μH    | 1.5 μH     | 10 μH  | 6.8 μH | 2.2 μH  |

## インダクタの選択

インダクタ値を決めたら、インダクタを自作するか、設計目標の全体を満たす最も近いインダクタを購入するかの2つの方法があります。

## 標準インダクタ

標準インダクタを購入するのは最も迅速かつ容易なソリューションであり、多くの会社が適切な電力インダクタ・ソリューションを提供しています。電力インダクタ・メーカーを表Vに示します。

表V 推奨インダクタ・メーカー

| Coilcraft社   | Coiltronics社   | Murata Electronics社<br>North America Inc.社   |
|--|--|--|
| 電話：847/639-6400<br>Fax：847/639-1469<br>Web：www.coilcraft.com<br>SMT電力インダクタ、シリーズ1608、3308、3316、5022、5022HC、DO3340、低価格ソリューション<br>SMTシールド電力インダクタ、シリーズDS5022、DS3316、DT3316<br>低EMI/RFIに最適<br>電力インダクタおよびチョーク、シリーズDC1012、PCV-0、PCV-1、PCV-2、PCH-27、PCH-45、低価格 | 電話：561/241-7876<br>Fax：561/241-9339<br>Web：www.coiltronics.com<br>SMT電力インダクタ<br>シリーズUNI-PAC2、UNI-PAC3、UNI-PAC4、<br>低価格ソリューションSMT電力インダクタ、シリーズ、ECONO-PAC、VERSA-PAC、<br>薄型またはフレキシブルな設計に最適<br>電力インダクタCTXシリーズ、<br>低EMI/RFI、低価格トロイダルインダクタ<br>非ミニチュア型 | 電話：770/436-1300<br>Fax：770/436-3030<br>Web：www.murata.com<br>SMT電力インダクタ、<br>シリーズLQT2535<br>低EMI/RFIに最適<br>チップインダクタ<br>LQN6C、LQS66C |

## 自作インダクタの設計

### コア材料の問題

高周波でのコア損失が低い材料には、幾つか選択肢があります。Magnetics社のDistributed Gap Kool Mu Powdered コアとPhilips社のSoft Ferriteコア (材料3F3、3F4、3D3、4C4) の2例を挙げます。ACコア損失を最小にする場合、特にインダクタ値が比較的小さくリップル電流が大きい場合には、低周波用鉄粉コアと低周波用フェライト・コア (最大100kHzの周波数仕様) の使用は避けてください。リップル電流はコンバータ設計の最適化では重要な要因であり、コア損失の決定に大きく影響します。大きいリップル電流を選択すると、インダクタ値は比較的小さくなります。与えられたコア・サイズに対して、巻数が少なくコア損失が大きくなります。

### コアの形状

この種のアプリケーションに使用できる主な強磁性体コアは、2種類あります。ビーズ、ピン付きビーズ、ロッドやスラッグなどのオープン・ループ型は、低価格ですがコア内の磁界の収束は良くありません。磁界の周囲に分散されるEMI放射により、チョークを取り囲んでいる回路にノイズ干渉問題を生ずることがあります。もう一つのタイプは、ポット・コア、PQコア、Uコア、Eコア、トロイダル・コアなどの閉磁界パスを持つコアです。これらのコアは高価ですが、EMIとRFIの性能は優れています。価格と性能の折りが良いのは、主にスルー・ホール・プリント板に使用するトロイダル型のコアを使用することです。クローズド・ループ・コアではなく、良くシールドされた開ループ・コアに基づく非常に経済的なソリューションとしては、Coilcraft社の表面実装電力インダクタ、DO、DT、DSの各シリーズがあります。

## 設計

電力インダクタの設計に関しては多くの参考書があるので、ここでは説明を省略します。電力インダクタの迅速な設計に役立つソフトウェアと参考書の例を以下に挙げます。

ソフトウェア Intusoft社 (www.intusoft.com) のMagnetic Designer  
『Designing Magnetic Components for High Frequency DC-DC Converters』McLyman, Kg Magnetics Inc.社  
ISBN 1-883107-00-08 (上級者向け)

『Power Supply Cookbook』Marty Brown著、設計技術者向けのEDNシリーズ、ISBN 0-7506-9442-4 (初心者および中級者向け)

### C<sub>IN</sub>とC<sub>OUT</sub>の選択

連続導通モードでは、上側MOSFETのソース電流は、デューティ・サイクルV<sub>OUT</sub>/V<sub>IN</sub>を持つ方形波に近い波形です。大きな過渡電圧を避けるため、最大実効電流向けサイズの低ESR入力コンデンサを使う必要があります。最大実効値コンデンサ電流は次式で求められます。

$$I_{RMS} \approx \sqrt{V_{OUT} \times (V_{IN} - V_{OUT})} \times \frac{I_{MAX}}{V_{IN}} \quad (6)$$

この式は、I<sub>RMS</sub> = I<sub>OUT</sub>/2となるV<sub>IN</sub> = 2 × V<sub>OUT</sub>で最大値になります。コンデンサ・メーカーのリプル電流定格は、2000時間寿命に基づいている場合があるので、注意が必要です。この式から、コンデンサのディレイト、または所要温度より高い定格のコンデンサを選択できることがわかります。複数のコンデンサを並列接続して、サイズと高さの設計条件に合わせるができます。電解コンデンサまたはタンタル・コンデンサを使用する場合は、0.1 ~ 1 μFのセラミック・バイパス・コンデンサをC<sub>IN</sub>と並列に追加する必要があります。

C<sub>OUT</sub>の選択は、希望の実効直列抵抗(ESR)と出力リップルで決められます。経験則としては、リップル電圧を公称出力電圧の1%に抑えることです。合計リップルの内の25%はC<sub>OUT</sub>バルク容量値に、さらに75%はコンデンサESRに、それぞれ起因すると仮定します。C<sub>OUT</sub>の値は次のように決定できます。

$$C_{OUT} = \frac{I_{RIPPLE}}{2 \times f \times V_{RIPPLE}} \quad (7)$$

ここで、I<sub>RIPPLE</sub> = 0.3 × I<sub>OUT</sub>、かつV<sub>RIPPLE</sub> = 0.01 × V<sub>OUT</sub>です。C<sub>OUT</sub>の最大許容ESRは、次式から求められます。

$$ESR \leq 0.75 \times \frac{V_{RIPPLE}}{I_{RIPPLE}} \quad (8)$$

Vishay、AVX、Elna、WIMA、SANYOなどのメーカーが、高性能コンデンサを提供しています。SANYOのOSCON半導体誘電体コンデンサはサイズに対してESRは小さいが、少し高価です。C<sub>OUT</sub>に対するESR条件を満たす十分なコンデンサを選択すると、一般に、リップル電流条件を満たすために必要な容量を超えてしまいます。

表面実装アプリケーションでは、複数のコンデンサを並列接続して、容量、ESR、RMS電流処理条件を満たすことができます。表面実装では、アルミニウム電解コンデンサとタンタル・コンデンサを使用できます。タンタル・コンデンサの場合、スイッチング電源内での使用向けにサージ・テストを受けていることが重要です。推奨出力コンデンサを表VIに示します。

### パワーMOSFETの選択

メインおよび同期スイッチに対して、ADP3020と組み合わせて使用するためには、Nチャンネル・パワーMOSFETを選択する必要があります。パワーMOSFETの主な選択パラメータは、スレシヨルド電圧(V<sub>GS(TH)</sub>)とON抵抗(R<sub>DS(ON)</sub>)です。内部LDOは、ブートストラップ回路を使って入力電圧より高くブーストされた5V電源を発生します。このフローティングの5V電源が上側のMOSFETゲートの駆動に使用されます。ロジック・レベルのスレシヨルドを持つMOSFETを、メイン・スイッチと同期スイッチに使用する必要があります。

最大出力電流(I<sub>MAX</sub>)が、パワーMOSFETのR<sub>DS(ON)</sub>条件を決定します。ADP3020が連続モードで動作する場合、2つのMOSFETの内のいずれかが常に負荷電流を流していると、仮定を単純にできます。MOSFETのデューティ・サイクルは次式で求められます。

$$\text{上側MOSFETのデューティ・サイクル} = \frac{V_{OUT}}{V_{IN}} \quad (9)$$

$$\text{下側MOSFETのデューティ・サイクル} = \frac{V_{IN} - V_{OUT}}{V_{IN}} \quad (10)$$

表VI 推奨コンデンサ・メーカー

| 最大出力電流              | 2 A  | 4 A   | 10 A  |
|---------------------|--|---|---|
| 入力コンデンサ             | TOKIN多層セラミック・コンデンサ、<br>22 μF/25V<br>P/N : C55Y5U1E226Z<br>TAIYO YUDEN INC.<br>セラミック・コンデンサY5Vシリーズ<br>10 μF/25V<br>P/N : TMK432BJ106KM | TOKIN多層セラミック・コンデンサ、<br>2 × 22 μF/25V<br>P/N : C55Y5U1E226Z<br>TAIYO YUDEN INC.<br>セラミック・コンデンサ、Y5Vシリーズ<br>2 × 10 μF/25V<br>P/N : TMK432BJ106KM | TOKIN多層セラミック・コンデンサ、<br>2 × 22 μF/25V<br>P/N : C55Y5U1E226Z<br>VISHEYセラミック・コンデンサ、<br>Z5Uシリーズ、2 × 15 μF/25V |
| 出力コンデンサ<br>+ 3.3V出力 | SANYO POSCAP TPCシリーズ、<br>68 μF/10V   | SANYO POSCAP TPCシリーズ、<br>2 × 68 μF/10V  | SANYO POSCAP TPBシリーズ、<br>2 × 220 μF/4.0V  |
| 出力コンデンサ<br>+ 5V出力   | SANYO POSCAP TPCシリーズ、<br>68 μF/10V   | SANYO POSCAP TPCシリーズ、<br>2 × 68 μF/10V  | SANYO POSCAP TPBシリーズ、<br>2 × 330 μF/6.3V  |

# ADP3020

デューティ・サイクルから、各MOSFETの所要最小 $R_{DS(ON)}$ が以下のように得られます。

上側MOSFET :

$$R_{DS(ON)}(\text{Upper}) = \frac{V_{IN} \times P_D}{V_{OUT} \times I_{MAX}^2 \times (1 + T)} \quad (11)$$

下側MOSFET :

$$R_{DS(ON)}(\text{Lower}) = \frac{V_{IN} \times P_D}{(V_{IN} - V_{OUT}) \times I_{MAX}^2 \times (1 + T)} \quad (12)$$

ここで、 $P_D$ は許容消費電力で、 $R_{DS(ON)}$ は $R_{DS(ON)}$ の温度依存性です。 $P_D$ は効率および/または熱的条件により決定されます(効率を参照)。 $(1 + T)$ は、一般に、MOSFETに対して正規化された $R_{DS(ON)}$ 対温度の曲線として得られますが、 $= 0.007/$  を使って低電圧MOSFETに対する近似を行うことができます。

MOSFETの最大消費電力は最大出力電流で発生し、次式で計算されます。

上側MOSFET :

$$P_D(\text{Upper}) = \frac{V_{OUT}}{V_{IN}} \times I_{MAX}^2 \times R_{DS(ON)} \times (1 + T) \quad (13)$$

下側MOSFET :

$$P_D(\text{Lower}) = \frac{V_{IN} - V_{OUT}}{V_{IN}} \times I_{MAX}^2 \times R_{DS(ON)} \times (1 + T) \quad (14)$$

図19に示すショットキ・ダイオードD1は、2つのパワーMOSFET導通区間のデッド・タイムの間だけ導通します。D1の目的は、下側NチャンネルMOSFETの寄生ダイオードがターンオンして、デッド・タイム中に電荷を蓄積するのを防止することです。この電荷蓄積により1%もの効率が損なわれます。D1は、 $I_{MAX}$ を流しているときの順方向電圧が0.5V未満のものを選択する必要があります。上側と下側のMOSFETに対する推奨トランジスタを表VIIに示します。

表VII 推奨MOSFET

| 最大出力                       | 2 A              | 4 A                                 | 10 A                                      |
|----------------------------|------------------|-------------------------------------|---|
| Vishay/<br>Siliconix       | Si4412DY、<br>28m | Si4410DY、<br>13.5m                  | Si4874DY、<br>7.5m                         |
| International<br>Rectifier | IRF7805、<br>11m  | IRF7811、<br>8.9m<br>IRF7805、<br>11m | IRFBA3803、<br>2.5V/2A<br>IRF7809、<br>7.5m |

## ソフト・スタート

各スイッチング・レギュレータのソフト・スタート時間は、ソフト・スタート・コンデンサを対応するソフト・スタート・ピン(SS3またはSS5)に接続することにより設定できます。各レギュレータがフル・デューティ比に到達するために要する時間は、ソフト・スタート・コンデンサの値に比例します。充電電流は $4 \mu A \pm 20\%$ です。与えられたソフト・スタート時間 $t_{SS}$ を設定するコンデンサ値は次式から得られます。

$$C_{SS} \cong 4 \mu A \times \frac{(t_{SS})}{2.6 V} \quad (\text{pF}) \quad (15)$$

## 固定または可変出力電圧

ADP3020の各スイッチング・コントローラは、固定または可変出力電圧で動作するように設定できます。図19に示す一般的なアプリケーション回路図では、ADP3020を固定モードに設定すると、2つのスイッチング・バック・コンバータで3.3Vと5Vの公称出力が得られます。各コンバータに対して2つの等しい抵抗分割器を使うと、1.25V ~  $V_{IN} - 0.5V$ の出力電圧を設定できます。1つの分割器の midpoint をフィードバック・ピンFBに接続し、もう一方の等しい分割器の midpoint をEANに接続します。1%の抵抗を使う必要があります。下側部分の抵抗値は10k の1%が良く、与えられた出力電圧に対する上側部分の抵抗値は次式から得られます。

$$R_{UPPER} = \frac{V_{OUT} - 1.2V}{0.12} \quad (\text{k}\Omega) \quad (16)$$

表VIIIに、一般的な出力電圧に対する抵抗値を示します。

表VII 一般的なフィードバック抵抗値

| $V_{OUT}$   | 1.25V | 1.3V | 1.5V  | 1.8V  | 2.0V  | 2.5V  | 3.0V  | 3.3V  | 5.0V  |
|-------------|-------|------|-------|-------|-------|-------|-------|-------|-------|
| $R_{UPPER}$ | 412   | 825  | 2.49k | 4.99k | 6.65k | 10.7k | 15.0k | 17.4k | 31.6k |
| $R_{LOWER}$ | 10k   | 10k  | 10k   | 10k   | 10k   | 10k   | 10k   | 10k   | 10k   |

## PWMモード/低消費電力 (PSV) モードの動作

両スイッチング・レギュレータの動作モードは、MODEピンを使って設定できます。MODEがハイのとき、またはINTVCCに接続されているとき、両コンバータは出力電流に無関係にPWMモードでのみ動作します。MODEをGNDに接続すると、両コンバータはデュアルPWM/PSVモードで動作します。デュアル・モードでは、コンバータがPSVモードからPWMモードへ、または逆向きに切り替わる時、各コンバータには、それぞれ固有の境界出力電流値があります。誤動作を回避するため、各モード遷移に対して出力電流ヒステリシスがあります。

デュアル・モード動作に対しては、設計に関する幾つかの推奨事項があります。PWMモードとPSVモード間の切替におけるトリップ出力電流レベルは、内部電流検出コンパレータを使って検出したピーク電流の%値で表します。ただし、この電流値は上側MOSFETの $R_{DS(ON)}$ に依存します。例えば、パワーMOSFET Si4410 (13.5m $\Omega$ ) の代わりにSi4420 (9m $\Omega$ ) を使うと、コンバータの最大出力電力とモード・トリップ出力電流は50%大きくなります。

## 効率の改善

各スイッチング・レギュレータの効率は、スイッチング変換時の損失に反比例します。効率を最大化する際に考慮すべき主な要因を次に示します。

1. 上側と下側のMOSFETの $R_{DS(ON)}$ を含む抵抗損失、パターン抵抗、出力チョーク巻線抵抗。

これらの損失は、低電圧バッテリー駆動アプリケーションにおける電力損失の全体の主要な部分を占めます。ただし、複数のMOSFETと太いパターンを使ってこれらの抵抗損失を小さくしようとしても、効率の低下とコスト増大が起きる傾向があります。これは、抵抗損失の減少とゲート駆動損失の増加との間のトレードオフに起因します。このゲート駆動損失の増加は、効率を最大にする際には無視できません。

2. 有限なスイッチング変化時間に起因するスイッチング損失  
これは、上側と下側の両MOSFETのゲート駆動損失、スイッチング・ノードの容量損失、電力チョーク内のヒステリシス損失と渦状電流損失に起因します。入力と出力のコンデンサ・リップル電流損失も、スイッチング損失として無視できません。これらの損失は、入力電圧に依存するため、次のように計算できます。

$$P_{SWLOSS} = 2.5 \times V_{IN}^{1.85} \times I_{MAX} \times C_{SN} \times f \quad (17)$$

ここで、 $C_{SN}$ は損失に関係するスイッチング・ノードの全容量です。

3. スwitchング・コントローラの電源電流 (MOSFETゲートの駆動に割り当てられる入力電流とは無関係)  
これは、損失全体に占める部分は非常に小さいのですが、入力電圧に比例して増加します。

## 過渡応答に関する考慮事項

安定性とレギュレータ・ループ応答は、負荷の過渡応答を見ることによりチェックできます。スイッチング・レギュレータは、出力負荷電流ステップへの追従に数サイクルを要します。負荷ステップが発生すると、電流ステップと各出力コンデンサ・アレイの合計ESRとの積に等しい値だけ出力電圧がシフトします。回復時間内の出力オーバーシュートまたはリングング (電流ステップ変化の両方向で発生) が、安定性の問題を表します。図18に示す外付けフィードバック補償部品を使うと、ほとんどのアプリケーションに対して適切な補償が行うえます。

## フィードバック・ループの補償

ADP3020は電圧モード制御を使って、スイッチング・コントローラ出力の安定化を行っています。図20に、バック・スイッチング・レギュレータの電圧モード制御ループを示します。内部リファレンス $V_{REF}$ が、内部誤差アンプの正入力に与えられています。誤差アンプのもう一方の入力EANは、内部抵抗を経由して内部でフィードバック検出ピンFBに接続されています。この誤差アンプは、外付けパワーMOSFETを駆動するパルス幅変調器に対するクローズド・ループ電圧レベルを発生します。出力のLCフィルタは、パルス幅変調された入力電圧を平滑化してDC出力電圧に変換します。

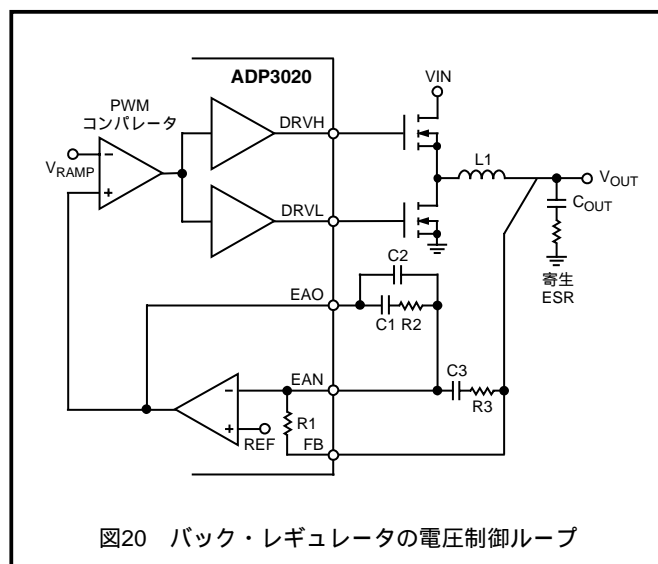


図20 バック・レギュレータの電圧制御ループ

パルス幅変調器の伝達関数は $V_{OUT}/V_{EA_{OUT}}$ であり、ここで $V_{EA_{OUT}}$ は誤差アンプの出力電圧です。この関数は、2極の共振周波数 ( $f_{LC}$ ) と出力コンデンサ ( $f_{ESR}$ ) で1つのゼロ点を持つ出力フィルタのインピーダンス、および変調器のDCゲイン (= 入力電圧 / ランプのピーク高 ( $V_{RAMP}$ ) =  $V_{REF}$  (1.2V)) により、支配されます。

$$f_{LC} = \frac{1}{2\pi \times \sqrt{L_F \times C_{OUT}}} \quad (18)$$

$$f_{ESR} = \frac{1}{2\pi \times ESR \times C_{OUT}} \quad (19)$$

# ADP3020

補償ネットワークは、内部誤差アンプと2つの外部インピーダンス・ネットワーク $Z_{IN}$ と $Z_{FB}$ から構成されます。アプリケーション、出力フィルタ容量、ESRを決定した後、外付けインピーダンス・ネットワーク $Z_{IN}$ と $Z_{FB}$ の部品値を決めることができます。ライン電圧範囲と負荷範囲で安定なスイッチング・レギュレータ動作を達成するためには、2つの設計基準があります。1つ目はループの最大帯域幅であり、高速な過渡応答（これが必要な場合には）に影響します。2つ目は最小許容位相マージンです。

位相マージンは、クローズド・ループの位相と180度との間の差です。ほとんどのアプリケーションに対して、推奨される位相マージンは45～60度です。

極とゼロ点を補償するための計算式を次に示します。

$$f_{P1} = \frac{1}{2\pi \times R2 \times \frac{C1 \times C2}{C1 + C2}} \quad (20)$$

$$f_{P2} = \frac{1}{2\pi \times R3 \times C3} \quad (21)$$

$$f_{Z1} = \frac{1}{2\pi \times R2 \times C1} \quad (22)$$

$$f_{Z2} = \frac{1}{2\pi \times (R1 + R3) \times C3} \quad (23)$$

3.3Vスイッチング・レギュレータの場合、内部抵抗 $R$ の値は71k で、5Vスイッチング・レギュレータの場合は、128k になります。

## 補償ループの設計方法とテスト方法

1. 希望の帯域幅に対するゲイン（ $R2/R1$ ）を選択します。
2.  $f_{LC}$ の20～30%下に $f_{Z1}$ を配置します。
3.  $f_{LC}$ の20～30%上に $f_{Z2}$ を配置します。
4.  $f_{ESR}$ に $f_{P1}$ を配置して、ESRの最悪時の許容偏差に対する出力コンデンサをチェックします。
5. 発振器周波数の40～60%に $f_{P2}$ を配置します。
6. 周波数の全範囲（ゼロ周波数からゼロ・ゲイン交差周波数まで）で位相マージンを計算します。
7. 設計した補償を適用して、中程度のステップ負荷変化（30～60%）と種々の入力電圧に対して過渡応答をテストします。オシロスコープを使って出力電圧を監視します。電圧オーバーシュートまたはアンダーシュートが公称出力の1～3%以内であり、かつリングングと異常な発振が発生していない必要があります。

## その他のアプリケーション回路

ADP3020は複数出力と広い入力電圧範囲を持っているため、多様なアプリケーションで使用できる非常にフレキシブルなICです。例えば、ADP3020を使って5V電源から低い出力電圧（<4.0V）を生成できます。図21の回路では、5V入力を3.3Vと2.5Vの出力に変換します。図22の回路では、5V出力の2次巻線を使ってレギュレーションなしの15V電源を発生させ、ADP3020のLDO出力により12Vにレギュレートできます。

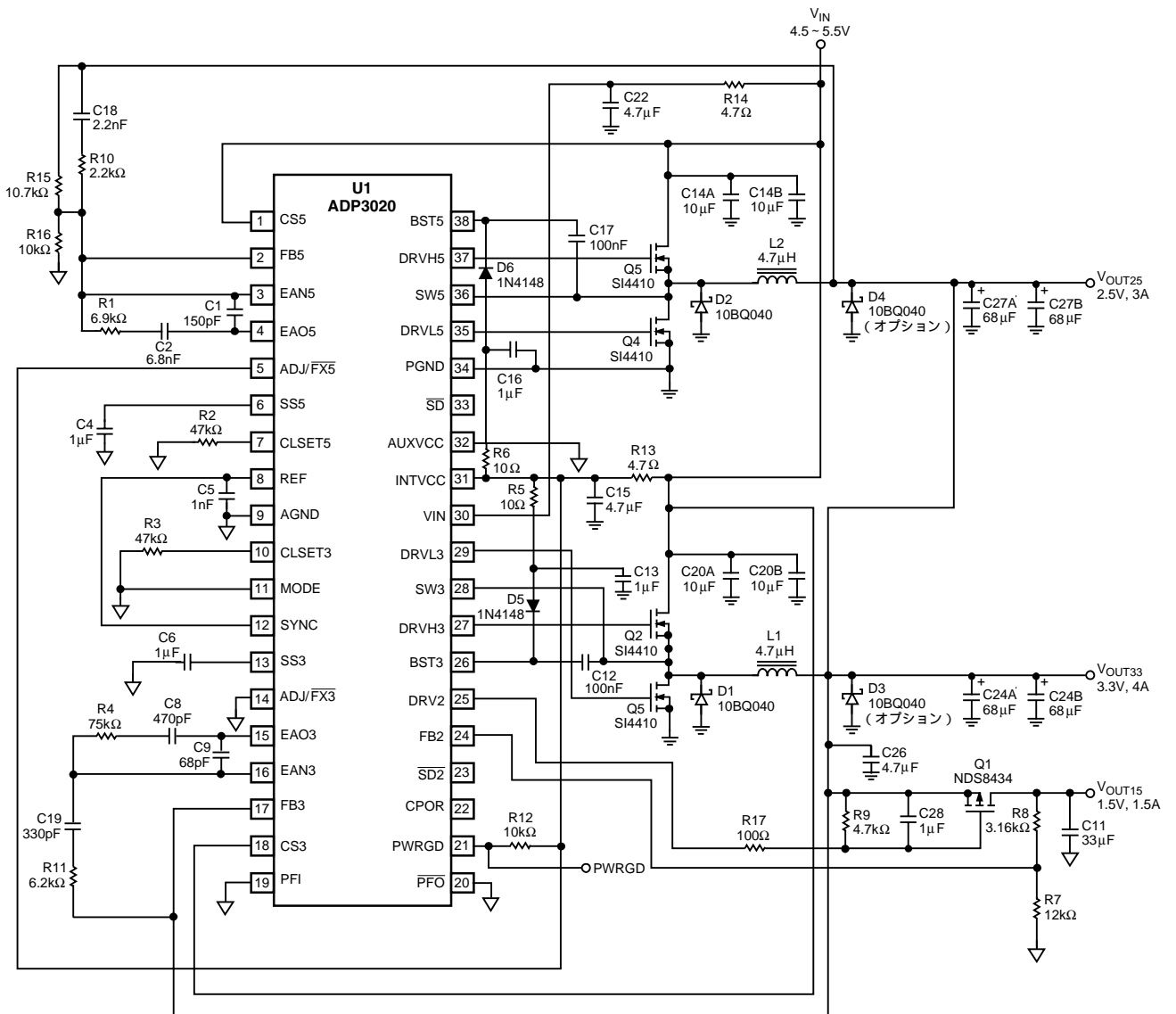


図21 5Vから2.5V、3.3Vを生成するDC/DCコンバータ

# ADP3020

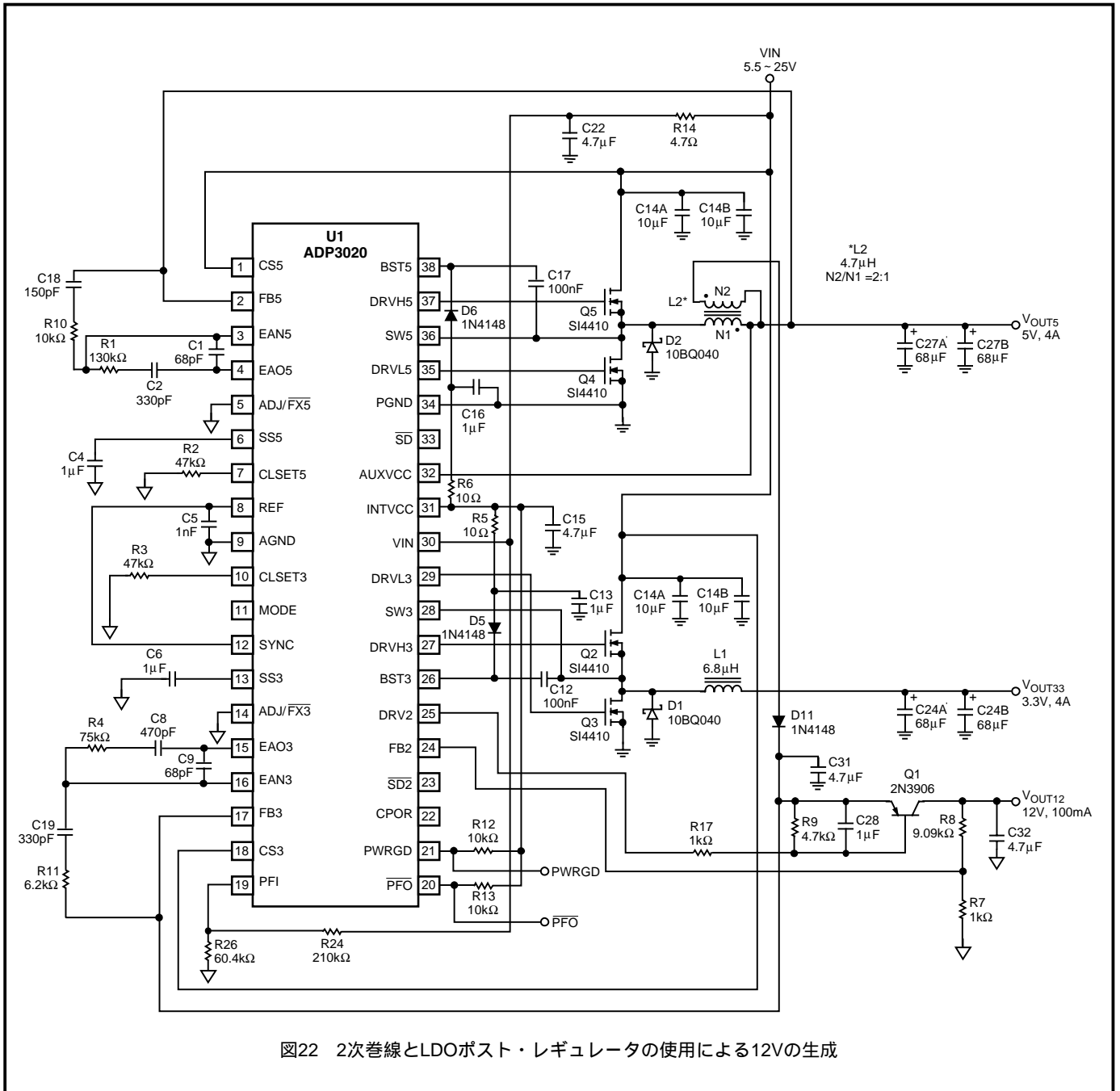


図22 2次巻線とLDOポスト・レギュレータの使用による12Vの生成

## レイアウト時の考慮事項

携帯型PCシステムにおけるスイッチング・レギュレータの最適性能を得るためには、次のガイドラインに従うことを推奨します。

## 一般的な推奨事項

1. 最適な結果を得るためには、最小でも4層のPCBの使用を推奨します。これを使用すると、最適な配置で必要とされる制御回路接続、信号グラウンド・プレーン、電源グラウンドと入力電源に対する電源プレーン、その他の電源分配電流パスに対する太いパターンが可能になります。1オンスの銅パターンの単位面積当たりの抵抗は、室温で約0.53m です。

2. PCB層の間に大きな電流を流す場合は、ビア（層間接続）を使って複数の並列電流パスを十分に設けて、これらの電流パスにより導入される抵抗とインダクタンスを最小にし、ビアの電流定格を超えないようにします。
3. 電力プレーンとグラウンド・プレーンは、できるだけ重ならないようにします。必ずしも必要なことではありませんが、一般に、同じPCB層に電力プレーンと信号グラウンド・プレーンを設けるのが一番容易です。最初の入力コンデンサの近くでは入力グラウンド電流がコンバータから流出してバッテリーに戻りますが、各プレーンはこの場所で接続する必要があります。

4. 条件の厳しい信号ライン（ADP3020の電圧検出ラインや電流検出ラインなど）が、電源回路を通過する場合は、信号グラウンド・プレーンをこれらの信号ラインと電源回路パターン間に配置できれば最善の方法です。この配置はシールドとして機能して、信号に対するノイズの混入が最小になりますが、その替わり信号グラウンドのノイズが少し多くなります。
5. ADP3020のPGNDピンを、セラミック・バイパス・コンデンサにVINピンで接続した後に、できるだけ短いパターンで電源グラウンド・プレーンに接続します。ただし、電源グラウンド・プレーンはADP3020などの他の信号部品の下を通過させないようにします。必要に応じて、前述のガイドラインに従って、電源グラウンド・プレーンと信号回路の間で信号プレーンをシールドとして使います。
6. ADP3020のAGNDピンはREFコンデンサに接続した後に、信号グラウンド・プレーンに接続する必要があります。信号グラウンド・プレーンを使用できない場合は、電源コンバータ内の他の信号グラウンド回路への短い接続を使用します。
7. 電源電流がこれらのコンデンサのグラウンドに流入しても、電源コンバータの出力コンデンサは信号グラウンド・プレーンに接続する必要があります。このため、入力コンデンサと出力コンデンサの間の信号グラウンド・プレーンには、条件の厳しいグラウンド接続（例：電源コンバータの信号回路）を設けないようにする必要があります。また、プレーン内の接続パスを短くする（入力コンデンサと出力コンデンサを近づけて配置する）ことも必要です。
8. 出力コンデンサは、電源が接続されている負荷（またはコネクタ）のできるだけ近くに接続してください。負荷が分散している場合は、コンデンサも分散させ、さらに負荷がダイナミックになる傾向のある位置に重点的に配置します。
9. 次に説明するように、信号ラインとスイッチング電源パス・ループの交差は、絶対に避けてください。
11. 下側FETのソース（アノード）とドレイン（カソード）の間に電力ショットキ・ダイオード（DC定格1~2A）を接続すると、上側FET内でのスイッチング消費電力を小さくすることに役立ちます。有効なショットキ・ダイオードがないと、スイッチング・イベントに続くシーケンスでこの電力が消費されます。下側FETは、上側FETがターンオンしないままで（貫通の防止に必要）ターンオフします。電源コンバータ内で還流する電流は、下側FETのチャンネルを通過する電流パスを失うため、FETの寄生ドレイン・ダイオードを経由して流れます。上側FETがターンオンしても、下側FETの寄生ドレイン・ダイオードの逆回復特性により、ドレイン電圧が迅速に上がるのが妨げます。そのため、上側FETに非常に大きな電流が流れ、その両端に一時的に大電圧が発生し、この電圧が上側FET内での消費電力を増加させます。このショットキ・ダイオードは、下側FETがターンオフしたときに還流電流の大部分を流し、またもともと逆回復時間がないので、この問題を最小に抑えます。
12. 電力を消費する部品（例：パワーMOSFET）をPCBにハンダ付けする際は、実装パッド上とその周辺に、充分な数のビアを設けることを推奨します。これには、ビア（電流パスを構成している場合）を通過する電流定格を大きくし、さらに熱性能を強化するという2つの理由があります。熱を空中に放散するプレーンが存在するPCBの反対面にビアが接続されている場合は、特に効果的です。
13. スwitchング電源パスほどではありませんが、出力電源パスの占める領域も小さくする必要があります。出力電源パスは、インダクタ、出力コンデンサ、入力コンデンサに戻る電流パスで構成されます。
14. EMIを封じるためには、電源グラウンド・プレーンが出力コンデンサ以外の全電源部品の下に行きわたるようにしてください。この全電源部品とは、入力コンデンサ、パワーMOSFET、ショットキ・ダイオード、インダクタ、リンギングの抑止のために接続されるすべての緩衝部品のことです。電圧検出ラインや電流検出ラインなど他のすべての回路や信号ラインの下には、電源グラウンドが配置されないようにしてください。

## 電源回路

10. PCB上でスイッチング電源パスが占める領域は最小にして、輻射されるスイッチング・ノイズ・エネルギー（EMI）を最小に抑えてください。注意を怠ると、PCシステム全体のEMI問題や、電源コンバータ制御回路内でのノイズに関係する問題が発生することがあります。スイッチング電源パスは、入力コンデンサと2個のFET（使用する場合は、電力ショットキ・ダイオードの場合も）を通過し、さらにすべてのPCBパターンとプレーンを通過する電流パスにより、ループを形成します。このパス内のパターンを短く、かつ太くすることは、次の2つの理由で重要です。第一に、スイッチング・ループ内で高エネルギーのリンギングを発生させるインダクタンスを小さくできる点。次に、最小の電圧損失で大きな電流を流せることです。

## 信号回路

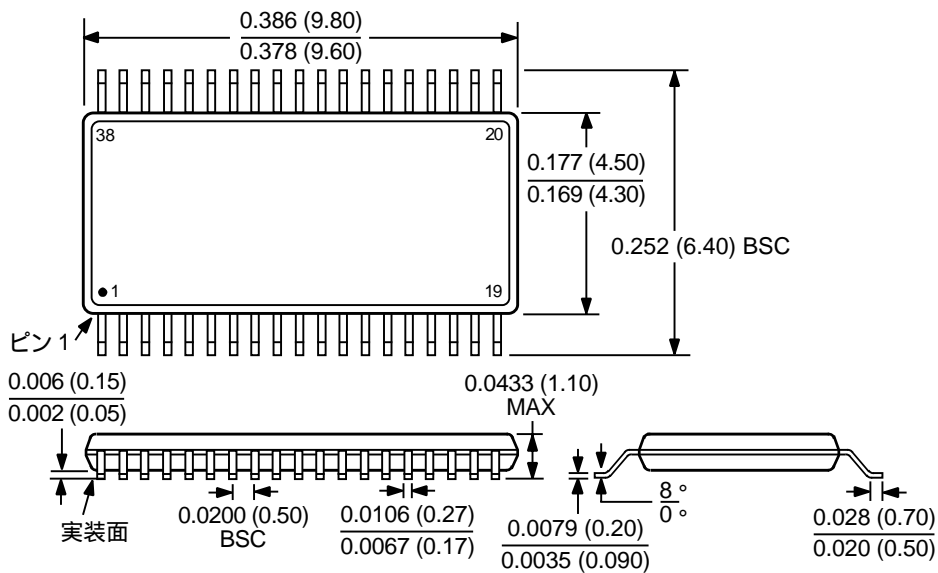
15. CSとSWのパターンは上側MOSFETのドレインとソースにケルビン接続して、電流検出コンパレータ接続のPCB上を流れる電流がさらなる電圧降下を起こし、検出電圧に影響が発生しないようにしてください。出力コンデンサとAGNDピン間の電圧降下を抑えて電圧レギュレーションに影響が出ないようにするため、ADP3020は、出力コンデンサ・バンクの近くで、かつ出力電源パスから離して配置することを推奨します。

# ADP3020

## 外形寸法

サイズはインチと (mm) で示します。

38ピンTSSOP  
(RU-38)





# ADP3020

TDS5/2000/2000

PRINTED IN JAPAN

