



18 V、12 A、ステップダウン・レギュレータ、プログラマブル電流制

データシート

ADP2389/ADP2390

特長

入力電圧:4.5 V ~ 18 V
 連続出力電流:12 A
 内蔵 MOSFET:17 mΩ ハイサイド / 4.5 mΩ ローサイド
 $0.6 \text{ V} \pm 0.5\%$ リファレンス電圧
 プログラマブル・スイッチング周波数範囲:200 kHz ~ 2200 kHz
 強化された過渡応答
 プログラマブル電流制限、精度 $\pm 10\%$
 高精度イネーブルとパワーグッド
 外部補償機能とソフト・スタート機能
 PFM モード (ADP2390 のみ)
 プリジャージ出力条件下でのスタートアップ
 ADIsimPower 設計ツールによるサポート

アプリケーション

通信インフラストラクチャ
 ネットワーキング、サーバー
 工業用機器、計装機器
 健康機器、医療機器
 中間電源としてのレール変換
 DC/DC ポイント・オブ・ロード (POL) アプリケーション

概要

ADP2389/ADP2390 は、電流モード制御、同期型ステップダウン DC/DC レギュレータで、17 mΩ のハイサイド・パワー MOSFET と 4.5 mΩ の同期整流 MOSFET を内蔵し、効率の高いソリューションを提供します。ADP2390 は、パルス周波数変調 (PFM) モードで動作し、軽負荷時のシステム効率を向上します。ADP2389/ADP2390 は、4.5 V ~ 18 V の入力電圧で動作し、最大 12 A の出力電流を供給できます。出力電圧は 0.6 V に調整でき、スイッチング周波数は 200 kHz ~ 2200 kHz の範囲で設定できます。

ADP2389/ADP2390 は、高い効率と設計の柔軟性が求められる高性能アプリケーションを対象に設計されています。外部補償機能とソフト・スタート機能により、柔軟な設計が可能です。パワーグッド出力と高精度なイネーブル入力により、シンプルで信頼性のあるパワー・シーケンシングが実現します。強化された過渡応答機能により、負荷過渡応答の性能が向上し、出力容量が低減されます。プログラマブル電流制限により、インダクタ設計を最適化して、コンパクトなソリューションを提供できます。

その他の特長として、低電圧ロックアウト (UVLO)、過電圧保護 (OVP)、過電流保護 (OCP)、サーマル・シャットダウン (TSD) などの機能があります。

代表的なアプリケーション回路

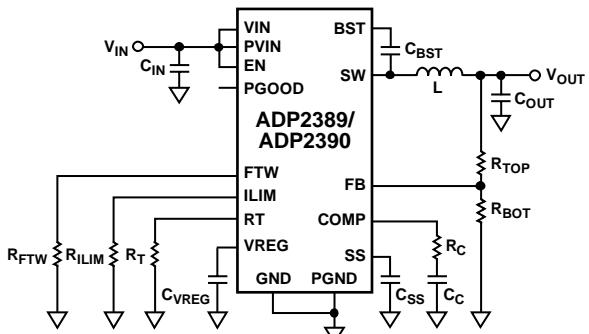


図 1.

12192-001

ADP2389/ADP2390 は、-40 °C ~ +125 °C のジャンクション温度範囲で動作し、32 ピン、5 mm × 5 mm の LFCSP パッケージを採用しています。

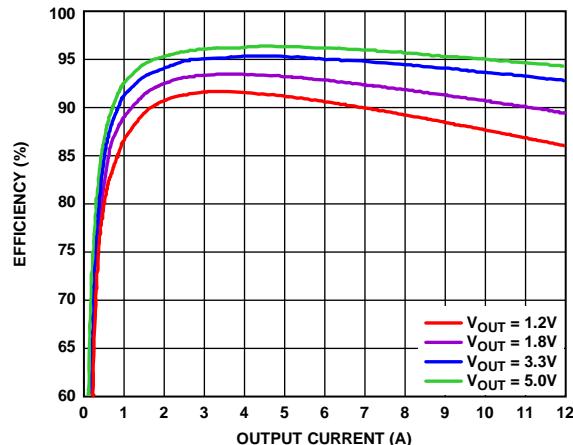


図 2. ADP2389 効率と出力電流の関係、
 V_{IN} = 12 V, f_{SW} = 300 kHz

12192-002

アナログ・デバイセズ社は、提供する情報が正確で信頼できるものであることを期していますが、その情報の利用に関して、あるいは利用によって生じる第三者の特許やその他の権利の侵害に関して一切の責任を負いません。また、アナログ・デバイセズ社の特許または特許の権利の使用を明示的または暗示的に許諾するものではありません。仕様は、予告なく変更される場合があります。本紙記載の商標および登録商標は、それぞれの所有者の財産です。※日本語版資料は REVISION が古い場合があります。最新の内容については、英語版をご参照ください。

Rev. 0

©2016 Analog Devices, Inc. All rights reserved.

アナログ・デバイセズ株式会社

本 社 / 〒105-6891 東京都港区海岸 1-16-1 ニューピア竹芝サウスタワービル
 電話 03 (5402) 8200
 大阪営業所 / 〒532-0003 大阪府大阪市淀川区宮原 3-5-36 新大阪トラストタワー
 電話 06 (6350) 6868

目次

特長	1
アプリケーション	1
代表的なアプリケーション回路	1
概要	1
改訂履歴	2
詳細機能ブロック図	3
仕様	4
絶対最大定格	6
熱情報	6
ESD に関する注意	6
ピン配置およびピン機能の説明	7
代表的な性能特性	8
動作原理	12
制御方式	12
PFM モード (ADP2390 のみ)	12
高精度イネーブル／シャットダウン	12
内蔵レギュレータ (VREG)	12
ブートストラップ回路	12
発振器	12
ソフト・スタート	13
高速過渡応答	13
パワーグッド	13
ピーク電流制限と短絡保護	13
過電圧保護 (OVP)	13

低電圧ロックアウト (UVLO)	13
サーマル・シャットダウン	13
アプリケーション情報	14
入力コンデンサの選択	14
出力電圧の設定	14
インダクタの選択	14
出力コンデンサの選択	15
入力電圧 UVLO の設定	15
補償回路の設計	15
設計例	17
出力電圧の設定	17
周波数の設定	17
インダクタの選択	17
出力コンデンサの選択	17
補償コンポーネント	18
ソフト・スタート時間の設定	18
入力コンデンサの選択	18
設計例の回路図	18
外付けコンポーネントに関する推奨事項	19
回路基板レイアウトに関する推奨事項	20
代表的なアプリケーション回路	22
外形寸法	23
オーダー・ガイド	23

改訂履歴

8/15—Revision 0:初版

詳細機能ブロック図

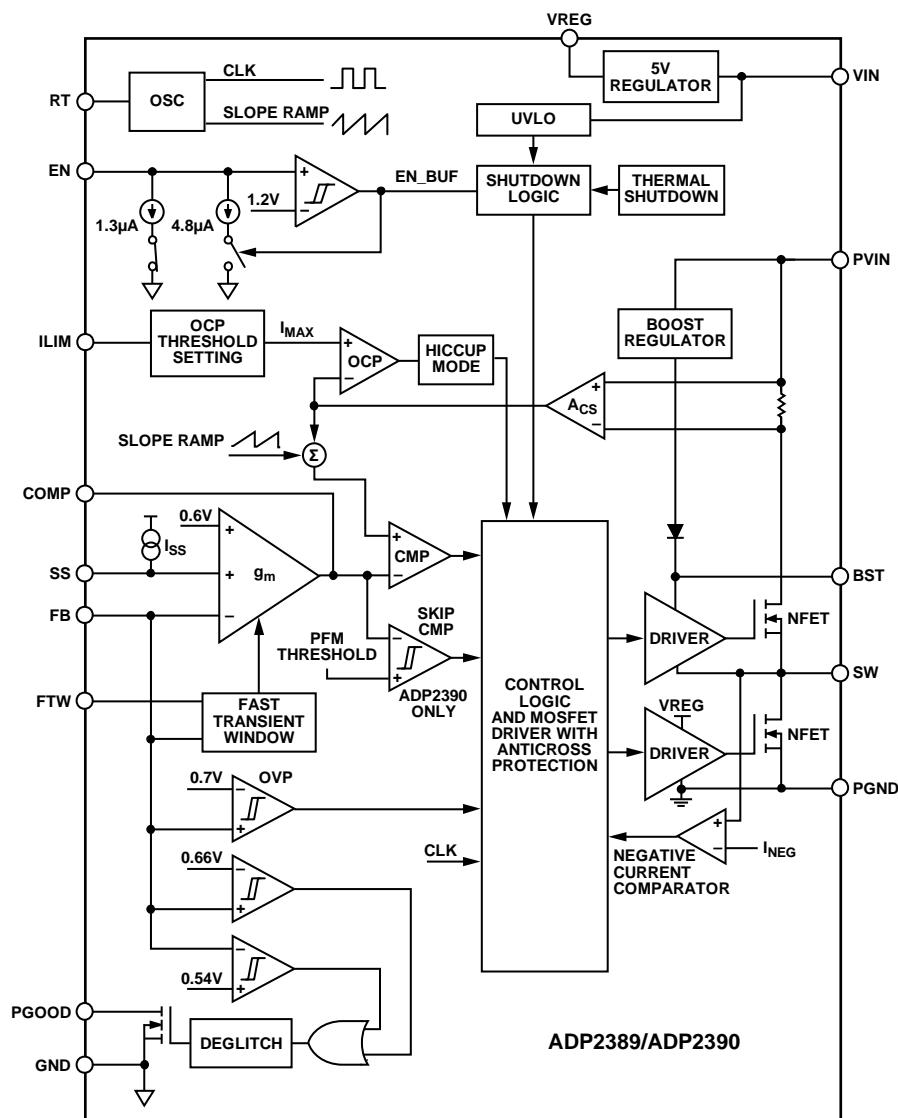


図 3. ADP2389/ADP2390 詳細機能 ブロック図

12192-003

仕様

特に指定のない限り、 $V_{PVIN} = V_{VIN} = 12\text{ V}$ 、仕様の最小値／最大値については $T_J = -40\text{ }^\circ\text{C} \sim +125\text{ }^\circ\text{C}$ 、仕様の代表値については $T_A = 25\text{ }^\circ\text{C}$ 。

表 1.

Parameter	Symbol	Test Conditions/Comments	Min	Typ	Max	Units
SUPPLY VOLTAGE (PVIN AND VIN)						
PVIN Voltage Range	V_{PVIN}		4.5	18		V
VIN Voltage Range	V_{VIN}		4.5	18		V
Quiescent Current	I_Q	No switching		1.16	1.5	mA
Shutdown Current	I_{SHDN}	$EN = GND$		7.5	20	μA
VIN Undervoltage Lockout Threshold	UVLO	V_{IN} rising V_{IN} falling		4.2	4.4	V
			3.5	3.7		V
FEEDBACK (FB)						
FB Regulation Voltage	V_{FB}	$0\text{ }^\circ\text{C} < T_J < 85\text{ }^\circ\text{C}$ $-40\text{ }^\circ\text{C} < T_J < +125\text{ }^\circ\text{C}$	0.597 0.594	0.6 0.6	0.603 0.606	V V
FB Bias Current	I_{FB}			0.01	0.1	μA
ERROR AMPLIFIER (EA)						
Transconductance	g_m		450	500	550	μS
EA Source Current	I_{SOURCE}		40	50	60	μA
EA Sink Current	I_{SINK}		40	50	60	μA
INTERNAL REGULATOR (VREG)						
VREG Voltage	V_{VREG}	$I_{VREG} = 10\text{ mA}$	4.8	5	5.2	V
Dropout Voltage		$I_{VREG} = 50\text{ mA}$		355		mV
Regulator Current Limit				100		mA
SWITCH NODE (SW)						
On Resistance ¹						
High-Side	R_{DSON_H}	$V_{BOOT} = 5\text{ V}$		17	30	$\text{m}\Omega$
Low-Side	R_{DSON_L}	$V_{VREG} = 5\text{ V}$		4.5	9	$\text{m}\Omega$
SW Minimum On Time ²	t_{MIN_ON}			100		ns
SW Minimum Off Time ²	t_{MIN_OFF}			150		ns
CURRENT LIMIT						
ILIM Voltage	V_{ILIM}			0.592		V
ILIM Current Range	I_{ILIM}		1.8	12		μA
High-Side Peak Current Limit	I_{OCP}	$R_{ILIM} = 59\text{ k}\Omega$	15	16.8	18.6	A
Low-Side Negative Current Limit ²				4		A
BST						
Bootstrap Voltage	V_{BOOT}		4.6	5	5.4	V
OSCILLATOR (RT)						
Switching Frequency	f_{SW}	$R_T = 100\text{ k}\Omega$	540 200	600 2200	660 2200	kHz kHz
Switching Frequency Range						
FAST TRANSIENT WINDOW (FTW)						
Fast Transient Response Window		$R_{FTW} = 100\text{ k}\Omega$		± 2		%
Minimum Fast Transient Response Window ²				± 1		%
SS						
SS Pin Pull-Up Current	I_{SS}		2.7	3.4	4.1	μA

データシート

ADP2389/ADP2390

Parameter	Symbol	Test Conditions/Comments	Min	Typ	Max	Units
PGOOD						
FB Threshold			106	110	114	%
Rising			86	90	94	%
Falling						
FB Hysteresis						
Rising				5		%
Falling				5		%
Power-Good Deglitch Time		PGOOD from low to high PGOOD from high to low		16		Cycles
		V _{PGOOD} = 5 V		16		Cycles
PGOOD Leakage Current		V _{PGOOD} = 5 V		0.01	0.1	μA
PGOOD Output Low Voltage		I _{PGOOD} = 1 mA	150	260		mV
EN						
EN Rising Threshold				1.2	1.28	V
EN Falling Threshold			1.02	1.1		V
EN Source Current		EN voltage < 1.1 V EN voltage > 1.2 V		6.1		μA
				1.3		μA
THERMAL						
Thermal Shutdown Threshold				150		°C
Thermal Shutdown Hysteresis				25		°C

¹ ピン間の測定値。

² 設計により保証。

絶対最大定格

表 2.

Parameter	Rating
PVIN, VIN, EN, PGOOD	-0.3 V to +22 V
SW	-1 V to +22 V
BST	$V_{SW} + 6 \text{ V}$
FB, SS, COMP, RT, ILIM, FTW, VREG	-0.3 V to +6 V
PGND to GND	-0.3 V to +0.3 V
Operating Junction Temperature Range	-40°C to +125°C
Storage Temperature Range	-65°C to +150°C
Soldering Conditions	JEDEC J-STD-020

上記の絶対最大定格を超えるストレスを加えると、デバイスに恒久的な損傷を与えることがあります。この規定はストレス定格のみを指定するものであり、この仕様の動作のセクションに記載する規定値以上でのデバイス動作を定めたものではありません。製品を長時間絶対最大定格状態に置くと、製品の信頼性に影響を与えることがあります。

特に指定のない限り、その他のすべての電圧は GND を基準とされています。

熱情報

θ_{JA} は最悪の条件、すなわち、回路基板 (JEDEC 規格の 4 層) に表面実装パッケージをハンダ付けした状態で規定しています。

表 3. 热抵抗

Package Type	θ_{JA}	θ_{JC}	Unit
32-Lead LFCSP	41	2.2	° C/W

ESD に関する注意



ESD (静電放電) の影響を受けやすいデバイスです。電荷を帯びたデバイスや回路ボードは、検知されないまま放電することがあります。本製品は当社独自の特許技術である ESD 保護回路を内蔵してはいますが、デバイスが高エネルギーの静電放電を被った場合、損傷を生じる可能性があります。したがって、性能劣化や機能低下を防止するため、ESD に対する適切な予防措置を講じることをお勧めします。

ピン配置およびピン機能の説明

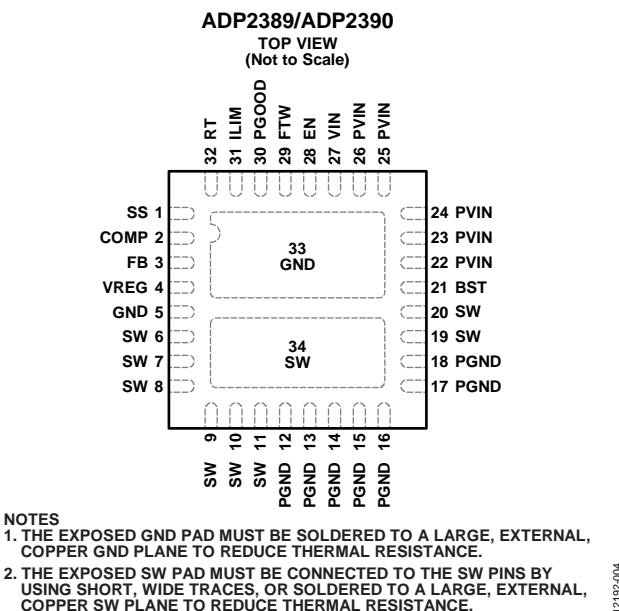


図 4. ピン配置（上面図）

表 4. ピン機能の説明

ピン番号	記号	説明
1	SS	ソフト・スタート制御。SS ピンと GND の間に 1 個のコンデンサを接続して、ソフト・スタート時間を設定します。
2	COMP	エラー・アンプ出力。COMP ピンと GND の間に RC ネットワークを接続します。
3	FB	帰還電圧の検出入力。このピンは出力電圧 V_{OUT} からの抵抗分圧器に接続します。
4	VREG	内部 5 V レギュレータの出力。制御回路はこの電圧から給電されます。このピンと GND の間に $1 \mu F$ の X7R または X5R セラミック・コンデンサを接続します。
5	GND	アナログ・グラウンド。
6 -11, 19, 20	SW	スイッチ・ノード。このピンは、インダクタに接続します。
12 - 18	PGND	電源グラウンド。ローサイド MOSFET のリターン。
21	BST	ハイサイド・ゲート・ドライブ用の電源レール。SW と BST の間に $0.1 \mu F$ の X7R または X5R コンデンサを接続します。
22 - 26	PVIN	電源入力。PVIN は入力電源に接続し、このピンと PGND の間にバイパス・コンデンサを接続します。
27	VIN	制御回路用の電源入力。低等価直列抵抗 (ESR) コンデンサをデバイスのできるだけ近くに配置して、GND への VIN をバイパスします。VIN を PVIN に直接接続します。
28	EN	高精度イネーブル。外付け抵抗分圧器を使用して、ターンオン閾値を設定します。デバイスを自動的にイネーブルにするには、EN ピンを PVIN に接続します。
29	FTW	高速過渡応答範囲の設定。高速過渡応答範囲を設定するには、FTW ピンと GND の間に抵抗を接続します。
30	PGOOD	パワーグッド出力 (オープンドレイン)。PGOOD とプルアップ電圧の間に $10 k\Omega \sim 100 k\Omega$ のプルアップ抵抗を接続することを推奨します。
31	ILIM	電流制限閾値の設定。ILIM ピンと GND の間に抵抗を接続して、電流制限の閾値を設定します。
32	RT	周波数の設定。RT ピンと GND の間に抵抗を接続して、 $200 \text{ kHz} \sim 2.2 \text{ MHz}$ の範囲でスイッチング周波数を設定します。
33	EP, GND	GND の露出パッド。GND の露出パッドは、熱抵抗を低減できるように、大きな銅製の外付け GND プレーンにハンダ付けする必要があります。
34	EP, SW	SW の露出パッド。SW の露出パッドは、熱抵抗を低減できるように、短く幅広いパターンを使用して SW ピンに接続するか、大きな銅製の外付け SW プレーンにハンダ付けする必要があります。

代表的な性能特性

特に指定のない限り、 $T_A = 25^\circ\text{C}$ 、 $V_{\text{PVIN}} = V_{\text{VIN}} = 12\text{ V}$ 、 $V_{\text{OUT}} = 1.8\text{ V}$ 、 $L = 1\text{ }\mu\text{H}$ 、 $C_{\text{OUT}} = 5 \times 100\text{ }\mu\text{F}$ 、 $f_{\text{sw}} = 500\text{ kHz}$ 。

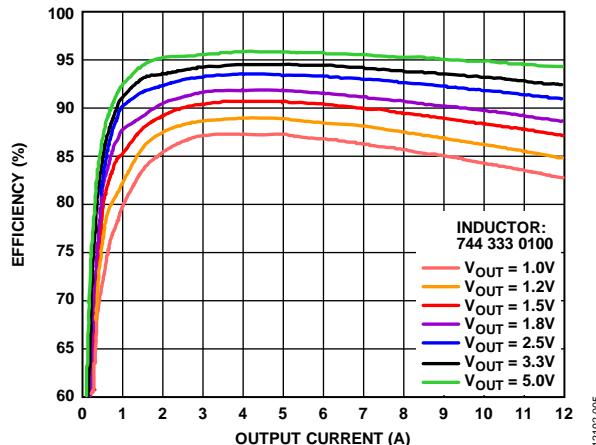


図 5. $V_{\text{PVIN}} = 12\text{ V}$ 、 $f_{\text{sw}} = 600\text{ kHz}$ での ADP2389 の効率

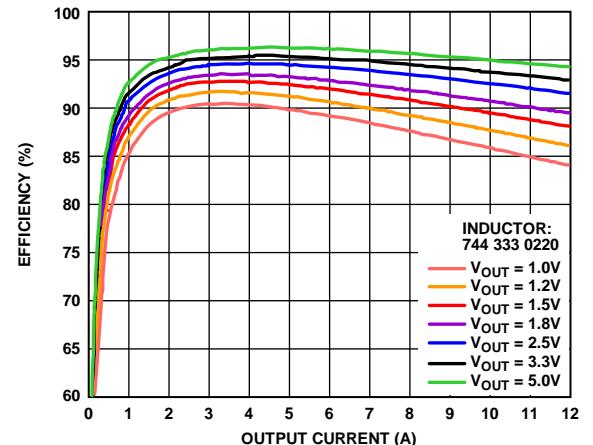


図 8. $V_{\text{PVIN}} = 12\text{ V}$ 、 $f_{\text{sw}} = 300\text{ kHz}$ での ADP2389 の効率

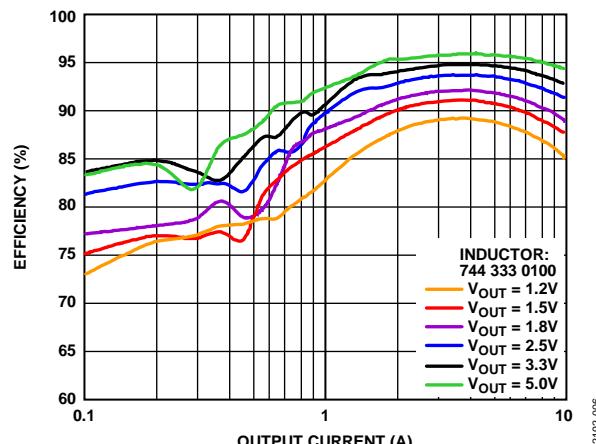


図 6. $V_{\text{PVIN}} = 12\text{ V}$ 、 $f_{\text{sw}} = 600\text{ kHz}$ での ADP2390 の効率

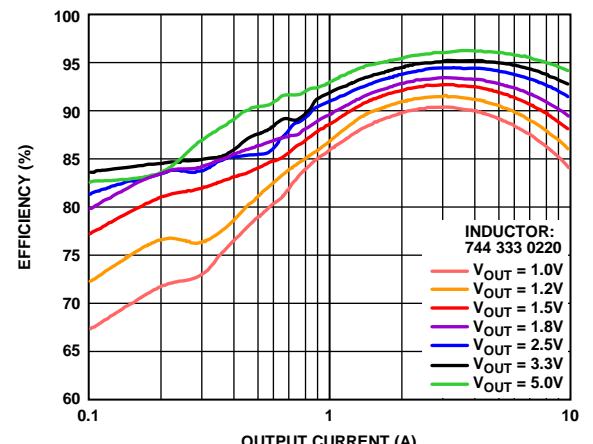


図 9. $V_{\text{PVIN}} = 12\text{ V}$ 、 $f_{\text{sw}} = 300\text{ kHz}$ での ADP2390 の効率

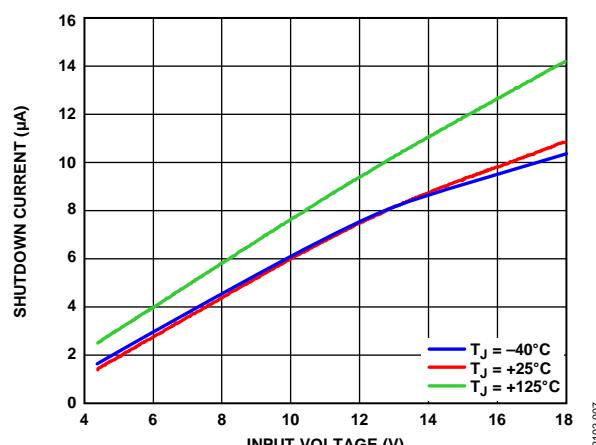


図 7. シャットダウン電流 (I_{SHDN}) と入力電圧の関係

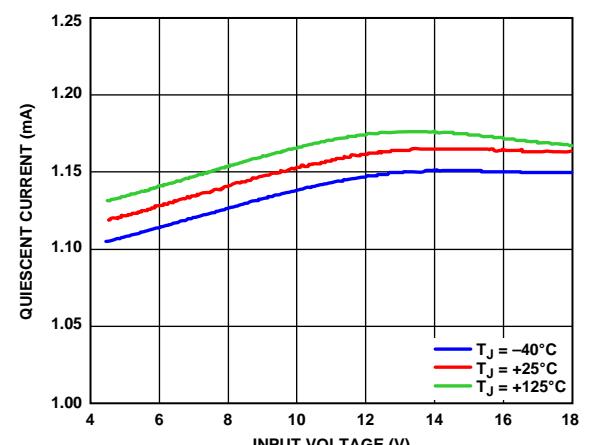


図 10. 自己消費電流 (I_Q) と入力電圧の関係

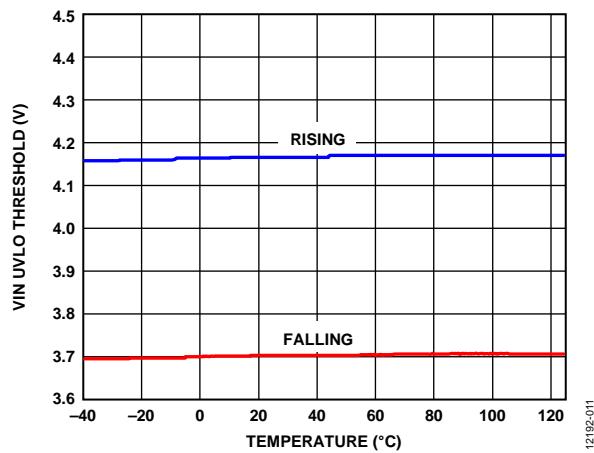


図 11. VIN UVLO 閾値と温度の関係

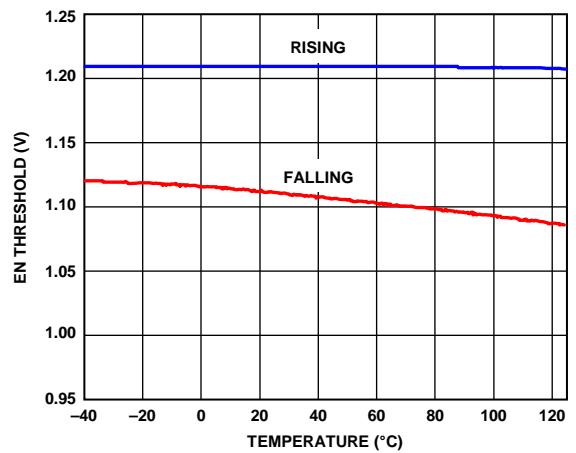


図 14. EN 閾値と温度の関係

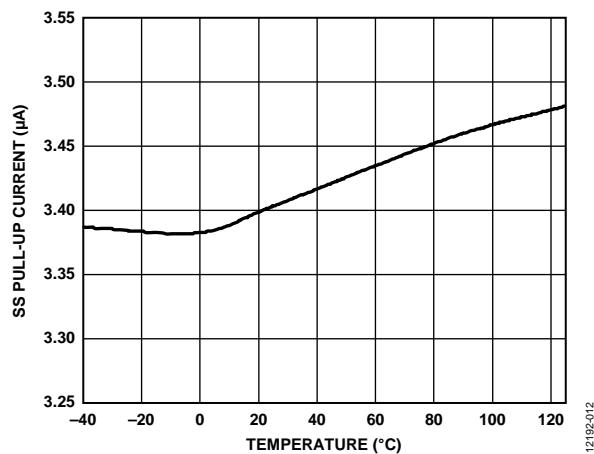


図 12. SS ピンのプルアップ電流と温度の関係

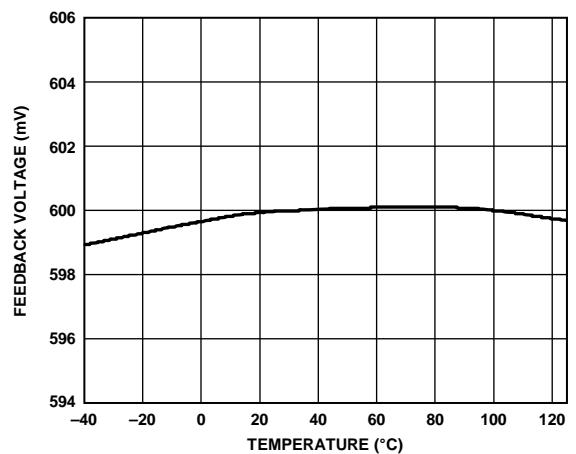


図 15. 帰還電圧と温度の関係

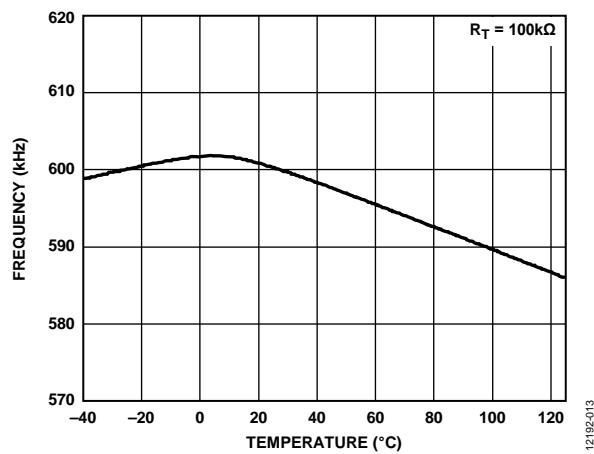


図 13. 周波数と温度の関係

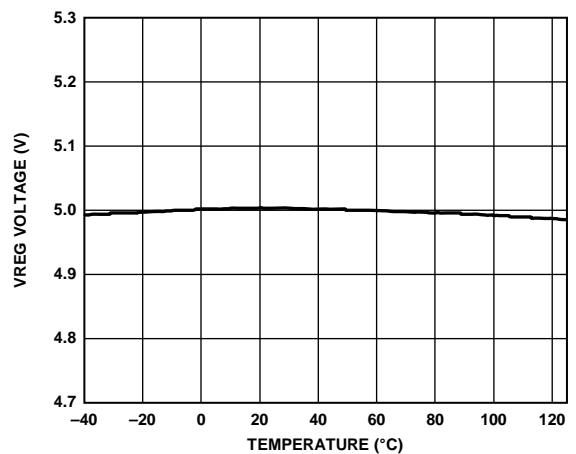


図 16. VREG 電圧と温度の関係

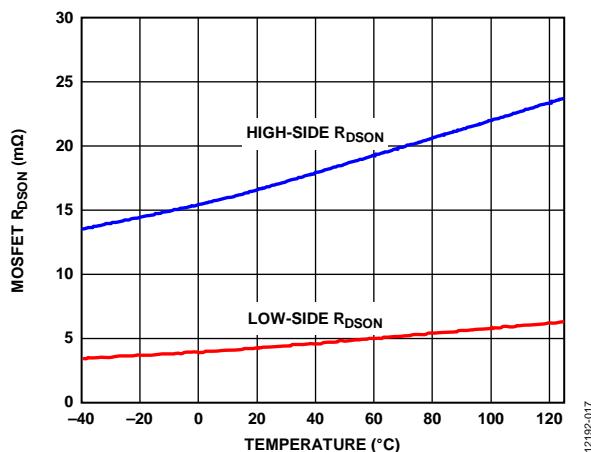
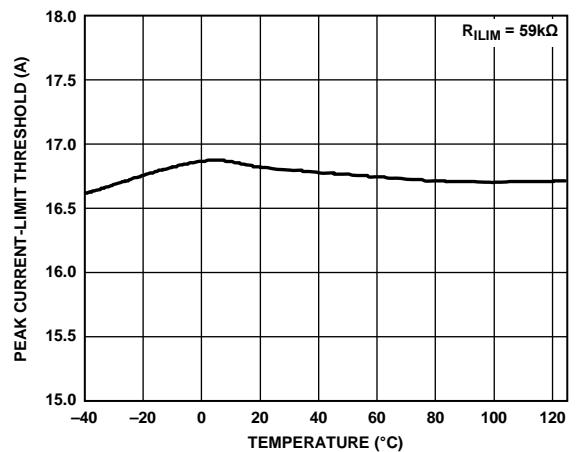
図 17. MOSFET R_{DSON} と温度の関係

図 20. ピーク電流制限の閾値と温度の関係

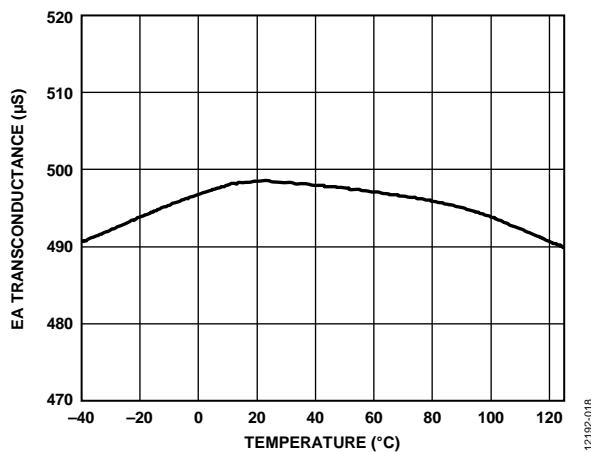


図 18. EA トランジスタコンダクタンスと温度の関係

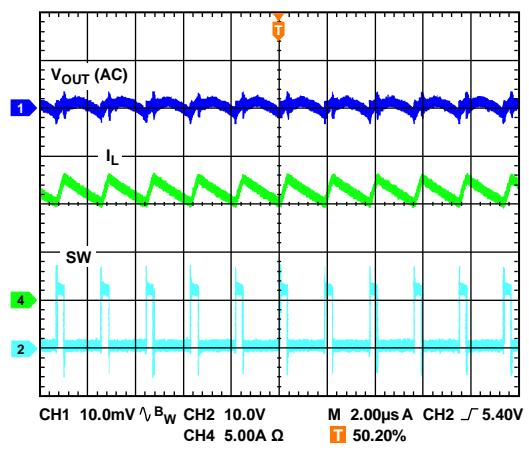


図 21. 連続導通モード (CCM) の波形

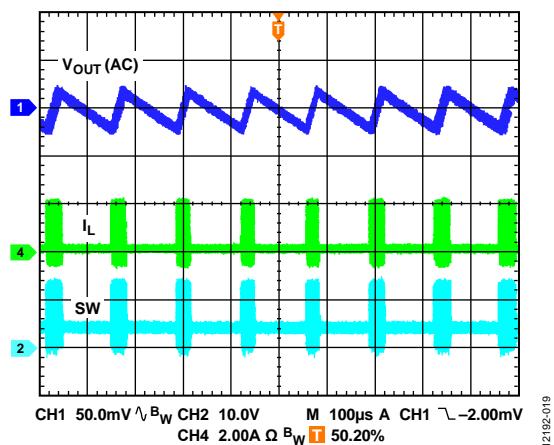


図 19. PFM モードの波形 (ADP2390)

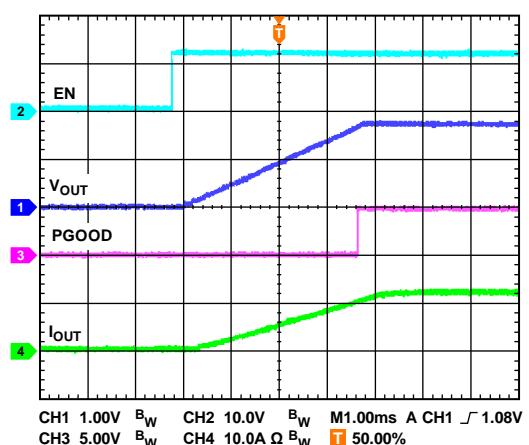


図 22. 最大負荷でのソフト・スタート

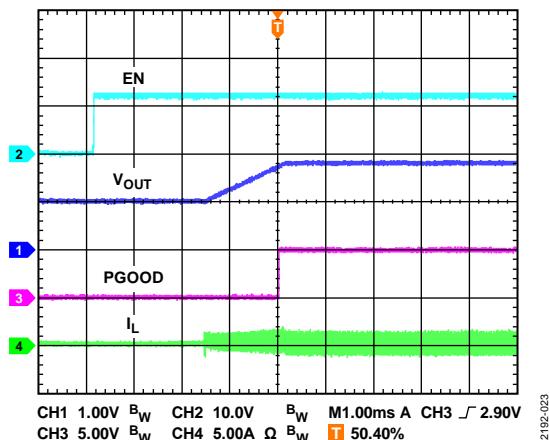


図 23. プリチャージ出力

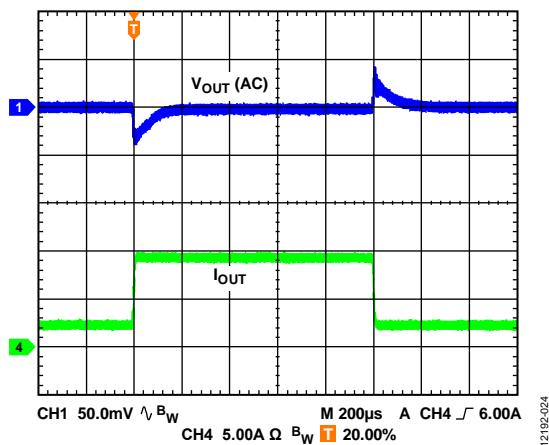
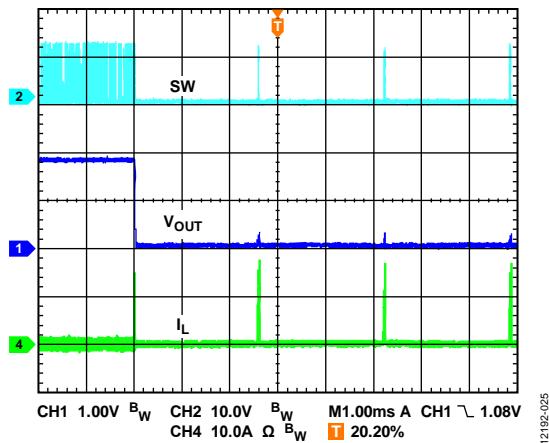
図 24. 高速過渡応答がイネーブルでの負荷過渡応答、
 $I_{\text{OUT}} = 2.4 \text{ A} \sim 9.6 \text{ A}$ 

図 25. 出力短絡への移行

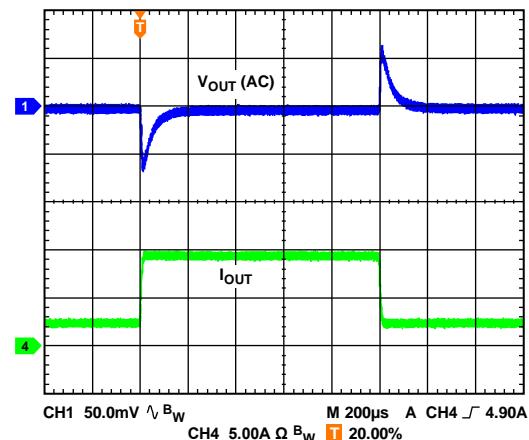
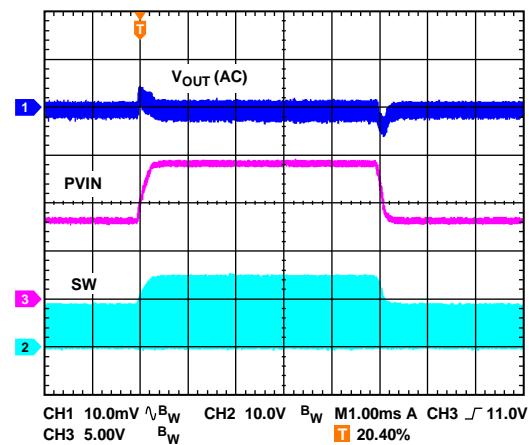
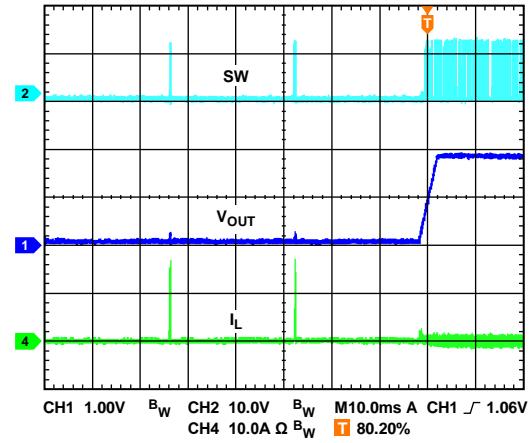
図 26. 負荷過渡応答、 $I_{\text{OUT}} = 2.4 \text{ A} \sim 9.6 \text{ A}$ 図 27. ライン過渡応答、 $V_{\text{PVIN}} = 8 \text{ V} \sim 14 \text{ V}$ 、 $I_{\text{OUT}} = 12 \text{ A}$ 

図 28. 出力短絡からの回復

動作原理

ADP2389/ADP2390 は、同期型ステップダウン DC/DC レギュレータです。これらのデバイスには、電流モード制御アーキテクチャが採用されていて、ハイサイド・パワー・スイッチとローサイド同期整流器が内蔵されています。このレギュレータは、高い効率と設計の柔軟性を必要とする高性能アプリケーションを対象としています。

ADP2389/ADP2390 は、4.5 V ~ 18 V の範囲の入力電圧で動作し、出力電圧を 0.6 V に調整できます。設計の柔軟性を高めるその他の機能として、プログラマブル・スイッチング周波数、プログラマブル・ソフト・スタート、プログラマブル電流制限、外部補償、高精度イネーブル、およびパワーグッド出力などがあります。

制御方式

ADP2389/ADP2390 には、固定周波数、ピーク電流モードのパルス幅変調 (PWM) 制御アーキテクチャが採用されています。発振器の各サイクルの開始時に、ハイサイド MOSFET がオンになります。インダクタに正電圧がかかります。電流検出信号がピーク・インダクタ電流の閾値を超えるまでインダクタの電流 (I_L) が増加して、ハイサイド MOSFET がオフになります。ローサイド MOSFET がオンになります。これにより、インダクタに負電圧がかかり、インダクタ電流が減少します。ローサイド MOSFET は、サイクルの残りの部分にわたってオン状態に保たれます。

PFM モード (ADP2390 のみ)

ADP2390 は、軽負荷時に PFM モードで動作できます。COMP ピン電圧が PFM スレッショールド電圧を下回ると、デバイスは PFM モードに移行します。PFM モードでは、デバイスが FB 電圧を監視して、出力電圧をレギュレーションします。ハイサイド MOSFET とローサイド MOSFET はオフであるため、負荷電流が OUT コンデンサを放電し、出力電圧が降下します。FB 電圧が 0.605 V を下回ると、デバイスはスイッチングを開始し、インダクタ電流によって出力コンデンサが充電されるに従って出力電圧が増加します。FB 電圧が 0.62 V を上回ると、FB 電圧が 0.605 V に降下するまでデバイスがハイサイド MOSFET とローサイド MOSFET の両方をオフにします。PFM モードでは、出力電圧リップルが PWM モードでのリップルよりも大きくなります。

高精度イネーブル/シャットダウン

EN 入力ピンは、1.2 V (typ) の高精度アナログ閾値と 100 mV のヒステリシスを備えています。イネーブル・ピン (EN) 電圧が 1.2 V を超えると、レギュレータがオンになります。この電圧が 1.1 V (typ) を下回るとレギュレータはオフになります。入力電力を加えたときにレギュレータを自動的に始動させるには、EN ピンを PVIN に接続します。

高精度の EN ピンには、EN ピンがオープンのときにデフォルトでオフになるプルダウン電流源 ($5 \mu A$) が内蔵されています。

EN ピンの電圧が 1.2 V (typ) を超えると、ADP2389/ADP2390 がイネーブルになります。EN ピンの内部プルダウン電流源が $1 \mu A$ まで減少します。これにより、PVIN UVLO とヒステリシスを設定できるようになります。

内蔵レギュレータ (VREG)

内蔵レギュレータは、内部回路に安定した電源を供給します。VREG ピンと GND の間に $1 \mu F$ の X7R または X5R セラミック・コンデンサを接続してください。内蔵レギュレータは、外部負荷電流の最大値を超えたときに出力を保護する電流制限回路を備えています。

ブーストストラップ回路

ADP2389/ADP2390 は、ハイサイド MOSFET のゲート駆動電圧を供給するブーストストラップ・レギュレータを内蔵しています。ブーストストラップ・レギュレータは、差動検出を使用して BST ピンと SW ピンの間に 5 V のブーストストラップ電圧を生成します。

BST ピンと SW ピンの間に $0.1 \mu F$ の X7R または X5R セラミック・コンデンサを接続してください。

発振器

ADP2389/ADP2390 (f_{sw}) のスイッチング周波数は、RT ピンによって制御されます。RT ピンと GND の間の抵抗 (R_T) により、次式に従ってスイッチング周波数を設定できます。

$$f_{sw}(\text{kHz}) = \frac{67,000}{R_T(\text{k}\Omega) + 12}$$

100 kΩ の抵抗で周波数が 600 kHz に設定され、44.2 kΩ の抵抗で周波数が 1.2 MHz に設定されます。Figure 29 に、 f_{sw} と R_T の代表的な関係を示します。

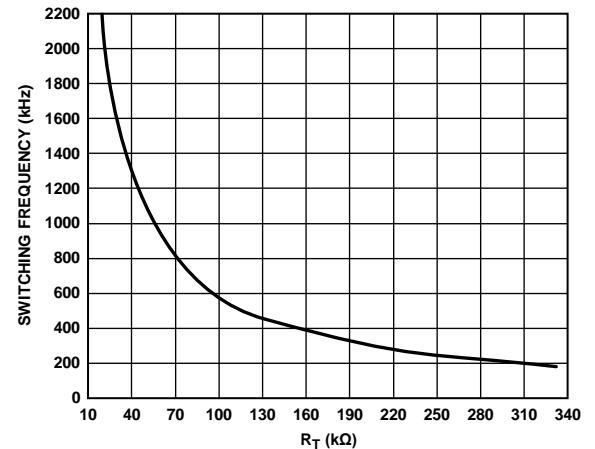


図 29. スイッチング周波数 (f_{sw}) と R_T の関係

ソフト・スタート

SS ピンは、ソフト・スタート時間を設定します。SS ピンと GND の間にコンデンサを接続すると、内部電流がこのコンデンサを充電してソフト・スタート・ランプが設定されます。次式を使用して、ソフト・スタート時間を計算します。

$$t_{ss} = \frac{0.6 V \times C_{ss}}{I_{ss}}$$

ここで、

C_{ss} はソフト・スタート容量。

I_{ss} は、ソフト・スタート・プルアップ電流 (3.4 μA)。

パワーアップ前に出力電圧がプリチャージされると、ADP2389/ADP2390 によって、ソフト・スタート電圧が FB ピンの電圧を超えるまでローサイド MOSFET がオフに維持されます。

高速過渡応答

ADP2389/ADP2390 は FTW ピンを使用して、高速過渡応答範囲を設定します。範囲を設定するには、FTW ピンと GND の間に抵抗 (R_{FTW}) を接続します。次式を使用して、範囲の閾値を計算します。

$$\text{Window Threshold} = \frac{200}{R_{FTW}(\text{k}\Omega) + 1} \%$$

出力電圧が設定範囲よりも大きい場合は、高速過渡応答がイネーブルになります。FTW ピンがオープンで最小範囲が 1% の場合、高速過渡応答機能はディスエーブルになります。

高速過渡応答の誤トリガを防止するには、範囲の閾値を出力リップルよりも 2 倍大きくする必要があります。

パワーグッド

パワーグッド (PGOOD) ピンはアクティブ・ハイのオープンドレイン出力で、所定の電圧にプルアップする外付け抵抗が必要です。PGOOD ピンのロジック・ハイは、FB ピンの電圧 (出力電圧) が目標値の ±10% に収まっている間で、PGOOD がハイ・レベルにプルアップされるまで 16 サイクルの待機期間があることを示します。ロジック・ローは、FB ピンの電圧が目標値の ±10% に収まつておらず、PGOOD がロー・レベルにプルダウンされるまで 16 サイクルの待機期間があることを示します。

ピーク電流制限と短絡保護

ADP2389/ADP2390 は、電流の暴走を防止するため、サイクルごとにピーク電流制限が動作する保護回路を備えています。次式に従い、ILIM ピンと GND の間の抵抗 (R_{ILIM}) によって、ピーク電流制限の閾値が設定されます。

$$I_{OCP} (\text{A}) = \frac{1000}{R_{ILIM}(\text{k}\Omega) + 0.5}$$

重負荷から保護するため、ADP2389/ADP2390 は過電流保護にヒップ・モードを使用します。インダクタ T がオフになり、次のサイクルまでローサイド MOSFET がオンになります。このプロセスの間、過電流カウンタがインクリメントされます。過電流カウンタが 4 に達するか、またはソフト・スタート後に FB ピンの電圧が 0.2 V まで下がると、デバイスはヒップ・モードになります。ヒップ・モードの間、ハイサイド MOSFET とローサイド MOSFET はどちらもオフになります。デバイスは、7 回のソフト・スタートの間、このモードを維持した後、ソフト・スタートからの再スタートを試みます。電流制限エラーがクリアされると、デバイスは通常動作を再開します。エラーがクリアされないと、再度ヒップ・モードになります。

場合によっては、入力電圧 (PVIN) の上昇率が低すぎるか、または出力コンデンサが大きすぎて、ソフト・スタート・プロセスの間に出力が設定値に達することができず、レギュレータがヒップ・モードになることがあります。この問題を回避するには、EN ピンで抵抗分圧器を使用して入力電圧 UVLO を設定するか、ソフト・スタート時間を長くします。

過電圧保護 (OVP)

ADP2389/ADP2390 には、高い電源圧への出力短絡や負荷切断時に生じる大きなトランジエントからレギュレータを保護する過電圧保護 (OVP) 機能があります。帰還電圧が 0.7 V まで上昇すると、FB の電圧が 0.63 V に低下するまで内部のハイサイド MOSFET とローサイド MOSFET がオフになります。FB の電圧が 0.63 V に低下すると、ADP2389/ADP2390 は通常動作を再開します。

低電圧ロックアウト (UVLO)

低電圧ロックアウト (UVLO) の閾値は 4.2 V で、ヒステリシスは 0.5 V です。この結果パワーオン・グリッチの発生が防止されます。VIN 電圧が 4.2 V を上回るとデバイスがイネーブルになり、ソフト・スタート期間が開始されます。VIN 電圧が 3.7 V を下回ると、デバイスがオフになります。

サーマル・シャットダウン

ADP2389/ADP2390 のジャンクション温度が 150 °C を上回ると、自己保護のために内部サーマル・シャットダウン回路によりレギュレータがオフになります。ジャンクション温度が極端に高くなる要因には、高電流動作、回路基板の熱設計の不備、高い周囲温度などがあります。サーマル・シャットダウン回路には 25 °C のヒステリシスがあるため、過熱状態が生じると、ADP2389/ADP2390 は内部温度が 125 °C を下回るまで通常動作に戻りません。回復時には、通常動作に戻る前にソフト・スタートが開始されます。

アプリケーション情報

入力コンデンサの選択

入力デカッピング・コンデンサは、入力の高周波ノイズを減衰します。このコンデンサには、 $10\text{ }\mu\text{F} \sim 47\text{ }\mu\text{F}$ の範囲のセラミック・タイプを使用してください。コンデンサは PVIN ピンの近くに配置してください。この入力コンデンサ、ハイサイド MOSFET、ローサイド MOSFET で構成されるループをできるだけ小さくしてください。

入力コンデンサの定格電圧は、最大入力電圧よりも大きくする必要があります。入力コンデンサの RMS 定格電流は、次式で計算される値よりも大きくする必要があります。

$$I_{CIN_RMS} = I_{OUT} \times \sqrt{D \times (1-D)}$$

ここで、
 I_{OUT} は出力電流。
 D はデューティ・サイクル。

出力電圧の設定

ADP2389/ADP2390 の出力電圧は、外付け抵抗分圧器によって設定します。次式を使用して、抵抗値を計算します。

$$V_{OUT} = 0.6 \times \left(1 + \frac{R_{TOP}}{R_{BOT}} \right)$$

ここで、
 R_{TOP} はトップ帰還抵抗。
 R_{BOT} はボトム帰還抵抗。

FB のバイアス電流（最大 $0.1\text{ }\mu\text{A}$ ）による出力電圧精度の低下を 0.5% （最大）未満に制限するには、 R_{BOT} を $30\text{k}\Omega$ 未満にしてください。

表 5 に、さまざまな出力電圧に対する抵抗分圧器の推奨値を示します。

表 5. さまざまな出力電圧に対する抵抗分圧器の値

V_{OUT} (V)	R_{TOP} , $\pm 1\%$ ($\text{k}\Omega$)	R_{BOT} , $\pm 1\%$ ($\text{k}\Omega$)
1.0	10	15
1.2	10	10
1.5	15	10
1.8	20	10
2.5	47.5	15
3.3	10	2.21
5.0	22	3

インダクタの選択

インダクタ値は、動作周波数、入力電圧、出力電圧、インダクタのリップル電流によって決まります。小さなインダクタ値を使用すると、過渡応答は速くなりますが、インダクタのリップル電流が大きくなることによって効率が低下します。大きなインダクタ値を使用すると、リップル電流が小さくなつて効率が向上しますが、過渡応答は遅くなります。

通常の目安として、インダクタのリップル電流 (ΔI_L) は、最大負荷電流の $1/3$ に設定します。次式を使用して、インダクタ値を計算します。

$$L = \frac{(V_{IN} - V_{OUT}) \times D}{\Delta I_L \times f_{SW}}$$

ここで、
 V_{IN} は入力電圧。
 V_{OUT} は出力電圧。
 D はデューティ・サイクル。
 ΔI_L はインダクタのリップル電流。
 f_{SW} はスイッチング周波数。

$$D = \frac{V_{OUT}}{V_{IN}}$$

ピーク・インダクタ電流 (I_{PEAK}) は、次式を使用して計算します。

$$I_{PEAK} = I_{OUT} + \frac{\Delta I_L}{2}$$

インダクタの飽和電流は、ピーク・インダクタ電流よりも大きくする必要があります。すぐに飽和するフェライト・コア・インダクタの場合、インダクタが飽和するのを防止するには、インダクタの定格飽和電流 (I_{SAT}) をスイッチの電流制限の閾値よりも大きくする必要があります。

次式を使用して、インダクタの RMS 電流 (I_{RMS}) を計算します。

$$I_{RMS} = \sqrt{I_{OUT}^2 + \frac{\Delta I_L^2}{12}}$$

低コア損失と低電磁干渉 (EMI) を実現するには、シールド付きフェライト・コア材料を使用することを推奨します。表 6 に、推奨インダクタを示します。

表 6. 推奨インダクタ

Vendor	Device No.	Value (μH)	I_{SAT} (A)	I_{RMS} (A)	DCR ($\text{m}\Omega$)
CoilCraft	XAL7030-102ME	1	21.8	16.1	4.55
	XAL7030-152ME	1.5	11.9	23.5	7.6
	XAL7030-222ME	2.2	10	18	13.7
Toko	FDUE1040D-H-R22M	0.22	32	32	0.64
	FDUE1040D-H-R45M	0.45	27	24	1.02
	FDU1040D-H-R68M	0.68	21	20	1.7
	FDUE1040D-H-1R0M	1.0	18	16	2.35
	FDA1254-H-1R2M	1.2	20.2	18.4	2.6
	744 333 0022	0.22	60	21.5	0.6
Würth Elektronik	744 333 0047	0.47	47	20	0.8
	744 333 0068	0.68	38	20	1.35
	744 333 0082	0.82	36	20	1.35
	744 332 0100	1.0	27.5	20	1.35
	744 325 120	1.2	25	20	1.8
	744 333 0150	1.5	27	18	2.5
	744 333 0220	2.2	22	16	3.7

出力コンデンサの選択

出力コンデンサの選択は、レギュレータの出力リップル電圧と動的ループ特性の両方に影響を与えます。

例えば、ステップ状に負荷が遷移しているときに、負荷が突然増加した場合、制御ループがインダクタ電流をランプ上昇させるまで、出力コンデンサが負荷に給電します。制御ループによって発生する遅延により、出力がアンダーシュートします。次式を使用して、電圧ドロップ条件を満たすのに必要な出力容量を計算します。

$$C_{OUT_UV} = \frac{K_{UV} \times \Delta I_{STEP}^2 \times L}{2 \times (V_{IN} - V_{OUT}) \times \Delta V_{OUT_UV}}$$

ここで、

K_{UV} は係数。標準設定値は $K_{UV} = 2$ 。

ΔI_{STEP} は負荷ステップ。

ΔV_{OUT_UV} は出力電圧の許容アンダーシュート。

負荷が出力から突然切り離され、インダクタに蓄積されたエネルギーが出力コンデンサに突入すると、出力がオーバーシュートします。次式を使用して、オーバーシュート条件を満たすのに必要な出力容量を計算します。

$$C_{OUT_OV} = \frac{K_{OV} \times \Delta I_{STEP}^2 \times L}{2 \times (V_{OUT} - \Delta V_{OUT_OV}) - V_{OUT}}$$

ここで、

K_{OV} は係数。標準設定値は $K_{OV} = 2$ 。

ΔI_{STEP} は負荷ステップ。

ΔV_{OUT_OV} は出力電圧の許容オーバーシュート。

出力リップルは、ESRと容量値によって求められます。次式を使用して、出力リップル条件を満たすコンデンサを選択します。

$$C_{OUT_RIPPLE} = \frac{\Delta I_L}{8 \times f_{SW} \times \Delta V_{OUT_RIPPLE}}$$

ここで、 ΔV_{OUT_RIPPLE} は許容出力リップル電圧です。

$$R_{ESR} = \frac{\Delta V_{OUT_RIPPLE}}{\Delta I_L}$$

ここで、 R_{ESR} は出力コンデンサの等価直列抵抗 (Ω) です。

負荷トランジエントと出力リップル性能を満たすように、 C_{OUT_UV} 、 C_{OUT_OV} 、 C_{OUT_RIPPLE} から得られる最大出力容量を選択します。

選択した出力コンデンサの定格電圧は、出力電圧より大きくする必要があります。また、出力コンデンサの RMS 定格電流は、次式を使用して計算される値より大きくする必要があります。

$$I_{COUT_RMS} = \frac{\Delta I_L}{\sqrt{12}}$$

入力電圧 UVLO の設定

ADP2389/ADP2390 は、入力電圧の UVLO 閾値を設定するのに使用可能な高精度イネーブル入力を備えています(図 30 を参照)。

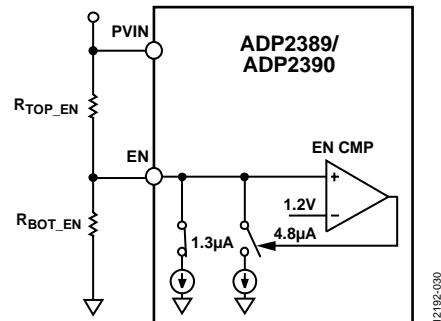


図 30. 入力電圧 UVLO の設定

次式を使用して、 R_{TOP_EN} と R_{BOT_EN} を計算します。

$$R_{TOP_EN} = \frac{1.1 \text{ V} \times V_{IN_RISING} - 1.2 \text{ V} \times V_{IN_FALLING}}{1.1 \text{ V} \times 6.1 \mu\text{A} - 1.2 \text{ V} \times 1 \mu\text{A}}$$

ここで、

V_{IN_RISING} は V_{IN} の立上がり閾値。

$V_{IN_FALLING}$ は V_{IN} の立下がり閾値。

$$R_{BOT_EN} = \frac{1.2 \text{ V} \times R_{TOP_EN}}{V_{IN_RISING} - R_{TOP_EN} \times 6.1 \mu\text{A} - 1.2 \text{ V}}$$

補償回路の設計

ピーク電流モード制御では、出力コンデンサと負荷抵抗に電流を供給する電圧制御された電流源として、出力段を簡略化できます。これは、1つのドメイン極と出力コンデンサの ESR によるゼロ点で構成されます。制御から出力までの伝達関数は、次式で表されます。

$$G_{VD}(s) = \frac{V_{OUT}(s)}{V_{COMP}(s)} = A_{VL} \times R \times \frac{\left(1 + \frac{s}{2 \times \pi \times f_z}\right)}{\left(1 + \frac{s}{2 \times \pi \times f_p}\right)}$$

ここで、

G_{VD} は、制御から出力までの伝達関数。

$A_{VL} = 20 \text{ A/V}$ 。

R は負荷抵抗。

f_z は G_{VD} のゼロ点。

f_p は G_{VD} のドメイン極。

$$f_z = \frac{1}{2 \times \pi \times R_{ESR} \times C_{OUT}}$$

ここで、

R_{ESR} は、出力コンデンサの等価直列抵抗値。

C_{OUT} は出力コンデンサ。

$$f_p = \frac{1}{2 \times \pi \times (R + R_{ESR}) \times C_{OUT}}$$

ADP2389/ADP2390は、誤差アンプにトランスコンダクタンス・アンプを使用して、システムを補償します。Figure 31に、簡略化したピーク電流モード制御の小信号回路を示します。

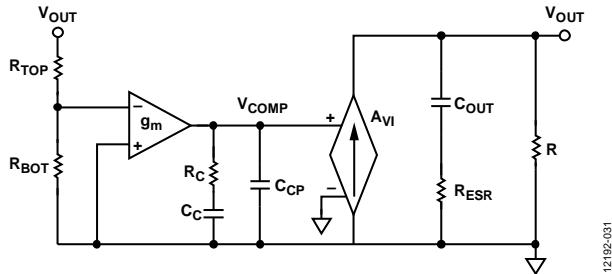


図 31. 簡略化したピーク電流モード制御の小信号回路

補償部品 R_C と C_C はゼロ点に寄与し、オプションの C_{CP} と R_C はオプションの極に寄与しています。

クローズドループ伝達関数の式は次のようにになります。

$$T_V(s) = \frac{R_{BOT}}{R_{BOT} + R_{TOP}} \times \frac{-g_m}{C_C + C_{CP}} \times \frac{1 + R_C \times C_C \times s}{s \times \left(1 + \frac{R_C \times C_C \times C_{CP} \times s}{C_C + C_p}\right)} \times G_{VD}(s)$$

以下の設計ガイドラインに、セラミック出力コンデンサのアブリケーション用に補償部品 R_C 、 C_C 、 C_{CP} を選択する方法を示します。

- クロス周波数 f_C を決定します。通常、 f_C は $f_{sw}/12 \sim f_{sw}/6$ の範囲に収まります。
- 次式を使用して R_C を算出します。

$$R_C = \frac{2 \times \pi \times V_{OUT} \times C_{OUT} \times f_C}{0.6 \text{ V} \times g_m \times A_{VI}}$$

- ドメイン極 f_P に補償ゼロを配置し、次式で C_C を決定します。

$$C_C = \frac{(R + R_{ESR}) \times C_{OUT}}{R_C}$$

- C_{CP} はオプションです。 C_{CP} は、出力コンデンサの ESR によって生じるゼロの打ち消しに使用します。

$$C_{CP} = \frac{R_{ESR} \times C_{OUT}}{R_C}$$

設計例

ここでは、表7に示す仕様の例を基に、外付け部品を選択する手順について説明します。この設計例の回路図については、図32を参照してください。

表7. ステップダウン DC/DC レギュレータの条件

Parameter	Specification
Input Voltage	12.0 V ± 10%
Output Voltage	1.2 V
Output Current	12 A
Output Voltage Ripple	12 mV
Load Transient	±5%, 3 A to 9 A, 2 A/μs
Switching Frequency	500 kHz

出力電圧の設定

トップ帰還抵抗 (R_{TOP}) に 10 kΩ の抵抗を選択し、次式を使用してボトム帰還抵抗 (R_{BOT}) を計算します。

$$R_{BOT} = R_{TOP} \times \left(\frac{0.6}{V_{OUT} - 0.6} \right)$$

出力電圧を 1.2 V に設定するには、抵抗値を $R_{TOP} = 10 \text{ k}\Omega$ および $R_{BOT} = 10 \text{ k}\Omega$ にします。

周波数の設定

次式を使用して、 R_T の値を計算します。

$$R_T (\text{k}\Omega) = \frac{67,000}{f_{SW} (\text{kHz})} - 12$$

このため、 $f_{SW} = 500 \text{ kHz}$ の場合、 $R_T = 122 \text{ k}\Omega$ です。

R_T には、標準抵抗値である 121 kΩ を選択します。

インダクタの選択

インダクタ・リップル電流のピーク to ピーク値 (ΔI_L) は、最大出力電流の 33 % に設定されます。次式でインダクタ値を求めます。

$$L = \frac{(V_{IN} - V_{OUT}) \times D}{\Delta I_L \times f_{SW}}$$

ここで、

$V_{IN} = 12.0 \text{ V}$

$V_{OUT} = 1.2 \text{ V}$

$D = 10 \%$

$\Delta I_L = 4 \text{ A}$

$f_{SW} = 500 \text{ kHz}$

この結果、 $L = 0.54 \mu\text{H}$ になります。標準インダクタ値 0.68 μH を選択します。

次式を使用して、インダクタ・リップル電流のピーク to ピーク値を計算します。

$$\Delta I_L = \frac{(V_{IN} - V_{OUT}) \times D}{L \times f_{SW}}$$

この結果、 $\Delta I_L = 3.176 \text{ A}$ になります。

次式を使用して、ピーク・インダクタ電流を計算します。

$$I_{PEAK} = I_{OUT} + \frac{\Delta I_L}{2}$$

この結果、 $I_{PEAK} = 13.588 \text{ A}$ になります。

次式を使用して、インダクタを流れる RMS 電流を計算します。

$$I_{RMS} = \sqrt{I_{OUT}^2 + \frac{\Delta I_L^2}{12}}$$

この結果、 $I_{RMS} = 12.035 \text{ A}$ になります。

計算された電流値に従って、最小定格 RMS 電流が 12.035 A、最小定格飽和電流が 13.588 A のインダクタを選択します。

ただし、電流制限状態でインダクタが飽和点に達するのを防いで信頼性の高い状態で動作させるには、インダクタの定格飽和電流を 20 A 以上にする必要があります。

これらの条件に基づいて、Würth Elektronik の 7443330068 など、0.68 μH のインダクタを選択します。このインダクタの DC 抵抗は 1.35 mΩ で、飽和電流は 38 A です。

出力コンデンサの選択

出力コンデンサは、出力電圧リップル条件と負荷過渡応答の両方を満たす必要があります。

出力電圧リップル条件を満たすには、次式を使用して出力コンデンサの ESR と容量値を計算します。

$$C_{OUT_RIPPLE} = \frac{\Delta I_L}{8 \times f_{SW} \times \Delta V_{OUT_RIPPLE}}$$

$$R_{ESR} = \frac{\Delta V_{OUT_RIPPLE}}{\Delta I_L}$$

この結果、 $C_{OUT_RIPPLE} = 66 \mu\text{F}$ 、 $R_{ESR} = 3.78 \text{ m}\Omega$ になります。

±5 % のオーバーシュートおよびアンダーシュート過渡条件を満たすには、次式を使用して容量を計算します。

$$C_{OUT_OV} = \frac{K_{OV} \times \Delta I_{STEP}^2 \times L}{2 \times (V_{OUT} - \Delta V_{OUT_OV}) - V_{OUT}}$$

$$C_{OUT_UV} = \frac{K_{UV} \times \Delta I_{STEP}^2 \times L}{2 \times (V_{IN} - V_{OUT}) \times \Delta V_{OUT_UV}}$$

ここで、

$K_{OV} = K_{UV} = 2$ 、評価目的のための係数。

$\Delta I_{STEP} = 6 \text{ A}$ 、負荷過渡応答ステップ。

$\Delta V_{OUT_OV} = 5 \% \times V_{OUT}$ 、オーバーシュート電圧。

$\Delta V_{OUT_UV} = 5 \% \times V_{OUT}$ 、アンダーシュート電圧。

この結果、 $C_{OUT_OV} = 332 \mu\text{F}$ 、 $C_{OUT_UV} = 38 \mu\text{F}$ になります。

C_{OUT_RIPPLE} 、 C_{OUT_OV} 、 C_{OUT_UV} の計算に従い、出力容量を $332\mu F$ より大きくし、出力コンデンサの ESR を $3.78\text{ m}\Omega$ 未満にする必要があります。5 個の $100\mu F$ 、X5R、 6.3 V セラミック・コンデンサ（村田製作所の GRM32ER60J107ME20、ESR = $2\text{ m}\Omega$ など）を使用することを推奨します。

補償コンポーネント

優れた負荷過渡応答と安定性を実現するには、クロス周波数(f_c)を $f_{sw}/10$ に設定します。この場合、 f_{sw} は 500 kHz で動作しているため、 f_c を 50 kHz に設定します。

$100\mu F$ セラミック出力コンデンサのディレーティング値は $62\mu F$ です。

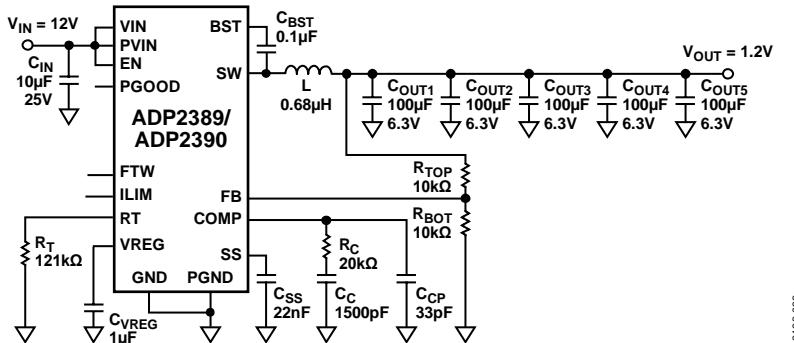
$$R_C = \frac{2 \times \pi \times 1.2\text{ V} \times 5 \times 62\mu F \times 50\text{ kHz}}{0.6\text{ V} \times 500\mu S \times 20\text{ A/V}} = 19.47\text{ k}\Omega$$

$$C_C = \frac{(0.1\Omega + 0.002\Omega) \times 5 \times 62\mu F}{19.47\text{ k}\Omega} = 1623\text{ pF}$$

$$C_{CP} = \frac{0.002\Omega \times 5 \times 62\mu F}{19.47\text{ k}\Omega} = 31.8\text{ pF}$$

次の標準コンポーネントを選択します。 $R_C = 20\text{ k}\Omega$ 、 $C_C = 1500\text{ pF}$ 、 $C_{CP} = 33\text{ pF}$ 。

設計例の回路図



1292432

図 32. 設計例の回路図

外付けコンポーネントに関する推奨事項

表 8. 出力電流 10 A の代表的なアプリケーションに推奨される外付け部品

f_{SW} (kHz)	V_{IN} (V)	V_{OUT} (V)	L (μ H)	C_{OUT} (μ F) ¹	R_{TOP} (k Ω)	R_{BOT} (k Ω)	R_C (k Ω)	C_C (pF)	C_{CP} (pF)
300	12	1	0.82	680	10	15	21	2700	330
	12	1.2	1	470	10	10	18	2700	270
	12	1.5	1	5 × 100	15	10	15	2700	39
	12	1.8	1.2	5 × 100	20	10	18	2700	33
	12	2.5	1.5	3 × 100	47.5	15	15	2700	22
	12	3.3	2.2	3 × 100	10	2.21	20	2700	18
	12	5	2.2	100	22	3	10	2700	10
	5	1	0.68	470	10	15	15	2700	330
	5	1.2	0.82	470	10	10	18	2700	270
	5	1.5	0.82	5 × 100	15	10	12	2700	39
	5	1.8	1	4 × 100	20	10	15	2700	33
	5	2.5	1	2 × 100	47.5	15	10	2700	22
	5	3.3	1	2 × 100	10	2.21	12	2700	18
600	12	1.2	0.47	4 × 100	10	10	18	1200	27
	12	1.5	0.47	3 × 100	15	10	18	1200	22
	12	1.8	0.68	3 × 100	20	10	21	1200	18
	12	2.5	0.82	2 × 100	47.5	15	20	1200	12
	12	3.3	1	100	10	2.21	12	1200	10
	12	5	1.2	100	22	3	20	1200	6.8
	5	1	0.47	5 × 100	10	15	20	1200	33
	5	1.2	0.47	4 × 100	10	10	18	1200	27
	5	1.5	0.47	3 × 100	15	10	18	1200	22
	5	1.8	0.47	2 × 100	20	10	14	1200	18
	5	2.5	0.47	100	47.5	15	10	1200	12
	5	3.3	0.47	100	10	2.21	12	1200	10
1200	12	2.5	0.47	100	47.5	15	20	680	6.8
	12	3.3	0.47	47	10	2.21	12	680	4.7
	12	5	0.68	47	22	3	18	680	3.3
	5	1	0.13	2 × 100	10	15	15	680	12
	5	1.2	0.24	2 × 100	10	10	18	680	12
	5	1.5	0.24	2 × 100	15	10	22.1	680	10
	5	1.8	0.24	100	20	10	14	680	8.2
	5	2.5	0.24	47	47.5	15	9.1	680	6.8
	5	3.3	0.24	47	10	2.21	12	680	4.7

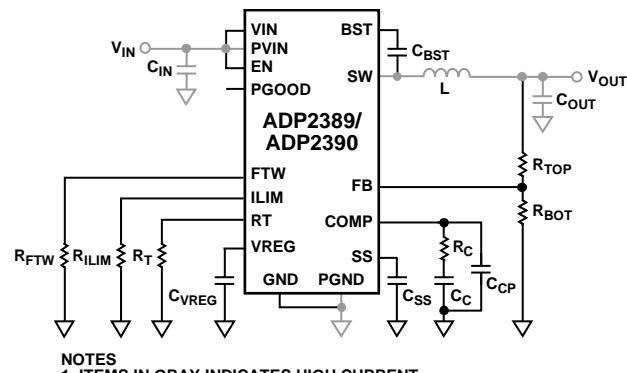
¹ 680 μ F:6.3 V、KEMET T530X687M006ATE010、470 μ F:6.3 V、KEMET T520X477M006ATE010、100 μ F:6.3 V、X5R、村田製作所 GRM32ER60J107ME20、47 μ F:6.3 V、X5R、村田製作所 GRM32ER60J476ME20

回路基板レイアウトに関する推奨事項

ADP2389/ADP2390 の性能を最大限に引き出すには、優れたプリント回路基板(PCB) レイアウトを採用することが重要です。優れた PCB レイアウトを採用しないと、出力レギュレーションの性能が低下するだけではなく、EMI と電磁両立性(EMC)の性能も低下します。図 34 に、ADP2389/ADP2390 の優れた PCB レイアウトの例を示します。最適のレイアウトを実現するには、次のガイドラインに従ってください。

- アナログ・グラウンド・プレーンとパワー・グラウンド・プレーンを分離します。出力電圧分圧器のコンポーネントのような敏感なアナログ回路のグラウンド基準は、アナログ・グラウンドに接続します。また、入力コンデンサや出力コンデンサのような電源コンポーネントのグラウンド基準は、電源グラウンドに接続します。両方のグラウンド・プレーンを ADP2389/ADP2390 の GND の露出パッドに接続します。
- 入力コンデンサ、インダクタ、出力コンデンサができるだけ IC の近くに配置し、短いパターンを使用します。
- 大電流のループ・パターンはできるだけ短く、幅広くします。入力コンデンサからインダクタ、出力コンデンサ、電源グラウンド・プレーンを経由して入力コンデンサに戻る大電流経路はできるだけ短くします。これを達成するには、入力コンデンサと出力コンデンサが同じ電源グラウンド・プレーンを共有するようにします。さらに、電源グラウンド・プレーンからインダクタと出力コンデンサを経由して電源グラウンド・プレーンに戻る大電流経路はできるだけ短くします。このため、入力コンデンサと出力コンデンサができるだけ近くで ADP2389/ADP2390 の PGND ピンを PGND プレーンに接続します。

- ADP2389/ADP2390 の GND の露出パッドは、大きな銅製の外付けグラウンド・プレーンに接続して、消費電力を最大にし、ジャンクション温度を最小限に抑えます。さらに、SW の露出パッドは、短く幅の広いパターンを使用して使って ADP2389/ADP2390 の SW ピンに接続します。大電流が流れる場合、SW の露出パッドはスイッチング・ノードの大きな銅製プレーンに接続します。
- ノイズの混入を防ぐため、帰還抵抗分圧器ネットワークを FB ピンのできるだけ近くに設置します。帰還抵抗分圧器の上部と出力を接続するパターンは、長さを最小限に抑え、大電流パターンとスイッチング・ノードから離して、ノイズの混入を防止します。ノイズの混入をさらに減らすため、アナログ・グラウンド・プレーンを FB パターンの片方に配置し、このパターンができるだけ短くなるようにして、寄生容量による混入を減らします。



1242-033

図 33. PCB 回路の大電流経路

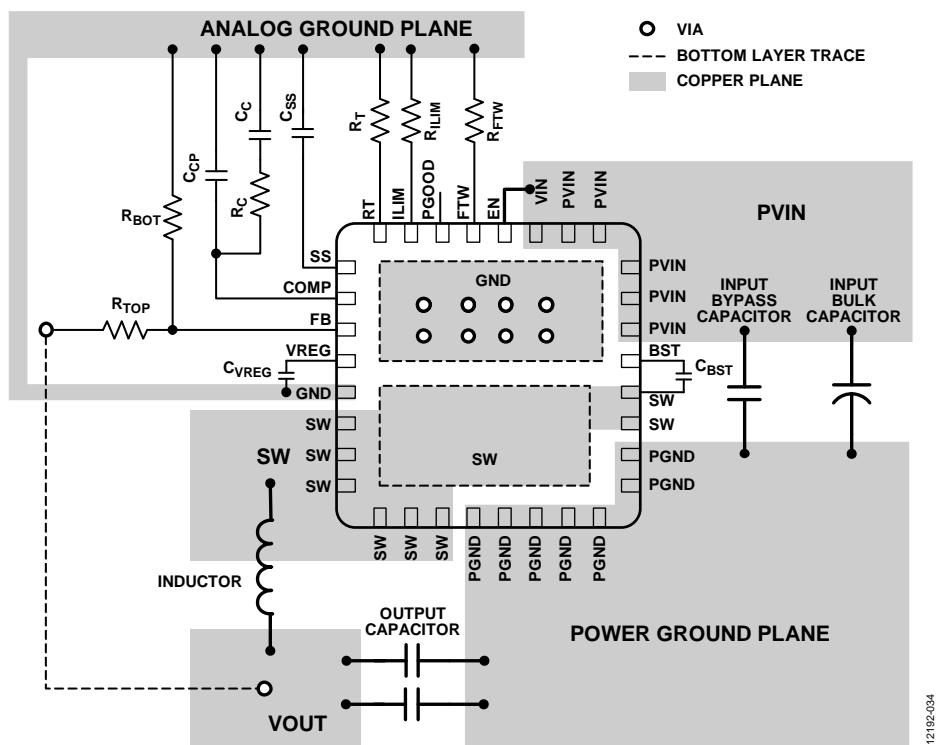


図 34. 推奨 PCB レイアウト

12192-034

代表的なアプリケーション回路

参考情報として、ADP2389/ADP2390 の代表的なアプリケーション回路を Figure 35 ~ Figure 37 に示します。

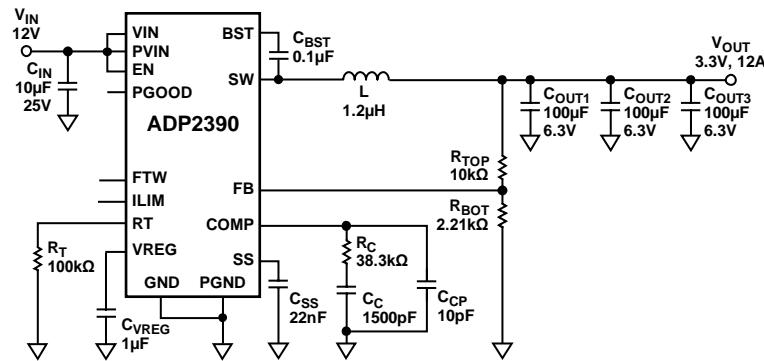


図 35. $V_{IN} = 12\text{ V}$ 、 $V_{OUT} = 3.3\text{ V}$ 、 $I_{OUT} = 12\text{ A}$ 、 $f_{SW} = 600\text{ kHz}$ 、PFM モード付き

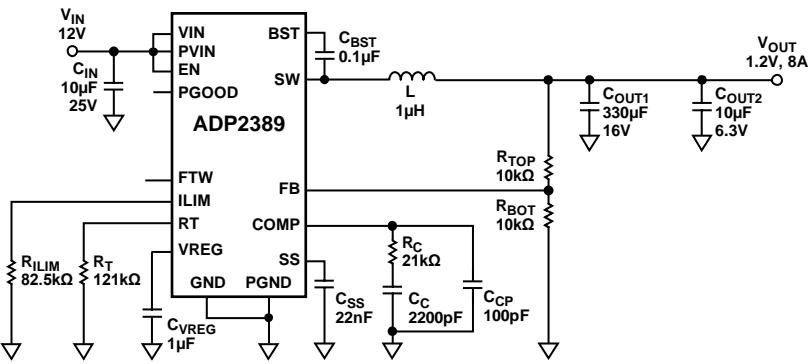


図 36. $V_{IN} = 12\text{ V}$ 、 $V_{OUT} = 1.2\text{ V}$ 、 $I_{OUT} = 8\text{ A}$ 、 $f_{SW} = 500\text{ kHz}$ 、プログラマブル電流制限付き

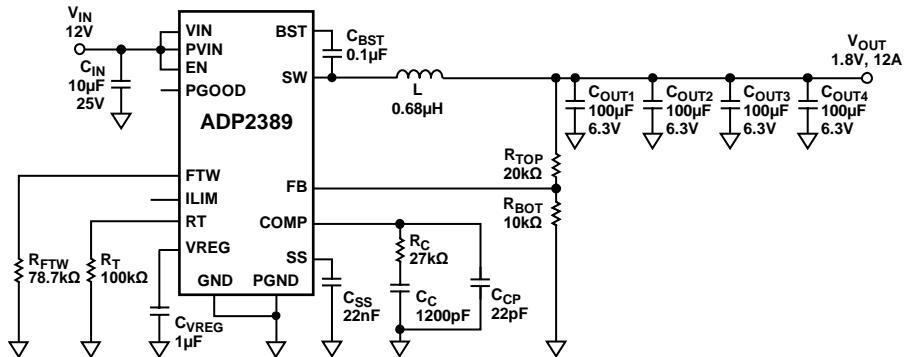
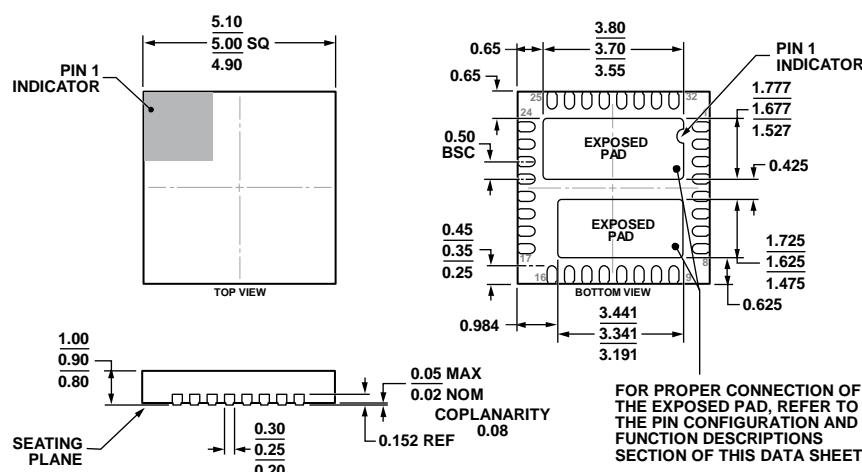


図 37. $V_{IN} = 12\text{ V}$ 、 $V_{OUT} = 1.8\text{ V}$ 、 $I_{OUT} = 12\text{ A}$ 、 $f_{SW} = 600\text{ kHz}$ 、高速過渡応答付き

外形寸法



12-12-2012A

図 38. 32 ピン・リードフレーム・チップ・スケール・パッケージ [LFCSP_VQ]

5 mm × 5 mm ボディ、極薄クワッド

(CP-32-19)

寸法単位: mm

オーダー・ガイド

Model ¹	Temperature Range	Output Voltage	Package Description	Package Option
ADP2389ACPZ-R7	-40°C to +125°C	Adjustable	32-Lead Lead Frame Chip Scale Package [LFCSP_VQ]	CP-32-19
ADP2390ACPZ-R7	-40°C to +125°C	Adjustable	32-Lead Lead Frame Chip Scale Package [LFCSP_VQ]	CP-32-19
ADP2389-EVALZ			Evaluation Board	
ADP2390-EVALZ			Evaluation Board	

¹ Z = RoHS 準拠製品。