

この製品のデータシートに間違いがありましたので、お詫びして訂正いたします。
 この正誤表は、2011年07月20日現在、アナログ・デバイセズ株式会社で確認した誤りを記したものです。
 なお、英語のデータシート改版時に、これらの誤りが訂正される場合があります。

正誤表作成年月日：2011年07月20日

製品名：ADP2139（※データシートはADP2138/ADP2139共通です）

対象となるデータシートのリビジョン(Rev)：Rev.0

訂正箇所：

P.16

英文データシートのREV.AにてオーダーガイドのADP2139のBrandingが訂正されましたので和文のデータシート,REV.0のオーダーリングガイドのADP2139のBrandingも訂正いたします。

オーダー・ガイド

Model ¹	Temperature Range	Output Voltage (V)	Package Description	Package Option	Branding
ADP2138ACBZ-0.8-R7	-40°C to +125°C	0.8	6-Ball Wafer Level Chip Scale Package [WLCSP]	CB-6-12	LJH
ADP2138ACBZ-1.0-R7	-40°C to +125°C	1.0	6-Ball Wafer Level Chip Scale Package [WLCSP]	CB-6-12	L88
ADP2138ACBZ-1.2-R7	-40°C to +125°C	1.2	6-Ball Wafer Level Chip Scale Package [WLCSP]	CB-6-12	L89
ADP2138ACBZ-1.5-R7	-40°C to +125°C	1.5	6-Ball Wafer Level Chip Scale Package [WLCSP]	CB-6-12	L8A
ADP2138ACBZ-1.8-R7	-40°C to +125°C	1.8	6-Ball Wafer Level Chip Scale Package [WLCSP]	CB-6-12	L8C
ADP2138ACBZ-2.5-R7	-40°C to +125°C	2.5	6-Ball Wafer Level Chip Scale Package [WLCSP]	CB-6-12	L93
ADP2138ACBZ-2.8-R7	-40°C to +125°C	2.8	6-Ball Wafer Level Chip Scale Package [WLCSP]	CB-6-12	LDH
ADP2138ACBZ-3.0-R7	-40°C to +125°C	3.0	6-Ball Wafer Level Chip Scale Package [WLCSP]	CB-6-12	LDJ
ADP2138ACBZ-3.3-R7	-40°C to +125°C	3.3	6-Ball Wafer Level Chip Scale Package [WLCSP]	CB-6-12	LDP
ADP2139ACBZ-0.8-R7	-40°C to +125°C	0.8	6-Ball Wafer Level Chip Scale Package [WLCSP]	CB-6-12	LJL
ADP2139ACBZ-1.0-R7	-40°C to +125°C	1.0	6-Ball Wafer Level Chip Scale Package [WLCSP]	CB-6-12	LHN
ADP2139ACBZ-1.2-R7	-40°C to +125°C	1.2	6-Ball Wafer Level Chip Scale Package [WLCSP]	CB-6-12	LHP
ADP2139ACBZ-1.5-R7	-40°C to +125°C	1.5	6-Ball Wafer Level Chip Scale Package [WLCSP]	CB-6-12	LHQ
ADP2139ACBZ-1.8-R7	-40°C to +125°C	1.8	6-Ball Wafer Level Chip Scale Package [WLCSP]	CB-6-12	LHR
ADP2139ACBZ-2.5-R7	-40°C to +125°C	2.5	6-Ball Wafer Level Chip Scale Package [WLCSP]	CB-6-12	LHS
ADP2139ACBZ-2.8-R7	-40°C to +125°C	2.8	6-Ball Wafer Level Chip Scale Package [WLCSP]	CB-6-12	LHT
ADP2139ACBZ-3.0-R7	-40°C to +125°C	3.0	6-Ball Wafer Level Chip Scale Package [WLCSP]	CB-6-12	LHU
ADP2139ACBZ-3.3-R7	-40°C to +125°C	3.3	6-Ball Wafer Level Chip Scale Package [WLCSP]	CB-6-12	LHV

¹ Z = RoHS 準拠製品。

特長

入力電圧: 2.3 V~5.5 V
 最大効率: 95%
 3 MHz の固定周波数動作
 静止電流: 24 μ A(Typ)
 非常に小型のソリューション・サイズ
 高速な負荷過渡応答とライン過渡応答
 100% デューティ・サイクルの低ドロップアウト・モード
 同期整流スイッチ、位相補償、ソフトスタート回路内蔵
 過電流保護と熱シャットダウン保護
 極めて小さいシャットダウン電流: 0.2 μ A (typ)
 強制 PWM モードと自動 PWM/PSM 切り替え モード選択可能

アプリケーション

PDA と小型コンピュータ
 ワイヤレス・ハンドセット
 デジタル・オーディオ、ポータブル・メディア・プレーヤ
 デジタル・カメラ、GPS ナビゲーション機器

概要

ADP2138/ADP2139 は、高効率、低静止電流の同期整流ステップ
 ダウン DC/DC コンバータです。ADP2139 には、内部放電スイ
 ッチが追加されています。ソリューション全体で、3 個の小さ
 な外付け部品しか必要としません。MODE ピンをハイ・レベ
 ルにすると、ステップダウン・レギュレータは強制 PWM モ
 ドで動作し、電源ノイズに敏感な負荷に対してピーク to ピーク
 ・リップルが小さくなりますが、軽負荷時の効率が低下します。
 MODE ピンをロー・レベルにすると、ステップダウン・レギュ
 レータは、負荷電流レベルに応じて自動的に動作モードを切り替
 えます。高い出力負荷では、ステップダウン・レギュレータは
 PWM モードで動作します。負荷電流が予め定めた閾値を下回
 ると、レギュレータはパワーセーブモード (PSM)で動作して、軽負
 荷時の効率を向上させます。

ADP2138/ADP2139 は 2.3~5.5V の入力電圧で動作します。単一
 セルのリチウムまたはリチウムポリマー、複数セルのアルカリ
 または NiMH、PCMCIA、USB などの標準電源が使用できます。
 入力電圧範囲全体で 800mA の最大負荷電流が可能です。

ADP2138/ADP2139 には、3.3 V、3.0 V、2.8 V、2.5 V、1.8 V、1.5
 V、1.2 V、1.0 V、0.8 V の固定出力があります。どのバージョン
 もパワー・スイッチと同期整流器を内蔵しているため、外付け
 部品数を最小にして高い変換効率を達成できます。ADP2138/ADP2139
 はソフトスタートを内蔵し、内部で補償されて
 います。ロジック制御のシャットダウン中は、入力が出力か
 ら切り離されて、入力電流は 0.2 μ A (typ)を下回ります。

その他の重要な機能としては、バッテリーの完全放電を防止する
 ための低電圧ロックアウト機能、スタートアップ時の入力電流
 オーバーシュートを防止するためのソフトスタート機能などが
 あります。ADP2138/ADP2139 は、6 ピンのウエハー・レベル・チ
 ップ・スケール・パッケージ (WLCSP)を採用しています。

代表的なアプリケーション回路

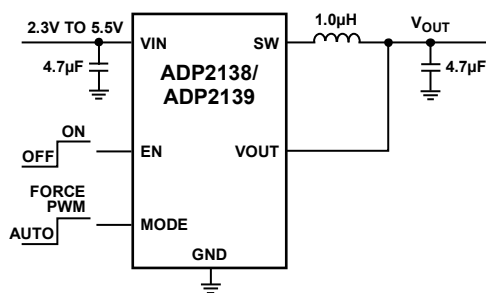


図 1.

アナログ・デバイセズ社は、提供する情報が正確で信頼できるものであることを期していますが、その情報の利用に
 関して、あるいは利用によって生じる第三者の特許やその他の権利の侵害に関して一切の責任を負いません。また、
 アナログ・デバイセズ社の特許または特許の権利の使用を明示的または暗示的に許諾するものでもありません。仕様
 は、予告なく変更される場合があります。本紙記載の商標および登録商標は、各社の所有に属します。
 ※日本語データシートは REVISION が古い場合があります。最新の内容については、英語版をご参照ください。
 ©2011 Analog Devices, Inc. All rights reserved.

目次

特長.....	1	イネーブル/シャットダウン.....	11
アプリケーション.....	1	短絡保護機能.....	12
概要.....	1	低電圧ロックアウト機能.....	12
代表的なアプリケーション回路.....	1	過熱保護.....	12
改訂履歴.....	2	ソフトスタート.....	12
仕様.....	3	電流制限.....	12
入力コンデンサと出力コンデンサの推奨仕様.....	3	100% デューティ動作.....	12
絶対最大定格.....	4	放電スイッチ.....	12
熱データ.....	4	アプリケーション情報.....	13
熱抵抗.....	4	外付け部品の選択.....	13
ESDに関する注意.....	4	熱に対する考慮事項.....	14
ピン配置およびピン機能説明.....	5	PCB レイアウトのガイドライン.....	14
代表的な性能特性.....	6	評価用ボード.....	15
動作原理.....	11	評価用ボードのレイアウト.....	15
制御方式.....	11	外形寸法.....	16
PWM モード.....	11	オーダー・ガイド.....	16
パワーセーブモード.....	11		

改訂履歴

1/11—Revision 0: Initial Version

仕様

特に指定がない限り、 $V_{IN} = 3.6\text{ V}$ 、 $V_{OUT} = 0.8\text{ V} - 3.3\text{ V}$ 、最小/最大仕様については $T_J = -40^\circ\text{C} \sim +125^\circ\text{C}$ 、仕様の代表値については $T_A = 25^\circ\text{C}$ 。温度限界におけるすべての規定値は、標準の統計的品質管理手法(SQC)を使う関連により保証。

表 1.

Parameter	Test Conditions/Comments	Min	Typ	Max	Unit
INPUT CHARACTERISTICS					
Input Voltage Range		2.3		5.5	V
Undervoltage Lockout Threshold	V_{IN} rising			2.3	V
	V_{IN} falling	2.00	2.15	2.25	V
OUTPUT CHARACTERISTICS					
Output Voltage Accuracy	PWM mode	-2		+2	%
Line Regulation	$V_{IN} = 2.3\text{ V to }5.5\text{ V}$, PWM mode		0.25		%/V
Load Regulation	$I_{LOAD} = 0\text{ mA} - 800\text{ mA}$		-0.95		%/A
PWM TO POWER SAVE MODE CURRENT THRESHOLD			100		mA
INPUT CURRENT CHARACTERISTICS					
DC Operating Current	$I_{LOAD} = 0\text{ mA}$, device not switching		23	30	μA
Shutdown Current	$EN = 0\text{ V}$, $T_A = T_J = -40^\circ\text{C to }+85^\circ\text{C}$		0.2	1.0	μA
SW CHARACTERISTICS					
SW On Resistance	PFET		155	240	m Ω
	NFET		115	200	m Ω
Current Limit	PFET switch peak current limit	1100	1500	1650	mA
Discharge Switch (ADP2139)			100		Ω
ENABLE AND MODE CHARACTERISTICS					
Input High Threshold		1.2			V
Input Low Threshold				0.4	V
Input Leakage Current	$EN/MODE = 0\text{ V (min)}$, 3.6 V (max)	-1	0	+1	μA
OSCILLATOR FREQUENCY		2.6	3.0	3.4	MHz
START-UP TIME			250		μs
THERMAL CHARACTERISTICS					
Thermal Shutdown Threshold			150		$^\circ\text{C}$
Thermal Shutdown Hysteresis			20		$^\circ\text{C}$

入力コンデンサと出力コンデンサの推奨仕様

特に指定がない限り、 $T_A = -40^\circ\text{C} \sim +125^\circ\text{C}$ 。温度限界におけるすべての規定値は、標準の統計的品質管理手法(SQC)を使う関連により保証。

表 2.

Parameter	Symbol	Min	Typ	Max	Unit
MINIMUM INPUT AND OUTPUT CAPACITANCE	C_{MIN}	4.7			μF
CAPACITOR ESR	R_{ESR}	0.001		1	Ω

絶対最大定格

表 3.

Parameter	Rating
VIN, EN, MODE	-0.4 V to +6.5 V
VOOUT, SW to GND	-1.0 V to (VIN + 0.2 V)
Temperature Range	
Operating Ambient	-40°C to +85°C
Operating Junction	-40°C to +125°C
Storage Temperature	-65°C to +150°C
Lead Temperature Range	-65°C to +150°C
Soldering (10 sec)	300°C
Vapor Phase (60 sec)	215°C
Infrared (15 sec)	220°C
ESD Model	
Human Body	±1500 V
Charged Device	±500 V
Machine	±100 V

上記の絶対最大定格を超えるストレスを加えるとデバイスに恒久的な損傷を与えることがあります。この規定はストレス定格の規定のみを目的とするものであり、この仕様の動作のセクションに記載する規定値以上でのデバイス動作を定めたものではありません。デバイスを長時間絶対最大定格状態に置くとデバイスの信頼性に影響を与えます。

熱データ

絶対最大定格は、これらの値の組み合わせではなく個別に適用されます。

ジャンクション温度を超えると ADP2138/ADP2139 は損傷を受けることがあります。周囲温度を監視しても、ジャンクション温度 (T_J) が規定温度範囲内にあることを保証できません。消費電力が大きいかつ熱抵抗が高いアプリケーションでは、最大周囲温度を下げる必要があります。中程度の消費電力で、PCB の熱抵抗が低いアプリケーションでは、ジャンクション温度が規定値内にある限り、最大周囲温度はこの最大値を超えても問題はありません。デバイスのジャンクション温度 (T_J) は、周囲温度 (T_A)、デバイス消費電力 (P_D)、パッケージのジャンクション/周囲間の熱抵抗 (θ_{JA}) に依存します。最大ジャンクション温度 (T_J) は、次式を使って周囲温度 (T_A) と消費電力 (P_D) から計算します。

$$T_J = T_A + (P_D \times \theta_{JA})$$

パッケージのジャンクション/周囲間の熱抵抗 (θ_{JA}) は、4 層ボードを使用したモデルと計算に基づいています。ジャンクション/周囲間の熱抵抗は、アプリケーションとボード・レイアウトに強く依存します。最大消費電力が大きいアプリケーションでは、ボードの熱デザインに注意が必要です。 θ_{JA} の値は、PCB の材料、レイアウト、環境条件に依存します。 θ_{JA} の規定値は、4 インチ × 3 インチの 4 層回路ボードに基づいています。ボードの構造については JEDEC JESD 51-9 を参照してください。その他の情報については、アプリケーション・ノート AN-617 「MicroCSP™ Wafer Level Chip Scale Package」を参照してください。

Ψ_{JB} はジャンクション/ボード間のサーマル・キャラクタライゼーション・パラメータであり、単位は°C/W です。パッケージの Ψ_{JB} は、4 層ボードを使ったモデルと計算に基づいています。JESD51-12 「Guidelines for Reporting and Using Package Thermal Information」には、サーマル・キャラクタライゼーション・パラメータは熱抵抗と同じではないと記載されています。 Ψ_{JB} は、熱抵抗 θ_{JB} 測定の場合のように、1 つのサーマル・パスではなく、複数のパスを通過する電力成分を表します。したがって、 Ψ_{JB} サーマル・パスには、パッケージ上面からの対流、パッケージからの放射、実際のアプリケーションで Ψ_{JB} を有効にしているファクタが含まれます。最大ジャンクション温度 (T_J) は、次式を使ってボード温度 (T_B) と消費電力 (P_D) から計算されます。

$$T_J = T_B + (P_D \times \Psi_{JB})$$

Ψ_{JB} の詳細については、JEDEC JESD51-8 と JEDEC JESD51-12 を参照してください。

熱抵抗

θ_{JA} と Ψ_{JB} は最悪時の条件で規定されます。すなわち表面実装パッケージの場合、デバイスを回路ボードにハンダ付けした状態で規定します。

表 4. 熱抵抗

Package Type	θ_{JA}	Ψ_{JB}	Unit
6-Ball WLCSP	170	80	°C/W

ESDに関する注意



ESD (静電放電) の影響を受けやすいデバイスです。電荷を帯びたデバイスや回路ボードは、検知されないまま放電することがあります。本製品は当社独自の特許技術である ESD 保護回路を内蔵してはいますが、デバイスが高エネルギーの静電放電を被った場合、損傷を生じる可能性があります。したがって、性能劣化や機能低下を防止するため、ESD に対する適切な予防措置を講じることをお勧めします。

ピン配置およびピン機能説明

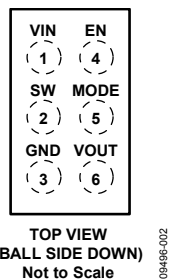


図 2. ピン配置(上面図)

表 5. ピン機能の説明

ピン番号	記号	説明
1	VIN	電源入力。VIN は PFET ハイサイド・スイッチのソースです。4.7 μ F 以上のコンデンサを ADP2138/ADP2139 のできるだけ近くに配置して、VIN を GND にバイパスしてください。
2	SW	スイッチ・ノード出力。SW は P チャンネル MOSFET スwitch のドレインと N チャンネル同期整流器のドレインです。SW と出力電圧の間に出力 LC フィルタを接続してください。
3	GND	グラウンド。入力 コンデンサと出力コンデンサを GND へ接続します。
4	EN	ステップダウンの起動。ステップダウンをオンにするときは EN をハイ・レベルに駆動します。ステップダウンをオフにするときは、EN をロー・レベルに駆動します。
5	MODE	モード入力。連続 PWM スイッチングを開始する動作モードにするときは MODE ピンをハイ・レベルに駆動します。自動 PWM/PSM 動作モードにするときは、MODE ピンをロー・レベルに駆動します。
6	VOUT	出力電圧検出入力。

代表的な性能特性

特に指定がない限り、 $V_{IN} = 3.6\text{ V}$ 、 $T_A = 25^\circ\text{C}$ 、 $V_{EN} = V_{IN}$ 。

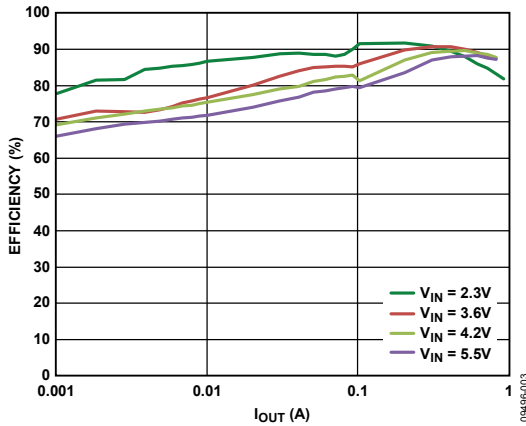


図 3. 様々な入力電圧での負荷電流対効率、 $V_{OUT} = 1.8\text{ V}$ 、PSM モード

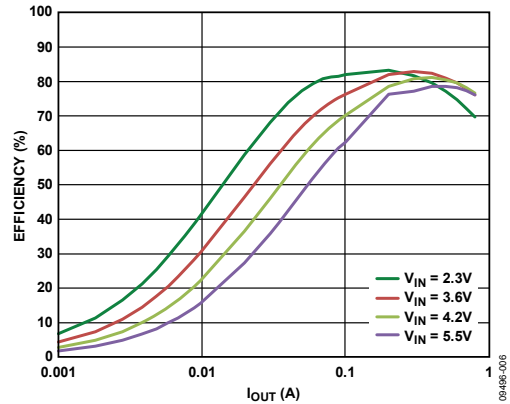


図 6. 様々な入力電圧での負荷電流対効率、 $V_{OUT} = 0.8\text{ V}$ 、PWM モード

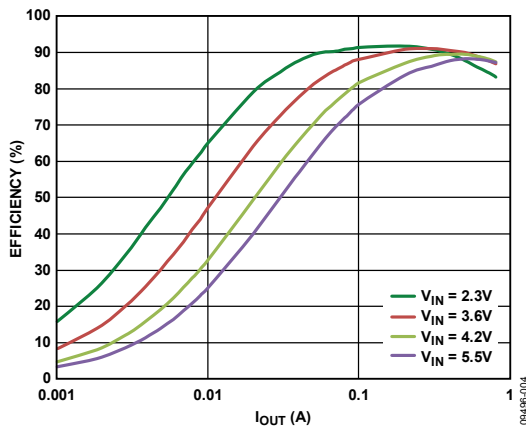


図 4. 様々な入力電圧での負荷電流対効率、 $V_{OUT} = 1.8\text{ V}$ 、PWM モード

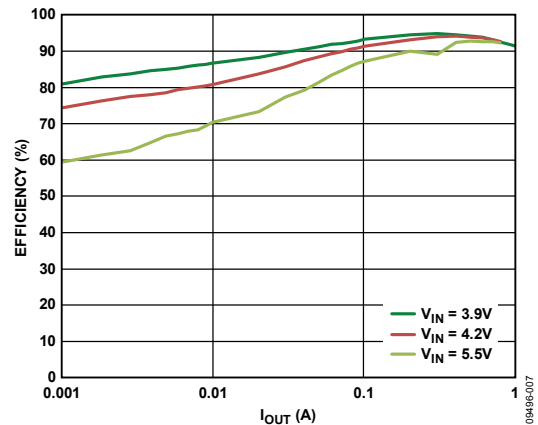


図 7. 様々な入力電圧での負荷電流対効率、 $V_{OUT} = 3.3\text{ V}$ 、PSM モード

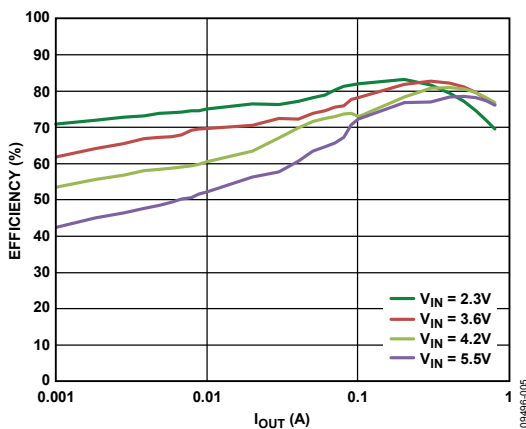


図 5. 様々な入力電圧での負荷電流対効率、 $V_{OUT} = 0.8\text{ V}$ 、PSM モード

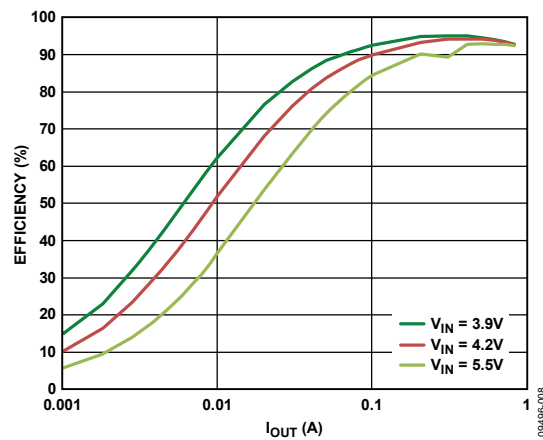


図 8. 様々な入力電圧での負荷電流対効率、 $V_{OUT} = 3.3\text{ V}$ 、PWM モード

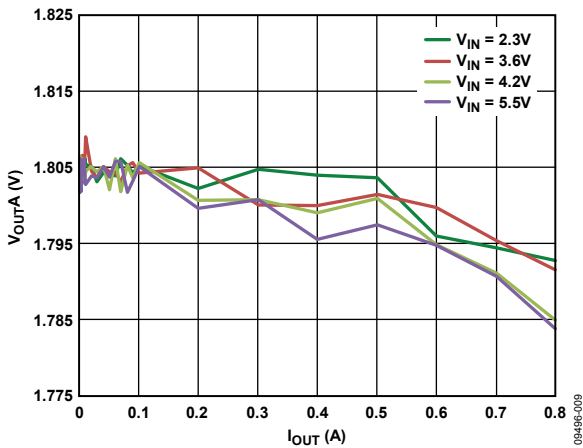


図 9. 様々な入力電圧でのロードレギュレーション、
V_{OUT} = 1.8 V、PWM モード

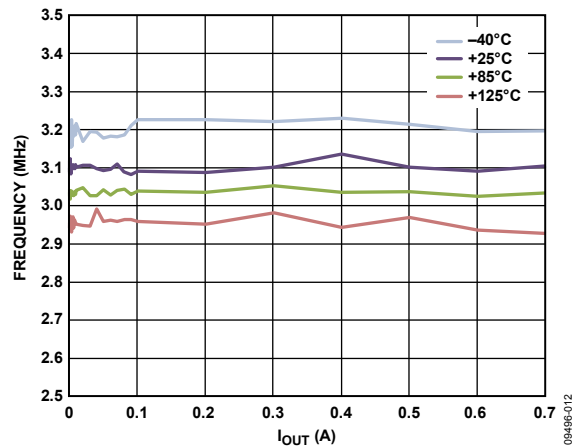


図 12. 様々な温度での出力電流対周波数、
V_{OUT} = 1.8 V、PWM モード

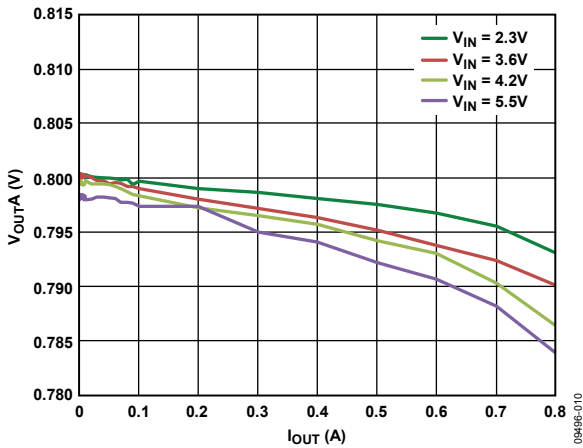


図 10. 様々な入力電圧でのロードレギュレーション、
V_{OUT} = 0.8 V、PWM モード

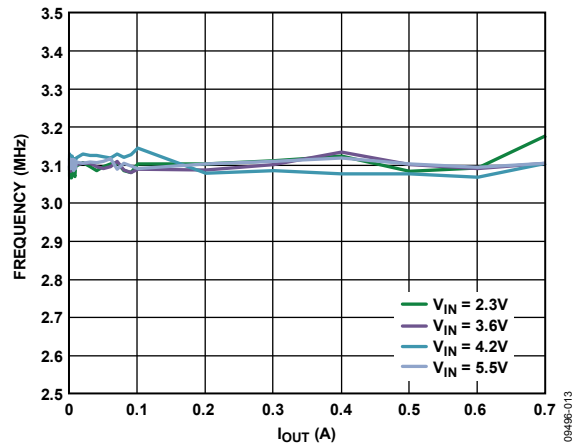


図 13. 様々な電源電圧での出力電流対周波数、
V_{OUT} = 1.8 V

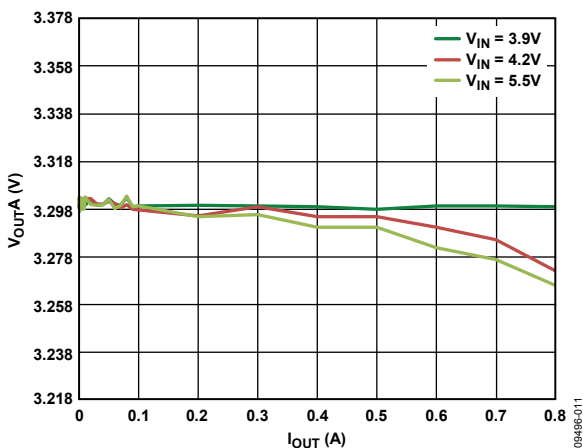


図 11. 様々な入力電圧でのロードレギュレーション、
V_{OUT} = 3.3 V、PWM モード

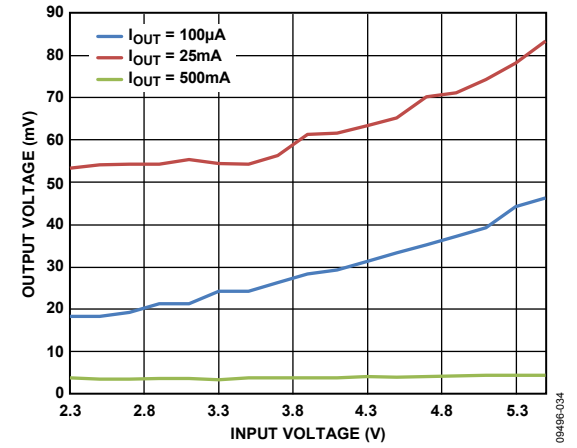


図 14. 様々な出力電流での入力電圧対出力電圧リップル、
V_{OUT} = 1.8 V

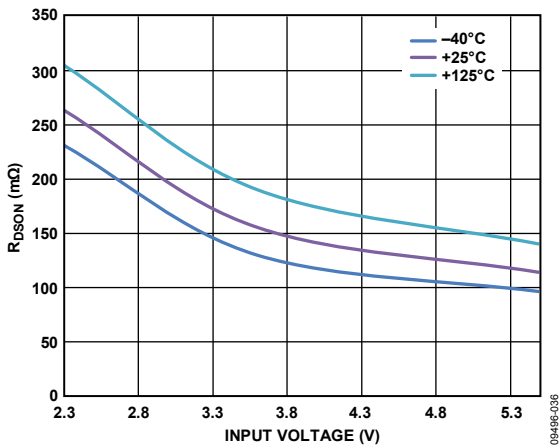


図 15. 様々な温度での入力電圧対 R_{DSON} PFET

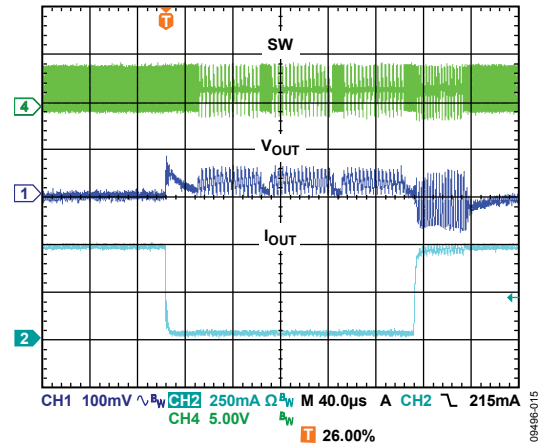


図 18. 負荷過渡応答、50 mA~200 mA, $V_{OUT} = 1.8\text{ V}$ 、自動モード

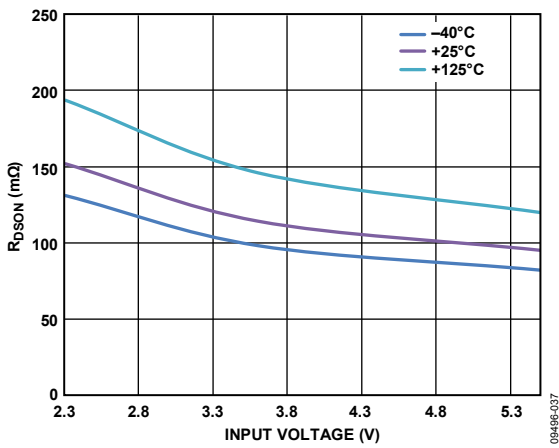


図 16. 様々な温度での入力電圧対 R_{DSON} NFET

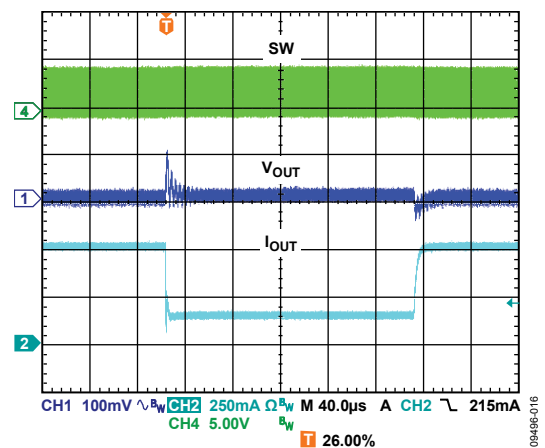


図 19. 負荷過渡応答、150 mA~500 mA, $V_{OUT} = 0.8\text{ V}$ 、PWM モード

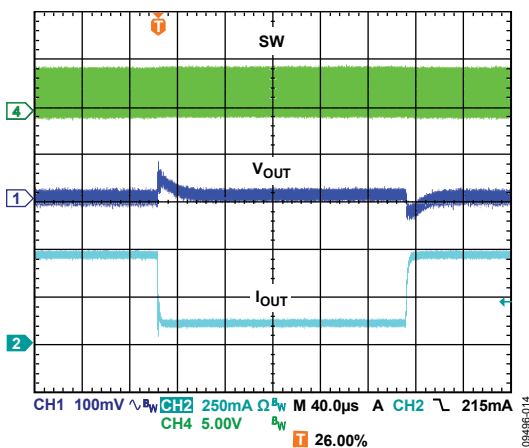


図 17. 負荷過渡応答、150 mA~500 mA, $V_{OUT} = 1.8\text{ V}$ 、PWM モード

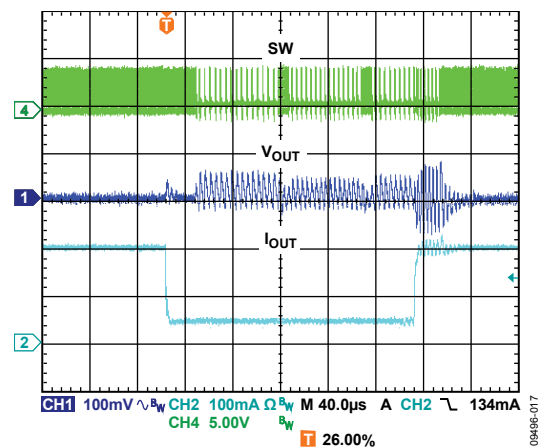


図 20. 負荷過渡応答、50 mA~200 mA, $V_{OUT} = 0.8\text{ V}$ 、自動モード

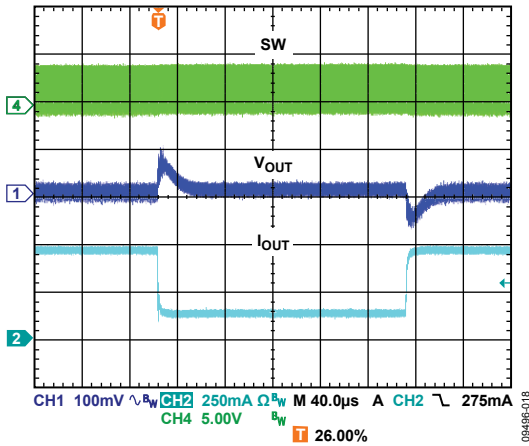


図 21. 負荷過渡応答、150 mA~500 mA、
 $V_{OUT} = 3.3$ V、PWM モード

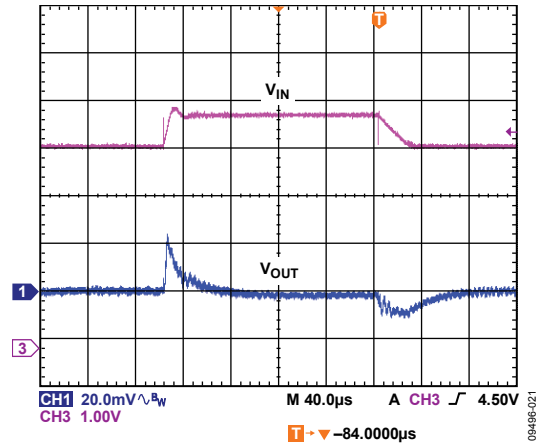


図 24. ライン過渡応答、 $V_{OUT} = 0.8$ V、 $V_{IN} = 4.0$ V~4.8 V、
PWM モード

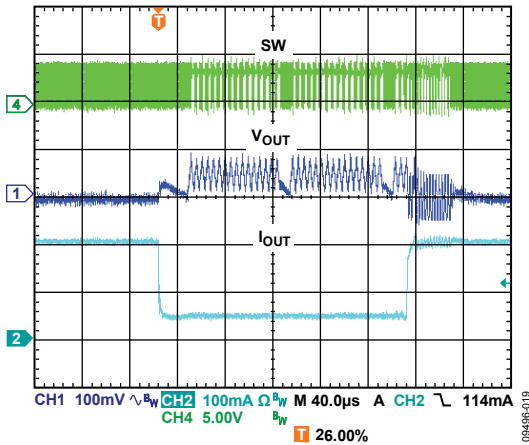


図 22. 負荷過渡応答、50 mA~200 mA、
 $V_{OUT} = 3.3$ V、自動モード

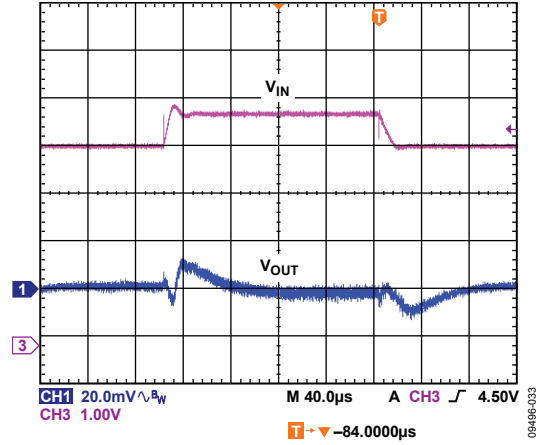


図 25. ライン過渡応答、 $V_{OUT} = 1.8$ V、 $V_{IN} = 4.0$ V~4.8 V、
PWM モード

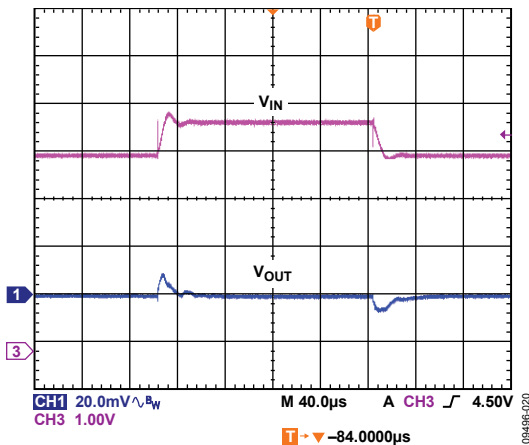


図 23. ライン過渡応答、 $V_{OUT} = 3.3$ V、 $V_{IN} = 4.0$ V~4.8 V、
PWM モード

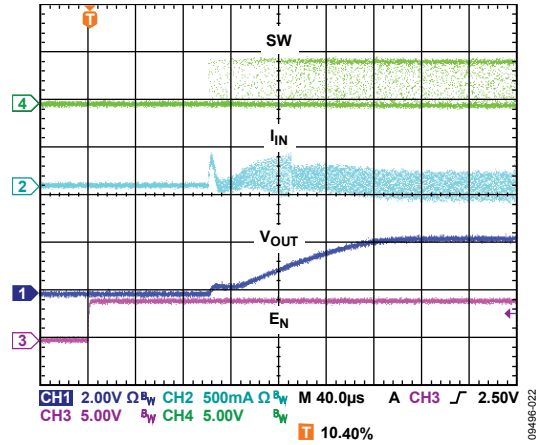


図 26. スタートアップ、 $V_{OUT} = 1.8$ V、 $I_{OUT} = 10$ mA

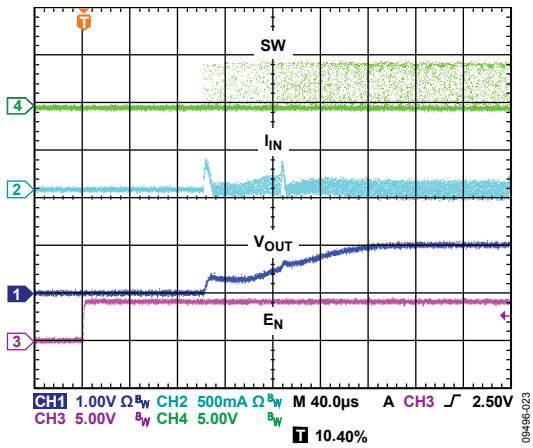


図 27. スタートアップ、 $V_{OUT} = 0.8\text{ V}$ 、 $I_{OUT} = 10\text{ mA}$

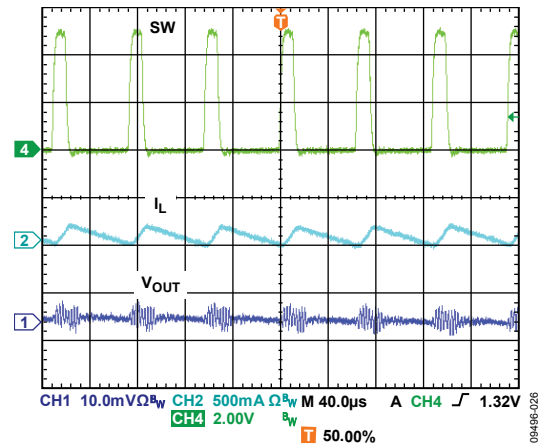


図 30. 波形、 $V_{OUT} = 1.8\text{ V}$ 、PWM モード、 $I_{OUT} = 200\text{ mA}$

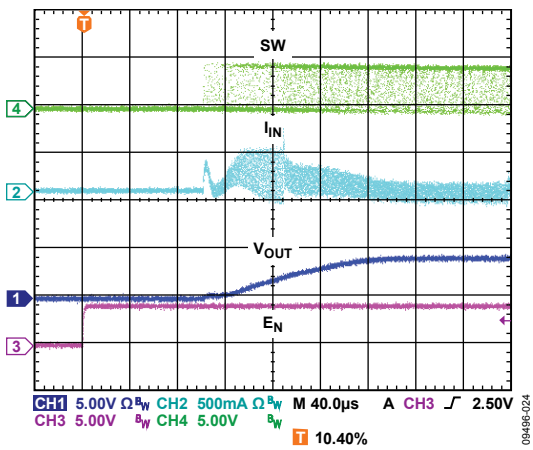


図 28. スタートアップ、 $V_{OUT} = 0.8\text{ V}$ 、 $I_{OUT} = 10\text{ mA}$

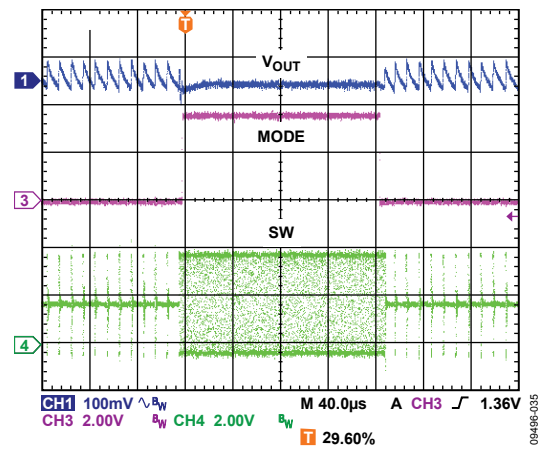


図 31. PSM→PWM→PSM のモード変化、 $V_{OUT} = 1.8\text{ V}$

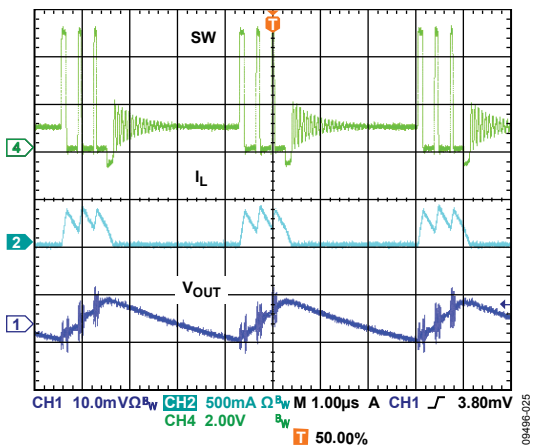


図 29. 波形、 $V_{OUT} = 1.8\text{ V}$ 、PSM モード、 $I_{OUT} = 10\text{ mA}$

動作原理

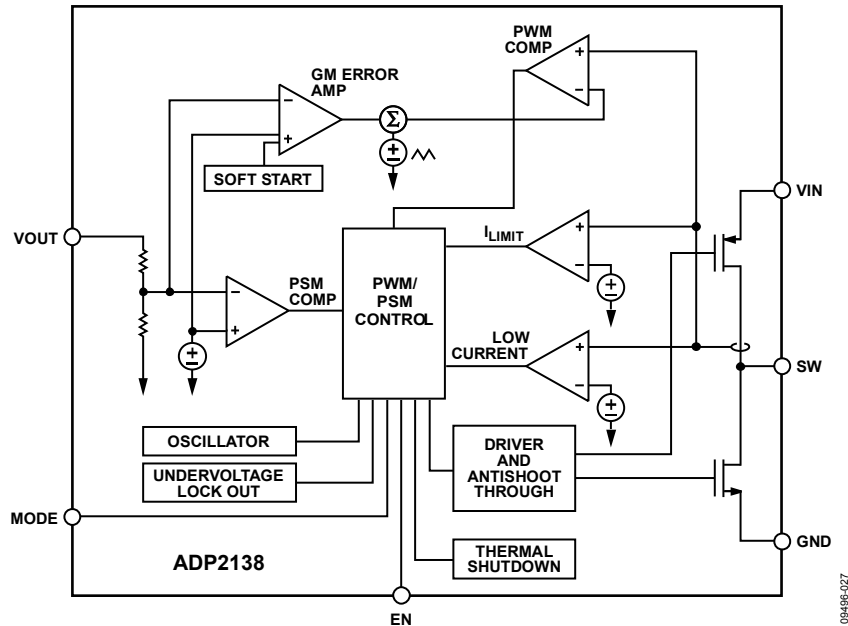


図 32. ADP2138 の機能ブロック図

ADP2138/ADP2139 は、固定周波数と高速電流モード・アーキテクチャを採用したステップダウン DC/DC コンバータです。高いスイッチング周波数と小型の 6 ピン WLCSP パッケージの採用により、小型のステップダウン DC/DC コンバータ・ソリューションを実現します。

ADP2138/ADP2139 は 2.3 V ~ 5.5 V の入力電圧で動作し、出力電圧が 0.8 V 以上入力電圧の範囲で安定動作します。

制御方式

ADP2138/ADP2139 は中～重の負荷電流時に高効率で動作する固定周波数の電流モード PWM 制御方式のアーキテクチャを採用していますが、低負荷時にはパワーセーブモード制御方式によってレギュレーションの電力損失を低減します。固定周波数 PWM モードで動作するときは、内蔵スイッチのデューティサイクルを調整して、出力電圧を安定化します。軽負荷時のパワーセーブモードで動作するときは、出力電圧をヒステリシス方式で制御するため、 V_{OUT} リップルが大きくなります。コンバータがこの期間中にスイッチングを停止してアイドル・モードに入ることによって、変換効率を改善できます。ADP2138/ADP2139 には MODE ピンがあり、PWM モード (MODE ピン = ハイ・レベル) またはパワーセーブモード (MODE ピン = ロー・レベル) にステップダウン・レギュレータの動作が決定されます。

PWMモード

PWM モードの場合、ADP2138/ADP2139 は内部発振器で設定される 3 MHz の固定周波数で動作します。各発振器サイクルの開始時に、PFET スイッチがオンになり、インダクタに正電圧が加わります。インダクタ内の電流は、電流検出信号がピーク・インダクタ電流の閾値に達するまで増加します。この電流レベルで、PFET スイッチがオフになり、NFET 同期整流器がオンになります。この動作により、インダクタの両端に負電圧が加わり、インダクタ電流が減少します。同期整流器は、残りのサイクルの間はオン状態を維持します。

ADP2138/ADP2139 は、ピーク・インダクタ電流の閾値を調整することで、出力電圧を安定化します。

パワーセーブモード

ADP2138/ADP2139 は、負荷電流がパワーセーブモードの電流閾値を下回ると、速やかにパワーセーブ動作モードに移行します。パワーセーブモードでは、PWM レギュレーションのレベルにオフセットが加えられ、出力電圧が上昇します。出力電圧が PWM レギュレーションのレベルを約 1.5% 上回ると、PWM 動作はオフになります。この時点で、両パワー・スイッチがオフとなり、ADP2138/ADP2139 がアイドル・モードになります。 C_{OUT} は V_{OUT} が PWM レギュレーションの電圧レベルに下がるまで放電を続けます。そのレベルに達すると、デバイスがインダクタを駆動して V_{OUT} を閾値の上限値にまで戻します。このプロセスは、負荷電流がパワーセーブモードの電流閾値を下回っている限り繰り返されます。

パワーセーブモードの電流閾値

パワーセーブモードの電流閾値は 100 mA に設定されています。ADP2138/ADP2139 は、 V_{IN} と V_{OUT} のレベルに関わらず、この電流を正確に制御できる方法を採用しています。これによって、パワーセーブモードに入るときと終了するときのパワーセーブモード電流閾値間のヒステリシスもごく僅かです。パワーセーブモードの電流閾値は、あらゆる負荷電流において高効率を発揮するように最適化されています。

イネーブル/シャットダウン

ADP2138/ADP2139 は、EN ピンがロジック・ローからロジック・ハイに変化すると、ソフトスタートの動作を開始します。EN ピンをローレベルにすると、デバイスはシャットダウン・モードになり、シャットダウン電流は 0.2 μA (typ) を下回ります。

短絡保護機能

ADP2138/ADP2139 は、ハード短絡で出力電流が暴走するのを防ぐ周波数フォールドバック機能を備えています。FB ピンの電圧が目標出力電圧の 1/2 を下回り、出力にハード短絡が生じる可能性があります。スイッチング周波数が内部発振器周波数の 1/2 まで低下します。スイッチング周波数が低下するとインダクタの放電時間が長くなるため、出力電流の暴走を防止することができます。

低電圧ロックアウト機能

ADP2138/ADP2139 は、バッテリーの放電を防ぐために低電圧ロックアウト回路 (UVLO) を内蔵しています。入力電圧が 2.15 V の UVLO 閾値を下回ると、ADP2138/ADP2139 はシャットダウンし、パワー・スイッチと同期整流器の両方がオフになります。電圧が再び上昇して UVLO 閾値を超えると、ソフトスタート時間が開始されて、デバイスがイネーブルされます。

過熱保護

ADP2138/ADP2139 のジャンクション温度が 150°C を超えると、サーマル・シャットダウン回路によってコンバータがオフになります。ジャンクション温度が極端に高くなる原因には、大電流動作、回路基板の設計不良、あるいは高い周囲温度などがあります。20°C のヒステリシスがあるため、サーマル・シャットダウンが発生すると、オンチップ温度が 130°C 未満に低下するまで ADP2138/ADP2139 の動作は復帰しません。サーマル・シャットダウン状態が解消すると、ソフトスタートが開始します。

ソフトスタート

ADP2138/ADP2139 は、スタートアップ時に出力電圧の増加を一定に制御することによって突入電流を防止するソフトスタート機能を内蔵しています。バッテリーまたはハイ・インピーダンス

電源をコンバータの入力に接続しているときは、この機能によって入力の電圧降下を防止できます。

EN ピンがハイレベルに駆動されると、内部回路がパワーアップを開始します。ADP2138/ADP2139 のスタートアップ時間は、EN ピンがハイ・レベルに駆動されてから出力が安定化されるまでの時間を表わします。スタートアップ時間は、パワーアップ時間とソフトスタート時間から構成されています。

電流制限

ADP2138/ADP2139 には、PFET スイッチと同期整流器を流れる正の電流量を制限するための保護回路があります。パワー・スイッチの正電流の制御によって、入力から出力に流れる電流量が制限されます。負電流の制御では、インダクタ電流が反転して負荷から流れることを防止します。

100% デューティ動作

V_{IN} 電圧が低下するか I_{LOAD} 電流が増大すると、ADP2138/ADP2139 は、PFET スイッチがデューティ時間の 100%オンになっても V_{OUT} が所望の出力電圧を下回る限界に達します。この限界で、ADP2138/ADP2139 は PFET スイッチがデューティ時間の 100%オン状態を維持するモードに速やかに移行します。入力状態が再度変化して必要なデューティサイクルが低下すると、ただちに PWM レギュレーションを再開し、 V_{OUT} のオーバーシュートを防ぎます。

放電スイッチ

ADP2139 は、EN ピンがロー・レベルのとき、あるいはデバイスが低電圧ロックアウトまたはサーマル・シャットダウンしたときに出力コンデンサを放電させるスイッチと抵抗 (100 Ω (typ)) を内蔵しています。放電時間は 200 μ s (typ) です。

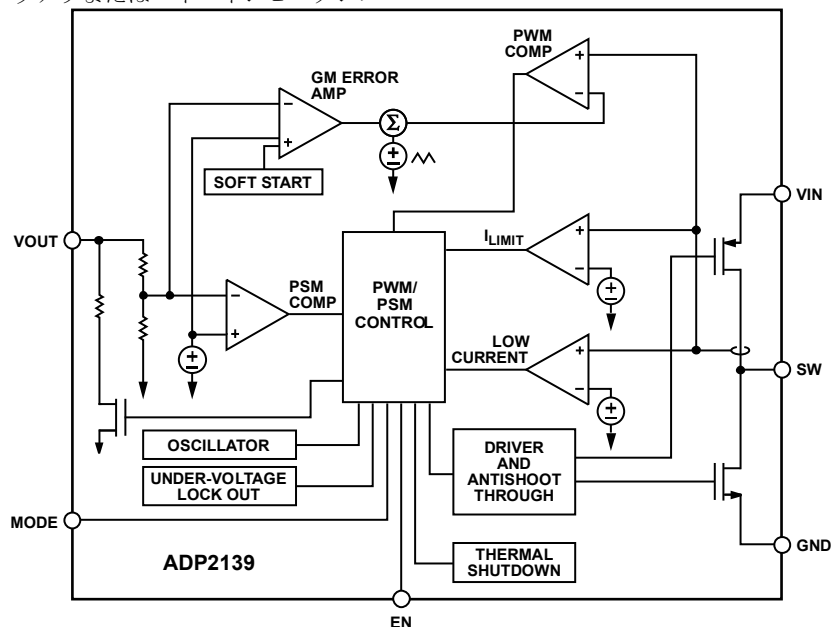


図 33. ADP2139 の機能ブロック図

アプリケーション情報

外付け部品の選択

図 1 に示すように、アプリケーション回路に使用する外付け部品を選ぶことによって、効率や過渡応答などの性能パラメータ間のトレードオフを図ることができます。

インダクタ

ADP2138/ADP2139 はスイッチング周波数が高いため、小型のインダクタを使用できます。最適な性能を得るには、インダクタ値を 0.7 μH ~3 μH にする必要があります。表 6 に、推奨インダクタ値を示します。

ピーク to ピーク・インダクタ・リプル電流は、次式を使って計算します。

$$I_{RIPPLE} = \frac{V_{OUT} \times (V_{IN} - V_{OUT})}{V_{IN} \times f_{SW} \times L}$$

ここで、

f_{SW} はスイッチング周波数です。

L はインダクタ値です。

インダクタの定格最小 DC 電流値はそのピーク電流より大きい値にする必要があります。インダクタのピーク電流は、次式を使って計算します。

$$I_{PEAK} = I_{LOAD(MAX)} + \frac{I_{RIPPLE}}{2}$$

インダクタの導通損失は、インダクタを流れる電流に起因しますが、これには関連する内部 DCR があります。インダクタのサイズが大きければ DCR が小さくなり、インダクタの導通損失が小さくなります。インダクタのコア損失は、コアの材料の透磁率に関係しています。ADP2138/ADP2139 は高スイッチング周波数の DC/DC コンバータであるため、コア損失と EMI が低いシールド・フェライトのコア材の使用を推奨します。

表 6.1.0 μH 推奨インダクタ

Vendor	Model	Dimensions (mm)	Isat (mA)	DCR (m Ω)
Murata	LQM2MPN1R0NG0B	2.0 × 1.6 × 0.9	1400	85
	LQM18PN1R0	1.6 × 0.8 × 0.33	700	52
Taiyo Yuden	CBMF1608T1R0M	1.6 × 0.8 × 0.8	290	90
	EPL2014-102ML	2.0 × 2.0 × 1.4	900	59
Coilcraft TDK	GLFR1608T1R0M-LR	1.6 × 0.8 × 0.8	360	80
	0603LS-102	1.8 × 1.27 × 1.1	400	81
Coilcraft Toko	MDT2520-CN	2.5 × 2.0 × 1.2	1800	100

出力コンデンサ

出力容量値が大きいと出力電圧リップルが小さくなり、負荷過渡応答が向上します。この値を選択するときは、出力電圧 DC バイアスに起因する容量損失を考慮することも重要です。

セラミック・コンデンサは、さまざまな誘電体で製造されており、温度範囲や印加電圧に対する特性がそれぞれ異なります。求められる温度範囲と DC バイアス条件で最小容量を確保できる十分な誘電体が必要になります。最適な性能を得るために、電圧定格値が 6.3 V または 10 V の X5R または X7R の誘電体を推奨します。Y5V と Z5U の誘電体は、温度特性や DC バイアス特性が劣るため、DC/DC コンバータには適していません。

温度、部品の許容誤差、電圧によるコンデンサの変動を考慮して、最悪時の容量を求めるときは、次式を使用します。

$$C_{EFF} = C_{OUT} \times (1 - TEMPCO) \times (1 - TOL)$$

ここで、

C_{EFF} は動作電圧時の実効容量です。

$TEMPCO$ は最悪時のコンデンサ温度係数です。

TOL は最悪時の部品の許容誤差です。

この例では、-40~+85°Cでの最悪時の温度係数 ($TEMPCO$) を X5R 誘電体で 15% とします。コンデンサの許容誤差 (TOL) は 10%、図 34 のグラフから、 C_{OUT} は 1.8 V で 4.0466 μF とします。

これらの値を式に代入すると、次のようになります。

$$C_{EFF} = 4.0466 \mu\text{F} \times (1 - 0.15) \times (1 - 0.1) = 3.0956 \mu\text{F}$$

ADP2138/ADP2139 の性能を保証するには、コンデンサの動作に対する DC バイアス、温度、許容誤差の影響を各アプリケーションについて評価することが不可欠です。

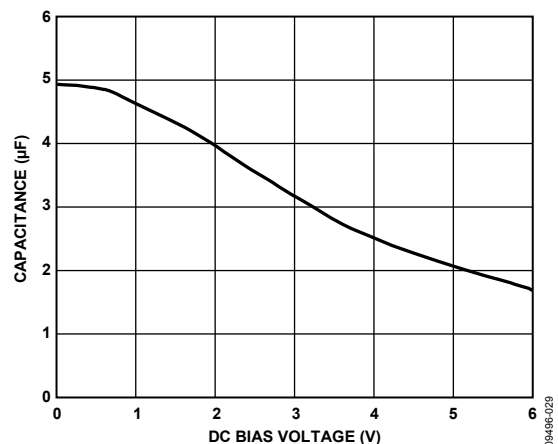


図 34. 代表的なコンデンサ性能

選択した出力コンデンサおよびインダクタの値でピーク to ピーク出力電圧リップルを計算するときは、次式を使用します。

$$V_{RIPPLE} = \frac{V_{IN}}{(2\pi \times f_{SW}) \times 2 \times L \times C_{OUT}} = \frac{I_{RIPPLE}}{8 \times f_{SW} \times C_{OUT}}$$

次に示すように、出力電圧リップルを低くするには、等価直列抵抗 (ESR) の値が低いコンデンサを使用すると良いでしょう。

$$ESR_{COUT} \leq \frac{V_{RIPPLE}}{I_{RIPPLE}}$$

温度や DC バイアスの影響を含め、安定性に必要な実効容量は 3 μF です。

表 7.4.7 μF 推奨コンデンサ

Vendor	Type	Model	Case Size	Voltage Rating (V)
Murata	X5R	GRM188R60J475	0603	6.3
Taiyo Yuden	X5R	JMK107BJ475	0603	6.3
Coilcraft TDK	X5R	C1608X5R0J475	0603	6.3

入力コンデンサ

入力コンデンサの値が大きいと入力電圧リップルが小さくなり、過渡応答が向上します。入力コンデンサの最大電流は次式を使って計算します。

$$I_{CIN} \geq I_{LOAD(MAX)} \sqrt{\frac{V_{OUT}(V_{IN} - V_{OUT})}{V_{IN}}}$$

電源ノイズを最小限に抑えるには、入力コンデンサを ADP2138/ADP2139 のVINピンのできるだけ近くに配置する必要があります。出力コンデンサの場合と同様、ESRが低いコンデンサの使用を推奨します。表 8に推奨コンデンサの一覧を示します。

表 8.4.7 μF 推奨コンデンサ

Vendor	Type	Model	Case Size	Voltage Rating (V)
Murata	X5R	GRM188R60J475	0603	6.3
Taiyo Yuden	X5R	JMK107BJ475	0603	6.3
Coilcraft TDK	X5R	C1608X5R0J475	0603	6.3

熱に対する考慮事項

ADP2138/ADP2139 は変換効率が高いため、パッケージ内部の消費電力はごくわずかであり、熱による制限は小さくなります。

ただし、高デューティサイクル、低電源電圧、高周囲温度で負荷が最大になるアプリケーションでは、パッケージ内の発熱量が大きくなり、チップのジャンクション温度が最大ジャンクション温度の 125°C を超えることがあります。ジャンクション温度が 150°C を上回ると、コンバータはサーマル・シャットダウン状態になり、ジャンクション温度が 130°C を下回ると動作を回復します。

チップのジャンクション温度は、次式に示すように、環境の周囲温度の値と消費電力に起因するパッケージの温度上昇値の和になります。

$$T_j = T_A + T_R$$

ここで、

T_j はジャンクション温度です。

T_A は周囲温度です。

T_R は消費電力に起因するパッケージの温度の上昇です。

パッケージの温度上昇は、パッケージの消費電力に正比例します。この関係式の比例定数は、次式に示すように、チップのジャンクション温度から周囲温度までの熱抵抗です。

$$T_R = \theta_{JA} \times P_D$$

ここで、

T_R はパッケージの温度の上昇です。

θ_{JA} はチップのジャンクションからパッケージの周囲温度までの熱抵抗です。

P_D はパッケージの消費電力です。

PCBレイアウトのガイドライン

レイアウトが悪いと、ADP2138/ADP2139 の性能に影響があり、電磁波障害 (EMI) や電磁両立性 (EMC) の問題、グラウンド・バウンス、電圧損失などを引き起こします。また、レギュレーションや安定性に影響する場合があります。次のルールを守って、正しいレイアウトを行ってください。

- 短いパターンを使用し、インダクタ、入力コンデンサ、出力コンデンサを IC の近くに配置します。これらの部品は高スイッチング周波数を伝送し、太いパターンはアンテナとして機能します。
- 出力電圧経路をインダクタや SW ノードから一定の距離を置いてルーティングし、ノイズと電磁干渉を最小限に抑えます。
- 部品側のグラウンド・メタルのサイズを最大限大きくして、放熱性を高めます。
- 影響を受けやすい回路ノードに対するノイズの干渉を低減するために、グラウンド・プレーンに複数のピアを設けて部品側のグラウンドと接続させます。

評価用ボード

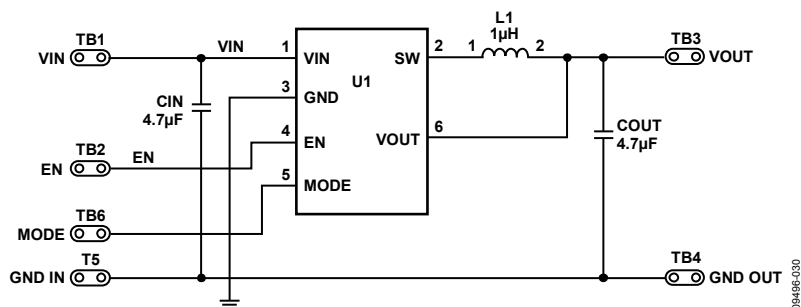


図 35. 評価用ボードの回路図

評価用ボードのレイアウト

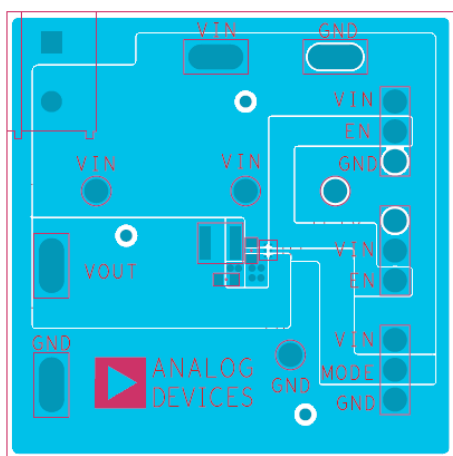


図 36. 上面

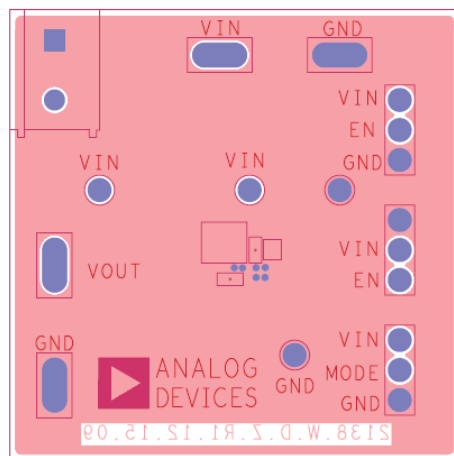


図 37. 裏面

外形寸法

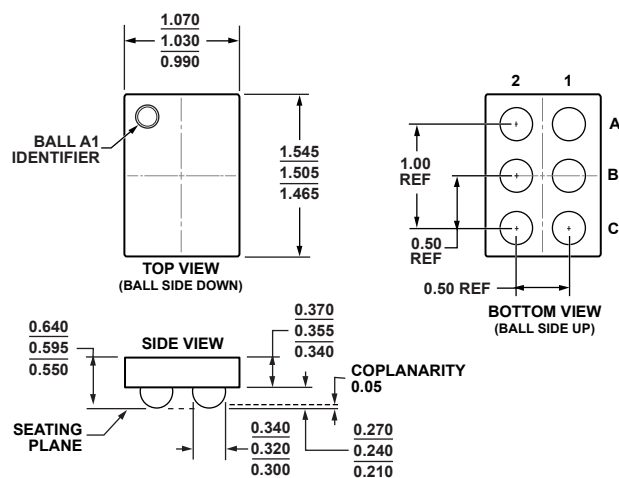


図 38.6 ピン・ウエハー・レベル・チップ・スケール・パッケージ [WLCSP]
(CB-6-12)
寸法: mm

オーダー・ガイド

Model ¹	Temperature Range	Output Voltage (V)	Package Description	Package Option	Branding
ADP2138ACBZ-0.8-R7	-40°C to +125°C	0.8	6-Ball Wafer Level Chip Scale Package [WLCSP]	CB-6-12	LJH
ADP2138ACBZ-1.0-R7	-40°C to +125°C	1.0	6-Ball Wafer Level Chip Scale Package [WLCSP]	CB-6-12	L88
ADP2138ACBZ-1.2-R7	-40°C to +125°C	1.2	6-Ball Wafer Level Chip Scale Package [WLCSP]	CB-6-12	L89
ADP2138ACBZ-1.5-R7	-40°C to +125°C	1.5	6-Ball Wafer Level Chip Scale Package [WLCSP]	CB-6-12	L8A
ADP2138ACBZ-1.8-R7	-40°C to +125°C	1.8	6-Ball Wafer Level Chip Scale Package [WLCSP]	CB-6-12	L8C
ADP2138ACBZ-2.5-R7	-40°C to +125°C	2.5	6-Ball Wafer Level Chip Scale Package [WLCSP]	CB-6-12	L93
ADP2138ACBZ-2.8-R7	-40°C to +125°C	2.8	6-Ball Wafer Level Chip Scale Package [WLCSP]	CB-6-12	LDH
ADP2138ACBZ-3.0-R7	-40°C to +125°C	3.0	6-Ball Wafer Level Chip Scale Package [WLCSP]	CB-6-12	LDJ
ADP2138ACBZ-3.3-R7	-40°C to +125°C	3.3	6-Ball Wafer Level Chip Scale Package [WLCSP]	CB-6-12	LDP
ADP2139ACBZ-0.8-R7	-40°C to +125°C	0.8	6-Ball Wafer Level Chip Scale Package [WLCSP]	CB-6-12	LJH
ADP2139ACBZ-1.0-R7	-40°C to +125°C	1.0	6-Ball Wafer Level Chip Scale Package [WLCSP]	CB-6-12	L88
ADP2139ACBZ-1.2-R7	-40°C to +125°C	1.2	6-Ball Wafer Level Chip Scale Package [WLCSP]	CB-6-12	L89
ADP2139ACBZ-1.5-R7	-40°C to +125°C	1.5	6-Ball Wafer Level Chip Scale Package [WLCSP]	CB-6-12	L8A
ADP2139ACBZ-1.8-R7	-40°C to +125°C	1.8	6-Ball Wafer Level Chip Scale Package [WLCSP]	CB-6-12	L8C
ADP2139ACBZ-2.5-R7	-40°C to +125°C	2.5	6-Ball Wafer Level Chip Scale Package [WLCSP]	CB-6-12	L93
ADP2139ACBZ-2.8-R7	-40°C to +125°C	2.8	6-Ball Wafer Level Chip Scale Package [WLCSP]	CB-6-12	LDH
ADP2139ACBZ-3.0-R7	-40°C to +125°C	3.0	6-Ball Wafer Level Chip Scale Package [WLCSP]	CB-6-12	LDJ
ADP2139ACBZ-3.3-R7	-40°C to +125°C	3.3	6-Ball Wafer Level Chip Scale Package [WLCSP]	CB-6-12	LDP

¹ Z = RoHS 準拠製品。