

## ADP1706/ADP1707/ADP1708

### 特長

最大出力電流：1 A  
 入力電圧範囲：2.5~5.5 V  
 低いシャットダウン電流：1  $\mu$ A 未満  
 低いドロップアウト電圧：345 mV @ 1 A 負荷  
 初期精度： $\pm 1\%$   
 ライン、負荷、温度の変動に対する精度： $\pm 2.5\%$   
 ソフト・スタート機能付きの 16 種類の固定出力電圧オプション：  
 0.75~3.3 V (ADP1706)  
 トラッキング機能付きの 16 種類の固定出力電圧オプション：  
 0.75~3.3 V (ADP1707)  
 調整可能な出力電圧オプション：0.8~5.0 V (ADP1708)  
 小型の 4.7  $\mu$ F セラミック出力コンデンサによる安定動作  
 優れた負荷/ライン過渡応答  
 電流制限およびサーマル過負荷保護  
 ロジック・コントロールによるイネーブル設定  
 8 ピン露出パドル付き SOIC および 3 mm  $\times$  3 mm の 8 ピン露出パドル付き LFCSP

### アプリケーション

ノートブック・コンピュータ  
 メモリ部品  
 通信装置  
 ネットワーク装置  
 DSP/FPGA/マイクロプロセッサ用電源  
 計測機器/データ・アキュイジション・システム

### 概要

ADP1706/ADP1707/ADP1708 は 2.5~5.5 V の入力電圧で動作し、最大 1 A の出力電流を供給する CMOS、低ドロップアウトのリニア・レギュレータです。独自開発の先進的なアーキテクチャを採用したこのデバイスは、小型の 4.7  $\mu$ F セラミック出力コンデンサを使用し、高い電源変動除去比と優れたラインおよび負荷過渡応答性を提供します。

ADP1706/ADP1707 には、16 種類の固定出力電圧オプションが用意されています。ADP1708 は、分圧器を外付けし、0.8~5.0 V の範囲で出力電圧を設定できる調整可能バージョンです。ADP1706 はソフト・スタート用コンデンサを外付けして、スタートアップ時間を設定できます。ADP1707 と ADP1708 は、スタートアップ

### 代表的なアプリケーション回路

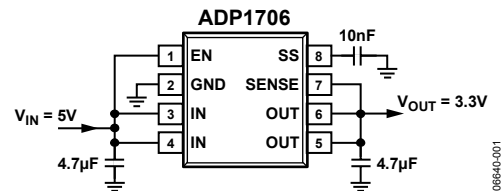


図 1. 固定出力電圧 3.3 V の ADP1706

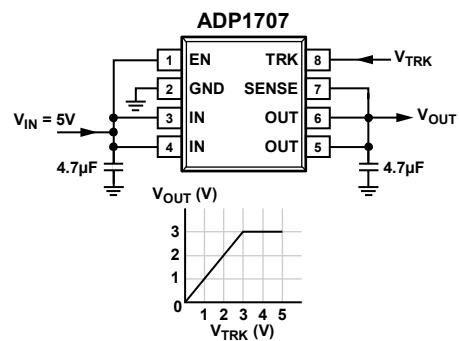


図 2. 出力電圧トラッキング機能付きの ADP1707

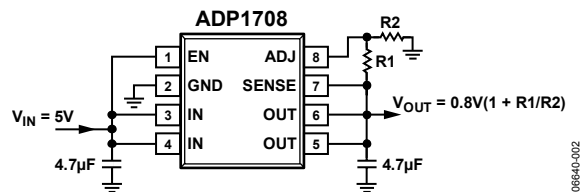


図 3. 0.8~5.0 V で出力電圧を調整できる ADP1708

時間を 100  $\mu$ s (typ) に設定できるソフト・スタート用コンデンサを内蔵しています。ADP1707 には、外部電圧レールや電圧リファレンスに出力を追従させることができるトラッキング機能があります。

ADP1706/ADP1707/ADP1708 は、8 ピン露出パドル付き SOIC パッケージと 8 ピン、3 mm  $\times$  3 mm の露出パドル付き LFCSP パッケージを採用しており、コンパクト性に優れたソリューションでありながら高いサーマル性能を提供するため、小型のプリントで最大 1 A の出力電流が求められるアプリケーションに最適です。

## 目次

特長.....	1	ソフト・スタート機能 (ADP1706) .....	10
アプリケーション.....	1	調整可能な出力電圧 (ADP1708) .....	11
代表的なアプリケーション回路 .....	1	トラック・モード (ADP1707) .....	11
概要.....	1	イネーブル機能.....	11
改訂履歴.....	2	アプリケーション情報.....	12
仕様.....	3	コンデンサの選択.....	12
絶対最大定格.....	5	電圧トラッキング・アプリケーション .....	12
熱抵抗.....	5	電流制限およびサーマル過負荷保護.....	12
ESDに関する注意 .....	5	熱に対する配慮.....	13
ピン配置と機能の説明 .....	6	PCボードのレイアウトに対する配慮 .....	15
代表的な性能特性.....	7	外形寸法.....	16
動作原理.....	10	オーダー・ガイド.....	17

## 改訂履歴

6/07—Revision 0: Initial Version

## 仕様

特に指定のない限り、 $V_{IN} = (V_{OUT} + 0.6 \text{ V})$ または  $2.5 \text{ V}$  (いずれか大きい方)、 $I_{OUT} = 10 \text{ mA}$ 、 $C_{IN} = C_{OUT} = 4.7 \mu\text{F}$ 、 $T_A = 25^\circ\text{C}$ 。

表 1.

Parameter	Symbol	Test Conditions	Min	Typ	Max	Unit
INPUT VOLTAGE RANGE	$V_{IN}$	$T_J = -40^\circ\text{C}$ to $+125^\circ\text{C}$	2.5		5.5	V
OPERATING SUPPLY CURRENT	$I_{GND}$	$I_{OUT} = 0 \text{ mA}$ $I_{OUT} = 100 \text{ mA}$ $I_{OUT} = 100 \text{ mA}$ , $T_J = -40^\circ\text{C}$ to $+125^\circ\text{C}$ $I_{OUT} = 1 \text{ A}$ $I_{OUT} = 1 \text{ A}$ , $T_J = -40^\circ\text{C}$ to $+125^\circ\text{C}$		50 310 1.2	390 1.55	$\mu\text{A}$ $\mu\text{A}$ $\mu\text{A}$ mA mA
SHUTDOWN CURRENT	$I_{GND-SD}$	EN = GND EN = GND, $T_J = -40^\circ\text{C}$ to $+125^\circ\text{C}$		0.1	1.0	$\mu\text{A}$ $\mu\text{A}$
OUTPUT VOLTAGE ACCURACY	$V_{OUT}$	$I_{OUT} = 10 \text{ mA}$ $I_{OUT} = 100 \mu\text{A}$ to $1 \text{ A}$ $100 \mu\text{A} < I_{OUT} < 1 \text{ A}$ , $T_J = -40^\circ\text{C}$ to $+125^\circ\text{C}$	-1 -1.5 -2.5		+1 +1.5 +2.5	% % %
Adjustable Output Voltage Accuracy (ADP1708) <sup>1</sup>	$V_{OUT}$	$I_{OUT} = 10 \text{ mA}$ $I_{OUT} = 100 \mu\text{A}$ to $1 \text{ A}$ $100 \mu\text{A} < I_{OUT} < 1 \text{ A}$ , $T_J = -40^\circ\text{C}$ to $+125^\circ\text{C}$	0.792 0.788 0.780	0.8	0.808 0.812 0.820	V V V
LINE REGULATION	$\Delta V_{OUT}/\Delta V_{IN}$	$V_{IN} = (V_{OUT} + 0.6 \text{ V})$ to $5.5 \text{ V}$ , $T_J = -40^\circ\text{C}$ to $+125^\circ\text{C}$	-0.1		+0.1	%/V
LOAD REGULATION <sup>2</sup>	$\Delta V_{OUT}/\Delta I_{OUT}$	$I_{OUT} = 10 \text{ mA}$ to $1 \text{ A}$ , $T_J = -40^\circ\text{C}$ to $+125^\circ\text{C}$			0.001	%/mA
DROPOUT VOLTAGE <sup>3</sup>	$V_{DROPOUT}$	$I_{OUT} = 100 \text{ mA}$ , $V_{OUT} \geq 3.3 \text{ V}$ $I_{OUT} = 100 \text{ mA}$ , $V_{OUT} \geq 3.3 \text{ V}$ , $T_J = -40^\circ\text{C}$ to $+125^\circ\text{C}$ $I_{OUT} = 1 \text{ A}$ , $V_{OUT} \geq 3.3 \text{ V}$ $I_{OUT} = 1 \text{ A}$ , $V_{OUT} \geq 3.3 \text{ V}$ , $T_J = -40^\circ\text{C}$ to $+125^\circ\text{C}$ $I_{OUT} = 100 \text{ mA}$ , $2.5 \text{ V} \leq V_{OUT} < 3.3 \text{ V}$ $I_{OUT} = 100 \text{ mA}$ , $2.5 \text{ V} \leq V_{OUT} < 3.3 \text{ V}$ , $T_J = -40^\circ\text{C}$ to $+125^\circ\text{C}$ $I_{OUT} = 1 \text{ A}$ , $2.5 \text{ V} \leq V_{OUT} < 3.3 \text{ V}$ $I_{OUT} = 1 \text{ A}$ , $2.5 \text{ V} \leq V_{OUT} < 3.3 \text{ V}$ , $T_J = -40^\circ\text{C}$ to $+125^\circ\text{C}$		33 345 35 365	55 600 60 630	mV mV mV mV mV mV mV
START-UP TIME <sup>4</sup>	$t_{START-UP}$			100		$\mu\text{s}$
ADP1707 and ADP1708				7.3		ms
ADP1706		$C_{SS} = 10 \text{ nF}$				
CURRENT LIMIT THRESHOLD <sup>5</sup>	$I_{LIMIT}$		1.1	1.5	1.8	A
THERMAL SHUTDOWN						
Thermal Shutdown Threshold	$TS_{SD}$	$T_J$ rising		150		$^\circ\text{C}$
Thermal Shutdown Hysteresis	$TS_{SD-HYS}$			15		$^\circ\text{C}$
SOFT START SOURCE CURRENT (ADP1706)	$SS_{I-SOURCE}$	SS = GND	0.6	1.1	1.6	$\mu\text{A}$
$V_{OUT}$ to $V_{TRK}$ ACCURACY (ADP1707)	$V_{TRK-ERROR}$	$0 \text{ V} \leq V_{TRK} \leq (0.5 \times V_{OUT(NOM)})$ , $V_{OUT(NOM)} \leq 1.8 \text{ V}$ , $T_J = -40^\circ\text{C}$ to $+125^\circ\text{C}$ $0 \text{ V} \leq V_{TRK} \leq (0.5 \times V_{OUT(NOM)})$ , $V_{OUT(NOM)} > 1.8 \text{ V}$ , $T_J = -40^\circ\text{C}$ to $+125^\circ\text{C}$	-40 -60		+40 +60	mV mV
EN INPUT						
EN Input Logic High	$V_{IH}$	$2.5 \text{ V} \leq V_{IN} \leq 5.5 \text{ V}$	1.8			V
EN Input Logic Low	$V_{IL}$	$2.5 \text{ V} \leq V_{IN} \leq 5.5 \text{ V}$			0.4	V
EN Input Leakage Current	$V_{I-LEAKAGE}$	EN = IN or GND		0.1	1	$\mu\text{A}$
ADJ INPUT BIAS CURRENT (ADP1708)	$ADJ_{I-BIAS}$			30	100	nA
SENSE INPUT BIAS CURRENT	$SNS_{I-BIAS}$			4		$\mu\text{A}$
OUTPUT NOISE	$OUT_{NOISE}$	10 Hz to 100 kHz, $V_{OUT} = 0.75 \text{ V}$ 10 Hz to 100 kHz, $V_{OUT} = 3.3 \text{ V}$		125		$\mu\text{V rms}$ $\mu\text{V rms}$

# ADP1706/ADP1707/ADP1708

Parameter	Symbol	Test Conditions	Min	Typ	Max	Unit
POWER SUPPLY REJECTION RATIO	PSRR	1 kHz, $V_{OUT} = 0.75 \text{ V}$		70		dB
		1 kHz, $V_{OUT} = 3.3 \text{ V}$		56		dB

<sup>1</sup> OUTをADJに直接接続したときの精度。外部帰還抵抗によりOUT電圧を設定する場合は、調整モード時の絶対精度は抵抗の許容誤差に応じて変化します。

<sup>2</sup> 10 mAおよび1 A負荷を用いたエンドポイント計算に基づきます。負荷が10 mA以下の場合の代表的な負荷レギュレーション性能については、図 11 を参照してください。

<sup>3</sup> ドロップアウト電圧は、入力電圧を公称出力電圧に設定する場合の入力と出力間の電圧差です。これは、2.5 Vを超える出力電圧のみに適用されます。

<sup>4</sup> スタートアップ時間は、ENの立ち上がりエッジが発生してからOUTがその公称値の95%に達するまでの時間です。

<sup>5</sup> 電流制限スレッシュホールドは、出力電圧が規定された代表値の90%に低下するときの電流です。たとえば、1.0 Vの出力電圧の電流制限値は、出力電圧を1.0 Vの90%、すなわち0.9 Vに低下させる電流になります。

## 絶対最大定格

表 2.

Parameter	Rating
IN to GND	-0.3 V to +6 V
OUT to GND	-0.3 V to IN
EN to GND	-0.3 V to +6 V
SS/ADJ/TRK to GND	-0.3 V to +6 V
SENSE to GND	-0.3 V to +6 V
Storage Temperature Range	-65°C to +150°C
Operating Junction Temperature Range	-40°C to +125°C
Soldering Conditions	JEDEC J-STD-020

上記の絶対最大定格を超えるストレスを加えると、デバイスに恒久的な損傷を与えることがあります。この規定はストレス定格のみを指定するものであり、この仕様の動作セクションに記載する規定値以上でのデバイス動作を定めたものではありません。デバイスを長時間絶対最大定格状態に置くと、デバイスの信頼性に影響を与えることがあります。

## 熱抵抗

$\theta_{JA}$ は最悪時の条件、すなわち回路ボードに表面実装パッケージのデバイスをハンダ付けした状態で規定しています。

表 3. 熱抵抗

Package Type	$\theta_{JA}$	Unit
8-Lead SOIC (Exposed Paddle)	58	°C/W
8-Lead 3 mm × 3 mm LFCSP (Exposed Paddle)	66	°C/W

## ESD に関する注意



ESD（静電放電）の影響を受けやすいデバイスです。電荷を帯びたデバイスや回路ボードは、検知されないまま放電することがあります。本製品は当社独自の特許技術であるESD保護回路を内蔵してはいますが、デバイスが高エネルギーの静電放電を被った場合、損傷を生じる可能性があります。したがって、性能劣化や機能低下を防止するため、ESDに対する適切な予防措置を講じることをお勧めします。

## ピン配置と機能の説明

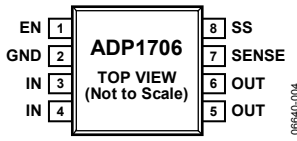


図 4. 8 ピン SOIC、ADP1706

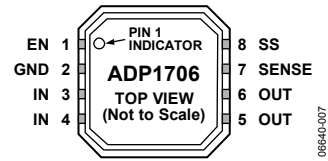


図 5. 8 ピン LFCSP、ADP1706

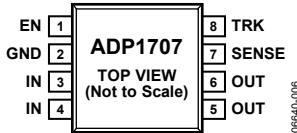


図 6. 8 ピン SOIC、ADP1707

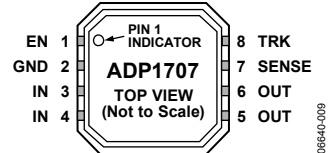


図 7. 8 ピン LFCSP、ADP1707

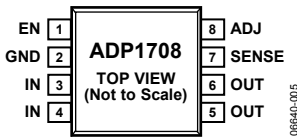


図 8. 8 ピン SOIC、ADP1708

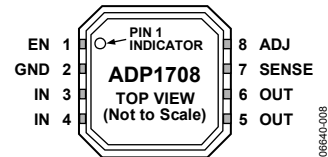


図 9. 8 ピン LFCSP、ADP1708

表 4. ピン機能の説明

ADP1706 ピン番号	ADP1707 ピン番号	ADP1708 ピン番号	記号	説明
1	1	1	EN	イネーブル入力。EN をハイレベルに駆動すると、レギュレータがターンオンします。EN をローレベルに駆動すると、レギュレータがターンオフします。自動的に起動させる場合には、EN を IN に接続してください。
2	2	2	GND	グラウンド
3, 4	3, 4	3, 4	IN	レギュレータの入力電源。容量が 4.7 μF 以上のコンデンサを使用して、IN と GND 間をバイパスします。
5, 6	5, 6	5, 6	OUT	安定化された出力電圧。容量が 4.7 μF 以上のコンデンサを使用して、OUT と GND 間をバイパスします。
7	7	7	SENSE	センス。負荷に接続された実際の出力電圧を測定し、誤差アンプに送ります。レギュレータ出力と負荷の間で発生する IR 電圧降下の影響を最小限にするために、SENSE を負荷のできるだけ近くに接続してください。
8	N/A	N/A	SS	ソフト・スタート。このピンにコンデンサを接続して、ソフト・スタート時間を設定します。
N/A	8	N/A	TRK	トラック。TRK ピンに印加された電圧に出力が追従します。詳細については、「動作原理」を参照してください。
N/A	N/A	8	ADJ	調整。OUT と ADJ 間に抵抗分圧器を接続して、出力電圧を設定します。
EP	EP	EP	EP	SOIC パッケージと LFCSP パッケージの底面の露出パッド。EP はサーマル性能を高めるもので、パッケージ内部で GND と電気的に接続されています。ボード上のグラウンド・プレーンに EP を接続することを推奨します。

## 代表的な性能特性

特に指定のない限り、 $V_{IN} = 3.8\text{ V}$ 、 $I_{OUT} = 100\text{ mA}$ 、 $C_{IN} = 4.7\text{ }\mu\text{F}$ 、 $C_{OUT} = 4.7\text{ }\mu\text{F}$ 、 $T_A = 25^\circ\text{C}$ 。

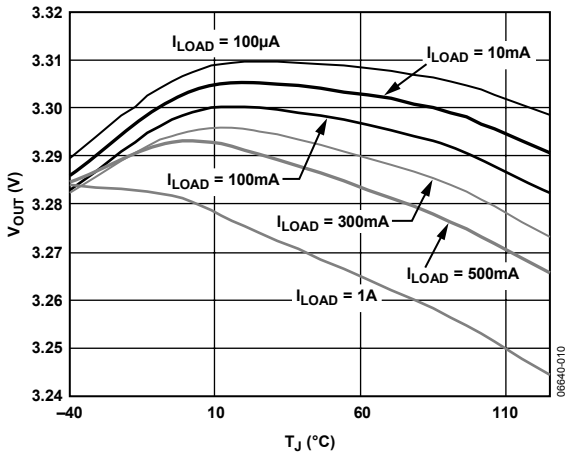


図 10. ジャンクション温度 対 出力電圧

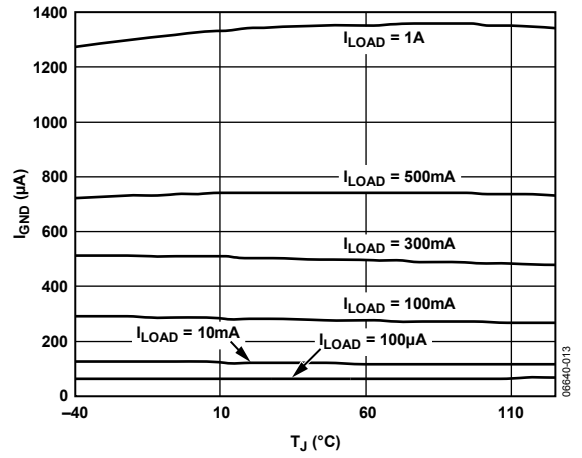


図 13. ジャンクション温度 対 グラウンド電流

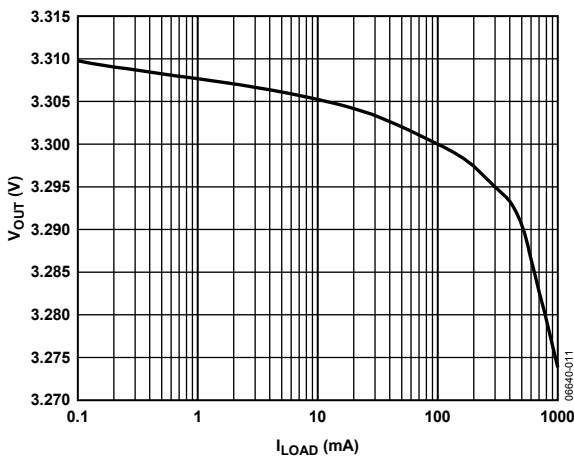


図 11. 負荷電流 対 出力電圧

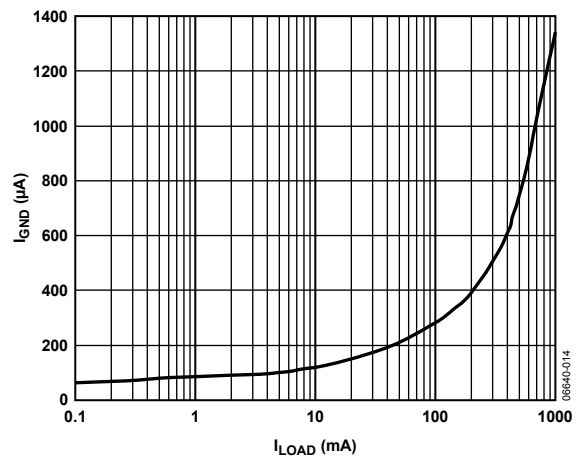


図 14. 負荷電流 対 グラウンド電流

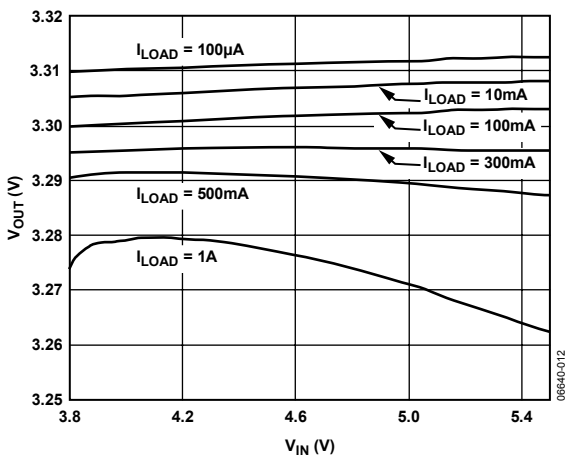


図 12. 入力電圧 対 出力電圧

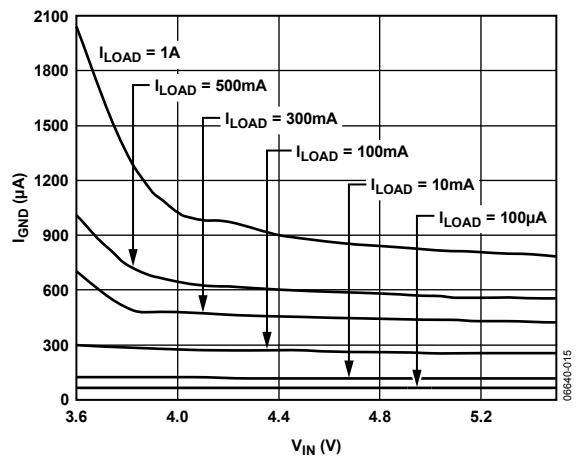


図 15. 入力電圧 対 グラウンド電流

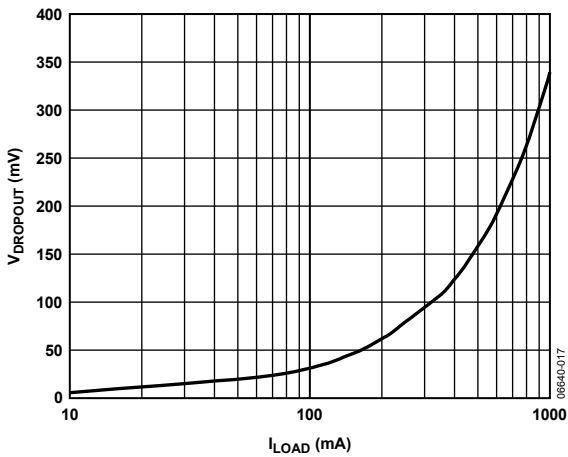


図 16. 負荷電流 対 ドロップアウト電圧

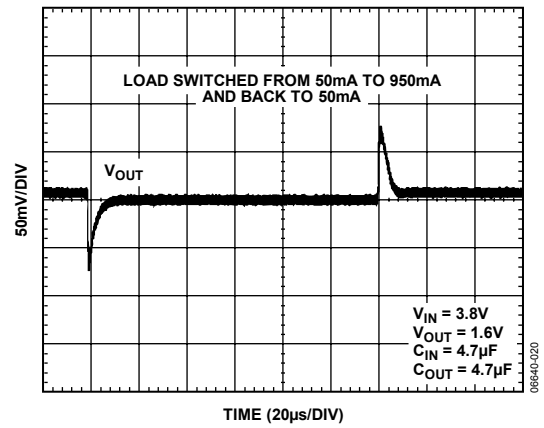


図 19. 負荷過渡応答 ( $C_{\text{IN}} = 4.7\mu\text{F}$ 、 $C_{\text{OUT}} = 4.7\mu\text{F}$ )

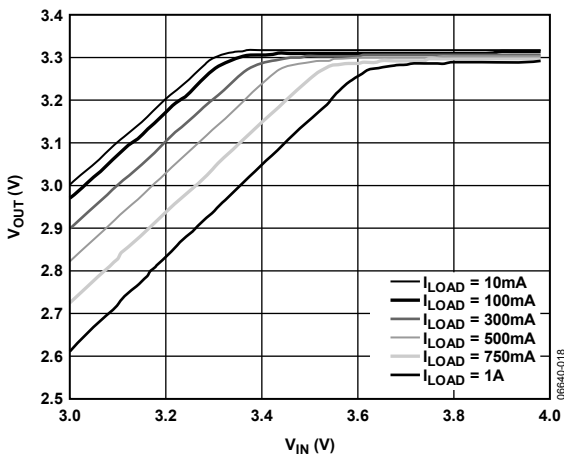


図 17. 入力電圧 対 出力電圧 (ドロップアウト時)

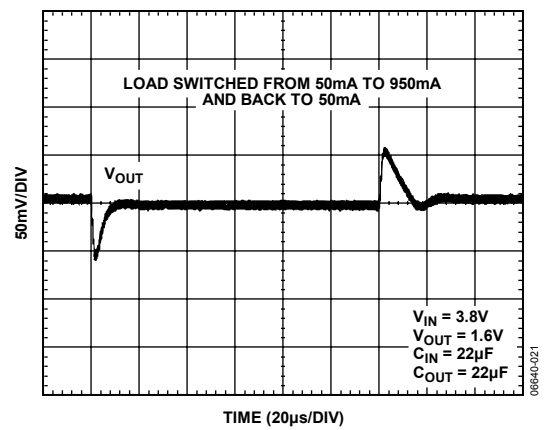


図 20. 負荷過渡応答 ( $C_{\text{IN}} = 22\mu\text{F}$ 、 $C_{\text{OUT}} = 22\mu\text{F}$ )

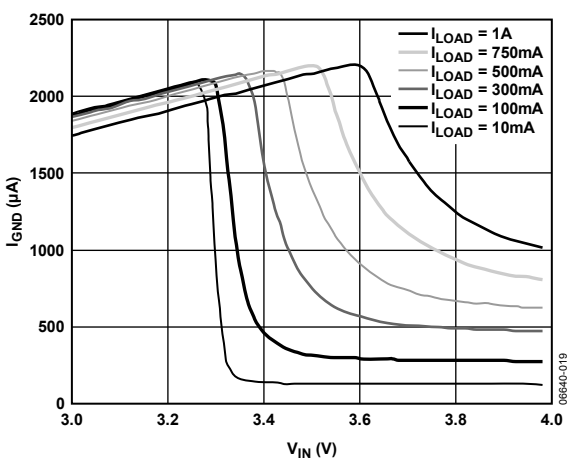


図 18. 入力電圧 対 グラウンド電流 (ドロップアウト時)

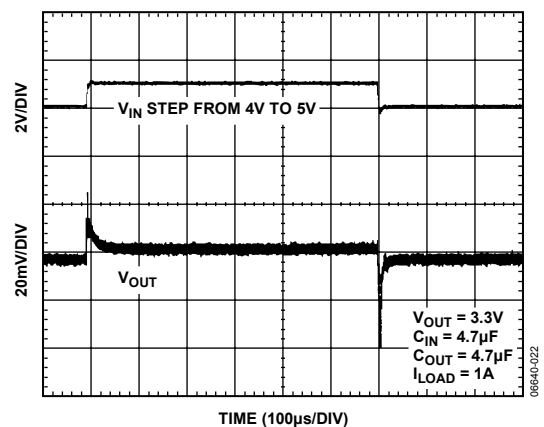


図 21. ライン過渡応答



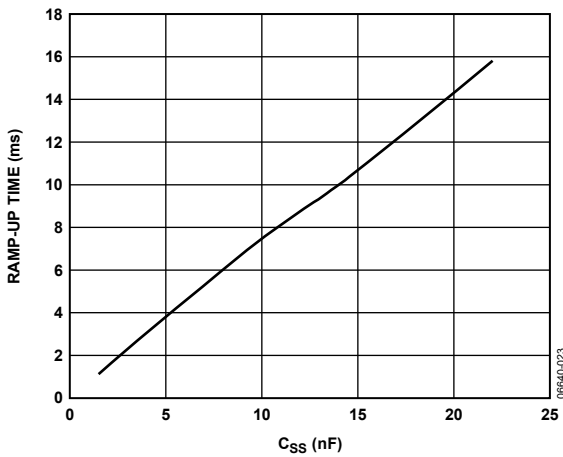


図 22. ソフト・スタート用コンデンサの容量 対 出力電圧のランパアップ時間

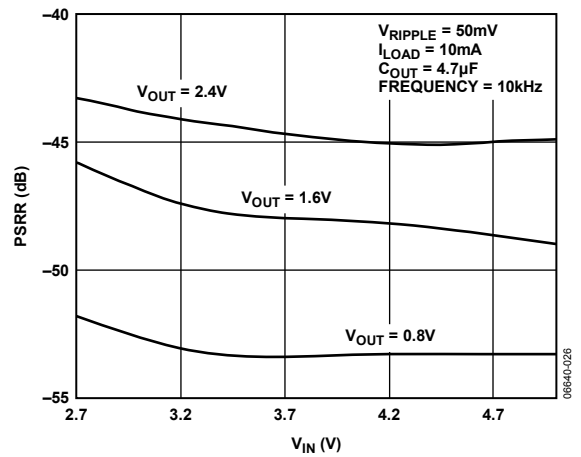


図 25. ADP1708 の入力電圧 対 電源変動除去比

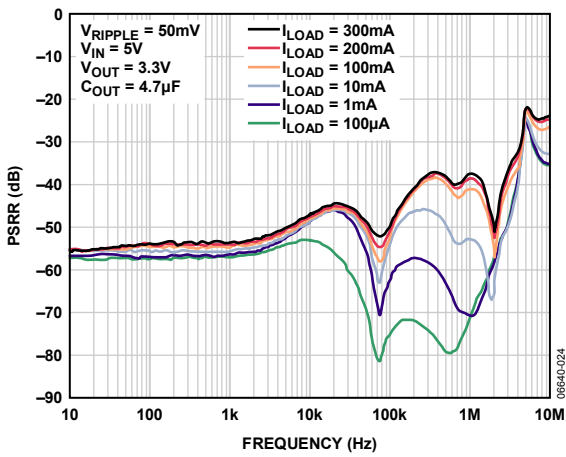


図 23. ADP1706 の電源変動除去比の周波数特性

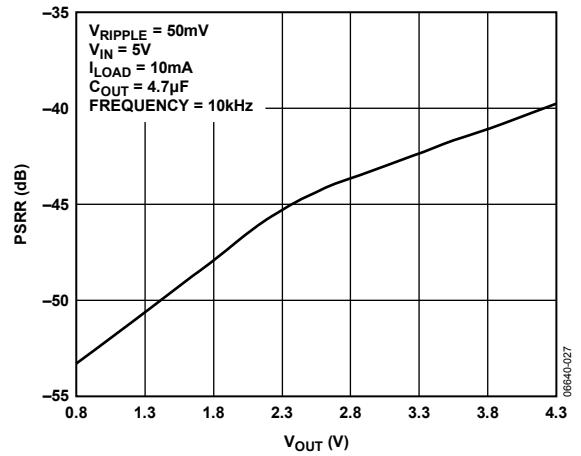


図 26. ADP1708 の出力電圧 対 電源変動除去比

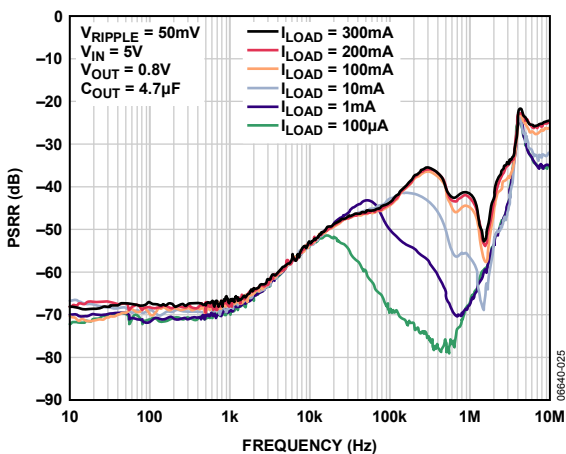


図 24. ADP1708 の電源変動除去比の周波数特性

## 動作原理

ADP1706/ADP1707/ADP1708 は、独自開発の先進的なアーキテクチャを採用した低ドロップアウトのリニア・レギュレータです。わずか4.7μFの小さいセラミック出力コンデンサを1個使用するので、高い電源変動除去比 (PSRR) と優れたラインおよび負荷過渡応答性を提供します。デバイスはいずれも 2.5~5.5 V の入力電圧で動作し、最大 1 A の出力電流を供給します。シャットダウン・モード時の電源電流の代表値は、100 nA です。

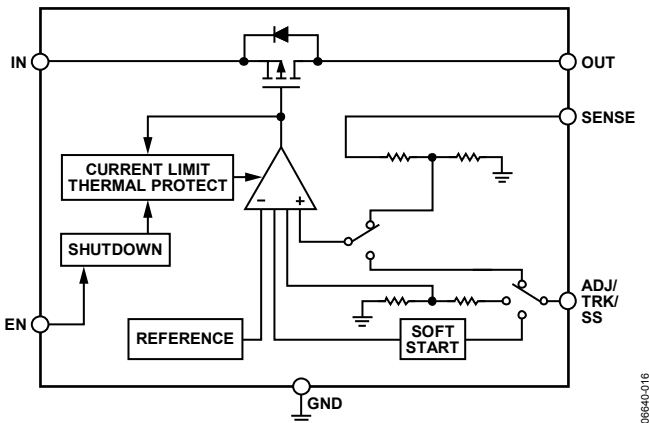


図 27. 内部ブロック図

ADP1706/ADP1707/ADP1708 の内部は、リファレンス、誤差アンプ、帰還用分圧器、PMOS パス・トランジスタで構成されています。出力電流は PMOS パス・デバイスから供給され誤差アンプにより制御されます。誤差アンプはリファレンス電圧と出力の帰還電圧を比較し、その差を増幅します。帰還電圧がリファレンス電圧よりも低い場合、PMOS デバイスのゲートが低くなり、電流を多く通過させ、出力電圧が増加します。帰還電圧がリファレンス電圧よりも高い場合は、PMOS デバイスのゲートが高くなり、これにより通過する電流の量が減少し、出力電圧が減少します。

ADP1706/ADP1707 には、0.75~3.3 V の 16 の固定出力電圧オプションが用意されています。ADP1706 は、ソフト・スタート用コンデンサを外付けして、スタートアップ時の出力電圧の立ち上がりを制御できます。ADP1707 には TRK ピンがあり、出力電圧をこのピンの電圧に追従させることができます。ADP1708 は、分圧器を外付けして出力電圧を 0.8~5.0 V の範囲で設定できる出力電圧調整可能バージョンです。いずれのデバイスもイネーブル・ピン (EN) により制御されます。

### ソフト・スタート機能 (ADP1706)

スタートアップを制御する必要があるアプリケーション向けに、ADP1706 にはプログラマブル・ソフト・スタート機能があります。プログラマブル・ソフト・スタートはスタートアップ時の突入電流を低減し、電圧シーケンシングを行うときに利用できます。ソフト・スタートを実行するには、SS と GND 間に小さいセラミック・コンデンサを1個接続します。スタートアップ時に 1.2 μA の電流ソースがこのコンデンサを充電します。ADP1706 のスタートアップ時の出力電圧は SS 上の電圧によって制限され、公称出力電圧までスムーズに立ち上がります。ソフト・スタート時間は、以下の式で計算します。

$$T_{SS} = V_{REF} \times (C_{SS}/I_{SS}) \quad (1)$$

ここで、

$T_{SS}$  はソフト・スタート時間です。

$V_{REF}$  は 0.8 V のリファレンス電圧です。

$C_{SS}$  は SS と GND 間に接続するソフト・スタート用コンデンサの容量です。

$I_{SS}$  は SS からのソース電流です (1.2 μA)。

ADP1706 をディスエーブルにすると (EN を使用する)、ソフト・スタート用コンデンサは内部の 100 Ω 抵抗を介して GND に放電します。

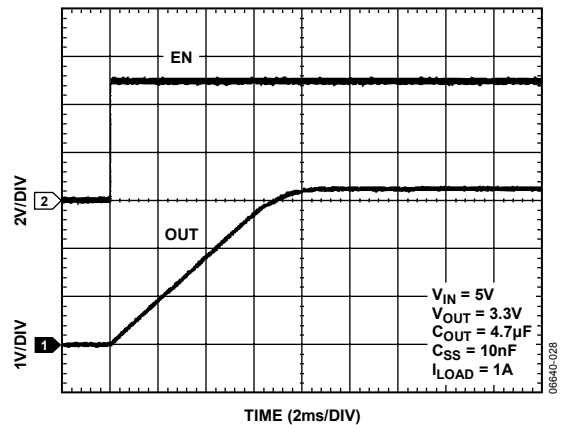


図 28. 外部ソフト・スタート用コンデンサを使用した場合の OUT のランプアップ

ADP1707 と ADP1708 にはソフト・スタート用のピンがないため、この機能は内部のソフト・スタート用コンデンサが行います。これによって、ソフト・スタートの立ち上がり時間は約 48 μs に設定されます。立ち上がり時間は、OUT がその公称値の 0% から 90% に達するまでにかかる時間であり、表 1 に示すスタートアップ時間とは異なります。スタートアップ時間は、EN の立ち上がりエッジ発生後に OUT がその公称値の 90% に達するまでにかかる時間になります。出力電圧が 5 V の最悪時の場合、推奨の 4.7 μF 出力コンデンサを使用すれば、入力突入電流は約 490 mA になり、最大 1 A の負荷電流よりも低くなります。

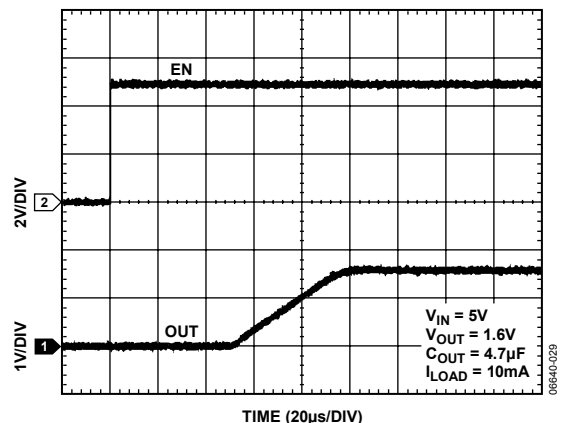


図 29. 内部ソフト・スタート用コンデンサを使用した場合の OUT のランプアップ

## 調整可能な出力電圧 (ADP1708)

ADP1708 は、出力電圧を 0.8~5.0 V の範囲で設定できます。OUT と ADJ 間に抵抗分圧器を接続して出力電圧を設定します。出力電圧は、次式で計算します。

$$V_{OUT} = 0.8 \text{ V} (1 + R1/R2) \quad (2)$$

ここで、

R1 は OUT と ADJ 間に接続する抵抗の値です。

R2 は ADJ と GND 間に接続する抵抗の値です。

ADJ に入力される最大バイアス電流は 100 nA であるため、バイアス電流による誤差が 0.5% 未満になるように R2 の値は 60 kΩ 未満にします。

## トラック・モード (ADP1707)

ADP1707 には、トラック・モード機能があります。図 30 に示すように、TRK ピンに印加された電圧が公称出力電圧よりも低い場合は、OUT は TRK ピン上の電圧に等しくなります。それ以外の場合は、OUT が調整されて公称出力電圧になります。

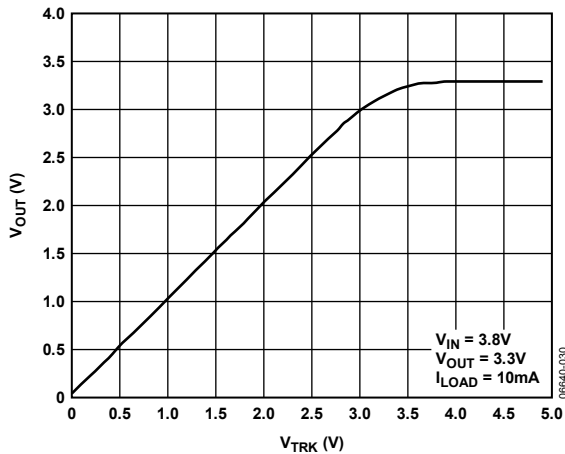


図 30. ADP1707 のトラック電圧 対 出力電圧

例として、公称出力電圧が 3.3 V の ADP1707 を考えてみましょう。TRK ピンに印加された電圧が 3.3 V よりも高ければ、OUT は 3.3 V の公称出力電圧を維持します。TRK ピンに印加された電圧が 3.3 V よりも低いと、OUT はこの電圧をトラックします。OUT は公称電圧から最低 0 V まで TRK ピン電圧にトラックできます。TRK と誤差アンプ入力の間には、OUT と誤差アンプの間に配置されている分圧器と同じ分圧比の分圧器があります。これによって出力電圧がトラック電圧に等しくなります。2 つの分圧器の分圧比は、所望の出力電圧に応じてパッケージ後のトリミングによって設定します。

## イネーブル機能

ADP1706/ADP1707/ADP1708 は、通常の動作条件下で EN ピンを使用して OUT ピンをイネーブルおよびディスエーブルにします。図 31 に示すように、EN の立上がり電圧がアクティブ・スレッシュホールドを超えると、OUT がターンオンします。EN の立下がり電圧が非アクティブ・スレッシュホールドを超えると、OUT がターンオフします。

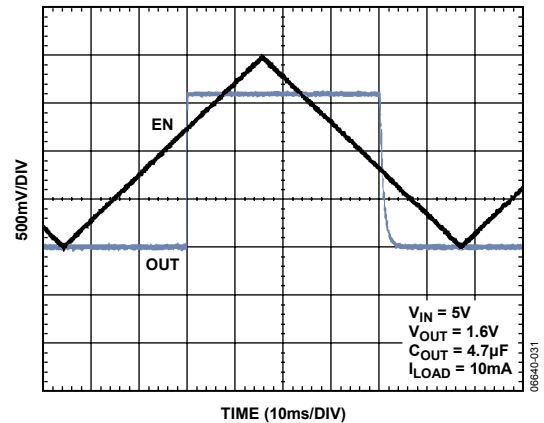


図 31. ADP1706 の代表的な EN ピン動作

図 31 に示すように、EN ピンにはヒステリシスが組み込まれています。これによって、EN ピンの値がスレッシュホールド・ポイントを通過するとき生じるノイズによってオン/オフ発振が発生しないようにします。

EN ピンのアクティブ/非アクティブ・スレッシュホールドは、IN 電圧によります。このため、スレッシュホールドの値は入力電圧の変化に伴って変動します。入力電圧が 2.5~5.5 V まで変化するときの代表的な EN アクティブ/非アクティブ・スレッシュホールドを図 32 に示します。

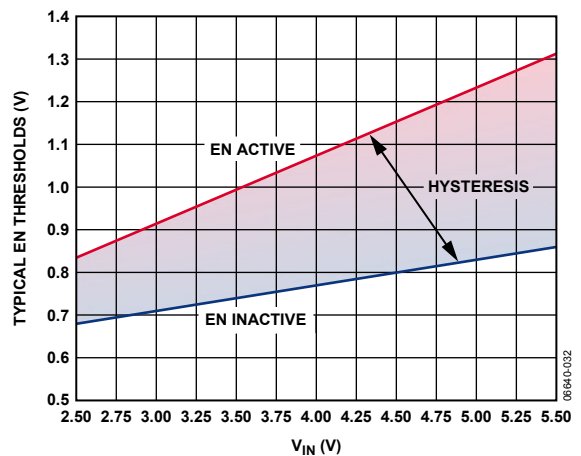


図 32. 入力電圧 対 EN ピンの代表的なスレッシュホールド値

## アプリケーション情報

### コンデンサの選択

#### 出力コンデンサ

ADP1706/ADP1707/ADP1708 は、省スペースの小さいセラミック・コンデンサを使用して動作するように設計されていますが、等価直列抵抗 (ESR) の値に注意すれば、よく利用される一般的なコンデンサでも機能します。出力コンデンサの ESR によって、LDO 制御ループの安定性が左右されます。ADP1706/ADP1707/ADP1708 の安定性を確保するには、 $4.7\ \mu\text{F}$  以上の容量で ESR が  $500\ \text{m}\Omega$  以下のコンデンサを推奨します。負荷電流の変化に対する過渡応答も、出力コンデンサによって左右されます。容量の大きい出力コンデンサの使用により、負荷電流の大きな変化に対する ADP1706/ADP1707/ADP1708 の過渡応答が改善されます。図 33 と図 34 に、それぞれ  $4.7\ \mu\text{F}$  と  $22\ \mu\text{F}$  の出力コンデンサを使用した場合の過渡応答を示します。

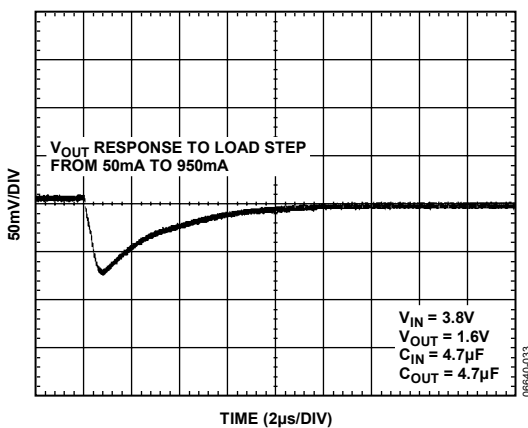


図 33. 出力の過渡応答性 ( $C_{\text{OUT}} = 4.7\ \mu\text{F}$ )

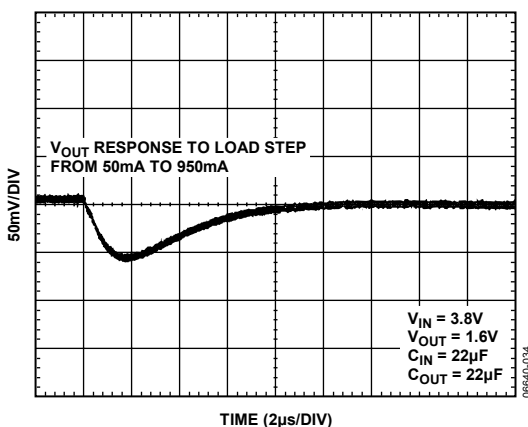


図 34. 出力の過渡応答性 ( $C_{\text{OUT}} = 22\ \mu\text{F}$ )

#### 入力バイパス・コンデンサ

IN ピンと GND 間に  $4.7\ \mu\text{F}$  のコンデンサを接続すると、特に長い入力パターン配線を使用する場合や信号源インピーダンスが高い場合など、プリント回路基板 (PC ボード) のレイアウトによる回路への影響を低減します。 $4.7\ \mu\text{F}$  よりも大きい出力コンデンサが必要な場合は、入力コンデンサの容量もそれに合うように大きくすることを推奨します。

#### 入力および出力コンデンサの特性

最小容量と最大 ESR の条件を満たしていれば、品質のよいセラミック・コンデンサをどれでも ADP1706/ADP1707/ADP1708 に使用できます。セラミック・コンデンサは、温度範囲や印加電圧に対する特性がそれぞれ異なるさまざまな誘電体を使用して製造されます。コンデンサには、必要な温度範囲と DC バイアス条件で最小容量が得られる適切な誘電体を使用する必要があります。電圧定格値が  $6.3\ \text{V}$  または  $10\ \text{V}$  の X5R もしくは X7R 誘電体を推奨します。Y5V と Z5U の誘電体は、温度特性と DC バイアス特性が落ちるため推奨できません。

### 電圧トラッキング・アプリケーション

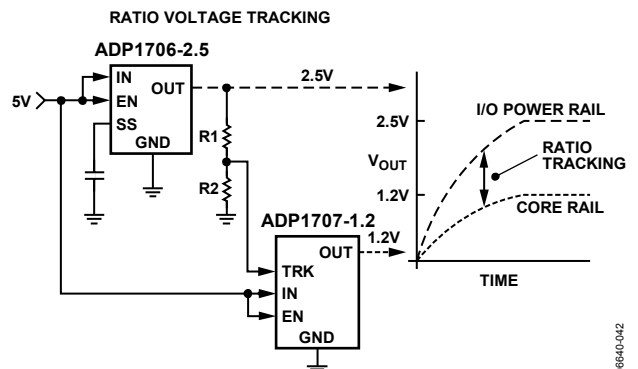


図 35. ADP1707 を使用した電圧トラッキング機能

ADP1707 のトラッキング機能を利用したアプリケーションを図 35 に示します。ADP1706 がマイクロプロセッサの I/O に電源を供給し、ADP1707 がコアに電源を供給します。スタートアップ時に、ADP1706 の出力は  $2.5\ \text{V}$  に立ち上がり、そしてこの出力が分圧器 (R1 と R2) で分圧され、ADP1707 の TRK ピンでは低い電圧になります。このため、ADP1707 の出力は TRK ピンの電圧に追従し、 $1.2\ \text{V}$  まで着実に立ち上がります。このような回路実装により、プロセッサのコアは I/O の後にパワーアップすることになります。

#### 電流制限およびサーマル過負荷保護

ADP1706/ADP1707/ADP1708 は、電流およびサーマル過負荷保護回路によって過度な電力消費による損傷が生じないように保護されています。ADP1706/ADP1707/ADP1708 は、出力負荷  $1.5\ \text{A}$  (typ) で電流制限に達するように設計されています。出力負荷が  $1.5\ \text{A}$  を超えると、出力電圧が低下して一定の電流制限値を維持します。

内蔵されているサーマル過負荷保護回路は、ジャンクション温度を最大  $150^\circ\text{C}$  (typ) に制限します。劣悪な条件下 (すなわち、周囲温度と消費電力が高い条件) で、ジャンクション温度が上昇して  $150^\circ\text{C}$  を超え始めると、出力がターンオフして、出力電流がゼロ

口になります。ジャンクション温度が 135°C (typ) より低くなると、再度出力がターンオンし、出力電流は公称値に復帰します。

OUT とグラウンド間に完全な短絡が発生する場合を考えてみましょう。まず ADP1706/ADP1707/ADP1708 が電流制限に達し、1.5 A のみが短絡回路に流れます。ジャンクションの自己発熱が高くなり 150°C を超えると、サーマル・シャットダウンがアクティブになり、出力がターンオフして、出力電流がゼロになります。ジャンクション温度が下がって 135°C を下回ると、再度出力がターンオンし、1.5 A が短絡回路に流れ、またジャンクション温度が上昇して 150°C を超えます。この 135°C と 150°C 間のサーマル発振によって 1.5 A と 0 A 間の電流発振が発生し、これが出力の短絡状態が続く限り繰り返されます。

電流およびサーマル制限保護は、偶発的な過負荷状態に対してデバイスを保護することを目的としています。信頼性の高い動作を実現するには、ジャンクション温度が 125°C を超えないようにデバイスの消費電力を外部で制限する必要があります。

## 熱に対する配慮

信頼性の高い動作を保証するには、ADP1706/ADP1707/ADP1708 のジャンクション温度が 125°C を超えないようにする必要があります。ジャンクション温度が最大値を下回るようにするには、ジャンクション温度の変化を引き起こすパラメータに注意する必要があります。こうしたパラメータには、周囲温度、パワー・デバイスの消費電力、ジャンクションと外気間の熱抵抗 ( $\theta_{JA}$ ) があります。 $\theta_{JA}$  の値は、パッケージのアセンブリに使用するコンパウンドやパッケージの GND ピンを PCB 上でハンダ付けする銅の量によって異なります。PC ボードの銅のサイズに対する 8 ピン SOIC と 8 ピン LFCSP パッケージの代表的な  $\theta_{JA}$  値を表 5 に示します。

表 5. 代表的な  $\theta_{JA}$  値

Copper Size (mm <sup>2</sup> )	$\theta_{JA}$ (°C/W), SOIC	$\theta_{JA}$ (°C/W), LFCSP
0 <sup>1</sup>	57.6	65.9
50	53.1	62.3
100	52.3	61.2
300	51.3	59.7
500	51.3	59.4

<sup>1</sup> 最小のピン・パターン配線にハンダ付けしたデバイスの場合。

ADP1706/ADP1707/ADP1708 のジャンクション温度は、次式で計算できます。

$$T_J = T_A + (P_D \times \theta_{JA}) \quad (3)$$

ここで、

$T_A$  は周囲温度です。

$P_D$  はダイの消費電力です。これは次式で求めます。

$$P_D = [(V_{IN} - V_{OUT}) \times I_{LOAD}] + (V_{IN} \times I_{GND}) \quad (4)$$

ここで、

$I_{LOAD}$  は負荷電流です。

$I_{GND}$  はグラウンド電流です。

$V_{IN}$  と  $V_{OUT}$  は、それぞれ入力電圧と出力電圧です。

グラウンド電流による消費電力はごくわずかであるため、無視できます。したがって、ジャンクション温度の計算式は以下のように簡単になります。

$$T_J = T_A + \{[(V_{IN} - V_{OUT}) \times I_{LOAD}] \times \theta_{JA}\} \quad (5)$$

式 5 に示すように、任意の周囲温度、入力と出力間の電圧差、連続負荷電流において、ジャンクション温度が 125°C を超えないようにするための PC ボードに対する最小の銅サイズ条件が存在します。図 36～図 41 にさまざまな周囲温度、負荷電流、 $V_{IN}$  と  $V_{OUT}$  間の電圧差、PC ボードの銅面積におけるジャンクション温度の計算値を示します。

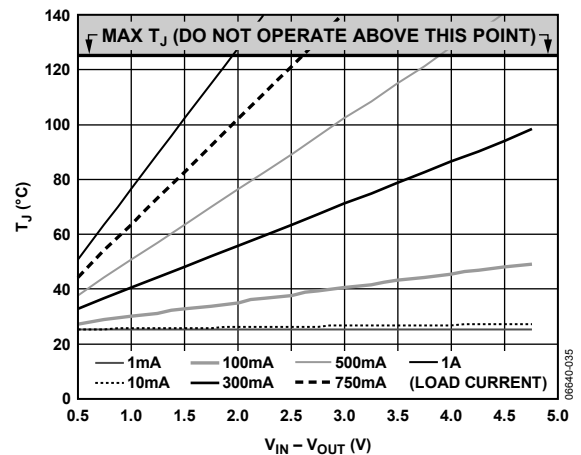


図 36. 500 mm<sup>2</sup> の PC ボード銅面積、 $T_A = 25^\circ\text{C}$ 、SOIC

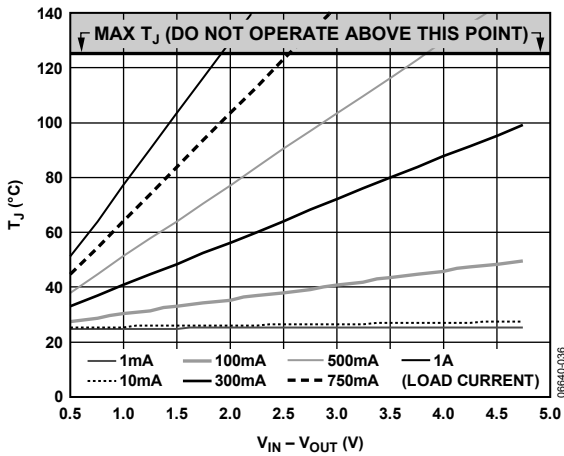


図 37. 100 mm<sup>2</sup>のPCボード銅面積、 $T_A = 25^\circ\text{C}$ 、SOIC

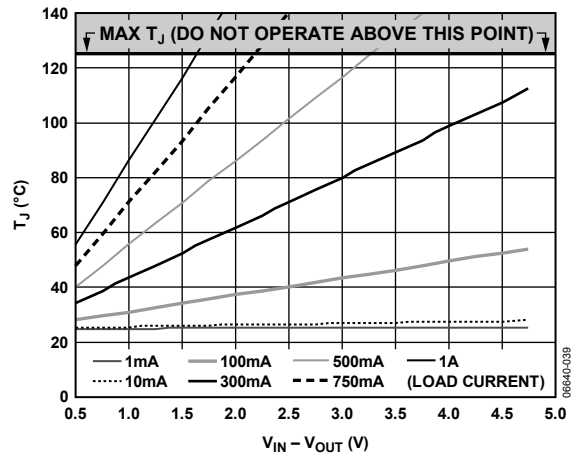


図 40. 100 mm<sup>2</sup>のPCボード銅面積、 $T_A = 25^\circ\text{C}$ 、LFCSP

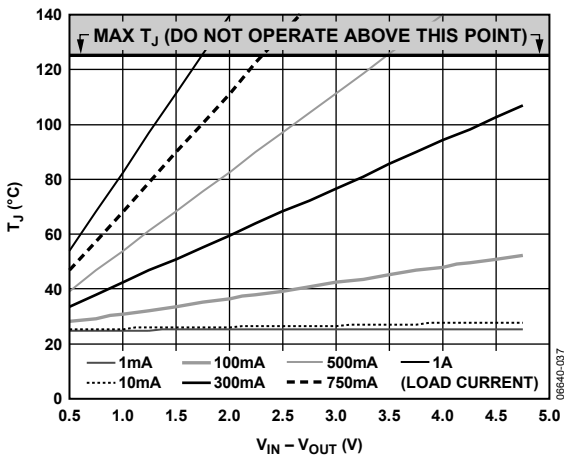


図 38. 0 mm<sup>2</sup>のPCボード銅面積、 $T_A = 25^\circ\text{C}$ 、SOIC

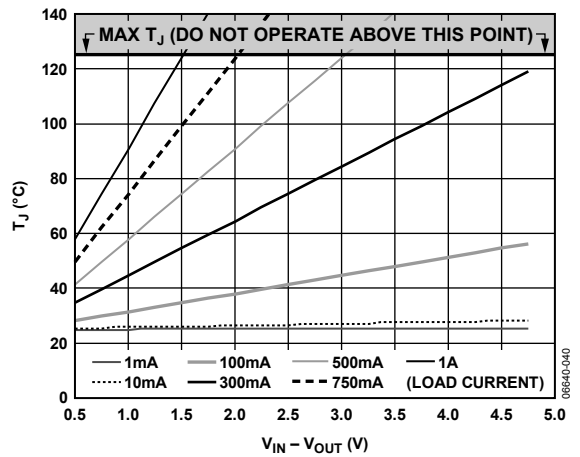


図 41. 0 mm<sup>2</sup>のPCボード銅面積、 $T_A = 25^\circ\text{C}$ 、LFCSP

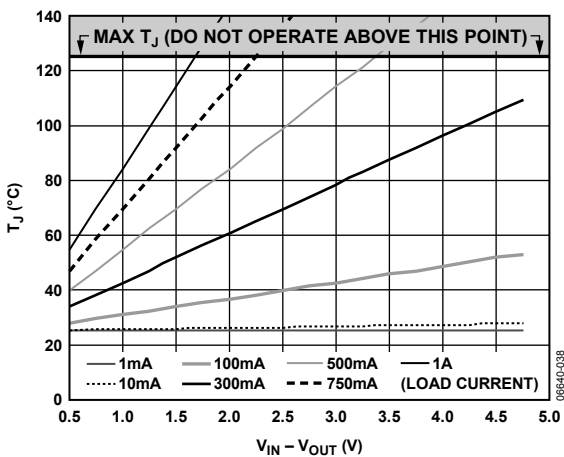


図 39. 500 mm<sup>2</sup>のPCボード銅面積、 $T_A = 25^\circ\text{C}$ 、LFCSP

## PC ボードのレイアウトに対する配慮

ADP1706/ADP1707/ADP1708 のピンが取り付けられる銅の量を増やすことによって、パッケージからの放熱を向上させることができます。ただし、表 5 から明らかなように、最終的には一定のポイントに達し、そこから先は銅のサイズを増やしても、有効な放熱の改善は得られません。

ADP1706/ADP1707/ADP1708 は、SOIC でも LFCSP でもパッケージの底面に露出パッドを設け、熱性能を高めています。露出パッドはパッケージ内部で GND と電氣的に接続されているため、十分な量の銅を使用して PC ボード上のグラウンド・プレーンにも接続することを推奨します。

PC ボードを設計する際には、次のような一般的な注意点があります。

- 入力コンデンサは、IN ピンと GND ピンのできるだけ近くに配置します。
- 出力コンデンサは、OUT ピンと GND ピンのできるだけ近くに配置します。
- ADP1706 の場合は、ソフト・スタート用コンデンサを SS ピンのできるだけ近くに実装します。
- 負荷は、OUT ピンと SENSE ピンのできるだけ近くに接続します。

0402 または 0603 サイズのコンデンサと抵抗を使用すると、面積に限りがあるボード上で可能な限り小さいフットプリントを実現できます。

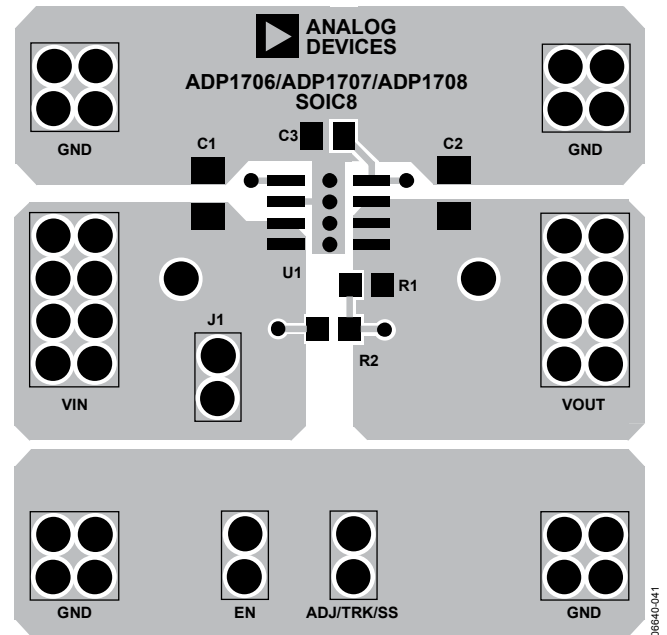
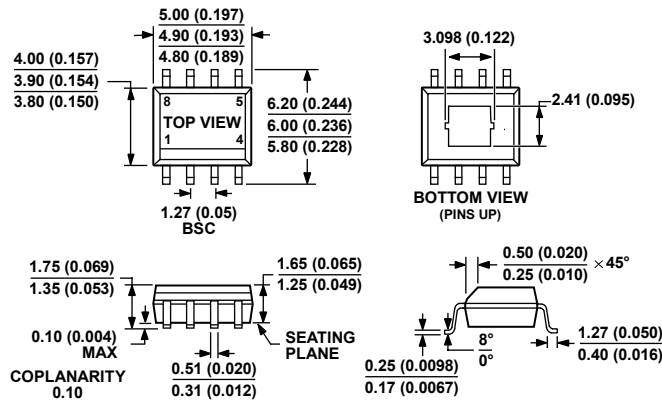


図 42. PC ボードのレイアウト例

外形寸法

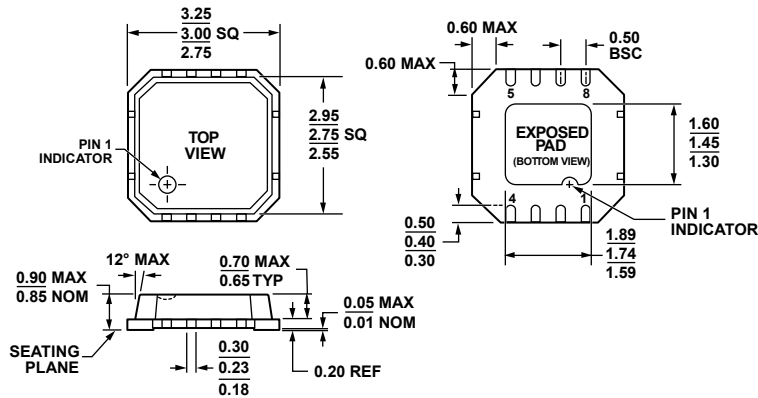


COMPLIANT TO JEDEC STANDARDS MS-012-AA

CONTROLLING DIMENSIONS ARE IN MILLIMETER; INCH DIMENSIONS (IN PARENTHESES) ARE ROUNDED-OFF MILLIMETER EQUIVALENTS FOR REFERENCE ONLY AND ARE NOT APPROPRIATE FOR USE IN DESIGN.

060506A

図 43. 8ピン標準スモール・アウトライン・パッケージ、露出パッド付き [SOIC\_N\_EP] ナロー・ボディ (RD-8-2) 寸法単位：mm (インチ)



061507-B

図 44. 8ピン・リード・フレーム・チップ・スケール・パッケージ [LFCS\_VD] 3 mm × 3 mm ボディ、極薄、デュアル・リード (CP-8-2) 寸法単位：mm



## オーダー・ガイド

Model	Temperature Range	Output Voltage (V)	Package Description	Package Option	Branding
ADP1706ARDZ-0.75R7 <sup>1</sup>	-40°C to +125°C	0.75	8-Lead SOIC_N_EP	RD-8-2	
ADP1706ARDZ-0.8-R7 <sup>1</sup>	-40°C to +125°C	0.8	8-Lead SOIC_N_EP	RD-8-2	
ADP1706ARDZ-0.85R7 <sup>1</sup>	-40°C to +125°C	0.85	8-Lead SOIC_N_EP	RD-8-2	
ADP1706ARDZ-0.9-R7 <sup>1</sup>	-40°C to +125°C	0.9	8-Lead SOIC_N_EP	RD-8-2	
ADP1706ARDZ-0.95R7 <sup>1</sup>	-40°C to +125°C	0.95	8-Lead SOIC_N_EP	RD-8-2	
ADP1706ARDZ-1.0-R7 <sup>1</sup>	-40°C to +125°C	1.0	8-Lead SOIC_N_EP	RD-8-2	
ADP1706ARDZ-1.05R7 <sup>1</sup>	-40°C to +125°C	1.05	8-Lead SOIC_N_EP	RD-8-2	
ADP1706ARDZ-1.1-R7 <sup>1</sup>	-40°C to +125°C	1.1	8-Lead SOIC_N_EP	RD-8-2	
ADP1706ARDZ-1.15R7 <sup>1</sup>	-40°C to +125°C	1.15	8-Lead SOIC_N_EP	RD-8-2	
ADP1706ARDZ-1.2-R7 <sup>1</sup>	-40°C to +125°C	1.2	8-Lead SOIC_N_EP	RD-8-2	
ADP1706ARDZ-1.3-R7 <sup>1</sup>	-40°C to +125°C	1.3	8-Lead SOIC_N_EP	RD-8-2	
ADP1706ARDZ-1.5-R7 <sup>1</sup>	-40°C to +125°C	1.5	8-Lead SOIC_N_EP	RD-8-2	
ADP1706ARDZ-1.8-R7 <sup>1</sup>	-40°C to +125°C	1.8	8-Lead SOIC_N_EP	RD-8-2	
ADP1706ARDZ-2.5-R7 <sup>1</sup>	-40°C to +125°C	2.5	8-Lead SOIC_N_EP	RD-8-2	
ADP1706ARDZ-3.0-R7 <sup>1</sup>	-40°C to +125°C	3.0	8-Lead SOIC_N_EP	RD-8-2	
ADP1706ARDZ-3.3-R7 <sup>1</sup>	-40°C to +125°C	3.3	8-Lead SOIC_N_EP	RD-8-2	
ADP1706ACPZ-0.75R7 <sup>1</sup>	-40°C to +125°C	0.75	8-Lead LFCSP_VD	CP-8-2	L62
ADP1706ACPZ-0.8-R7 <sup>1</sup>	-40°C to +125°C	0.8	8-Lead LFCSP_VD	CP-8-2	L63
ADP1706ACPZ-0.85R7 <sup>1</sup>	-40°C to +125°C	0.85	8-Lead LFCSP_VD	CP-8-2	L64
ADP1706ACPZ-0.9-R7 <sup>1</sup>	-40°C to +125°C	0.9	8-Lead LFCSP_VD	CP-8-2	L6J
ADP1706ACPZ-0.95R7 <sup>1</sup>	-40°C to +125°C	0.95	8-Lead LFCSP_VD	CP-8-2	L68
ADP1706ACPZ-1.0-R7 <sup>1</sup>	-40°C to +125°C	1.0	8-Lead LFCSP_VD	CP-8-2	L65
ADP1706ACPZ-1.05R7 <sup>1</sup>	-40°C to +125°C	1.05	8-Lead LFCSP_VD	CP-8-2	L67
ADP1706ACPZ-1.1-R7 <sup>1</sup>	-40°C to +125°C	1.1	8-Lead LFCSP_VD	CP-8-2	L66
ADP1706ACPZ-1.15R7 <sup>1</sup>	-40°C to +125°C	1.15	8-Lead LFCSP_VD	CP-8-2	L69
ADP1706ACPZ-1.2-R7 <sup>1</sup>	-40°C to +125°C	1.2	8-Lead LFCSP_VD	CP-8-2	L6A
ADP1706ACPZ-1.3-R7 <sup>1</sup>	-40°C to +125°C	1.3	8-Lead LFCSP_VD	CP-8-2	L6C
ADP1706ACPZ-1.5-R7 <sup>1</sup>	-40°C to +125°C	1.5	8-Lead LFCSP_VD	CP-8-2	L6D
ADP1706ACPZ-1.8-R7 <sup>1</sup>	-40°C to +125°C	1.8	8-Lead LFCSP_VD	CP-8-2	L6H
ADP1706ACPZ-2.5-R7 <sup>1</sup>	-40°C to +125°C	2.5	8-Lead LFCSP_VD	CP-8-2	L6E
ADP1706ACPZ-3.0-R7 <sup>1</sup>	-40°C to +125°C	3.0	8-Lead LFCSP_VD	CP-8-2	L6F
ADP1706ACPZ-3.3-R7 <sup>1</sup>	-40°C to +125°C	3.3	8-Lead LFCSP_VD	CP-8-2	L6G
ADP1707ARDZ-0.75R7 <sup>1</sup>	-40°C to +125°C	0.75	8-Lead SOIC_N_EP	RD-8-2	
ADP1707ARDZ-0.8-R7 <sup>1</sup>	-40°C to +125°C	0.8	8-Lead SOIC_N_EP	RD-8-2	
ADP1707ARDZ-0.85R7 <sup>1</sup>	-40°C to +125°C	0.85	8-Lead SOIC_N_EP	RD-8-2	
ADP1707ARDZ-0.9-R7 <sup>1</sup>	-40°C to +125°C	0.9	8-Lead SOIC_N_EP	RD-8-2	
ADP1707ARDZ-0.95R7 <sup>1</sup>	-40°C to +125°C	0.95	8-Lead SOIC_N_EP	RD-8-2	
ADP1707ARDZ-1.0-R7 <sup>1</sup>	-40°C to +125°C	1.0	8-Lead SOIC_N_EP	RD-8-2	
ADP1707ARDZ-1.05R7 <sup>1</sup>	-40°C to +125°C	1.05	8-Lead SOIC_N_EP	RD-8-2	
ADP1707ARDZ-1.1-R7 <sup>1</sup>	-40°C to +125°C	1.1	8-Lead SOIC_N_EP	RD-8-2	
ADP1707ARDZ-1.15R7 <sup>1</sup>	-40°C to +125°C	1.15	8-Lead SOIC_N_EP	RD-8-2	
ADP1707ARDZ-1.2-R7 <sup>1</sup>	-40°C to +125°C	1.2	8-Lead SOIC_N_EP	RD-8-2	
ADP1707ARDZ-1.3-R7 <sup>1</sup>	-40°C to +125°C	1.3	8-Lead SOIC_N_EP	RD-8-2	
ADP1707ARDZ-1.5-R7 <sup>1</sup>	-40°C to +125°C	1.5	8-Lead SOIC_N_EP	RD-8-2	
ADP1707ARDZ-1.8-R7 <sup>1</sup>	-40°C to +125°C	1.8	8-Lead SOIC_N_EP	RD-8-2	
ADP1707ARDZ-2.5-R7 <sup>1</sup>	-40°C to +125°C	2.5	8-Lead SOIC_N_EP	RD-8-2	
ADP1707ARDZ-3.0-R7 <sup>1</sup>	-40°C to +125°C	3.0	8-Lead SOIC_N_EP	RD-8-2	
ADP1707ARDZ-3.3-R7 <sup>1</sup>	-40°C to +125°C	3.3	8-Lead SOIC_N_EP	RD-8-2	
ADP1707ACPZ-0.75R7 <sup>1</sup>	-40°C to +125°C	0.75	8-Lead LFCSP_VD	CP-8-2	L6P
ADP1707ACPZ-0.8-R7 <sup>1</sup>	-40°C to +125°C	0.8	8-Lead LFCSP_VD	CP-8-2	L6Q
ADP1707ACPZ-0.85R7 <sup>1</sup>	-40°C to +125°C	0.85	8-Lead LFCSP_VD	CP-8-2	L6R
ADP1707ACPZ-0.9-R7 <sup>1</sup>	-40°C to +125°C	0.9	8-Lead LFCSP_VD	CP-8-2	L6S
ADP1707ACPZ-0.95R7 <sup>1</sup>	-40°C to +125°C	0.95	8-Lead LFCSP_VD	CP-8-2	L6T
ADP1707ACPZ-1.0-R7 <sup>1</sup>	-40°C to +125°C	1.0	8-Lead LFCSP_VD	CP-8-2	L6U
ADP1707ACPZ-1.05R7 <sup>1</sup>	-40°C to +125°C	1.05	8-Lead LFCSP_VD	CP-8-2	L6V
ADP1707ACPZ-1.1-R7 <sup>1</sup>	-40°C to +125°C	1.1	8-Lead LFCSP_VD	CP-8-2	L6W

# ADP1706/ADP1707/ADP1708

Model	Temperature Range	Output Voltage (V)	Package Description	Package Option	Branding
ADP1707ACPZ-1.15R7 <sup>1</sup>	-40°C to +125°C	1.15	8-Lead LFCSP_VD	CP-8-2	L6X
ADP1707ACPZ-1.2-R7 <sup>1</sup>	-40°C to +125°C	1.2	8-Lead LFCSP_VD	CP-8-2	L6Y
ADP1707ACPZ-1.3-R7 <sup>1</sup>	-40°C to +125°C	1.3	8-Lead LFCSP_VD	CP-8-2	L6Z
ADP1707ACPZ-1.5-R7 <sup>1</sup>	-40°C to +125°C	1.5	8-Lead LFCSP_VD	CP-8-2	L70
ADP1707ACPZ-1.8-R7 <sup>1</sup>	-40°C to +125°C	1.8	8-Lead LFCSP_VD	CP-8-2	L71
ADP1707ACPZ-2.5-R7 <sup>1</sup>	-40°C to +125°C	2.5	8-Lead LFCSP_VD	CP-8-2	L72
ADP1707ACPZ-3.0-R7 <sup>1</sup>	-40°C to +125°C	3.0	8-Lead LFCSP_VD	CP-8-2	L73
ADP1707ACPZ-3.3-R7 <sup>1</sup>	-40°C to +125°C	3.3	8-Lead LFCSP_VD	CP-8-2	L74
ADP1708ARDZ-R7 <sup>1</sup>	-40°C to +125°C	0.8 to 5.0	8-Lead SOIC_N_EP	RD-8-2	
ADP1708ACPZ-R7 <sup>1</sup>	-40°C to +125°C	0.8 to 5.0	8-Lead LFCSP_VD	CP-8-2	L7P
ADP1706-3.3-EVALZ <sup>1</sup>		3.3	Evaluation Board		
ADP1707-3.3-EVALZ <sup>1</sup>		3.3	Evaluation Board		
ADP1708-EVALZ <sup>1</sup>		Adjustable, but set to 1.6 V	Evaluation Board		

<sup>1</sup> Z = RoHS準拠製品

D06640-0-6/07(0)-J