

#### 特長

非常に小さい静止電流

$I_Q = 590 \text{ nA}$  (0  $\mu\text{A}$  負荷時)

$I_Q = 890 \text{ nA}$  (1  $\mu\text{A}$  負荷時)

ドロップアウト (パス・スルー・モード) で非常に小さい静止電流を維持

$I_{Q\_DROP} =$  負荷 0  $\mu\text{A}$  で 720 nA

$I_{Q\_DROP} =$  負荷 1  $\mu\text{A}$  で 1200 nA

1  $\mu\text{F} \pm 30\%$  のセラミック入力コンデンサとセラミック出力コンデンサで安定

最大動作負荷電流 ( $I_{LOAD\_MAX}$ ): 150 mA

入力電圧範囲: 2.2 V ~ 5.5 V

低シャットダウン電流: 50 nA (typ)

低ドロップアウト電圧: 120 mV (150 mA 負荷時)

初期出力電圧精度:  $\pm 1\%$

電源ライン、負荷、温度に対する精度:  $\pm 3.5\%$

7 種類の固定出力電圧オプション: 1.2 V ~ 3.3 V

調整可能出力オプションで 1.0 V ~ 4.2 V の設定が可能

PSRR: 72 dB (100 Hz、 $V_{OUT} = 1.2 \text{ V}$ )

電流制限機能および熱過負荷保護機能を内蔵

ロジック制御イネーブルを装備

出力放電抵抗を内蔵

3 種類のパッケージ・オプションを提供

5 ピンの TSOT パッケージ

6 ピンの 2 mm x 2 mm LFCSP

4 ボールの 0.5 mm ピッチ WLCSP

#### アプリケーション

ポータブルおよびバッテリー駆動の装置

ポスト DC/DC レギュレーション

ポータブル医用機器

ワイヤレス・センサー・ネットワーク (WSN) 機器

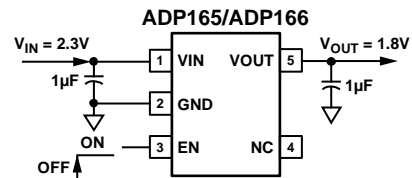
#### 概要

ADP165/ADP166 は静止電流が非常に小さい低ドロップアウト (LDO) リニア・レギュレータであり、2.2 V ~ 5.5 V で動作して最大 150 mA の電流を出力することができます。150 mA 負荷で 120 mV とドロップアウト電圧が低いため効率が向上し、広い入力電圧範囲で動作することができます。

ADP165/ADP166 は特に、高性能でスペースに制約があるアプリケーションの要求を満たすように、小型 1  $\mu\text{F} \pm 30\%$  セラミック入力/出力コンデンサで安定に動作するように設計されています。

ADP165/ADP166 には、1.2 V ~ 3.3 V の 7 種類の固定出力電圧オ

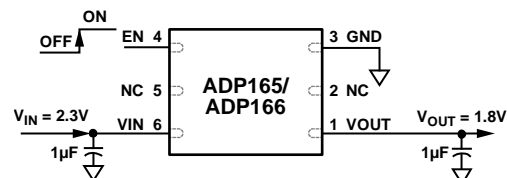
#### 代表的なアプリケーション回路



NOTES  
1. NC = NO CONNECT. NOT CONNECTED INTERNALLY.

1218B-001

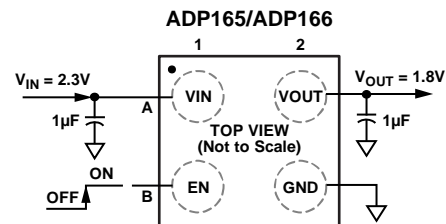
図 1.1.8 V 固定出力電圧の 5 ピン TSOT ADP165/ADP166



NOTES  
1. NC = NO CONNECT. NOT CONNECTED INTERNALLY.

1218B-002

図 2.1.8 V 固定出力電圧の 6 ピン 2 mm x 2 mm LFCSP ADP165/ADP166



1218B-003

図 3.1.8 V 固定出力電圧の 4 ボール WLCSP ADP165/ADP166

プションがあり、さらに調整可能な出力オプションがあります。ADP165 は、LDO のディスエーブル時に出力を自動的に放電させるスイッチ付き抵抗も内蔵しています。ADP166 は ADP165 と同じですが、出力放電機能を内蔵していません。

短絡保護回路と熱過負荷保護回路により、悪条件での損傷を防止します。ADP165/ADP166 は、小型の 5 ピン TSOT、6 ピン LFCSP、または 4 ボール 0.5 mm ピッチ WLCSP パッケージを採用して、様々なポータブル電源アプリケーションの要求を満たす最小フットプリント・ソリューションを提供します。

## 目次

特長.....	1	動作原理.....	13
アプリケーション.....	1	アプリケーション情報.....	15
代表的なアプリケーション回路.....	1	コンデンサの選択.....	15
概要.....	1	イネーブル機能.....	16
改訂履歴.....	2	低電圧入力保護機能(UVLO).....	16
仕様.....	3	電流制限および熱過負荷保護.....	16
推奨仕様: 入力コンデンサと出力コンデンサ.....	4	熱に対する考慮事項.....	17
絶対最大定格.....	5	プリント基板レイアウト時の考慮事項.....	20
熱データ.....	5	WLCSPの光感受性.....	21
熱抵抗.....	5	外形寸法.....	22
ESDの注意.....	5	オーダー・ガイド.....	23
ピン配置およびピン機能説明.....	6		
代表的な性能特性.....	9		

## 改訂履歴

### 11/14—Rev. 0 to Rev. A

Change to Features Section.....	1
Change to Theory of Operation Section.....	13

### 9/14—Revision 0: Initial Version

## 仕様

特に指定がない限り、 $V_{IN} = (V_{OUT} + 0.5 \text{ V})$ または $2.2 \text{ V}$ (いずれか大きい方)、 $EN = V_{IN}$ 、 $I_{OUT} = 10 \text{ mA}$ 、 $C_{IN} = C_{OUT} = 1 \mu\text{F}$ 、 $T_A = 25^\circ\text{C}$ 、最小/最大仕様では $T_J = -40^\circ\text{C} \sim +125^\circ\text{C}$ 。

表 1.

Parameter	Symbol	Test Conditions/Comments	Min	Typ	Max	Unit
INPUT VOLTAGE RANGE	$V_{IN}$	$T_J = -40^\circ\text{C}$ to $+125^\circ\text{C}$	2.2		5.5	V
OPERATING SUPPLY CURRENT	$I_Q$	$I_{OUT} = 0 \mu\text{A}$ , $T_A = 25^\circ\text{C}$ $I_{OUT} = 0 \mu\text{A}$ , $T_J = -40^\circ\text{C}$ to $+125^\circ\text{C}$ $I_{OUT} = 1 \mu\text{A}$ , $T_A = 25^\circ\text{C}$ $I_{OUT} = 1 \mu\text{A}$ , $T_J = -40^\circ\text{C}$ to $+125^\circ\text{C}$ $I_{OUT} = 100 \mu\text{A}$ , $T_A = 25^\circ\text{C}$ $I_{OUT} = 100 \mu\text{A}$ , $T_J = -40^\circ\text{C}$ to $+125^\circ\text{C}$ $I_{OUT} = 10 \text{ mA}$ , $T_A = 25^\circ\text{C}$ $I_{OUT} = 150 \text{ mA}$ , $T_A = 25^\circ\text{C}$		590	1250	nA $\mu\text{A}$ nA $\mu\text{A}$ $\mu\text{A}$ $\mu\text{A}$ $\mu\text{A}$
SUPPLY CURRENT IN DROPOUT (PASS THROUGH MODE)	$I_{Q\_DROPT}$	$I_{OUT} = 0 \mu\text{A}$ , $V_{IN} = V_{OUT} - 0.2 \text{ V}$ , $T_A = 25^\circ\text{C}$ $I_{OUT} = 0 \mu\text{A}$ , $V_{IN} = V_{OUT} - 0.2 \text{ V}$ , $T_J = -40^\circ\text{C}$ to $+125^\circ\text{C}$ $I_{OUT} = 1 \mu\text{A}$ , $V_{IN} = V_{OUT} - 0.2 \text{ V}$ , $T_A = 25^\circ\text{C}$ $I_{OUT} = 1 \mu\text{A}$ , $V_{IN} = V_{OUT} - 0.2 \text{ V}$ , $T_J = -40^\circ\text{C}$ to $+125^\circ\text{C}$		720	1600	nA $\mu\text{A}$ nA $\mu\text{A}$
SHUTDOWN CURRENT	$I_{GND\_SD}$	$EN = \text{GND}$ $EN = \text{GND}$ , $T_J = -40^\circ\text{C}$ to $+125^\circ\text{C}$		50	1	nA $\mu\text{A}$
FIXED OUTPUT VOLTAGE ACCURACY	$V_{OUT\_ACCURACY}$	$I_{OUT} = 10 \text{ mA}$ , $T_A = 25^\circ\text{C}$ $0 \mu\text{A} < I_{OUT} < 150 \text{ mA}$ , $V_{IN} = (V_{OUT} + 0.5 \text{ V})$ to $5.5 \text{ V}$ , $T_A = 25^\circ\text{C}$ $0 \mu\text{A} < I_{OUT} < 150 \text{ mA}$ , $V_{IN} = (V_{OUT} + 0.5 \text{ V})$ to $5.5 \text{ V}$ , $T_J =$ $-40^\circ\text{C}$ to $+125^\circ\text{C}$	-1 -2 -3.5		+1 +2 +3.5	% % %
ADJ PIN VOLTAGE ACCURACY <sup>1</sup>	$V_{ADJ}$	$I_{OUT} = 10 \text{ mA}$ $0 \mu\text{A} < I_{OUT} < 150 \text{ mA}$ , $V_{IN} = (V_{OUT} + 0.5 \text{ V})$ to $5.5 \text{ V}$ $0 \mu\text{A} < I_{OUT} < 150 \text{ mA}$ , $V_{IN} = (V_{OUT} + 0.5 \text{ V})$ to $5.5 \text{ V}$ , $T_J =$ $-40^\circ\text{C}$ to $+125^\circ\text{C}$	0.99 0.98 0.97	1.0	1.01 1.02 1.03	V V V
REGULATION Line Regulation Load Regulation <sup>2</sup>	$\Delta V_{OUT}/\Delta V_{IN}$ $\Delta V_{OUT}/\Delta I_{OUT}$	$V_{IN} = (V_{OUT} + 0.5 \text{ V})$ to $5.5 \text{ V}$ , $T_J = -40^\circ\text{C}$ to $+125^\circ\text{C}$ $I_{OUT} = 100 \mu\text{A}$ to $150 \text{ mA}$	-0.1		+0.1 0.004 0.01	%/V %/mA
DROPOUT VOLTAGE <sup>3</sup>	$V_{DROPOUT}$	$V_{OUT} = 3.3 \text{ V}$ $I_{OUT} = 10 \text{ mA}$ $I_{OUT} = 150 \text{ mA}$		45 120	110 225	mV mV
ADJ PIN INPUT BIAS CURRENT	$ADJ\_I\_BIAS$	$2.2 \text{ V} \leq V_{IN} \leq 5.5 \text{ V}$ , ADJ connected to VOUT		10		nA
ACTIVE PULL-DOWN RESISTANCE (ADP165)	$R_{PULL\_DOWN}$	$V_{OUT} = 3.3 \text{ V}$ , $R_{LOAD} = \infty$		300	600	$\Omega$
START-UP TIME <sup>4</sup>	$T_{START\_UP}$	$V_{OUT} = 3.3 \text{ V}$		1100		$\mu\text{s}$
MAXIMUM OPERATING LOAD CURRENT	$I_{LOAD\_MAX}$			150		mA
CURRENT-LIMIT THRESHOLD <sup>5</sup>	$I_{LIMIT}$		215	320	500	mA
THERMAL SHUTDOWN Thermal Shutdown Threshold Thermal Shutdown Hysteresis	$TS_{SD}$ $TS_{SD\_HYS}$	$T_J$ rising		150 15		$^\circ\text{C}$ $^\circ\text{C}$
EN INPUT EN Input Logic High EN Input Logic Low EN Input Leakage Current	$V_{IH}$ $V_{IL}$ $V_{I\_LEAKAGE}$	$2.2 \text{ V} \leq V_{IN} \leq 5.5 \text{ V}$ $2.2 \text{ V} \leq V_{IN} \leq 5.5 \text{ V}$ $EN = V_{IN}$ or GND $EN = V_{IN}$ or GND, $T_J = -40^\circ\text{C}$ to $+125^\circ\text{C}$	1.2		0.4 1	V V $\mu\text{A}$ $\mu\text{A}$

Parameter	Symbol	Test Conditions/Comments	Min	Typ	Max	Unit
UNDERVOLTAGE LOCKOUT (UVLO)						
Input Voltage Rising	UVLO <sub>RISE</sub>				2.19	V
Input Voltage Falling	UVLO <sub>FALL</sub>		1.60			V
Hysteresis	UVLO <sub>HYS</sub>			85		mV
OUTPUT NOISE	OUT <sub>NOISE</sub>	10 Hz to 100 kHz, V <sub>IN</sub> = 5 V, V <sub>OUT</sub> = 3.3 V		105		μV rms
		10 Hz to 100 kHz, V <sub>IN</sub> = 5 V, V <sub>OUT</sub> = 2.5 V		100		μV rms
		10 Hz to 100 kHz, V <sub>IN</sub> = 5 V, V <sub>OUT</sub> = 1.2 V		80		μV rms
POWER SUPPLY REJECTION RATIO	PSRR	100 Hz, V <sub>IN</sub> = 5 V, V <sub>OUT</sub> = 3.3 V		60		dB
		100 Hz, V <sub>IN</sub> = 5 V, V <sub>OUT</sub> = 2.5 V		65		dB
		100 Hz, V <sub>IN</sub> = 5 V, V <sub>OUT</sub> = 1.2 V		72		dB
		1 kHz, V <sub>IN</sub> = 5 V, V <sub>OUT</sub> = 3.3 V		50		dB
		1 kHz, V <sub>IN</sub> = 5 V, V <sub>OUT</sub> = 2.5 V		50		dB
		1 kHz, V <sub>IN</sub> = 5 V, V <sub>OUT</sub> = 1.2 V		62		dB

<sup>1</sup> V<sub>OUT</sub>を直接ADJへ接続したときの精度。V<sub>OUT</sub>電圧を外部帰還抵抗により設定すると、調整モードでの絶対精度は使用する抵抗の許容誤差に依存します。

<sup>2</sup> 0 μA 負荷と 150 mA 負荷を使用した端点計算を使用。

<sup>3</sup> ドロップアウト電圧は、入力電圧を公称出力電圧に設定したときの入力電圧—出力電圧間の電位差として定義されます。これは、2.2 V を超える出力電圧に対してのみ適用されます。

<sup>4</sup> スタートアップ時間は、ENの立ち上がりエッジからV<sub>OUT</sub>が公称値の90%になるまでの時間として定義されます。

<sup>5</sup> 電流制限閾値は、出力電圧が規定 typ 値の90%に低下する電流値として定義されます。例えば、3.0 V 出力電圧の電流制限値は、出力電圧が3.0 Vの90%すなわち2.7 Vに低下する電流値として定義されます。

## 推奨仕様: 入力コンデンサと出力コンデンサ

表 2.

Parameter	Symbol	Test Conditions/Comments	Min	Typ	Max	Unit
INPUT AND OUTPUT CAPACITOR						
Minimum Input and Output Capacitance <sup>1</sup>	C <sub>IN</sub> ; C <sub>OUT</sub>	C <sub>IN</sub> and C <sub>OUT</sub> tolerance = ±30%, T <sub>A</sub> = -40°C to +125°C	0.7	1		μF
Capacitor Effective Series Resistance (ESR)	R <sub>ESR</sub>	T <sub>A</sub> = -40°C to +125°C	0.001		0.2	Ω

<sup>1</sup> 最小入力容量と最小出力容量は、全動作範囲で0.7 μFより大きい必要があります。最小容量規定値を確実に満たすようにするため、デバイス選択時にアプリケーションの全動作範囲を考慮する必要があります。X7RタイプとX5Rタイプのコンデンサの使用が推奨されますが、Y5VコンデンサとZ5UコンデンサはすべてのLDOに推奨できません。

## 絶対最大定格

表 3.

Parameter	Rating
VIN to GND	-0.3 V to +6.5 V
VOU to GND	-0.3 V to VIN
EN to GND	-0.3 V to VIN
ADJ to GND	-0.3 V to VIN
NC to GND	-0.3 V to VIN
Storage Temperature Range	-65°C to +150°C
Operating Junction Temperature Range	-40°C to +125°C
Operating Ambient Temperature Range	-40°C to +125°C
Soldering Conditions	JEDEC J-STD-020

上記の絶対最大定格を超えるストレスを加えるとデバイスに恒久的な損傷を与えることがあります。この規定はストレス定格の規定のみを目的とするものであり、この仕様の動作のセクションに記載する規定値以上での製品動作を定めたものではありません。製品を長時間絶対最大定格状態に置くと製品の信頼性に影響を与えます。

## 熱データ

絶対最大定格は、組み合わせではなく個別に適用されます。ジャンクション温度を超えると ADP165/ADP166 は損傷を受けることがあります。周囲温度をモニタしても、ジャンクション温度 ( $T_J$ ) が規定温度範囲内にあることを保証できません。消費電力が大きくかつ熱抵抗が大きいアプリケーションでは、最大周囲温度を下げる必要があります。

中程度の消費電力で、プリント回路ボード (PCB) の熱抵抗が低いアプリケーションでは、ジャンクション温度が規定値内にある限り、最大周囲温度はこの最大値を超えても問題はありません。 $T_J$  は、周囲温度 ( $T_A$ )、デバイス消費電力 ( $P_D$ )、パッケージのジャンクション-周囲間熱抵抗 ( $\theta_{JA}$ ) に依存します。

最大  $T_J$  は次式を使って  $T_A$  と  $P_D$  から計算されます。

$$T_J = T_A + (P_D \times \theta_{JA})$$

パッケージのジャンクション-周囲間の熱抵抗 ( $\theta_{JA}$ ) は 4 層ボードを使用したモデルと計算に基づいています。ジャンクション-周囲間の熱抵抗は、アプリケーションとボード・レイアウトに強く依存します。最大消費電力が大きいアプリケーションでは、ボードの熱設計に注意が必要です。 $\theta_{JA}$  の値は、PCB の材料、レイアウト、環境条件に応じて変わります。 $\theta_{JA}$  の規定値は、4 層、4 インチ × 3 インチの回路ボードに基づきます。ボードの構造については JESD 51-7 と JESD 51-9 を参照してください。

$\Psi_{JB}$  はジャンクション-ボード間サーマル・キャラクタライゼーション・パラメータであり、単位は  $^{\circ}\text{C}/\text{W}$  です。パッケージの  $\Psi_{JB}$  は、4 層ボードを使ったモデルと計算に基づいています。JESD51-12 「Guidelines for Reporting and Using Electronic Package Thermal Information」には、サーマル・キャラクタライゼーション・パラメータは熱抵抗と同じではないと記載されています。 $\Psi_{JB}$  は、熱抵抗 ( $\theta_{JB}$ ) の場合のように 1 つのパスではなく、複数のサーマル・パスを経由する成分を表します。したがって、 $\Psi_{JB}$  サーマル・パスには、パッケージ上面からの対流、パッケージからの放射、実際のアプリケーションで  $\Psi_{JB}$  を有効にしているファクタが含まれます。最大  $T_J$  は次式を使ってボード温度 ( $T_B$ ) と  $P_D$  から計算されます。

$$T_J = T_B + (P_D \times \Psi_{JB})$$

$\Psi_{JB}$  の詳細については、JESD51-8 と JESD51-12 を参照してください。

## 熱抵抗

$\theta_{JA}$  と  $\Psi_{JB}$  はワーストケース条件で規定。すなわち表面実装パッケージの場合、デバイスを回路ボードにハンダ付けした状態で規定。

表 4. 熱抵抗

Package Type	$\theta_{JA}$	$\Psi_{JB}$	Unit
5-Lead TSOT	170	43	$^{\circ}\text{C}/\text{W}$
6-Lead LFCSP	50.2	18.2	$^{\circ}\text{C}/\text{W}$
4-Ball, 0.4 mm Pitch WLCSP	260	58	$^{\circ}\text{C}/\text{W}$

## ESD の注意



ESD (静電放電) の影響を受けやすいデバイスです。電荷を帯びたデバイスや回路ボードは、検知されないまま放電することがあります。本製品は当社独自の特許技術である ESD 保護回路を内蔵していますが、デバイスが高エネルギーの静電放電を被った場合、損傷を生じる可能性があります。したがって、性能劣化や機能低下を防止するため、ESD に対する適切な予防措置を講じることをお勧めします。

## ピン配置およびピン機能説明

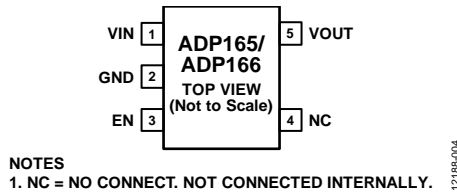


図 4.5 ピン TSOT、固定出力のピン配置

表 5. 固定出力、5 ピン TSOT のピン機能説明

ピン番号	記号	説明
1	VIN	レギュレータ入力電源。VIN と GND との間に 1 $\mu$ F 以上のコンデンサを接続してバイパスしてください。
2	GND	グラウンド。
3	EN	イネーブル入力。EN をハイ・レベルにするとレギュレータがオンし、ロー・レベルにするとレギュレータがオフします。自動スタートアップの場合は、EN と VIN を接続します。
4	NC	未接続。このピンは内部で接続されていません。
5	VOUT	レギュレーションされた出力電圧。1 $\mu$ F 以上のコンデンサで VOUT を GND へバイパスしてください。

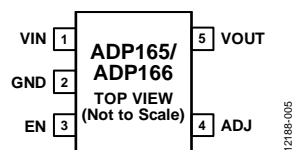
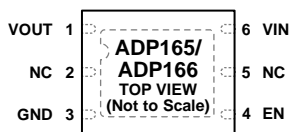


図 5.5 ピン TSOT、調整可能出力のピン配置

表 6. 調整可能出力、5 ピン TSOT のピン機能説明

ピン番号	記号	説明
1	VIN	レギュレータ入力電源。VIN と GND との間に 1 $\mu$ F 以上のコンデンサを接続してバイパスしてください。
2	GND	グラウンド。
3	EN	イネーブル入力。EN をハイ・レベルにするとレギュレータがオンし、ロー・レベルにするとレギュレータがオフします。自動スタートアップの場合は、EN と VIN を接続します。
4	ADJ	出力電圧調整ピン。VOUT と GND の間の分圧器の midpoint をこのピンに接続して出力電圧を設定します。
5	VOUT	レギュレーションされた出力電圧。1 $\mu$ F 以上のコンデンサで VOUT を GND へバイパスしてください。



NOTES

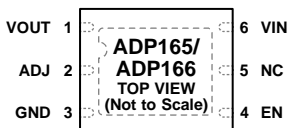
1. NC = NO CONNECT. NOT CONNECTED INTERNALLY.
2. THE EXPOSED PAD MUST BE CONNECTED TO GROUND. THE EXPOSED PAD ENHANCES THE THERMAL PERFORMANCE OF THE PACKAGE.

12188-006

図 6.6 ピン LFCSP、固定出力のピン配置

表 7.固定出力、6 ピン LFCSP のピン機能説明

ピン番号	記号	説明
1	VOUT	レギュレーションされた出力電圧。1 $\mu$ F 以上のコンデンサで VOUT を GND へバイパスしてください。
2	NC	未接続。このピンは内部で接続されていません。
3	GND	グラウンド。
4	EN	イネーブル入力。EN をハイ・レベルにするとレギュレータがオンし、ロー・レベルにするとレギュレータがオフします。自動スタートアップの場合は、EN と VIN を接続します。
5	NC	未接続。このピンは内部で接続されていません。このピンを GND に接続するか、またはオープンのままにします。
6	VIN EPAD	レギュレータ入力電源。VIN と GND との間に 1 $\mu$ F 以上のコンデンサを接続してバイパスしてください。 エクスポーズド・パッド。エクスポーズド・パッドはグラウンドに接続する必要があります。エクスポーズド・パッドは、パッケージの熱性能を強化します。



NOTES

1. NC = NO CONNECT. NOT CONNECTED INTERNALLY.
2. THE EXPOSED PAD MUST BE CONNECTED TO GROUND. THE EXPOSED PAD ENHANCES THE THERMAL PERFORMANCE OF THE PACKAGE.

12188-007

図 7.6 ピン LFCSP、調整可能出力のピン配置

表 8.調整可能出力、6 ピン LFCSP のピン機能説明

ピン番号	記号	説明
1	VOUT	レギュレーションされた出力電圧。1 $\mu$ F 以上のコンデンサで VOUT を GND へバイパスしてください。
2	ADJ	出力電圧調整ピン。VOUT と GND の間の分圧器の midpoint をこのピンに接続して出力電圧を設定します。
3	GND	グラウンド。
4	EN	イネーブル入力。EN をハイ・レベルにするとレギュレータがオンし、ロー・レベルにするとレギュレータがオフします。自動スタートアップの場合は、EN と VIN を接続します。
5	NC	未接続。このピンは内部で接続されていません。
6	VIN EPAD	レギュレータ入力電源。VIN と GND との間に 1 $\mu$ F 以上のコンデンサを接続してバイパスしてください。 エクスポーズド・パッド。エクスポーズド・パッドはグラウンドに接続する必要があります。エクスポーズド・パッドは、パッケージの熱性能を強化します。

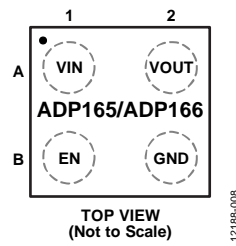


図 8.4 ボール WLCSP のピン配置

表 9.4 ボール WLCSP ののピン機能説明

ピン番号	記号	説明
A1	VIN	レギュレータ入力電源。VIN と GND との間に 1 $\mu$ F 以上のコンデンサを接続してバイパスしてください。
B1	EN	イネーブル入力。EN をハイ・レベルにするとレギュレータがオンし、ロー・レベルにするとレギュレータがオフします。自動スタートアップの場合は、EN と VIN を接続します。
A2	VOUT	レギュレーションされた出力電圧。1 $\mu$ F 以上のコンデンサで VOUT を GND へバイパスしてください。
B2	GND	グラウンド。



## 代表的な性能特性

特に指定がない限り、 $V_{IN} = 3.8\text{ V}$ 、 $V_{OUT} = 3.3\text{ V}$ 、 $I_{OUT} = 1\text{ mA}$ 、 $C_{IN} = C_{OUT} = 1\text{ }\mu\text{F}$ 、 $T_A = 25^\circ\text{C}$ 。

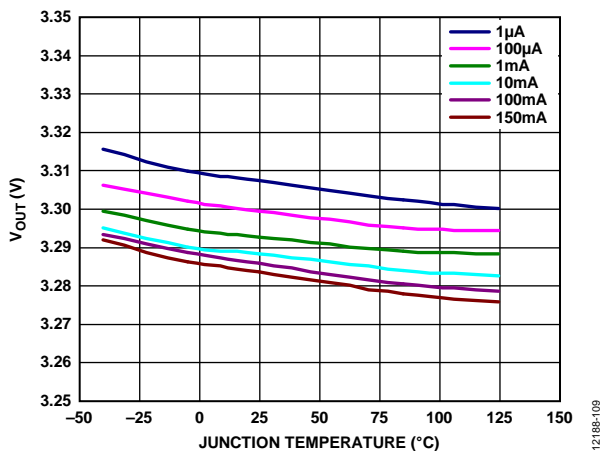


図 9. ジャンクション温度対出力電圧 ( $V_{OUT}$ )

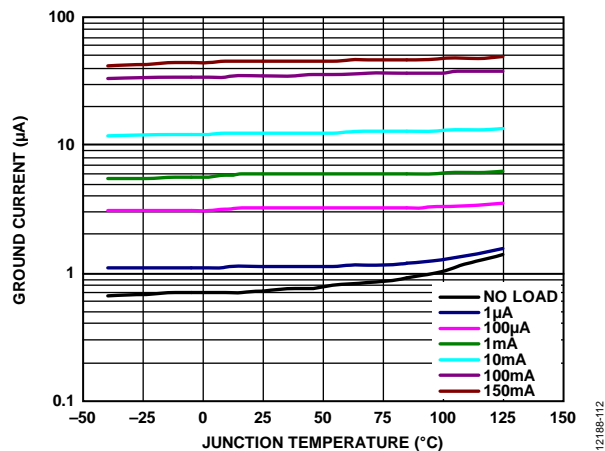


図 12. ジャンクション温度対グラウンド電流

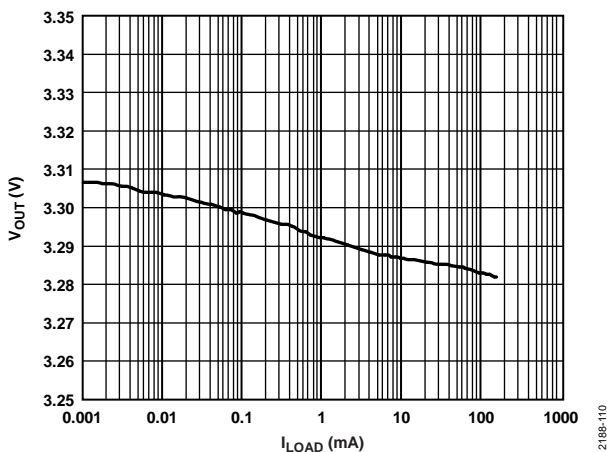


図 10. 負荷電流 ( $I_{LOAD}$ ) 対出力電圧 ( $V_{OUT}$ )

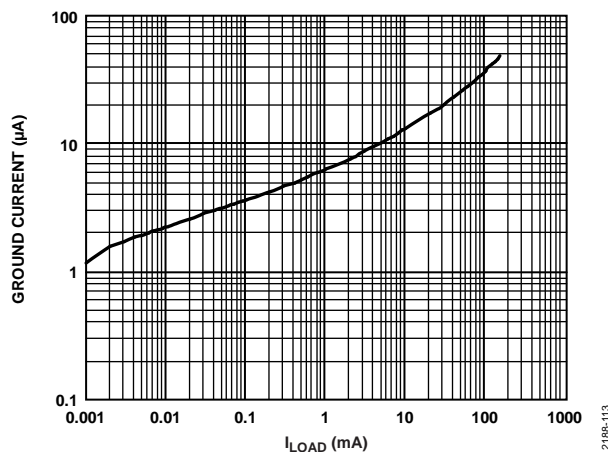


図 13. 負荷電流 ( $I_{LOAD}$ ) 対グラウンド電流

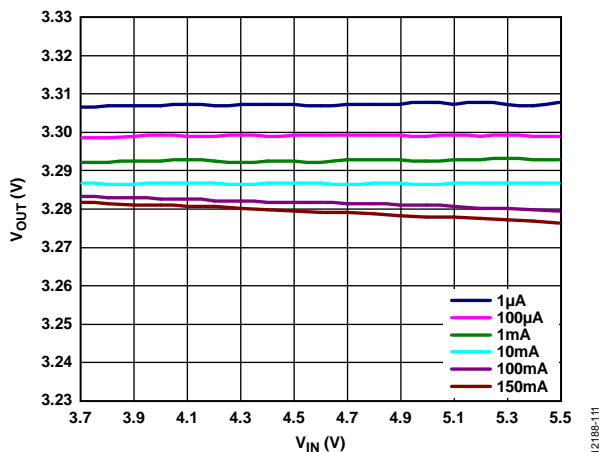


図 11. 入力電圧 ( $V_{IN}$ ) 対出力電圧 ( $V_{OUT}$ )

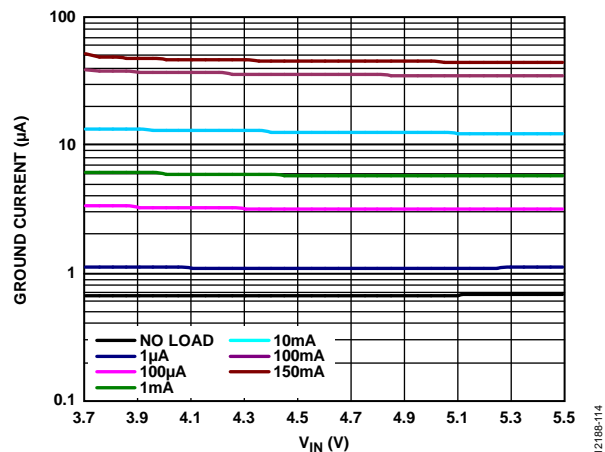


図 14. 入力電圧 ( $V_{IN}$ ) 対グラウンド電流

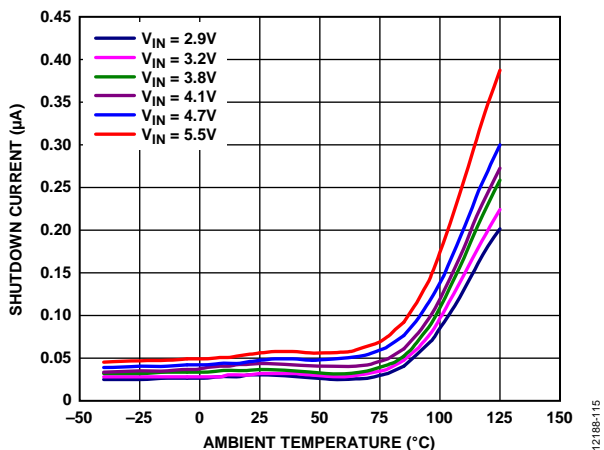


図 15. 様々な入力電圧での周囲温度対シャットダウン電流

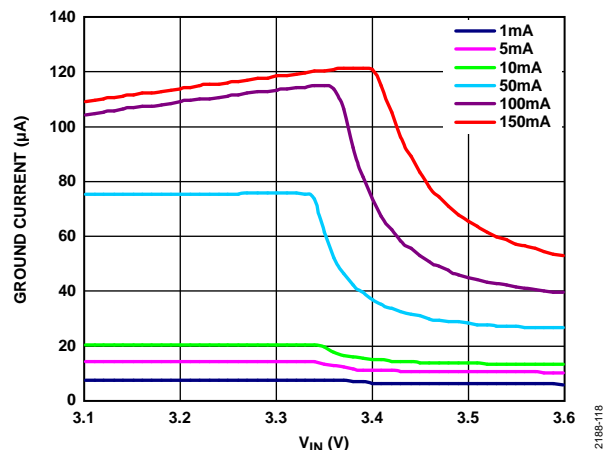


図 18. ドロップアウトでの入力電圧 ( $V_{IN}$ ) 対グラウンド電流

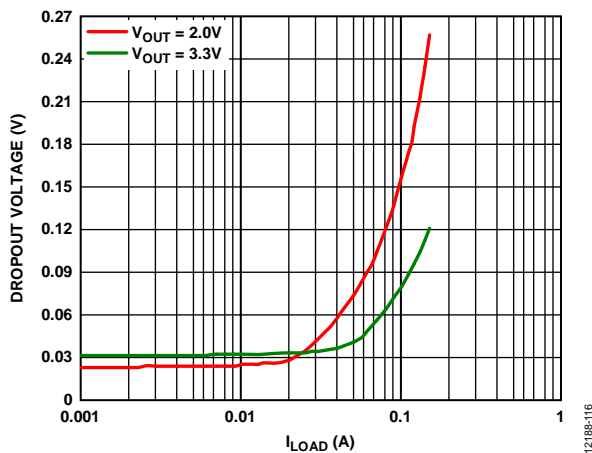


図 16. 負荷電流 ( $I_{LOAD}$ ) 対ドロップアウト電圧

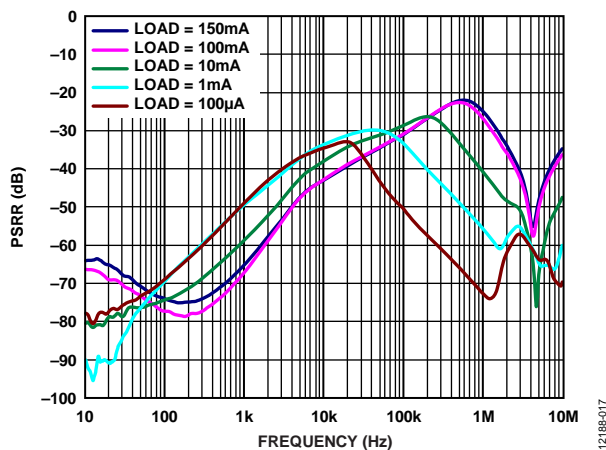


図 19. 様々な負荷電流での電源変動除去比 (PSRR) の周波数特性、 $V_{OUT} = 1.2V$ 、 $V_{IN} = 2.2V$

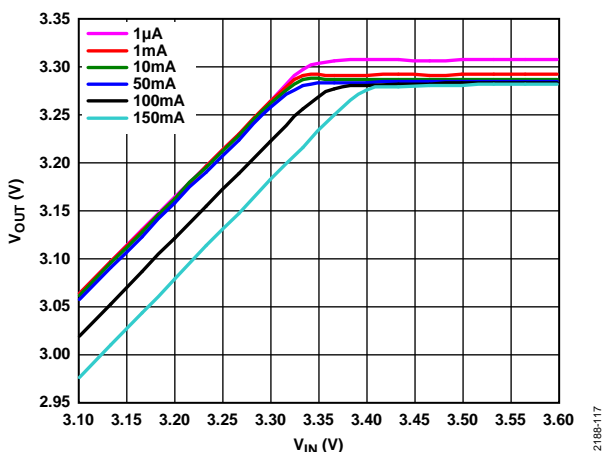


図 17. ドロップアウトでの入力電圧 ( $V_{IN}$ ) 対出力電圧 ( $V_{OUT}$ )

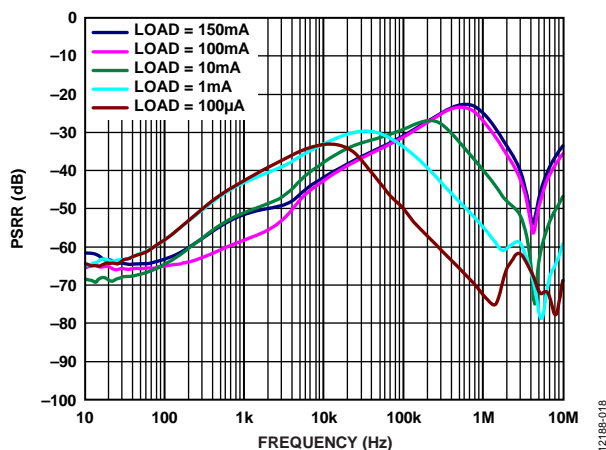


図 20. 様々な負荷電流での PSRR の周波数特性  
 $V_{OUT} = 2.5V$ 、 $V_{IN} = 3.5V$

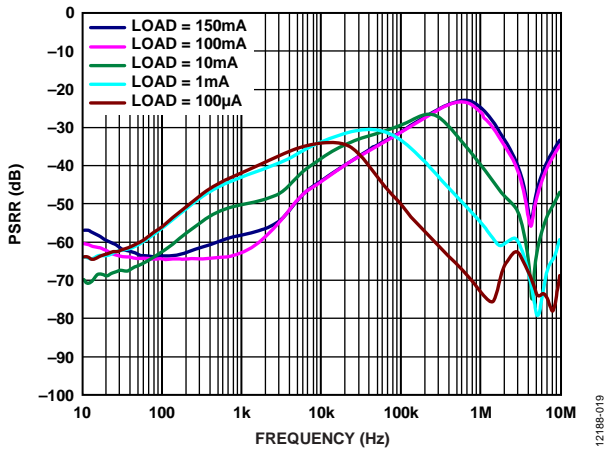


図 21. 様々な負荷電流での PSRR の周波数特性  
 $V_{OUT} = 3.3\text{ V}$ 、 $V_{IN} = 4.3\text{ V}$

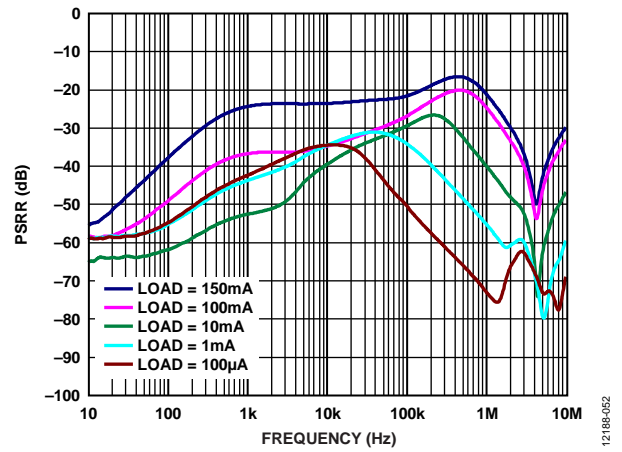


図 24. 様々な負荷電流での PSRR の周波数特性  
 $V_{OUT} = 3.3\text{ V}$ 、 $V_{IN} = 3.8\text{ V}$

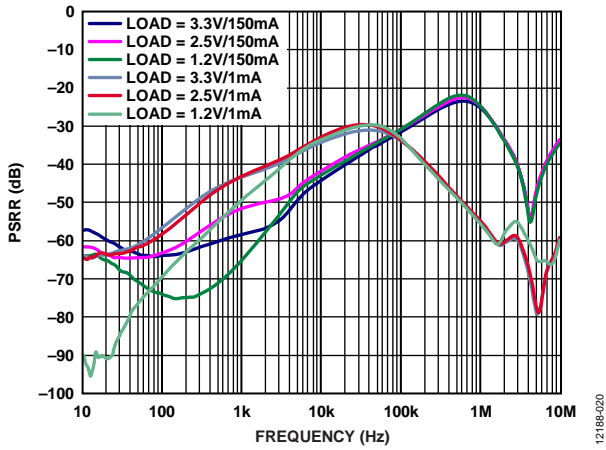


図 22. 様々な負荷電流での PSRR の周波数特性  
 $V_{IN} - V_{OUT} = 1\text{ V}$

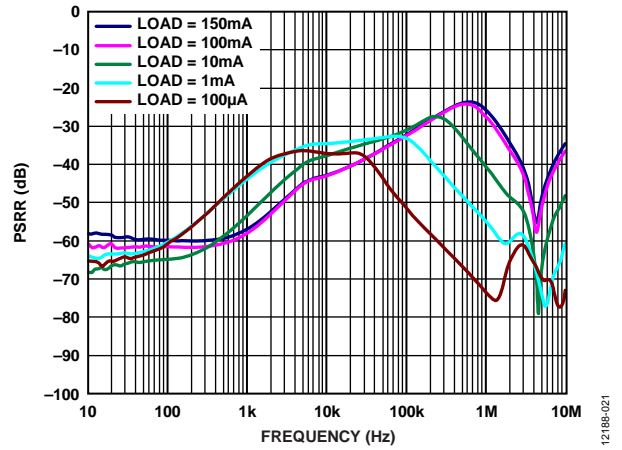


図 25. 様々な負荷電流での調整可能 ADP165/ADP166 PSRR の周波数特性、 $V_{OUT} = 3.3\text{ V}$ 、 $V_{IN} = 4.3\text{ V}$

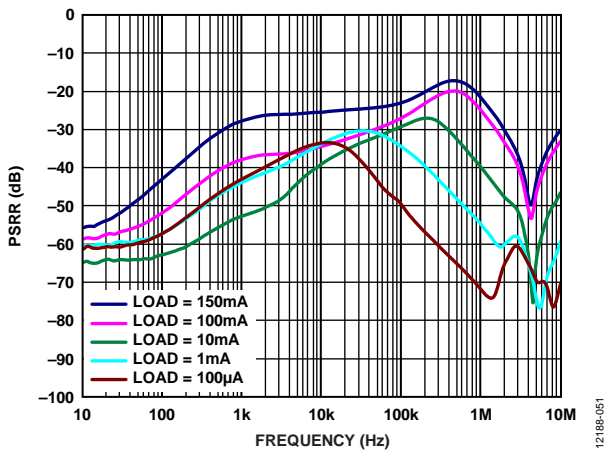


図 23. 様々な負荷電流での PSRR の周波数特性  
 $V_{OUT} = 2.5\text{ V}$ 、 $V_{IN} = 3.0\text{ V}$

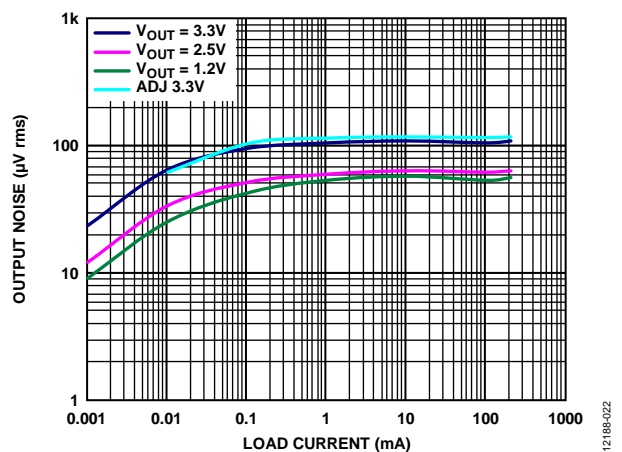


図 26. 様々な出力電圧での負荷電流対出力ノイズ  
 $V_{IN} = 5\text{ V}$ 、 $C_{OUT} = 1\text{ }\mu\text{F}$

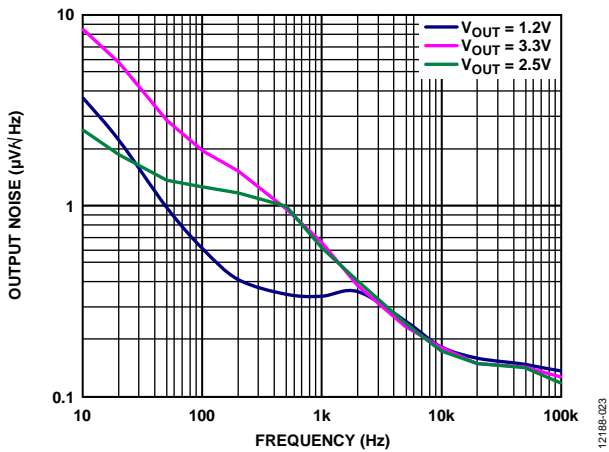


図 27. 出力ノイズ・スペクトル密度  
 $V_{IN} = 5\text{ V}$ 、 $I_{LOAD} = 10\text{ mA}$ 、 $C_{OUT} = 1\text{ }\mu\text{F}$

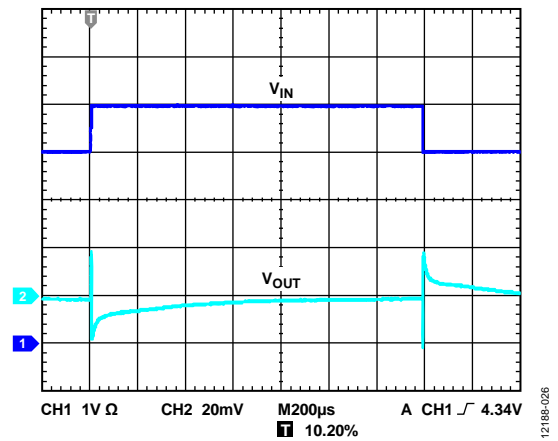


図 30. ライン過渡応答  
 $V_{IN} = 4\text{ V} \sim 5\text{ V}$ 、 $C_{IN} = C_{OUT} = 1\text{ }\mu\text{F}$ 、  
 $I_{LOAD} = 150\text{ mA}$ 、 $CH1 = V_{IN}$ 、 $CH2 = V_{OUT}$

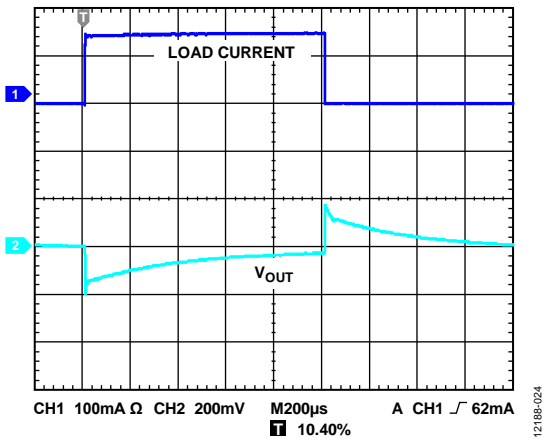


図 28. 負荷過渡応答  
 $C_{IN} = C_{OUT} = 1\text{ }\mu\text{F}$ 、 $I_{LOAD} = 1\text{ mA} \sim 150\text{ mA}$   
 200 ns 立上がり時間、 $CH1 = \text{負荷電流}$ 、 $CH2 = V_{OUT}$

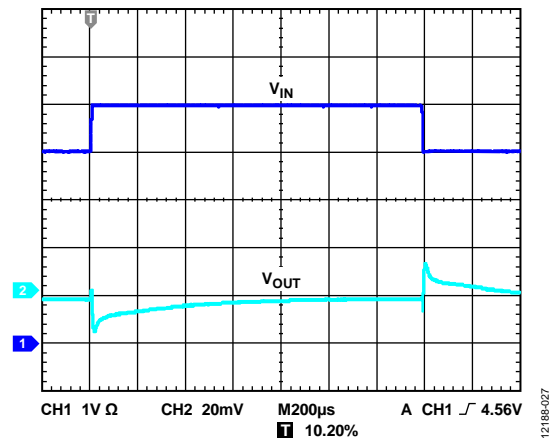


図 31. ライン過渡応答  
 $V_{IN} = 4\text{ V} \sim 5\text{ V}$ 、 $C_{IN} = 1\text{ }\mu\text{F}$ 、 $C_{OUT} = 10\text{ }\mu\text{F}$   
 $I_{LOAD} = 150\text{ mA}$ 、 $CH1 = V_{IN}$ 、 $CH2 = V_{OUT}$

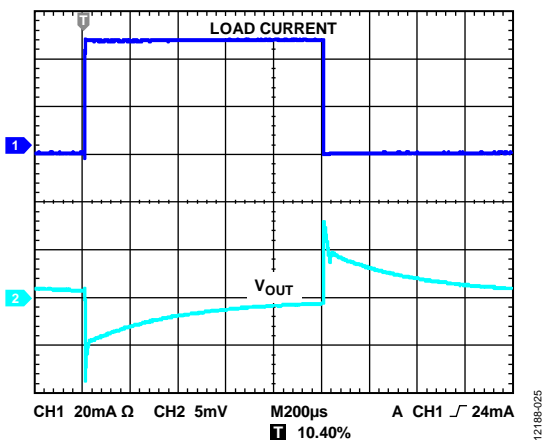


図 29. 負荷過渡応答  
 $C_{IN} = C_{OUT} = 1\text{ }\mu\text{F}$ 、 $I_{LOAD} = 1\text{ mA} \sim 50\text{ mA}$   
 200 ns 立上がり時間、 $CH1 = \text{負荷電流}$ 、 $CH2 = V_{OUT}$

## 動作原理

ADP165/ADP166 は静止電流が非常に小さい低ドロップアウトリニア・レギュレータであり、2.2 V～5.5 Vで動作して最大 150 mA の電流を出力することができます。ADP165/ADP166 の静止電流は無負荷で 590 nA (typ)、最大負荷で 42 μA (typ) と小さいため、バッテリー駆動の携帯機器に最適です。シャットダウン消費電流は 50 nA (typ)です。

ADP165/ADP166 は新しい革新的な設計技術を採用して、デジタルおよび RF アプリケーション向けに非常に小さい静止電流と優れた過渡性能を提供します。また、ADP165/ ADP166 は小型 1 μF セラミック・コンデンサと組み合わせての使用に最適化されています。

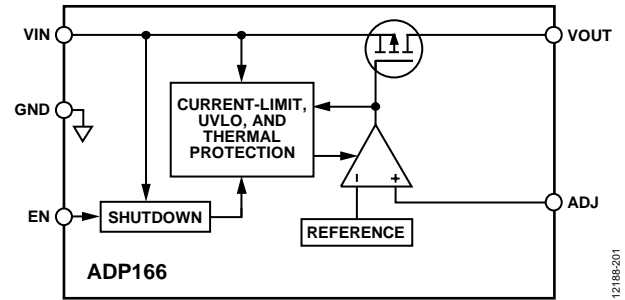


図 35.内部ブロック図、調整可能出力、出力放電機能なし

ADP165/ADP166 は、リファレンス電圧、エラーアンプ、帰還分圧器、PMOS パス・トランジスタから構成されています。出力電流は、エラーアンプから制御される PMOS パス・デバイスを經由して供給されます。エラーアンプは、リファレンス電圧と出力からの帰還電圧を比較して、その差を増幅します。帰還電圧がリファレンス電圧より低い場合、PMOS デバイスのゲート電位が低くなるので、通過する電流が大きくなり、出力電圧が上昇します。帰還電圧がリファレンス電圧より高い場合は、PMOS デバイスのゲート電位が高くなるので、通過する電流が小さくなり、出力電圧が低下します。

調整可能な ADP165/ADP166 の出力電圧範囲は 1.0 V～4.2 V です。出力電圧は図 32 と図 34 に示す R1 と R2 抵抗と同じですが、ADJ ピンを介して接続されている 2 本の外付け抵抗で設定されます。デバイスは、ADJ ピンの電圧をグラウンドに対して 1.0 V に維持するように出力を制御します。そうすると、R1 の電流は 1.0 V/R2 と等しくなり、R1 の電流は R2 の電流と ADJ ピンのバイアス電流との和になります。ADJ ピンのバイアス電流は 25°C で 10 nA で、R1 から ADJ ピンへ流れます。

出力電圧は次式で計算されます。

$$V_{OUT} = 1.0 \text{ V} (1 + R1/R2) + (ADJ_{I-BIAS})(R1)$$

R1 の値は 200 kΩ より小さくして、ADJ ピンのバイアス電流から発生する出力電圧の誤差を小さくする必要があります。例えば、R1 = R2 = 200 kΩ の場合、出力電圧は 2.0 V です。25°C での ADJ ピンのバイアス電流を 10 nA (typ) とすると、ADJ ピンのバイアス電流で生ずる出力電圧誤差は 2 mV (= 0.05%) です。

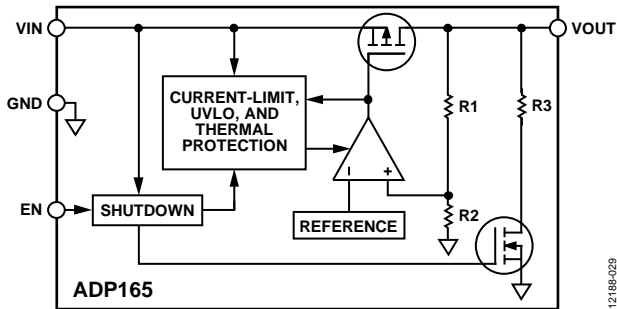


図 32.内部ブロック図、固定出力、出力放電機能付き

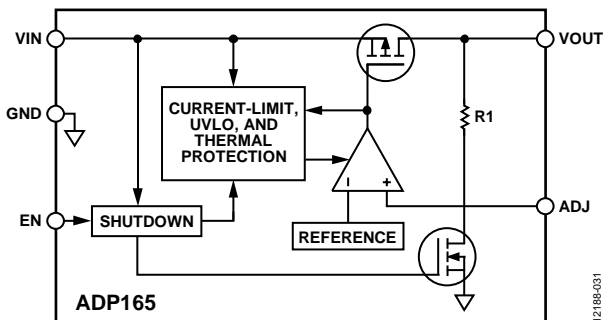


図 33.内部ブロック図、調整可能出力、出力放電機能あり

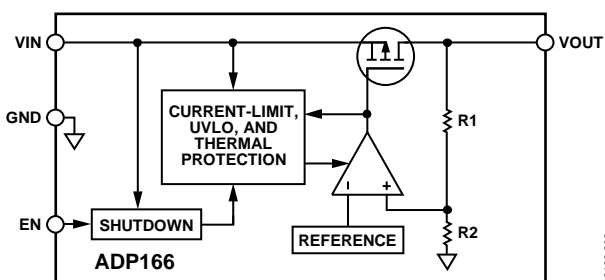


図 34.内部ブロック図、固定出力、出力放電機能なし

ADP165/ADP166 の静止電流を小さくするため、アナログ・デバイセズは、R1 と R2 に大きな値の抵抗を使用することを推奨します。R2 値に 1 M $\Omega$  を使用すると、合計無負荷静止電流を 2  $\mu$ A より小さくすることができます。ただし、大きな値の抵抗により小さな出力電圧誤差が発生することに注意してください。例えば、R1 と R2 を 1 M $\Omega$  にすると、出力電圧は 2 V になります。ADJ ピンの公称バイアス電流 10 nA を考慮すると、出力電圧誤差は 0.25% になります。

シャットダウンでは、出力がオフして分圧器電流が 0 になることに注意してください。

ADP165 は、LDO をオフしたとき出力電圧をゼロにする出力放電抵抗も内蔵しています。これにより、LDO 出力はオン/オフによらず常に確定した状態が保証されます。ADP166 にはこの出力放電機能は内蔵されていません。

ADP165/ADP166 には、1.2 V~3.3 V の範囲の 7 種類の出力電圧オプションがあります。ADP165/ADP166 では EN ピンを使って、通常の動作状態で VOUT ピンをオン/オフします。EN がハイ・レベルのとき VOUT がオンし、EN がロー・レベルのとき、VOUT がオフします。自動スタートアップの場合は、EN と VIN を接続します。

## アプリケーション情報

### コンデンサの選択

#### 出力コンデンサ C<sub>OUT</sub>

ADP165/ADP166 は、小型で省スペースのセラミック・コンデンサで動作するように設計されていますが、ESR 値に注意すれば一般的に使用されているコンデンサで動作することもできます。出力コンデンサの ESR は、LDO 制御ループの安定性に影響を与えます。ADP165/ADP166 の安定性のためには、1 Ω 以下の ESR を持つ最小 1 μF のコンデンサの使用が推奨されます。負荷電流の変化に対する過渡応答も出力容量の影響を受けます。大きな値の出力容量を使用すると、負荷電流の大きな変化に対する ADP165/ADP166 の過渡応答を向上させることができます。図 36 と図 37 に、それぞれ 1 μF と 10 μF の出力容量値に対する過渡応答を示します。

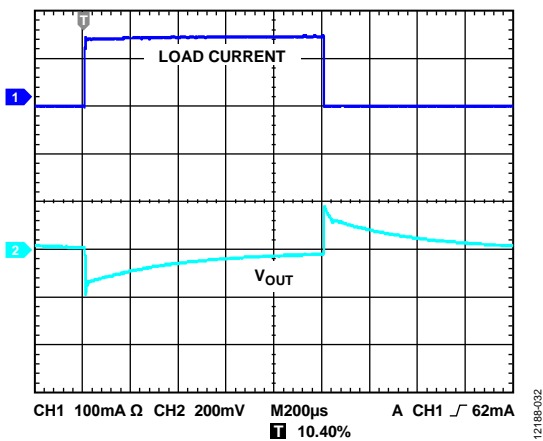


図 36. 出力過渡応答、C<sub>OUT</sub> = 1 μF、  
CH1 = 負荷電流、CH2 = V<sub>OUT</sub>

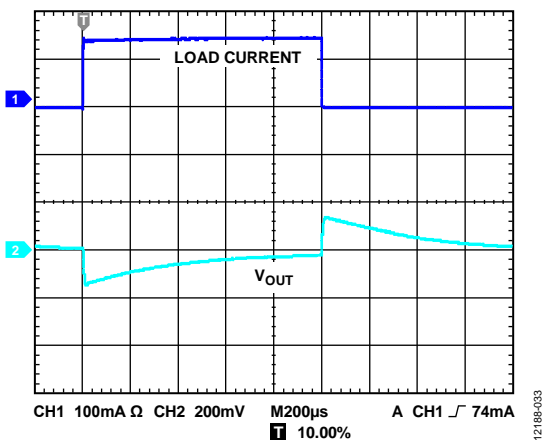


図 37. 出力過渡応答、C<sub>OUT</sub> = 10 μF、  
CH1 = 負荷電流、CH2 = V<sub>OUT</sub>

#### 入力バイパス・コンデンサ C<sub>IN</sub>

VIN ピンと GND の間に 1 μF のコンデンサを接続すると、特に入力パターンが長いカソード・インピーダンスが高い場合に、PCB のレイアウトに対する回路の感度を小さくすることができます。1 μF より大きい出力容量が必要な場合は、出力容量に合わせて入力コンデンサを大きくすることが推奨されます。

#### 入力コンデンサと出力コンデンサの特性

最小容量と最大 ESR 条件を満たすかぎり、ADP165/ADP166 に任意の高品質セラミック・コンデンサを使用することができます。セラミック・コンデンサは様々な誘電体を使って製造されており、各々は温度と加えられる電圧に対して異なる動作をします。コンデンサは、必要とされる温度範囲と DC バイアス条件で最小容量を確保できる十分な誘電体を持つ必要があります。電圧定格 6.3 V または 10 V の X5R 誘電体または X7R 誘電体の使用が推奨されます。Y5V 誘電体と Z5U 誘電体は温度特性と DC バイアス特性が十分でないため推奨されません。

図 38 に、0402 1 μF、10 V の X5R コンデンサについてバイアス電圧対容量特性を示します。コンデンサの電圧安定性は、コンデンサのサイズと電圧定格の影響を大きく受けます。一般に、コンデンサのパッケージが大きいほど、または電圧定格が大きいほど、優れた安定性を示します。X5R 誘電体の温度変動は、-40°C ~ +85°C の温度範囲で ±15% であり、パッケージ・サイズまたは電圧定格の関数になっていません。

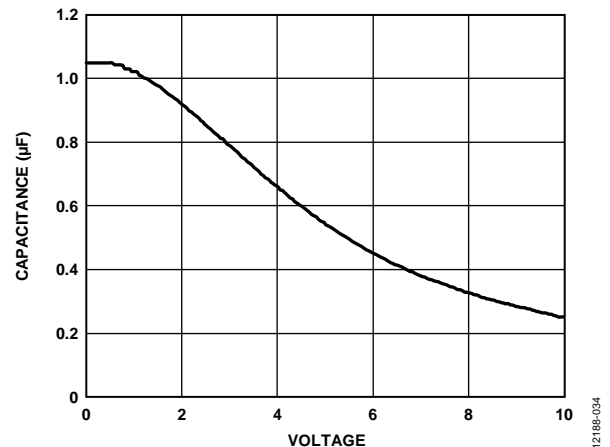


図 38. バイアス電圧対容量

式 1 を使うと、温度、部品許容誤差、電圧に対するコンデンサの変動を考慮した、ワーストケース容量を求めることができます。

$$C_{EFF} = C_{BIAS} \times (1 - TEMPCO) \times (1 - TOL) \quad (1)$$

ここで、

C<sub>BIAS</sub> は動作電圧での実効容量。

TEMPCO は最悪時のコンデンサ温度係数です。

TOL は最悪時の部品許容誤差です。

この例では、-40°C ~ +85°C の範囲でのワーストケース温度係数 (TEMPCO) を、X5R 誘電体では 15% としています。図 38 に示すように、コンデンサの許容誤差 (TOL) は 10%、かつ 1.8 V で C<sub>BIAS</sub> = 0.94 μF としています。

これらの値を式 1 に代入すると、

$$C_{EFF} = 0.94 \mu\text{F} \times (1 - 0.15) \times (1 - 0.1) = 0.719 \mu\text{F}$$

したがって、この例で選択したコンデンサは、選択した出力電圧で、温度と許容誤差に対する LDO の最小容量条件を満たします。

ADP165/ADP166 の性能を保証するためには、コンデンサ動作に対する DC バイアス、温度、許容誤差の影響を各々評価することが不可欠です。

### イネーブル機能

ADP165/ADP166 では EN ピンを使って、通常の動作状態で VOUT ピンをオン/オフします。図 39 に示すように、EN ピンの電圧がハイ・レベル閾値を超えると、VOUT がオンします。EN ピンの電圧がロー・レベル閾値を下回ると、VOUT がオフします。

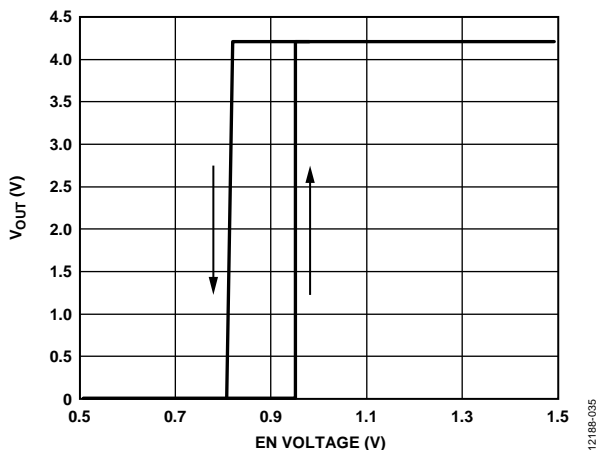


図 39.一般的な EN ピンの動作

図 39 に示すように、EN ピンにはヒステリシスがあります。このヒステリシスは、EN ピンが閾値を通過するときノイズにより発生するオン/オフ発振を防止します。

EN ピンのオン/オフ閾値は VIN 電圧から発生されます。このため、これらの閾値は入力電圧の変化により変動します。図 40 に、入力電圧が 2.2 V から 5.5 V まで変化するときの EN のオン/オフ閾値(typ 値)を示します。

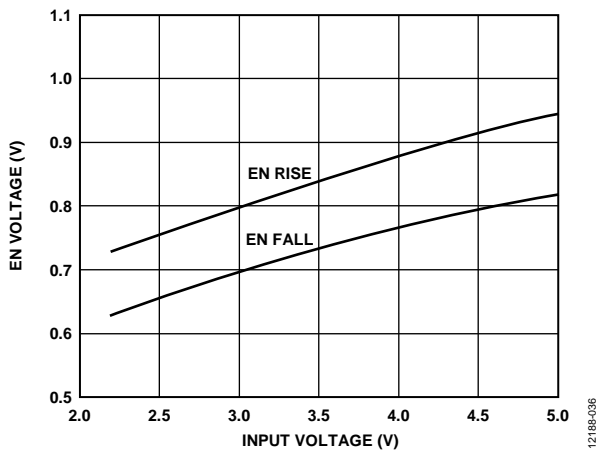


図 40.入力電圧対 EN ピン閾値(typ 値)

ADP165/ADP166 のスタートアップ動作を図 41 に示します。

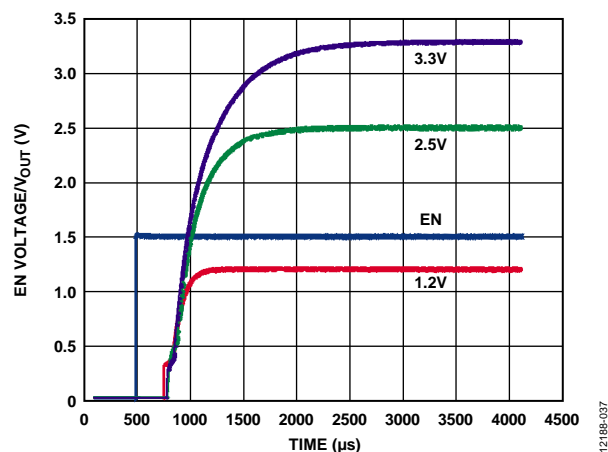


図 41.代表的なスタートアップ動作

ADP165/ADP166 のシャットダウン動作を図 42 に示します。

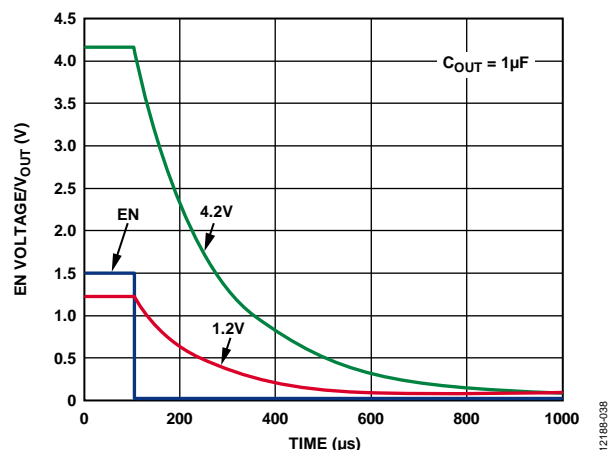


図 42.代表的なシャットダウン動作、無負荷

### 低電圧入力保護機能(UVLO)

また、ADP165/ADP166 は入力電圧がレギュレータの最小入力電圧定格を下回るとき出力電圧をオフする内部低電圧入力保護回路も内蔵しています。

### 電流制限および熱過負荷保護

ADP165/ADP166 は、短絡保護回路と熱過負荷保護回路により大きな消費電力による損傷から保護されています。ADP165/ADP166 は、出力負荷が 320 mA (typ)に到達したとき、電流を制限するように設計されています。出力負荷が 320 mA を超えると、出力電圧を下げて一定の電流限界値を維持します。ジャンクション温度を最大 150°C (typ)に制限する熱過負荷保護機能も内蔵しています。極限状態(周囲温度が高く、消費電力が大きい)で、ジャンクション温度が 150°C を超え始めると、出力がオフされて、出力電流がゼロになります。ジャンクション温度が 135°C を下回ると、出力が再びオンして、出力電流が公称値に戻ります。



VOUT がグラウンドへ短絡するケースを考えます。まず、ADP165/ADP166 は短絡電流が 320 mA を超えないように電流制限します。

ジャンクションの自己発熱が大きくなると温度が 150° C を超えるので、サーマル・シャットダウンが起動されて、出力がオフされ、出力電流がゼロになります。ジャンクション温度が 135° C を下回ると、出力がオンして短絡に 320 mA が流れて、再びジャンクション温度が 150° C を超えます。135° C と 150° C の間のこの熱的発振により、320 mA と 0 mA の間の電流発振が発生して、出力に短絡が残っている間この発振が続きます。

電流制限機能と熱過負荷保護機能は、偶発的な過負荷状態に対してデバイスを保護することを目的としています。信頼度の高い動作を得るためには、外部からデバイス消費電力を制限して、ジャンクション温度が 125° C を超えないようにする必要があります。

## 熱に対する考慮事項

大部分のアプリケーションでは、ADP165/ADP166 の効率が高いため、大きな発熱はありませんが、周囲温度が高く、かつ電源電圧と出力電圧の差が大きいアプリケーションでは、パッケージの発熱が大きくなって、チップのジャンクション温度が最大ジャンクション温度 125° C を超えるようになります。

ジャンクション温度が 150° C を超えると、コンバータはサーマル・シャットダウンします。永久的な損傷を防止するため、ジャンクション温度が 135° C を下回るまで回復しません。したがって、すべての条件で信頼度の高い性能を保証するためには、アプリケーションの熱解析が非常に重要です。式 2 に示すように、チップのジャンクション温度は、周囲温度と電力消費によるパッケージの温度上昇の和です。

信頼度の高い動作を保証するためには、ADP165/ADP166 のジャンクション温度が 125° C を超えないようにする必要があります。ジャンクション温度をこの最大値より低く維持するためには、ジャンクション温度の変化に寄与するパラメータを知っておく必要があります。これらのパラメータとしては、周囲温度、パワー・デバイスの消費電力、ジャンクション—周囲間の熱抵抗 ( $\theta_{JA}$ ) などがあります。 $\theta_{JA}$  値は、パッケージ組み立て材料とパッケージの GND ピンを PCB へハンダ付けする際に使用する銅の量に依存します。

表 10 に、種々の PCB 銅サイズに対する 5 ピン TSOT、6 ピン LFCSP、4 ボール WLCSP の  $\theta_{JA}$  値 (typ) を示します。表 11 に、5 ピン TSOT、6 ピン LFCSP、4 ボール WLCSP の  $\Psi_{JB}$  値 (typ) を示します。

表 10.  $\theta_{JA}$  値 (typ)

Copper Size (mm <sup>2</sup> )	$\theta_{JA}$ (°C/W)		
	TSOT	LFCSP	WLCSP
0 <sup>1</sup>	170	175.1	260
50	152	135.6	159
100	146	77.3	157
300	134	65.2	153
500	131	51	151

<sup>1</sup> デバイスは最小サイズのピン・パターンにハンダ付け。

表 11.  $\Psi_{JB}$  値 (typ)

Package	$\Psi_{JB}$	Unit
5-Lead TSOT	42.8	(°C/W)
6-Lead LFCSP	17.9	(°C/W)
4-Ball WLCSP	58.4	(°C/W)

次式から ADP165/ADP166 のジャンクション温度を計算します。

$$T_J = T_A + (P_D \times \theta_{JA}) \quad (2)$$

ここで、

$T_A$  は周囲温度。

$P_D$  はチップの消費電力で、次式で与えられます。

$$P_D = [(V_{IN} - V_{OUT}) \times I_{LOAD}] + (V_{IN} \times I_{GND}) \quad (3)$$

ここで、

$V_{IN}$  と  $V_{OUT}$  は、それぞれ入力電圧と出力電圧。

$I_{LOAD}$  は負荷電流。

$I_{GND}$  はグラウンド電流。

グラウンド電流による消費電力は小さいため無視できます。このため、ジャンクション温度の式は次のように簡単になります。

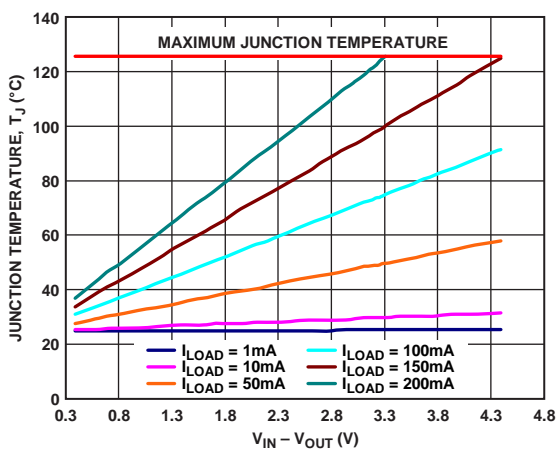
$$T_J = T_A + \theta_{JA}[(V_{IN} - V_{OUT}) \times I_{LOAD}] \quad (4)$$

式 4 に示すように、与えられた周囲温度に対して、ジャンクション温度が 125° C を超えないようにするため、入力と出力間の電位差、連続負荷電流、最小銅サイズ条件が PCB に対して存在します。図 43 ~ 図 57 に、様々な周囲温度、負荷電流、 $V_{IN}$ — $V_{OUT}$  間電位差、PCB 銅面積に対するジャンクション温度計算を示します。

ボード温度が既知の場合、サーマル・キャラクタライゼーション・パラメータ  $\Psi_{JB}$  を使ってジャンクション温度上昇を計算することができます(図 55 ~ 図 57 参照)。最大ジャンクション温度 ( $T_J$ ) は、次式を使ってボード温度 ( $T_B$ ) と消費電力 ( $P_D$ ) から計算されます。

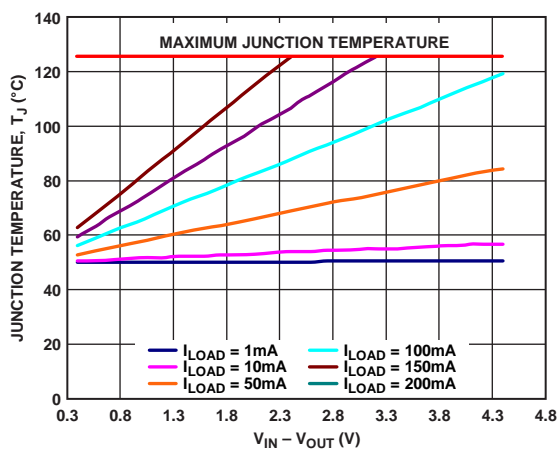
$$T_J = T_B + (P_D \times \Psi_{JB}) \quad (5)$$

$\Psi_{JB}$  の typ 値は、6 ピン LFCSP パッケージの場合 17.9 °C/W に、5 ピン TSOT パッケージの場合 42.8 °C/W に、4 ボール WLCSP パッケージの場合 58.4 °C/W に、それぞれなります。



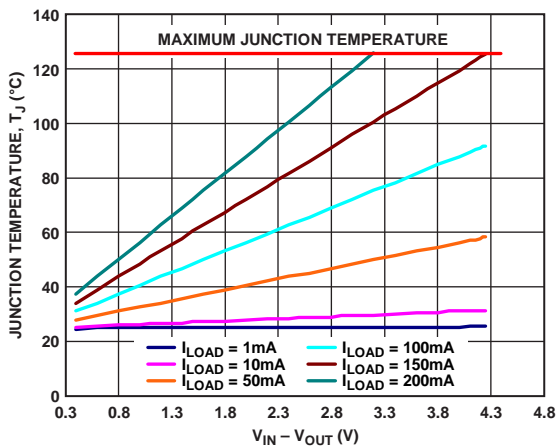
12188-039

図 43.500 mm<sup>2</sup> の PCB 銅、WLCSP、T<sub>A</sub> = 25°C



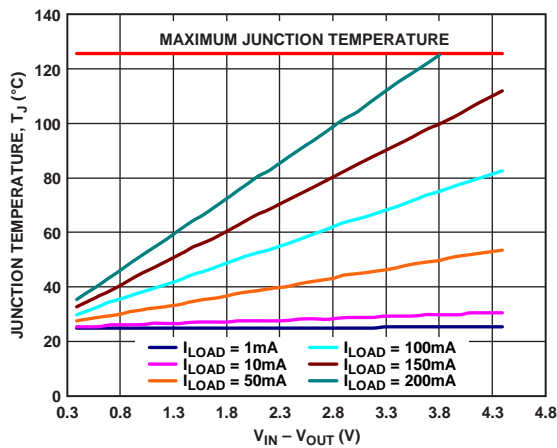
12188-042

図 46.100 mm<sup>2</sup> の PCB 銅、WLCSP、T<sub>A</sub> = 50°C



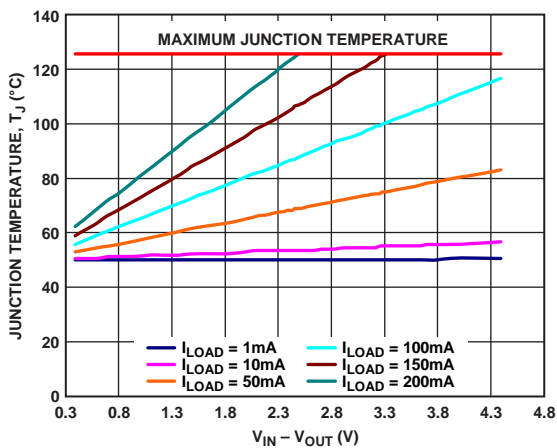
12188-040

図 44.100 mm<sup>2</sup> の PCB 銅、WLCSP、T<sub>A</sub> = 25°C



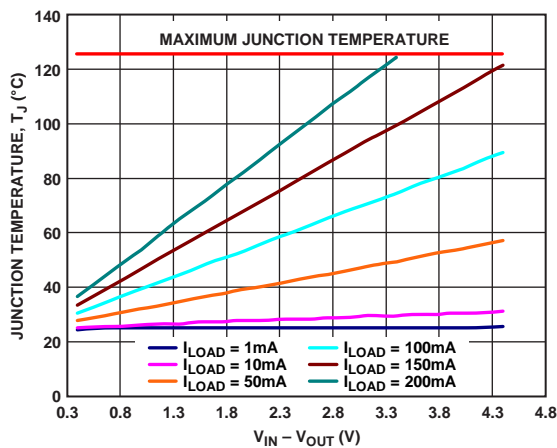
12188-043

図 47.500 mm<sup>2</sup> の PCB 銅、TSOT、T<sub>A</sub> = 25°C



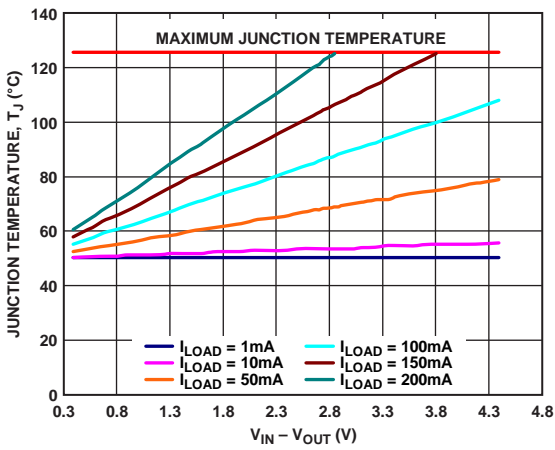
12188-041

図 45.500 mm<sup>2</sup> の PCB 銅、WLCSP、T<sub>A</sub> = 50°C



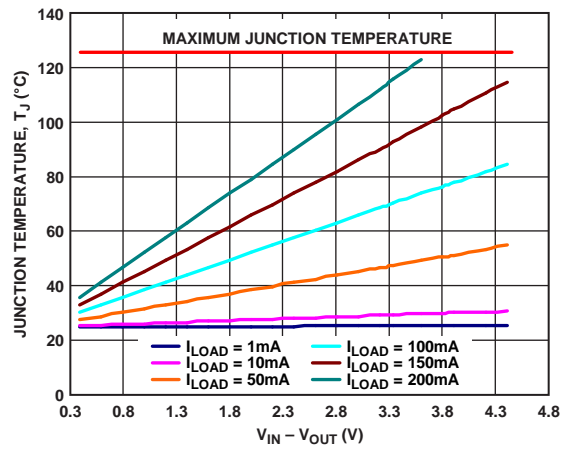
12188-044

図 48.100 mm<sup>2</sup> の PCB 銅、TSOT、T<sub>A</sub> = 25°C



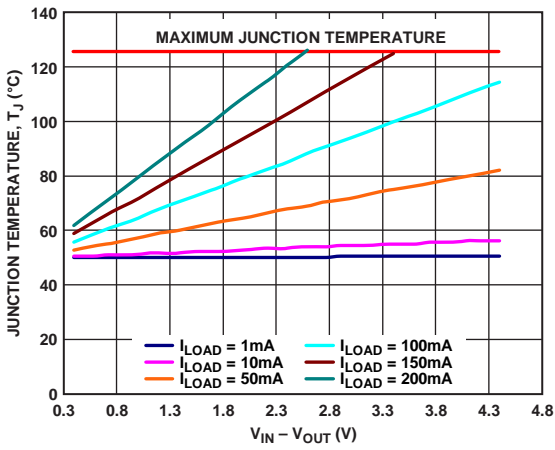
12188-045

図 49.500 mm<sup>2</sup> の PCB 銅、TSOT、 $T_A = 50^\circ C$



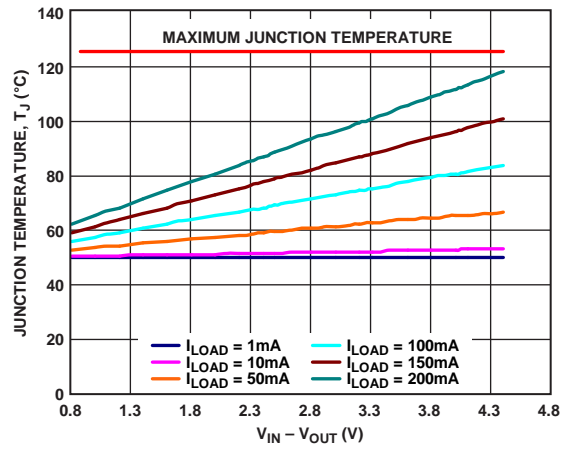
12188-150

図 52.100 mm<sup>2</sup> の PCB 銅、LFCSP、 $T_A = 25^\circ C$



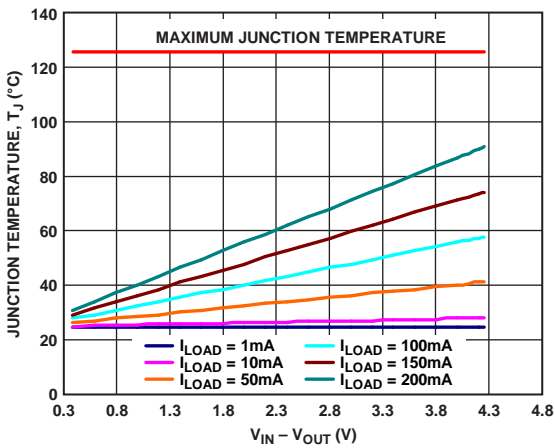
12188-046

図 50.100 mm<sup>2</sup> の PCB 銅、TSOT、 $T_A = 50^\circ C$



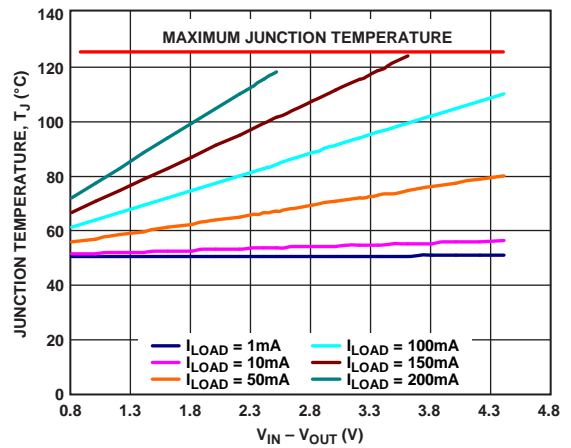
12188-151

図 53.500 mm<sup>2</sup> の PCB 銅、LFCSP、 $T_A = 50^\circ C$



12188-149

図 51.500 mm<sup>2</sup> の PCB 銅、LFCSP、 $T_A = 25^\circ C$



12188-152

図 54.100 mm<sup>2</sup> の PCB 銅、LFCSP、 $T_A = 50^\circ C$

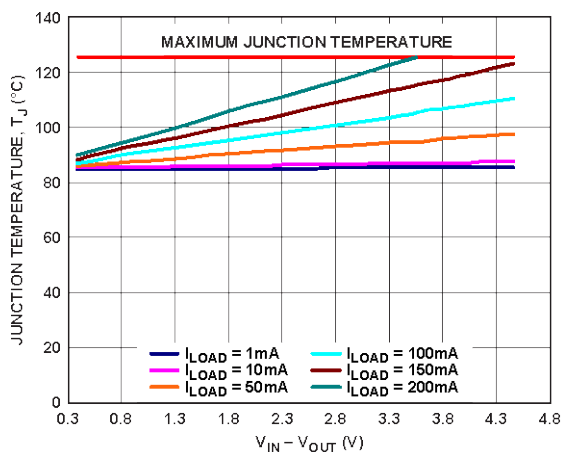


図 55. WLCSP、 $T_A = 85^\circ\text{C}$

12188-047

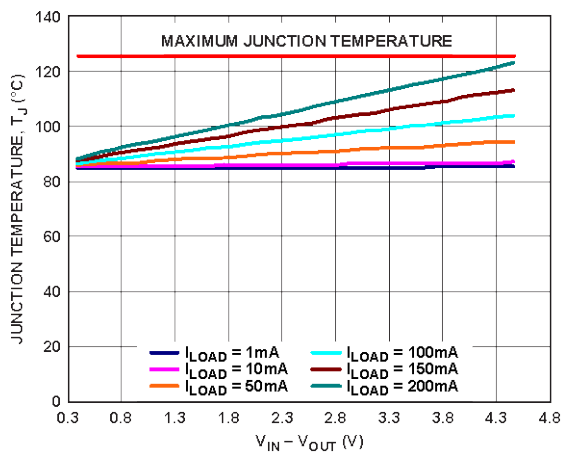


図 56. TSOT、 $T_A = 85^\circ\text{C}$

12188-048

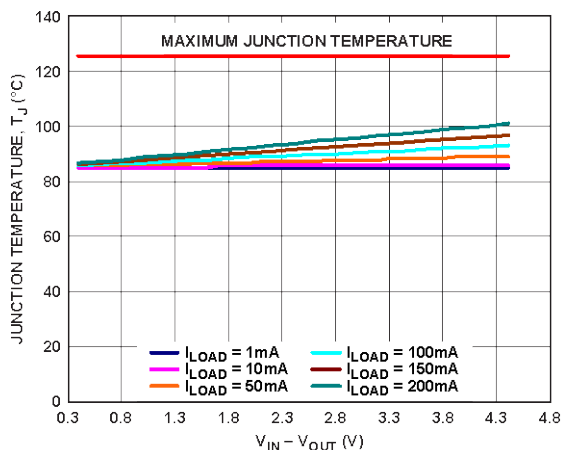


図 57. LFCSP、 $T_A = 85^\circ\text{C}$

12188-155

プリント基板レイアウト時の考慮事項

入力コンデンサは VIN ピンと GND ピンのできるだけ近くに配置します。出力コンデンサは VOUT ピンと GND ピンのできるだけ近くに配置します。0402 サイズまたは 0603 サイズのコンデンサと抵抗を使うと、面積が制限されているボード上で最小のフットプリント・ソリューションが実現できます。

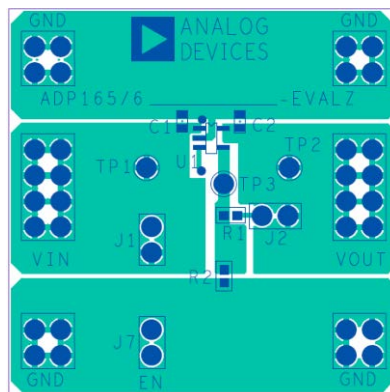


図 58.5 ピン TSOT の PCB レイアウト例

12188-202

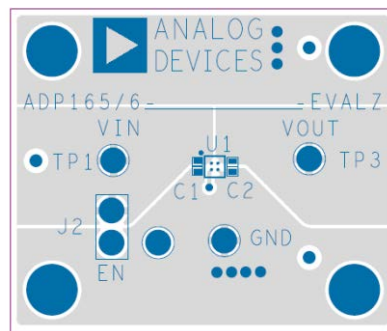


図 59.4 ボール WLCSP の PCB レイアウト例

12188-203

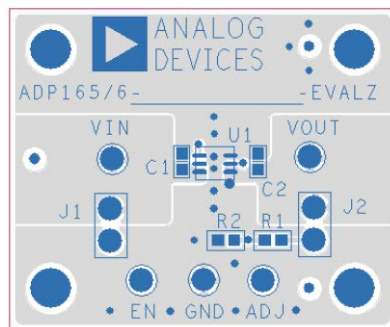


図 60.6 ピン LFCSP の PCB レイアウト例

12188-204

ADP165/ADP166 のピンに接触する銅の量を増やすとパッケージからの放熱を改善することができますが、表 10 に示すように、限界点に到達して、それ以上銅サイズを増やしても熱放散を大きく改善できません。

## WLCSP の光感受性

WLCSP パッケージ・オプションは、チップのアクティブ側にあるハンダ・バンプに接触するように設計された、ウエハープロセス後の絶縁体と金属処理が追加されたシリコン・チップです。このパッケージ・タイプでは、チップが周囲の光に曝されるため、光電子の影響を受けます。標準 PCB 材料の上に実装された WLCSP の光感度解析から、パッケージが直接強い光を受けると性能に影響があることが分かりました。弱い ( $0.1 \text{ mW/cm}^2$ ) 周囲光を受けた場合には、電気的性能の低下は認められません。直射日光の強さは  $50 \text{ mW/cm}^2$  になることがあり、オフィスの周囲光は小さく  $0.1 \text{ mW/cm}^2$  です。

チップのバンプ側を PCB に向けて WLCSP をボードに実装すると、PCB 表面から反射した光がアクティブ・シリコン回路領域に入射するため、リーク電流が増えます。WLCSP の裏側 (サブストレート) への照射では性能低下はありません。

すべての WLCSP は、赤外領域に近い波長 (NIR、 $700 \text{ nm} \sim 1000 \text{ nm}$ ) の入射光に特に敏感です。この波長帯の光子は、可視光 ( $400 \text{ nm} \sim 700 \text{ nm}$ ) と近紫外帯 (NUV、 $200 \text{ nm} \sim 400 \text{ nm}$ ) の光子より長い波長と低いエネルギーを持つため、アクティブ・シリコンへ深く浸透することができます。

$1100 \text{ nm}$  より長い波長の入射光は、シリコン・デバイスに対して光電効果を持ちません。これは、シリコンがこの領域の波長で透明なためです。

従来型光源のスペクトル内容は大幅に変わります。日光は広いスペクトル範囲を持ち、可視域で強度がピークになり NUV 帯域と NIR 帯域では低下します。蛍光灯は可視帯域で大きなピークを持ちますが、NUV 帯域または NIR 帯域ではピークを持ちません。タングステン・ランプは長い可視波長で広いピークを持ち、NIR で大きなテールを持ちます。

製造レベルで周囲光の影響を小さくする努力が行われました。アンダー・バンプ・メタル (UBM) は、チップのアクティブ側 (バンプ側) の敏感な回路領域をシールドするように設計されていますが、アプリケーションで WLCSP の光感度に遭遇した場合、WLCSP パッケージのバンプ側を不透明な材料でシールドすると、この影響を無くすることができます。シールドは、フリップチップ・アンダーフィル技術で使用されるような、シリカ充填エポキシ液などの材料を使って行うことができます。

外形寸法

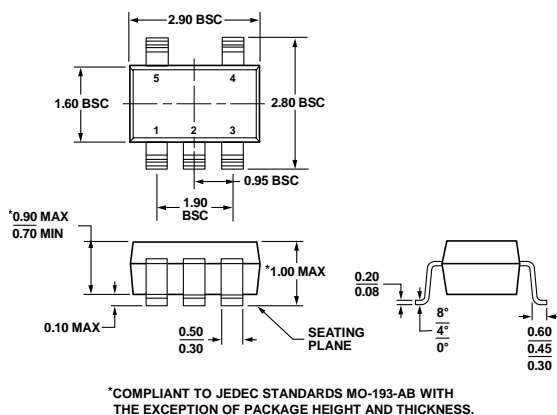


図 61.5 ピン薄型スモール・アウトライン・トランジスタ・パッケージ[TSOT] (UJ-5)  
寸法: mm

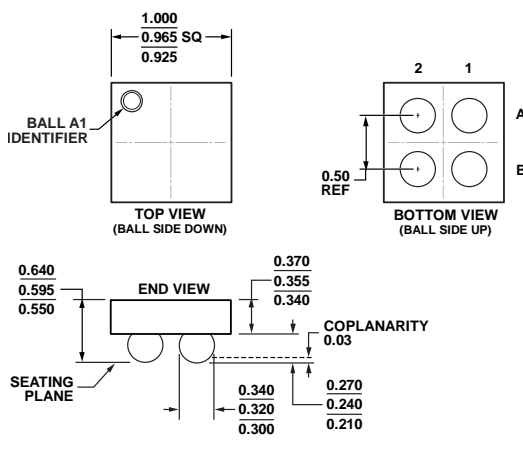


図 62.4 ボール・ウェハー・レベル・チップ・スケール・パッケージ[WLCSP] (CB-4-1)  
寸法: mm

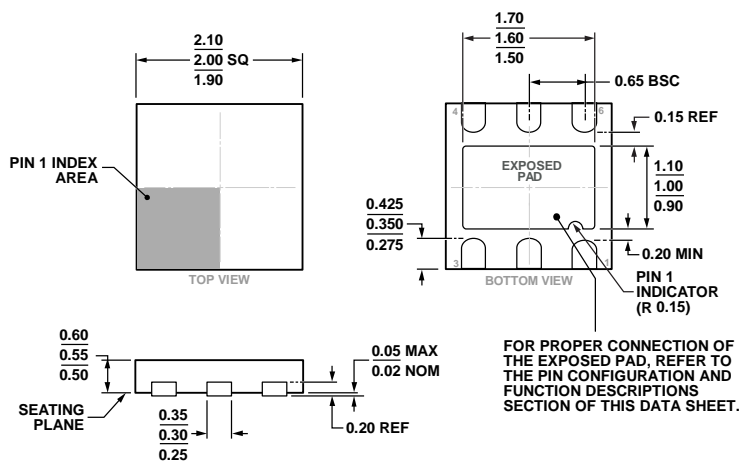


図 63.6 ピン・リードフレーム・チップ・スケール・パッケージ [LFCSP\_UD] 2.00 mm x 2.00 mm ボディ、極薄、デュアル・リード (CP-6-3)  
寸法: mm

## オーダー・ガイド

Model <sup>1</sup>	Temperature Range	Output Voltage (V)	Package Description	Package Option	Branding
ADP165ACBZ-1.2-R7	-40°C to +125°C	1.2	4-Ball Wafer Level Chip Scale Package [WLCSP]	CB-4-1	CX
ADP165ACBZ-1.8-R7	-40°C to +125°C	1.8	4-Ball Wafer Level Chip Scale Package [WLCSP]	CB-4-1	CY
ADP165ACBZ-2.2-R7	-40°C to +125°C	2.2	4-Ball Wafer Level Chip Scale Package [WLCSP]	CB-4-1	CZ
ADP165ACBZ-2.3-R7	-40°C to +125°C	2.3	4-Ball Wafer Level Chip Scale Package [WLCSP]	CB-4-1	D4
ADP165ACBZ-2.85-R7	-40°C to +125°C	2.85	4-Ball Wafer Level Chip Scale Package [WLCSP]	CB-4-1	D7
ADP165ACBZ-3.0-R7	-40°C to +125°C	3.0	4-Ball Wafer Level Chip Scale Package [WLCSP]	CB-4-1	D5
ADP165ACBZ-3.3-R7	-40°C to +125°C	3.3	4-Ball Wafer Level Chip Scale Package [WLCSP]	CB-4-1	D6
ADP165ACPZN-1.2-R7	-40°C to +125°C	1.2	6-Lead Lead Frame Chip Scale Package [LFCSP_UD]	CP-6-3	LQL
ADP165ACPZN-1.8-R7	-40°C to +125°C	1.8	6-Lead Lead Frame Chip Scale Package [LFCSP_UD]	CP-6-3	LQM
ADP165ACPZN-2.3-R7	-40°C to +125°C	2.3	6-Lead Lead Frame Chip Scale Package [LFCSP_UD]	CP-6-3	LQN
ADP165ACPZN-3.0-R7	-40°C to +125°C	3.0	6-Lead Lead Frame Chip Scale Package [LFCSP_UD]	CP-6-3	LQP
ADP165ACPZN-3.3-R7	-40°C to +125°C	3.3	6-Lead Lead Frame Chip Scale Package [LFCSP_UD]	CP-6-3	LQQ
ADP165ACPZN-R7	-40°C to +125°C	Adjustable	6-Lead Lead Frame Chip Scale Package [LFCSP_UD]	CP-6-3	LQR
ADP165AUJZ-1.2-R7	-40°C to +125°C	1.2	5-Lead Thin Small Outline Transition [TSOT]	UJ-5	LQL
ADP165AUJZ-1.8-R7	-40°C to +125°C	1.8	5-Lead Thin Small Outline Transition [TSOT]	UJ-5	LQM
ADP165AUJZ-2.3-R7	-40°C to +125°C	2.3	5-Lead Thin Small Outline Transition [TSOT]	UJ-5	LQN
ADP165AUJZ-3.0-R7	-40°C to +125°C	3.0	5-Lead Thin Small Outline Transition [TSOT]	UJ-5	LQP
ADP165AUJZ-3.3-R7	-40°C to +125°C	3.3	5-Lead Thin Small Outline Transition [TSOT]	UJ-5	LQQ
ADP165AUJZ-R7	-40°C to +125°C	Adjustable	5-Lead Thin Small Outline Transition [TSOT]	UJ-5	LQR
ADP166ACBZ-1.2-R7	-40°C to +125°C	1.2	4-Ball Wafer Level Chip Scale Package [WLCSP]	CB-4-1	D9
ADP166ACBZ-1.8-R7	-40°C to +125°C	1.8	4-Ball Wafer Level Chip Scale Package [WLCSP]	CB-4-1	DA
ADP166ACBZ-2.2-R7	-40°C to +125°C	2.2	4-Ball Wafer Level Chip Scale Package [WLCSP]	CB-4-1	DB
ADP166ACBZ-2.3-R7	-40°C to +125°C	2.3	4-Ball Wafer Level Chip Scale Package [WLCSP]	CB-4-1	DC
ADP166ACBZ-2.85-R7	-40°C to +125°C	2.85	4-Ball Wafer Level Chip Scale Package [WLCSP]	CB-4-1	DD
ADP166ACBZ-3.0-R7	-40°C to +125°C	3.0	4-Ball Wafer Level Chip Scale Package [WLCSP]	CB-4-1	DE
ADP166ACBZ-3.3-R7	-40°C to +125°C	3.3	4-Ball Wafer Level Chip Scale Package [WLCSP]	CB-4-1	DF
ADP166ACPZN-1.2-R7	-40°C to +125°C	1.2	6-Lead Lead Frame Chip Scale Package [LFCSP_UD]	CP-6-3	LR6
ADP166ACPZN-1.8-R7	-40°C to +125°C	1.8	6-Lead Lead Frame Chip Scale Package [LFCSP_UD]	CP-6-3	LR7
ADP166ACPZN-2.3-R7	-40°C to +125°C	2.3	6-Lead Lead Frame Chip Scale Package [LFCSP_UD]	CP-6-3	LR8
ADP166ACPZN-3.0-R7	-40°C to +125°C	3.0	6-Lead Lead Frame Chip Scale Package [LFCSP_UD]	CP-6-3	LR9
ADP166ACPZN-3.3-R7	-40°C to +125°C	3.3	6-Lead Lead Frame Chip Scale Package [LFCSP_UD]	CP-6-3	LRA
ADP166ACPZN-R7	-40°C to +125°C	Adjustable	6-Lead Lead Frame Chip Scale Package [LFCSP_UD]	CP-6-3	LR5
ADP166AUJZ-1.2-R7	-40°C to +125°C	1.2	5-Lead Thin Small Outline Transition [TSOT]	UJ-5	LR6
ADP166AUJZ-1.8-R7	-40°C to +125°C	1.8	5-Lead Thin Small Outline Transition [TSOT]	UJ-5	LR7
ADP166AUJZ-2.3-R7	-40°C to +125°C	2.3	5-Lead Thin Small Outline Transition [TSOT]	UJ-5	LR8
ADP166AUJZ-3.0-R7	-40°C to +125°C	3.0	5-Lead Thin Small Outline Transition [TSOT]	UJ-5	LR9
ADP166AUJZ-3.3-R7	-40°C to +125°C	3.3	5-Lead Thin Small Outline Transition [TSOT]	UJ-5	LRA
ADP166AUJZ-R7	-40°C to +125°C	Adjustable	5-Lead Thin Small Outline Transition [TSOT]	UJ-5	LR5
ADP165Z-REDYKIT			Evaluation Board		
ADP166Z-REDYKIT			Evaluation Board		

<sup>1</sup> Z = RoHS 準拠製品。