



調整可能なバンドパス・フィルタ (16GHz~32GHz)

データシート

ADMV8432

特長

振幅セトリング時間：200ns（代表値）
ワイドバンド除去比：≥30dB
シングル・チップ実装
40ピン、6mm × 6mm、RoHS 準拠、LFCSP パッケージ

アプリケーション

試験装置および計測装置
防衛用レーダーおよび電子戦（EW）システム
超小型地上局（VSAT）通信

概要

ADMV8432 はモノリシック・マイクロ波集積回路（MMIC）を使用した調整可能なバンドパス・フィルタで、パス・バンド周波数をユーザが選択できます。3dB フィルタ帯域幅は中心周波数（ f_{CENTER} ）の 17%より大きくなります。また、 f_{CENTER} は、0V ~15V のアナログ・チューニング電圧を加えることによって 16.5GHz~29.5GHz の範囲で変化させることができます。この調

機能ブロック図

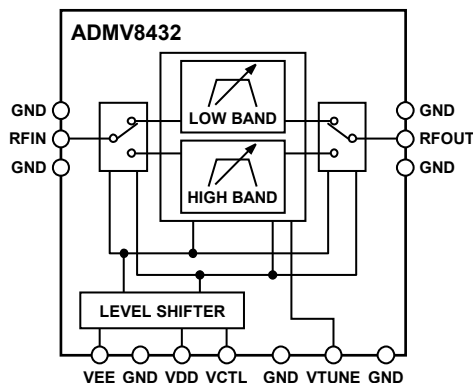


図 1.

整可能なフィルタは、物理的に大きなスイッチド・フィルタ・バンクやキャビティ調整済みフィルタに代わる超小型のフィルタとして使用することが可能です。モノリシック構造のため非常に優れたマイクロフォニック特性を備えており、高度な通信アプリケーション用に動的調整が可能なソリューションを提供します。

目次

特長	1	インターフェース回路図.....	7
アプリケーション.....	1	代表的な性能特性	8
機能ブロック図.....	1	高帯域.....	8
概要	1	低帯域.....	11
改訂履歴	2	高帯域および低帯域	14
仕様	3	動作原理.....	15
高帯域の仕様.....	3	アプリケーション情報.....	16
低帯域の仕様.....	3	代表的なアプリケーション回路	16
DC 特性.....	4	電源シーケンス	16
絶対最大定格.....	5	外形寸法.....	17
ESD に関する注意.....	5	オーダー・ガイド	17
ピン配置およびピン機能の説明.....	6		

改訂履歴

7/2019—Revision 0: Initial Version

仕様

高帯域の仕様

特に指定のない限り、 $T_A = 25^\circ\text{C}$ 、 $V_{DD} = 5\text{V}$ 、 $V_{EE} = -5\text{V}$ 、 $V_{CTL} = 0\text{V}$ 。

表 1.

パラメータ	Min.	Typ.	Max.	単位	テスト条件/コメント
FREQUENCY RANGE					
f_{CENTER}	24.2		29.5	GHz	
3 dB Filter Bandwidth		17		%	
REJECTION					
Low-Side		$0.75 \times f_{\text{CENTER}}$		GHz	$\geq 30\text{dB}$
High-Side		$1.25 \times f_{\text{CENTER}}$		GHz	$\geq 30\text{dB}$
Re-Entry		>40		GHz	$\leq 30\text{dB}$
LOSS					
Insertion Loss		9		dB	
Return Loss		15		dB	
DYNAMIC PERFORMANCE					
Input Third-Order Intercept (IP3)		37		dBm	
Input Power at 5° Shift in Insertion Phase		19		dBm	$V_{\text{TUNE}} = 0\text{V}$
Group Delay Flatness		0.1		ns	$V_{\text{TUNE}} = 0\text{V}$
Phase Sensitivity		0.6		Rad/V	
Amplitude Settling		200		ns	最小挿入損失に安定するまで、すなわち静的挿入損失の 0.5dB 以下に安定するまでの時間
Drift Rate		-2.7		MHz/ $^\circ\text{C}$	
Tuning Sensitivity		580		MHz/V	
RESIDUAL PHASE NOISE					
1 MHz Offset		-162		dBc/Hz	

低帯域の仕様

特に指定のない限り、 $T_A = 25^\circ\text{C}$ 、 $V_{DD} = 5\text{V}$ 、 $V_{EE} = -5\text{V}$ 、 $V_{CTL} = 2.5\text{V}$ 。

表 2.

パラメータ	Min.	Typ.	Max.	単位	テスト条件/コメント
FREQUENCY RANGE					
f_{CENTER}	16.5		23.5	GHz	
3 dB Filter Bandwidth		18		%	
REJECTION					
Low-Side		$0.72 \times f_{\text{CENTER}}$		GHz	$\geq 30\text{dB}$
High-Side		$1.21 \times f_{\text{CENTER}}$		GHz	$\geq 30\text{dB}$
Re-Entry		>40		GHz	$\leq 30\text{dB}$
LOSS					
Insertion Loss		8		dB	
Return Loss		10		dB	
DYNAMIC PERFORMANCE					
Input IP3		34		dBm	
Input Power at 5° Shift in Insertion Phase		20		dBm	$V_{\text{TUNE}} = 0\text{V}$
Group Delay Flatness		0.15		ns	$V_{\text{TUNE}} = 0\text{V}$
Phase Sensitivity		0.8		Rad/V	
Amplitude Settling		200		ns	最小挿入損失に安定するまで、すなわち静的挿入損失の 0.5dB 以下に安定するまでの時間
Drift Rate		-1.4		MHz/ $^\circ\text{C}$	
Tuning Sensitivity		530		MHz/V	

パラメータ	Min.	Typ.	Max.	単位	テスト条件/コメント
RESIDUAL PHASE NOISE 1 MHz Offset		-163		dBc/Hz	

DC 特性

表 3.

パラメータ	Min.	Typ.	Max.	単位	テスト条件/コメント
f_{CENTER} TUNING Voltage (VTUNE)	0		15	V	
Current (ITUNE)			±1	μA	
BAND CONTROL VOLTAGE (VCTL) Input Voltage Low	0		0.8	V	高帯域を選択する場合は 0V 低帯域を選択する場合は 2.5V
High	2	2.5	3	V	
Current			1	μA	
SUPPLY VOLTAGES Negative (VEE)	-5.5	-5		V	
Positive (VDD)		5	5.5	V	
SUPPLY CURRENTS Negative (IEE)		0.7		mA	
Positive (IDD)			1	mA	

絶対最大定格

表 4.

Parameter	Rating
Tuning	
VTUNE	-0.5 V to +15.5 V
ITUNE	±1 μA
Supply Voltages	
VEE	-5.6 V
VDD	5.6 V
VCTL	-0.5 V to VDD + 0.5 V
RF Input Power	
2 GHz to 50 GHz	27 dBm
0.5 GHz to 2 GHz	19 dBm
0.1 GHz to 0.5 GHz	6 dBm
Hot Switch Input Power	
2 GHz to 50 GHz	24 dBm
0.5 GHz to 2 GHz	16 dBm
0.1 GHz to 0.5 GHz	3 dBm
Temperature	
Operating	-40°C to +85°C
Storage Temperature	-65°C to +150°C
Junction for 1 Million Mean Times Between Failures (MTTF)	150°C
Nominal Junction ($T_{\text{PADDLE}} = 85^{\circ}\text{C}$, Input Power (P_{IN}) = 23 dBm)	150°C
Electrostatic Discharge (ESD) Rating	
Human Body Model (HBM)	250 V
Field Induced Charged Device Model (FICDM)	1250 V
Moisture Sensitivity Level (MSL) Rating	MSL3

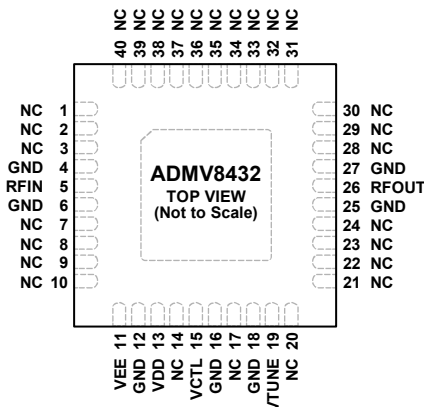
上記の絶対最大定格を超えるストレスを加えると、デバイスに恒久的な損傷を与えることがあります。この規定はストレス定格のみを指定するものであり、この仕様の動作のセクションに記載する規定値以上でのデバイス動作を定めたものではありません。デバイスを長時間にわたり絶対最大定格状態に置くと、デバイスの信頼性に影響を与えることがあります。

ESDに関する注意



ESD（静電放電）の影響を受けやすいデバイスです。電荷を帯びたデバイスや回路ボードは、検知されないまま放電することがあります。本製品は当社独自の特許技術であるESD保護回路を内蔵してはいますが、デバイスが高エネルギーの静電放電を被った場合、損傷を生じる可能性があります。したがって、性能劣化や機能低下を防止するため、ESDに対する適切な予防措置を講じることをお勧めします。

ピン配置およびピン機能の説明



- NOTES
1. NC = NO CONNECT. THESE PINS ARE NOT CONNECTED INTERNALLY. ALL DATA SHOWN WITHIN WAS MEASURED WITH THESE PINS CONNECTED TO RF AND DC GROUND EXTERNALLY.
 2. THE EXPOSED PAD IS INTERNALLY CONNECTED TO GROUND. SOLDER THE EXPOSED PAD TO A LOW IMPEDANCE GROUND PLANE.

20804-002

図 2. ピン配置

表 5. ピン機能の説明

ピン番号	記号	説明
1 to 3, 7 to 10, 14, 17, 20 to 24, 28 to 40	NC	接続なし。これらのピンは、内部で接続されません。ここに示すすべてのデータは、これらのピンを外部で RF/DC グラウンドに接続した状態で測定しています。
4, 6, 12, 16, 18, 25, 27	GND	グラウンド。これらのピンは RF/DC グラウンドに接続する必要があります。
5	RFIN	RF 入力。このピンは DC カップリングされ、50Ω に整合されています。RF ラインの電位が 0V でない場合は、阻止コンデンサが必要です。
11	VEE	負電源電圧。VEE = -5V。
13	VDD	正電源電圧。VDD = 5V。
15	VCTL	帯域選定用の制御電圧。デバイスは、この電圧が 0V のとき高帯域で、2.5V のとき低帯域で動作します。
19	VTUNE	バンドパス・フィルタの中心周波数制御電圧。VTUNE は 0V~15V の範囲で変化させることができます。
26	RFOUT	RF 出力。このピンは DC カップリングされ、50Ω に整合されています。RF ラインの電位が 0V でない場合は、阻止コンデンサが必要です。
	EPAD	露出パッド。露出パッドはグラウンドに接続する必要があります。露出パッドは低インピーダンスのグラウンド・プレーンにハンダ付けしてください。

インターフェース回路図

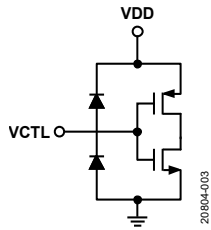


図 3. VCTL および VDD のインターフェース回路図

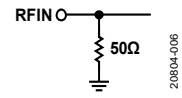


図 6. RFIN のインターフェース回路図

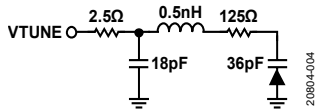


図 4. VTUNE のインターフェース回路図

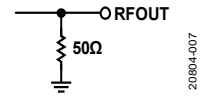


図 7. RFOUT のインターフェース回路図

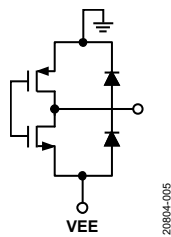


図 5. VEE のインターフェース回路図



図 8. GND のインターフェース回路図

代表的な性能特性

高帯域

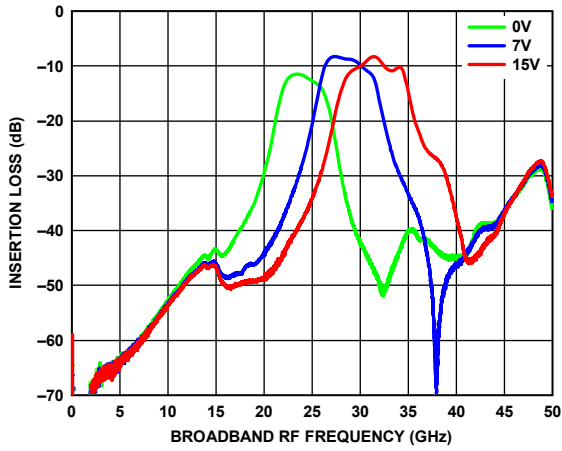


図 9. 様々な VTUNE 電圧における挿入損失と広帯域 RF 周波数の関係

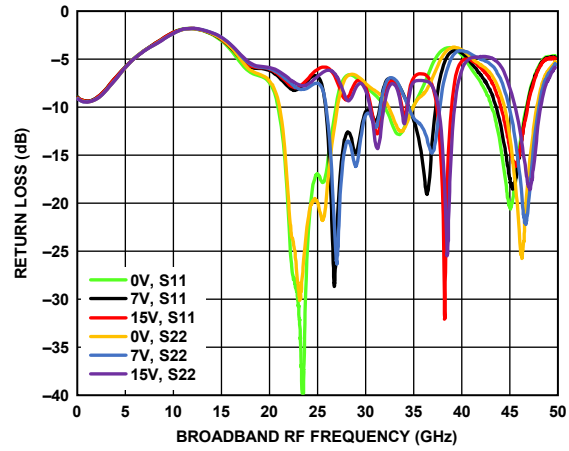


図 12. 様々な電圧におけるリターン損失と広帯域 RF 周波数の関係

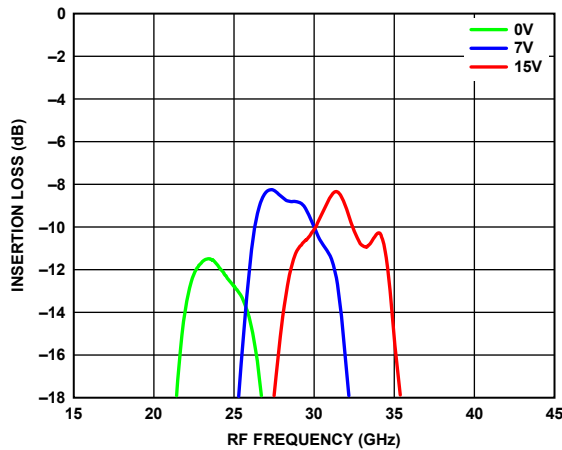


図 10. 様々な電圧における挿入損失と RF 周波数の関係

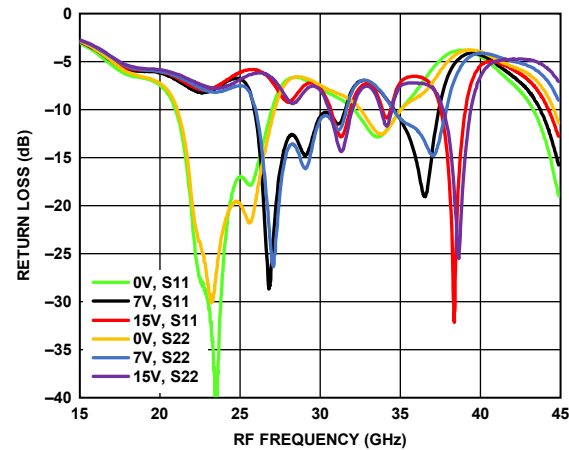


図 13. 様々な電圧におけるリターン損失と RF 周波数の関係

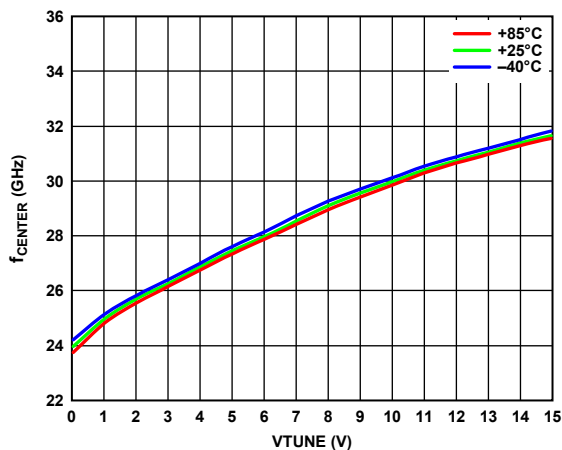


図 11. 様々な温度における f_{CENTER} と VTUNE の関係

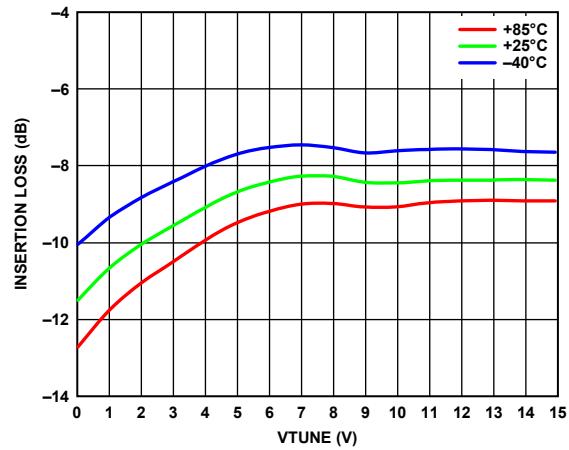


図 14. 様々な温度における挿入損失と VTUNE の関係

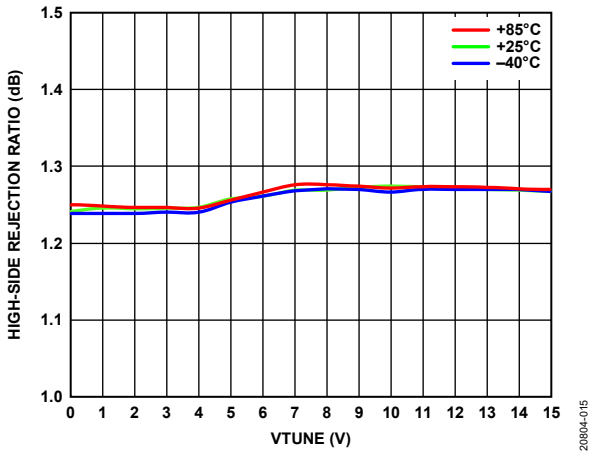


図 15. 様々な温度におけるハイサイド除去比と VTUNE の関係

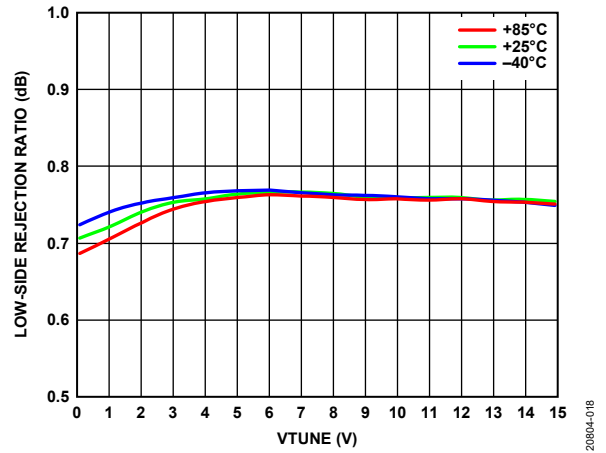


図 18. 様々な温度におけるローサイド除去比と VTUNE の関係

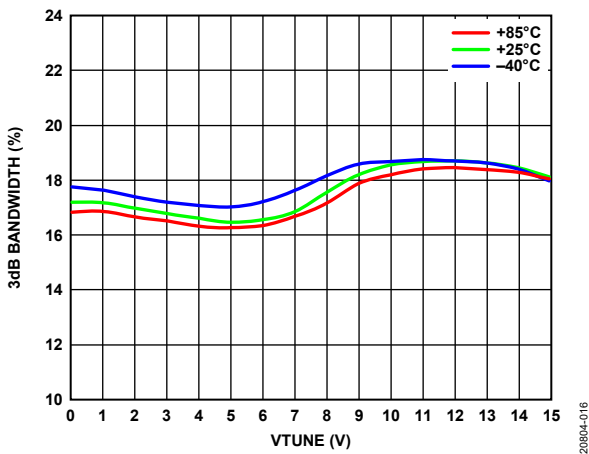


図 16. 様々な温度における 3dB 帯域幅と VTUNE の関係

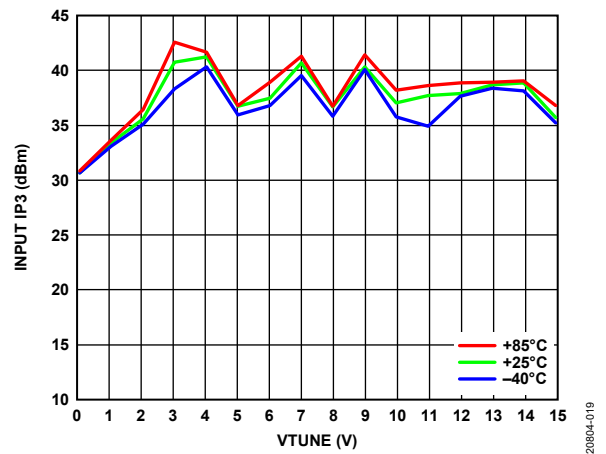


図 19. 様々な温度における入力 IP3 と VTUNE の関係

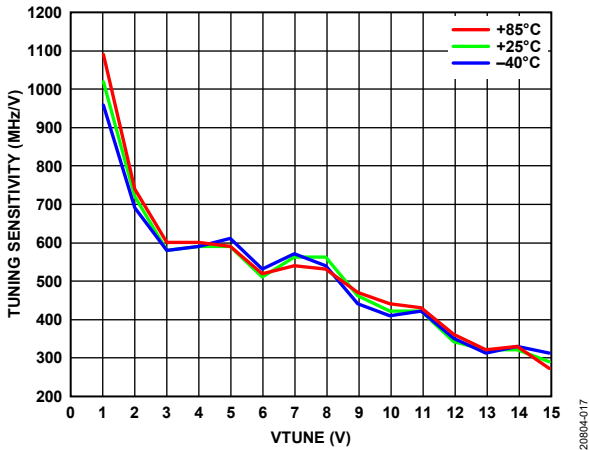


図 17. 様々な温度におけるチューニング感度と VTUNE の関係

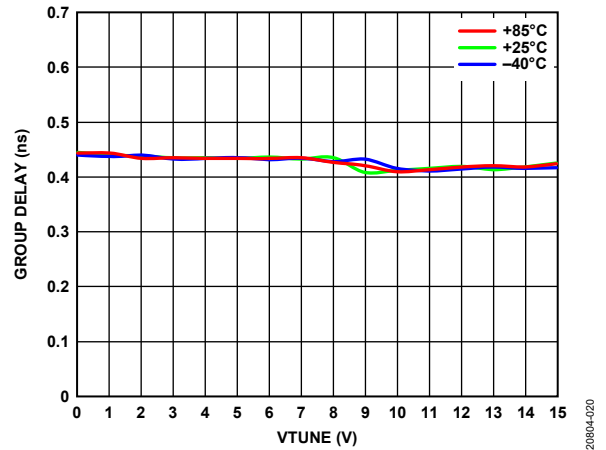


図 20. 様々な温度における群遅延と VTUNE の関係

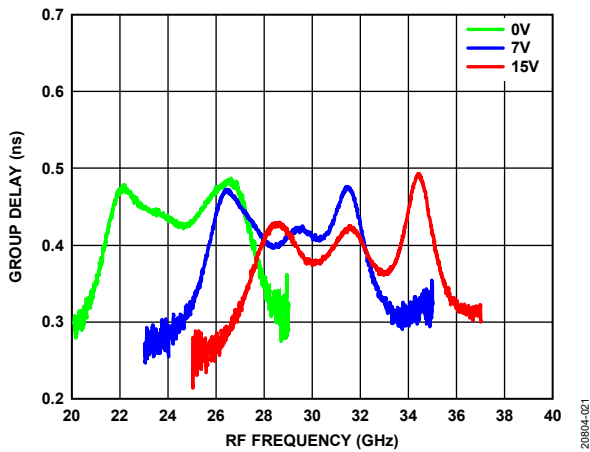


図 21. 様々な VTUNE 電圧における群遅延と RF 周波数の関係

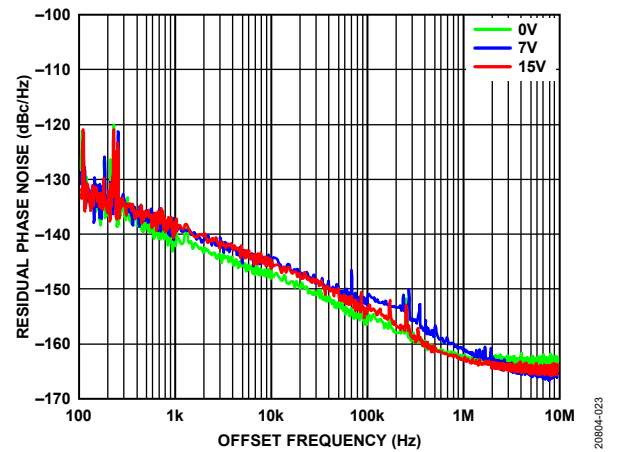


図 23. 様々な VTUNE 電圧における残留位相ノイズとオフセット周波数の関係

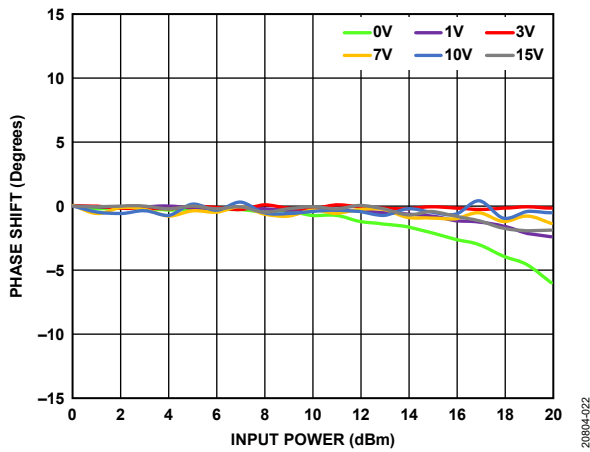


図 22. 様々な VTUNE 電圧における位相シフトと入力電力の関係

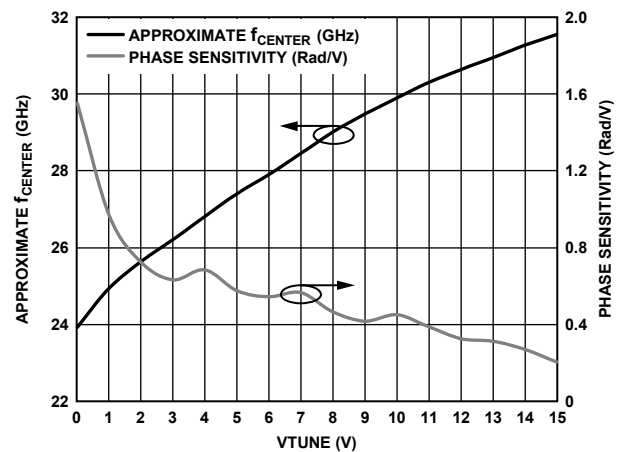


図 24. f_{CENTER} の概略値および位相感度と VTUNE の関係

低帯域

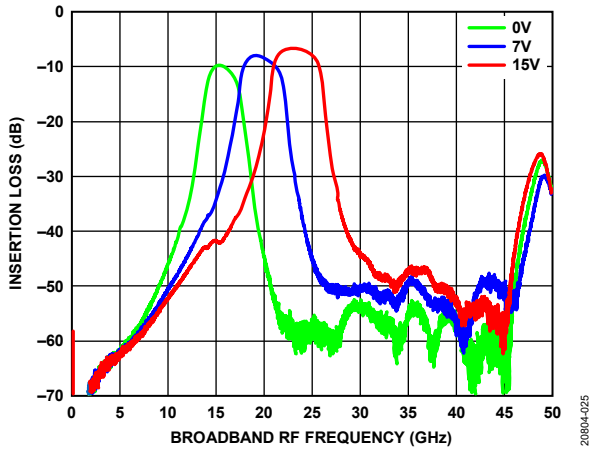


図 25. 様々な VTUNE 電圧における挿入損失と広帯域 RF 周波数の関係

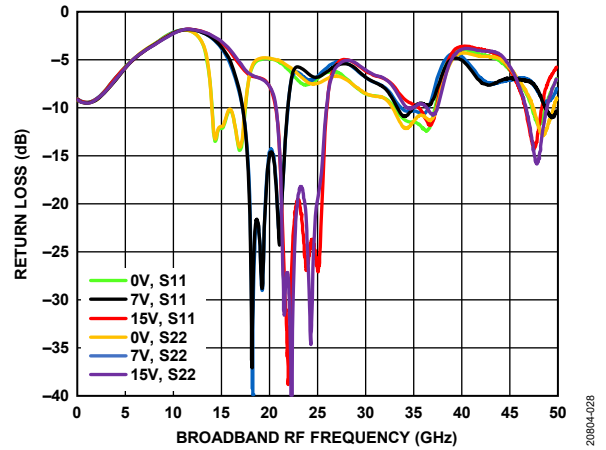


図 28. 様々な VTUNE 電圧におけるリターン損失と広帯域 RF 周波数の関係

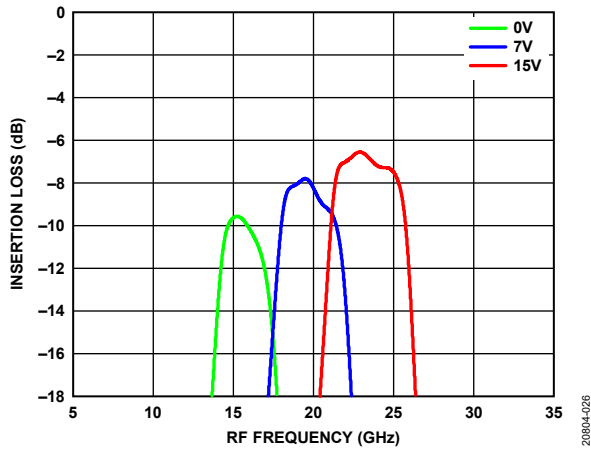


図 26. 様々な VTUNE 電圧における挿入損失と RF 周波数の関係

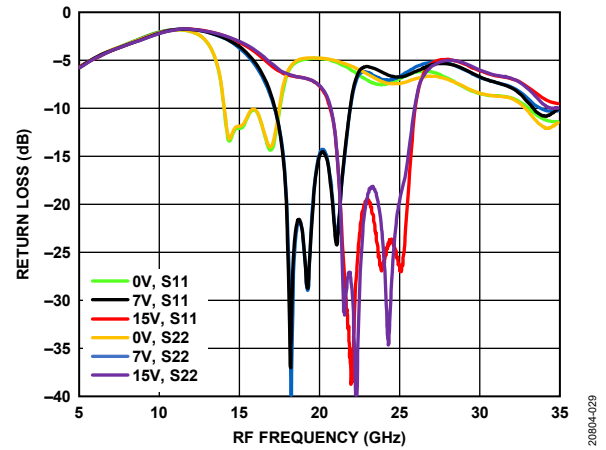


図 29. 様々な VTUNE 電圧におけるリターン損失と RF 周波数の関係

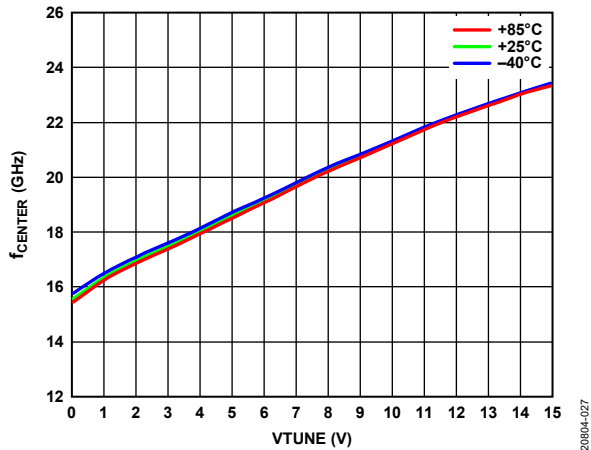


図 27. 様々な温度における f_{CENTER} と VTUNE の関係

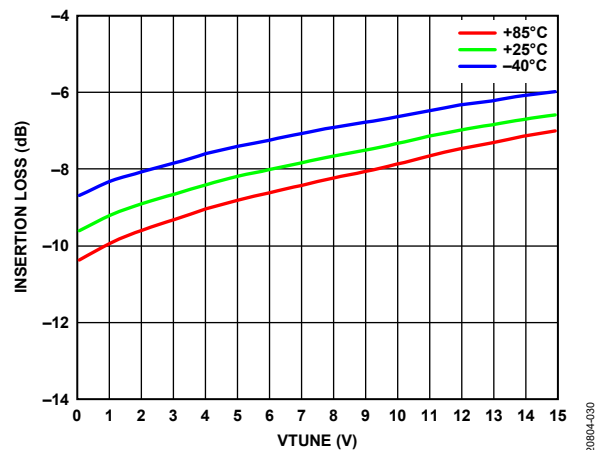


図 30. 様々な温度における挿入損失と VTUNE の関係

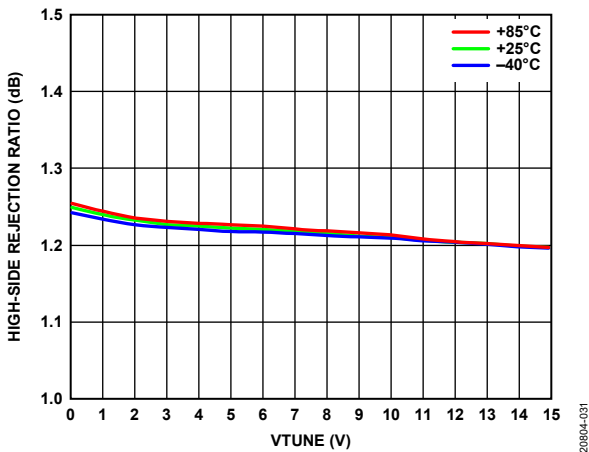


図 31. 様々な温度におけるハイサイド除去比と VTUNE の関係

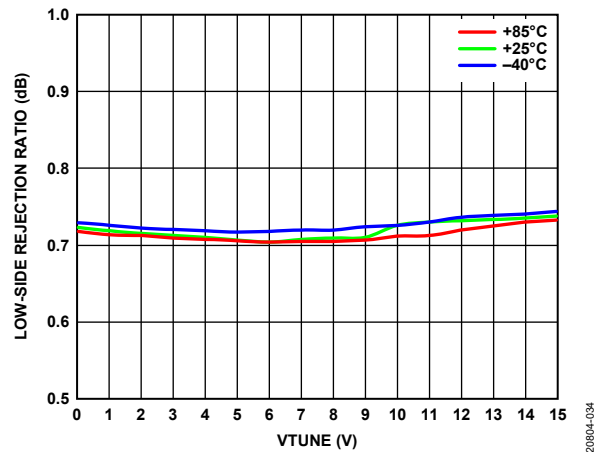


図 34. 様々な温度におけるローサイド除去比と VTUNE の関係

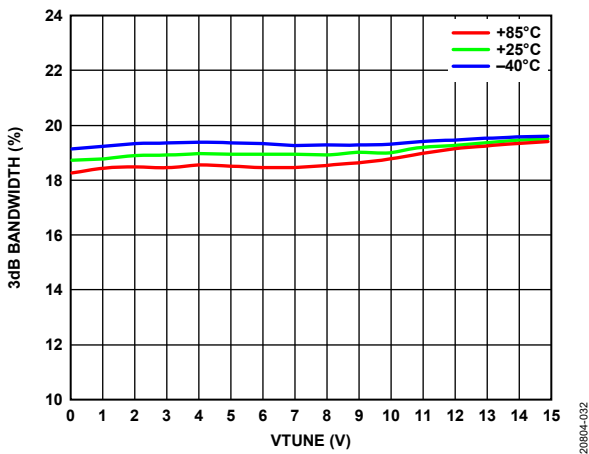


図 32. 様々な温度における 3dB 帯域幅と VTUNE の関係

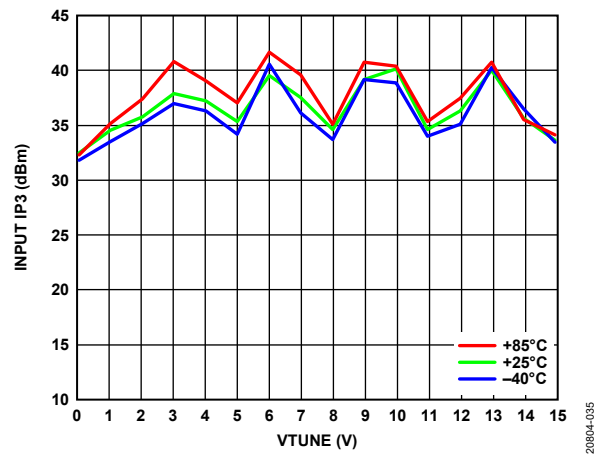


図 35. 様々な温度における入力 IP3 と VTUNE の関係

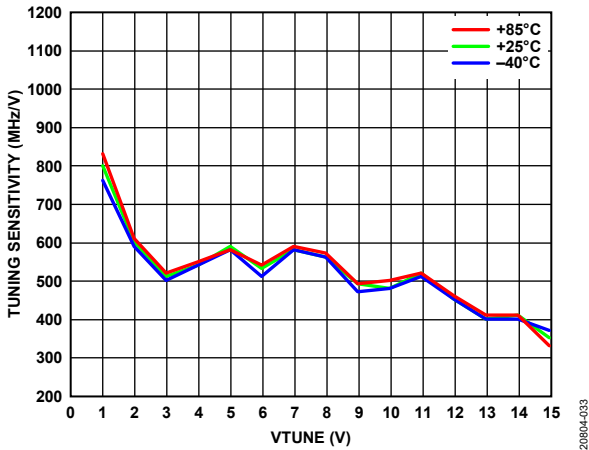


図 33. 様々な温度におけるチューニング感度と VTUNE の関係

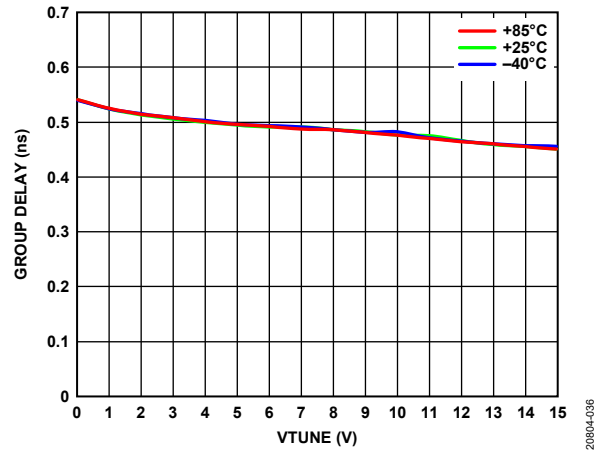


図 36. 様々な温度における群遅延と VTUNE の関係

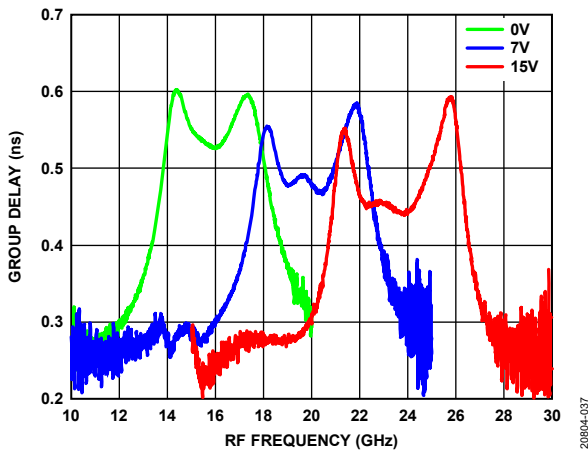


図 37. 様々な VTUNE 電圧における群遅延と RF 周波数の関係

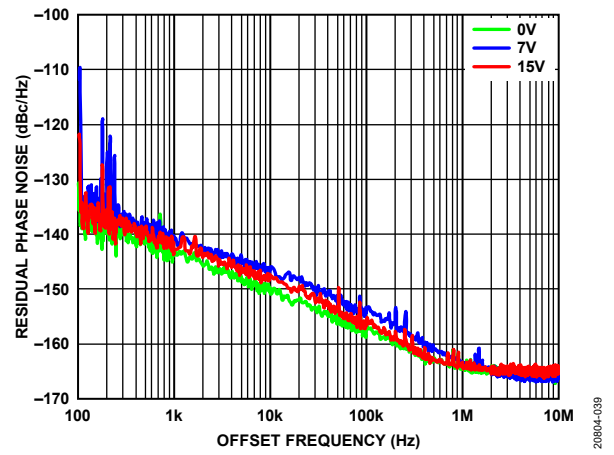


図 39. 様々な VTUNE 電圧における残留位相ノイズとオフセット周波数の関係

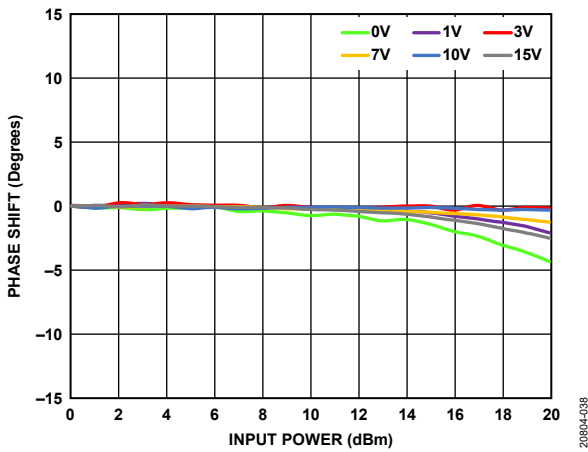


図 38. 様々な VTUNE 電圧における位相シフトと入力電力の関係

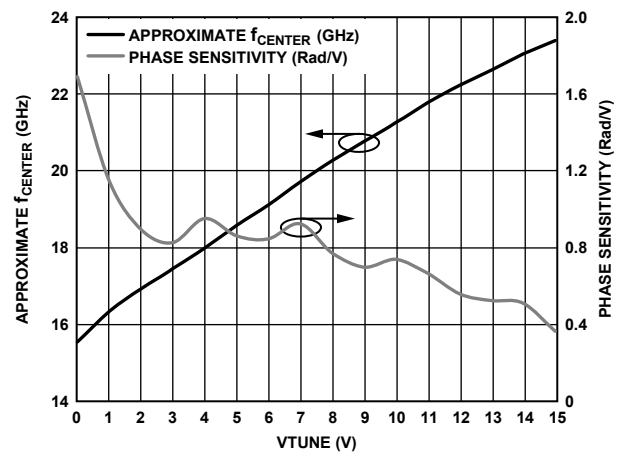


図 40. f_{CENTER} の概略値および位相感度と VTUNE の関係

高帯域および低帯域

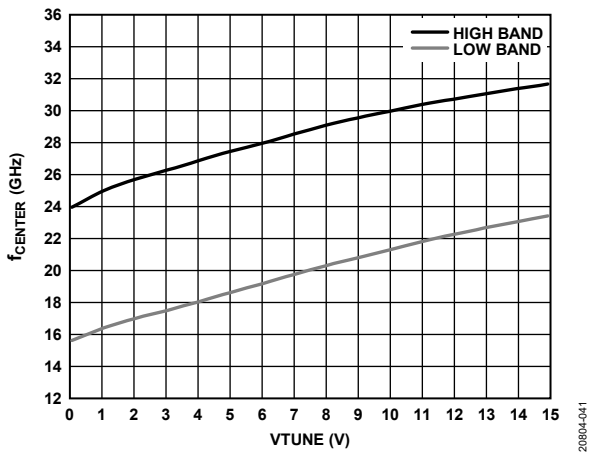


図 41. f_{CENTER} と VTUNE の関係

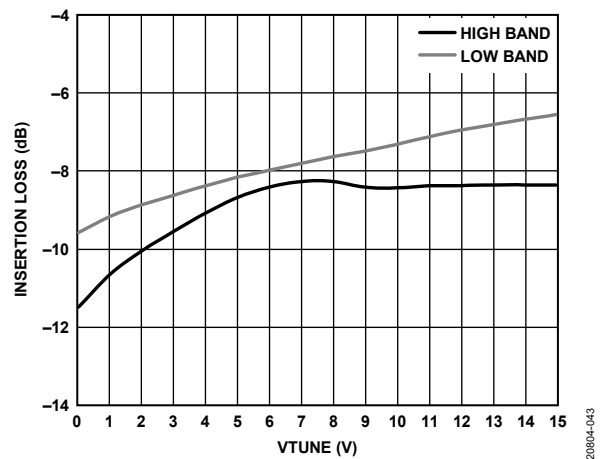


図 43. 挿入損失と VTUNE の関係

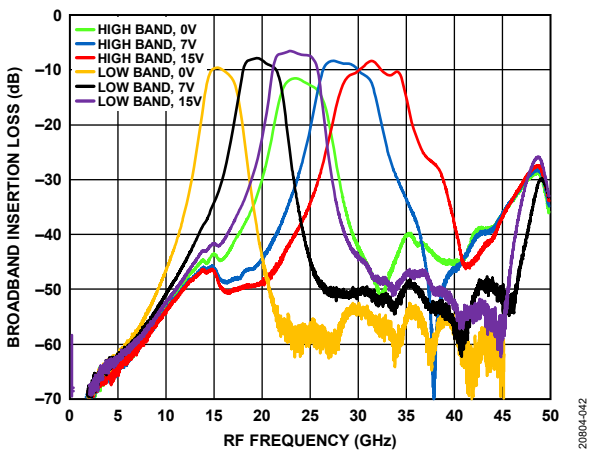


図 42. 広帯域挿入損失と RF 周波数の関係

動作原理

ADMV8432 は MMIC バンドパス・フィルタで、パス・バンド周波数をユーザが選択できます。高帯域を選択する場合は VCTL に 0V を、低帯域を選択する場合は 2.5V を印加します。VTUNE に印加するアナログ・チューニング電圧を 0V~15V の範囲で変

化させることにより、低帯域では 16.5GHz~23.5GHz、高帯域では 24.2GHz~29.5GHz の範囲で f_{CENTER} を変化させることができます。

アプリケーション情報

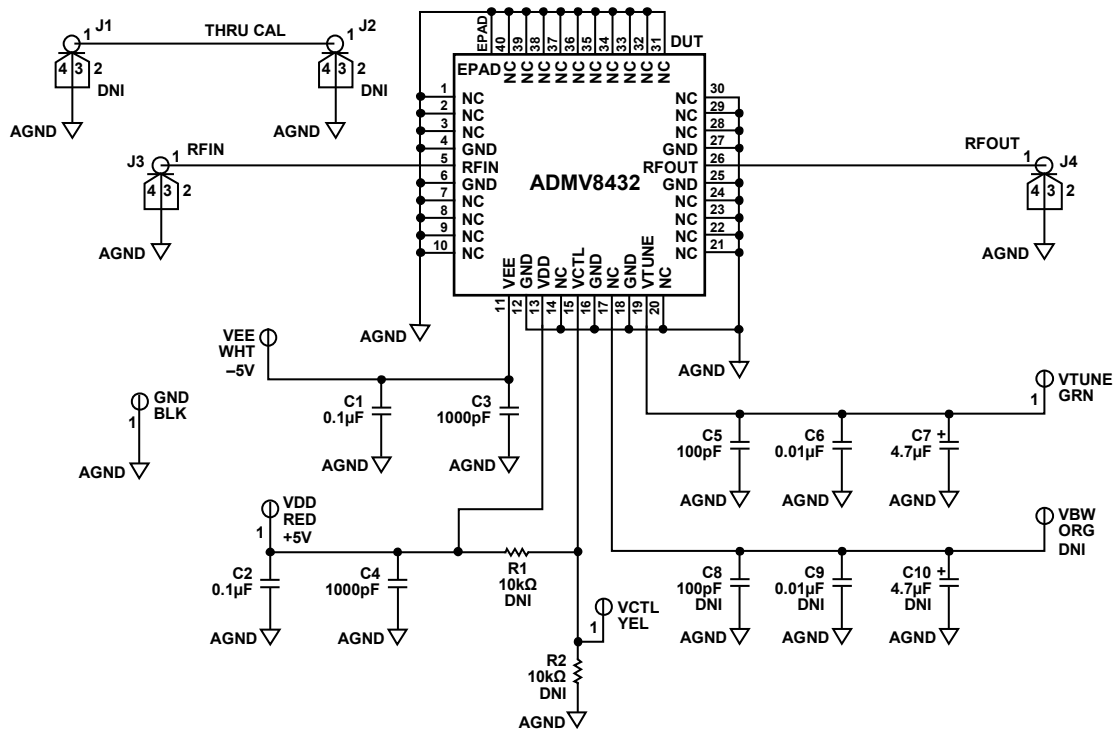


図 44. 代表的なアプリケーション回路

代表的なアプリケーション回路

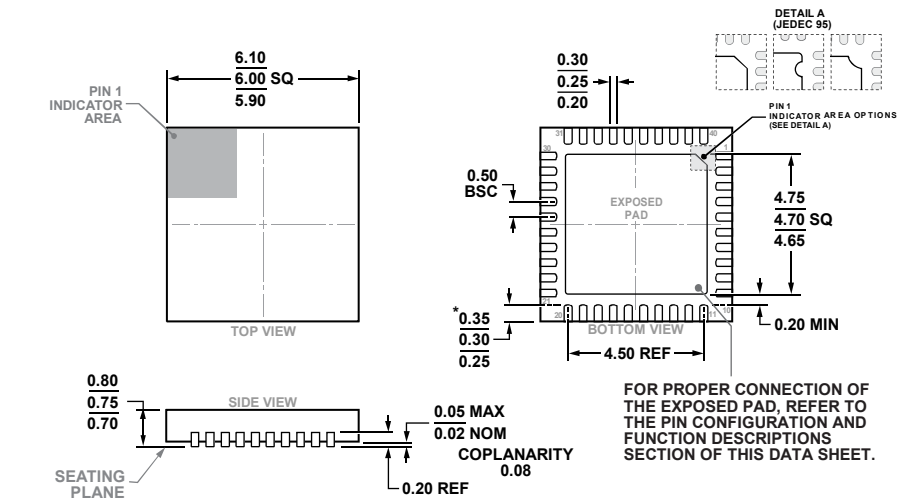
ADMV8432の代表的なアプリケーション回路を図 44 に示します。

電源シーケンス

電源投入シーケンスで必要となるのは GND、VDD、VEE、VCTL、および VTUNE です。このシーケンスから逸脱した場合は、ESD 保護構造に順方向バイアスがかかり、損傷を与えるおそれがあります。

20804-044

外形寸法



*COMPLIANT TO JEDEC STANDARDS MO-220-WJJD-5 WITH EXCEPTION TO LEAD LENGTH

図 45. 40 ピン・リードフレーム・チップスケール・パッケージ [LFCSP]
 6mm × 6mm ボディ、0.75mm パッケージ高
 (CP-40-27)
 寸法：mm

オーダー・ガイド

Model ¹	Temperature Range	Package Description	Package Option
ADMV8432ACPZ	-40°C to +85°C	40-Lead Lead Frame Chip Scale Package [LFCSP]	CP-40-27
ADMV8432ACPZ-R5	-40°C to +85°C	40-Lead Lead Frame Chip Scale Package [LFCSP]	CP-40-27
ADMV8432-EVALZ		Evaluation Board	

¹ Z = RoHS 準拠製品