

ADM8696/ADM8697

特長

ADM696/ADM697、MAX696/MAX697のアップグレード品
 温度で仕様を規定
 調節式の低ライン電圧モニタ
 電源OK/リセット時間ディレイ
 V_{CC} 1Vまでリセット動作可能
 ウォッチドッグ・タイマ - 100 ms、1.6 s、または調節可能
 低い電源オン抵抗 - 標準0.7、バックアップ
 400 nAのスタンバイ電流
 自動バッテリー・バックアップ切り替え(ADM8696)
 チップ・イネーブル信号の高速オンボード・ゲーティング
 (ADM8697)
 電圧低下時の電圧モニタまたはバッテリー低下警告
 TSSOPパッケージも利用可能

アプリケーション

マイクロプロセッサ・システム
 コンピュータ
 コントローラ
 インテリジェント機器
 自動車システム
 重要なマイクロプロセッサの電源モニタリング

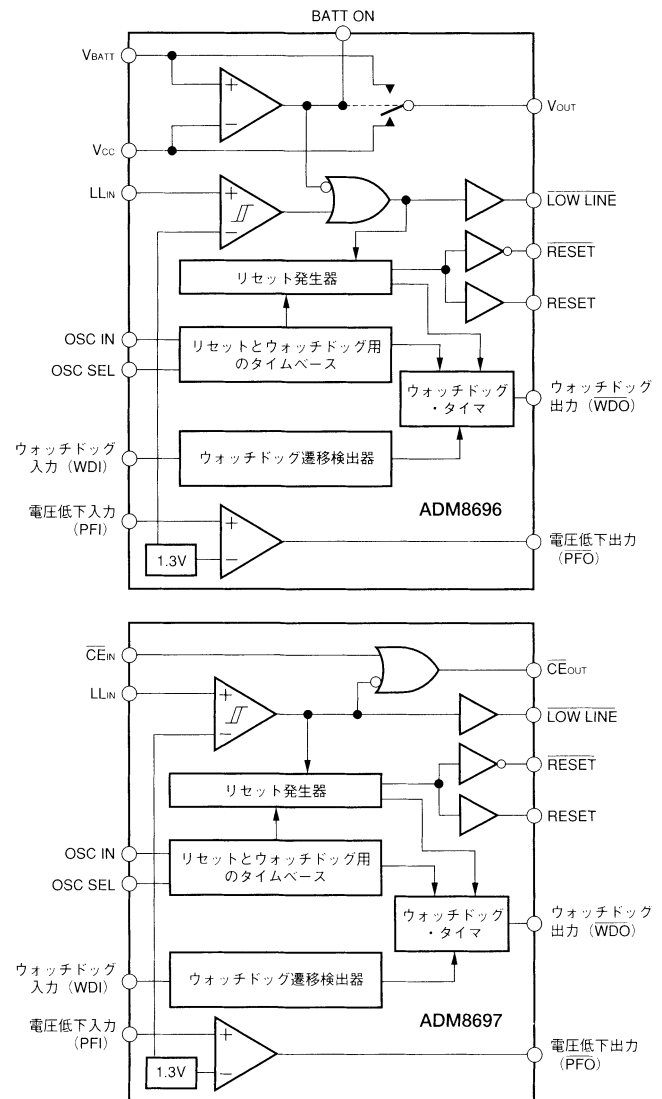
概要

ADM8696/ADM8697監視回路は電源モニタリングに対する完全な機能を単一チップで実現しマイクロプロセッサ・システムのバッテリー制御機能を提供します。これらの機能にはマイクロプロセッサのリセットやバッテリー・バックアップの切り替え、ウォッチドッグ・タイマ、CMOS RAMの書き込み保護、電圧低下の警告の機能も含まれます。

ADM8696/ADM8697は16ピンのDIPと小型アウトライン・パッケージ(TSSOPを含む)で利用可能で、次の機能を提供します。

1. 電源オン/オフ時や電圧低下時の電源オン・リセットを出力。RESET電圧はしきい値は外部の電圧ディバイダを使って調節できます。RESET出力はわずか1Vの V_{CC} でも動作します。
2. オプションのウォッチドッグ・タイマが規定時間に動作しなかった場合はリセット・パルスを出力
3. 独立したウォッチドッグ・タイムアウトと低いライン・ステータス出力
4. 調整可能なリセットとウォッチドッグ・タイムアウト時間
5. 電圧低下警告用の1.3Vしきい値検出器、バッテリー低下検出器、 V_{CC} 以外の電源のモニタリング
6. CMOS RAMやCMOSマイクロプロセッサ、その他の低電力論理回路のバッテリー・バックアップ切り替え(ADM8696)
7. CMOS RAMやEEPROMの書き込み保護(ADM8697)

機能ブロック図



ADM8696/ADM8697は先進のエピタキシャルCMOSプロセスを使って製造し、低電力消費(0.7 mW)と超高速のチップ・イネーブル・ゲーティング(2 ns)、高い信頼性を達成しています。わずか1Vの V_{CC} でもリセット動作を保証します。さらに、電源切り替え回路は電圧降下を最小限に抑えるように設計されていますから、出力電流駆動は最大100 mAまで可能となっており、外部トランジスタは必要ありません。

アナログ・デバイス社が提供する情報は正確で信頼できるものを期していますが、当社はその情報の利用、また利用したことにより引き起こされる第三者の特許または権利の侵害に関して一切の責任を負いません。さらにアナログ・デバイス社の特許または特許の権利の使用を許諾するものでもありません。

ADM8696/ADM8697 仕様

(特に指定のない限り V_{CC} = 全動作範囲、 $V_{BATT} = +2.8\text{ V}$ 、 $T_A = T_{MIN} \sim T_{MAX}$)

パラメータ	Min	Typ	Max	単位	テスト条件 / 備考
V_{CC} 動作電圧範囲	3.0		5.5	V	
V_{BATT} 動作電圧範囲	2.0		$V_{CC} - 0.3$	V	
バッテリー・バックアップ切り替え (ADM8696)					
V_{OUT} 出力電圧	$V_{CC} - 0.005$	$V_{CC} - 0.0025$		V	$I_{OUT} = 1\text{ mA}$
	$V_{CC} - 0.2$	$V_{CC} - 0.125$		V	$I_{OUT} \leq 100\text{ mA}$
バッテリー・バックアップ・モードでの V_{OUT} 供給電流 (I_{OUT} を除く)	$V_{BATT} - 0.005$	$V_{BATT} - 0.002$		V	$I_{OUT} = 250\text{ }\mu\text{A}$, $V_{CC} < V_{SATT} - 0.2$
バッテリー・バックアップ・モードでの供給電流		115	200	μA	$I_{OUT} = 100\text{ mA}$
バッテリー・スタンバイ電流		0.4	1	μA	$V_{CC} = 0\text{ V}$, $V_{BATT} = 2.8\text{ V}$
(+ = 放電、- = 充電)	-0.1		+0.02	μA	$5.5\text{ V} > V_{CC} > V_{BATT} - 0.2\text{ V}$
バッテリー切り替えしきい値		70		mV	電源オン
$V_{CC} - V_{BATT}$		50		mV	電源オフ
バッテリー切り替えヒステリシス		20		mV	
BATT ON 出力電圧			0.3	V	$I_{SINK} = 3.2\text{ mA}$
BATT ON 出力短絡回路電流	0.5	2.5	25	μA	BATT ON = $V_{OUT} = 2.4\text{ V}$ シンク電流 BATT ON = V_{OUT} , $V_{CC} = 0\text{ V}$, 電源電流
リセットとウォッチドッグ・タイマ					
LOW・ラインしきい値 (LL_{IN})	1.25	1.3	1.35	V	OSC SEL = HIGH
リセット・タイムアウト・ディレイ	35	50	70	ms	長時間
ウォッチドッグ・タイムアウト時間、内部発振器	1.0	1.6	2.25	s	短時間
	70	100	140	ms	長時間
ウォッチドッグ・タイムアウト時間、外部クロック	4032	4063	4097	ms	短時間
	960	1011	1025	ms	長時間
最小WDI入力パルス幅	50			ns	サイクル
	100			ns	サイクル
		100		ns	
RESET 出力電圧 ($V_{CC} = +1\text{ V}$)		4	20	mV	$V_{IL} = 0.8$, $V_{IH} = 3.75\text{ V}$, $V_{CC} = 5\text{ V}$
RESET、RESET 出力電圧		0.1	0.4	V	$V_{IL} = 0.8$, $V_{IH} = 3.5\text{ V}$, $V_{CC} = 5\text{ V}$
	3.5	0.1	0.4	V	$V_{IL} = 0.8$, $V_{IH} = 2.6\text{ V}$, $V_{CC} = 3\text{ V}$
				V	$I_{SINK} = 10\text{ }\mu\text{A}$, $V_{CC} = 1\text{ V}$
				V	$I_{SINK} = 400\text{ }\mu\text{A}$, $V_{CC} = 2\text{ V}$, $V_{BATT} = 0\text{ V}$
				V	$I_{SINK} = 3.2\text{ mA}$, $3\text{ V} < V_{CC} < 5.5\text{ V}$
				V	$I_{SOURCE} = 1\text{ }\mu\text{A}$, $V_{CC} = 5\text{ V}$
				V	$I_{SOURCE} = 1\text{ }\mu\text{A}$, $V_{CC} = 3\text{ V}$
				V	$I_{SINK} = 3.2\text{ mA}$
				V	$I_{SOURCE} = 1\text{ }\mu\text{A}$, $V_{CC} = 5\text{ V}$
				V	$I_{SOURCE} = 1\text{ }\mu\text{A}$, $V_{CC} = 3\text{ V}$
				V	$V_{CC} = 5\text{ V}$
				V	$V_{CC} = 3\text{ V}$
				μA	$WD1 = V_{OUT}$, (V_{CC})
				μA	$WD1 = 0\text{ V}$
電圧低下検出器					
PFI 入力しきい値	1.2	1.3	1.4	V	
PFI- LL_{IN} しきい値差	-50	± 15	+50	mV	
PFI 入力電流	-25	± 0.01	+25	nA	
LL_{IN} 入力電流	-50	± 0.01	+50	nA	
PFO 出力電圧			0.4	V	$I_{SINK} = 3.2\text{ mA}$
	3.5			V	$I_{SOURCE} = 1\text{ }\mu\text{A}$
		2.7		V	$I_{SOURCE} = 1\text{ }\mu\text{A}$, $V_{CC} = 3\text{ V}$
PFO 短絡回路電源電流	1	10	25	μA	PFI = LOW, PFO = 0 V
チップ・イネーブル・ゲーティング (ADM8697)					
CE_{IN} しきい値	3.0		0.8	V	V_{IL}
		1.2		V	V_{IH}
CE_{IN} プルアップ電流		3		μA	$V_{CC} = 3\text{ V}$
CE_{OUT} 出力電圧			0.4	V	$I_{SINK} = 3.2\text{ mA}$
	$V_{CC} - 0.5$			V	$I_{SOURCE} = 800\text{ }\mu\text{A}$
		2	7	ns	$V_{CC} = 5.0\text{ V}$
		4		ns	$V_{CC} = 3.0\text{ V}$
発振器					
OSC IN 入力電流		± 2		μA	
OSC SEL 入力プルアップ電流		5		μA	
OSC IN 周波数範囲	0		500	kHz	OSC SEL = 0 V
OSC IN 周波数 (外部コンデンサ付き)		4		kHz	OSC SEL = 0 V, COSC = 47 pF

注

¹ WD1は3段階の入力で、内部的に V_{CC} の38%のバイアスをかけ、約5M の入力インピーダンスです。仕様は予告なしに変更される場合があります。

ADM8696/ADM8697

絶対最大定格*

(特に指定のない限り $T_A = +25$)

V_{CC} -0.3 V ~ +6 V

V_{BATT} -0.3 V ~ +6 V

他の入力すべて -0.3 V ~ $V_{OUT} + 0.5$ V

入力電流

V_{CC} 200 mA

V_{BATT} 50 mA

GND 20 mA

デジタル出力電流 20 mA

電力消費、N-16 DIP 600 mW

J_A 熱・インピーダンス 135 /W

電力消費、RU-16 TSSOP 500 mW

J_A 熱・インピーダンス 158 /W

電力消費、R-16 SOIC 600 mW

J_A 熱・インピーダンス 110 /W

動作温度範囲

産業用(Aバージョン) -40 ~ +85

リード線温度(ハンダ付け、10秒間) +300

蒸気相(60秒) +215

赤外線(15秒) +220

保存温度範囲 -65 ~ +150

*絶対最大定格の項にある値を超えた負荷を入力すると、装置に永続する損傷を与える場合があります。ここにあるのはストレス定格値であって、これらの条件で、あるいはこの仕様書の操作編にある以上の条件でデバイスが機能するとの意味ではありません。絶対最大定格の条件であっても、長時間その状態が続くと装置の信頼性に影響を与えます。

注意

このデバイスはESD(静電放電)に敏感なデバイスです。4000 Vもの高圧の静電荷は人体や試験器材に容易に蓄積され、検知されずに放電されます。ADM8696/ADM8697は独自のESD保護回路を内蔵していますが、高エネルギーの静電放電にさらされたデバイスには回復不能の損傷が残ることがあります。したがって性能低下や機能不全を避けるためには、適切なESDの予防措置をとるようお勧めします。

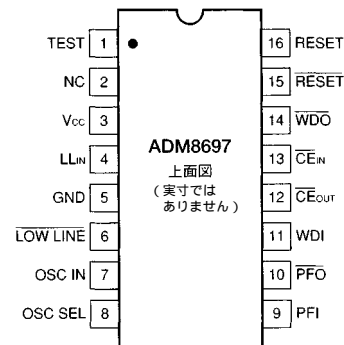
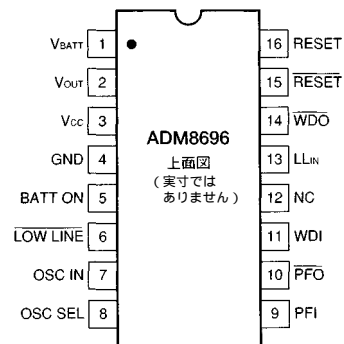


オーダ・ガイド

モデル	温度範囲	パッケージ・オプション*
ADM8696AN	-40 ~ +85	N-16
ADM8696ARW	-40 ~ +85	R-16
ADM8696ARU	-40 ~ +85	RU-16
ADM8697AN	-40 ~ +85	N-16
ADM8697ARW	-40 ~ +85	R-16
ADM8697ARU	-40 ~ +85	RU-16

* N = プラスチックDIP; R = 小型アウトライン(ワイド); RU = 薄型超小型アウトライン(TSSOP)

ピン構成



ADM8696/ADM8697

ピンの機能説明

記号	ピン番号		機能
	ADM8696	ADM8697	
V _{CC}	3	3	電源入力: +3V ~ +5V
V _{BATT}	1	-	バックアップ・バッテリー入力
V _{OUT}	2	-	出力電圧。V _{CC} またはV _{BATT} のどちらの電位が高いかによって、内部でV _{OUT} 切り替えます。V _{CC} がV _{BATT} より高く、LL _{IN} がリセットしきい値より高いとき、V _{CC} がV _{OUT} に切り替わります。V _{CC} がV _{BATT} より低く、LL _{IN} がリセットしきい値より低いとき、V _{BATT} がV _{OUT} に切り替わります。V _{OUT} はCMOS RAMを駆動するのに最大100 mA供給できます。V _{OUT} とV _{BATT} を使わないときはV _{OUT} をV _{CC} につないでください。
GND	4	5	0V。全信号のアース基準
RESET	15	15	論理回路出力。RESETはLL _{IN} が1.3Vより下がるといつでもLOWになり、LL _{IN} が1.3Vより上がった後50 ms間LOWのままです。また、RESETはウォッチドッグ・タイマがイネーブルになったにもかかわらず、タイムアウト時間内に動作しなかった場合、50 msの間LOWになります。RESETパルス幅は表1に示すように調整できます。
WDI	11	11	ウォッチドッグ入力。WDIは3段階の入力です。WDIがウォッチドッグ・タイムアウト時間よりも長い間HIまたはLOWのままの場合、RESETはLOWになり、WDOもLOWになります。タイマはWDIの入力で遷移が起こるたびにリセットします。ウォッチドッグ・タイマはWDIが開放されたまま、あるいは中間電圧で駆動されたとき、無効になります。
PFI	9	9	電圧低下入力。PFIはPFIが1.3V未満のときの電圧低下コンパレータに対する非反転入力で、PFOはLOWになります。PFIは使用しないときはGNDあるいはV _{OUT} につないでください。図1を参照してください。
PFO	10	10	電圧低下出力。PFOは電圧低下コンパレータの出力です。PFIが1.3V未満のときLOWになります。コンパレータはV _{CC} がV _{BATT} より下がると電源オフし、PFOはLOWになります。
CE _{IN}	-	13	論理回路入力。CEゲーティング回路に対する入力。使用しないときはGNDあるいはV _{OUT} につないでください。
CE _{OUT}	-	12	論理回路出力。CE _{OUT} はCE _{IN} 信号にゲートをかけた信号です。CE _{OUT} はLL _{IN} が1.3Vより高いときはCE _{IN} と同じです。LL _{IN} が1.3Vよりも低い場合、CE _{OUT} は強制的にHIになります。
BATT ON	5	-	論理回路出力。BATT ONはV _{OUT} が内部的にV _{BATT} の入力に切り替わるとHIになります。V _{OUT} が内部的にV _{CC} に切り替わるとLOWになります。通常、出力は7 mAに下がり、外部PNPトランジスタのベースを直接駆動し、出力電流をV _{OUT} の定格100 mAよりも多くすることもできます。
LOW LINE	6	6	論理回路出力。LOW LINEはLL _{IN} が1.3Vよりも低くなったときにLOWになります。LL _{IN} が1.3Vより高くなるとHIに戻ります。
RESET	16	16	論理回路出力。RESETはアクティブ・HIの出力です。RESETを反転したものです。
OSC SEL	8	8	論理回路の発振器選択入力。OSC SELが接続されないかHIになっているとき、内部発振器はリセット・タイム・ディレイとウォッチドッグ・タイムアウト時間を設定します。OSC SELがLOWのとき、外部発振器入力OSC INはイネーブルになります。OSC SELには3 μAの内部プルアップがあります。表1と図4を参照してください。
OSC IN	7	7	発振器論理回路入力。OSC SELがLOWのとき、リセット・ディレイとウォッチドッグ・タイムアウト時間の両方を調整するためにOSC INを外部クロックで駆動できます。またタイミングは外部コンデンサをこのピンにつないで調整できます。表1と図4を参照してください。OSC SELがHIあるいは開放のとき、OSC INは速いウォッチドッグ・タイムアウト時間と遅いウォッチドッグ・タイムアウト時間の間を選択します。
WDO	14	14	論理回路出力。WDIがウォッチドッグ・タイムアウト時間よりも長い間HIまたはLOWのいずれかの場合、ウォッチドッグ出力WDOはLOWになります。WDOはWDIの次の遷移によってHIに設定されます。WDIが接続されていないか中間電圧の場合、WDOはHIのままです。またLOW LINEがLOWになるとWDOはHIになります。
NC	12	2	接続なし。オープンのままにします。
LL _{IN}	13	4	電圧検出入力。LOW・ライン入力の電圧LL _{IN} は1.3Vのリファレンス電圧と比較されます。この入力は通常、供給電圧を監視するために使用します。コンパレータに出力はLOW LINE出力電圧を生成します。またRESET/RESET出力も生成します。またコンパレータの出力はバッテリー切り替え回路の制御も行います。
TEST	-	1	これは装置の製造過程で使う特殊の試験用のピンです。GNDにつながります。

回路について

バッテリー切り替え部 (ADM8696)

バッテリー切り替え回路は電圧低下の際にバッテリー・バックアップに切り替わるように設計されています。LL_{IN}がリセットしきい値より低く、V_{CC}がV_{BATT}より低いとき、V_{BATT}はV_{OUT}に切り替わります。

通常の動作中は、V_{CC}がV_{BATT}より高くなると、V_{CC}は内部PMOSトランジスタ・スイッチによって内部的にV_{OUT}に切り替わります。このスイッチには通常0.7 のオン抵抗があって、V_{OUT}端子で100 mAまで供給できます。V_{OUT}は100 mAより大きい瞬間的な電流が必要になるRAMのメモリー・バンクを駆動するために通常使用されます。この場合、バイパス・コンデンサをV_{OUT}に接続します。このコンデンサによってRAMに対して一時的なピーク電流が供給されます。0.1 μF以上の静電容量値が使えます。

V_{OUT}での連続出力電流の要求が100 mAを超える場合、あるいは低いV_{CC} - V_{OUT}差電圧が必要な場合、外部PNPトランジスタを内部トランジスタと並列に接続します。BATT ON出力は外部トランジスタのベースを直接駆動できます。

7 MOSFETスイッチによって、V_{BATT}入力はバッテリー・バックアップ中にV_{OUT}につながります。このMOSFETには低い電流レベルにおいてきわめて低い入力 - 出力差(ドロップアウト電圧)で、これはCMOS RAMのバッテリー・バックアップまたは他の低電力CMOS回路に必要なものです。バッテリー・バックアップでの供給電流は通常0.4 μAです。

ADM8696は2.0 V ~ (V_{CC} - 0.3 V)のバッテリー電圧で動作します。標準の電解コンデンサあるいはファラッド・サイズの2層コンデンサのような値の大きいコンデンサも短時間のメモリーのバックアップ用として使用できます。通常10 nA(最大0.1 μA)の少量の充電電流がV_{BATT}端子から流れ出します。この電流は充電式のバッテリーをフルに充電した状態に保つのに役立ちます。これで自己放電された電流を補うことによってバックアップ・バッテリーの寿命が延びます。またこの電流はリチウム・バッテリーをバックアップ用に使っても何の問題ありません。最大の充電電流(0.1 μA)は一番小さなリチウム電池であっても安全だからです。

バッテリー切り替え部を使わない場合は、V_{BATT}はGNDに、V_{OUT}はV_{CC}に接続します。

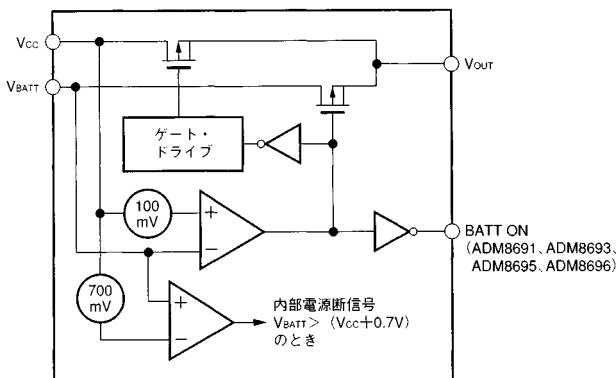


図1. バッテリー切り替え概略図

LOW・ラインRESET出力

RESETはLOW・ライン入力(LL_{IN})が1.3 Vより低いときはいつでもマイクロプロセッサに対してRESET信号を出す、アクティブ・LOWの出力です。LL_{IN}入力は通常、供給電圧を監視するために使用します。LL_{IN}の電圧が1.3 Vより上に上がった後、内部タイマは50 msの間RESETをLOWに保持します。これはプロセッサに対する電源オンのRESET信号として意図されています。これによって電源とマイクロプロセッサが安定するための時間ができます。電源遮断時、RESET出力はわずかに1 VのV_{CC}でもLOWのままです。これによってマイクロプロセッサは確実に安定した遮断状態に保持されます。

LL_{IN}コンパレータには強力にノイズの影響を少なくするために約12 mVのヒステリシスがあります。

RESETの他に、アクティブ・HIのRESET出力もあります。これはRESETの逆出力で、アクティブ・HIのRESET信号を必要とするプロセッサに役立ちます。

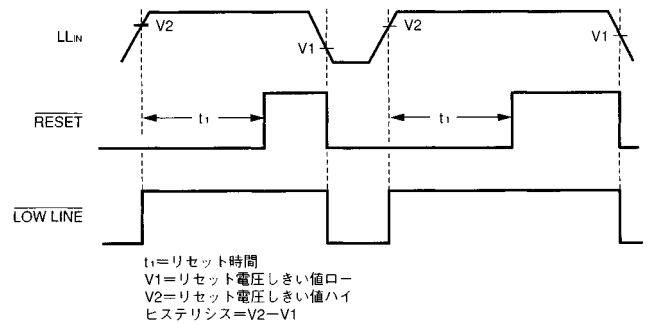


図2. 電圧低下リセットのタイミング

ウォッチドッグ・タイマRESET

ウォッチドッグ・タイマ回路はマイクロプロセッサが無限ループで止まっていなかったか確認するために動作状況を監視します。プロセッサの出力ラインがウォッチドッグ入力(WDI)ラインのオン/オフを切り替えるのに使われます。このラインが指定したタイムアウト時間内に切り替わらなかった場合は、RESETパルスが生成されます。ADM8696/ADM8697は固定の“短い”100 msか“長い”1.6秒のタイムアウト時間、あるいは調整可能なタイムアウト時間に設定できます。この“短い”時間を選ぶと、リセット直後にウォッチドッグ・タイマが使えないシステムもできますから、リセットが直接発生した後に自動的に“長い”タイムアウトが開始されます。WDIで入力が不足したためか、あるいはLL_{IN}がリセットしきい値より下がったためにリセットが起きると、ウォッチドッグ・タイマは、リセットの最後に再起動します。

通常(短い)タイムアウト時間はRESETがなくなった後に最初にWDIが遷移するのに続いて有効になります。ウォッチドッグ・タイムアウト時間はWDIピンの各遷移で再起動します。ウォッチドッグ・タイマが確実にタイムアウトしないようにするために、WDIピンのHIからLOWへ、あるいはLOWからHIへの遷移は最小のタイムアウト時間以下で発生しなければなりません。WDIがずっとHIまたはLOWのままの場合は、リセット・パルスはタイムアウト時間(1.6秒)の後に発生します。ウォッチドッグ・モニタはウォッチドッグ入力(WDI)を開放するか、中間電圧につなぐことによって無効にできます。

ADM8696/ADM8697

表I. ADM8696、ADM8697のリセット・パルス幅とウォッチドッグ・タイムアウトの選定

OSC SEL	OSC IN	ウォッチドッグ・タイムアウト時間		リセット・アクティブ時間
		通常	リセット直後	
LOW	外部クロック入力	1024CLKS	4096CLKS	512CLKS
LOW	外部コンデンサ	$400 \text{ ms} \times C / 47 \text{ pF}$	$1.6 \text{ s} \times C / 47 \text{ pF}$	$200 \text{ ms} \times C / 47 \text{ pF}$
開放またはHI	LOW	100 ms	1.6 s	50 ms
開放またはHI	開放またはHI	1.6 s	1.6 s	50 ms

注
OSC SELピンをLOWにすると、OSC INは外部クロック信号で駆動するか、OSC INとGNDとの間に外部コンデンサを入れることができます。内部発振器の定格周波数は10.24 kHzです。外部コンデンサを付けた場合の内部発振器の定格周波数は $F_{OSC}(\text{Hz}) = 184,000 / C(\text{pF})$ です。

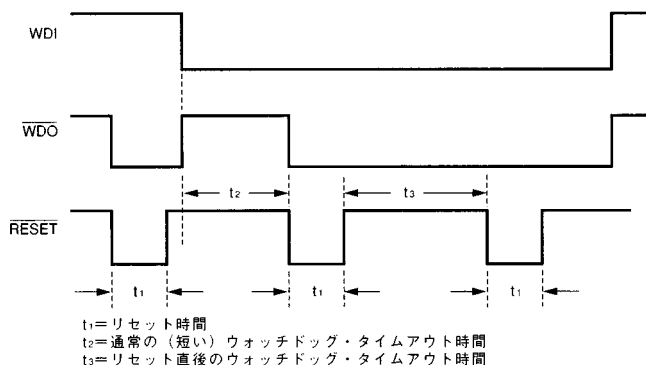


図3. ウォッチドッグ・タイムアウト時間とリセット・アクティブ時間

ウォッチドッグ・タイムアウト時間は1.6秒で、リセット・パルス幅は50 msですが、これらの時間は表Iにあるように調整可能です。図4にリセット・パルス幅とウォッチドッグ・タイムアウト時間を調整するのに使える様々な構成の発振器を示します。

内部発振器はOSC SELがHIか開放のとき有効になります。このモードのとき、OSC INによってウォッチドッグ・タイムアウト時間を1.6秒~100 msに選択します。いずれの場合も、リセット直後のタイムアウト時間は1.6秒です。これによってマイクロプロセッサがシステムを再初期設定するための時間ができます。OSC INがLOWの場合、WDIの最初の遷移の後、100 msのウォッチドッグ時間が有効になります。ソフトウェアを作るときは、初期化ルーチンが終了し、マイクロプロセッサが最小のウォッチドッグ・タイムアウト時間70 msでWDIを切り替えられるようになるまでI/Oポートを駆動するWDIが電源オンのリセット状態に保たれるようにします。

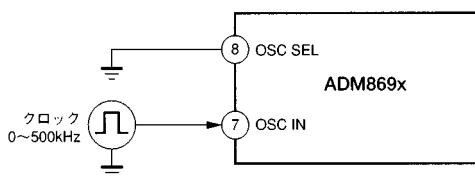


図4a. 外部クロック源

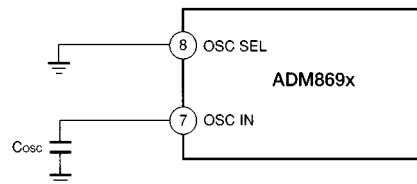


図4b. 外部コンデンサ

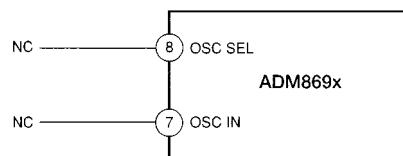


図4c. 内部発振器(1.6秒のウォッチドッグ)

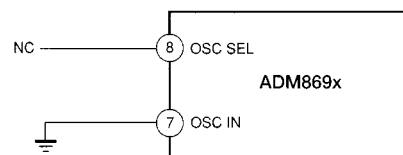


図4d. 内部発振器(100 msのウォッチドッグ)

ウォッチドッグ出力(WDO)

ウォッチドッグ・タイマが「タイムアウト」し、次のウォッチドッグ入力の次の遷移によってHIになるまでLOWのままならば、ウォッチドッグ出力WDOはLOWのステータス出力を出します。また、WDOはLL_{IN}がリセットしきい値より下がったときにHIに設定されます。

CEゲーティングとRAM書き込み保護(ADM8697)

ADM8697にはメモリーの保護回路があって、 LL_{IN} がしきい値の電圧より低いときに書き込み操作ができないようにメモリー内のデータが統合できるようになっています。 LL_{IN} が1.3Vより高いときは、 \overline{CE}_{OUT} は2 nsの伝達ディレイでバッファされた \overline{CE}_{IN} のレプリカ(複製)です。 LL_{IN} が1.3Vしきい値より下がると、内部ゲート \overline{CE}_{OUT} は \overline{CE}_{IN} に無関係にHIになります。

\overline{CE}_{OUT} は通常CEやCS、バッテリー・バックアップされたCMOS RAMの書き込み入力を駆動します。これによってLLCCが無効のレベルにあるときに書き込み操作ができないように、メモリー内のデータが統合できるようになっています。

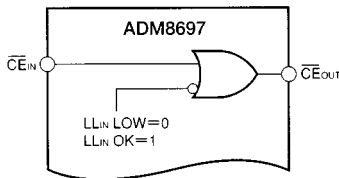


図5. チップ・イネーブル・ゲーティング

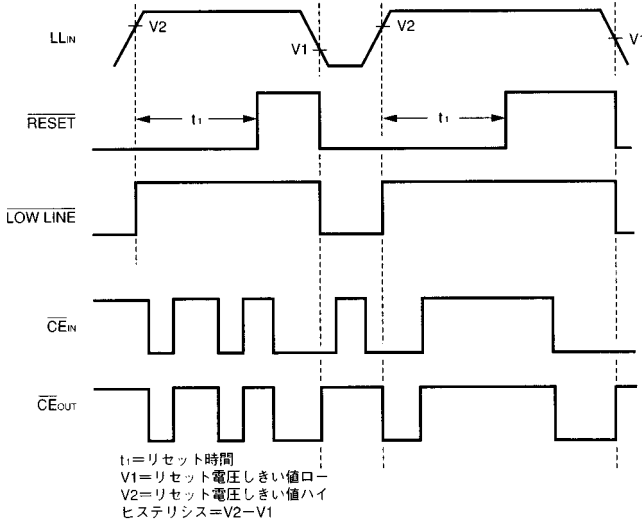


図6. チップ・イネーブルのタイミング

電圧低下警告コンパレータ

マイクロプロセッサの電源の電圧低下を早急に警告するために、別のコンパレータが用意されています。電圧低下入力(PFI)は内部の+1.3Vのリファレンスと比較します。電圧低下出力(PFO)はPFIの電圧が1.3V未満になるとLOWになります。通常PFIはシステムの5V電源に対してレギュレートされていないdc入力か、あるいは整流された5V出力のいずれかを感知するための外部電圧ディバイダに接続されます。電圧ディバイダの分割比は+5V電源がリセットしきい値より下がる前にPFIの電圧が数ミリ秒間1.3Vより下がるように選びます。電源が落ちる前にデータをRAMに保存し電源断の手続きを行えるように、通常はPFOを使ってマイクロプロセッサにインタラプトをかけます。

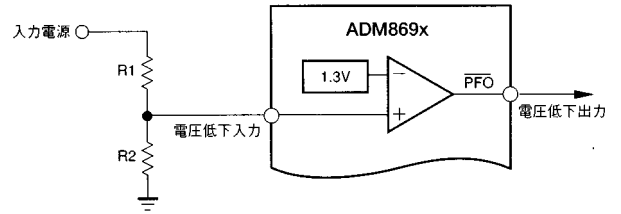


図7. 電圧低下コンパレータ

表II. バッテリー・バックアップ・モードでの入出力状態

信号	状態
V_{OUT}	(ADM8696)内部PMOSスイッチを入れて V_{OUT} を V_{BATT} につなぎます。
\overline{RESET}	論理回路LOW
RESET	論理回路HI。オープン回路の出力電圧は V_{OUT} と同じ値です。
$\overline{LOW LINE}$	論理回路LOW
BATTON	(ADM8696)論理回路HI。オープン回路の出力電圧は V_{OUT} と同じ値です。
WDI	WDIは無視されます。内部プルアップ抵抗から内部的に切り離されており、入力電圧がGNDと V_{OUT} の間にある間、電流を流すことはありません。入力電圧は電源電流に影響を与えません。
\overline{WDO}	論理回路HI。オープン回路の出力電圧は V_{OUT} と同じ値です。
PFI	電圧低下コンパレータがオフになり、電圧低下出力に影響を与えません。
\overline{PFO}	論理回路LOW
\overline{CE}_{IN}	\overline{CE}_{IN} は無視されます。内部のプルアップ抵抗から中で切り離されており、入力電圧がGNDと V_{OUT} の間にある間、電流を流すことはありません。入力電圧は電源電流に影響を与えません。
\overline{CE}_{OUT}	論理回路HI。オープン回路の出力電圧は V_{OUT} と同じ値です。
OSC IN	OSC INは無視されます。
OSC SEL	OSC SELは無視されます。

ADM8696/ADM8697 代表的な性能曲線

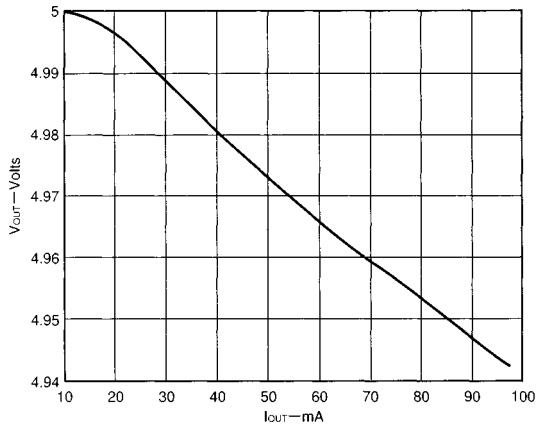


図8. V_{OUT}とI_{OUT}(通常動作)

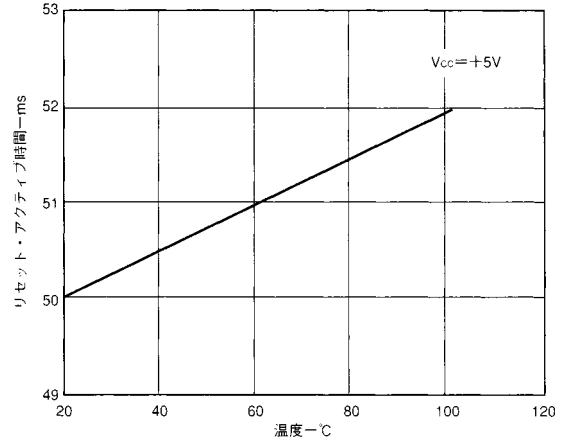


図11. RESETアクティブ時間と温度

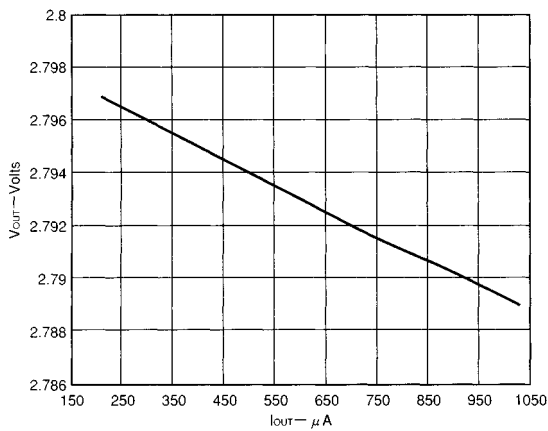


図9. V_{OUT}とI_{OUT}(バッテリー・バックアップ)

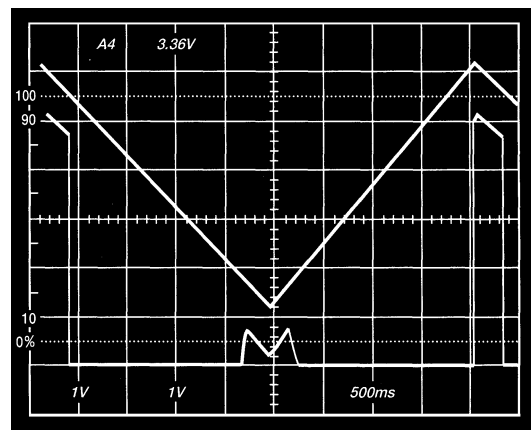


図12. RESET出力電圧と電源電圧

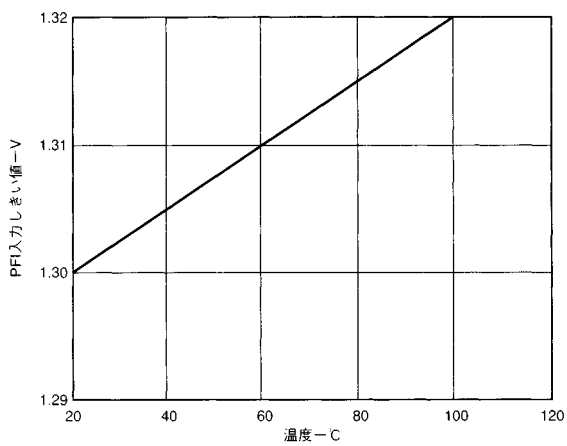


図10. PFI入力しきい値と温度

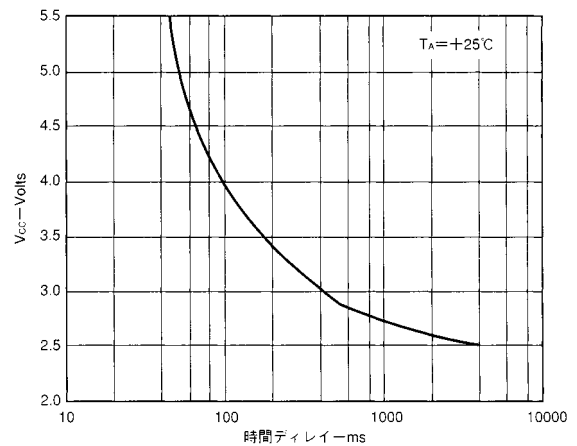


図13. RESETタイムアウト・ディレイとV_{CC}

アプリケーション情報

駆動電流を増やす (ADM8696)

V_{OUT} における連続出力電流の要求が100 mAを超えたり、低い V_{CC} 、 V_{OUT} の電圧差動が必要な場合は、外付けのPNPトランジスタを内部トランジスタと並列に接続できます。BATT ON出力 (ADM8696) は外部トランジスタのベースを直接駆動できます。

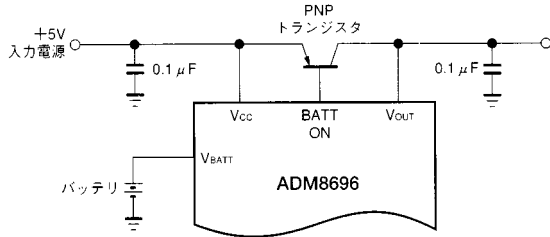


図14. 駆動電流を増やす

バックアップのために充電式バッテリーを使う (ADM8696)

バックアップのためにコンデンサまたは充電式のバッテリーを使う場合は、充電抵抗器を V_{OUT} につなぎます。これによって電源断の間に V_{CC} に抵抗器をつないだ場合に、存在する放電経路を減らすことができるからです。

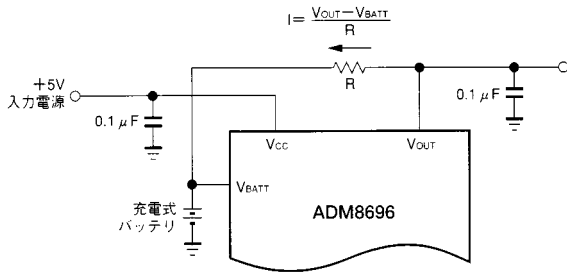


図15. 充電式バッテリー

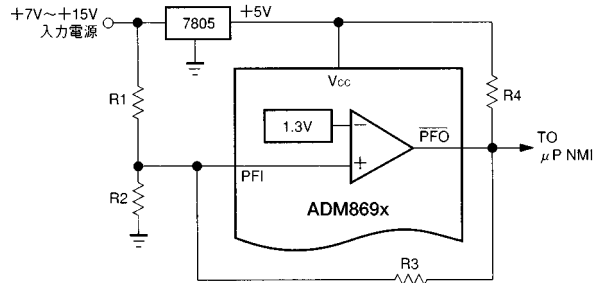
電圧低下コンパレータにヒステリシスを追加する

ノイズの影響を下げたいときは、電圧低下コンパレータにヒステリシスを追加できます。コンパレータの回路は非反転ですから、図16にあるようにPFO出力とPFI入力に単純に抵抗器を入れてヒステリシスを追加することができます。PFOがLOWのとき、抵抗器 R_3 はPFIピンのサミング点から来る電流を下げます。PFOがHIのとき、 R_3 と R_4 を直列につなぐとPFIピンのサミング点に流れ込む電流を上げます。これによってコンパレータのトリップ・レベルに差を作ります。

ウォッチドッグ入力駆動回路

ウォッチドッグの特徴は3つの状態をもつバッファでWDIを駆動することによってプログラム制御で有効にしたり無効にしたりすることができることです (図17a)。3つの状態にあるときは、WDI入力は開放されますから、ウォッチドッグ・タイマは無効になります。

この回路は完全なフル・ブール式ではありませんから、ソフトウェアの欠陥によって間違えてバッファを3つの状態にしてしまうこともあり得ます。こうなるとADM869xはマイクロプロセッサがもはや正しく動作していないことを検出できなくなります。多くの場合、ウォッチドッグを無効にするよりもウォッチドッグ時間を増やす方が得策になります。



$$V_H = 1.3V \left(1 + \frac{R_1}{R_2} + \frac{R_1}{R_3} \right)$$

$$V_L = 1.3V \left(1 + \frac{R_1}{R_2} - \frac{R_1}{1.3V(R_3 + R_4)} \right)$$

$R_4 \ll R_3$ と仮定すると
ヒステリシス $V_H - V_L = 5V \left(\frac{R_1}{R_2} \right)$

図16. 電圧低下コンパレータにヒステリシスを追加

これは図17bにあるような回路を使ってプログラム制御で行えます。この制御入力がHIのとき、OSC SELピンはLOWで、ウォッチドッグ・タイムアウトは外部コンデンサで設定されます。0.01 μFのコンデンサを使うと、ウォッチドッグ・タイムアウト・ディレイを100秒に設定できます。制御入力がLOWのとき、OSC SELピンはHIになり、内部発振器を選択します。図17bでどちらのダイオードを使うかによって、100 msが1.6秒の時間を選びます。D1を入れると内部のタイムアウトは100 msに設定され、D2を入れるとタイムアウトは1.6秒に設定されます。

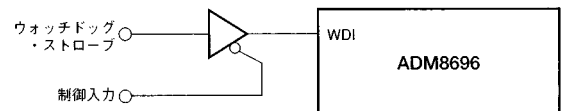


図17a. ウォッチドッグ入力のプログラミング

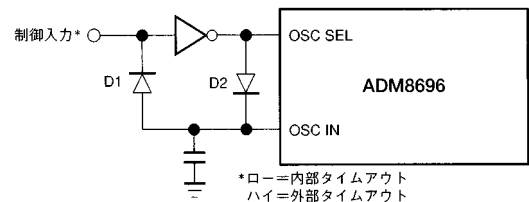


図17b. ウォッチドッグ入力のプログラミング

ADM8696/ADM8697

代表的なアプリケーション

ADM8696

代表的な電源モニタやバッテリー・バックアップのアプリケーションにADM8696を使った例を図18に示します。V_{OUT}がCMOS RAMに電源を供給します。V_{CC}があるときの通常の動作条件では、V_{OUT}は内部的にV_{CC}につながります。電圧低下が起きるとV_{CC}は低下し、V_{OUT}はV_{BATT}に切り替わりますから、CMOS RAMの電源は維持されます。

電圧低下RESET

V_{CC}電源もLOW・ライン入力LL_{IN}によって監視されます。LL_{IN}が1.3 Vより下がると、RESETパルスが発生します。LL_{IN}が1.3 Vより上に戻った後、RESETは50 ms間LOWのままです。これによって電源オン・リセットが可能になり、V_{CC}電源が不安定な場合にRESETの切り替えが繰り返し発生するのを防止できます。希望のV_{CC}リセットしきい値を得るには、抵抗器R3とR4を選びます。

ウォッチドッグ・タイマ

ウォッチドッグ・タイマ入力(WDI)はマイクロプロセッサ・システムからI/Oラインを監視します。このラインは1.6秒ごとに切り替え、ソフトウェアが正しく動くのを確認できるようにします。ラインの切り替えに失敗するという事はマイクロプロセッサ・システムがプログラムを正しく実行しておらず、無限ループにはいつていることを示します。こうなるとリセット・パルスが生成されてプロセッサを初期化します。

ウォッチドッグ・タイマが不要な場合は、WDI入力は開放したままにします。

電圧低下検出器

電圧低下入力PFIは抵抗分圧器R1とR2で入力電源を監視します。この入力は事前の電圧低下入力の警告として意図されています。PFI入力の電圧は正確な1.3 Vの内部リファレンスと比較されます。入力電圧が1.3 Vより落ちると、電圧低下出力(PFO)信号が生成されます。これは事前に電圧低下を警告し、システムが正常に遮断するようにプロセッサにインタラプトをかけるために使用できます。感知ネットワーク内の抵抗器は希望の電圧低下しきい値電圧V_Tが得られるように分割します。しきい値はRESETしきい値よりも高い電圧に設定されますから、プロセッサがリセットされ、電源が落ちる前に電源断の手続きを完了するには十分な時間があります。

図18bにADM8696と同じようなアプリケーションを示しますが、この場合はPFI入力は7805電圧レギュレータに入る安定化されていない入力を監視します。これによって電圧異常を事前に警告できます。これはプロセッサを遅い速度で動かすときや、電源が落ちる前に行っておくハウスキーピング・タスクがきわめてたくさんある場合に役立ちます。

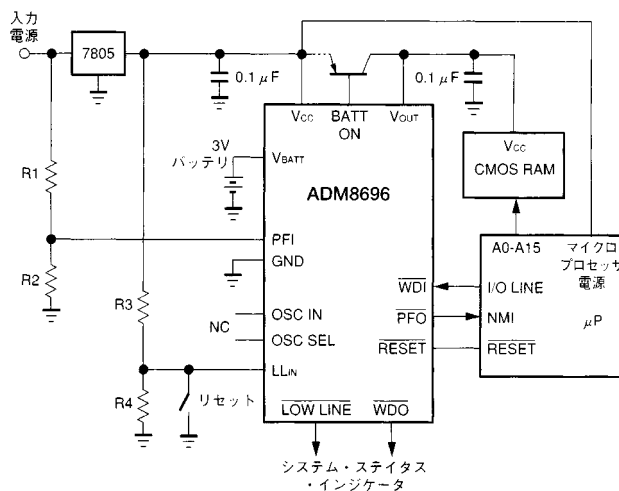


図18b. ADM8696の代表的なアプリケーション回路B

また、このアプリケーションではV_{OUT}に100 mAを超える電流を流すために使う、オプションの外部トランジスタを示します。V_{CC}がV_{BATT}より高いときは、BATT ON出力がLOWになり、外部のPNPトランジスタ用のベース・ドライブを最大25 mAまで供給します。利用可能な最大の電流は外部トランジスタの定格電流に依存します。

RAM書き込み保護

ADM8697のCE_{OUT}ラインがCMOS RAMのチップ選択入力を駆動します。CE_{OUT}はLL_{IN}がリセットしきい値より高い間、CE_{IN}と同じ信号が出力されます。LL_{IN}がリセットしきい値より下がる場合は、CE_{OUT}はCE_{IN}の論理回路レベルと無関係にHIになります。これによって、電源オンや電源オフ、節電、瞬間的電源インタラプトの間にマイクロプロセッサが間違ったデータをRAMに書き込まないようにします。

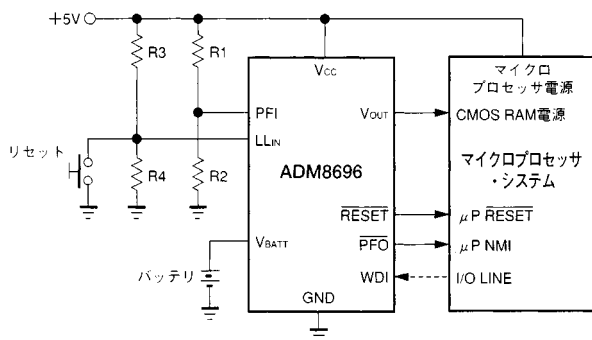
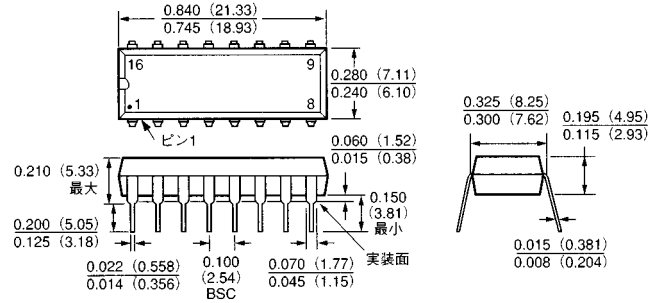


図18a. ADM8696の代表的なアプリケーション回路A

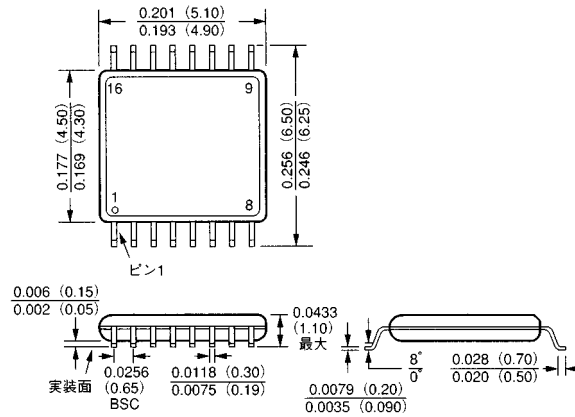
外形寸法

寸法はインチと(mm)で示します。

16ピン・プラスチックDIP(N-16)



16リード・薄型超小型アウトライン・パッケージ(RU-16)



16リード・ワイド・ボディSOIC(R-16)

