

特長

EIA RS-485とRS-422に準拠
 データレート: 250 kbps
 単電源動作: 5 V \pm 10%
 バス同相モード範囲: -7 V \sim +12 V
 12 k Ω 入力インピーダンス
 IEC1000-4-4に準拠する2 kV EFT保護機能
 IEC1000-4-3に準拠する高いEM 耐性
 EM干渉を小さくするスルーレート制限
 短絡保護機能
 優れたノイズ耐性
 電源電流: 30 μ A

アプリケーション

低消費電力 RS-485/RS-422 システム
 DTE-DCE間インターフェース
 パケット・スイッチング
 LAN
 データ・コンセントレーション
 データ・マルチプレクサ
 ISDN

概要

ADM488/ADM489 は、マルチポイント・バス伝送線を使う通信に適する低消費電力差動ライン・トランシーバです。平衡伝送線向けにデザインされ、EIA RS-485 規格と RS-422 規格に準拠しています。両デバイスは、差動ライン・ドライバ 1 個と差動ライン・レシーバ 1 個を内蔵しているため、全二重データ転送に適しています。ADM489 にはレシーバとドライバ・イネーブル・コントロールが追加されています。

入力インピーダンスは 12 k Ω であるため、バスに 32 個のトランシーバを接続することができます。

ADM488/ADM489 は、5 V \pm 10%の単電源で動作します。バスの輻輳または出力の短絡により発生する消費電力の増加をサーマル・シャットダウン回路により防止します。故障状態で、大幅な温度上昇が内部ドライバ回路で検出されると、この機能によりドライバ出力がハイ・インピーダンス状態にされます。

機能ブロック図

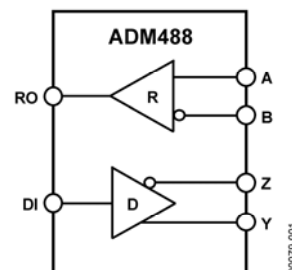


図 1.

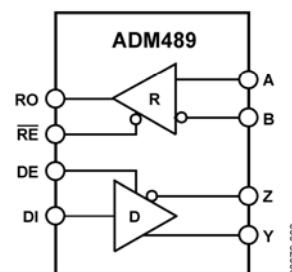


図 2.

レシーバはフェール・セーフ機能を持っているため、入力の未接続(フローティング)時にロジックはハイ出力レベルになります。

ADM488/ADM489 は、低消費電力 CMOS と高速スイッチング・バイポーラ技術との高度なミックス技術プロセスである BiCMOS で製造されています。

ADM488/ADM489 は工業温度範囲の仕様で、PDIP、SOIC、または TSSOP パッケージを採用しています。

目次

特長.....	1	動作原理.....	11
アプリケーション.....	1	EFT 過渡保護方式.....	11
概要.....	1	高速過渡バースト耐性 (IEC1000-4-4).....	11
機能ブロック図.....	1	放射耐性 (IEC1000-4-3).....	12
仕様.....	3	EMI放出.....	13
タイミング仕様.....	4	伝導放出.....	13
絶対最大定格.....	5	アプリケーション情報.....	14
ESDの注意.....	5	差動データ伝送.....	14
ピン配置および機能説明.....	6	ケーブルとデータレート.....	14
テスト回路.....	7	外形寸法.....	15
スイッチング特性.....	8	オーダー・ガイド.....	16
代表的な性能特性.....	9		

改訂履歴

4/06—Rev. C to Rev. D

Updated Outline Dimensions.....	15
Changes to Ordering Guide.....	16

11/04—Rev. B to Rev. C

Updated Format.....	Universal
Changes to Receiving Truth Table Inputs Data Section.....	11
Renamed General Information to Theory of Operation.....	12
Updated Outline Dimensions.....	15
Changes to Ordering Guide.....	16

5/01—Rev. A to Rev. B

Changes to Absolute Maximum Ratings Section.....	3
--	---

3/01—Rev. 0 to Rev. A

Changes to ESD Specification, Absolute Maximum Ratings.....	3
---	---

6/97—Revision 0: Initial Version

仕様

特に指定のない限り、 $V_{CC} = 5\text{ V} \pm 10\%$ 、すべての仕様は $T_{MIN} \sim T_{MAX}$ で規定。

表 1.

Parameter	Min	Typ	Max	Unit	Test Conditions/Comments
DRIVER					
Differential Output Voltage, V_{OD}			5.0	V	$R = \infty$, see Figure 6
	2.0		5.0	V	$V_{CC} = 5\text{ V}$, $R = 50\ \Omega$ (RS-422), see Figure 6
	1.5		5.0	V	$R = 27\ \Omega$ (RS-485), see Figure 6
	1.5		5.0	V	$V_{TST} = -7\text{ V to } +12\text{ V}$, see Figure 7, $V_{CC} = 5\text{ V} \pm 5\%$
$\Delta V_{OD} $ for Complementary Output States			0.2	V	$R = 27\ \Omega$ or $50\ \Omega$, see Figure 6
Common-Mode Output Voltage, V_{OC}			3	V	$R = 27\ \Omega$ or $50\ \Omega$, see Figure 6
$\Delta V_{OC} $ for Complementary Output States			0.2	V	$R = 27\ \Omega$ or $50\ \Omega$
Output Short-Circuit Current ($V_{OUT} = \text{High}$)			250	mA	$-7\text{ V} \leq V_O \leq +12\text{ V}$
Output Short-Circuit Current ($V_{OUT} = \text{Low}$)			250	mA	$-7\text{ V} \leq V_O \leq +12\text{ V}$
CMOS Input Logic Threshold Low, V_{INL}		1.4	0.8	V	
CMOS Input Logic Threshold High, V_{INH}	2.0	1.4		V	
Logic Input Current (DE, DI)			± 1.0	μA	
RECEIVER					
Differential Input Threshold Voltage, V_{TH}	-0.2		+0.2	V	$-7\text{ V} \leq V_{CM} \leq +12\text{ V}$
Input Voltage Hysteresis, ΔV_{TH}		70		mV	$V_{CM} = 0\text{ V}$
Input Resistance	12			k Ω	$-7\text{ V} \leq V_{CM} \leq +12\text{ V}$
Input Current (A, B)			1	mA	$V_{IN} = 12\text{ V}$
			-0.8	mA	$V_{IN} = -7\text{ V}$
Logic Enable Input Current ($\overline{\text{RE}}$)			± 1	μA	
CMOS Output Voltage Low, V_{OL}			0.4	V	$I_{OUT} = +4.0\text{ mA}$
CMOS Output Voltage High, V_{OH}	4.0			V	$I_{OUT} = -4.0\text{ mA}$
Short-Circuit Output Current	7		85	mA	$V_{OUT} = \text{GND or } V_{CC}$
Three-State Output Leakage Current			± 1.0	μA	$0.4\text{ V} \leq V_{OUT} \leq +2.4\text{ V}$
POWER SUPPLY CURRENT					
I_{CC}		30	60	μA	Outputs unloaded, receivers enabled DE = 0 V (disabled)
		37	74	μA	DE = 5 V (enabled)

タイミング仕様

特に指定のない限り、 $V_{CC} = 5\text{ V} \pm 10\%$ 、すべての仕様は $T_{MIN} \sim T_{MAX}$ で規定。

表 2.

Parameter	Min	Typ	Max	Unit	Test Conditions/Comments
DRIVER					
Propagation Delay Input to Output, T_{PLH} , T_{PHL}	250		2000	ns	R_L Differential = 54 Ω , $C_{L1} = C_{L2} = 100$ pF, see Figure 10
Driver O/P to \overline{OP} , T_{SKEW}		100	800	ns	R_L Differential = 54 Ω , $C_{L1} = C_{L2} = 100$ pF, see Figure 10
Driver Rise/Fall Time, T_R , T_F	250		2000	ns	R_L Differential = 54 Ω , $C_{L1} = C_{L2} = 100$ pF, see Figure 10
Driver Enable to Output Valid	250		2000	ns	$R_L = 500$ Ω , $C_L = 100$ pF, see Figure 7
Driver Disable Timing	300		3000	ns	$R_L = 500$ Ω , $C_L = 15$ pF, see Figure 7
Data Rate	250			kbps	
RECEIVER					
Propagation Delay Input to Output, T_{PLH} , T_{PHL}	250		2000	ns	$C_L = 15$ pF, see Figure 10
Skew $ T_{PLH} - T_{PHL} $		100		ns	
Receiver Enable, T_{EN1}		10	50	ns	$R_L = 1$ k Ω , $C_L = 15$ pF, see Figure 9
Receiver Disable, T_{EN2}		10	50	ns	$R_L = 1$ k Ω , $C_L = 15$ pF, see Figure 9
Data Rate	250			kbps	

絶対最大定格

特に指定のない限り、 $T_A = 25^\circ\text{C}$ 。

表 3.

Parameter	Rating
V_{CC}	7 V
Inputs	
Driver Input (DI)	-0.3 V to $V_{CC} + 0.3$ V
Control Inputs (DE, $\overline{\text{RE}}$)	-0.3 V to $V_{CC} + 0.3$ V
Receiver Inputs (A, B)	-14 V to +14 V
Outputs	
Driver Outputs	-14 V to +12.5 V
Receiver Output	-0.5 V to $V_{CC} + 0.5$ V
Power Dissipation 8-Lead PDIP	700 mW
θ_{JA} , Thermal Impedance	120°C/W
Power Dissipation 8-Lead SOIC	520 mW
θ_{JA} , Thermal Impedance	110°C/W
Power Dissipation 14-Lead PDIP	800 mW
θ_{JA} , Thermal Impedance	140°C/W
Power Dissipation 14-Lead SOIC	800 mW
θ_{JA} , Thermal Impedance	120°C/W
Power Dissipation 16-Lead TSSOP	800 mW
θ_{JA} , Thermal Impedance	150°C/W
Operating Temperature Range	
Industrial (A Version)	-40°C to +85°C
Storage Temperature Range	-65°C to +150°C
Lead Temperature (Soldering, 10 sec)	300°C
Vapor Phase (60 sec)	215°C
Infrared (15 sec)	220°C
ESD Association S5.1 HBM Standard	3 kV
EFT Rating, IEC1000-4-4	2 kV

上記の絶対最大定格を超えるストレスを加えるとデバイスに恒久的な損傷を与えることがあります。この規定はストレス定格の規定のみを目的とするものであり、この仕様の動作のセクションに記載する規定値以上でのデバイス動作を定めたものではありません。デバイスを長時間絶対最大定格状態に置くとデバイスの信頼性に影響を与えます。

ESDの注意

ESD (静電気放電)に敏感なデバイスです。4000 V にもなる静電気は人体や装置に蓄積され、検出されずに放電することがあります。この製品は当社独自の ESD 保護回路を内蔵していますが、高エネルギーの静電放電が発生すると、デバイスが永久的な損傷を受けることがあります。このため、性能低下または機能損失を防止するために、ESD に対する適切な注意が必要です。



ピン配置および機能説明

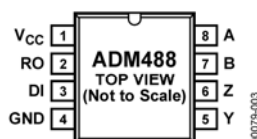


図 3.ADM488 8 ピン PDIP/SOIC のピン配置

表 4. ADM488 のピン機能説明

ピン番号	記号	説明
1	V _{CC}	電源、5 V ± 10%。
2	RO	レシーバ出力。(A-B) > 200 mV の場合、RO = ハイ・レベルになります。(A-B) < 200 mV の場合、RO = ロー・レベルになります。
3	DI	ドライバ入力。DI にロー・レベルを入力すると、Y はロー・レベルに、Z はハイ・レベルに、それぞれなります。DI にハイ・レベルを入力すると、Y はハイ・レベルに、Z はロー・レベルに、それぞれなります。
4	GND	グラウンド接続、0 V。
5	Y	ドライバ非反転出力、出力 Y。
6	Z	ドライバ反転出力、出力 Z。
7	B	レシーバ反転入力、入力 B。
8	A	レシーバ非反転入力、入力 A。

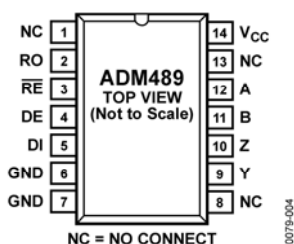


図 4.ADM489 14 ピン PDIP/SOIC のピン配置

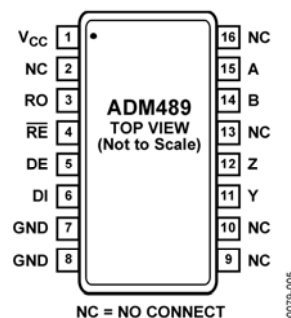


図 5.ADM489 16 ピン TSSOP のピン配置

表 5. ADM489 のピン機能説明

PDIP/SOIC ピン番号	TSSOP ピン番号	記号	説明
1, 8, 13	2, 9, 10, 13, 16	NC	未接続。このピンは解放のままにしてください。
2	3	RO	レシーバ出力。イネーブルされると、(A-B) > 200 mV の場合、RO = ハイ・レベルになります。(A-B) < 200 mV の場合、RO = ロー・レベルになります。
3	4	RE	レシーバ出力イネーブル。ロー・レベルにすると、レシーバ出力 RO がイネーブルされます。ハイ・レベルにすると、ハイ・インピーダンス状態になります。
4	5	DE	ドライバ出力イネーブル。ハイ・レベルにすると、ドライバ差動出力 Y と Z がイネーブルされます。ロー・レベルにすると、ハイ・インピーダンス状態になります。
5	6	DI	ドライバ入力。ドライバがイネーブルされた場合、DI にロー・レベルを入力すると、Y はロー・レベルに、Z はハイ・レベルに、それぞれなります。DI にハイ・レベルを入力すると、Y はハイ・レベルに、Z はロー・レベルに、それぞれなります。
6, 7	7, 8	GND	グラウンド接続、0 V。
9	11	Y	ドライバ非反転出力、出力 Y。
10	12	Z	ドライバ反転出力、出力 Z。
11	14	B	レシーバ反転入力、入力 B。
12	15	A	レシーバ非反転入力、入力 A。
14	1	V _{CC}	電源、5 V ± 10%。

テスト回路

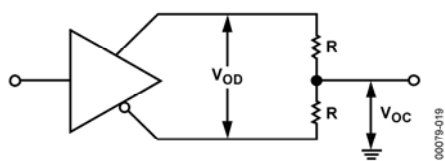


図 6. ドライバ電圧測定テスト回路

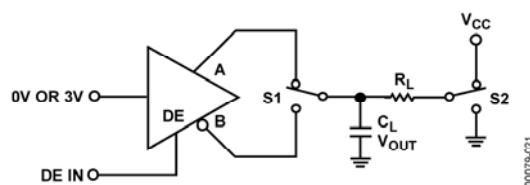


図 8. ドライバ電圧測定テスト回路 2

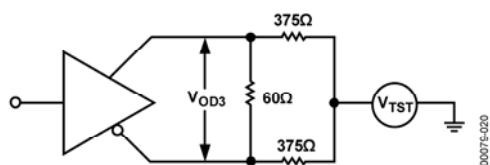


図 7. ドライバ・イネーブル/ディスエーブル・テスト回路

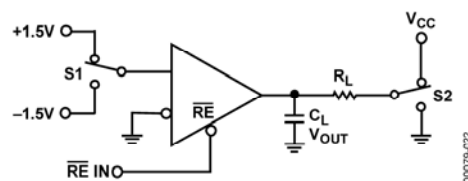


図 9. レシーバ・イネーブル/ディスエーブル・テスト回路

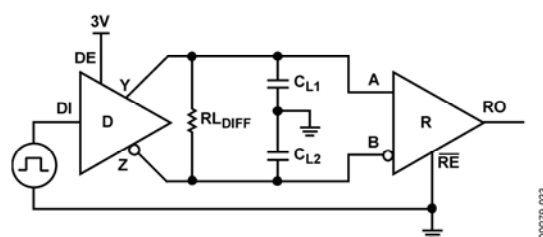


図 10. ドライバ/レシーバ伝搬遅延テスト回路

スイッチング特性

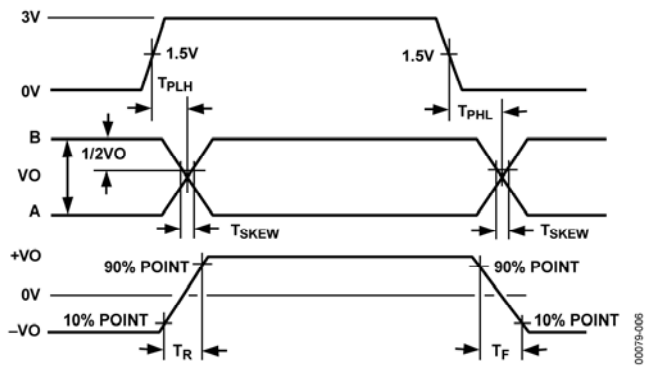


図 11. ドライバ伝搬遅延、立上がり/立下がりタイミング

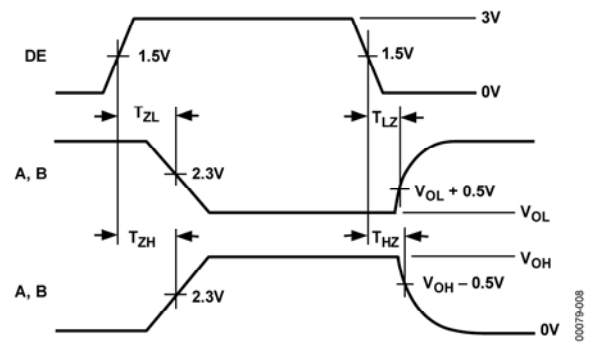


図 13. ドライバ・イネーブル/ディスエーブル・タイミング

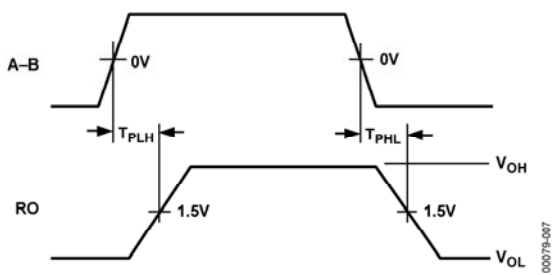


図 12. レシーバ伝搬遅延

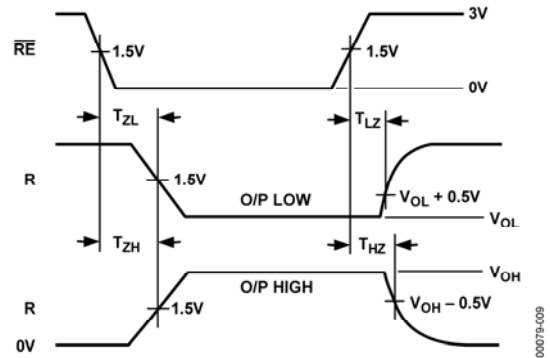


図 14. レシーバ・イネーブル/ディスエーブル・タイミング

代表的な性能特性

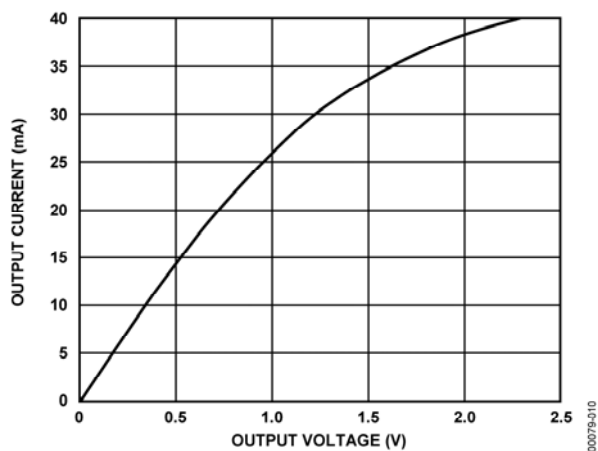


図 15. レシーバ出力ロー・レベル電圧対出力電流

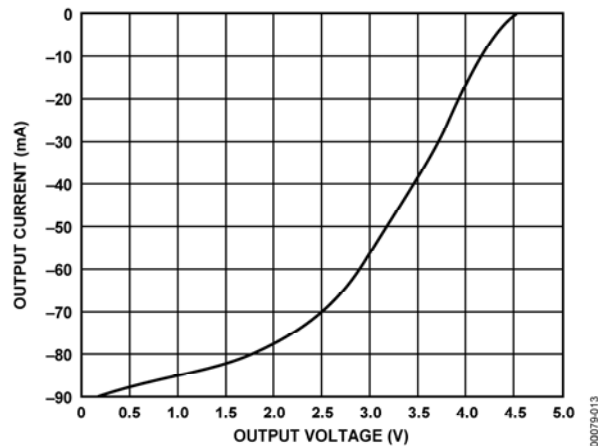


図 18. ドライバ出力高電圧対出力電流

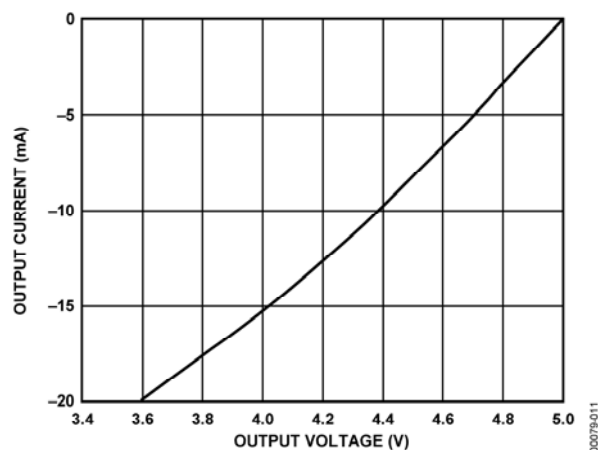


図 16. レシーバ出力ハイ・レベル電圧対出力電流

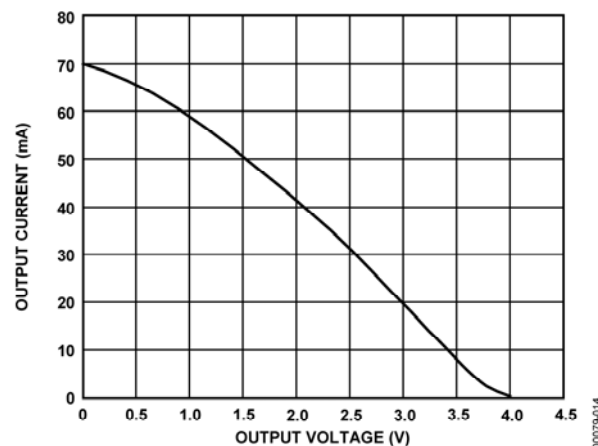


図 19. ドライバ差動出力電圧対出力電流

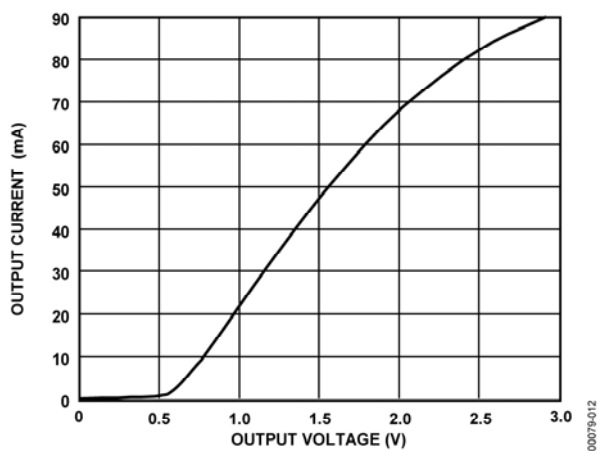


図 17. ドライバ出力ロー・レベル電圧対出力電流

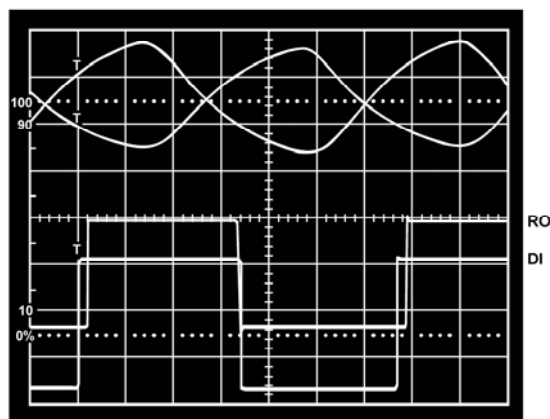
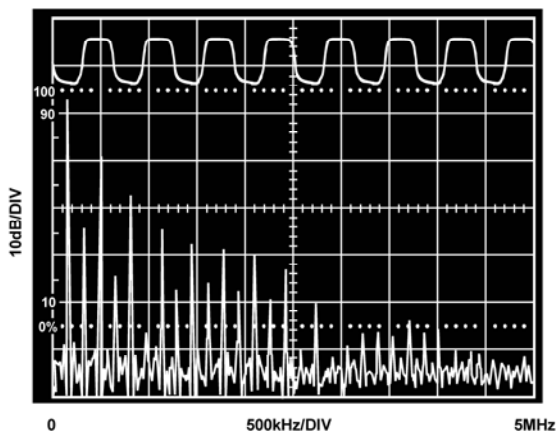
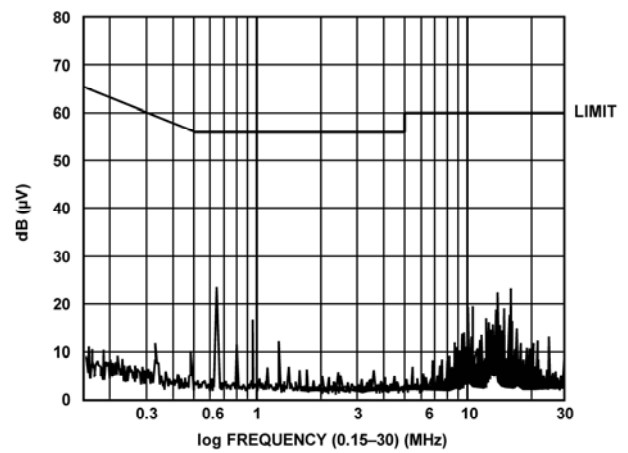


図 20. 4000 フィート・ケーブルの駆動



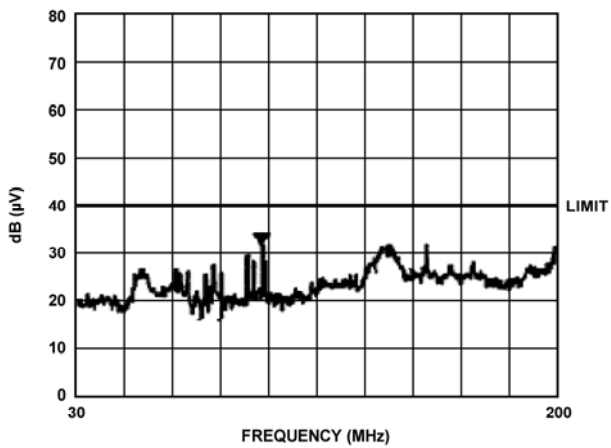
00079-016

図 21. ドライバ出力波形と FFT プロット、150 kHz で伝送



00079-018

図 23. 伝導放出



00079-017

図 22. 放射放出

動作原理

ADM488/ADM489 は、5 V の単電源で動作する堅牢な RS-485 トランシーバです。両デバイスは、放射干渉および伝導干渉に対する保護機能を内蔵するため、電氣的に厳しい環境またはケーブルを抜き差しできる場合の動作に最適です。また、特別なシールドなしで高い RF 電界強度に対しても耐性を持っています。平衡伝送線向けにデザインされ、EIA RS-485 規格と RS-422 規格に準拠しています。両デバイスは、差動ライン・ドライバ 1 個と差動ライン・レシーバ 1 個を内蔵しているため、全二重データ転送に適しています。

入力インピーダンスは 12 k Ω であるため、バスに 32 個のトランシーバを接続することができます。ADM488/ADM489 は、5 V \pm 10% の単電源で動作します。バスの輻輳または出力の短絡により発生する消費電力の増加をサーマル・シャットダウン回路により防止します。故障状態で、大幅な温度上昇が内部ドライバ回路で検出されると、この機能によりドライバ出力がハイ・インピーダンス状態にされます。

レシーバはフェイル・セーフ機能を持っているため、入力未接続(フローティング)時にロジックはハイ出力レベルになります。内部保護回路を使って高度な堅牢性を実現しているため、トランジスタやサージ・サブレッサのような外付け保護部品は不要です。さらに、スルーレートを制限したドライバの採用により電磁放射が小さくなるため、伝導と放射による干渉が小さくなっています。

ADM488/ADM489 は、最大 250 kbps のデータ・レートで送信することができます。ADM488/ADM489 の代表的なアプリケーションを図 24 に示します。この図では、最大 250 kbps のレートでデータが転送される全二重回線を紹介しています。終端抵抗は回線の両端に示してあります。ADM488/ADM489 によりスルーレートが制御されているので、反射が小さいため、この終端は必須ではありません。

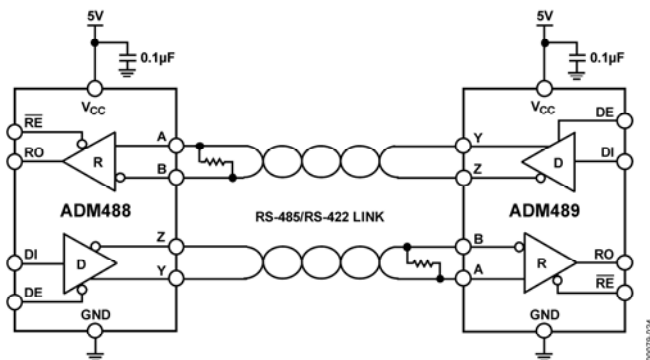


図 24. ADM488/ADM489 全二重データ回線

この通信ネットワークは、マルチポイント接続を含むように拡張することができます(図 30)。最大 32 個のトランシーバをバスに接続することができます。

表 6 と表 7 に、送信と受信の真理値表を示します。

表 6. 送信真理値表

Inputs			Outputs	
RE	DE	DI	Z	Y
X ¹	1	1	0	1
X ¹	1	0	1	0
0	0	X ¹	Hi-Z	Hi-Z
1	0	X ¹	Hi-Z	Hi-Z

¹X = Don't care.

表 7. 受信真理値表

Inputs			Output
RE	DE	A to B	RO
0	0	$\geq +0.2$ V	1
0	0	≤ -0.2 V	0
0	0	Inputs O/C	1
1	0	X ¹	Hi-Z

¹X = Don't care.

EFT 過渡保護方式

ADM488/ADM489 は、入力と出力に保護クランプ構造を内蔵しています。この保護クランプ構造は、電圧を安全なレベルにクランプし、ESD (静電)放電と EFT (電氣的に高速な過渡) 放電で発生するエネルギーを消費させます。

高速過渡バースト耐性 (IEC1000-4-4)

IEC1000-4-4 (以前は 801-4)では、電氣的な高速過渡バースト (EFT) 耐性を規定しています。電氣的な高速過渡は、スイッチやリレーのアーカ接点で発生します。このテストでは、例えば電源リレーによる誘導負荷の切り離しの際に発生する干渉をシミュレートします。スパークは、逆起電力効果により発生します。実際、スパークはリレー接点が離れるときのスパークのバーストから構成されています。このためラインに現れる電圧は、極めて高速な過渡インパルスで構成されます。同様な効果は蛍光灯のスイッチングで発生します。

IEC1000-4-4 で規定されている高速過渡バースト・テストでは、このアーカをシミュレートします。その波形を図 25 に示します。この波形は、300 ms 間隔で繰り返す 2.5 kHz~5 kHz 過渡電圧のバーストから構成されています。この波形は、電源ラインとデータ・ラインに対して規定されています。

4 種類の強度レベルが、実装環境の関数として断線電圧を使って定義されています。実装環境は次のように定義されています。

- 適切な保護環境
- 保護環境
- 一般的な工業用環境
- 厳しい工業用環境

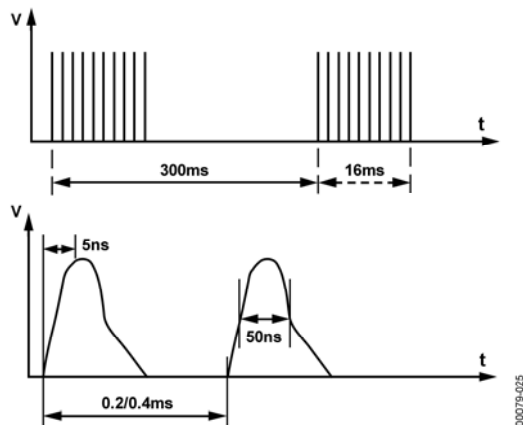


図 25. IEC1000-4-4 の高速過渡波形

表 8 に、各環境のピーク電圧を示します。

表 8. ピーク電圧

Level	V _{PEAK} (kV) PSU	V _{PEAK} (kV) I/O
1	0.5	0.25
2	1	0.5
3	2	1
4	4	2

実際の EFT ジェネレータの簡略化した回路図を図 26 に示します。これらの過渡電圧は、EFT 結合クランプを使って信号ラインに混入されます。このクランプは 1 m 長で、ケーブルを完全に包み込み、クランプとケーブルとの間で最大結合容量 (50 pF~200 pF typ) を提供します。高エネルギー過渡電圧が、信号ラインに容量結合されます。規格で規定されている高速な立上がり時間 (5 ns)、非常に効果的な結合が得られます。このテストは、高電圧が信号ラインに混入されるため非常に厳しいものです。繰り返し過渡電圧により問題が発生することがありますが、1 個のパルスでは問題は発生しません。破壊的なラッチアップが過渡電圧の高エネルギーにより発生することがあります。このストレスはインターフェース製品のパワーアップ中、かつデータ転送中に加えられることに注意してください。EFT テストでは、ESD より高いエネルギーを持つ数百のパルスが加えられます。I/O ライン上のワースト・ケースの過渡電流は 40 A にもなることがあります。

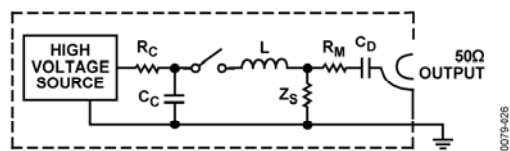


図 26. EFT ジェネレータ

テスト結果は、次に従って分類されます。

- 規定値以内の正常性能
- 自己回復可能な一時的性能低下または性能喪失。
- オペレータの介入またはシステム・リセットが必要となる一時的性能低下または機能/性能の喪失。
- 損傷のため回復できない性能低下または機能喪失。

ADM488/ADM489 はシールドなしケーブルを使ったワーストケース条件でテストされ、強度レベル 4 の分類 2 を満たします。過渡状態下でのデータ転送は破壊されますが、ユーザの介入なしで EFT イベントの後直ちに動作を再開することができます。

放射耐性 (IEC1000-4-3)

IEC1000-4-3 (以前の IEC801-3) では測定方法を規定し、放射電磁界に対する耐性レベルを定義しています。これは、携帯型無線トランシーバや連続波放射電磁エネルギーを発生するその他のデバイスから発生される電磁界をシミュレートすることが本来の目的でした。この適用範囲が、蛍光灯、サイリスタ駆動、誘導負荷などから放射されるスプリアス EM エネルギーを含むように拡張されました。

耐性のテストには、デバイスに電磁界を照射することが含まれます。テスト方法には、無響室、ストリップライン・セル、TEM セル、GTEM セルの使用が含まれます。これらは、間で電界が発生する 2 枚の並行プレートから構成されます。被テスト・デバイスはプレートの間に置かれて電界が照射されます。3 つの強度レベルの電界強度は、1 V/m~10 V/m です。テスト結果は次のように分類されます。

- 正常動作。
- 干渉信号を除いたときに自己回復可能な一時的性能低下または性能喪失。
- 干渉信号を除いたとき、オペレータの介入またはシステム・リセットが必要となる一時的性能低下または機能/性能の喪失。
- 損傷のため回復できない性能低下または機能喪失。

ADM488/ADM489 は、最も厳しい条件 (レベル 3) で分類 1 を余裕を持って満たします。実際、最大 30 V/m の電界強度でも性能低下がなく、データ転送が照射中もエラーなしで継続しました。

表 9. 電界強度

Level V/m	Field Strength
1	1
2	3
3	10

EMI 放出

ADM488/ADM489 は、発生する電磁干渉レベルを小さくするためにスルーレート制限機能を内蔵しています。図 27 に、150 kHz のデータ・ストリームを転送中の FFT プロットを示します。

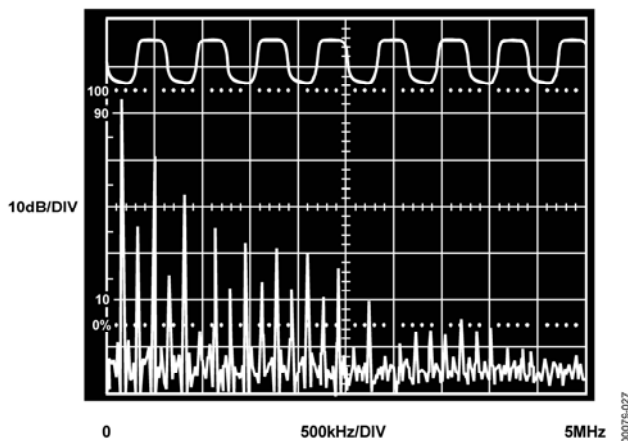


図 27. ドライバ出力波形と FFT プロット、150 kHz で伝送

スルーレート制限機能により高周波成分が除去されます。このため、不適切なケーブル終端から発生する反射が小さくなるので EMI が小さくなります。

EN55022、CISPR22 では、情報技術装置 (ITE) からの放射干渉と伝導干渉の許容値が規定されています。

この目的は、伝導放出と放射放出のレベルを制御することです。測定と解析を容易にするため、伝導放出は 30 MHz 以下で支配的で、この周波数より上では放射放出が支配的であると見なしています。

伝導放出

伝導放出は、メイン電源に流れ込むノイズを意味します。このノイズは、LISN (ライン・インピーダンス安定化回路) とスペクトル・アナライザを使って測定します。テスト・セットアップを図 28 に示します。スペクトル・アナライザは 0 MHz ~ 30 MHz のスペクトルをスキャンするように設定します。図 29 に、ADM488/ADM489 からの伝導放出レベルが最大許容値をはるかに下回っていることを示します。

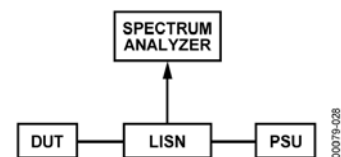


図 28. 伝導放出テストのセットアップ

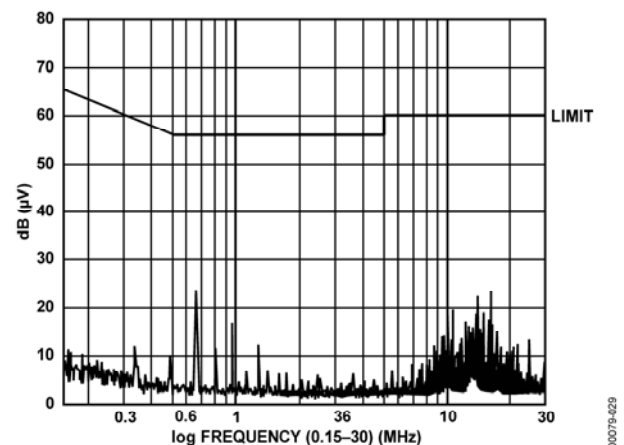


図 29. 伝導放出

アプリケーション情報

差動データ伝送

差動データ伝送は、ノイズの多い環境で長距離を高いレートでデータを高信頼で伝送させる場合に使用されます。差動伝送では、グラウンド・シフトの影響と伝送線上で同相モード電圧として現れるノイズ信号が相殺されます。差動データ伝送で使用されるトランシーバの電気的特性を規定する主な EIA 規格は 2 つあります。

RS-422 規格は、最大 10 M ボーのデータレートと最大 4000 フィートのライン長を規定しています。1 個のドライバが、最大 10 個のレシーバを接続した伝送線を駆動することができます。

RS-485 規格は、真のマルチポイント通信に対応するために、RS-422 の規定を含みそれを超えるように規定されました。また、最大 32 個のドライバと 32 個のレシーバを 1 本のバスに接続できるようにしています。-7 V ~ +12 V の拡張同相モード範囲が規定されました。RS-422 規格と RS-485 規格との間の最も大きな違いは、ドライバをディスエーブルできることで、このために最大 32 個のレシーバが 1 本の伝送線に接続できることです。同時にイネーブルできるドライバは 1 個だけですが、RS-485 規格には伝送線上での衝突の場合にデバイスの安全性を保証する規定が追加されています。

表 10. RS-422 と RS-485 インターフェース規格の比較

Specification	RS-422	RS-485
Transmission Type	Differential	Differential
Maximum Data Rate	10 MB/s	10 MB/s
Maximum Cable Length	4000 ft.	4000 ft.
Minimum Driver Output Voltage	±2 V	±1.5 V
Driver Load Impedance	100 Ω	54 Ω
Receiver Input Resistance	4 kΩ minimum	12 kΩ minimum
Receiver Input Sensitivity	±200 mV	±200 mV
Receiver Input Voltage Range	-7 V to +7 V	-7 V to +12 V
Number of Drivers/Receivers per Line	1/10	32/32

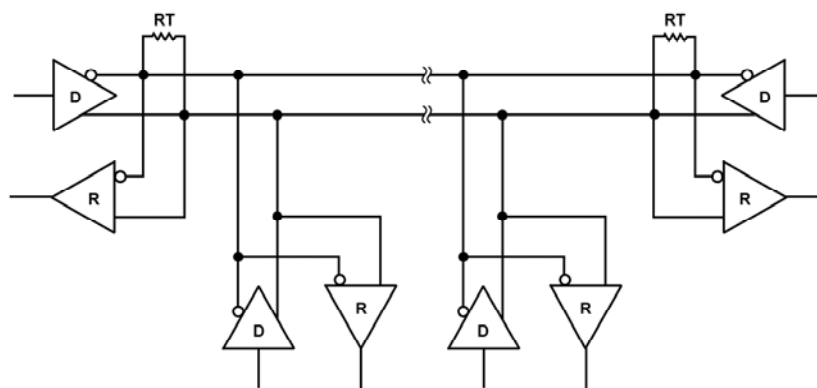


図 30. 代表的な RS-485 回路

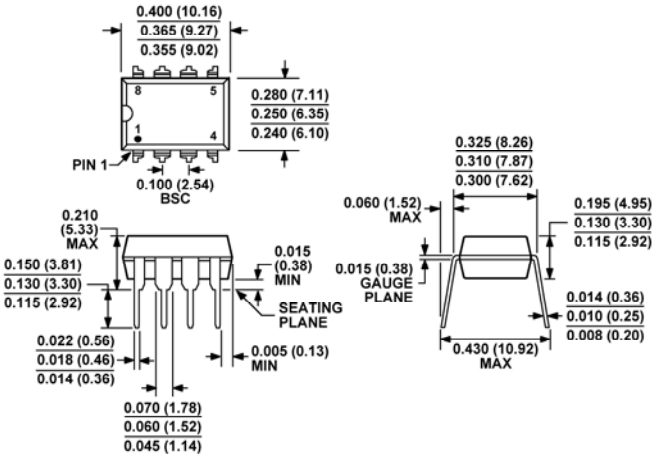
ケーブルとデータレート

RS-485 通信で使用される伝送線はツイストペア線です。ツイストペア・ケーブルは同相モード・ノイズを相殺させる性質を持ち、各ワイヤーを流れる電流から発生する磁界を相殺させるため、ペアの実効インダクタンスが小さくなります。

ADM488/ADM489 は、マルチポイント伝送線を使った双方向データ通信向けにデザインされています。マルチポイント伝送回路の代表的なアプリケーションを図 30 に示します。RS-485 伝送線には、最大 32 個のトランシーバを接続することができます。特定の時間に送信できるドライバは 1 個だけですが、複数のレシーバを同時にイネーブルすることができます。

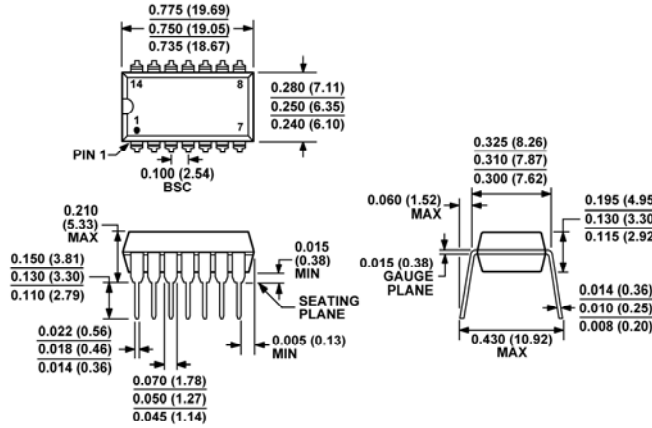
どの伝送線でも、反射を小さくすることが重要です。これは、ラインの特性インピーダンスに等しい抵抗を使ってラインの両端を終端することにより実現されます。本線から分岐する支線はできるだけ短くする必要があります。適切に終端された伝送線は、ドライバから純抵抗に見えます。

外形寸法



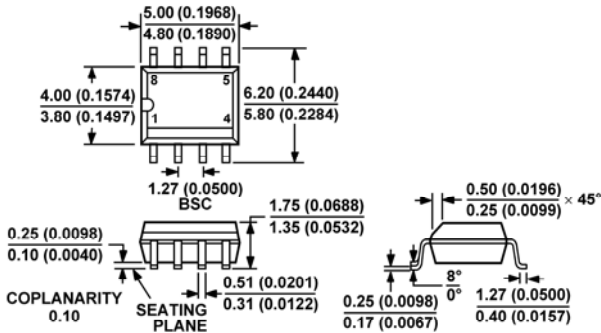
COMPLIANT TO JEDEC STANDARDS MS-001-BA
 CONTROLLING DIMENSIONS ARE IN INCHES; MILLIMETER DIMENSIONS (IN PARENTHESES) ARE ROUNDED-OFF INCH EQUIVALENTS FOR REFERENCE ONLY AND ARE NOT APPROPRIATE FOR USE IN DESIGN. CORNER LEADS MAY BE CONFIGURED AS WHOLE OR HALF LEADS.

図 31.8 ピン・プラスチック・デュアルインライン・パッケージ[PDIP] ナロー・ボディ(N-8) 寸法:インチ(mm)



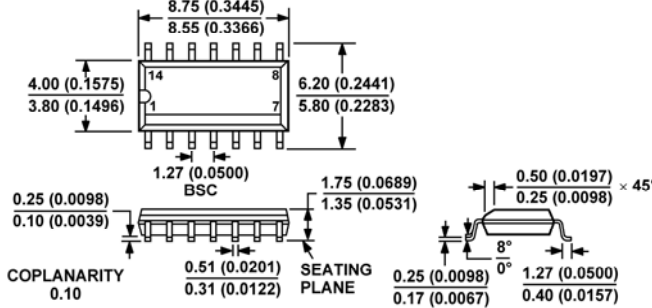
COMPLIANT TO JEDEC STANDARDS MS-001-AA
 CONTROLLING DIMENSIONS ARE IN INCHES; MILLIMETER DIMENSIONS (IN PARENTHESES) ARE ROUNDED-OFF INCH EQUIVALENTS FOR REFERENCE ONLY AND ARE NOT APPROPRIATE FOR USE IN DESIGN. CORNER LEADS MAY BE CONFIGURED AS WHOLE OR HALF LEADS.

図 33.14 ピン・プラスチック・デュアルインライン・パッケージ [PDIP] ナロー・ボディ(N-14) 寸法:インチ(mm)



COMPLIANT TO JEDEC STANDARDS MS-012-AA
 CONTROLLING DIMENSIONS ARE IN MILLIMETERS; INCH DIMENSIONS (IN PARENTHESES) ARE ROUNDED-OFF MILLIMETER EQUIVALENTS FOR REFERENCE ONLY AND ARE NOT APPROPRIATE FOR USE IN DESIGN.

図 32.8 ピン標準スモール・アウトライン・パッケージ[SOIC_N] ナロー・ボディ (R-8) 寸法: mm (インチ)



COMPLIANT TO JEDEC STANDARDS MS-012-AB
 CONTROLLING DIMENSIONS ARE IN MILLIMETERS; INCH DIMENSIONS (IN PARENTHESES) ARE ROUNDED-OFF MILLIMETER EQUIVALENTS FOR REFERENCE ONLY AND ARE NOT APPROPRIATE FOR USE IN DESIGN.

図 34.14 ピン標準スモール・アウトライン・パッケージ[SOIC_N] ナロー・ボディ (R-14) 寸法: mm (インチ)

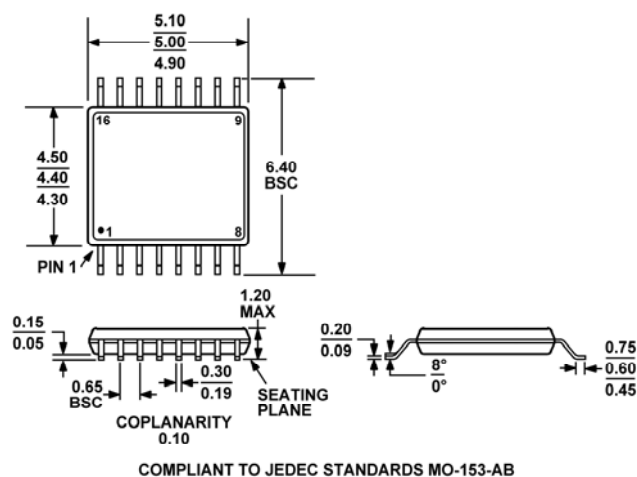


図 35. 16 ピン薄型シュリンク・スモール・アウトライン・パッケージ[TSSOP]
(RU-16)
寸法: mm

オーダー・ガイド

Model	Temperature Range	Package Description	Package Option
ADM488AN	-40°C to +85°C	8-Lead Plastic Dual In-Line Package [PDIP]	N-8
ADM488ANZ ¹	-40°C to +85°C	8-Lead Plastic Dual In-Line Package [PDIP]	N-8
ADM488AR	-40°C to +85°C	8-Lead Standard Small Outline Package [SOIC_N]	R-8
ADM488AR-REEL	-40°C to +85°C	8-Lead Standard Small Outline Package [SOIC_N]	R-8
ADM488AR-REEL7	-40°C to +85°C	8-Lead Standard Small Outline Package [SOIC_N]	R-8
ADM488ARZ ¹	-40°C to +85°C	8-Lead Standard Small Outline Package [SOIC_N]	R-8
ADM488ARZ-REEL ¹	-40°C to +85°C	8-Lead Standard Small Outline Package [SOIC_N]	R-8
ADM488ARZ-REEL7 ¹	-40°C to +85°C	8-Lead Standard Small Outline Package [SOIC_N]	R-8
ADM489AN	-40°C to +85°C	14-Lead Plastic Dual In-Line Package [PDIP]	N-14
ADM489ANZ ¹	-40°C to +85°C	14-Lead Plastic Dual In-Line Package [PDIP]	N-14
ADM489AR	-40°C to +85°C	14-Lead Standard Small Outline Package [SOIC_N]	R-14
ADM489AR-REEL	-40°C to +85°C	14-Lead Standard Small Outline Package [SOIC_N]	R-14
ADM489AR-REEL7	-40°C to +85°C	14-Lead Standard Small Outline Package [SOIC_N]	R-14
ADM489ARZ ¹	-40°C to +85°C	14-Lead Standard Small Outline Package [SOIC_N]	R-14
ADM489ARZ-REEL ¹	-40°C to +85°C	14-Lead Standard Small Outline Package [SOIC_N]	R-14
ADM489ARZ-REEL7 ¹	-40°C to +85°C	14-Lead Standard Small Outline Package [SOIC_N]	R-14
ADM489ARU	-40°C to +85°C	16-Lead Thin Shrink Small Outline Package [TSSOP]	RU-16
ADM489ARU-REEL	-40°C to +85°C	16-Lead Thin Shrink Small Outline Package [TSSOP]	RU-16
ADM489ARU-REEL7	-40°C to +85°C	16-Lead Thin Shrink Small Outline Package [TSSOP]	RU-16
ADM489ARUZ ¹	-40°C to +85°C	16-Lead Thin Shrink Small Outline Package [TSSOP]	RU-16
ADM489ARUZ-REEL ¹	-40°C to +85°C	16-Lead Thin Shrink Small Outline Package [TSSOP]	RU-16
ADM489ARUZ-REEL7 ¹	-40°C to +85°C	16-Lead Thin Shrink Small Outline Package [TSSOP]	RU-16

¹ Z = 鉛フリー・デバイス。