



±15 kV ESD保護機能付き デュアルRS-422 トランシーバ

データシート

ADM4168E

特長

RS-422 用デュアル・トランシーバ

バス入力/出力ピンの ESD 保護

±15 kV 人体モデル (HBM)

±8 kV IEC 61000-4-2、接触放電

±8 kV IEC 61000-4-2、空中放電

TIA/EIA-422-B および ITU-T recommendation V.11 に準拠

断線に対するフェイルセーフ・デザイン

5 V 電源アプリケーションに対応

低電源電流動作: 最大 9 mA

低いドライバ出力カスケード

レシーバ入力インピーダンス: 30 kΩ

レシーバ同相モード・レンジ: -7 V~+7 V

グリッチなしのパワーアップ/パワーダウン

16 ピン TSSOP パッケージ

動作温度範囲: -40°C~+85°C

アプリケーション

RS-422 インターフェース

高速データ・レートのモーター制御

シングルエンド/差動信号変換

1対1およびマルチドロップ伝送システム

概要

ADM4168E は、1対1およびマルチドロップ伝送線を使用する高速通信に適したデュアル RS-422 トランシーバを内蔵しています。平衡伝送線向けにデザインされた ADM4168E は、TIA/EIA-422-B に準拠しています。

差動ドライバ出力と差動レシーバ入力は、最大±15 kV の HBM と最大±8 kV の IEC 61000-4-2 (接触放電と空中放電)に対する保護を提供する静電保護回路を内蔵しています。

ADM4168E は 5 V 単電源で動作します。バスの輻輳または出力の短絡により発生する消費電力の増加を短絡保護回路により防止します。短絡保護回路は、故障状態で最大出力電流を 150 mA に制限します。

機能ブロック図

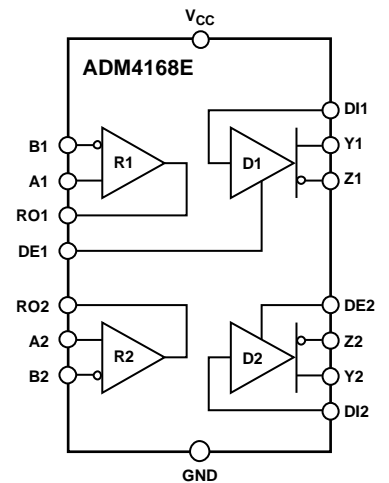


図 1.

ADM4168E のレシーバはフェイル・セーフ機能を持っているため、入力の未接続(フローティング)時にロジック出力状態はハイになります。

ADM4168E は商用温度範囲と工業温度範囲の仕様で、16 ピン TSSOP パッケージを採用しています。

目次

特長.....	1	ピン配置およびピン機能説明.....	6
アプリケーション.....	1	代表的な性能特性.....	7
機能ブロック図.....	1	テスト回路とスイッチング特性.....	9
概要.....	1	ドライバの測定.....	9
改訂履歴.....	2	レシーバの測定.....	9
仕様.....	3	動作原理.....	10
タイミング仕様.....	4	真理値表.....	10
絶対最大定格.....	5	外形寸法.....	11
熱抵抗.....	5	オーダー・ガイド.....	11
ESDの注意.....	5		

改訂履歴

9/12—Revision 0: Initial Version

仕様

4.5 V ≤ V_{CC} ≤ 5.5 V、特に指定がない限り、すべての最小/最大仕様は推奨動作範囲に適用。特に指定のない限り、すべての typ 仕様は、T_A = 25°C、V_{CC} = 5.0 V で規定します。

表 1.

Parameter	Symbol	Min	Typ	Max	Unit	Test Conditions/Comments
SUPPLY CURRENT						
Total Package	I _{CC}		4	6	mA	No load, drivers enabled V _I = V _{CC} or GND
			5	9	mA	V _I = 2.4 V or 0.5 V ¹
DRIVER						
Differential Outputs (Y1, Z1, Y2, Z2 Pins)						
Input Clamp Voltage	V _{IK}			-1.5	V	I _I = -18 mA
Output Voltage High	V _{OH}	2.4	3.5		V	V _{IH} = 2 V, V _{IL} = 0.8 V, I _{OH} = -20 mA
Output Voltage Low	V _{OL}		0.2	0.4	V	V _{IH} = 2 V, V _{IL} = 0.8 V, I _{OL} = 20 mA
Differential Output Voltage						
No Load	V _{OD1}	2.0		6.0	V	I _O = 0 mA
Outputs Loaded ²	V _{OD2}	2.0	3.7		V	R _L = 100 Ω (see Figure 11)
Δ V _{OD} for Complementary Output States	Δ V _{OD}			±0.4	V	R _L = 100 Ω (see Figure 11)
Common-Mode Output Voltage	V _{OC}			±3.0	V	R _L = 100 Ω (see Figure 11)
Δ V _{OC} for Complementary Output States	Δ V _{OC}			±0.4	V	R _L = 100 Ω (see Figure 11)
Output Leakage Current	I _O			100	μA	DE = 0 V, V _{CC} = 0 V or 5 V, V _O = 6 V
		-100			μA	DE = 0 V, V _{CC} = 0 V or 5 V, V _O = -0.25 V
Output Current (Short Circuit) ³	I _{OS}	-30		-150	mA	V _O = V _{CC} or GND
Input Capacitance	C _I		6		pF	
Logic Inputs (DI, DE Pins)						
Input Voltage High	V _{IH}	2.0			V	
Input Voltage Low	V _{IL}			0.8	V	
Input Current High	I _{IH}			1	μA	V _I = V _{CC} or V _{IH}
Input Current Low	I _{IL}			-1	μA	V _I = GND or V _{IL}
RECEIVER						
Differential Inputs (A1, B1, A2, B2 Pins)						
Differential Input Threshold Voltage ²	V _{TH}	-200		+200	mV	
Input Voltage Hysteresis	V _{HYS}		60		mV	
Input Current	I _I			1.5	mA	V _I = 7 V, other input at 0 V
				-2.5	mA	V _I = -7 V, other input at 0 V
Line Input Resistance	R _{IN}	12	30		kΩ	V _{IC} = -7 V to +7 V, other input at 0 V
Logic Outputs (RO1, RO2 Pins)						
Output Voltage High	V _{OH}	3.8	4.2		V	V _{ID} = 200 mV, I _{OH} = -6 mA
Output Voltage Low	V _{OL}		0.1	0.3	V	V _{ID} = -200 mV, I _{OL} = 6 mA

¹ 他の入力を V_{CC} または GND に接続して各入力を測定。

² 条件の詳細については、TIA/EIA-422-B を参照。

³ 同時に 1 つの出力しか短絡しない。短絡時間は 1 sec を超えない。

タイミング仕様

4.5 V \leq V_{CC} \leq 5.5 V、特に指定がない限り、すべての最小/最大仕様は推奨動作範囲に適用。特に指定のない限り、すべての typ 仕様は、T_A = 25°C、V_{CC} = 5.0 V で規定します。

表 2.

Parameter	Symbol	Min	Typ	Max	Unit	Test Conditions/Comments
DRIVER						
Propagation Delay	t _{DPLH} , t _{DPHL}		8	16	ns	R ₁ , R ₂ = 50 Ω; R ₃ = 500 Ω; C ₁ , C ₂ , C ₃ = 40 pF S1 open (see Figure 12 and Figure 13)
Driver Output Skew	t _{SK}		1.5	4	ns	S1 open (see Figure 12 and Figure 13)
Rise Time/Fall Time	t _{DR} , t _{DF}		5	10	ns	S1 open (see Figure 12 and Figure 13)
Enable Time	t _{ZH} , t _{ZL}		10	19	ns	S1 closed (see Figure 13 and Figure 14)
Disable Time	t _{HZ} , t _{LZ}		7	16	ns	S1 closed (see Figure 13 and Figure 14)
RECEIVER¹						
Propagation Delay	t _{RPLH} , t _{RPHL}	9	15	27	ns	C _L = 50 pF (see Figure 15 and Figure 16)
Transition Time	t _{TLH} , t _{THL}		4	9	ns	V _{IC} = 0 V, C _L = 50 pF (see Figure 15 and Figure 16)

¹ 他の入力を V_{CC} または GND に接続して各入力を測定。

絶対最大定格

表 3.

Parameter	Rating
V _{CC}	-0.3 V to +7 V
Digital Input Voltage (DE1, DE2)	-0.3 V to +7 V
Driver Input Voltage (DI1, DI2)	-0.3 V to +7 V
Receiver Output Voltage (RO1, RO2)	-0.3 V to V _{CC} + 0.3 V
Driver Output Voltage (Y1, Z1, Y2, Z2)	-0.3 V to +7 V
Receiver Input Voltage (A1, B1, A2, B2)	-14 V to +14 V
Operating Temperature Range	-40°C to +85°C
Storage Temperature Range	-65°C to +150°C
ESD Protection on Ax, Bx, Yx, and Zx	
Human Body Model (HBM)	±15 kV
IEC 61000-4-2, Contact Discharge	±8 kV
IEC 61000-4-2, Air Discharge	±8 kV

上記の絶対最大定格を超えるストレスを加えるとデバイスに恒久的な損傷を与えることがあります。この規定はストレス定格の規定のみを目的とするものであり、この仕様の動作のセクションに記載する規定値以上でのデバイス動作を定めたものではありません。デバイスを長時間絶対最大定格状態に置くとデバイスの信頼性に影響を与えます。

熱抵抗

θ_{JA} はワーストケース条件で規定。すなわち表面実装パッケージの場合、デバイスを回路ボードにハンダ付けした状態で規定。

表 4.熱抵抗

Package Type	θ_{JA}	Unit
16-Lead TSSOP	113	°C/W

ESD の注意



ESD（静電放電）の影響を受けやすいデバイスです。電荷を帯びたデバイスや回路ボードは、検知されないまま放電することがあります。本製品は当社独自の特許技術である ESD 保護回路を内蔵してはいますが、デバイスが高エネルギーの静電放電を被った場合、損傷を生じる可能性があります。したがって、性能劣化や機能低下を防止するため、ESD に対する適切な予防措置を講じることをお勧めします。

ピン配置およびピン機能説明

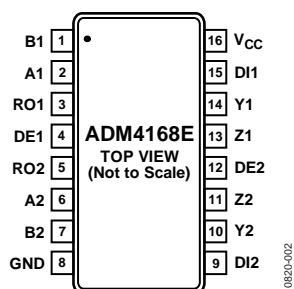


図 2. ピン配置

表 5. ピン機能の説明

ピン番号	記号	説明
1	B1	反転レシーバ入力 B、トランシーバ 1。
2	A1	非反転レシーバ入力 A、トランシーバ 1。
3	RO1	レシーバ出力、トランシーバ 1。
4	DE1	ドライバ出力イネーブル、トランシーバ 1。ハイ・レベルにすると差動ドライバ出力 Y1 と Z1 がイネーブルされ、ロー・レベルにすると差動ドライバ出力が高インピーダンス状態になります。
5	RO2	レシーバ出力、トランシーバ 2。
6	A2	非反転レシーバ入力 A、トランシーバ 2。
7	B2	反転レシーバ入力 B、トランシーバ 2。
8	GND	グラウンド。
9	DI2	ドライバ入力、トランシーバ 2。ドライバがイネーブルされた場合、DI2 をロー・レベルにすると、Y2 がロー・レベルに、Z2 がハイ・レベルに、それぞれなります。DI2 をハイ・レベルにすると Y2 がハイ・レベルに、Z2 がロー・レベルに、それぞれなります。
10	Y2	非反転ドライバ出力 Y、トランシーバ 2。
11	Z2	反転ドライバ出力 Z、トランシーバ 2。
12	DE2	ドライバ出力イネーブル、トランシーバ 2。ハイ・レベルにすると差動ドライバ出力 Y2 と Z2 がイネーブルされ、ロー・レベルにすると差動ドライバ出力が高インピーダンス状態になります。
13	Z1	反転ドライバ出力 Z、トランシーバ 1。
14	Y1	非反転ドライバ出力 Y、トランシーバ 1。
15	DI1	ドライバ入力、トランシーバ 1。ドライバがイネーブルされた場合、DI1 をロー・レベルにすると、Y1 がロー・レベルに、Z1 がハイ・レベルに、それぞれなります。DI1 をハイ・レベルにすると Y1 がハイ・レベルに、Z1 がロー・レベルに、それぞれなります。
16	Vcc	電源 (5 V ± 10%)。

代表的な性能特性

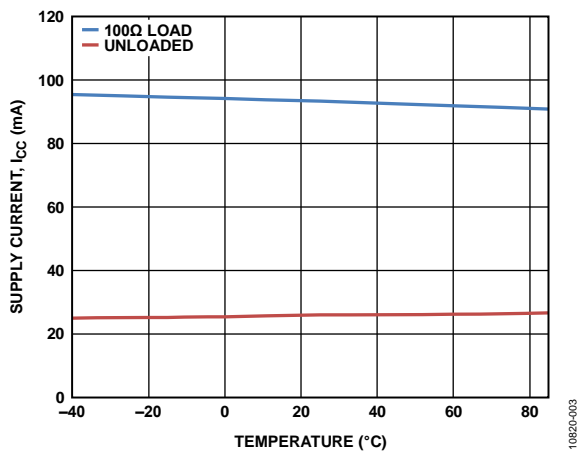


図 3.電源電流の温度特性、データ・レート = 10 Mbps

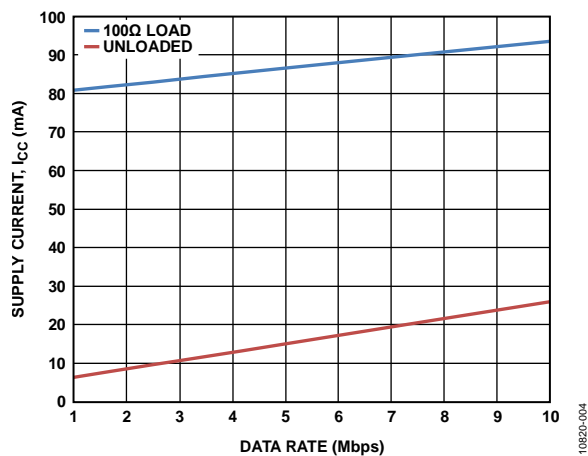


図 6.データ・レート対電源電流

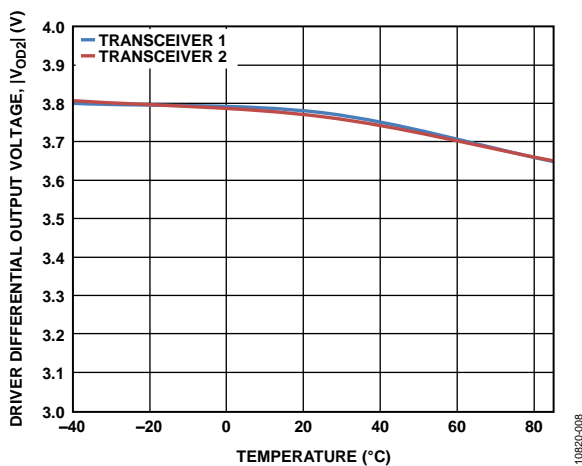


図 4.ドライバ差動出力電圧の温度特性

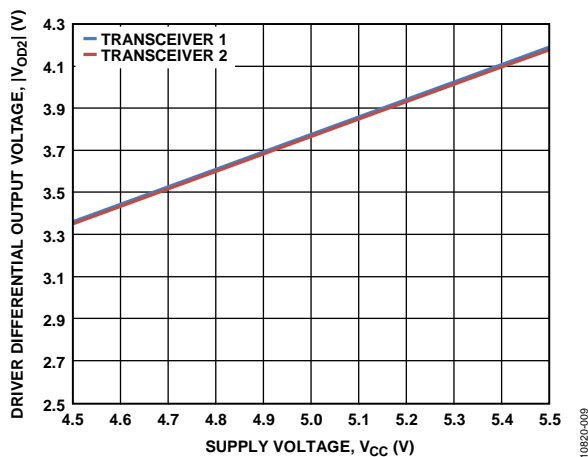


図 7.電源電圧対ドライバ差動出力電圧

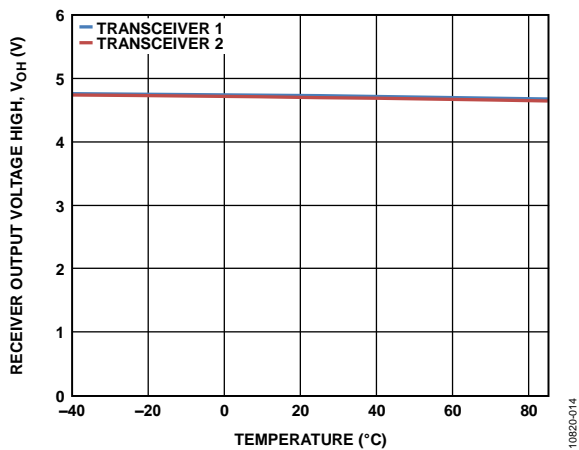


図 5.レシーバ出力電圧ハイ・レベルの温度特性

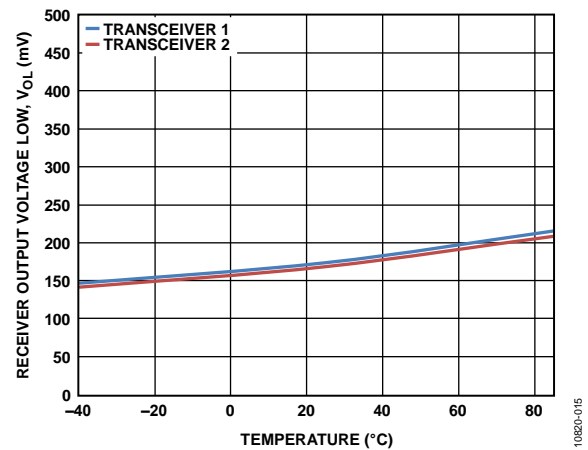


図 8.レシーバ出力電圧ロー・レベルの温度特性

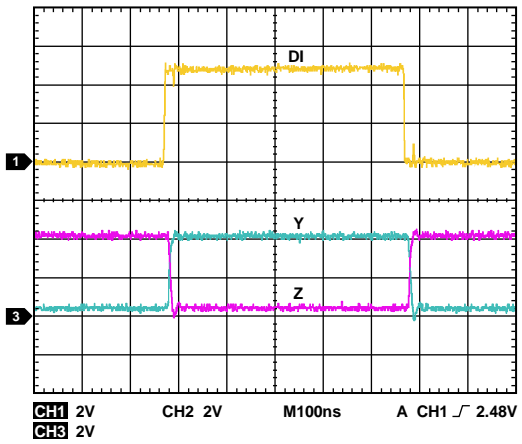


図 9. ドライバ出力

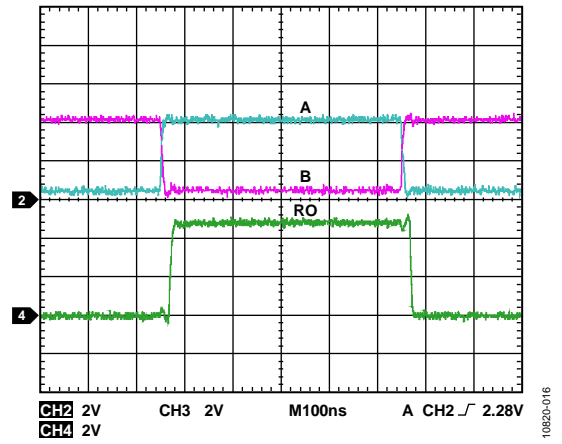


図 10. レシーバ出力

テスト回路とスイッチング特性

ドライバの測定

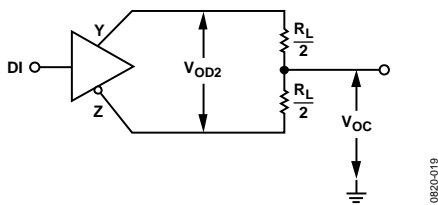
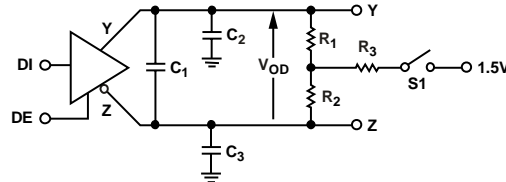
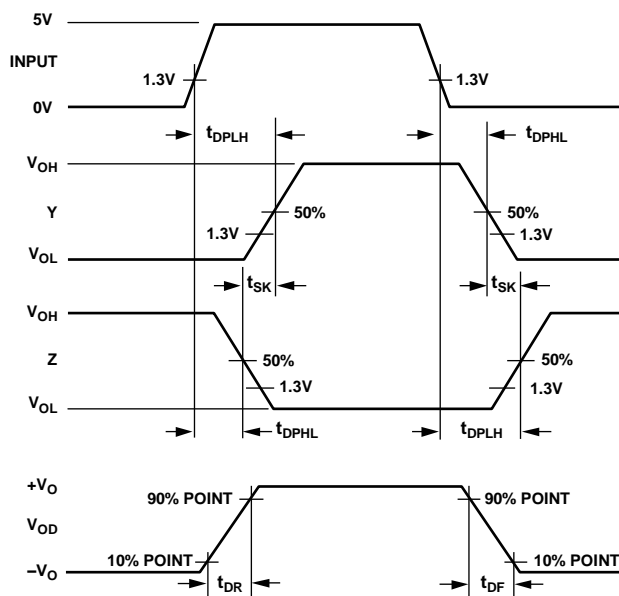


図 11. ドライバ電圧の測定



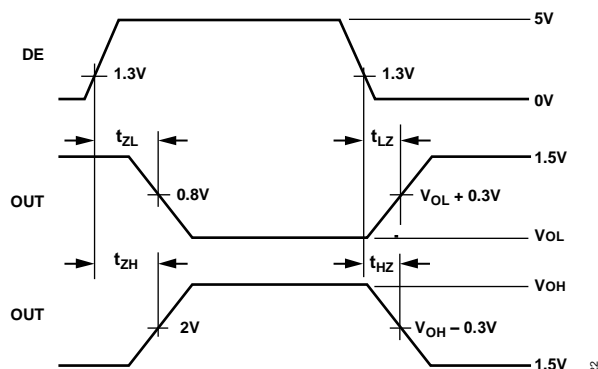
NOTES
1. C_1, C_2, C_3 INCLUDE PROBE/INSTRUMENT CAPACITANCE.

図 13. ドライバ・タイミング回路



NOTES
1. INPUT PULSE GENERATOR: PPR 1MHz; 50% DUTY CYCLE; $t_r, t_f \leq 6\text{ns}$.

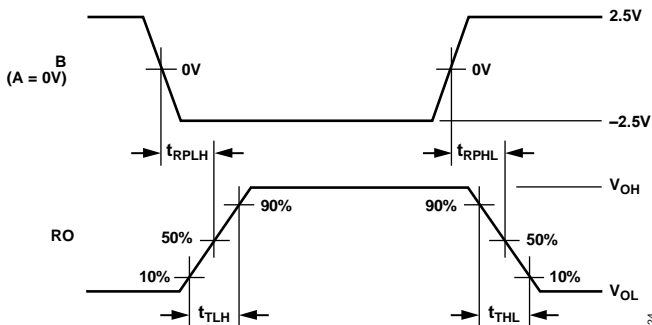
図 12. ドライバ伝搬遅延と立上がり/立下がりタイミング



NOTES
1. INPUT PULSE GENERATOR: PPR 1MHz; 50% DUTY CYCLE; $t_r, t_f \leq 6\text{ns}$.

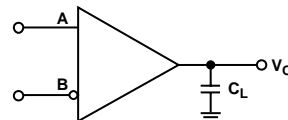
図 14. ドライバ・イネーブル/ディスエーブル・タイミング

レシーバの測定



NOTES
1. INPUT PULSE GENERATOR: PPR 1MHz; 50% DUTY CYCLE; $t_r, t_f \leq 6\text{ns}$.

図 15. レシーバ伝搬遅延と変化タイミング



NOTES
1. C_L INCLUDES PROBE/INSTRUMENT CAPACITANCE.

図 16. レシーバ・タイミング回路

動作原理

ADM4168E は、 $5\text{ V} \pm 10\%$ の単電源で動作するデュアル RS-422 トランシーバです。ADM4168E は平衡伝送線向けにデザインされ、TIA/EIA-422-B および ITU-T recommendation V.11 に準拠しています。各デバイスは 2 個の差動ライン・ドライバと 2 個の差動ラインレシーバを内蔵しているため全二重データ伝送に適しています。

レシーバはフェイル・セーフ機能を持っているため、入力の未接続(フローティング)時にロジックはハイ出力レベルになります。

ADM4168E は非常に小さい伝搬遅延を持つため、最大ボー・レート動作を確保します。ドライバのバランスが優れているため、歪みのない伝送を確保します。

もう 1 つの重要な仕様は、相補出力間のスキュー対策です。スキューが小さいため、システムのノイズ耐性が強化され、電磁干渉 (EMI) が小さくなります。

真理値表

表 6. 真理値表での省略表示

Letter	Description
H	High level
I	Indeterminate
L	Low level
X	Irrelevant
Z	High impedance (off)

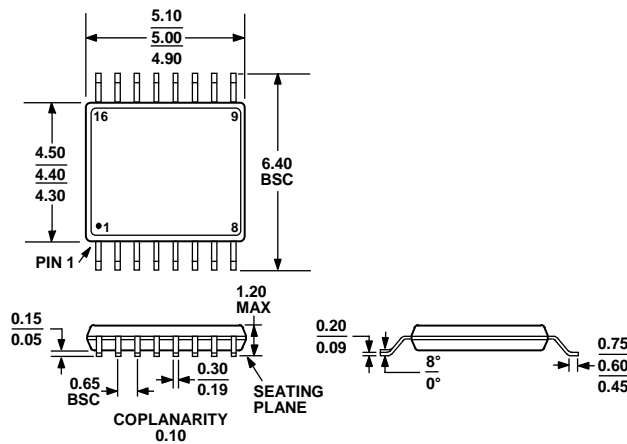
表 7. 送信 (各ドライバ)

Inputs		Outputs	
DE	DI	Z	Y
H	H	L	H
H	L	H	L
L	X	Z	Z

表 8. 受信 (各レシーバ)

Inputs	Output
A - B	RO
$\geq +0.2\text{ V}$	H
$\leq -0.2\text{ V}$	L
$-0.2\text{ V} < A - B < +0.2\text{ V}$	I
Inputs open	H

外形寸法



COMPLIANT TO JEDEC STANDARDS MO-153-AB

図 17.16 ピン薄型シュリンク・スモール・アウトライン・パッケージ[TSSOP]
(RU-16)
寸法: mm

オーダー・ガイド

Model ¹	Temperature Range	Package Description	Package Option
ADM4168EBRUZ	-40°C to +85°C	16-Lead Thin Shrink Small Outline Package [TSSOP]	RU-16
ADM4168EBRUZ-RL7	-40°C to +85°C	16-Lead Thin Shrink Small Outline Package [TSSOP]	RU-16
EVAL-ADM4168EEBZ		Evaluation Board	

¹ Z = RoHS 準拠製品。