

特長

2.5 kV 絶縁(電源とデータ)の RS-232 トランシーバ
isoPower 内蔵の絶縁型 DC/DC コンバータ

データ・レート: 460 kbps

Tx と Rx を各 1 個内蔵

EIA/TIA-232E 仕様に準拠

RIN ピンと TOUT ピンを ESD 保護

±8 kV:コンタクト放電

±15 kV:間隙放電

0.1 μF のチャージ・ポンプ・コンデンサを使用
同相モード・トランジェント耐性: 25 kV/μs 以上

安全性規定の認定(申請中)

UL 認識済み

2500 V rms、1 分間の UL 1577 規格に準拠

VDE の適合性認定済み

DIN V VDE V 0884-10 (VDE V 0884-10): 2006-12

$V_{IORM} = 560$ V peak

動作温度範囲: -40°C~+85°C

ワイド・ボディの 20 ピン SOIC パッケージを採用

アプリケーション

高ノイズ下のデータ通信

工業用通信

汎用 RS-232 データ・リンク

工業用/通信用診断ポート

医用装置

概要

ADM3251E は高速 1 チャンネルの絶縁型 RS-232/V.28 トランシーバ・デバイスであり、5 V の単電源で動作します。このデバイスの R_{IN} ピンと T_{OUT} ピンには高い ESD 保護機能があるため、電氣的に厳しい環境または RS-232 ケーブルが頻繁に抜き差しされる環境での動作に最適です。

ADM3251E は、isoPower™ (絶縁型電源)を内蔵するデュアル・チャンネル・デジタル・アイソレータを採用しています。外付けの絶縁型 DC/DC コンバータは不要です。アナログ・デバイスのチップ・スケールのトランス iCoupler®技術が、ロジック信号および DC/DC コンバータのアイソレーションに使われています。これにより、全体的なアイソレーション・ソリューションが実現されています。

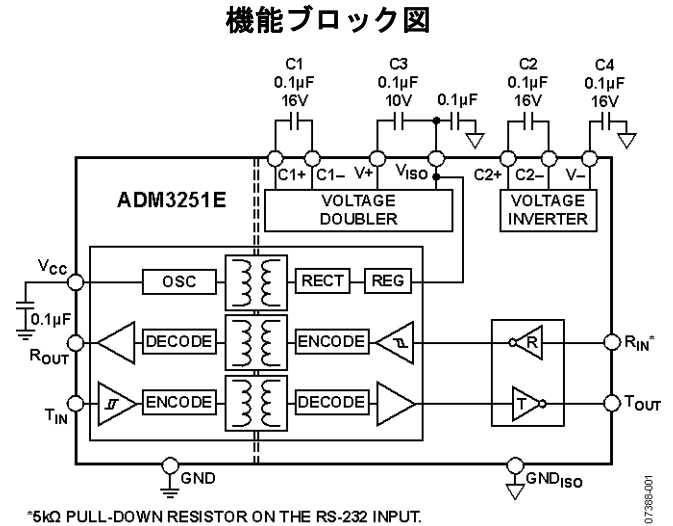


図 1.

ADM3251E は EIA/TIA-232E 仕様と ITU-T V.28 仕様を満たし、最大 460 kbps のデータ・レートで動作します。

電圧ダブル/インバータに対して 4 個の外付け 0.1 μF チャージ・ポンプ・コンデンサを使い、5 V の単電源で動作することができます。

ADM3251E は 20 ピンのワイド・ボディ SOIC パッケージを採用し、-40°C~+85°C の温度範囲で仕様が規定されています。

アナログ・デバイセズ社は、提供する情報が正確で信頼できるものであることを期していますが、その情報の利用に関して、あるいは利用によって生じる第三者の特許やその他の権利の侵害に関して一切の責任を負いません。また、アナログ・デバイセズ社の特許または特許の権利の使用を明示的または暗示的に許諾するものでもありません。仕様は、予告なく変更される場合があります。本紙記載の商標および登録商標は、各社の所有に属します。
※日本語データシートは REVISION が古い場合があります。最新の内容については、英語版をご参照ください。

©2008 Analog Devices, Inc. All rights reserved.

目次

| | | | |
|--|---|---|----|
| 特長 | 1 | ピン配置およびピン機能説明 | 9 |
| アプリケーション | 1 | 代表的な性能特性 | 10 |
| 機能ブロック図 | 1 | 動作原理 | 12 |
| 概要 | 1 | 電源とデータのアイソレーション | 12 |
| 改訂履歴 | 2 | チャージ・ポンプ電圧コンバータ | 13 |
| 仕様 | 3 | EIA/TIA-232E トランスミッタから 5.0 V ロジックへの変換 | 13 |
| パッケージ特性 | 6 | EIA/TIA-232E から 5 V ロジック・レシーバへの変換 | 13 |
| 適用規格(申請中) | 6 | 高いポーレート | 13 |
| 絶縁および安全性関連の仕様 | 6 | 熱解析 | 13 |
| DIN V VDE V 0884-10 (VDE V 0884-10): 2006-12 絶縁特性(申請中) | 7 | PCB レイアウト | 14 |
| 絶対最大定格 | 8 | 絶縁寿命 | 14 |
| ESD の注意 | 8 | 外形寸法 | 15 |
| | | オーダー・ガイド | 15 |

改訂履歴

| | |
|---|----|
| 9/08—Rev. 0 to Rev. A | |
| Changes to Timing Parameters in Table 1 | 3 |
| Changes to Timing Parameters in Table 2 | 4 |
| Changes to Ordering Guide | 14 |
| 7/08—Revision 0: Initial Version | |

仕様

特に指定のない限り、すべての電圧はグラウンド基準、すべての最小/最大仕様は推奨動作範囲に適用、 $T_A = 25^\circ\text{C}$ 、 $V_{CC} = 5.0\text{ V}$ (DC/DC コンバータをイネーブル)。

表 1.

| Parameter | Min | Typ | Max | Unit | Test Conditions/Comments |
|---|----------------|----------------|--------------|-------------------|--|
| DC CHARACTERISTICS | | | | | |
| V_{CC} Operating Voltage Range | 4.5 | | 5.5 | V | |
| DC-to-DC Converter Enable Threshold, $V_{CC(\text{ENABLE})}$ ¹ | 4.5 | | | V | |
| DC-to-DC Converter Disable Threshold, $V_{CC(\text{DISABLE})}$ ¹ | | | 3.7 | V | |
| DC-to-DC Converter Enabled | | | | | |
| Input Supply Current, $I_{CC(\text{ENABLE})}$ | | | 110 | mA | $V_{CC} = 5.5\text{ V}$, no load |
| | | | 145 | mA | $V_{CC} = 5.5\text{ V}$, $R_L = 3\text{ k}\Omega$ |
| V_{ISO} Output ² | | 5.0 | | V | $I_{ISO} = 0\text{ }\mu\text{A}$ |
| LOGIC | | | | | |
| Transmitter Input, T_{IN} | | | | | |
| Logic Input Current, I_{TIN} | -10 | +0.01 | +10 | μA | |
| Logic Low Input Threshold, V_{TINL} | | | $0.3 V_{CC}$ | V | |
| Logic High Input Threshold, V_{TINH} | $0.7 V_{CC}$ | | | V | |
| Receiver Output, R_{OUT} | | | | | |
| Logic High Output, V_{ROUTH} | $V_{CC} - 0.1$ | V_{CC} | | V | $I_{ROUTH} = -20\text{ }\mu\text{A}$ |
| | $V_{CC} - 0.5$ | $V_{CC} - 0.3$ | | V | $I_{ROUTH} = -4\text{ mA}$ |
| Logic Low Output, V_{ROUTL} | | 0.0 | 0.1 | V | $I_{ROUTH} = 20\text{ }\mu\text{A}$ |
| | | 0.3 | 0.4 | V | $I_{ROUTH} = 4\text{ mA}$ |
| RS-232 | | | | | |
| Receiver, R_{IN} | | | | | |
| EIA-232 Input Voltage Range ³ | -30 | | +30 | V | |
| EIA-232 Input Threshold Low | 0.6 | 2.0 | | V | |
| EIA-232 Input Threshold High | | 2.1 | 2.4 | V | |
| EIA-232 Input Hysteresis | | 0.1 | | V | |
| EIA-232 Input Resistance | 3 | 5 | 7 | $\text{k}\Omega$ | |
| Transmitter, T_{OUT} | | | | | |
| Output Voltage Swing (RS-232) | ± 5 | ± 5.7 | | V | $R_L = 3\text{ k}\Omega$ to GND |
| Transmitter Output Resistance | 300 | | | Ω | $V_{ISO} = 0\text{ V}$ |
| Output Short-Circuit Current (RS-232) | | ± 12 | | mA | |
| TIMING CHARACTERISTICS | | | | | |
| Maximum Data Rate | 460 | | | kbps | $R_L = 3\text{ k}\Omega$ to $7\text{ k}\Omega$, $C_L = 50\text{ pF}$ to 1000 pF |
| Receiver Propagation Delay | | | | | |
| t_{PHL} | | 190 | | ns | |
| t_{PLH} | | 135 | | ns | |
| Transmitter Propagation Delay | | 650 | | ns | $R_L = 3\text{ k}\Omega$, $C_L = 1000\text{ pF}$ |
| Transmitter Skew | | 80 | | ns | |
| Receiver Skew | | 70 | | ns | |
| Transition Region Slew Rate ³ | 5.5 | 10 | 30 | V/ μs | +3 V to -3 V or -3 V to +3 V, $V_{CC} = +3.3\text{ V}$, $R_L = +3\text{ k}\Omega$, $C_L = 1000\text{ pF}$, $T_A = 25^\circ\text{C}$ |
| AC SPECIFICATIONS | | | | | |
| Output Rise/Fall Time, t_R/t_F (10% to 90%) | | 2.3 | | ns | $C_L = 15\text{ pF}$, CMOS signal levels |
| Common-Mode Transient Immunity at Logic High Output ⁴ | 25 | | | kV/ μs | $V_{CM} = 1\text{ kV}$, transient magnitude = 800 V |
| Common-Mode Transient Immunity at Logic Low Output ⁴ | 25 | | | kV/ μs | $V_{CM} = 1\text{ kV}$, transient magnitude = 800 V |
| ESD PROTECTION (R_{IN} And T_{OUT} PINS) | | | | | |
| | | ± 15 | | kV | Human body model air discharge |
| | | ± 8 | | kV | Human body model contact discharge |

¹ イネーブル/ディスエーブル・スレッシュホールドは V_{CC} 電圧です。この電圧で内蔵の DC/DC コンバータがイネーブル/ディスエーブルされます。

² データシート仕様を維持するためには、 V_{ISO} から電流を取り出さないください。

³ デザインで保証します。

⁴CMは、仕様に準拠した動作をしている間に維持できる同相モード電圧の最大スルーレートです。V_{CM}は、ロジック側とバス側との間の同相モード電位差です。過渡電圧振幅は、同相モードの平衡が失われる範囲を表します。同相モード電圧スルー・レートは、立ち上がりと立ち下りの両同相モード電圧エッジに適用されます。

特に指定のない限り、すべての電圧はグラウンド基準、すべての最小/最大仕様は推奨動作範囲に適用、 $T_A = 25^\circ\text{C}$ 、 $V_{CC} = 3.3\text{ V}$ (DC/DC コンバータをディスエーブル)、2次側電源は外部から $V_{ISO} = 3.3\text{ V}$ により供給。

表 2.

| Parameter | Min | Typ | Max | Unit | Test Conditions/Comments |
|---|----------------|----------------|----------|-------------------|--|
| DC CHARACTERISTICS | | | | | |
| V_{CC} Operating Voltage Range | 3.0 | | 3.7 | V | |
| DC-to-DC Converter Disable Threshold, $V_{CC(DISABLE)}$ ¹ | | | 3.7 | V | |
| DC-to-DC Converter Disabled V_{ISO} ² | 3.0 | | 5.5 | V | |
| Primary Side Supply Input Current, $I_{CC(DISABLE)}$ | | | 1.5 | mA | No load |
| Secondary Side Supply Input Current, $I_{ISO(DISABLE)}$ | | | 12 | mA | $V_{ISO} = 5.5\text{ V}$, $R_L = 3\text{ k}\Omega$ |
| Secondary Side Supply Input Current, $I_{ISO(DISABLE)}$ | | 6.2 | | mA | $R_L = 3\text{ k}\Omega$ |
| LOGIC | | | | | |
| Transmitter Input, T_{IN} | | | | | |
| Logic Input Current, I_{TIN} | -10 | +0.01 | +10 | μA | |
| Logic Low Input Threshold, V_{TINL} | | | 0.3 | V | |
| | | | V_{CC} | | |
| Logic High Input Threshold, V_{TINH} | 0.7 V_{CC} | | | V | |
| Receiver Output, R_{OUT} | | | | | |
| Logic High Output, V_{ROUTH} | $V_{CC} - 0.1$ | V_{CC} | | V | $I_{ROUTH} = -20\ \mu\text{A}$ |
| | $V_{CC} - 0.5$ | $V_{CC} - 0.3$ | | V | $I_{ROUTH} = -4\ \text{mA}$ |
| Logic Low Output, V_{ROUTL} | | 0.0 | 0.1 | V | $I_{ROUTH} = 20\ \mu\text{A}$ |
| | | 0.3 | 0.4 | V | $I_{ROUTH} = 4\ \text{mA}$ |
| RS-232 | | | | | |
| Receiver, R_{IN} | | | | | |
| EIA-232 Input Voltage Range ³ | -30 | | +30 | V | |
| EIA-232 Input Threshold Low | 0.6 | 1.3 | | V | |
| EIA-232 Input Threshold High | | 1.6 | 2.4 | V | |
| EIA-232 Input Hysteresis | | 0.3 | | V | |
| EIA-232 Input Resistance | 3 | 5 | 7 | $\text{k}\Omega$ | |
| Transmitter, T_{OUT} | | | | | |
| Output Voltage Swing (RS-232) | ± 5 | ± 5.7 | | V | $R_L = 3\text{ k}\Omega$ to GND |
| Transmitter Output Resistance | 300 | | | Ω | $V_{ISO} = 0\text{ V}$ |
| Output Short-Circuit Current (RS-232) | | ± 11 | | mA | |
| TIMING CHARACTERISTICS | | | | | |
| Maximum Data Rate | 460 | | | kbps | $R_L = 3\text{ k}\Omega$ to 7 $\text{k}\Omega$, $C_L = 50\text{ pF}$ to 1000 pF |
| Receiver Propagation Delay | | | | | |
| t_{PHL} | | 190 | | ns | |
| t_{PLH} | | 135 | | ns | |
| Transmitter Propagation Delay | | 650 | | ns | $R_L = 3\text{ k}\Omega$, $C_L = 1000\text{ pF}$ |
| Transmitter Skew | | 80 | | ns | |
| Receiver Skew | | 55 | | ns | |
| Transition Region Slew Rate ³ | 5.5 | 10 | 30 | V/ μs | +3 V to -3 V or -3 V to +3 V, $V_{CC} = 3.3\text{ V}$, $R_L = 3\text{ k}\Omega$, $C_L = 1000\text{ pF}$, $T_A = 25^\circ\text{C}$ |
| AC SPECIFICATIONS | | | | | |
| Output Rise/Fall Time, t_r/t_f (10% to 90%) | | 2.3 | | ns | $C_L = 15\text{ pF}$, CMOS signal levels |
| Common-Mode Transient Immunity at Logic High Output ⁴ | 25 | | | kV/ μs | $V_{CM} = 1\text{ kV}$, transient magnitude = 800 V |
| Common-Mode Transient Immunity at Logic Low Output ⁴ | 25 | | | kV/ μs | $V_{CM} = 1\text{ kV}$, transient magnitude = 800 V |
| ESD PROTECTION (R_{IN} AND T_{OUT} PINS) | | | | | |
| | | ± 15 | | kV | Human body model air discharge |
| | | ± 8 | | kV | Human body model contact discharge |

¹ イネーブル/ディスエーブル・スレッシュホールドは V_{CC} 電圧です。この電圧で内蔵の DC/DC コンバータがイネーブル/ディスエーブルされます。

² データシート仕様を維持するためには、 V_{ISO} から電流を取り出さないでください。

³ デザインで保証します。

⁴ CM は、仕様に準拠した動作をしている間に維持できる同相モード電圧の最大スルーレートです。 V_{CM} は、ロジック側とバス側との間の同相モード電位差です。過渡電圧振幅は、同相モードの平衡が失われる範囲を表します。同相モード電圧スルーレートは、立ち上がりとしち下がり両同相モード電圧エッジに適用されます。

パッケージ特性

表 3.

| Parameter | Symbol | Min | Typ | Max | Unit | Test Conditions |
|---------------------------------------|------------------|-----|------------------|-----|------|-----------------|
| Resistance (Input-Output) | R _{I-O} | | 10 ¹² | | Ω | f = 1 MHz |
| Capacitance (Input-Output) | C _{I-O} | | 2.2 | | pF | |
| Input Capacitance | C _I | | 4.0 | | pF | |
| IC Junction-to-Air Thermal Resistance | θ _{JA} | | 47.05 | | °C/W | |

適用規格(申請中)

表 4.

| UL ¹ | VDE |
|--|--|
| 1577 Component Recognition Program (Pending) Single/Basic Insulation, 2500 V rms Isolation Rating | To be certified according to DIN V VDE V 0884-10 (VDE V 0884-10):2006-12 ² Reinforced insulation, 560 V peak |

¹ UL1577 に従い、絶縁テスト電圧 ≥ 3,000 V rms を 1 秒間加えて各 ADM3251E を確認テストします(リーク電流検出規定値 = 5 μ A)。

² DIN V VDE V 0884-10 に従い、各 ADM3251E に 1,050 V_{peak} 以上の絶縁テスト電圧を 1 秒間加えることによりテストして保証されています(部分放電の検出規定値 = 5 pC)。

絶縁および安全性関連の仕様

表 5.

| Parameter | Symbol | Value | Unit | Conditions |
|--|-------------------|-------|--------|--|
| Rated Dielectric Insulation Voltage | | 2500 | V rms | 1 minute duration |
| Minimum External Air Gap (Clearance) | L(I01) | 7.7 | mm | Measured from input terminals to output terminals, shortest distance through air |
| Minimum External Tracking (Creepage) | L(I02) | 4.16 | mm | Measured from input terminals to output terminals, shortest distance path along body |
| Minimum Internal Gap (Internal Clearance) | | 0.017 | mm | Distance through insulation |
| Tracking Resistance (Comparative Tracking Index) | CTI | >175 | V | DIN IEC 112/VDE 0303 Part 1 |
| Isolation Group | | IIIa | | Material group (DIN VDE 0110, 1/89, Table 1) |
| Maximum Working Voltage Compatible with 50-Year Service Life | V _{IORM} | 425 | V peak | Continuous peak voltage across the isolation barrier |

DIN V VDE V 0884-10 (VDE V 0884-10): 2006-12 絶縁特性(申請中)

このアイソレータは、安全性制限値データ以内での強化アイソレーションに対して有効です。安全性データの維持は、保護回路を使って確実にする必要があります。

表 6.

| Description | Conditions | Symbol | Characteristic | Unit |
|--|---|------------|---------------------|--------------------|
| Installation Classification per DIN VDE 0110 For Rated Mains Voltage ≤ 150 V rms For Rated Mains Voltage ≤ 300 V rms | | | I to IV I to III | |
| Climatic Classification | | | 40/105/21 | |
| Pollution Degree (DIN VDE 0110, Table 1) | | | 2 | |
| Maximum Working Insulation Voltage | | V_{IORM} | 424 | V peak |
| Input-to-Output Test Voltage Method b1 | $V_{IORM} \times 1.875 = V_{PR}$, 100% production test, $t_m = 1$ sec, partial discharge < 5 pC | V_{PR} | 795 | V peak |
| Method a After Environmental Test Subgroup 1 | $V_{IORM} \times 1.6 = V_{PR}$, $t_m = 60$ sec, partial discharge < 5 pC | V_{PR} | 680 | V peak |
| After Input and/or Safety Subgroup 2/Subgroup 3 | $V_{IORM} \times 1.2 = V_{PR}$, $t_m = 60$ sec, partial discharge < 5 pC | V_P | 510 | V peak |
| Highest Allowable Overvoltage | Transient overvoltage, $t_{TR} = 10$ sec | V_{TR} | 4000 | V peak |
| Safety-Limiting Values | Maximum value allowed in the event of a failure | | | |
| Case Temperature | | T_S | 150 | $^{\circ}\text{C}$ |
| Supply Current | | I_{S1} | 531 | mA |
| Insulation Resistance at T_S | $V_{IO} = 500$ V | R_S | $>10^9$ | Ω |

絶対最大定格

表 7.

| Parameter | Rating |
|---|-------------------------------------|
| V _{CC} , V _{ISO} | -0.3 V to +6 V |
| V+ | (V _{CC} - 0.3 V) to +13 V |
| V- | -13 V to +0.3 V |
| Input Voltages | |
| T _{IN} | -0.3 V to (V _{CC} + 0.3 V) |
| R _{IN} | ±30 V |
| Output Voltages | |
| T _{OUT} | ±15 V |
| R _{OUT} | -0.3 V to (V _{CC} + 0.3 V) |
| Short-Circuit Duration | |
| T _{OUT} | Continuous |
| Power Dissipation | |
| θ _{JA} , Thermal Impedance | 47.05°C/W |
| Operating Temperature Range | |
| Industrial | -40°C to +85°C |
| Storage Temperature Range | -65°C to +150°C |
| Pb-Free Temperature (Soldering, 30 sec) | 260°C |

上記の絶対最大定格を超えるストレスを加えるとデバイスに恒久的な損傷を与えることがあります。この規定はストレス定格の規定のみを目的とするものであり、この仕様の動作の節に記載する規定値以上でのデバイス動作を定めたものではありません。デバイスを長時間絶対最大定格状態に置くとデバイスの信頼性に影響を与えます。

ESD の注意



ESD（静電放電）の影響を受けやすいデバイスです。電荷を帯びたデバイスや回路ボードは、検知されないまま放電することがあります。本製品は当社独自の特許技術である ESD 保護回路を内蔵してはいますが、デバイスが高エネルギーの静電放電を被った場合、損傷を生じる可能性があります。したがって、性能劣化や機能低下を防止するため、ESD に対する適切な予防措置を講じることをお勧めします。

ピン配置およびピン機能説明

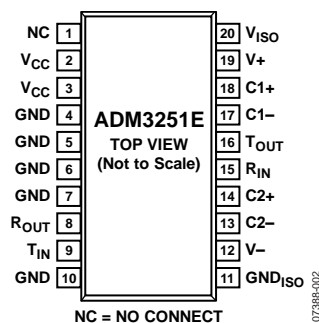


図 2. ピン配置

表 8. ピン機能の説明

| ピン番号 | 記号 | 説明 |
|------------|----------------------------------|--|
| 1 | NC | 未接続。このピンは未接続のままにしておく必要があります。 |
| 2、3 | V _{CC} | 電源入力。0.1 μ F のデカップリング・コンデンサを V _{CC} とグラウンドの間に接続する必要があります。4.5 V ~ 5.5 V の電圧を V _{CC} ピンに加えると、内蔵の DC/DC コンバータがイネーブルされます。この電圧を 3.0 V ~ 3.7 V にすると、内蔵の DC/DC コンバータがディスエーブルされます。 |
| 4、5、6、7、10 | GND | グラウンド・ピン。 |
| 8 | R _{OUT} | レシーバ出力。このピン出力は CMOS ロジック・レベルです。 |
| 9 | T _{IN} | トランスミッタ(ドライバ)入力。このピンは、TTL/CMOS レベルを受け付けます。 |
| 11 | GND _{ISO} | アイソレーション 1 次側のグラウンド・リファレンス電圧。 |
| 12 | V ₋ | 内部発生の負電源。 |
| 13、14 | C2 ₋ 、C2 ₊ | チャージ・ポンプ・コンデンサの正接続と負接続。外付けコンデンサ C2 はこれらのピンの間に接続します。0.1 μ F のコンデンサが推奨されますが、10 μ F までの大きなコンデンサを使うこともできます。 |
| 15 | R _{IN} | レシーバ入力。この入力は、RS-232 信号レベルを受け付けます。 |
| 16 | T _{OUT} | トランスミッタ(ドライバ)出力。この出力は、RS-232 信号レベルです。 |
| 17、18 | C1 ₋ 、C1 ₊ | チャージ・ポンプ・コンデンサの正接続と負接続。外付けコンデンサ C1 はこれらのピンの間に接続します。0.1 μ F のコンデンサが推奨されますが、10 μ F までの大きなコンデンサを使うこともできます。 |
| 19 | V ₊ | 内部発生の正電源。 |
| 20 | V _{ISO} | アイソレータ 2 次側の絶縁電源電圧。0.1 μ F のデカップリング・コンデンサを V _{ISO} とグラウンドの間に接続する必要があります。DC/DC コンバータをイネーブルするときは、V _{ISO} ピンを外付け回路の電源として使うことはできません。内蔵 DC/DC コンバータをディスエーブルするときは、このピンに 3.0 V ~ 5.5 V の電圧を加えて 2 次側の電源を供給します。 |

代表的な性能特性

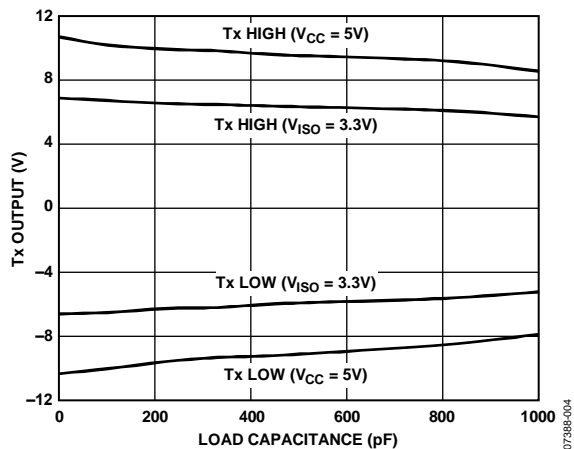


図 3. トランスミッタ出力電圧のハイ/ロー・レベル対負荷容量 460 kbps

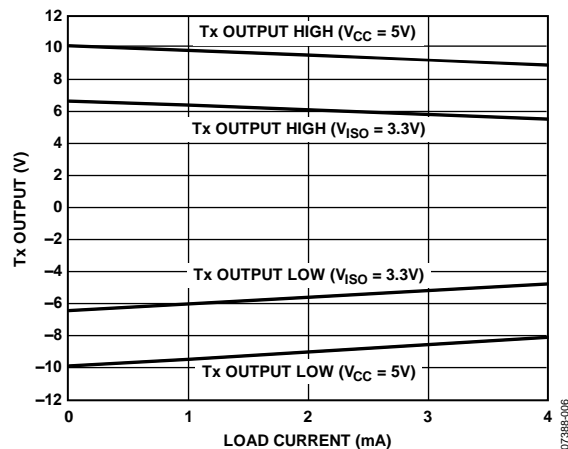


図 6. トランスミッタ出力電圧のハイ/ロー・レベル対負荷電流

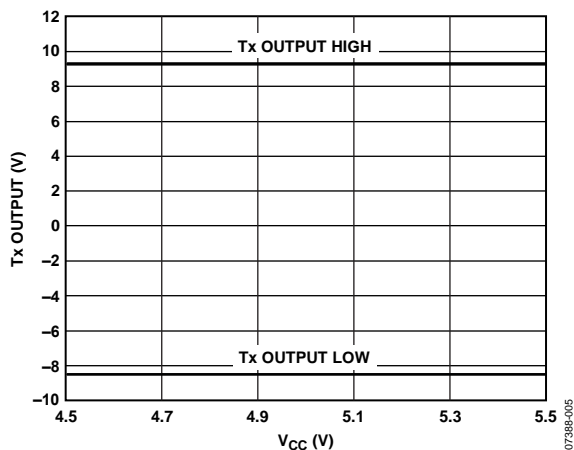


図 4. トランスミッタ出力電圧のハイ/ロー・レベル対 V_{CC} $R_L = 3\text{ k}\Omega$

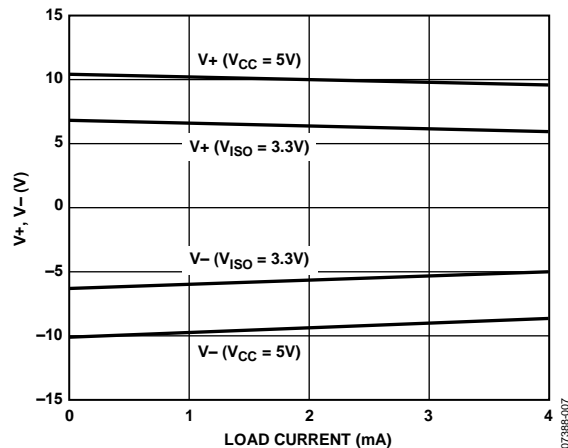


図 7. チャージ・ポンプ V_+ 、 V_- 対負荷電流

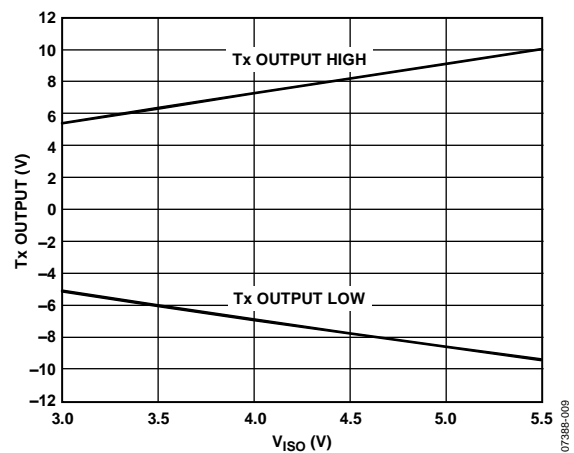


図 5. トランスミッタ出力電圧のハイ/ロー・レベル対 V_{ISO} $R_L = 3\text{ k}\Omega$

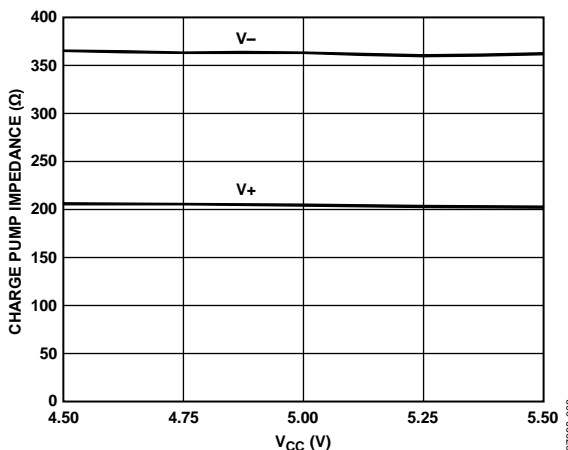


図 8. チャージ・ポンプ・インピーダンス対 V_{CC}

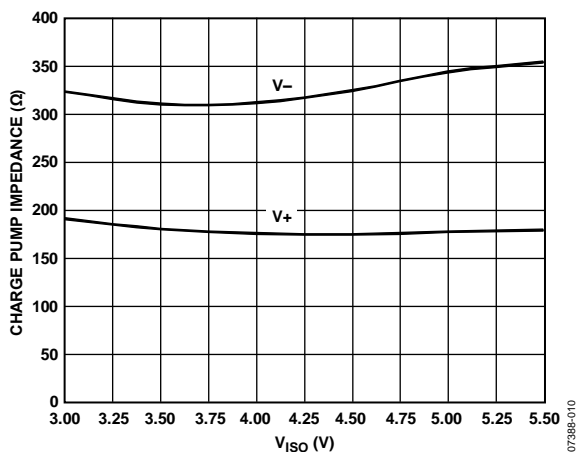


図 9. チャージ・ポンプ・インピーダンス対 V_{ISO}

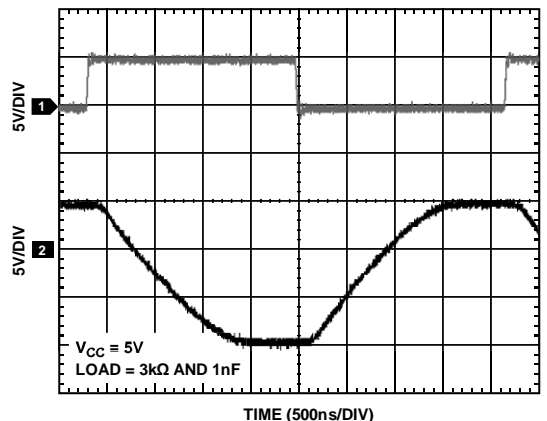


図 11. 460 kbps データの送信

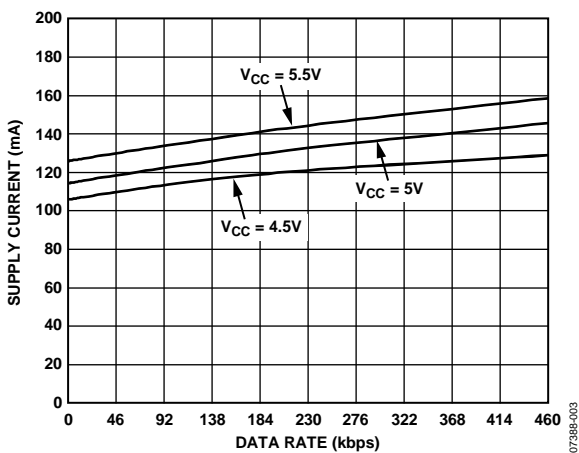


図 10.1 次側電源電流対データレート

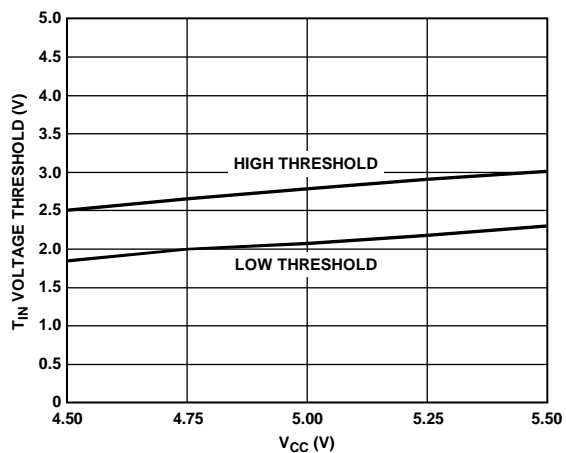


図 12. T_{IN} 電圧スレッシュヨールド対 V_{CC}

動作原理

ADM3251E は高速 1 チャンネルの絶縁型 RS-232 トランシーバ・デバイスであり、5 V の単電源で動作します。

内部回路は次のメイン・セクションから構成されています。

- 電源とデータのアイソレーション
- チャージ・ポンプ電圧コンバータ
- EIA/TIA-232E トランスミッタから 5.0 V ロジックへの変換
- EIA/TIA-232E から 5.0 V ロジック・レシーバへの変換

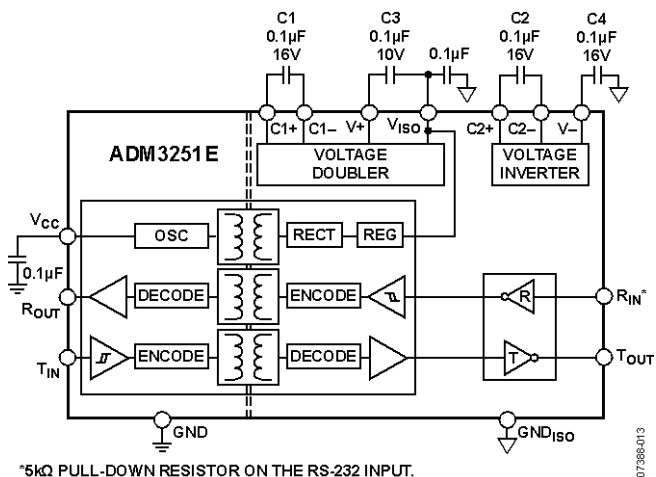


図 13.機能ブロック図

電源とデータのアイソレーション

ADM3251E の DC/DC コンバータ・セクションは、現代の電源デザインで広く採用されている原理に基づいて動作します。V_{CC} 電源は、チップ・スケールの中空トランスへ流れる電流をスイッチする発振回路に電源を供給します。電源は 2 次側に変換され、そこで高い DC 電圧に整流されます。電源は約 5.0 V にリニア整流され、2 次側のデータ・セクションと V_{ISO} ピンに加えられます。V_{ISO} ピンは、外付け回路の電源として使うことはできません。

発振器は負荷に無関係な一定の高周波で動作するため、出力電圧のレギュレーション処理で大きな電力が内部で消費されます。トランス・コイルと部品のスペース制約によっても、内部消費電力が増えています。このために、電力変換効率が低下します。

ADM3251E は、DC/DC コンバータをイネーブルまたはディスエーブルした状態で、動作することができます。ADM3251E の内蔵 DC/DC コンバータの状態は、入力 V_{CC} 電圧により制御されます。通常動作モードでは、V_{CC} は 4.5 V ~ 5.5 V に設定され、内蔵 DC/DC コンバータがイネーブルされます。DC/DC コンバータをディスエーブルする必要がある場合には、V_{CC} を 3.0 V ~ 3.7 V の値に下げてください。このモードでは、外部から絶縁型電源を V_{ISO} ピンに加える必要があります。3.0 V ~ 5.5 V の 2 次側絶縁型電圧と 12 mA (最大)の 2 次側入力電流 I_{ISO} を V_{ISO} ピンに接続する必要があります。そうすると、ADM3251E の信号チャンネルは、動作通常を継続します。

T_{IN} ピンは TTL/CMOS 入力レベルを受け付けます。T_{IN} ピンに加えられるドライバ入力信号は、ロジック・グラウンド (GND) を基準とします。この信号は、アイソレーション障壁を超えて渡され、反転され、トランシーバ・セクションに渡され、絶縁グラウンド (GND_{ISO}) を基準とします。同様に、レシーバ入力 (R_{IN}) は絶縁グラウンドを基準とする RS-232 信号レベルを受け取ります。R_{IN} 入力は反転され、アイソレーション障壁を超えて R_{OUT} ピンに渡され、ロジック・グラウンドを基準とします。

デジタル信号は iCoupler 技術を採用する絶縁障壁を超えて送信されます。チップ・サイズのトランス巻線を使って、障壁の一方から他方へデジタル信号を磁氣的に結合します。デジタル入力は、トランスの 1 次巻線を励磁できる能力を持つ波形にエンコードされます。2 次巻線では、誘導された波形が送信された元のバイナリ値にデコードされます。

V_{CC} 入力電圧検出回路にはヒステリシスが設けてあります。DC/DC コンバータがアクティブになると、入力電圧をターンオン・スレッシュホールドより低くして、コンバータをディスエーブルする必要があります。この機能により、入力電源ノイズによるコンバータの発振が防止されます。

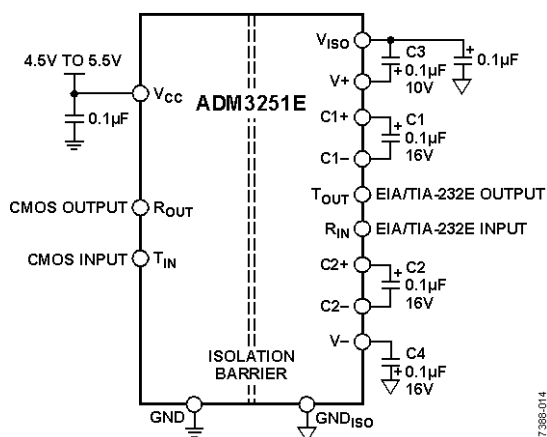


図 14.DC/DC コンバータをイネーブルして動作する代表的な回路 ($V_{CC} = 4.5\text{ V} \sim 5.5\text{ V}$)

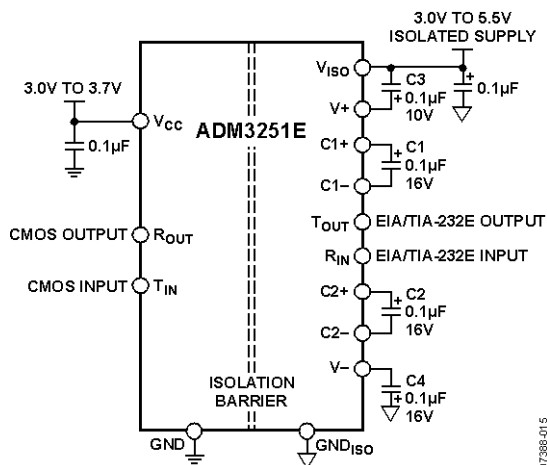


図 15.DC/DC コンバータをディスエーブルして動作する代表的な回路 ($V_{CC} = 3.0\text{ V} \sim 3.7\text{ V}$)

チャージ・ポンプ電圧コンバータ

チャージ・ポンプ電圧コンバータは、200 kHz の発振器とスイッチング・マトリックスから構成されています。このコンバータは、入力の 5.0 V レベルから $\pm 10.0\text{ V}$ 電圧を発生します。これは、図 16 と図 17 に示すスイッチド・コンデンサ技術を使って 2 つのステージにより実現されています。1 つ目ステージでは、C1 を電荷保持エレメントとして使って、5.0 V の入力電源が 2 倍にされて 10.0 V になります。次にこの +10.0 V レベルが、C2 を電荷保持エレメントとして使って、反転されて -10.0 V になります。図に示す C3 は V+ と V_{ISO} の間に接続されていますが、V+ と GND_{ISO} の間に接続しても同じ効果が得られます。

コンデンサ C3 と C4 は、出力リップルの削減に使用されます。これらの値は、必要に応じて大きくすることができます。コンデンサ C1、C2、C3、C4 の代わりに、大きなコンデンサ (最大 10 µF) を使うこともできます。

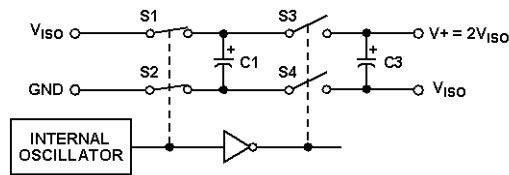


図 16.チャージ・ポンプ電圧ダブラー

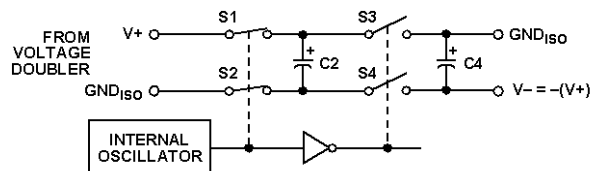


図 17.チャージ・ポンプ電圧イバータ

EIA/TIA-232E トランスミッタから 5.0 V ロジックへの変換

トランスミッタ・ドライバは、5.0 V ロジック入力レベルを RS-232 出力レベルへ変換します。RS-232 負荷を $V_{CC} = 5.0\text{ V}$ で駆動する場合、出力電圧振幅は $\pm 10\text{ V}$ (typ) になります。

EIA/TIA-232E から 5 V ロジック・レシーバへの変換

レシーバは、RS-232 入力レベルを入力する反転レベル・シフタであり、5.0 V のロジック出力レベルへ変換します。入力にはグラウンドへ接続した内部 5 kΩ プルダウン抵抗があり、最大 $\pm 30\text{ V}$ の過電圧まで保護されています。未接続入力は内部 5 kΩ 抵抗により 0 V へプルダウンされます。したがって、未接続入力に対してはロジック 1 の出力レベルが、接続入力には GND が、それぞれ入力されます。このレシーバは、ヒステリシス・レベル 0.1 V のシュミット・トリガ入力を持っています。これにより、ノイズの多い入力と低速な変化時間を持つ入力で誤りのない受信が可能になっています。

高いボーレート

ADM3251E は高いスルー・レートを提供するため、EIA/TIA-232E 仕様を遥かに超えるレートでのデータ転送を可能にします。RS-232 電圧レベルは、最大 460 kbps のデータ・レートで維持されます。

熱解析

各 ADM3251E デバイスは、スプリット・パドル・リードフレームに取り付けられた 3 個の内部チップから構成されています。熱解析のためには、 θ_{JA} の決定に影響する最も高いジャンクション温度を持つサーマル・ユニットとしてデバイスを扱う必要があります (表 7 参照)。 θ_{JA} の値としては、細かいパターンを使った JEDEC 規格の 4 層ボードにデバイスを実装し、自然空冷で測定した値を使います。PCB レイアウトのセクションに示す推奨事項に従うと、PCB への熱抵抗が小さくなるため、高い周囲温度で熱余裕を大きくすることができます。

PCB レイアウト

ADM3251E には、ロジック・インタフェース用の外付け回路は不要です。入力ピンと出力電源ピンには電源バイパスが必要です(図 18 参照)。

ADM3251E の電源セクションでは、300 MHz の発振周波数を使って、チップ・スケールのトランスを介して効率良く電源を変換しています。さらに、iCoupler のデータ・セクションの通常動作により、スイッチング過渡電圧が電源ピンに発生します。スイッチング周波数で発生するノイズとやデータ転送と DC リフレッシュ回路で発生する 1 ns のパルスをバイパスする低インダクタンスのコンデンサが必要です。コンデンサの両端と入力電源ピンとの間のパターン長は 20 mm 以下にする必要があります。

EMI 放出が問題になる場合には、クリティカルな電源パターンとグラウンド・パターンに直列インダクタンスを接続することができます。ディスクリット・インダクタと ADM3251E デバイス・ピンとの間に高周波バイパス・コンデンサが位置するように、このインダクタをラインに接続する必要があります。インダクタンスは、ディスクリット・インダクタまたはフェライト・ビーズの形式で、電源パターンとグラウンド・パターンに接続することができます。推奨値は、約 300 MHz で 50 Ω~100 Ω のインピーダンスに相当します。

高い同相モード過渡電圧が発生するアプリケーションでは、アイソレーション障壁を通過するボード結合が最小になるように注意する必要があります。さらに、如何なる結合もデバイス側のすべてのピンで等しく発生するようにボード・レイアウトをデザインする必要があります。この注意を怠ると、ピン間で発生する電位差がデバイスの絶対最大定格を超えてしまい、ラッチアップまたは恒久的な損傷が発生することがあります。

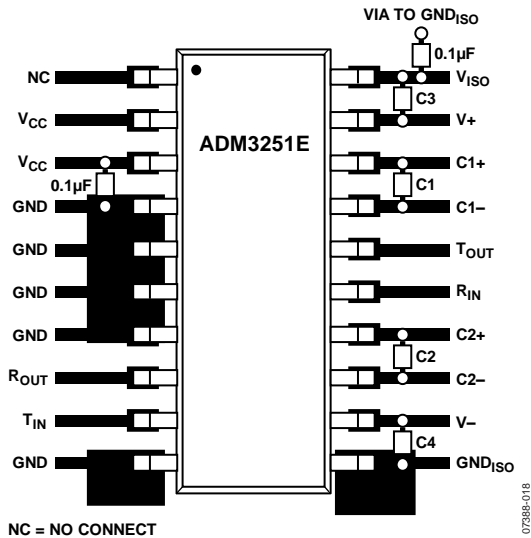


図 18.プリント回路ボードの推奨レイアウト

アイソレーション・デバイスにヒートシンクを使うことができないため、デバイスは基本的に PCB から GND ピンへの熱放散に依存しています。デバイスを高い周囲温度で使用する場合には、GND ピンから PCB グラウンド・プレーンへの熱パスを用意するよう注意が必要です。図 18 のボード・レイアウトに、ピン 4~ピン 11 の拡大したパッドを示します。パッドからグラウンド・プレーンへ複数のビアを設ける必要があります。これにより、チップ内部の温度が大幅に低下します。拡大したパッドの寸法は、設計者と使用可能なボード・スペースによって決定されます。

絶縁寿命

すべての絶縁構造は、十分長い時間電圧ストレスを受けるとブレイクダウンします。絶縁性能の低下率は、絶縁に加えられる電圧波形の特性に依存します。アナログ・デバイスは、規制当局が行うテストの他に、広範囲なセットの評価を実施して ADM3251E の絶縁構造の寿命を測定しています。

ADM3251E の絶縁寿命は、アイソレーション障壁に加えられる電圧波形のタイプに依存します。iCoupler 絶縁構造の性能は、波形がバイポーラ AC、ユニポーラ AC、DC のいずれであるかに応じて、異なるレートで低下します。図 19、図 20、図 21 に、これらのアイソレーション電圧波形を示します。

バイポーラ AC 電圧は最も厳しい環境です。ユニポーラ AC またはユニポーラ DC 電圧の場合、絶縁に加わるストレスは大幅に少なくなります。

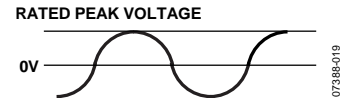


図 19.バイポーラ AC 波形

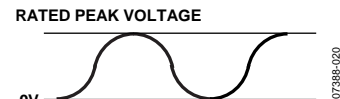


図 20.ユニポーラ AC 波形

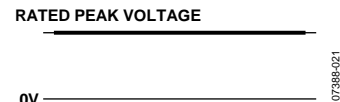
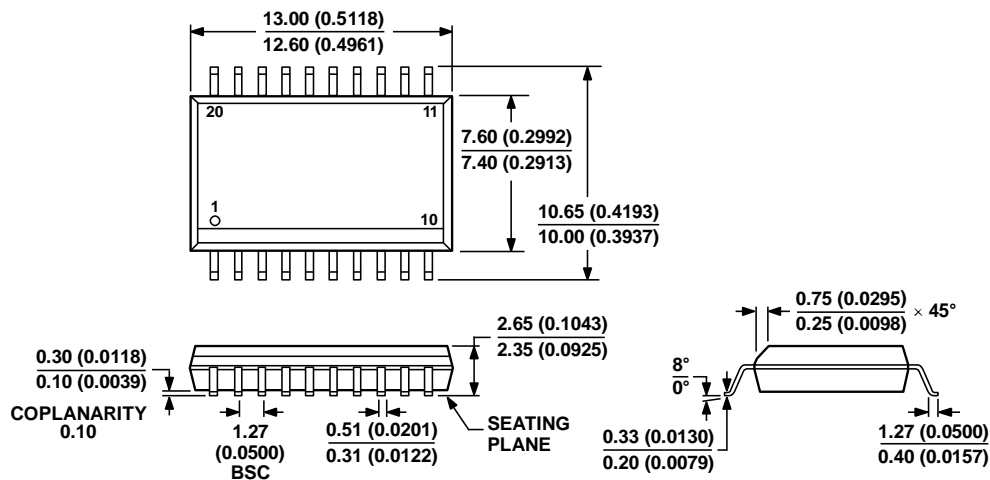


図 21.DC 波形

外形寸法



COMPLIANT TO JEDEC STANDARDS MS-013-AC
 CONTROLLING DIMENSIONS ARE IN MILLIMETERS; INCH DIMENSIONS
 (IN PARENTHESES) ARE ROUNDED-OFF MILLIMETER EQUIVALENTS FOR
 REFERENCE ONLY AND ARE NOT APPROPRIATE FOR USE IN DESIGN.

060706-A

図 22.20 ピン標準スモール・アウトライン・パッケージ[SOIC_W]
 ワイドボディ(RW-20)
 寸法: mm (インチ)

オーダー・ガイド

| Model | Temperature Range | Package Description | Package Option |
|--------------------------------|-------------------|---|----------------|
| ADM3251EARWZ ¹ | -40°C to +85°C | 20-Lead Standard Small Outline Package [SOIC_W] | RW-20 |
| ADM3251EARWZ-REEL ¹ | -40°C to +85°C | 20-Lead Standard Small Outline Package [SOIC_W] | RW-20 |
| EVAL-ADM3251EEBZ ¹ | | Evaluation Board | |

¹ Z = RoHS 準拠製品