

### 特長

2.5 kV rms 信号と電源を絶縁した CAN トランシーバ  
isoPower 内蔵の絶縁型 DC/DC コンバータ

V<sub>CC</sub>: 5 V 動作

V<sub>IO</sub>: 5 V または 3.3 V 動作

ISO 11898 規格に準拠

高速データレート: 最大 1 Mbps

バス動作を乱さない電源未接続ノード

110 ノード以上をバスに接続可能

スロープ制御による EMI 削減

サーマル・シャットダウン保護機能を内蔵

同相モード・トランジェント耐性: 25 kV/μs 以上

安全性規定の認定(申請中)

UL 認定済み

2500 V rms、1 分間の UL 1577 規格に準拠

VDE の適合性認定済み

DIN EN 60747-5-2 (VDE 0884 Rev.2): 2003-01

工業用動作温度範囲 (-40°C~+85°C)

ワイド・ボディ 20 ピン SOIC パッケージを採用

### アプリケーション

CAN データ・バス

工業用ネットワーク

### 概要

ADM3053 は、絶縁型 DC/DC コンバータを内蔵する絶縁型コントローラ・エリア・ネットワーク (CAN) 物理層トランシーバです。ADM3053 は ISO 11898 規格に準拠しています。

このデバイスはアナログ・デバイセズの iCoupler® 技術を採用して、2 チャンネル・アイソレータ、CAN トランシーバ、アナログ・デバイセズの isoPower DC/DC コンバータを 1 個の SOIC 表面実装パッケージに組込んだものです。内蔵発振器は一对の方形波を出力し、これらの出力が内部トランスを駆動して絶縁型電源を提供します。このデバイスは 5 V 単電源で動作し、完全な絶縁型 CAN ソリューションを実現します。

ADM3053 は、CAN プロトコル・コントローラと物理層バスとの間で絶縁型インターフェースを構成し、最大 1 Mbps のデータレートで動作することができます。

このデバイスは、出力の短絡に対して保護する電流制限機能とサーマル・シャットダウン機能を内蔵しています。このデバイスは工業温度範囲仕様であり、20 ピンのワイド・ボディ SOIC パッケージを採用しています。

ADM3053 は、トランスを介して電力を転送するために高周波スイッチング素子を使う isoPower 技術を採用しています。プリント回路ボード(PCB)のレイアウトでは、ノイズ放出規格を満たすように特別な注意が必要です。ボード・レイアウトの詳細については、アプリケーション・ノート AN-0971 「isoPower デバイスでの電磁放射の制御」を参照してください。

### 機能ブロック図

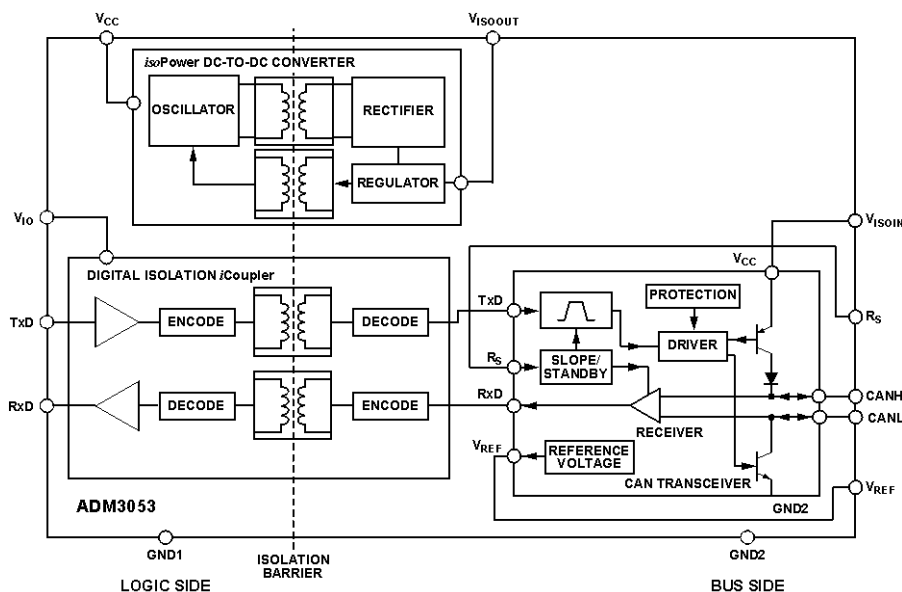


図 1.

アナログ・デバイセズ社は、提供する情報が正確で信頼できるものであることを期していますが、その情報の利用に関して、あるいは利用によって生じる第三者の特許やその他の権利の侵害に関して一切の責任を負いません。また、アナログ・デバイセズ社の特許または特許の権利の使用を明示的または暗示的に許諾するものでもありません。仕様は、予告なく変更される場合があります。本紙記載の商標および登録商標は、各社の所有に属します。  
※日本語データシートは REVISION が古い場合があります。最新の内容については、英語版をご参照ください。  
©2011 Analog Devices, Inc. All rights reserved.

## 目次

特長.....	1	テスト回路.....	12
アプリケーション.....	1	回路説明.....	13
概要.....	1	CAN トランシーバの動作.....	13
機能ブロック図.....	1	信号アイソレーション.....	13
改訂履歴.....	2	電源アイソレーション.....	13
仕様.....	3	真理値表.....	13
タイミング仕様.....	4	サーマル・シャットダウン.....	13
スイッチング特性.....	4	DC 精度と磁界耐性.....	13
適用規格.....	5	アプリケーション情報.....	15
絶縁および安全性関連の仕様.....	5	PCB レイアウト.....	15
VDE 0884 絶縁特性 (申請中).....	6	EMI の注意事項.....	15
絶対最大定格.....	7	絶縁寿命.....	15
ESD の注意.....	7	代表的なアプリケーション.....	17
ピン配置およびピン機能説明.....	8	外形寸法.....	18
代表的な性能特性.....	9	オーダー・ガイド.....	18

## 改訂履歴

5/11—Revision 0: Initial Version

## 仕様

すべての電圧はそれぞれのグラウンドを基準とします。  $4.5 \leq V_{CC} \leq 5.5 \text{ V}$ ;  $3.0 \text{ V} \leq V_{IO} \leq 5.5 \text{ V}$ 。特に指定のない限り、すべての最小/最大仕様は推奨動作範囲に適用。特に指定のない限り、すべての typ 仕様は、 $T_A = 25^\circ\text{C}$ 、 $V_{CC} = 5 \text{ V}$ 、 $V_{IO} = 5 \text{ V}$  で規定します。

表 1.

Parameter	Symbol	Min	Typ	Max	Unit	Test Conditions
<b>SUPPLY CURRENT</b>						
Logic Side <i>iso</i> Power Current						
Recessive State	$I_{CC}$		29	36	mA	$R_L = 60 \Omega$ , $R_S = \text{low}$ , see Figure 25
Dominant State	$I_{CC}$		195	232	mA	$R_L = 60 \Omega$ , $R_S = \text{low}$ , see Figure 25
TxD/RxD Data Rate 1 Mbps	$I_{CC}$		139	170	mA	$R_L = 60 \Omega$ , $R_S = \text{low}$ , see Figure 25
Logic Side <i>i</i> Coupler Current						
TxD/RxD Data Rate 1 Mbps	$I_{IO}$		1.6	2.5	mA	
<b>DRIVER</b>						
Logic Inputs						
Input Voltage High	$V_{IH}$	0.7 $V_{IO}$			V	Output recessive
Input Voltage Low	$V_{IL}$			0.25 $V_{IO}$	V	Output dominant
CMOS Logic Input Currents	$I_{IH}$ , $I_{IL}$			500	$\mu\text{A}$	TxD
Differential Outputs						
Recessive Bus Voltage	$V_{CANL}$ , $V_{CANH}$	2.0		3.0	V	TxD = high, $R_L = \infty$ , see Figure 22
CANH Output Voltage	$V_{CANH}$	2.75		4.5	V	TxD = low, see Figure 22
CANL Output Voltage	$V_{CANL}$	0.5		2.0	V	TxD = low, see Figure 22
Differential Output Voltage	$V_{OD}$	1.5		3.0	V	TxD = low, $R_L = 45 \Omega$ , see Figure 22
Short-Circuit Current, CANH	$I_{SCCANH}$			+50	mV	TxD = high, $R_L = \infty$ , see Figure 22
Short-Circuit Current, CANL	$I_{SCCANL}$		-100	-200	mA	$V_{CANH} = -5 \text{ V}$
					mA	$V_{CANH} = -36 \text{ V}$
				200	mA	$V_{CANL} = 36 \text{ V}$
<b>RECEIVER</b>						
Differential Inputs						
Differential Input Voltage Recessive	$V_{IDR}$	-1.0		+0.5	V	$-7 \text{ V} < V_{CANL}$ , $V_{CANH} < +12 \text{ V}$ , see Figure 23, $C_L = 15 \text{ pF}$
Differential Input Voltage Dominant	$V_{IDD}$	0.9		5.0	V	$-7 \text{ V} < V_{CANL}$ , $V_{CANH} < +12 \text{ V}$ , see Figure 23, $C_L = 15 \text{ pF}$
Input Voltage Hysteresis	$V_{HYS}$		150		mV	See Figure 3
CANH, CANL Input Resistance	$R_{IN}$	5		25	k $\Omega$	
Differential Input Resistance	$R_{DIFF}$	20		100	k $\Omega$	
Logic Outputs						
Output Low Voltage	$V_{OL}$		0.2	0.4	V	$I_{OUT} = 1.5 \text{ mA}$
Output High Voltage	$V_{OH}$	$V_{IO} - 0.3$	$V_{IO} - 0.2$		V	$I_{OUT} = -1.5 \text{ mA}$
Short Circuit Current	$I_{OS}$	7		85	mA	$V_{OUT} = \text{GND1 or } V_{IO}$
<b>VOLTAGE REFERENCE</b>						
Reference Output Voltage	$V_{REF}$	2.025		3.025	V	$ I_{REF}  = 50 \mu\text{A}$
<b>COMMON-MODE TRANSIENT IMMUNITY<sup>1</sup></b>						
		25			kV/ $\mu\text{s}$	$V_{CM} = 1 \text{ kV}$ , transient magnitude = 800 V
<b>SLOPE CONTROL</b>						
Current for Slope Control Mode	$I_{SLOPE}$	-10		-200	$\mu\text{A}$	
Slope Control Mode Voltage	$V_{SLOPE}$	1.8		3.3	V	

<sup>1</sup> CMH は、仕様に準拠した動作をしている間に維持できる同相モード電圧の最大スルーレートです。  $V_{CM}$  は、ロジック側とバス側との間の同相モード電位差です。過渡電圧振幅は、同相モードの平衡が損なわれる範囲を表します。同相モード電圧スルーレートは、立上がりおよび立下りの両同相モード電圧エッジに適用されます。

## タイミング仕様

特に注記がない限り、すべての電圧はそれぞれのグラウンドを基準とします。3.0 V ≤ V<sub>IO</sub> ≤ 5.5 V; 4.5 V ≤ V<sub>CC</sub> ≤ 5.5 V。特に指定のない限り、T<sub>A</sub> = -40°C ~ +85°C。

表 2.

Parameter	Symbol	Min	Typ	Max	Unit	Test Conditions
<b>DRIVER</b>						
Maximum Data Rate		1			Mbps	
Propagation Delay from TxD On to Bus Active	t <sub>onTxD</sub>			90	ns	RS = 0 Ω; see Figure 2 and Figure 24 RL = 60 Ω, CL = 100 pF
Propagation Delay from TxD Off to Bus Inactive	t <sub>offTxD</sub>			120	ns	RS = 0 Ω; see Figure 2 and Figure 24 RL = 60 Ω, CL = 100 pF
<b>RECEIVER</b>						
Propagation Delay from TxD On to Receiver Active	t <sub>onRxD</sub>			200	ns	RS = 0 Ω; see Figure 2
				630	ns	RS = 47 kΩ; see Figure 2
Propagation Delay from TxD Off to Receiver Inactive <sup>1</sup>	t <sub>offRxD</sub>			250	ns	RS = 0 Ω; see Figure 2
				480	ns	RS = 47 kΩ; see Figure 2
CANH, CANL SLEW RATE	SR		7		V/μs	RS = 47 kΩ

<sup>1</sup> デザインとキャラクタライゼーションにより保証します。

## スイッチング特性

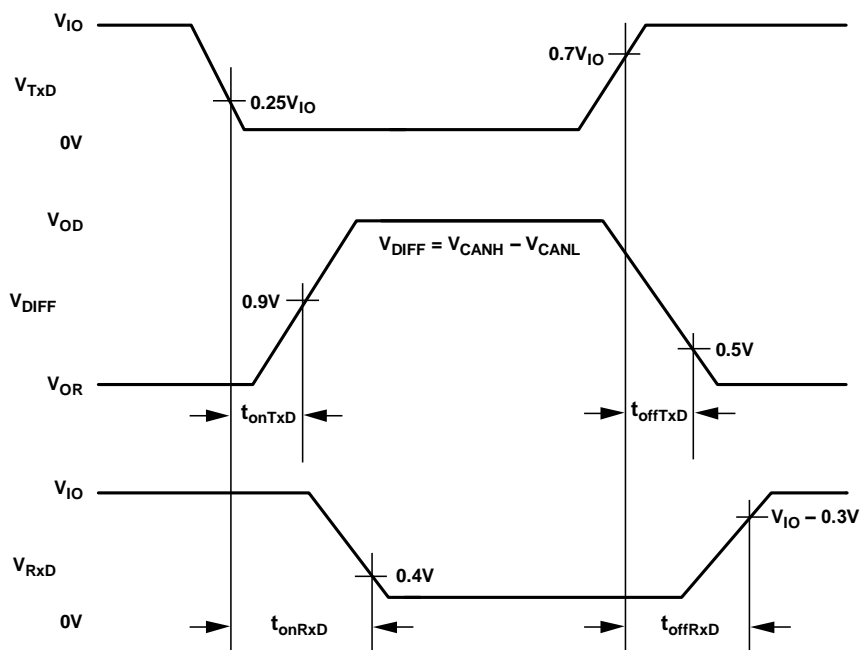


図 2. ドライバ伝搬遅延、立上がり/立下がりタイミング

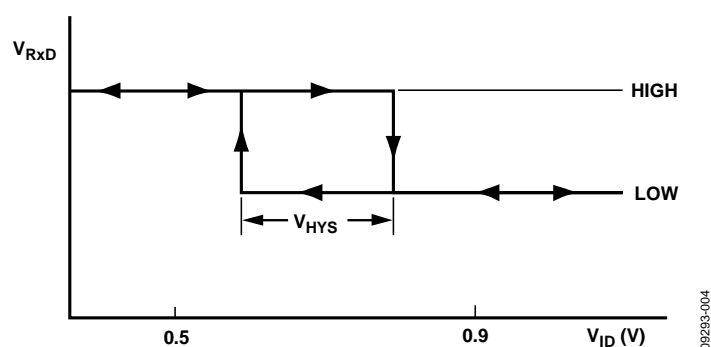


図 3. レシーバ入力ヒステリシス

## 適用規格

表 3. 申請中の ADM3053 認定

Organization	Approval Type	Notes
UL	To be recognized under the Component Recognition Program of Underwriters Laboratories, Inc.	In accordance with UL 1577, each ADM3053 is proof tested by applying an insulation test voltage $\geq 2500$ V rms for 1 second.
VDE	To be certified according to DIN EN 60747-5-2 (VDE 0884 Rev. 2): 2003-01	In accordance with VDE 0884-2.

## 絶縁および安全性関連の仕様

表 4.

Parameter	Symbol	Value	Unit	Conditions
Rated Dielectric Insulation Voltage		2500	V rms	1-minute duration
Minimum External Air Gap (Clearance)	L(I01)	7.7	mm	Measured from input terminals to output terminals, shortest distance through air
Minimum External Tracking (Creepage)	L(I02)	7.6	mm	Measured from input terminals to output terminals, shortest distance along body
Minimum Internal Gap (Internal Clearance)		0.017 min	mm	Insulation distance through insulation
Tracking Resistance (Comparative Tracking Index)	CTI	>175	V	DIN IEC 112/VDE 0303-1
Isolation Group		IIIa		Material group (DIN VDE 0110: 1989-01, Table 1)

**VDE 0884 絶縁特性 (申請中)**

このアイソレータは、安全性制限値データ以内での基本的な電氣的アイソレーションに対して有効です。安全性データの維持は、保護回路を使って確実にする必要があります。

表 5.

Description	Conditions	Symbol	Characteristic	Unit
<b>CLASSIFICATIONS</b>				
Installation Classification per DIN VDE 0110 for Rated Mains Voltage			I to IV	
≤150 V rms			I to III	
≤300 V rms			I to II	
≤400 V rms			40/85/21	
Climatic Classification			2	
Pollution Degree	DIN VDE 0110, see Table 3			
<b>VOLTAGE</b>				
Maximum Working Insulation Voltage		$V_{IORM}$	424	$V_{PEAK}$
Input-to-Output Test Voltage		$V_{PR}$	795	$V_{PEAK}$
Method b1	$V_{IORM} \times 1.875 = V_{PR}$ , 100% production tested, $t_m = 1$ sec, partial discharge < 5 pC			
Highest Allowable Overvoltage	(Transient overvoltage, $t_{TR} = 10$ sec)	$V_{TR}$	4000	$V_{PEAK}$
<b>SAFETY-LIMITING VALUES</b>				
Case Temperature	Maximum value allowed in the event of a failure	$T_S$	150	°C
Input Current		$I_{S, INPUT}$	265	mA
Output Current		$I_{S, OUTPUT}$	335	mA
Insulation Resistance at $T_S$	$V_{IO} = 500$ V	$R_S$	$>10^9$	$\Omega$

## 絶対最大定格

特に指定のない限り、 $T_A = 25\text{ }^\circ\text{C}$ 。すべての電圧はそれぞれのグラウンドを基準とします。

表 6.

Parameter	Rating
$V_{CC}$	-0.5 V to +6 V
$V_{IO}$	-0.5 V to +6 V
Digital Input Voltage, TxD	-0.5 V to $V_{IO} + 0.5\text{ V}$
Digital Output Voltage, RxD	-0.5 V to $V_{IO} + 0.5\text{ V}$
CANH, CANL	-36 V to +36 V
$V_{REF}$	-0.5 V to +6 V
$R_S$	-0.5 V to +6 V
Operating Temperature Range	-40°C to +85°C
Storage Temperature Range	-55°C to +150°C
ESD (Human Body Model)	3 kV
Lead Temperature	
Soldering (10 sec)	300°C
Vapor Phase (60 sec)	215°C
Infrared (15 sec)	220°C
$\theta_{JA}$ Thermal Impedance	53°C/W
$T_J$ Junction Temperature	130°C

上記の絶対最大定格を超えるストレスを加えるとデバイスに恒久的な損傷を与えることがあります。この規定はストレス定格の規定のみを目的とするものであり、この仕様の動作のセクションに記載する規定値以上でのデバイス動作を定めたものではありません。デバイスを長時間絶対最大定格状態に置くとデバイスの信頼性に影響を与えます。

表 7.最大連続動作電圧<sup>1</sup>

Parameter	Max	Unit	Reference Standard
AC Voltage			
Bipolar Waveform	424	V peak	50 year minimum lifetime
Unipolar Waveform			
Basic Insulation	560	V peak	Maximum approved working voltage per VDE 0884 Part 2
DC Voltage			
Basic Insulation	560	V peak	Maximum approved working voltage per VDE 0884 Part 2

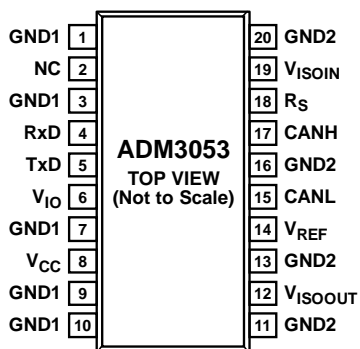
<sup>1</sup>アイソレーション障壁に加わる連続電圧の大きさを意味します。詳細については、絶縁寿命のセクションを参照してください。

## ESD の注意



ESD（静電放電）の影響を受けやすいデバイスです。電荷を帯びたデバイスや回路ボードは、検知されないまま放電することがあります。本製品は当社独自の特許技術である ESD 保護回路を内蔵してはいますが、デバイスが高エネルギーの静電放電を被った場合、損傷を生じる可能性があります。したがって、性能劣化や機能低下を防止するため、ESD に対する適切な予防措置を講じることをお勧めします。

## ピン配置およびピン機能説明



## NOTES

1. NC = NO CONNECT. DO NOT CONNECT TO THIS PIN.
2. PIN 12 AND PIN 19 MUST BE CONNECTED EXTERNALLY.

092293-005

図 4. ピン配置

表 8. ピン機能の説明

ピン番号	記号	説明
1	GND1	グラウンド(ロジック側)。
2	NC	未接続。このピンは接続しないでください。
3	GND1	グラウンド(ロジック側)。
4	RxD	レシーバ出力データ。
5	TxD	ドライバ入力データ。
6	V <sub>IO</sub>	<i>iCoupler</i> 電源。ピン 6 と GND1 の間に 0.1 $\mu$ F と 0.01 $\mu$ F のデカップリング・コンデンサを接続することが推奨されます。レイアウト推奨事項については図 28 を参照してください。
7	GND1	グラウンド(ロジック側)。
8	V <sub>CC</sub>	<i>isoPower</i> 電源。ピン 8 とピン 9 の間に 0.1 $\mu$ F と 10 $\mu$ F のデカップリング・コンデンサを接続することが推奨されます。
9	GND1	グラウンド(ロジック側)。
10	GND1	グラウンド(ロジック側)。
11	GND2	グラウンド、バス側。
12	V <sub>ISOOUT</sub>	絶縁電源出力。このピンは、外部で V <sub>ISOIN</sub> へ接続する必要があります。ピン 12 とピン 11 の間に 10 $\mu$ F のリザーバ・コンデンサと 0.1 $\mu$ F のデカップリング・コンデンサを接続することが推奨されます。
13	GND2	グラウンド(バス側)。
14	V <sub>REF</sub>	リファレンス電圧出力。
15	CANL	ロー・レベル CAN 電圧入力/出力。
16	GND2	グラウンド(バス側)。
17	CANH	ハイ・レベル CAN 電圧入力/出力。
18	R <sub>S</sub>	スロープ抵抗入力。
19	V <sub>ISOIN</sub>	絶縁型電源入力。このピンは、外部で V <sub>ISOOUT</sub> へ接続する必要があります。ピン 19 とピン 20 の間に 0.1 $\mu$ F と 0.01 $\mu$ F のデカップリング・コンデンサを接続することが推奨されます。
20	GND2	グラウンド(バス側)。



## 代表的な性能特性

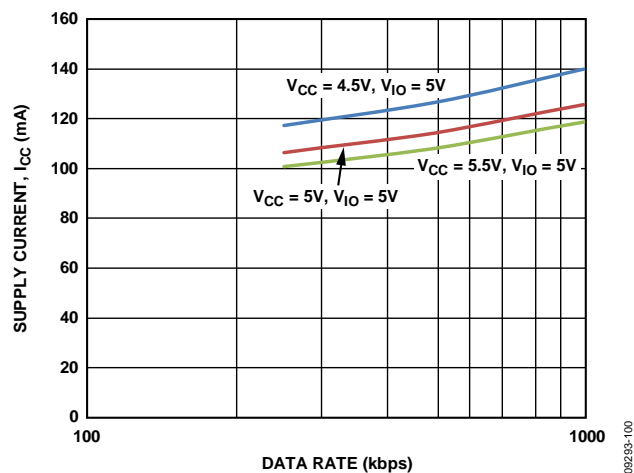
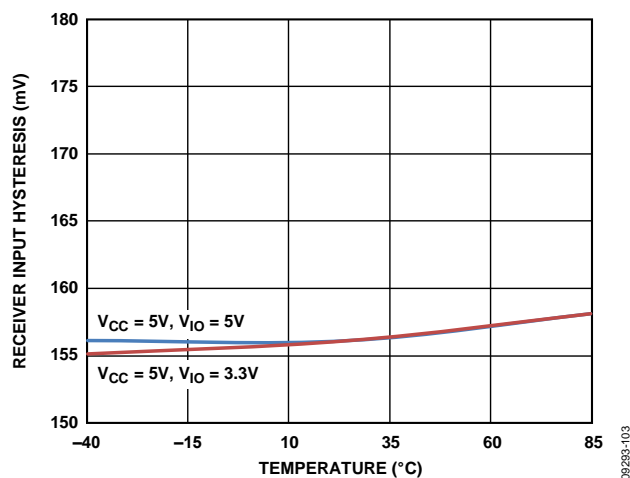
図 5. データレート対電源電流  $I_{CC}$ 

図 8. レシーバ入力ヒステリシスの温度特性

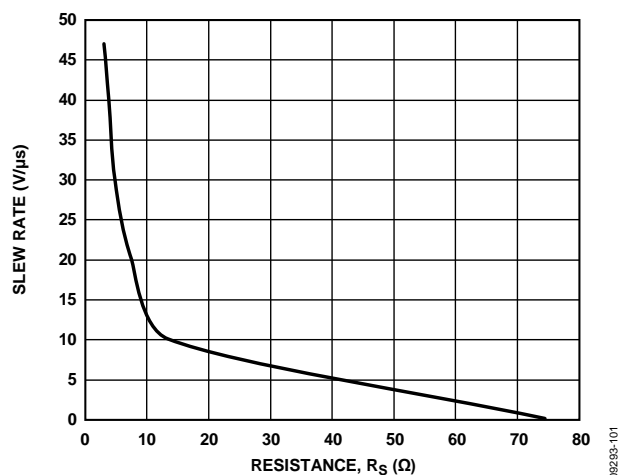
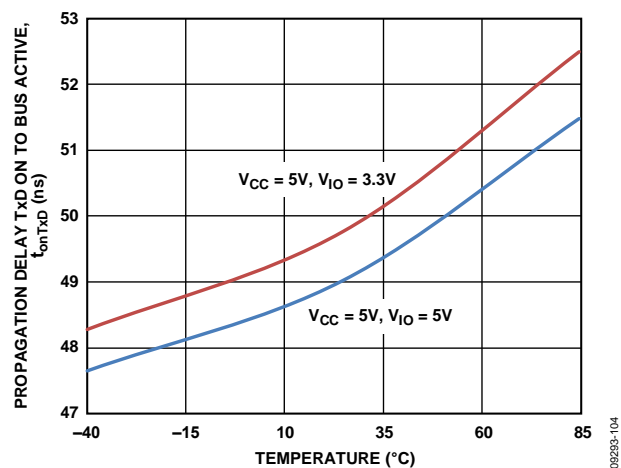
図 6. 抵抗  $R_S$  対ドライバ・スルーレート

図 9. TxD オンからバス・アクティブまでの伝搬遅延の温度特性

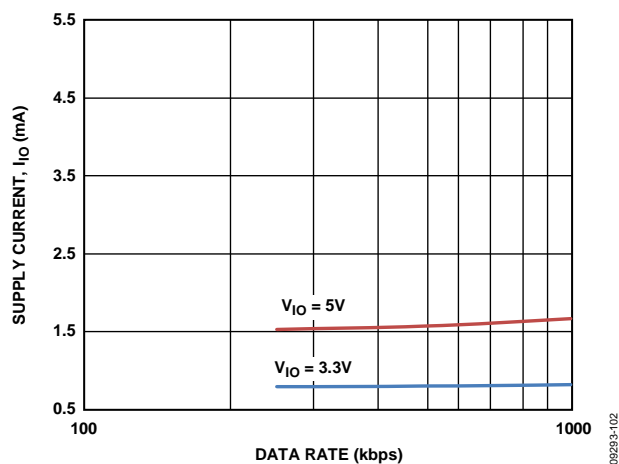
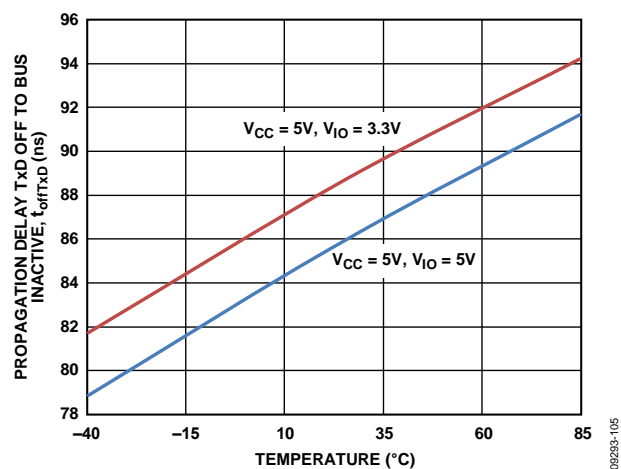
図 7. データレート対電源電流  $I_{IO}$ 

図 10. TxD オフからバス非アクティブまでの伝搬遅延の温度特性

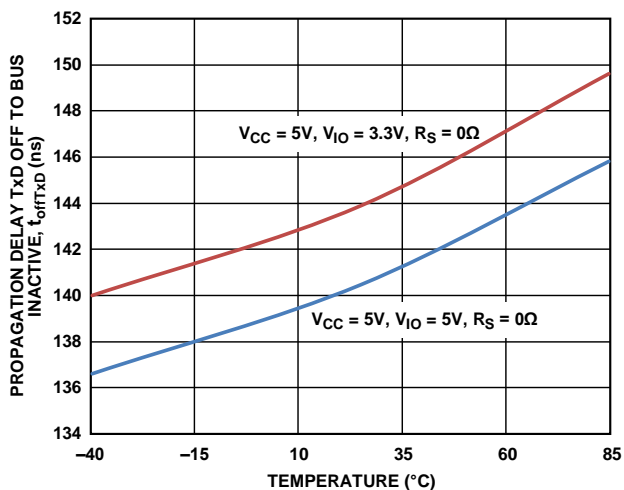


図 11. TxD オフからバス非アクティブまでの伝搬遅延の温度特性

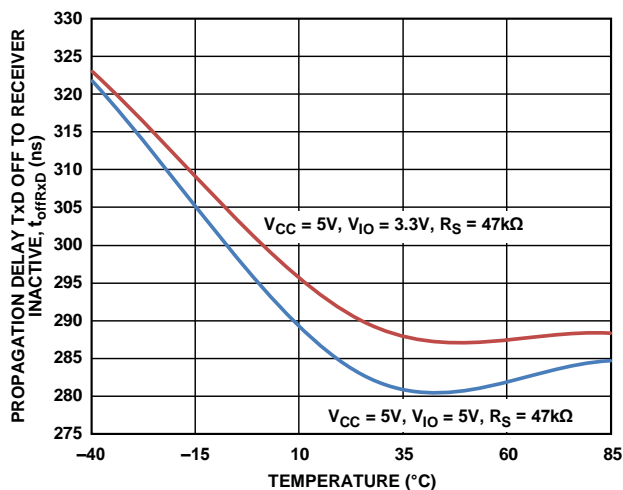


図 14. TxD オフからレシーバ非アクティブまでの伝搬遅延の温度特性

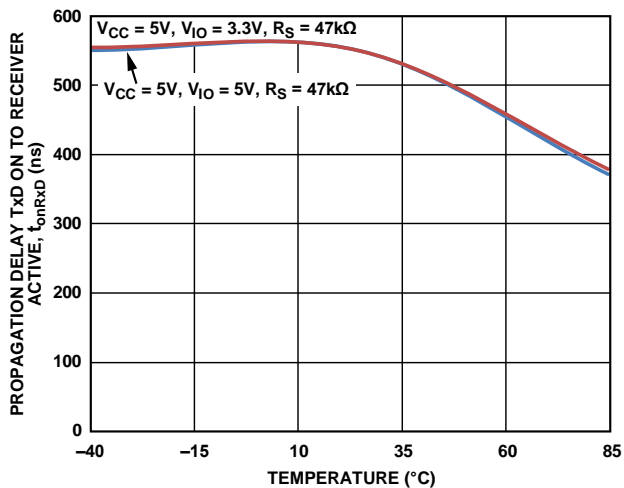


図 12. TxD オンからレシーバ・アクティブまでの伝搬遅延の温度特性

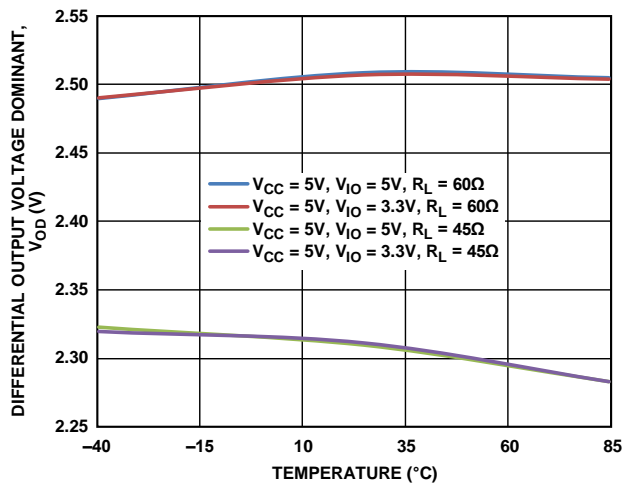


図 15. 差動出力電圧ドミナントの温度特性

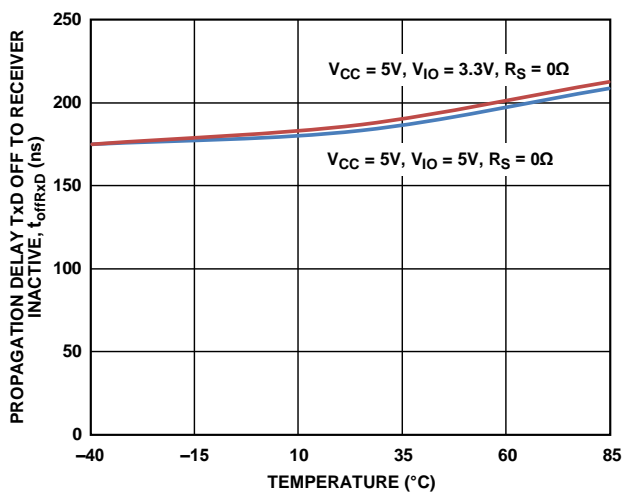


図 13. TxD オフからレシーバ非アクティブまでの伝搬遅延の温度特性

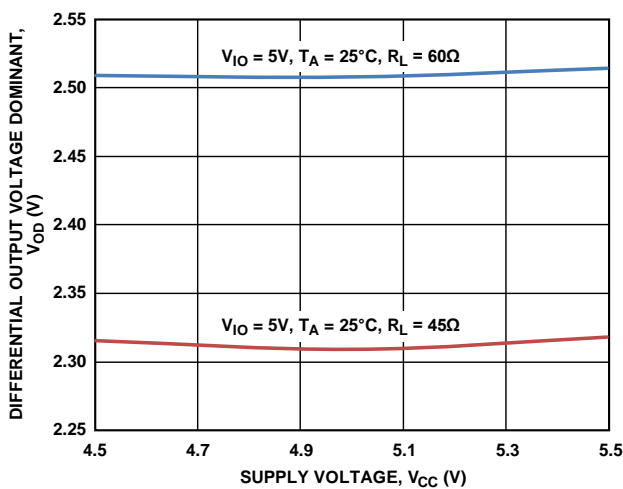


図 16. 電源電圧  $V_{CC}$  対差動出力電圧ドミナント

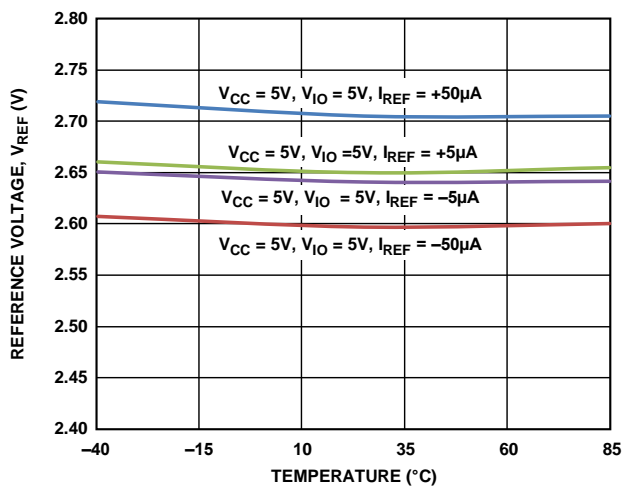


図 17.リファレンス電圧の温度特性

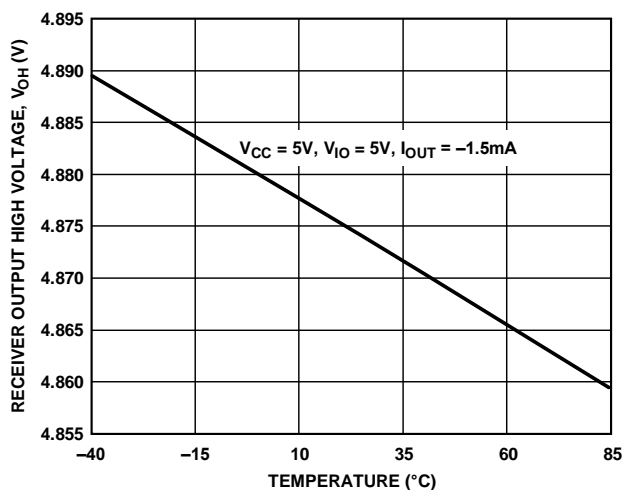


図 20.レシーバ出力ハイ・レベル電圧の温度特性

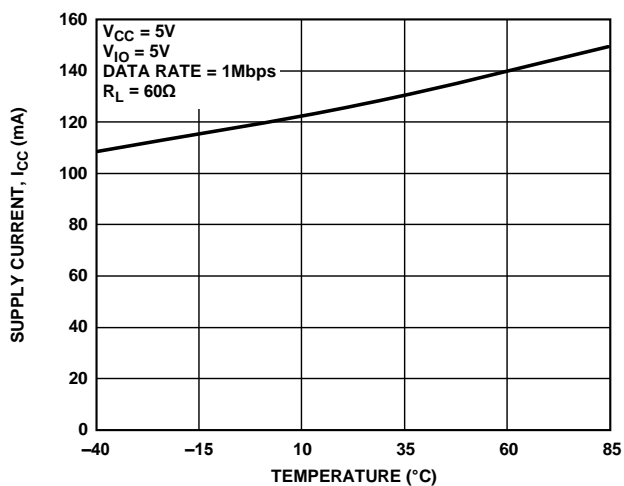


図 18.電源電流  $I_{CC}$  の温度特性

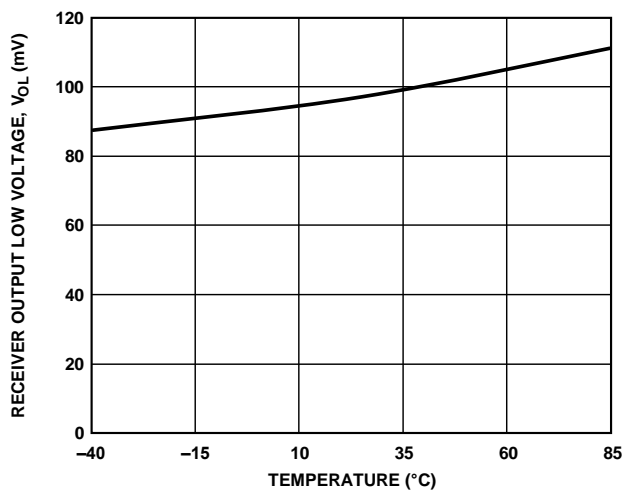


図 21.レシーバ出力ロー・レベル電圧の温度特性

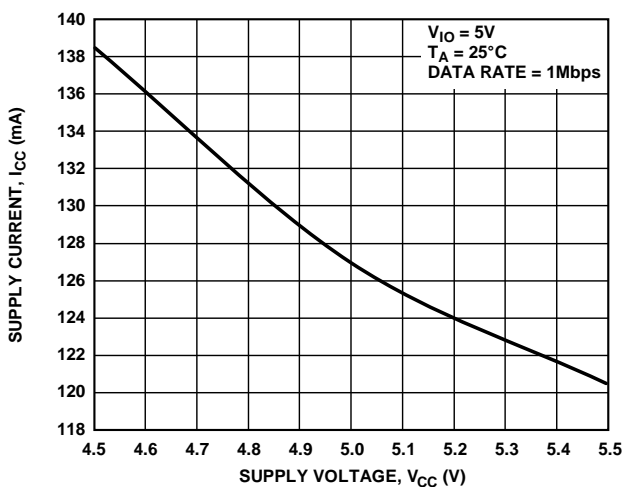


図 19.電源電圧  $V_{CC}$  対電源電流  $I_{CC}$

# テスト回路

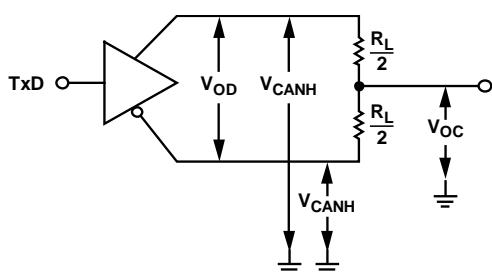


図 22. ドライバ電圧測定

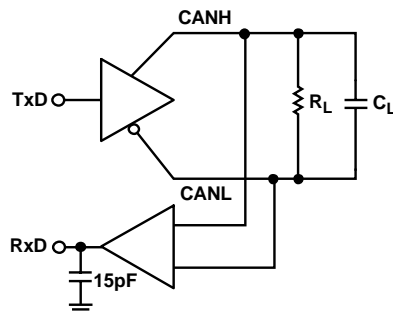


図 24. スイッチング特性測定

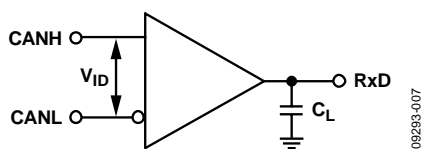


図 23. レシーバ電圧測定

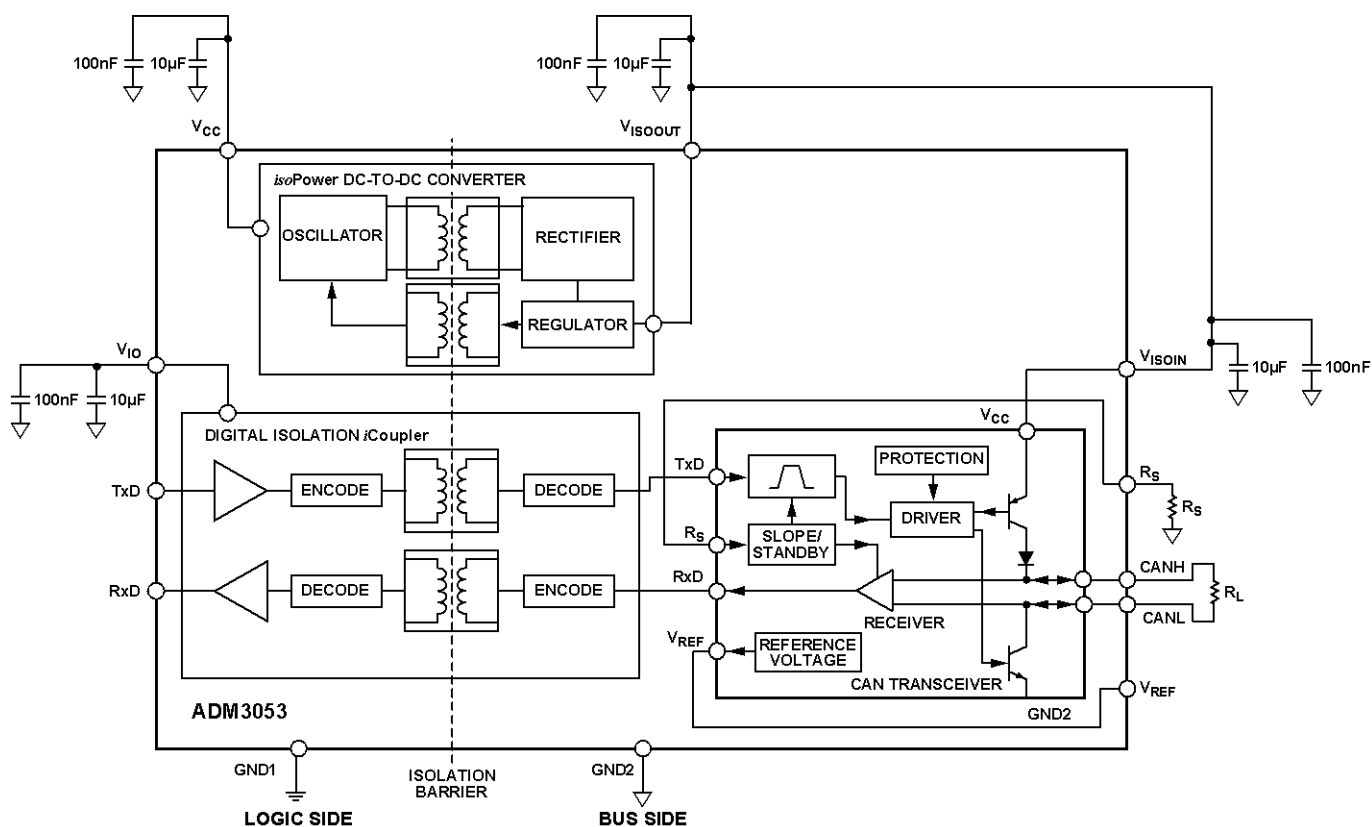


図 25. 電源電流測定テスト回路

## 回路説明

### CAN トランシーバの動作

CAN バスにはドミナント(優性)とリセッシブ(劣性)と呼ばれる 2 つの状態があります。CANH と CANL の間の差動電圧が 0.9 V を超えるとき、ドミナント状態がバスへ出力されます。CANH と CANL の間の差動電圧が 0.5 V を下回るとき、リセッシブ状態がバスへ出力されます。ドミナント・バス状態では、CANH ピンがハイ・レベルに、CANL ピンがロー・レベルに、それぞれなります。リセッシブ・バス状態では、CANH ピンと CANL ピンがハイ・インピーダンス状態になります。

ピン 18 (R<sub>S</sub>)を使うと、高速とスロープ制御の 2 つの動作モードを選択することができます。高速動作では、トランスミッタの出力トランジスタが単純にできるだけ高速にオン/オフ・スイッチングします。このモードでは、立上がりスロープと立下がりスロープを制限する対策はとりません。EMI 問題の回避にはシールド・ケーブルの使用が推奨されます。高速モードは、ピン 18 をグラウンドへ接続すると選択されます。

スロープ制御モードでは、バス・ラインとしてシールドなしのツイストペアまたはパラレル・ペア線を使うことができます。EMI を削減するためには、立上がりスロープと立下がりスロープを制限する必要があります。立上がりスロープと立下がりスロープは、ピン 18 とグラウンドの間に抵抗を接続して設定することができます。スロープは、ピン 18 の電流出力に比例します。

### 信号アイソレーション

ADM3053 では、信号の絶縁はインターフェースのロジック側で実現されています。デバイスの信号アイソレーションは、デジタル・アイソレーション・セクションとトランシーバ・セクションを設けることにより実現されています (図 1)。TxD ピンに入力されるデータはロジック・グラウンド(GND1)を基準としており、絶縁障壁を超えて絶縁グラウンド(GND2)を基準とするトランシーバ・セクションに渡されます。同様に、トランシーバ・セクションの絶縁グラウンドを基準とするシングルエンド・レシーバ出力信号は、絶縁障壁を超えて渡され、ロジック・グラウンド(GND1)を基準とする RxD ピンに出力されます。信号アイソレーションの電源は V<sub>IO</sub> ピンから供給されるため、3.3 V ロジックまたは 5 V ロジックへのデジタル・インターフェースが可能です。

### 電源アイソレーション

ADM3053 の電源アイソレーションは、内蔵の isoPower 絶縁型 DC/DC コンバータを使って実現されています。ADM3053 の DC/DC コンバータ・セクションは、現代の電源デザインで広く採用されている原理に基づいて動作します。これは、絶縁型パルス幅変調 (PWM) 帰還を持つ 2 次側コントローラ・アーキテクチャになっています。V<sub>CC</sub> 電源は、チップ・スケールの中空トランスへ流れる電流をスイッチする発振回路に電源を供給します。2 次側へ転送される電源は、整流されて 5 V に安定化されます。2 次側 (VISO) のコントローラは、専用 iCoupler データ・チャンネルを使って 1 次側 (VCC) へ送られる PWM 制御信号を発生することにより出力を安定化します。PWM では発振器回路を変調して、2 次側へ送られる電源を制御します。帰還の使用により、非常に高い電源と効率が可能になっています。

### 真理値表

このセクションの真理値表では表 9 の省略表示を使っています。

表 9. 真理値表の省略表示

Letter	Description
H	High level
L	Low level
X	Don't care
Z	High impedance (off)
I	Indeterminate
NC	Not connected

表 10. 送信

Supply Status		Input	Outputs		
V <sub>IO</sub>	V <sub>CC</sub>	TxD	Bus State	CANH	CANL
On	On	L	Dominant	H	L
On	On	H	Recessive	Z	Z
On	On	Floating	Recessive	Z	Z
Off	On	X	Recessive	Z	Z
On	Off	L	Indeterminate	I	I

表 11. 受信

Supply Status		Inputs		Output
V <sub>IO</sub>	V <sub>CC</sub>	V <sub>ID</sub> = CANH - CANL	Bus State	RxD
On	On	≥ 0.9 V	Dominant	L
On	On	≤ 0.5 V	Recessive	H
On	On	0.5 V < V <sub>ID</sub> < 0.9 V	X <sup>1</sup>	I
On	On	Inputs open	Recessive	H
Off	On	X <sup>1</sup>	X <sup>1</sup>	I
On	Off	X <sup>1</sup>	X <sup>1</sup>	H

<sup>1</sup>X = don't care.

### サーマル・シャットダウン

ADM3053 はサーマル・シャットダウン回路を内蔵しており、故障時に消費電力が大きくなり過ぎないように保護しています。ドライバ出力を低インピーダンス電源に短絡させると、大きなドライバ電流が流れます。温度検出回路がこの状態でのチップ温度上昇を検出して、ドライバ出力をディスエーブルします。この回路は、チップ温度が 150 °C に到達したとき、ドライバ出力をディスエーブルするようにデザインされています。デバイスが冷えて温度 140 °C になると、ドライバは再イネーブルされます。

### DC 精度と磁界耐性

デジタル信号は iCoupler 技術を採用する絶縁障壁を超えて送信されます。この技術では、チップ・サイズのトランス巻線を使って、障壁の一方から他方へデジタル信号を磁氣的に結合します。デジタル入力、トランスの 1 次巻線を励磁できる能力を持つ波形にエンコードされます。2 次巻線では、誘導された波形が送信された元のバイナリ値にデコードされます。

アイソレータ入力での正および負のロジック変化により、狭いパルス(約 1 ns)がトランスを経由してデコーダに送られます。デコーダは双安定であるため、パルスによるセットまたはリセットにより入力ロジックの変化が表されます。1  $\mu$ s 以上入力にロジック変化がない場合、正常な入力状態を表す周期的なリフレッシュ・パルスのセットを送信して、出力での DC を正常に維持します。デコーダが約 5  $\mu$ s 間以上この内部パルスを受信しないと、入力側が電源オフであるか非動作状態にあると見なされ、ウォッチドッグ・タイマ回路によりアイソレータ出力が強制的にデフォルト状態にされます。

この状況は、ADM3053 デバイスではパワーアップ動作とパワーダウン動作時にのみ発生します。ADM3053 の磁界耐性の限界は、トランスの受信側コイルに発生する誘導電圧が十分大きくなって、デコーダをセットまたはリセットさせる誤動作の発生により決まります。この状態が発生する条件を以下の解析により求めます。

ADM3053 の 3.3 V 動作は最も感度の高い動作モードであるため、この条件を調べます。トランス出力でのパルスは 1.0 V 以上の振幅を持っています。デコーダは約 0.5 V の検出スレッシュホールドを持つので、誘導電圧に対しては 0.5 V の余裕を持っています。受信側コイルへの誘導電圧は次式で与えられます。

$$V = (-d\beta/dt)\Sigma\pi r_n^2; n = 1, 2, \dots, N$$

ここで、

$\beta$  は磁束密度 (gauss)。

$N$  = 受信側コイルの巻数

$r_n$  = 受信側コイルの  $n$  回目の半径(cm)

ADM3053 受信側コイルの形状が与えられ、かつ誘導電圧がデコーダにおける 0.5 V 余裕の最大 50% であるという条件が与えられると、最大許容磁界は図 26 のように計算されます。

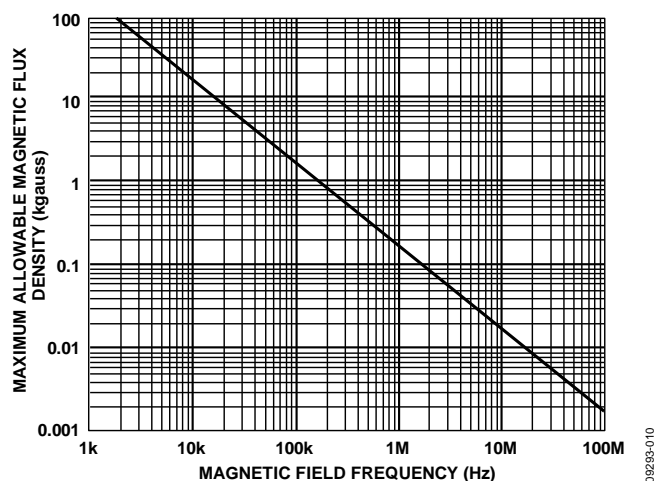


図 26.最大許容外部磁束密度

たとえば、磁界周波数= 1 MHz で、最大許容磁界= 0.2 k Ggauss の場合、受信側コイルでの誘導電圧は 0.25V になります。これは検出スレッシュホールドの約 50% であるため、出力変化の誤動作はありません。同様に、仮にこのような条件が送信パルス内に存在しても(さらに最悪ケースの極性であっても)、受信パルスが 1.0 V 以上から 0.75V へ減少されるため、デコーダの検出スレッシュホールド 0.5 V に対してなお余裕を持っています。

前述の磁束密度値は、ADM3053 トランスから与えられた距離だけ離れた特定の電流値に対応します。図 27 に、周波数の関数としての許容電流値を与えられた距離に対して示します。図 27 から読み取れるように、ADM3053 の耐性は極めて高く、影響を受けるのは、高周波でかつ部品に非常に近い極めて大きな電流の場合に限られます。1 MHz の例では、デバイス動作に影響を与えるためには、0.5 kA の電流を ADM3053 から 5 mm の距離まで近づける必要があります。

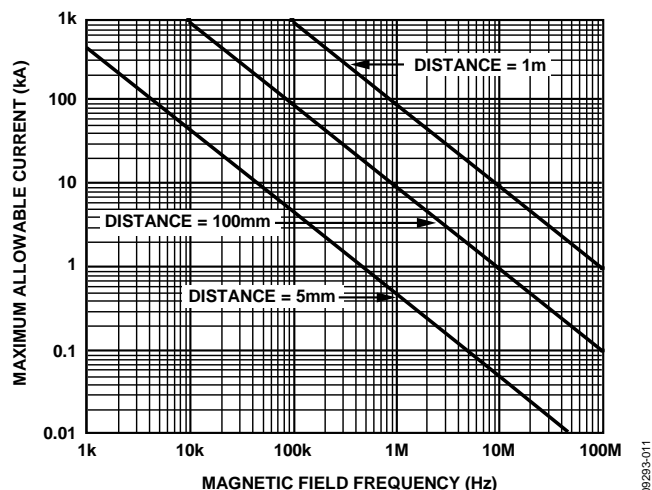


図 27.様々な電流値と ADM3053 までの距離に対する最大許容電流

強い磁界と高周波が組合わさると、プリント回路ボード(PCB)のパターンで形成されるループに十分大きな誤差電圧が誘導されて、後段回路のスレッシュホールドがトリガされてしまうことに注意が必要です。パターンのレイアウトでは、このようなことが発生しないように注意する必要があります。

## アプリケーション情報

### PCB レイアウト

信号と電源を絶縁した ADM3053 CAN トランシーバには *isoPower* 絶縁型 DC/DC コンバータが内蔵されているため、ロジック・インターフェース用の外付けインターフェース回路は不要です。入力電源ピンと出力電源ピンには電源バイパスが必要です( 図 28 参照)。ADM3053 の電源セクションでは、180 MHz の発振器を使って、チップ・スケール・トランスを介して効率良く電力を供給しています。さらに、*iCoupler* のデータ・セクションの通常動作により、スイッチング過渡電圧が電源ピンに発生します。

複数の動作周波数に対してバイパス・コンデンサが必要になります。ノイズの抑圧には、低インダクタンスで高周波のコンデンサが必要です。リップル抑圧と適切なレギュレーションには大きな値のコンデンサが必要です。これらのコンデンサは、 $V_{IO}$  を対象に GND1 とピン 6 ( $V_{IO}$ ) の間に接続します。100 nF と 10 nF の組み合わせ(C6 と C4)を 図 28 に示すように接続することが推奨されます。2 個のコンデンサ組み合わせ(C2 と C1)は、図 28 に示すように、 $V_{CC}$  を対象にピン 8 ( $V_{CC}$ )とピン 9 (GND1)の間に接続することが推奨されます。 $V_{ISOIN}$  と  $V_{ISOOUT}$  のコンデンサ値(C5 と C8)は 100 nF と 10  $\mu$ F とし、図 28 に示すようにピン 11 (GND2)とピン 12 ( $V_{ISOOUT}$ )の間に接続します。2 個のコンデンサ(C9 と C7)値は 100nF と 10nF とし、図 28 に示すように、ピン 19 ( $V_{ISOIN}$ )とピン 20 (GND2)の間に接続することが推奨されます。非常に低いインダクタンスを持つセラミックまたは同等のコンデンサの使用が推奨されます。コンデンサの両端と入力電源ピンとの間の合計リード長は 10 mm 以下にする必要があります。

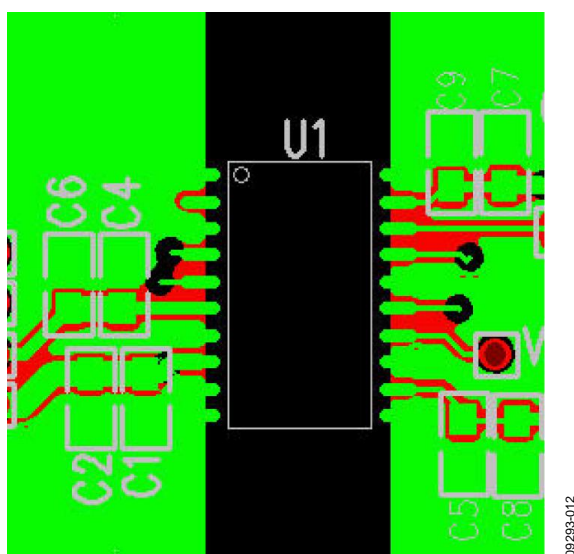


図 28.推奨 PCB レイアウト

高い同相モード過渡電圧が発生するアプリケーションでは、アイソレーション障壁を通過するボード結合が最小になるように注意する必要があります。さらに、如何なる結合もデバイス側のすべてのピンで等しく発生するようにボード・レイアウトをデザインしてください。この注意を怠ると、ピン間で発生する電位差がデバイスの絶対最大定格を超えてしまい、ラッチアップまたは恒久的な損傷が発生することがあります。

ADM3053 の消費電力はフル負荷で約 650 mW です。アイソレーション・デバイスにヒートシンクを使うことができないため、デバイスは基本的に PCB から GND ピンへの熱放散に依存しています。デバイスを高い周囲温度で使用する場合には、GND ピンから PCB グラウンド・プレーンへの熱パスを用意してください。図 28 のボード・レイアウトに、ピン 1、ピン 3、ピン 9、ピン 10、ピン 11、ピン 14、ピン 16、ピン 20 の拡大したパッドを示します。パッドからグラウンド・プレーンへ複数のビアを設けて、チップ内部の温度を下げてください。パッド拡大寸法は、設計者と使用可能なボード・スペースによって決定されます。

### EMI の注意事項

ADM3053 の DC/DC コンバータ・セクションは、非常に高い周波数で動作して、小型のトランスを経由して効率良い電力転送を行う必要があります。このため高周波電流が発生して回路ボード・グラウンドと電源プレーンに混入して、エッジ放射とダイポール放射が発生します。これらのデバイスを使用するアプリケーションでは接地した筐体の使用が推奨されます。接地した筐体を使用できない場合は、RF デザイン技術を採用した PCB レイアウトを行う必要があります。詳細については、アプリケーション・ノート AN-0971、「*isoPower* デバイスでの電磁放射の制御」を参照してください。

### 絶縁寿命

すべての絶縁構造は、十分長い時間電圧ストレスを受けるとブレイクダウンします。絶縁性能の低下率は、絶縁に加えられる電圧波形の特性に依存します。アナログ・デバイスでは、広範囲なセットの評価を実施して ADM3053 の絶縁構造の寿命を測定しています。

定格連続動作電圧より高い電圧レベルを使った加速寿命テストを実施しています。複数の動作条件に対して加速ファクタを定めて、実際の動作電圧での故障までの時間を計算できるようにしています。表 5 に、複数の動作条件での 50 年サービス寿命に対するピーク電圧の一覧を示します。多くのケースで、当局のテストにより認定された動作電圧は 50 年サービス寿命の電圧より高くなっています。記載されたサービス寿命電圧より高い動作電圧で動作させると、早期絶縁故障が発生します。

ADM3053 の絶縁寿命は、アイソレーション障壁に加えられる電圧波形のタイプに依存します。*iCoupler* 絶縁構造の性能は、波形がバイポーラ AC、ユニポーラ AC、DC のいずれであるかに応じて、異なるレートで低下します。図 29、図 30、図 31 に、これらのアイソレーション電圧波形を示します。

バイポーラ AC 電圧は最も厳しい環境です。バイポーラ AC 条件での 50 年動作寿命から、アナログ・デバイスが推奨する最大動作電圧が決定されています。

ユニポーラ AC またはユニポーラ DC 電圧の場合、絶縁に加わるストレスは大幅に少なくなります。このために高い動作電圧での動作が可能になり、さらに 50 年のサービス寿命を実現することができます。表 5 に示す動作電圧は、ユニポーラ AC 電圧またはユニポーラ DC 電圧のケースに適合する場合、50 年最小寿命に適用することができます。図 30 または 図 31 に適合しない絶縁電圧波形は、バイポーラ AC 波形として扱う必要があり、ピーク電圧は表 5 に示す 50 年寿命電圧値に制限する必要があります。

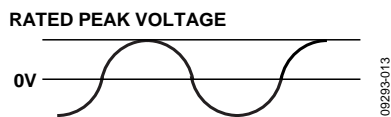


図 29.バイポーラ AC 波形

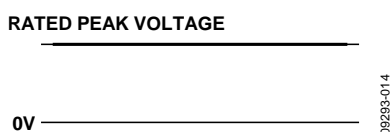
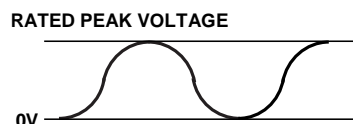


図 30.DC 波形



**NOTES**  
 1. THE VOLTAGE IS SHOWN AS SINUSODIAL FOR ILLUSTRATION PURPOSES ONLY. IT IS MEANT TO REPRESENT ANY VOLTAGE WAVEFORM VARYING BETWEEN 0 AND SOME LIMITING VALUE. THE LIMITING VALUE CAN BE POSITIVE OR NEGATIVE, BUT THE VOLTAGE CANNOT CROSS 0V.

09293-015

図 31.ユニポーラ AC 波形



## 代表的なアプリケーション

図 32 に、ADM3053 を使用する回路図の例を示します。

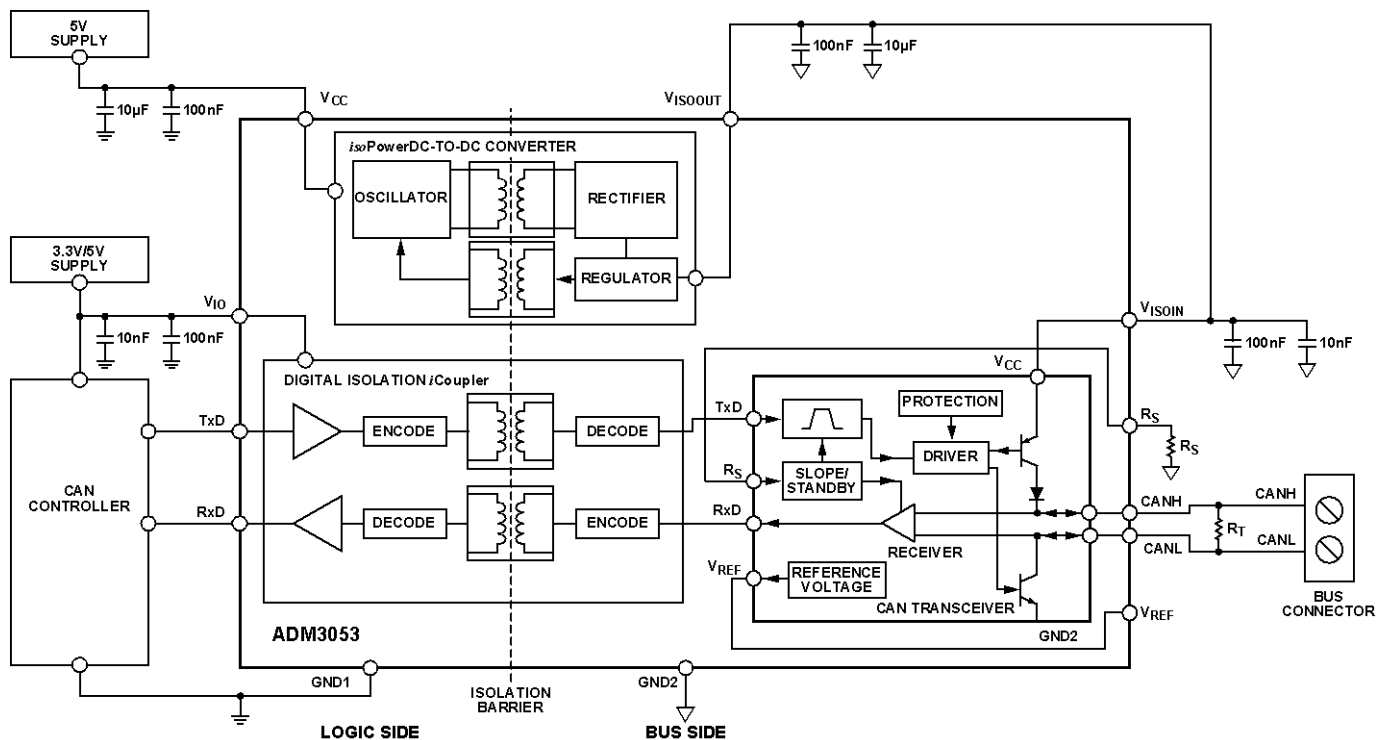
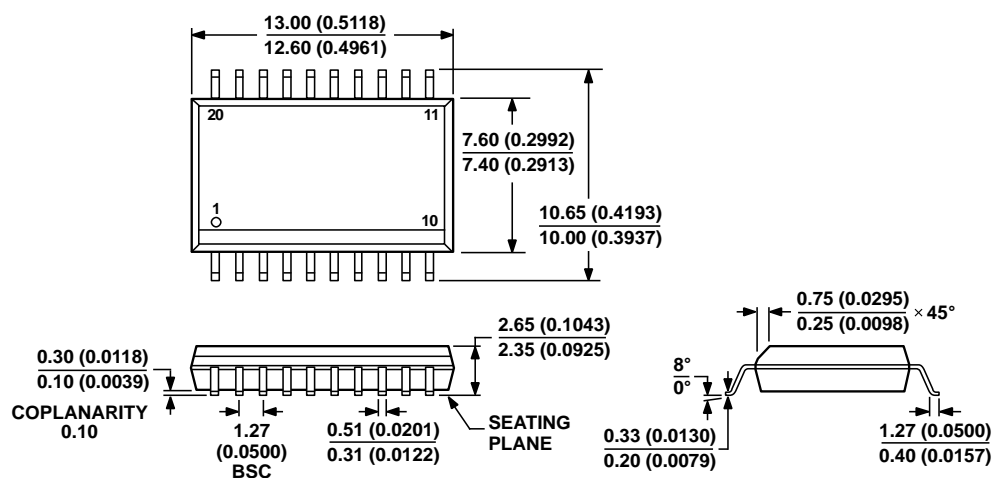


図 32.ADM3053 を使用する回路例

00293016

## 外形寸法



COMPLIANT TO JEDEC STANDARDS MS-013-AC  
 CONTROLLING DIMENSIONS ARE IN MILLIMETERS; INCH DIMENSIONS  
 (IN PARENTHESES) ARE ROUNDED-OFF MILLIMETER EQUIVALENTS FOR  
 REFERENCE ONLY AND ARE NOT APPROPRIATE FOR USE IN DESIGN.

06-07-2006-A

図 33.20 ピン標準スモール・アウトライン・パッケージ[SOIC\_W]  
 ワイドボディ (RW-20)  
 寸法: mm (インチ)

## オーダー・ガイド

Model <sup>1</sup>	Temperature Range	Package Description	Package Option
ADM3053BRWZ	-40°C to +85°C	20-Lead SOIC_W	RW-20
ADM3053BRWZ-REEL7	-40°C to +85°C	20-Lead SOIC_W	RW-20
EVAL-ADM3053EBZ		ADM3053 Evaluation Board	

<sup>1</sup> Z = RoHS 準拠製品。