

特長

測定レンジが可変可能な3軸デジタル・ジャイロスコープ
 設定オプション：±75°/sec、±150°/sec、±300°/sec
 3軸、±18 gのデジタル加速度センサー
 3軸、±2.5 ガウスのデジタル磁気センサー
 スタートアップ時間：220 ms
 工場出荷時校正済みの感度、バイアス、軸アライメント
 ADIS16400 校正温度範囲：+25°C
 ADIS16405 校正温度範囲：-40~+85°C
 デジタル制御のバイアス校正
 デジタル制御のサンプル・レート：最大 819.2 SPS
 外部クロック入力によるサンプル・レートは最大 1200 SPS
 デジタル制御のフィルタリング
 プログラマブルな状態監視
 補助デジタル出力
 デジタル起動のセルフテスト
 プログラマブルなパワーマネジメント
 組込み温度センサー
 SPI 互換シリアル・インターフェース
 補助、12ビットADC入力およびDAC出力
 単電源動作：4.75~5.25 V
 2000 g 衝撃耐性
 動作温度範囲：-40~+105°C

機能ブロック図

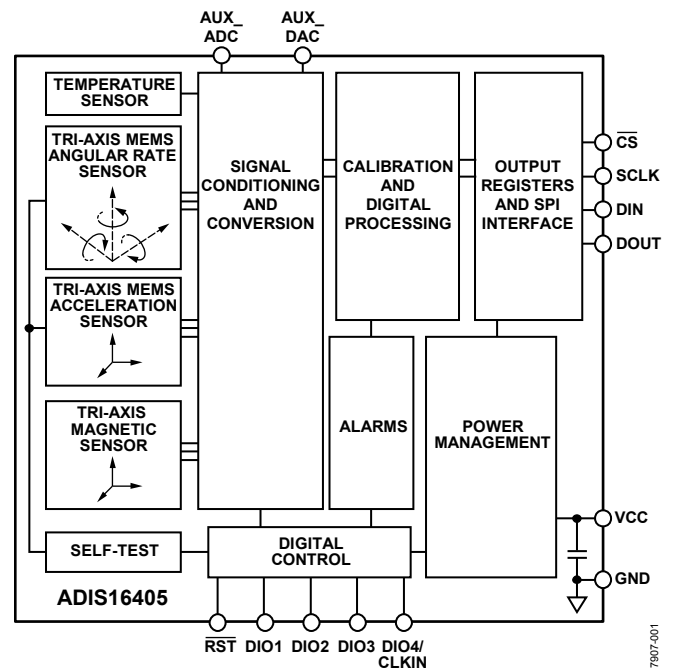


図 1.

アプリケーション

無人機
 プラットフォーム制御
 デジタル・コンパス
 ナビゲーション

概要

ADIS16400/ADIS16405 iSensor[®]は、3軸ジャイロスコープ、3軸加速度センサー、3軸磁気センサーを備えたフル機能の慣性システムです。ADIS16400/ADIS16405は、業界最先端のiMEMS[®]技術と動的性能を最適化するシグナル・コンディショニングを組み合わせています。工場出荷時の校正で、感度、バイアス、アライメント、線形加速度（ジャイロ・バイアス）について各センサーの特性評価を行っています。これにより、各センサーは独自の-40~+85°Cの温度範囲で正確なセンサー測定のための補正を行うことができます。また、磁気センサーも自己補正機能があり、温度に対し正確なバイアス性能が得られます。

ADIS16400/ADIS16405を採用することで、特にディスクリート設計にとまなう複雑さと投資に比べ、産業用システム向けに高精度な多軸慣性センシングを簡単かつ低コストで提供することができます。

製品に必要なモーション・テストや校正はすべて生産工程の一環として工場内で行われるため、システム統合の時間を大幅に短縮できます。タイトな直交アライメントにより、ナビゲーション・システムの慣性フレーム・アライメントが簡単になります。また、SPIインターフェースやレジスタ構造の改善により、データ収集や設定制御が迅速に実行できます。ADIS1635x および ADIS1636x ファミリーと互換のピン配置、同一のパッケージが使用されているため、ADIS16400/ADIS16405へのアップグレードは、ファームウェアを変更するだけで、追加のセンサーやレジスタ・マップの更新に対応できます。

このコンパクトなモジュールは、約 23 mm × 23 mm × 23 mm のサイズで、フレキシブル・コネクタ・インターフェースによりさまざまな装着方法に対応します。

アナログ・デバイセズ社は、提供する情報が正確で信頼できるものであることを期していますが、その情報の利用に関して、あるいは利用によって生じる第三者の特許やその他の権利の侵害に関して一切の責任を負いません。また、アナログ・デバイセズ社の特許または特許の権利の使用を明示的または暗示的に許諾するものでもありません。仕様は、予告なく変更される場合があります。本紙記載の商標および登録商標は、各社の所有に属します。※日本語資料は REVISION が古い場合があります。最新の内容については、英語版をご参照ください。
 ©2009 Analog Devices, Inc. All rights reserved.

Rev. B

目次

特長.....	1	動作原理.....	9
アプリケーション.....	1	基本動作.....	9
機能ブロック図.....	1	センサー・データの読出し.....	9
概要.....	1	デバイスの設定.....	9
改訂履歴.....	2	バースト・モードのデータ収集.....	9
仕様.....	3	出力データ・レジスタ.....	11
タイミング仕様.....	5	校正.....	12
タイミング図.....	5	動作制御.....	12
絶対最大定格.....	6	入出力機能.....	13
ESD に対する注意.....	6	診断.....	14
ピン配置と機能の説明.....	7	外形寸法.....	16
代表的な性能特性.....	8	オーダー・ガイド.....	16

改訂履歴

3/09—Revision 0: Initial Version

仕様

特に指定のない限り、 $T_A = -40 \sim +85^\circ\text{C}$ 、 $V_{CC} = 5.0\text{ V}$ 、角速度 = $0^\circ/\text{sec}$ 、ダイナミック・レンジ = $\pm 300^\circ/\text{sec}$ 、 $\pm 1\text{ g}$ 。

表 1.

Parameter	Test Conditions	Min	Typ	Max	Unit
GYROSCOPES					
Dynamic Range		± 300	± 350		$^\circ/\text{sec}$
Initial Sensitivity	Dynamic range = $\pm 300^\circ/\text{sec}$	0.0495	0.05	0.0505	$^\circ/\text{sec}/\text{LSB}$
	Dynamic range = $\pm 150^\circ/\text{sec}$		0.025		$^\circ/\text{sec}/\text{LSB}$
	Dynamic range = $\pm 75^\circ/\text{sec}$		0.0125		$^\circ/\text{sec}/\text{LSB}$
Sensitivity Temperature Coefficient	$-40^\circ\text{C} \leq T_A \leq +85^\circ\text{C}$		± 40		$\text{ppm}/^\circ\text{C}$
Misalignment	Axis-to-axis, $\Delta = 90^\circ$ ideal		± 0.05		Degrees
	Axis-to-frame (package)		± 0.5		Degrees
Nonlinearity	Best fit straight line		0.1		% of FS
Initial Bias Error	1σ		± 3		$^\circ/\text{sec}$
In-Run Bias Stability	1σ , $\text{SMPL_PRD} = 0x01$		0.007		$^\circ/\text{sec}$
Angular Random Walk	1σ , $\text{SMPL_PRD} = 0x01$		2.0		$^\circ/\sqrt{\text{hr}}$
Bias Temperature Coefficient	$-40^\circ\text{C} \leq T_A \leq +85^\circ\text{C}$		± 0.01		$^\circ/\text{sec}/^\circ\text{C}$
Linear Acceleration Effect on Bias	Any axis, 1σ (MSC_CTRL , Bit 7 = 1)		0.05		$^\circ/\text{sec}/\text{g}$
Bias Voltage Sensitivity	$V_{CC} = 4.75\text{ V}$ to 5.25 V		0.32		$^\circ/\text{sec}/\text{V}$
Output Noise	$\pm 300^\circ/\text{sec}$ range, no filtering		0.9		$^\circ/\text{sec rms}$
Rate Noise Density	$f = 25\text{ Hz}$, $\pm 300^\circ/\text{sec}$, no filtering		0.05		$^\circ/\text{sec}/\sqrt{\text{Hz rms}}$
3 dB Bandwidth			330		Hz
ACCELEROMETERS					
Dynamic Range		± 18			g
Initial Sensitivity		3.285	3.33	3.38	mg/LSB
Sensitivity Temperature Coefficient	$-40^\circ\text{C} \leq T_A \leq +85^\circ\text{C}$		± 50		$\text{ppm}/^\circ\text{C}$
Misalignment	Axis-to-axis, $\Delta = 90^\circ$ ideal		0.2		Degrees
	Axis-to-frame (package)		± 0.5		Degrees
Nonlinearity	Best fit straight line, $\pm 17\text{ g}$		0.1		% of FS
Initial Bias Error	1σ		± 50		mg
In-Run Bias Stability	1σ		0.2		mg
Velocity Random Walk	1σ		0.2		$\text{m}/\text{sec}/\sqrt{\text{hr}}$
Bias Temperature Coefficient	$-40^\circ\text{C} \leq T_A \leq +85^\circ\text{C}$		± 0.3		$\text{mg}/^\circ\text{C}$
Bias Voltage Sensitivity	$V_{CC} = 4.75\text{ V}$ to 5.25 V		2.5		mg/V
Output Noise	No filtering		9		mg rms
Noise Density	No filtering		0.5		$\text{mg}/\sqrt{\text{Hz rms}}$
3 dB Bandwidth			330		Hz
MAGNETOMETER					
Dynamic Range		± 2.5	± 3.5		gauss
Initial Sensitivity	25°C	0.49	0.5	0.51	mgauss/LSB
Sensitivity Temperature Coefficient	25°C , 1σ		600		$\text{ppm}/^\circ\text{C}$
Axis Nonorthogonality	25°C , axis-to-axis		0.25		Degrees
Axis Misalignment	25°C , axis-to-base plate and guide pins		0.5		Degrees
Nonlinearity	Best fit straight line		0.5		% of FS
Initial Bias Error	25°C , 0 gauss stimulus		± 4		mgauss
Bias Temperature Coefficient			0.5		$\text{mgauss}/^\circ\text{C}$
Output Noise	25°C , no filtering		1.25		mgauss rms
Noise Density	25°C , no filtering, rms		0.066		$\text{mgauss}/\sqrt{\text{Hz}}$
3 dB Bandwidth			1540		Hz
TEMPERATURE SENSOR					
Scale Factor	25°C , output = $0x0000$		0.14		$^\circ\text{C}/\text{LSB}$

ADIS16400/ADIS16405

Parameter	Test Conditions	Min	Typ	Max	Unit
ADC INPUT					
Resolution			12		Bits
Integral Nonlinearity			±2		LSB
Differential Nonlinearity			±1		LSB
Offset Error			±4		LSB
Gain Error			±2		LSB
Input Range		0		3.3	V
Input Capacitance	During acquisition		20		pF
DAC OUTPUT					
Resolution			12		Bits
Relative Accuracy	Code 101 to Code 4095, 5 kΩ/100 pF to GND		±4		LSB
Differential Nonlinearity			±1		LSB
Offset Error			±5		mV
Gain Error			±0.5		%
Output Range		0		3.3	V
Output Impedance			2		Ω
Output Settling Time	5 kΩ/100 pF to GND		10		μs
LOGIC INPUTS ¹					
Input High Voltage, V _{INH}		2.0			V
Input Low Voltage, V _{INL}				0.8	V
$\overline{\text{CS}}$ Wake-Up Pulse Width	$\overline{\text{CS}}$ signal to wake up from sleep mode			0.55	V
Logic 1 Input Current, I _{INH}	V _{IH} = 3.3 V		±0.2	±10	μA
Logic 0 Input Current, I _{INL}	V _{IL} = 0 V				μA
All Pins Except $\overline{\text{RST}}$			-40	-60	μA
$\overline{\text{RST}}$ Pin			-1		mA
Input Capacitance, C _{IN}			10		pF
DIGITAL OUTPUTS ¹					
Output High Voltage, V _{OH}	I _{SOURCE} = 1.6 mA	2.4			V
Output Low Voltage, V _{OL}	I _{SINK} = 1.6 mA			0.4	V
FLASH MEMORY					
Data Retention ³	Endurance ² T _J = 85°C	10,000 10			Cycles Years
FUNCTIONAL TIMES ⁴					
Power-On Start-Up Time	Time until data is available Normal mode, SMPL_PRD ≤ 0x09 Low power mode, SMPL_PRD ≥ 0x0A		220 290		ms ms
Reset Recovery Time	Normal mode, SMPL_PRD ≤ 0x09 Low power mode, SMPL_PRD ≥ 0x0A		100 170		ms ms
Sleep Mode Recovery Time	Normal mode, SMPL_PRD ≤ 0x09 Low power mode, SMPL_PRD ≥ 0x0A		4 15		ms ms
Flash Memory Test Time	Normal mode, SMPL_PRD ≤ 0x09 Low power mode, SMPL_PRD ≥ 0x0A		17 90		ms ms
Automatic Self-Test Time	SMPL_PRD = 0x01		12		ms
CONVERSION RATE					
Clock Accuracy	SMPL_PRD = 0x01 to 0xFF	0.413		819.2	SPS
Sync Input Clock				±3 1.2	% kHz
POWER SUPPLY					
Operating Voltage Range, VCC		4.75	5.0	5.25	V
Power Supply Current	Low power mode at 25°C Normal mode at 25°C Sleep mode at 25°C		45 70 600		mA mA μA

¹ デジタル I/O 信号は 3.3 V の内部電源によって駆動し、入力は 5 V 対応です。

² 耐久性は JEDEC 規格 22 Method A117 に準拠し、-40°C、+25°C、+85°C、+125°C の温度条件で測定しています。

³ 等価データ保持寿命期間は、JEDEC 規格 22 Method A117 に準拠し、ジャンクション温度 (T_J) = 85°C 時の値です。データ保持寿命期間は、ジャンクション温度にとってもなって短くなります。

⁴ これらの時間には、熱安定の時間と内部フィルタ応答時間 (330 Hz 帯域幅) は含まれていません。これを含めると、全体の精度に影響を及ぼす可能性があります。

タイミング仕様

特に指定のない限り、 $T_A = 25^\circ\text{C}$ 、 $V_{CC} = 5\text{ V}$ 。

表 2.

Parameter	Description	Normal Mode (SMPL_PRD \leq 0x09)			Low Power Mode (SMPL_PRD \geq 0x0A)			Burst Mode			Unit
		Min ¹	Typ	Max	Min ¹	Typ	Max	Min ¹	Typ	Max	
f_{SCLK}		0.01		2.0	0.01		0.3	0.01		1.0	MHz
t_{STALL}	Stall period between data	9			75			$1/f_{\text{SCLK}}$			μs
t_{READRATE}	Read rate	40			150						μs
t_{CS}	Chip select to clock edge	48.8			48.8			48.8			ns
t_{DAV}	DOUT valid after SCLK edge			100			100			100	ns
t_{DSU}	DIN setup time before SCLK rising edge	24.4			24.4			24.4			ns
t_{DHD}	DIN hold time after SCLK rising edge	48.8			48.8			48.8			ns
$t_{\text{SCLKR}}, t_{\text{SCLKF}}$	SCLK rise/fall times		5	12.5		5	12.5		5	12.5	ns
$t_{\text{DF}}, t_{\text{DR}}$	DOUT rise/fall times		5	12.5		5	12.5		5	12.5	ns
t_{SFS}	$\overline{\text{CS}}$ high after SCLK edge	5			5			5			ns
t_1	Input sync pulse width		5								μs
t_2	Input sync to data ready output		600								μs
t_3	Input sync period	833									μs

¹ これらの仕様については出荷テストを行っていませんが、設計および特性評価により保証しています。

タイミング図

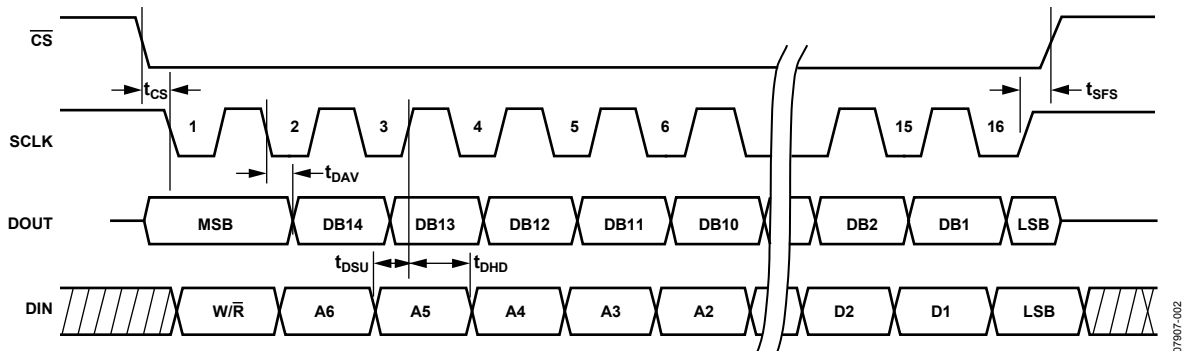


図 2. SPI タイミングとシーケンス

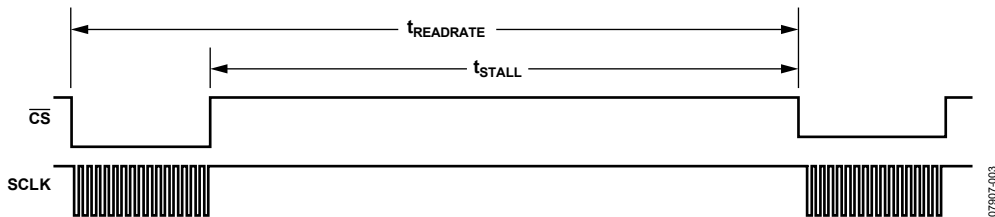


図 3. 待ち時間とデータレート

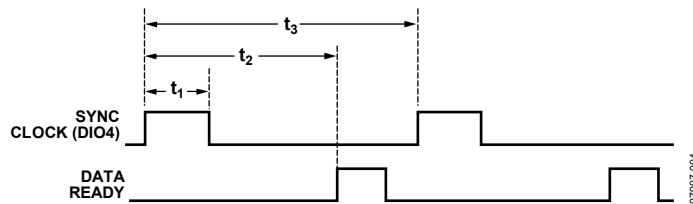


図 4. 入力クロック・タイミング図

ADIS16400/ADIS16405

絶対最大定格

表 3.

Parameter	Rating
Acceleration	
Any Axis, Unpowered	2000 g
Any Axis, Powered	2000 g
VCC to GND	-0.3 V to +6.0 V
Digital Input Voltage to GND	-0.3 V to +5.3 V
Digital Output Voltage to GND	-0.3 V to VCC + 0.3 V
Analog Input to GND	-0.3 V to +3.6 V
Operating Temperature Range	-40°C to +105°C
Storage Temperature Range	-65°C to +125°C ^{1,2}

¹ -40~+105°C の規定温度の範囲外に長時間放置すると、工場出荷時の校正の精度に悪影響を及ぼす可能性があります。この精度を維持するには、デバイスを規定の -40~+105°C の動作温度範囲で保管する必要があります。

² デバイスは 150°C の温度に短期間放置しても支障ありませんが、長期に及ぶと機械内部の品質に問題が生じる恐れがあります。

左記の絶対最大定格を超えるストレスを加えると、デバイスに恒久的な損傷を与えることがあります。この規定はストレス定格のみを指定するものであり、この仕様の動作セクションに記載する規定値以上でのデバイス動作を定めたものではありません。デバイスを長時間絶対最大定格状態に置くと、デバイスの信頼性に影響を与えることがあります。

表 4. パッケージ特性

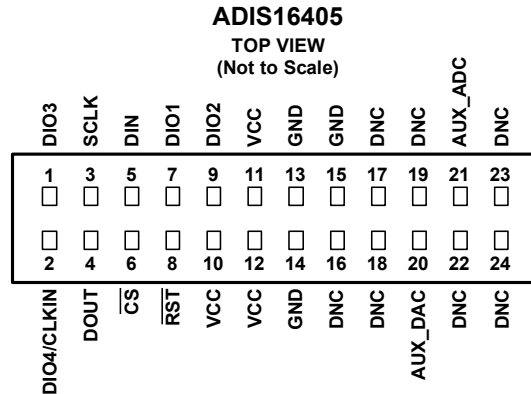
Package Type	θ_{JA}	θ_{JC}	Device Weight
24-Lead Module	39.8°C/W	14.2°C/W	16 grams

ESDに対する注意



ESD（静電放電）の影響を受けやすいデバイスです。電荷を帯びたデバイスや回路ボードは、検知されないまま放電することがあります。本製品は当社独自の特許技術である ESD 保護回路を内蔵してはいますが、デバイスが高エネルギーの静電放電を被った場合、損傷を生じる可能性があります。したがって、性能劣化や機能低下を防止するため、ESD に対する適切な予防措置を講じることをお勧めします。

ピン配置と機能の説明

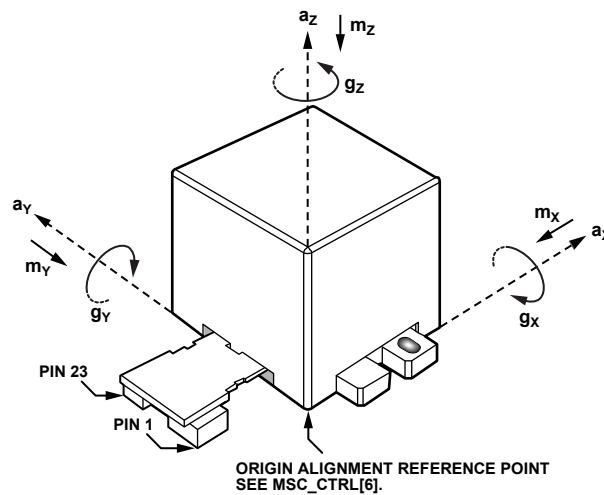


NOTES

1. THIS VIEW REPRESENTS THE TOP VIEW OF THE MATING CONNECTOR.
2. WHEN CONNECTED TO THE ADIS16405, THE PINS WILL NOT BE VISIBLE.
3. MATING CONNECTOR: SAMTEC CLM-112-02 OR EQUIVALENT.
4. DNC = DO NOT CONNECT.

07907-005

図 5. ピン配置



07907-006

図 6. 軸の向き (正の向き)

表 5. ピン機能の説明

ピン番号	記号	タイプ ¹	説明
1	DIO3	I/O	設定可能なデジタル入出力
2	DIO4/CLKIN	I/O	設定可能なデジタル入出力または同期クロック入力
16, 17, 18, 19, 22, 23, 24	DNC	N/A	無接続
3	SCLK	I	SPI シリアル・クロック
4	DOUT	O	SPI データ出力: SCLK の立下がりエッジでクロック出力
5	DIN	I	SPI データ入力: SCLK の立上がりエッジでクロック入力
6	\overline{CS}	I	SPI チップ・セレクト
7	DIO1	I/O	設定可能なデジタル入出力
8	\overline{RST}	I	リセット
9	DIO2	I/O	設定可能なデジタル入出力
10, 11, 12	VCC	S	電源
13, 14, 15	GND	S	グラウンド
20	AUX_DAC	O	補助 12 ビット DAC 出力
21	AUX_ADC	I	補助 12 ビット ADC 入力

¹ Sは電源、Oは出力、Iは入力、N/Aは「該当せず」を意味します。

代表的な性能特性

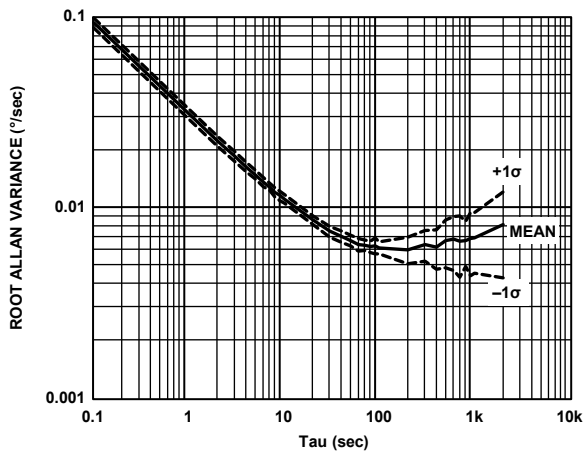


図 7. ジャイロ스코ープのルート・アラン分散

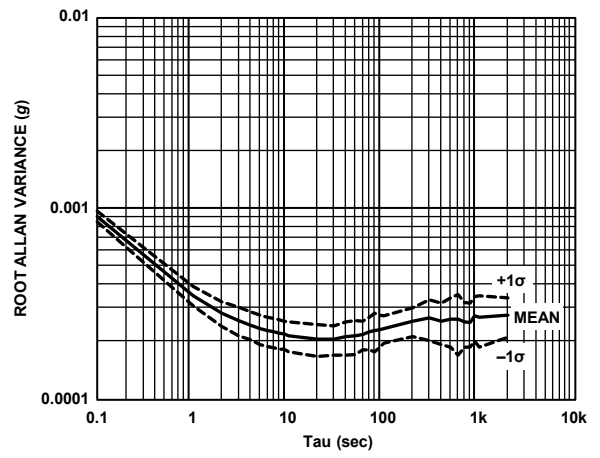


図 8. 加速度センサーのルート・アラン分散

動作原理

基本動作

ADIS16400/ADIS16405 は、有効な電源電圧が投入されるとスタートアップし、工場出荷時のデフォルトのサンプル・レート (819.2 SPS) で慣性測定データの生成を開始する自律センサー・システムです。各サンプル・サイクル後にセンサー・データが出力レジスタにロードされ、DIO1 がパルス化され、システム・レベルの割込みサービス・ルーチンを駆動するための新しいデータ・レディ制御信号を供給します。代表的なシステム構成では、マスタ・プロセッサが、図 9 に示す接続図に従って SPI インターフェース経由で出力データ・レジスタにアクセスします。表 6 に、マスタ・プロセッサの各ピンの一般的な機能を示します。表 7 は、代表的なマスタ・プロセッサの設定です。これらの設定は一般に設定レジスタに保持され、ADIS16400/ADIS16405 との通信に使用されます。

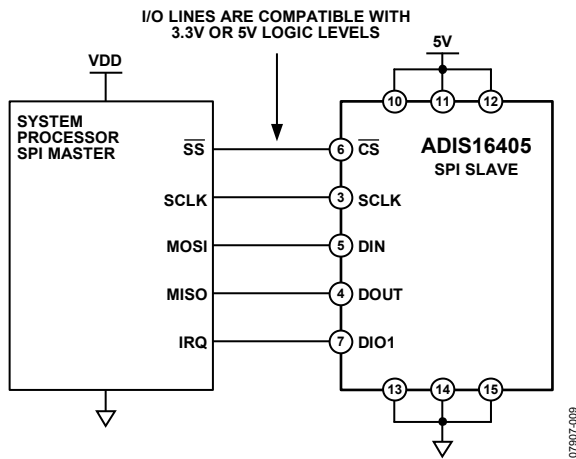


図 9. 電気的接続図

表 6. マスタ・プロセッサの一般的なピン名と機能

ピン名	機能
SS	スレーブ・セレクト
IRQ	割込み要求
MOSI	マスタ出力、スレーブ入力
MISO	マスタ入力、スレーブ出力
SCLK	シリアル・クロック

表 7. マスタ・プロセッサの一般的な SPI 設定

Processor Setting	Description
Master	The ADIS16405 operates as a slave.
SCLK Rate ≤ 2 MHz ¹	Normal mode, SMPL_PRD[7:0] $\leq 0x08$.
CPOL = 1	Clock polarity.
CPHA = 1	Clock phase.
MSB-First	Bit sequence.
16-Bit	Shift register/data length.

¹ バースト・モードの場合 SCLK レートは 1 MHz 以内、低消費電力モードの場合 は 300 kHz 以内です。

ユーザ・レジスタは、SPI インターフェースのすべての I/O 動作 に対しアドレス指定を行います。各 16 ビット・レジスタには 2 つの 7 ビット・アドレスがあり、1 つは上位バイト、もう 1 つは 下位バイトです。表 8 は各レジスタの下位バイト・アドレスの一 覧、図 10 は一般的なビット割当てを示します。

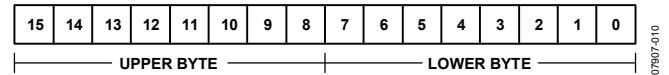


図 10. 出力レジスタのビット割当て

センサー・データの読出し

ADIS16400/ADIS16405 は単独でデータを生成しますが、SPI ス レーブ・デバイスとして動作して、16 ビット・セグメントを使っ て (図 11 を参照) システム (マスタ) プロセッサと通信を行いま す。各レジスタの読出しには、これらの 16 ビット・シーケンス の 2 つが必要です。最初の 16 ビット・シーケンスは、読出し コマンド・ビット (R/W = 0) とターゲット・レジスタのアドレ ス (A6~A0) です。もう一つの 16 ビット・シーケンスは、DOUT ライン上のレジスタの値 (D15~D0) を送信します。たとえば、 DIN = 0x0A00 の場合、XACCL_OUT の値が次の 16 ビット・シー ケンス時に DOUT ラインにシフト・アウトされます。

SPI は full-duplex mode で動作します。つまり、マスタ・プロセッ サは、DOUT の出力データを読み出すと同時に、同じ SCLK パル スを使って DIN の次のターゲット・アドレスを送信します。

デバイスの設定

ユーザ・レジスタのメモリ・マップ (表 8) では、設定レジスタ を W または R/W で示しています。設定コマンドは、図 11 に示す ビット・シーケンスも使用します。MSB = 1 の場合、DIN シーケ ンスの最後の 8 ビット (DC7~DC0) は、アドレス・ビット (A6~ A0) に対応するメモリ・アドレスにロードされます。たとえば、 DIN = 0xA11F の場合は、データ・フレームの終わりに 0x1F がアド レス 0x21 (XACCL_OFF、上位バイト) にロードされます。

21 個のレジスタには、不揮発性フラッシュ・メモリにバックアッ プの保存場所があります。マスタ・プロセッサがこのバックアッ プ機能を監視する必要があります。GLOB_CMD[3] = 1 (DIN = 0xBE04) に設定することによりマニュアル・フラッシュアップ デート (バックアップ) 動作が開始され、ユーザ・レジスタを指 定のフラッシュ・メモリ領域内にコピーします。バックアップ動 作には 50 ms かかり、正しく完了するには電源電圧を規定の範囲 内しておく必要があります。FLASH_CNT レジスタは、バック アップ・イベントの累積回数を記録し、フラッシュ・メモリの長 期的な信頼性を監視することができます。

バースト・モードのデータ収集

バースト・モードのデータ収集により、ADIS16400/ADIS16405 から効率的にデータ収集を行うことができます。連続したデー タ・サイクル (それぞれ 1 SCLK 期間で区切られる) で、すべて の出力レジスタが DOUT にクロック出力されます。バーストモー ドシーケンスを開始する場合には、DIN = 0x3E00 に設定します。 次に、各出力レジスタの値が、最初の SUPPLY_OUT から最後の AUX_ADC まで DOUT から出力されます (図 12 を参照)。表 8 に示すアドレス順により、バースト・モードでの出力の順番が決 まります。

ADIS16400/ADIS16405

表 8. ユーザ・レジスタのメモリ・マップ

Name	R/W	Flash Backup	Address ¹	Default	Function	Bit Assignments
FLASH_CNT	R	Yes	0x00	N/A	Flash memory write count	N/A
SUPPLY_OUT	R	No	0x02	N/A	Power supply measurement	Table 9
XGYRO_OUT	R	No	0x04	N/A	X-axis gyroscope output	Table 9
YGYRO_OUT	R	No	0x06	N/A	Y-axis gyroscope output	Table 9
ZGYRO_OUT	R	No	0x08	N/A	Z-axis gyroscope output	Table 9
XACCL_OUT	R	No	0x0A	N/A	X-axis accelerometer output	Table 9
YACCL_OUT	R	No	0x0C	N/A	Y-axis accelerometer output	Table 9
ZACCL_OUT	R	No	0x0E	N/A	Z-axis accelerometer output	Table 9
XMAGN_OUT	R	No	0x10	N/A	X-axis magnetometer measurement	Table 9
YMAGN_OUT	R	No	0x12	N/A	Y-axis magnetometer measurement	Table 9
ZMAGN_OUT	R	No	0x14	N/A	Z-axis magnetometer measurement	Table 9
TEMP_OUT	R	No	0x16	N/A	Temperature output	Table 9
AUX_ADC	R	No	0x18	N/A	Auxiliary ADC measurement	Table 9
XGYRO_OFF	R/W	Yes	0x1A	0x0000	X-axis gyroscope bias offset factor	Table 10
YGYRO_OFF	R/W	Yes	0x1C	0x0000	Y-axis gyroscope bias offset factor	Table 10
ZGYRO_OFF	R/W	Yes	0x1E	0x0000	Z-axis gyroscope bias offset factor	Table 10
XACCL_OFF	R/W	Yes	0x20	0x0000	X-axis acceleration bias offset factor	Table 11
YACCL_OFF	R/W	Yes	0x22	0x0000	Y-axis acceleration bias offset factor	Table 11
ZACCL_OFF	R/W	Yes	0x24	0x0000	Z-axis acceleration bias offset factor	Table 11
XMAGN_HIF	R/W	Yes	0x26	0x0000	X-axis magnetometer, hard-iron factor	Table 12
YMAGN_HIF	R/W	Yes	0x28	0x0000	Y-axis magnetometer, hard-iron factor	Table 12
ZMAGN_HIF	R/W	Yes	0x2A	0x0000	Z-axis magnetometer, hard-iron factor	Table 12
XMAGN_SIF	R/W	Yes	0x2C	0x0000	X-axis magnetometer, soft-iron factor	Table 13
YMAGN_SIF	R/W	Yes	0x2E	0x0000	Y-axis magnetometer, soft-iron factor	Table 13
ZMAGN_SIF	R/W	Yes	0x30	0x0000	Z-axis magnetometer, soft-iron factor	Table 13
GPIO_CTRL	R/W	No	0x32	0x0000	Auxiliary digital input/output control	Table 18
MSC_CTRL	R/W	Yes	0x34	0x0006	Miscellaneous control	Table 19
SMPL_PRD	R/W	Yes	0x36	0x0001	Internal sample period (rate) control	Table 15
SENS_AVG	R/W	Yes	0x38	0x0402	Dynamic range and digital filter control	Table 17
SLP_CNT	W	No	0x3A	0x0000	Sleep mode control	Table 16
DIAG_STAT	R	No	0x3C	0x0000	System status	Table 23
GLOB_CMD	W	N/A	0x3E	0x0000	System command	Table 14
ALM_MAG1	R/W	Yes	0x40	0x0000	Alarm 1 amplitude threshold	Table 25
ALM_MAG2	R/W	Yes	0x42	0x0000	Alarm 2 amplitude threshold	Table 25
ALM_SMPL1	R/W	Yes	0x44	0x0000	Alarm 1 sample size	Table 26
ALM_SMPL2	R/W	Yes	0x46	0x0000	Alarm 2 sample size	Table 26
ALM_CTRL	R/W	Yes	0x48	0x0000	Alarm control	Table 24
AUX_DAC	R/W	No	0x4A	0x0000	Auxiliary DAC data	Table 20

¹ 各レジスタは2バイト構成ですが、ここでは下位バイトのアドレスが示されています。上位バイトのアドレスは、下位バイトに1を加算したアドレス値と同じです。

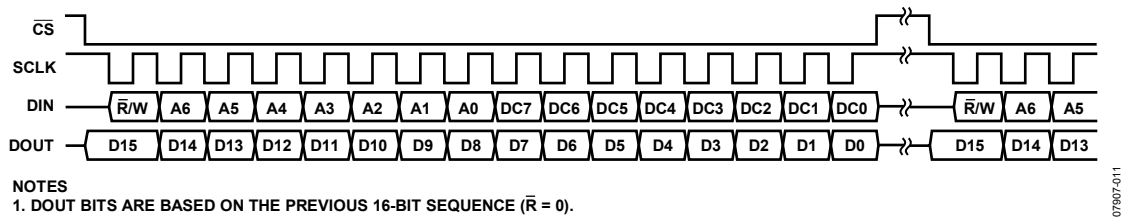


図 11. 出力レジスタのビット割当て

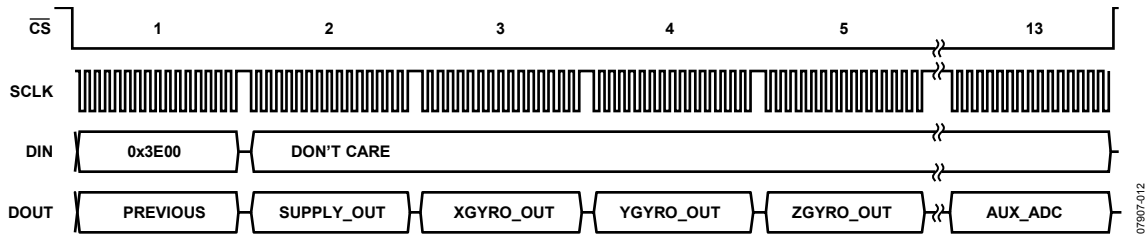


図 12. バースト・モードの読み出しシーケンス

出力データ・レジスタ

図 6 は、ジャイロスコープ、加速度センサー、磁気センサーの正の測定方向を示しています。表 9 は、ADIS16400/ADIS16405 の各出力データ・レジスタの設定とスケール係数です。すべての慣性センサー出力は 14 ビット長で、2 の補数フォーマットになっています。つまり、0x0000 は 0 LSB、0x0001 は +1 LSB、0x3FFF は -1 LSB に等しくなります。次に、XGYRO_OUT からのセンサー計測値の計算方法の例を示します。

$$XGYRO_OUT = 0x3B4A$$

$$0x000 - 0x3B4A = -0x04B6 = (4 \times 256 + 11 \times 16 + 6) - 0x04B6 = -1206 \text{ LSB}$$

$$\text{Rate} = 0.05^\circ/\text{sec} \times (-1206) = -60.3^\circ/\text{sec}$$

したがって、XGYRO_OUT=0x3B4A は、パッケージ上面から見て z 軸を中心に 60.3°/sec の時計回りの回転に相当します (図 6 を参照)。

表 9. 出力データ・レジスタのフォーマット

Register	Bits	Format	Scale
SUPPLY_OUT	14	Binary, 5 V = 0x0814	2.42 mV
XGYRO_OUT ¹	14	Twos complement	0.05°/sec
YGYRO_OUT ¹	14	Twos complement	0.05°/sec
ZGYRO_OUT ¹	14	Twos complement	0.05°/sec
XACCL_OUT	14	Twos complement	10 mg
YACCL_OUT	14	Twos complement	10 mg
ZACCL_OUT	14	Twos complement	10 mg
XMAGN_OUT	14	Twos complement	0.5 mgauss
YMAGN_OUT	14	Twos complement	0.5 mgauss
ZMAGN_OUT	14	Twos complement	0.5 mgauss
TEMP_OUT ²	12	Twos complement	0.14°C
AUX_ADC	12	Binary, 1 V = 0x04D9	0.81 mV

¹ スケーリングの設定は±300°/sec です。このスケール係数はレンジに比例します。

² このレジスタの+25°Cでの出力は 0x0000 (typ) です。

各出力データ・レジスタは、図 13 に示すビット割当てを使用します。ND フラグは、出力データ・レジスタに未読データが存在することを示します。このフラグは、出力レジスタの読み出しシーケンス中にクリアされて、0 に戻ります。そして、次の内部サンプルがレジスタを新しいデータで更新した後に 1 に戻ります。EA フラグは、DIAG_STAT レジスタ (表 23 を参照) のエラー・フラグの 1 つがアクティブ (真) であることを示します。残りの 14 ビットはデータ用です。

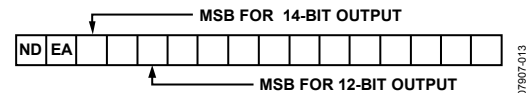


図 13. 出力レジスタのビット割当て

補助ADC

AUX_ADC レジスタによって、補助 ADC 入力チャンネルにアクセスすることができます。この ADC は 12 ビットの逐次比較型コンバータで、図 14 に示す入力等価回路を備えています。最大入力電圧は 3.3 V です。ESD 保護ダイオードは、回復不能な損傷を生じることなく 10 mA まで処理できます。スイッチのオン抵抗 (R1) は 100 Ω (typ) で、サンプリング・コンデンサ (C2) は 16 pF (typ) です。

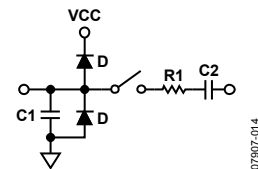


図 14. アナログ入力等価回路
(変換フェーズ: スイッチ開、トラック・フェーズ: スイッチ閉)

ADIS16400/ADIS16405

校正

マニュアル・バイアス補正

表 10、表 11、表 12 のバイアス・オフセット・レジスタ（磁気センサーの計測システム等の残留磁場の影響、つまりハードアイアン補正するレジスタ）には、各センサーの出力に対するマニュアル調整機能があります。たとえば、XGYRO_OFF = 0x1FF6 の場合、XGYRO_OUT オフセットは -10 LSB、つまり -0.125°/sec シフトします。上位バイト用の DIN コマンドは DIN = 0x9B1F であり、下位バイト用は DIN = 0x9AF6 です。

表 10. XGYRO_OFF、YGYRO_OFF、ZGYRO_OFF

Bits	Description
[15:13]	Not used.
[12:0]	Data bits. Twos complement, 0.0125°/sec per LSB. Typical adjustment range = ±50°/sec.

表 11. XACCL_OFF、YACCL_OFF、ZACCL_OFF

Bits	Description
[15:12]	Not used.
[11:0]	Data bits. Twos complement, 3.3 mg/LSB. Typical adjustment range = ±6.75 g.

表 12. XMAGN_HIF、YMAGN_HIF、ZMAGN_HIF

Bits	Description
[15:14]	Not used.
[13:0]	Data bits. Twos complement, 0.5 mGauss/LSB. Typical adjustment range = ±4 Gauss.

磁気センサーのソフトアイアン補正（スケール係数）

磁気センサーのソフトアイアン補正係数を使用し、軸ごとにスケール係数を変更することができます。

表 13. XMAGN_SIF、YMAGN_SIF、ZMAGN_SIF

Bits	Description
[15:12]	Not used.
[11:0]	Data bits. Binary, linear scale adjustment factor between 0x0000 (0x) and 0x3FFF (2x).

ジャイロスコープの自動バイアス・ゼロ補正

GLOB_CMD[0]=1 (DIN=0xBE01) に設定して、自動バイアス・ゼロ補正機能を実行すると、ジャイロスコープ出力を測定し、ジャイロスコープ・オフセット・レジスタに反数をロードすることで迅速にバイアス補正を行います。センサーのデータはすべて 0 にリセットされ、フラッシュ・メモリは 50 ms 以内に自動的に更新されます（表 14 を参照）。

ジャイロスコープの高精度自動バイアス・ゼロ補正

高精度自動バイアス・ゼロ補正機能を実行するには、GLOB_CMD[4]=1 (DIN=0xBE10) に設定します。この機能は、センサーを 30 秒間オフラインにし、その間にデータを収集し、各ジャイロスコープごとにより高精度なバイアス補正係数を計算します。計算した補正係数は 3 つのジャイロスコープ・オフセット・レジスタにロードされ、すべてのセンサーのデータが 0 にリセットされ、フラッシュ・メモリは 50 ms 以内に自動的に更新されます（表 14 を参照）。

工場出荷時の校正値の復元

工場出荷時の校正値の復元機能を実行するためには、GLOB_CMD[1]=1 (DIN=0xBE02) に設定します。この機能は、各ユーザ・キャリブレーション・レジスタ（表 10、表 11、図 12 を参照）を 0x0000 にリセットし、センサーのデータをすべて 0

にリセットします。フラッシュ・メモリは 50 ms 以内に自動的に更新されます（表 14 を参照）。

線形加速度バイアス補償（ジャイロスコープ）

ジャイロスコープ・バイアスに対する低周波領域の加速度における影響の補正を実行する場合には、MSC_CTRL[7] = 1 (DIN = 0xB486) に設定します。なお、DIN シーケンスは、データ・レディ機能の工場出荷時のデフォルト状態を保持します（表 19 を参照）。

動作制御

グローバル・コマンド

GLOB_CMD レジスタは、複数の便利な機能を持つトリガ・ビットを提供します。指定のビットを 1 に設定すると各動作が開始され、動作が完了するとビット値は 0 に戻ります。たとえば、GLOB_CMD[7] = 1 (DIN = 0xBE80) に設定すると、ソフトウェアのリセットが実行されます。その結果、センサーの動作が終了し、デバイスはスタートアップ・シーケンスを実行します。このシーケンスでは、フラッシュ・メモリ領域内のデータを制御レジスタにロードされ、その後で新規データが生成されます。GLOB_CMD レジスタ (DIN = 0x3E00) を読み出すことで、バースト・モードの読み出しシーケンスが実行されます。

表 14. GLOB_CMD

Bits	Description
[15:8]	Not used
[7]	Software reset command
[6:5]	Not used
[4]	Precision autonull command
[3]	Flash update command
[2]	Auxiliary DAC data latch
[1]	Factory calibration restore command
[0]	Autonull command

内部サンプル・レート

ADIS16400/ADIS16405 は、サンプル・レートが工場出荷時のデフォルト設定である 819.2 SPS において、センサー帯域幅に合わせた最適な性能を実現します。これより低いサンプル・レートを必要とするアプリケーションの場合は、SMPL_PRD レジスタが ADIS16400/ADIS16405 の内部サンプルを制御し（表 15 を参照）、次式によりサンプル・レートを算出します。

$$t_S = t_B \times N_S + 1$$

表 15. SMPL_PRD

Bits	Description
[15:8]	Not used
[7]	Time base (t_B) 0 = 0.61035 ms, 1 = 18.921 ms
[6:0]	Increment setting (N_S) Internal sample period = $t_S = t_B \times N_S + 1$

たとえば、内部サンプル期間 = 6.7 ms、サンプル・レート = 149 SPS の場合は、SMPL_PRD[7:0] = 0x0A (DIN = 0xB60A) に設定します。

パワー・マネジメント

SMPL_PRD ≥ 0x0A に設定すると、センサーは低消費電力モードになります。さらに低い消費電力を必要とするシステムの場合、システム内の特性評価により、関連する性能のトレードオフを定量化することができます。このモードはセンサーの性能だけでなく、SPI のデータレートにも影響します (表 2 を参照)。2 つのスリープ・モード・オプションを表 16 に示します。SLP_CNT[8] = 1 (DIN = 0xBB01) の設定で無期限スリープ・モードにすることができますが、この状態からウェイクアップするには、CS のアサート (ハイレベルからローレベルに変化)、リセット、または電源の再投入が必要となります。たとえば、プログラマブルなスリープ時間のオプションとして SLP_CNT[7:0] = 0x64 (DIN = 0xBA64) に設定すると、ADIS16400/ADIS16405 は 50 秒間スリープ状態になります。

表 16. SLP_CNT

Bits	Description
[15:9]	Not used
[8]	Indefinite sleep mode, set to 1
[7:0]	Programmable sleep time bits, 0.5 sec/LSB

デジタル・フィルタリング

プログラマブルなローパス・フィルタリングによって、慣性センサー出力のノイズをさらに低減することができます。このフィルタは、バートレット・ウィンドウの FIR フィルタ応答を提供する 2 つのカスケード式平均化フィルタで構成されています (図 15 を参照)。SENS_AVG[2:0] は、各平均化段のタップ数を制御します。フィルタのタップの総数は 2N + 1 となります。たとえば、SENS_AVG[2:0] = 100 に設定し、各段を 16 タップに設定することができます。デフォルトの 819.2SPS のサンプル・レートで使用する場合は、約 16Hz までセンサー帯域幅が低減します。

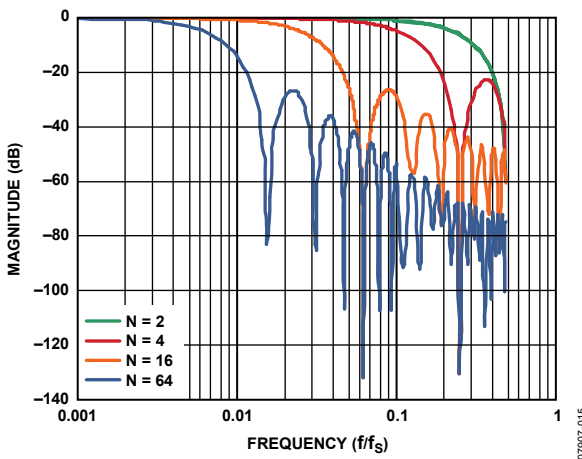


図 15. バートレット・ウィンドウの FIR 周波数応答 (位相遅延 = N サンプル)

ダイナミック・レンジ

ジャイロスコープには、3 つのダイナミック・レンジ設定 (±75°/sec、±150°/sec、±300°/sec) があります。低いダイナミック・レンジ設定 (±75°/sec と ±150°/sec) では、計測範囲が減少した場合に分解能を維持するために、最小のフィルタ・タップ・サイズが制限されます。SENS_AVG レジスタは、上位バイト (感度) を設定してから下位バイト (フィルタリング) を設定することを推奨します。たとえば、±150°/sec の測定範囲の場合は、SENS_AVG[10:8] = 010 (DIN = 0xB902) に設定して、さらに段当たりのタップ数を 64 (全体で 129 タップ) にするために SENS_AVG[2:0] = 110 (DIN = 0xB806) に設定する必要があります。

表 17. SENS_AVG

Bits	Settings	Description
[15:11]		Not used
[10:8]		Measurement range (sensitivity) selection
	100	±300°/sec (default condition)
	010	±150°/sec, filter taps ≥ 4 (Bits[2:0] ≥ 0x02)
	001	±75°/sec, filter taps ≥ 16 (Bits[2:0] ≥ 0x04)
[7:3]		Not used
[2:0]		Number of taps in each stage N = 2 ^M

入出力機能

汎用 I/O

DIO1、DIO2、DIO3、DIO4 は設定可能な汎用 I/O ラインで、制御レジスタの優先度 (MSC_CTRL、ALM_CTRL、GPIO_CTRL) に従って複数の機能を実行します。たとえば、GPIO_CTRL = 0x080C (DIN = 0xB308、次に 0xB20C) に設定すれば、DIO1 と DIO2 が入力、DIO3 と DIO4 が出力になり、DIO3 はローレベル、DIO4 はハイレベルに設定されます。

表 18. GPIO_CTRL

Bits	Description
[15:12]	Not used
[11]	General-Purpose I/O Line 4 (DIO4) data level
[10]	General-Purpose I/O Line 3 (DIO3) data level
[9]	General-Purpose I/O Line 2 (DIO2) data level
[8]	General-Purpose I/O Line 1 (DIO1) data level
[7:4]	Not used
[3]	General-Purpose I/O Line 4 (DIO4), direction control 1 = output, 0 = input
[2]	General-Purpose I/O Line 3 (DIO3), direction control 1 = output, 0 = input
[1]	General-Purpose I/O Line 2 (DIO2), direction control 1 = output, 0 = input
[0]	General-Purpose I/O Line 1 (DIO1), direction control 1 = output, 0 = input

入力クロック設定

入力クロックを使用すれば、ADIS16400/ADIS16405 のサンプリングを外部から制御できます。この機能を有効にするには、GPIO_CTRL[3] = 0 (DIN = 0x0B200)、SMPL_PRD[7:0] = 0x00 (DIN = 0xB600) に設定します。タイミング情報については、表 2 と図 4 を参照してください。

データ・レディ I/O インジケータ

DIO1 は、工場出荷時に正のデータ・レディ・インジケータ信号に設定されています。MSC_CTRL[2:0] レジスタにより、このデフォルト設定を変更することができます。たとえば、割り込み入力の起動に負のロジック入力が必要な場合には、MSC_CTRL[2:0] = 100 (DIN = 0xB404) に設定することによりデータ・レディ信号の極性を変更することができます。パルス幅はどの条件でも 100 ~ 200 μs になります。

ADIS16400/ADIS16405

表 19. MSC_CTRL

Bits	Description
[15:12]	Not used
[11]	Memory test (clears on completion) 1 = enabled, 0 = disabled
[10]	Internal self-test enable (clears on completion) 1 = enabled, 0 = disabled
[9]	Manual self-test, negative stimulus 1 = enabled, 0 = disabled
[8]	Manual self-test, positive stimulus 1 = enabled, 0 = disabled
[7]	Linear acceleration bias compensation for gyroscopes 1 = enabled, 0 = disabled
[6]	Linear accelerometer origin alignment 1 = enabled, 0 = disabled
[5:3]	Not used
[2]	Data ready enable 1 = enabled, 0 = disabled
[1]	Data ready polarity 1 = active high, 0 = active low
[0]	Data ready line select 1 = DIO2, 0 = DIO1

補助DAC

12 ビット AUX_DAC ラインは、電流をシンクしていないときにグラウンド・リファレンスの 5 mV 以内で出力を駆動することができます。出力が 0 V に近づくと、直線性が劣化し始め (約 100 LSB から)、シンク電流が増大すると、非直線の範囲も増大します。GLOB_CMD レジスタの DAC ラッチ・コマンドは、AUX_DAC レジスタの値を DAC 入力レジスタに移動して両バイトの値を同時に有効にし AUX_DAC ピンから電圧出力を出力します。

表 20. AUX_DAC

Bits	Description
[15:12]	Not used.
[11:0]	Data bits. Scale factor = 0.8059 mV/code, offset binary format, 0 V = 0 codes.

表 21. AUX_DAC = 1 V の設定

DIN	Description
0xB0D9	AUX_DAC[7:0] = 0xD9 (217 LSB).
0xB104	AUX_DAC[15:8] = 0x04 (1024 LSB).
0xBE04	GLOB_CMD[2] = 1. Move values into the DAC input register, resulting in a 1 V output level.

診断

セルフテスト

セルフテスト機能では、各 MEMS センサーの機構部の動作を検証することができます。各センサー素子に静電気力を加え、実際の動きに対する擬似応答として機械的変位が生じます。表 1 に、合否基準となる各センサーの許容される規定値を示します。内部セルフテスト・ルーチンを実行する場合は、MSC_CTRL[10] = 1 (DIN = 0xB504) に設定します。これによって、すべての慣性センサーのテストが行われ、各応答を測定し、合否を判定し、DIAG_STAT レジスタのエラー・フラグに結果を報告します。MSC_CTRL[10]は、ルーチンが完了すると 0 にリセットされます。MSC_CTRL[9:8] (DIN = 0xB502 または 0xB501) により、セルフテスト機能をマニュアル制御で実行し、不具合がないか調べることができます。表 22 は、このオプションを使用して x 軸ジャイロスコープ機能を確認する場合のテスト・フローの例となります。静止状態で、最も信頼性の高い結果が得られます。表 22 の設定

は柔軟性に優れており、速度やノイズの影響を最適化できます。たとえば、使用するフィルタリング・タップの数を少なくすると遅延時間が短くなりますが、ノイズの影響を受ける可能性が増大します。

メモリ・テスト

MSC_CTRL[11] = 1 (DIN = 0xB508) に設定すると、フラッシュ・メモリ領域内のチェックサム検証を実行できます。合否結果は DIAG_STAT[6] レジスタにロードされます。

ステータス

エラー・フラグは、一般的なシステム・レベルの問題に対するインジケータ機能になります。各 DIAG_STAT レジスタ読み出しサイクルの後でクリア (0 に設定) されます。エラー状態が残っていると、次のサンプル・サイクル中にエラー・フラグが 1 に戻ります。DIAG_STAT[1:0]は、このレジスタの読み出しがなくても 0 に戻ります。電源電圧がレンジ内に戻ると、2つのフラグはどちらも自動的にクリアされます。

表 22. 手動セルフテストのシーケンス例

DIN	Description
0xB601	SMPL_PRD[7:0] = 0x01, sample rate = 819.2 SPS.
0xB904	SENS_AVG[15:8] = 0x04, gyroscope range = ±300°/sec.
0xB802	SENS_AVG[7:0] = 0x02, four-tap averaging filter. Delay = 50 ms.
0x0400	Read XGYRO_OUT.
0xB502	MSC_CTRL[9] = 1, gyroscope negative self-test. Delay = 50 ms.
0x0400	Read XGYRO_OUT. Calculate the positive change from the first reading to the second reading of XGYRO_OUT, and check to make sure the change is within the positive self-test response range specified in Table 1.
0xB501	MSC_CTRL[9:8] = 01, gyroscope/accelerometer positive self-test. Delay = 50 ms.
0x0400	Read XGYRO_OUT. Calculate the negative change from the first reading to the third reading of XGYRO_OUT, and check to make sure the change is within the positive self-test response range specified in Table 1.
0xB500	MSC_CTRL[15:8] = 0x00.

表 23. DIAG_STAT ビットの説明

Bit	Description
[15]	Z-axis accelerometer self-test failure (1 = fail, 0 = pass)
[14]	Y-axis accelerometer self-test failure (1 = fail, 0 = pass)
[13]	X-axis accelerometer self-test failure (1 = fail, 0 = pass)
[12]	X-axis gyroscope self-test failure (1 = fail, 0 = pass)
[11]	Y-axis gyroscope self-test failure (1 = fail, 0 = pass)
[10]	Z-axis gyroscope self-test failure (1 = fail, 0 = pass)
[9]	Alarm 2 status (1 = active, 0 = inactive)
[8]	Alarm 1 status (1 = active, 0 = inactive)
[7]	Not used
[6]	Flash test, checksum flag (1 = fail, 0 = pass)
[5]	Self-test diagnostic error flag (1 = fail, 0 = pass)
[4]	Sensor overrange (1 = fail, 0 = pass)
[3]	SPI communication failure (1 = fail, 0 = pass)
[2]	Flash update failure (1 = fail, 0 = pass)
[1]	Power supply above 5.25 V (1 = power supply ≥ 5.25 V, 0 = power supply ≤ 5.25 V)
[0]	Power supply below 4.75 V (1 = power supply ≤ 4.75 V, 0 = power supply ≥ 4.75 V)

アラーム・レジスタ

アラーム機能は、2つの独立した状態を監視することができます。ALM_CTRL レジスタは、データ・ソース制御、（設定値と比較する前の）データ・フィルタリング、静的な比較、動的な変化率の比較、出力インジケータの設定に対する制御に対応します。ALM_MAGx レジスタは、トリガ・スレッシュホールドと極性を設定します。

表 27 に、静的アラームを設定する方法の一例を示します。ALM_SMPLx レジスタは、動的変化率の算出に使用するサンプル数を提供します。その期間は、SMPL_PRD レジスタで指定したサンプル期間と ALM_SMPLx レジスタの数値を乗算した値になります。この機能に関するセンサーの設定方法例は、表 28 を参照してください。

表 24. ALM_CTRL ビットの指定

Bits	Settings	Description
[15:12]		Alarm 2 source selection
	0000	Disable
	0001	Power supply output
	0010	X-axis gyroscope output
	0011	Y-axis gyroscope output
	0100	Z-axis gyroscope output
	0101	X-axis accelerometer output
	0110	Y-axis accelerometer output
	0111	Z-axis accelerometer output
	1000	X-axis magnetometer output
	1001	Y-axis magnetometer output
	1010	Z-axis magnetometer output
	1011	Gyroscope temperature output
	1100	Auxiliary ADC input
[11:8]		Alarm 1 source selection (same as Alarm 2)
[7]		Rate-of-change (ROC) enable for Alarm 2 1 = rate of change, 0 = static level
[6]		Rate-of-change (ROC) enable for Alarm 1 1 = rate of change, 0 = static level
[5]		Not used
[4]		Comparison data filter setting ¹ 1 = filtered data, 0 = unfiltered data
[3]		Not used
[2]		Alarm output enable 1 = enabled, 0 = disabled
[1]		Alarm output polarity 1 = active high, 0 = active low
[0]		Alarm output line select 1 = DIO2, 0 = DIO1

¹ この比較では、傾斜出力は常にフィルタ済みデータを使用しています。

表 25. ALM_MAG1, ALM_MAG2

Bits	Description
[15]	Comparison polarity 1 = greater than, 0 = less than
[14]	Not used
[13:0]	Data bits that match the format of the trigger source selection

表 26. ALM_SMPL1, ALM_SMPL2

Bits	Description
[15:8]	Not used
[7:0]	Data bits: number of samples (both 0x00 and 0x01 = 1)

表 27. アラーム設定例 1

DIN	Description
0xAF55, 0xAE17	ALM_CTRL = 0x5517. Alarm 1 input = XACCL_OUT. Alarm 2 input = XACCL_OUT. Static level comparison, filtered data. DIO2 output indicator, positive polarity.
0xA783, 0xA641	ALM_MAG1 = 0x8341. Alarm 1 is true if XACCL_OUT > 0.5 g.
0xA93C, 0xA8BF	ALM_MAG2 = 0x3CBF. Alarm 2 is true if XACCL_OUT < -0.5 g.

表 28. アラーム設定例 2

DIN	Description
0xAF76, 0xAE87	ALM_CTRL = 0x7687. Alarm 1 input = ZACCL_OUT. Alarm 2 input = YACCL_OUT. Rate of change comparison, unfiltered data. DIO2 output indicator, positive polarity.
0xB601	SMPL_PRD = 0x0001. Sample rate = 819.2 SPS.
0xAB08	ALM_SMPL1 = 0x0008. Alarm 1 rate of change period = 9.77 ms.
0xAC50	ALM_SMPL2 = 0x0050. Alarm 2 rate of change period = 97.7 ms.
0xA783, 0xA641	ALM_MAG1 = 0x8341. Alarm 1 is true if XACCL_OUT > 0.5 g.
0xA93C, 0xA8BE	ALM_MAG2 = 0x3CBE. Alarm 2 is true if XACCL_OUT < -0.5 g.

ADIS16400/ADIS16405

外形寸法

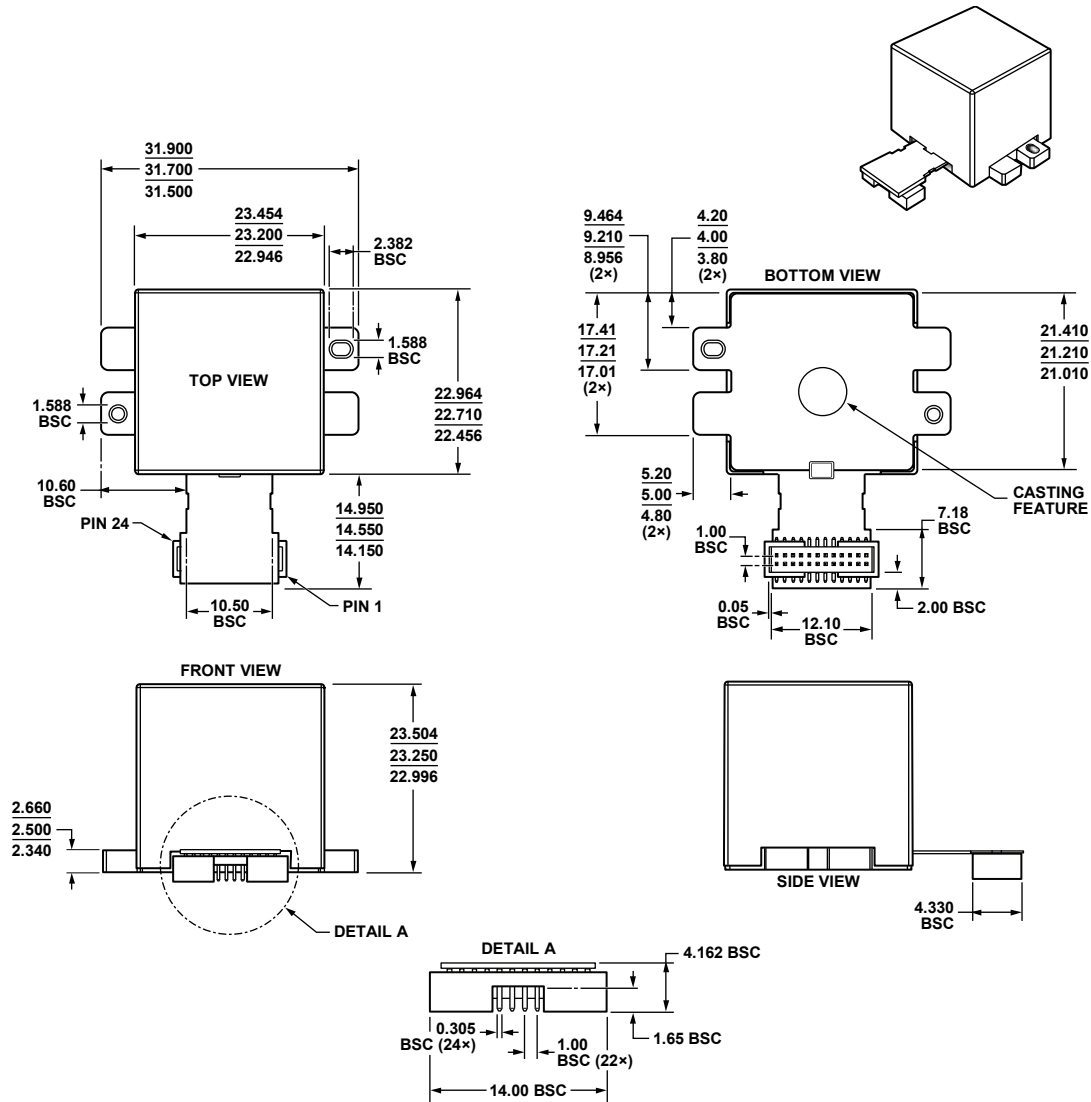


図 16. コネクタ・インターフェース付きの 24 ピン・モジュール (ML-24-2)
寸法単位：mm

オーダー・ガイド

Model	Temperature Range	Package Description	Package Option
ADIS16400BMLZ ¹	-40°C to +105°C	24-Lead Module with Connector Interface	ML-24-2
ADIS16400/PCBZ ^{1,2}		Interface Board	
ADIS16405BMLZ ¹	-40°C to +105°C	24-Lead Module with Connector Interface	ML-24-2
ADIS16405/PCBZ ^{1,3}		Interface Board	

¹ Z = RoHS 準拠製品。

² ADIS16400BMLZ とインターフェース PCB 基板を含む。

³ ADIS16405BMLZ とインターフェース PCB 基板を含む。