



薄型パッケージ

6 DoF (自由度) 慣性センサー

データシート

ADIS16334

特長

測定レンジが可変可能な 3 軸デジタル・ジャイロセンサー

設定オプション: $\pm 75^\circ/\text{sec}$ 、 $\pm 150^\circ/\text{sec}$ 、 $\pm 300^\circ/\text{sec}$

正確な直交アライメント: $<0.05^\circ$

3 軸デジタル加速度センサー: $\pm 5g$

幅広いセンサー帯域幅: 330Hz

自律的な動作/データ収集

外部設定コマンド無しでも動作可能

スタートアップ時間: 180ms

工場出荷時校正済みの感度、バイアス、軸アライメント

校正温度範囲: $-20^\circ\text{C} \sim +70^\circ\text{C}$

SPI 互換シリアル・インターフェース

組み込み温度センサー

プログラマブルな動作および制御

自動/手動バイアス補正

パートレット・ウインドウの FIR フィルタ長、タップ数

デジタル I/O: データ・レディ、アラーム・インジケータ、汎用

状態監視用アラーム

外部サンプルクロック入力: 最大 1.2kHz

シングルコマンドのセルフテスト

単電源動作: 4.75V~5.25V

2000g 衝撃耐性

22mm x 33mm x 11mm モジュール、接続端子付きインターフェース

動作温度範囲: $-40^\circ\text{C} \sim +105^\circ\text{C}$

アプリケーション

医療機器

ロボット工学

プラットフォームコントロール

ナビゲーション

概要

ADIS16334 iSensor®は、3 軸ジャイロセンサーと 3 軸加速度センサーを備えたフル機能の慣性システムです。ADIS16334 内の各センサーは、業界最先端の iMEMS®技術と、動的性能を最適化する信号処理技術を組み合わせています。工場出荷時の校正で感度、バイアス、アライメント、及び線形加速度 (ジャイロ・バイアスに対して) について各センサーの特性評価を行っています。これにより、各センサーについて補正式を保持し、 $-20^\circ\text{C} \sim +70^\circ\text{C}$ の温度範囲で正確なセンサー測定を行うことができます。

ADIS16334 を採用することで、特にディスクリット部品を使った設計に比べて、産業用システム向けの高精度な多軸慣性センシングを簡単かつ低コストで提供することができます。製品に必要なモーション・テストや校正はすべて生産工程の一環として工場内で行われるため、システム統合の時間を大幅に短縮できます。正確な直交アライメントにより、ナビゲーション・システムの慣性フレーム・アライメントを容易にします。また、SPI インターフェースやレジスタ構成の改善により、データ収集や設定制御が迅速に実行できます。

この製品は約 22mm x 33mm x 11mm のモジュールで、小型コネクタ・インターフェースを持っています。

機能ブロック図

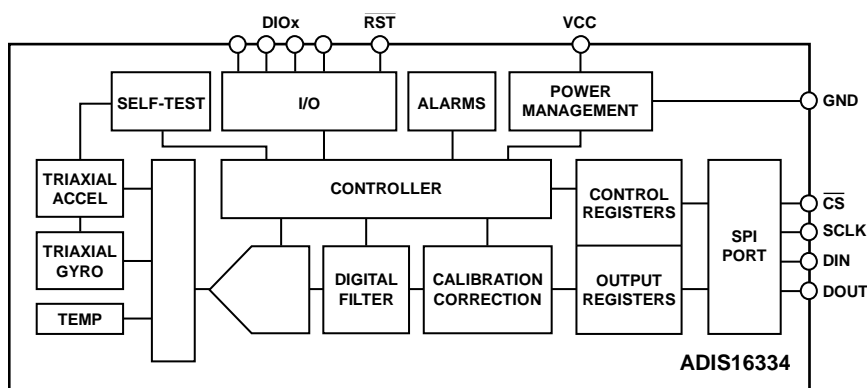


図 1. 簡略化したブロック図

アナログ・デバイセズ社は、提供する情報が正確で信頼できるものであることを期していますが、その情報の利用に関して、あるいは利用によって生じる第三者の特許やその他の権利の侵害に関して一切の責任を負いません。また、アナログ・デバイセズ社の特許または特許の権利の使用を明示的または暗示的に許諾するものでもありません。仕様は、予告なく変更される場合があります。本紙記載の商標および登録商標は、各社の所有に属します。※日本語版資料は REVISION が古い場合があります。最新の内容については、英語版をご参照ください。

Rev. A

©2010 Analog Devices, Inc. All rights reserved.

アナログ・デバイセズ株式会社

本社 / 〒105-6891 東京都港区海岸 1-16-1 ニューピア竹芝サウスタワービル
電話 03 (5402) 8200

大阪営業所 / 〒532-0003 大阪府大阪市淀川区宮原 3-5-36 新大阪トラストタワー
電話 06 (6350) 6868

目次

特長	1	デジタル処理設定	15
アプリケーション	1	サンプル・レート	15
概要	1	入力クロック設定	15
機能ブロック図	1	デジタル・フィルタリング	15
改訂履歴	2	ダイナミック・レンジ	15
仕様	3	精度の最適化	16
タイミング詳細	5	自動バイアス補正	16
タイミング図	5	手動バイアス補正	16
絶対最大定格	6	工場出荷時の校正値復元	16
ESD に関する注意	6	原点/直線加速度補償	16
ピン配置と機能の説明	7	システムツール	17
代表的な性能特性	8	グローバル・コマンド	17
動作原理	9	デバイス識別	18
ジャイロセンサー	9	フラッシュ・メモリ管理	18
加速度センサー	9	アラーム	19
データのサンプリングと処理	9	静的アラームの使用	19
校正	9	動的アラームの使用	19
ユーザーインターフェース	9	アラーム報告	19
基本動作	10	アプリケーション情報	20
センサー・データの読出し	10	ADIS16334/PCBZ	20
メモリ・マップ	12	外形寸法	21
出力データ・レジスタ	13	オーダー・ガイド	21
デバイス構成	14		

改訂履歴

6/11—Rev. 0 to Rev. A

Changes to In-Run Bias Stability Parameter, Table 1 3

Changes to Figure 23..... 19

1/11—Revision 0: Initial Version

仕様

特に指定のない限り、 $T_A=25^\circ\text{C}$ 、 $V_{CC}=5.0\text{V}$ 、角速度 $=0^\circ/\text{sec}$ 、ダイナミック・レンジ $=\pm 300^\circ/\text{sec} \pm 1g$

表 1.

Parameter	Test Conditions/Comments	Min	Typ	Max	Unit
GYROSCOPES					
Dynamic Range		± 300	± 350		$^\circ/\text{sec}$
Initial Sensitivity	Dynamic range = $\pm 300^\circ/\text{sec}$	0.0495	0.05	0.0505	$^\circ/\text{sec}/\text{LSB}$
	Dynamic range = $\pm 150^\circ/\text{sec}$		0.025		$^\circ/\text{sec}/\text{LSB}$
	Dynamic range = $\pm 75^\circ/\text{sec}$		0.0125		$^\circ/\text{sec}/\text{LSB}$
Sensitivity Temperature Coefficient	$-20^\circ\text{C} \leq T_A \leq +70^\circ\text{C}$		± 40		$\text{ppm}/^\circ\text{C}$
Nonlinearity	Best-fit straight line		± 0.1		% of FS
Misalignment	Axis to axis		± 0.05		Degrees
	Axis-to-frame (package)		± 0.5		Degrees
Initial Bias Error	$\pm 1 \sigma$		± 3		$^\circ/\text{sec}$
In-Run Bias Stability	1σ , $\text{SMPL_PRD} = 0x0001$		0.0072		$^\circ/\text{sec}$
Angular Random Walk	1σ , $\text{SMPL_PRD} = 0x0001$		2		$^\circ/\sqrt{\text{hr}}$
Bias Temperature Coefficient	$-20^\circ\text{C} \leq T_A \leq +70^\circ\text{C}$		± 0.005		$^\circ/\text{sec}/^\circ\text{C}$
Linear Acceleration Effect on Bias	Any axis, 1σ ($\text{MSC_CTRL}[7] = 1$)		± 0.05		$^\circ/\text{sec}/g$
Bias Voltage Sensitivity	$V_{CC} = 4.75 \text{ V to } 5.25 \text{ V}$		± 0.3		$^\circ/\text{sec}/\text{V}$
Output Noise	$\pm 300^\circ/\text{sec}$ range, no filtering		0.75		$^\circ/\text{sec rms}$
Rate Noise Density	$f = 25 \text{ Hz}$, $\pm 300^\circ/\text{sec}$ range, no filtering		0.044		$^\circ/\text{sec}/\sqrt{\text{Hz rms}}$
3 dB Bandwidth			330		Hz
Sensor Resonant Frequency			14.5		kHz
ACCELEROMETERS					
	Each axis				
Dynamic Range		± 5	± 5.25		g
Initial Sensitivity		0.99	1.00	1.01	mg/LSB
Sensitivity Temperature Coefficient	$-20^\circ\text{C} \leq T_A \leq +70^\circ\text{C}$		± 40		$\text{ppm}/^\circ\text{C}$
Misalignment	Axis-to-axis		± 0.1		Degrees
	Axis-to-frame (package)		± 0.5		Degrees
Nonlinearity	Best-fit straight line		± 0.1		% of FS
Initial Bias Error	$\pm 1 \sigma$		± 12		mg
In-Run Bias Stability	1σ		100		μg
Velocity Random Walk	1σ		0.11		$\text{m}/\text{sec}/\sqrt{\text{hr}}$
Bias Temperature Coefficient	$-20^\circ\text{C} \leq T_A \leq +70^\circ\text{C}$		± 0.06		$\text{mg}/^\circ\text{C}$
Bias Voltage Sensitivity	$V_{CC} = 4.75 \text{ V to } 5.25 \text{ V}$		± 5		mg/V
Output Noise	No filtering		4		mg rms
Noise Density	No filtering		221		$\mu\text{g}/\sqrt{\text{Hz rms}}$
3 dB Bandwidth			330		Hz
Sensor Resonant Frequency			5.5		kHz
TEMPERATURE SENSOR					
Scale Factor	Output = $0x0000$ at 25°C ($\pm 5^\circ\text{C}$)		0.0678		$^\circ\text{C}/\text{LSB}$
LOGIC INPUTS¹					
Input High Voltage, V_{IH}		2.0			V
Input Low Voltage, V_{IL}				0.8	V
$\overline{\text{CS}}$ Wake-Up Pulse Width	$\overline{\text{CS}}$ signal to wake up from sleep mode			0.55	V
		20			μs

Parameter	Test Conditions/Comments	Min	Typ	Max	Unit
Logic 1 Input Current, I_{IH}	$V_{IH} = 3.3\text{ V}$		± 0.2	± 10	μA
Logic 0 Input Current, I_{IL}	$V_{IL} = 0\text{ V}$				
All Pins Except $\overline{\text{RST}}$			40		μA
$\overline{\text{RST}}$ Pin			1		mA
Input Capacitance, C_{IN}			10		pF
DIGITAL OUTPUTS¹					
Output High Voltage, V_{OH}		2.4			V
Output Low Voltage, V_{OL}				0.4	V
FLASH MEMORY					
Endurance ²		10,000			Cycles
Data Retention ³	$T_J = 85^\circ\text{C}$	20			Years
FUNCTIONAL TIMES⁴					
Power-On Start-Up Time	Normal mode		180		ms
Reset Recovery Time	Normal mode		60		ms
Flash Memory Test Time	Normal mode		20		ms
Self-Test Time	$\text{SMPL_PRD} = 0x0001$		14		ms
CONVERSION RATE					
Internal Sample Rate	$\text{SMPL_PRD} = 0x0001$		819.2		SPS
Tolerance				± 3	%
Sync Input Clock ⁵	$\text{SMPL_PRD} = 0x0000$	0.8		1.2	kHz
POWER SUPPLY					
Supply Voltage		4.75	5.0	5.25	V
Power Supply Current			47		mA

¹ デジタル I/O 信号は 3.3 V の内部電源によって駆動し、入力は 5 V 系です。

² 耐久性は JEDEC 規格 22 Method A117 に準拠し、 -40°C 、 $+25^\circ\text{C}$ 、 $+85^\circ\text{C}$ 、 $+125^\circ\text{C}$ の温度条件で測定しています。

³ JEDEC 規格 22 Method A117 に準拠した、ジャンクション温度 (T_J) = 85°C 時の等価データ保持寿命期間です。データ保持寿命期間は、ジャンクション温度にもなって短くなります。

⁴ これらの時間には、熱安定の時間と内部フィルタ応答時間 (330 Hz 帯域幅) は含まれていません。これを含めると、全体の精度に影響を及ぼす可能性があります。

⁵ 規定の最小値を下回る同期入力クロックでも動作しますが、性能レベルが低下します。

タイミング詳細

特に指定がない限り、 $T_A=25^{\circ}\text{C}$ 、 $V_{CC}=5.0\text{V}$

表 2.

Parameter	Description	Normal Read			Burst Read ¹			Unit
		Min ²	Typ	Max	Min ²	Typ	Max	
f_{SCLK}	Serial clock	0.01		2.0	0.01		1.0	MHz
t_{STALL}	Stall period between data	9			$1/f_{\text{SCLK}}$			μs
t_{READRATE}	Read rate	40						μs
$t_{\overline{\text{CS}}}$	Chip select to SCLK edge	48.8			48.8			ns
t_{DAV}	DOUT valid after SCLK edge			100			100	ns
t_{DSU}	DIN setup time before SCLK rising edge	24.4			24.4			ns
t_{DHD}	DIN hold time after SCLK rising edge	48.8			48.8			ns
$t_{\text{SCLKR}}, t_{\text{SCLKF}}$	SCLK rise/fall times		5	12.5		5	12.5	ns
$t_{\text{DR}}, t_{\text{DF}}$	DOUT rise/fall times		5	12.5		5	12.5	ns
t_{SFS}	CS high after SCLK edge	5			5			ns
t_1	Input sync positive pulse width	5			5			μs
t_x	Input sync low time	100			100			μs
t_2	Input sync to data ready output		600			600		μs
t_3	Input sync period	833			833			μs

¹ t_{READRATE} は、バースト読み出しに対しては適用されません。

² これらの仕様については出荷テストを行っておりませんが、設計および特性評価により保証しています。

タイミング図

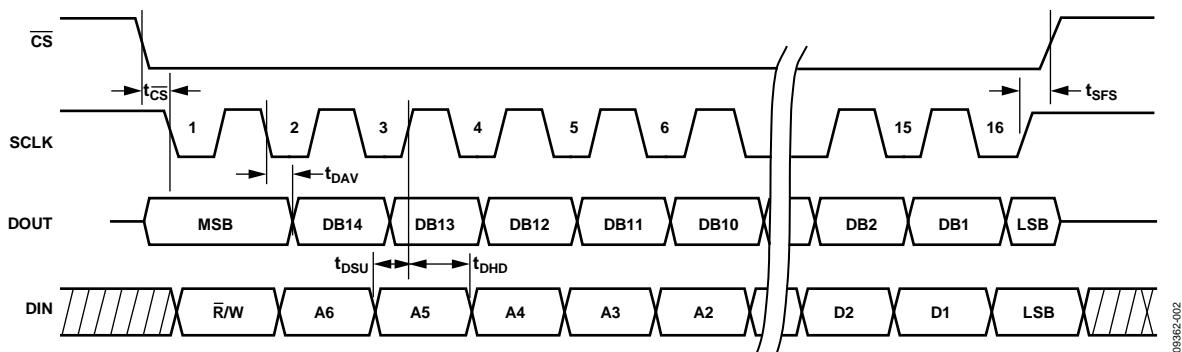


図 2. SPI タイミングとシーケンス

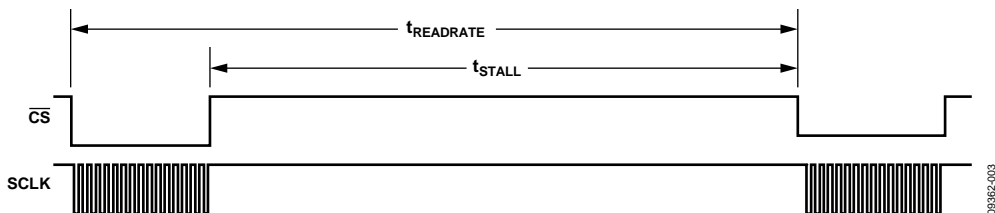


図 3. 待ち時間とデータ・レート

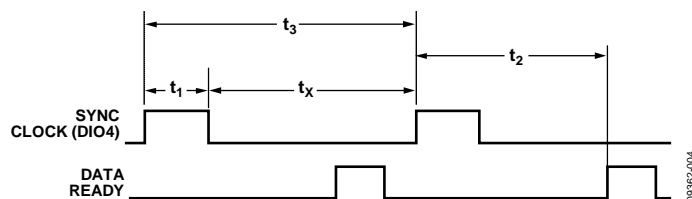


図 4. 入力クロック・タイミング図

絶対最大定格

表 3.

Parameter	Rating
Acceleration	
Any Axis, Unpowered	2000 g
Any Axis, Powered	2000 g
VCC to GND	-0.3 V to +6.0 V
Digital Input Voltage to GND	-0.3 V to +5.3 V
Digital Output Voltage to GND	-0.3 V to VCC + 0.3 V
Analog Input to GND	-0.3 V to +3.6 V
Operating Temperature Range	-40°C to +105°C
Storage Temperature Range	-65°C to +125°C ^{1,2}

¹ -40~+105°C の規定温度の範囲外に長時間放置すると、工場出荷時の校正の精度に悪影響を及ぼす可能性があります。この精度を維持するには、デバイスを規定の -40~+105°C の動作温度範囲で保管する必要があります。

² デバイスは 150° C の温度に短期間放置しても支障ありませんが、長期に及ぶと内部の機構部分の品質に問題が生じる恐れがあります

左記の絶対最大定格を超えるストレスを加えると、デバイスに恒久的な損傷を与えることがあります。この規定はストレス定格のみを指定するものであり、この仕様の動作セクションに記載する規定値以上でのデバイス動作を定めたものではありません。デバイスを長時間絶対最大定格状態に置くと、デバイスの信頼性に影響を与えることがあります。

表 4. パッケージ特性

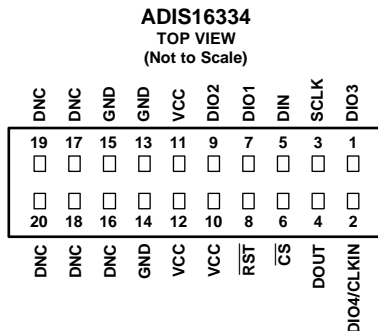
Package Type	θ_{JA}	θ_{JC}	Device Weight
20-Lead Module (ML-20-1)	36.5°C	16.9°C	12.5 grams

ESD に関する注意



ESD (静電放電) の影響を受けやすいデバイスです。電荷を帯びたデバイスや回路ボードは、検知されないまま放電することがあります。本製品は当社独自の特許技術である ESD 保護回路を内蔵してはいますが、デバイスが高エネルギーの静電放電を被った場合、損傷を生じる可能性があります。したがって、性能劣化や機能低下を防止するため、ESD に対する適切な予防措置を講じることをお勧めします。

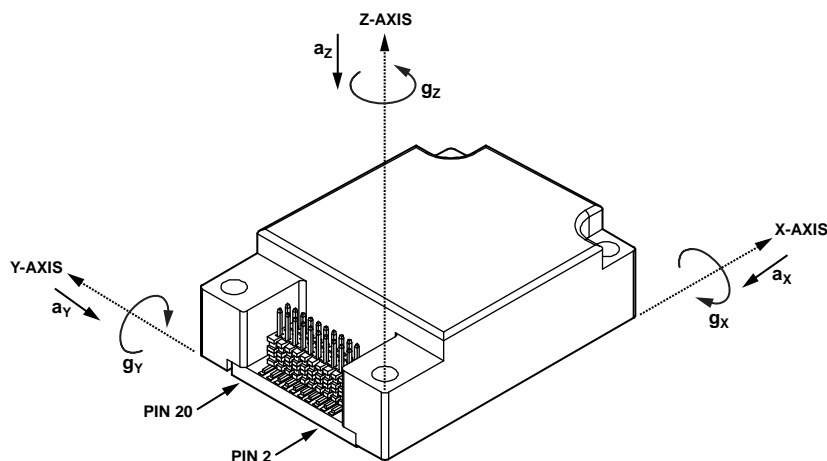
ピン配置と機能の説明



- NOTES**
1. THIS REPRESENTATION DISPLAYS THE TOP VIEW WHEN THE CONNECTOR IS VISIBLE AND FACING UP.
 2. MATING CONNECTOR: SAMTEC CLM-110-02 OR EQUIVALENT.
 3. DNC = DO NOT CONNECT.

09382-005

図 5. ピン配置



- NOTES**
1. ACCELERATION (a_x , a_y , a_z) AND ROTATIONAL (g_x , g_y , g_z) ARROWS INDICATE THE DIRECTION OF MOTION THAT PRODUCES A POSITIVE OUTPUT.

09382-006

図 6. 軸の向き（正の向き）

表 5. ピン機能の説明

Pin No.	記号	タイプ ¹	説明
1	DIO3	I/O	設定可能なデジタル入出力
2	DIO4/CLKIN	I/O	設定可能なデジタル入出力、または同期クロック入力
3	SCLK	I	SPI シリアル・クロック
4	DOUT	O	SPI データ出力：SCLK の立下がりエッジでクロック出力
5	DIN	I	SPI データ入力：SCLK の立上がりエッジでクロック入力
6	CS	I	SPI チップ・セレクト
7, 9	DIO1, DIO2	I/O	設定可能なデジタル入出力
8	RST	I	リセット
10, 11, 12	VCC	S	電源
13, 14, 15	GND	S	電源グラウンド
16, 17, 18, 19, 20	DNC	N/A	無接続

¹ Sは電源、Oは出力、Iは入力、N/Aは「該当せず」を意味します。

代表的な性能特性

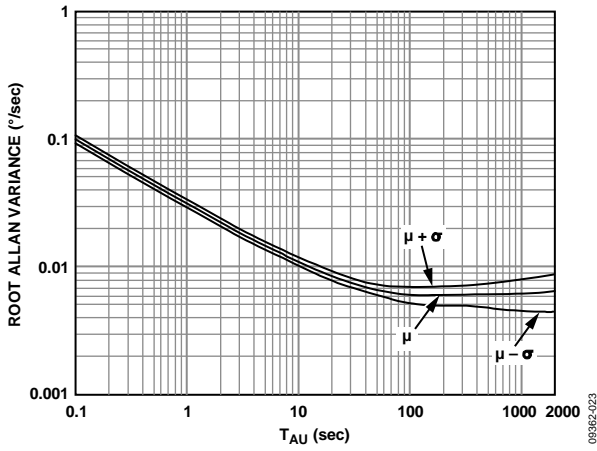


図 7. ジャイロセンサーのルート・アラン・バリエンス

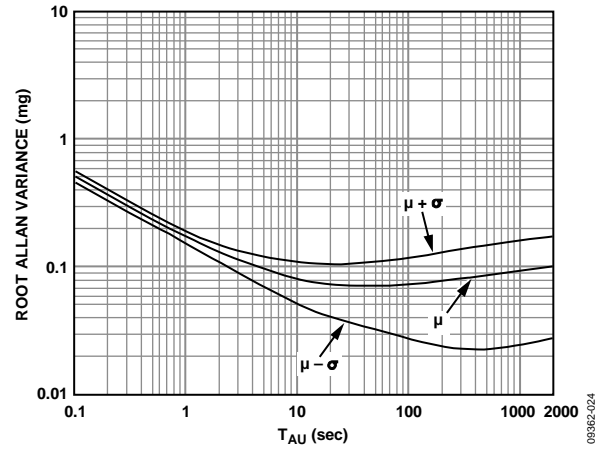


図 8. 加速度センサーのルート・アラン・バリエンス

動作原理

ADIS16334 は 6 DoF (自由度) を持つ慣性センサーです。このセンシングシステムは、自律的にデータを収集するため、4 線式シリアル・ペリフェラル・インターフェース (SPI) に対応した全てのプロセッサシステムにて利用することができます。

ジャイロセンサー

ADIS16334 の角速度検出は、振動式 MEMS ジャイロスコープにより行われます。二つのポリシリコンのセンサー構造に組み込まれているフレーム部を静電駆動により共振させ、コリオリ力を発生させるために必要な速度成分を得ます。各フレームの外側の両端に、固定フィンガに挟まれた可動フィンガがあり、駆動方向に対して直交するコリオリ力を検出する容量検知部として作用します。これによって発生した信号を増幅、復調し、角速度に比例した電気信号を出力します。二対のセンサー構造により、外部からの加速度や振動を除去する設計となっています。

加速度センサー

ADIS16334 の加速度検出は、各軸に対応した MEMS 加速度センサー素子によって行われ、これらは直線運動を電気信号に変換します。センサー素子は小さなポリシリコンのスプリングで固定部に繋がれた可動構造部を備えます。スプリングと可動構造部の質量により、加速度と可動構造部の移動量の関係性が決まります。可動構造部と固定部はそれぞれ電極を持ち、対称に配置された差動容量ネットワークを構成します。動的／静的加速により生じる可動構造部の変位は、容量ネットワークに容量不均衡を発生し、これを変調／復調回路を介して電気信号に変換します。

データのサンプリングと処理

各慣性センサーから出力されるアナログ信号は、ミックスドシグナル処理回路にてバッファリング、アナログ・フィルタリング、デジタル・サンプリング、デジタル・フィルタリング、校正等の信号処理を行います。

校正

加速度センサーとジャイロセンサーの補正機能は、デジタル処理段で行われます。各ユニット内の各センサーには、独自の補正機能が備わっており、バイアスと感度の精度を温度と供給される電圧に合わせて最適化します。6DOF の特徴は、内部のフレーム・アライメントが可能で、他軸感度を最小限に抑え、システム導入後のフレームアライメントが容易になります。

ユーザーインターフェース

SPI インターフェース

ユーザー・レジスタは、センサー・データと設定入力の両方に対するユーザー・アクセスを管理します。各 16 ビット・レジスタには固有のビット割当てがあり、上位バイトと下位バイトの 2 つのアドレスがあります。表 8 に、各レジスタのメモリ・マップに加え、下位バイト・アドレスを示します。各データ収集コマンドと設定コマンドは、4 線式の SPI を使用します。チップ・セレクト (\overline{CS}) 信号で SPI インターフェースが起動し、シリアル・クロック (SCLK) によってシリアル・データ・ラインの同期をとります。SCLK の立ち上がりエッジのタイミングで DIN1 ピンに 1 ビットずつ入力コマンドがクロック入力され、立ち下がりエッジのタイミングで DOUT ピンから出力データを出力します。ADIS16334 は、SPI のスレーブ・デバイスであるため、DOUT の内容は DIN コマンドで要求された情報を反映したものになります。

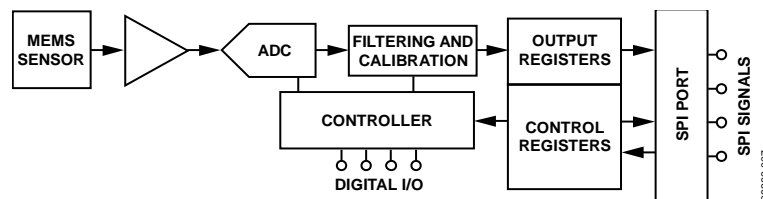


図 9. センサー信号処理の簡略図

基本動作

ADIS16334 は、有効な電源電圧が投入されるとスタートアップし、工場出荷時のデフォルトのサンプル・レート (819.2SPS) で慣性測定データの生成を開始する自律センサー・システムです。各サンプル・サイクル後に、センサー・データが出力レジスタにロードされ、その後 DIO1 パルスがハイレベルとなります。SPI インターフェースは、多くの組み込みプロセッサのプラットフォームに対応しています。図 10 に示す結線図に従って SPI インターフェース経由で出力データ・レジスタにアクセスします。表 6 に、マスター・プロセッサの設定を示します。

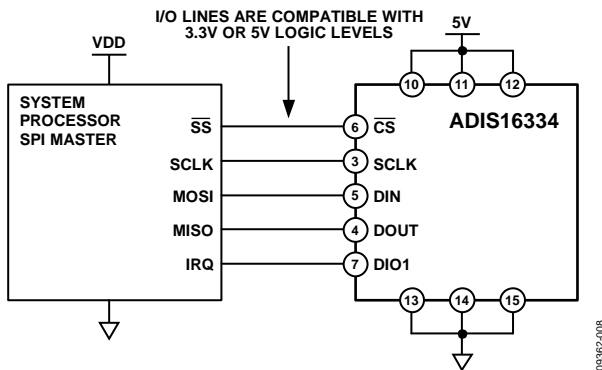


図 10. 結線図

表 6. マスター・プロセッサの一般的なピン名と機能

Pin Name	Function
SS	Slave select
SCLK	Serial clock
MOSI	Master output, slave input
MISO	Master input, slave output
IRQ	Interrupt request

ADIS16334 の SPI インターフェースは、full-duplex のシリアル通信 (同時送受信) に対応し、図 14 に示すビット・シーケンスを使用します。表 7 に ADIS16334 と通信する プロセッサ・シリアル・ポートの初期設定の際に注意すべき代表的な設定を記しています。

表 7. 一般的なマスター・プロセッサの SPI 設定

Processor Setting	Description
Master	The ADIS16334 operates as a slave.
SCLK Rate ≤ 2 MHz ¹	Maximum serial clock rate.
SPI Mode 3	CPOL = 1 (polarity), CPHA = 1 (phase).
MSB First Mode	Bit sequence.
16-Bit Mode	Shift register/data length.

¹ バースト読み出しの場合、SCLK rate ≤ 1 MHz.

センサー・データの読出し

SPI スレーブ・デバイスとして動作する ADIS16334 は、センサー・データを取得するためにシングル・レジスタとバースト・レジスタの二種類の読み出し方法があります。シングル・レジスタ読み出しは、2 サイクルの 16 ビット・シーケンスが必要です。図 14 の最初のサイクルは、読み出しコマンド・ビット (R/W=0) とターゲット・レジスタのアドレス (A6~A0) です。もう一つの 16 ビット・シーケンスは、DOUT ライン上のレジスタの値 (D15~D0) を送信します。3 つのレジスタが連続して読み出される例を図 11 に示します。この例では、最初に XGYRO_OUT のデータを取得するために DIN=0x0400 を送信し、次に YGYRO_OUT のデータを取得するために DIN=0x0600、そして、ZGYRO_OUT のデータを取得するために DIN=0x0800 を送信します。SPI は full-duplex mode で動作します。つまり、マスター・プロセッサは、DOUT の出力データを読み出すと同時に、同じ SCLK パルスを使って DIN の次のターゲット・アドレスを送信します。図 12 は、繰り返しパターンで XGYRO_OUT を読出す 4 つの SPI 信号の例を示します。

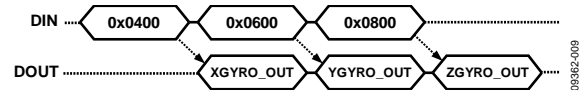


図 11. SPI 読出しの例

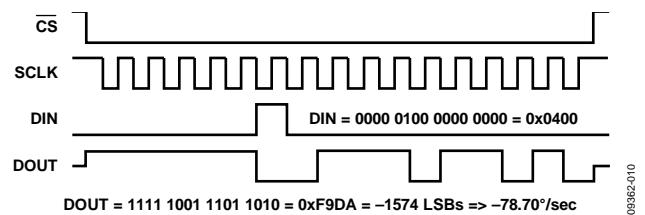


図 12. SPI 読出しの例、2 つ目の 16 ビット・シーケンス

バースト読み出し機能

バースト読み出しによるデータ収集により、ADIS16334 からプロセス効率の高いデータ収集を行うことができます。バースト読み出しは、すべての出力レジスタが連続したデータ・サイクル (それぞれ 1 SCLK 期間で区切られる) で 1 度に 16 ビットずつ DOUT にクロック出力されます。バースト読み出しシーケンスを開始する場合は、DIN = 0x3E00 に設定します。各出力レジスタの値が、最初の SUPPLY_OUT から最後の AUX_ADC まで DOUT にシフト・アウトされます (図 13 を参照)。表 8 に示すアドレス順により、バースト読み出しの出力の順番が決まります。

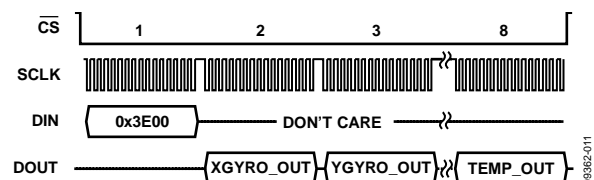
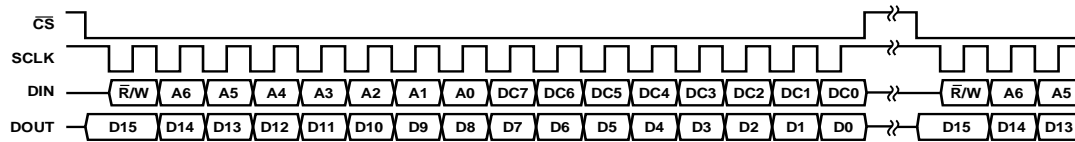


図 13. バースト読み出しシーケンス



NOTES

1. THE DOUT BIT PATTERN REFLECTS THE ENTIRE CONTENTS OF THE REGISTER IDENTIFIED BY [A6:A0] IN THE PREVIOUS 16-BIT DIN SEQUENCE WHEN $\bar{R}/W = 0$.
2. IF $\bar{R}/W = 1$ DURING THE PREVIOUS SEQUENCE, DOUT IS NOT DEFINED.

08082-012

図 14. SPI 通信ビット・シーケンス

メモリ・マップ

表 8. ユーザー・レジスタ・メモリ・マップ

Name	User Access ¹	Flash Backup ¹	Address ^{1,2}	Default ¹	Register Description	Bit Function ¹
FLASH_CNT	Read only	Yes	0x00	N/A	Flash memory write count	表 30
Reserved	N/A	N/A	0x02	N/A	Reserved	N/A
XGYRO_OUT	Read only	No	0x04	N/A	Output, x-axis gyroscope	表 10
YGYRO_OUT	Read only	No	0x06	N/A	Output, y-axis gyroscope	表 10
ZGYRO_OUT	Read only	No	0x08	N/A	Output, z-axis gyroscope	表 10
XACCL_OUT	Read only	No	0x0A	N/A	Output, x-axis accelerometer	表 12
YACCL_OUT	Read only	No	0x0C	N/A	Output, y-axis accelerometer	表 12
ZACCL_OUT	Read only	No	0x0E	N/A	Output, z-axis accelerometer	表 12
TEMP_OUT	Read only	No	0x10	N/A	Output, internal temperature	表 14
Reserved	N/A	N/A	0x12	N/A	Reserved	N/A
Reserved	N/A	N/A	0x14	N/A	Reserved	N/A
Reserved	N/A	N/A	0x16	N/A	Reserved	N/A
Reserved	N/A	N/A	0x18	N/A	Reserved	N/A
XGYRO_OFF	Read/write	Yes	0x1A	0x0000	Bias correction, x-axis gyroscope	表 20
YGYRO_OFF	Read/write	Yes	0x1C	0x0000	Bias correction, y-axis gyroscope	表 20
ZGYRO_OFF	Read/write	Yes	0x1E	0x0000	Bias correction, z-axis gyroscope	表 20
XACCL_OFF	Read/write	Yes	0x20	0x0000	Bias correction, x-axis accelerometer	表 21
YACCL_OFF	Read/write	Yes	0x22	0x0000	Bias correction, y-axis accelerometer	表 21
ZACCL_OFF	Read/write	Yes	0x24	0x0000	Bias correction, z-axis accelerometer	表 21
ALM_MAG	Read/write	Yes	0x26	0x0000	Alarm 1, trigger polarity, threshold	表 32
ALM_MAG	Read/write	Yes	0x28	0x0000	Alarm 2, trigger polarity, threshold	表 33
ALM_SMPL	Read/write	Yes	0x2A	0x0000	Alarm 1, sample size	表 34
ALM_SMPL	Read/write	Yes	0x2C	0x0000	Alarm 2, sample size	表 34
ALM_CTRL	Read/write	Yes	0x2E	0x0000	Alarm, control	表 35
Reserved	N/A	N/A	0x30	N/A	Reserved	N/A
GPIO_CTRL	Read/write	No	0x32	0x0000	System, DIOx configuration and control	表 24
MSC_CTRL	Read/write	Yes	0x34	0x0006	System, data ready, self-test, calibration	表 25
SMPL_PRD	Read/write	Yes	0x36	0x0001	Sample rate, decimation control	表 17
SENS_AVG	Read/write	Yes	0x38	0x0402	Dynamic range, digital filter control	表 18
Reserved	N/A	N/A	0x3A	N/A	Reserved	N/A
DIAG_STAT	Read only	No	0x3C	0x0000	System, status/error flags	表 26
GLOB_CMD	Write only	No	0x3E	0x0000	System, global commands	表 23
Reserved	N/A	N/A	0x40 to 0x51	N/A	Reserved	N/A
LOT_ID	Read only	Yes	0x52	N/A	System, Lot Identification Code 1	表 27
LOT_ID	Read only	Yes	0x54	N/A	System, Lot Identification Code 2	表 27
PROD_ID	Read only	Yes	0x56	0x3FCE	System, product identification	表 28
SERIAL_NUM	Read only	Yes	0x58	N/A	System, serial number	表 29

¹ N/A は「該当しません」(Not Applicable) の略です。

² 各レジスタは 2 バイト構成ですが、ここには下位バイトのアドレスを示しています。上位バイトのアドレスは、下位バイトに 1 を足した値です。

出力データ・レジスタ

各出力データ・レジスタの概要を表9に示します。各出力データ・レジスタは上位バイトのMSBから始まり、ビット・シーケンスは新規データ (ND) フラグ、エラー/アラーム (EA) フラグ、14ビットのデータで構成されます。ND フラグは、出力データ・レジスタに未読データが存在することを示します。このフラグは、出力レジスタの読出しシーケンス中にクリアされて、0に戻ります。そして、次の内部サンプルがレジスタを新しいデータで更新した後に1に戻ります。EA フラグは、DIAG_STAT レジスタ (表 26を参照)のエラー・フラグの1つがアクティブであることを示します。

表 9. 出力データ・レジスタの概要

Register	Address ¹	Function
XGYRO_OUT	0x04	Gyroscope output, x-axis
YGYRO_OUT	0x06	Gyroscope output, y-axis
ZGYRO_OUT	0x08	Gyroscope output, z-axis
XACCL_OUT	0x0A	Accelerometer output, x-axis
YACCL_OUT	0x0C	Accelerometer output, y-axis
ZACCL_OUT	0x0E	Accelerometer output, z-axis
TEMP_OUT	0x10	Gyroscope temperature, x-axis

¹ 下位バイト・アドレスを示します。

ジャイロセンサー

ジャイロセンサーの出力レジスタはXGYRO_OUT, YGYRO_OUT, ZGYRO_OUTです。表10は、ジャイロセンサーの出力レジスタのビット割り当てを示します。ジャイロセンサーは、14ビット長、2の補数フォーマットです。表11に角速度換算した例を示します。図15は、ジャイロセンサーの正の測定方向を示します。

表 10. ジャイロセンサーのレジスタのビット割り当て

Bit(s)	Description
[15]	New data, 1 = new data since last read access
[14]	Error/alarm
[13:0]	Angular rate output data. Twos complement digital format, typical sensitivity = 0.05°/sec per LSB

表 11. ジャイロセンサーのデータ・フォーマットの例

Rate ¹	Decimal	Hex	Binary
+300°/sec	+6000 LSB	0x1770	XX01 0111 0111 0000
+0.1°/sec	+2 LSB	0x0002	XX00 0000 0000 0010
+0.05°/sec	+1 LSB	0x0001	XX00 0000 0000 0001
0°/sec	0 LSB	0x0000	XX00 0000 0000 0000
-0.05°/sec	-1 LSB	0x3FFF	XX11 1111 1111 1111
-0.1°/sec	-2 LSB	0x3FFE	XX11 1111 1111 1110
-300°/sec	-6000 LSB	0x2890	XX10 1000 1001 0000

¹ ここでのレートの大きさは、デフォルト・レンジである±300°/secにて表記しています。

加速度センサー

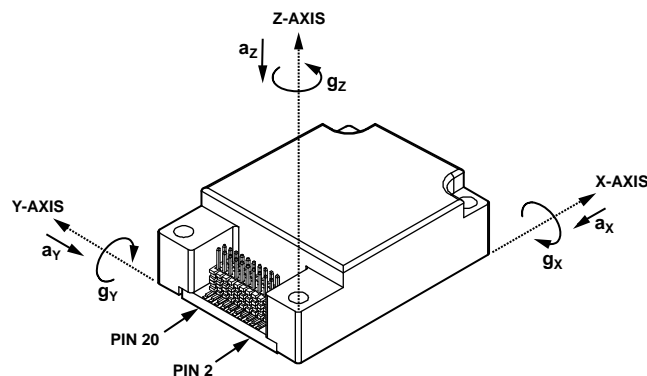
加速度センサーの出力レジスタは、XACCL_OUT, YACCL_OUT, ZACCL_OUTです。表12は、加速度センサーの出力レジスタのビット割り当てを示します。加速度センサーは、14ビット長、2の補数フォーマットで、表13に加速度換算した例を示します。図15は、加速度センサーの正の測定方向を示します。

表 12. 加速度センサーのレジスタのビット割り当て

Bit(s)	Description
[15]	New data, 1 = new data since last read access
[14]	Error/alarm
[13:0]	Linear acceleration output data. Twos complement digital format, typical sensitivity = 1 mg/LSB

表 13. 加速度センサーのデータ・フォーマット

Acceleration	Decimal	Hex	Binary
+5 g	+5000 LSB	0x1388	XX01 0011 1000 1000
+2 mg	+2 LSB	0x0002	XX00 0000 0000 0010
+1 mg	+1 LSB	0x0001	XX00 0000 0000 0001
0 g	0 LSB	0x0000	XX00 0000 0000 0000
-1 mg	-1 LSB	0x3FFF	XX11 1111 1111 1111
-2 mg	-2 LSB	0x3FFE	XX11 1111 1111 1110
-5 g	-5000 LSB	0x2C78	XX10 1100 0111 1000



NOTES
1. ACCELERATION (ax, ay, az) AND ROTATIONAL (gx, gy, gz) ARROWS INDICATE THE DIRECTION OF MOTION THAT PRODUCES A POSITIVE OUTPUT.

09362-013

図 15. 軸の向き (正の向き)

内部温度測定

TEMP_OUT レジスタは、ADIS16334 内の相対温度を供給します。測定された温度は雰囲気温度以上になることもあり、外部の条件を反映していません。このレジスタのビット割り当てを表 14 に示します。表 15 に、12 ビット長、2 の補数データ・フォーマットで温度換算した例を示します。

表 14. 温度センサーのレジスタのビット割り当て

Bit(s)	Description
[15]	New data, 1 = new data since last read access
[14]	Error/alarm
[13:12]	Not used
[11:0]	Temperature output data, offset binary format, typical sensitivity = 0.06785°/LSB, 25°C = 0x0000

表 15. 温度センサーのデータ・フォーマット

Temperature	Decimal	Hex	Binary
+105°C	+1179 LSB	0x49B	XXXX 0100 1001 1011
+85°C	+884 LSB	0x374	XXXX 0011 0111 0100
+25.1537°C	+2 LSB	0x002	XXXX 0000 0000 0010
+25.06785°C	+1 LSB	0x001	XXXX 0000 0000 0001
+25°C	0 LSB	0x000	XXXX 0000 0000 0000
+24.93215°C	-1 LSB	0xFFFF	XXXX 1111 1111 1111
+24.8643°C	-2 LSB	0xFFE	XXXX 1111 1111 1110
-40°C	-958 LSB	0xC42	XXXX 1100 0100 0010

デバイス構成

表 8 の制御レジスタは様々な構成オプションをユーザーに提供します。図 14 に示してある通り SPI を使用してこのレジスタへ 1 バイトずつアクセスできます。各レジスタは 16 ビットで構成されていて、ビット[7:0]が下位アドレスを指し、ビット[15:8]が上位アドレスを指します。DIN=0xB703 を使用してアドレス 0x37 に 0x03 を書き込む例を図 16 に示します。この例ではサンプル・レートを 8 分の 1 (表 17) まで低減します。

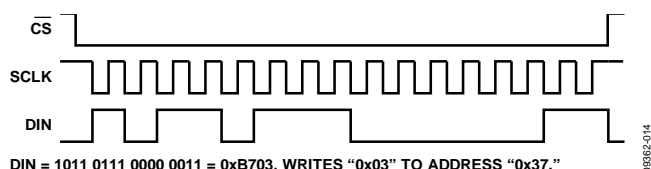


図 16. SPI 書き込みシーケンスの例

デュアル・メモリ構造

制御レジスタはデュアル・メモリ構造であり、デバイスがオンのときは SRAM がその動作を制御し、あらゆるユーザー設定入力に対応します。フラッシュ・メモリは、表 8 のフラッシュ・バックアップ (flash backup) の欄に「yes」と記載されている制御レジスタの不揮発性記憶領域になります。システムの各制御レジスタの設定を最適化したら不揮発性フラッシュ・メモリに設定データをバックアップするために GLOB_CMD[3]=1 (DIN=0xBE08) を設定します。デバイスが電源投入またはリセットされると、フラッシュ・メモリの値が SRAM にロードされます。この後、デバイスは制御レジスタの設定に従ってデータ生成を開始します。この処理には約 75ms かかり、その間は規定の動作電源電圧範囲である必要があります。図 17 に、動作と重要なユーザー設定を管理する上で使用される二重メモリ構造を図 17 に示します。

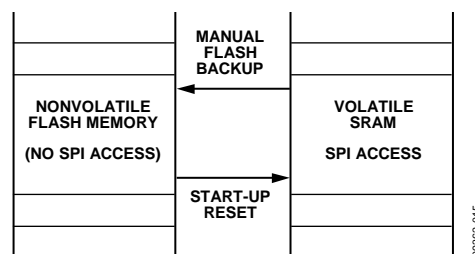


図 17. SRAM とフラッシュ・メモリの図

デジタル処理設定

表 16. デジタル・プロセッシング・レジスタ

Register Name	Address	Description
SMPL_PRD	0x36	Sample rate control
SENS_AVG	0x38	Digital filtering and range control

サンプル・レート

内部サンプリングシステムは、出力データ・レジスタに新しいデータを 819.2SPS で生成します。表 17 の SMPL_PRD レジスタは、デシメーション設定のための SMPL_PRD[12:8]と外部クロック機能を有効にする SMPL_PRD[0]により、内部サンプリングとレジスタ更新レートを機能的に設定することができます。デシメーション・フィルタは、デシメートされた出力と平均化フィルタを使用することで更新レートを低減させます。これらのビットは、1 増加する度にデータ・レートを 2 の倍数で除算します。たとえば、デシメーション係数を 16 に設定するために SMPL_PRD[12:8]=00100 (DIN=0xB704) を設定すると、更新レートを 51.2SPS に低減させ、帯域幅を 25Hz に低減させます。

表 17. SMPL_PRD ビットの説明

Bit(s)	Description (Default = 0x0001)
[15:13]	Not used
[12:8]	Average/decimation rate setting, binomial
[7:1]	Not used
[0]	Clock: 1 = internal (819.2 SPS), 0 = external

入力クロック設定

SMPL_PRD[0]は内部サンプリングを外部クロックと同期させる制御を備えています。外部クロックを使用するには SMPL_PRD[0]=0 (DIN=0xB600) に設定します。タイミング情報に関しては表 2 と図 4 を参照してください。

デジタル・フィルタリング

表 18 の SENS_AVG レジスタは、ローパス・フィルタの制御を行います。このフィルタは、バートレット・ウィンドウの FIR フィルタ応答を提供する 2 つのカスケード式平均化フィルタで構成されています (図 19 を参照)。たとえば、SENS_AVG[2:0]=100 (DIN=0xB804) を設定し、各段を 16 タップに設定することができます。デフォルトのサンプル・レート (819.2SPS) とゼロ・デシメーション (SMPL_PRD[12:8]=00000) で使用すると、この SENS_AVG 設定によりセンサーの帯域幅は約 16Hz となります。

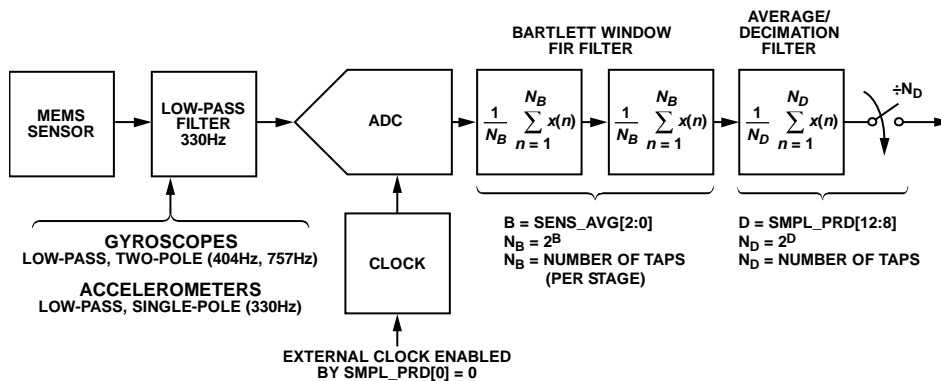


図 19. サンプリングと周波数応答のブロック図

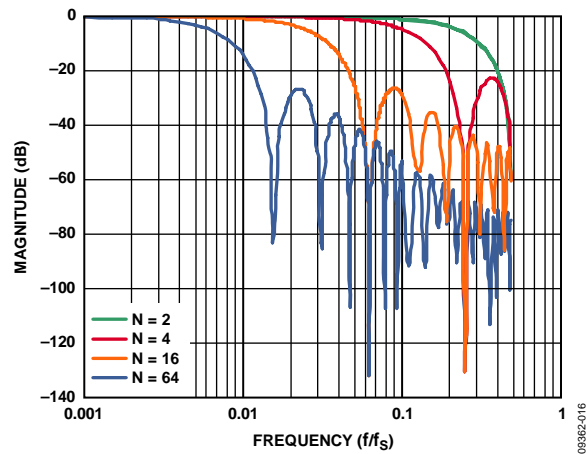


図 18. バートレット・ウィンドウの FIR フィルタ周波数応答 (位相遅延=N サンプル)

ダイナミック・レンジ

SENS_AVG[10:8] ビットで、ジャイロセンサーの 3 種類のダイナミック・レンジを設定できます。ダイナミック・レンジを小さく設定した場合 (±75°/sec, ±150°/sec)、分解能を維持するために、最小のフィルタ・タップ数に自動的に設定されます。たとえば、測定範囲が ±150°/sec の場合には、SENS_AVG[10:8]=010 (DIN=0xB902) に設定します。この測定範囲の設定はフィルタ設定に影響するため、更にフィルタリングが必要な場合は SENS_AVG[2:0] を設定する前に SENS_AVG[10:8] を設定してください。

表 18. SENS_AVG ビットの説明

Bits	Description (Default = 0x0402)
[15:11]	Not used
[10:8]	Measurement range (sensitivity) selection 100 = ±300°/sec (default condition) 010 = ±150°/sec, filter taps ≥ 4 (Bits[2:0] ≥ 0x02) 001 = ±75°/sec, filter taps ≥ 16 (Bits[2:0] ≥ 0x04)
[7:3]	Not used
[2:0]	Number of taps in each stage; value of B in $N_B = 2^B$

精度の最適化

ADIS16334 は、過酷な温度サイクル、衝撃、振動、その他環境条件に置かれても、その機械的構造と組立工程によって、各センサーのアラインメントは安定しています。工場出荷時の校正は、各センサーの温度に対するセンサー応答の動的特性が含まれ、センサー個別別に独自の補正式が割り当てられています。表 19 のバイアス補正レジスタを使用することにより機械的ストレスにより発生するバイアスシフトを手動で補正することもできます。図 20 は、各センサーのオフセット補正レジスタの機能を示します。

表 19. 手動補正レジスタ

Register	Address	Description
XGYRO_OFF	0x1A	Gyroscope bias, x-axis
YGYRO_OFF	0x1C	Gyroscope bias, y-axis
ZGYRO_OFF	0x1E	Gyroscope bias, z-axis
XACCL_OFF	0x20	Accelerometer bias, x-axis
YACCL_OFF	0x22	Accelerometer bias, y-axis
ZACCL_OFF	0x24	Accelerometer bias, z-axis
GLOB_CMD	0x3E	Automatic calibration

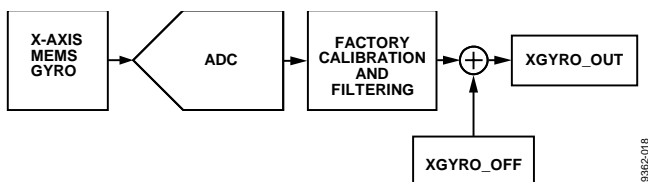


図 20. ユーザー補正、XGYRO_OFF の例

システム投入前に設定するジャイロセンサーのバイアス精度の最適手法は、自動バイアス補正(ABC)と手動バイアス補正(MBC)の2種類があります。

自動バイアス補正

ABC 機能は、3 軸のジャイロセンサーそれぞれに単純な測定/調整機能を行います。ABC を起動するために GLOB_CMD[0]=1 (DIN=0xBE01) に設定すると、ジャイロセンサーのバイアスを補正するために下記の手順が自動で実行されます：

1. 出力レンジを±75°/sec に設定する
2. 次のレジスタ更新まで待機
3. ジャイロセンサーの出力レジスタを読み出す
4. 測定値を-1 で掛けて極性を変える
5. 算出した値を出力レジスタに書込む
6. 不揮発性フラッシュ・メモリに補正係数をバックアップする

データ・サンプルのバイアス補正精度は、内部の平均化時間に影響されており、これは更にデシメーションの設定に反映されます。たとえば、2¹⁶ または 65536 のデシメーション・レートを設定するには、SMPL_PRD[15:8]=0x10 (DIN=0xB710) に設定します。この場合、819.2SPS のサンプル・レートであれば平均化時間は 80s となり、図 7 より 0.006°/sec のアラン・バリエーションとなります。

手動バイアス補正

MBC 機能は、バイアス精度を最適化するために、要求されるサンプル数を収集して、これらの値の平均を計算し、表 20 に示してあるジャイロセンサーのバイアス・オフセット・レジスタに書込みます。たとえば、XGYRO_OUT のオフセットを-0.125°/sec (-10LSB) に調整するときは XGYRO_OFF=0x1FF6 (DIN=0x9B1F、0x9AF6) に設定します。加速度センサーのマニュアル調整機能を表 21 に示します。

表 20. XGYRO_OFF、YGYRO_OFF、ZGYRO_OFF ビットの説明

Bits	Description (Default = 0x0000)
[15:13]	Not used
[12:0]	Data bits. Twos complement, 0.0125°/sec per LSB. Typical adjustment range = ±50°/sec.

表 21. XACCL_OFF、YACCL_OFF、ZACCL_OFF ビットの説明

Bits	Description (Default = 0x0000)
[15:12]	Not used
[11:0]	Data bits. Twos complement, 1mg/LSB. Typical adjustment range = ±2 g.

工場出荷時の校正値復元

工場出荷時の校正値の復元機能を実行するには GLOB_CMD[1]=1 (DIN=0xBE02) に設定します。この機能は、各ユーザー補正レジスタを 0x0000 にリセットし、センサー・データをすべて 0 にリセットします。その後、フラッシュ・メモリは、50ms 以内に自動的に更新します。GLOB_CMD についての詳細は、表 23 を参照してください。

原点/直線加速度補償

原点補償を有効にするためには、MSC_CTRL[6]=1 (DIN=0xB446) を設定します。この機能は、図 6 に示されたポイントへ加速度センサーの原点を移動させます。これにより、そのポイントと内蔵されている加速度センサーの配置との差で生じる向心力の影響を取り除くことができます。MSC_CTRL の詳細については表 25 を参照してください。ジャイロセンサーのバイアスに対する加速度の影響の補正を実行する場合は、MSC_CTRL[7]=1 を設定してください。

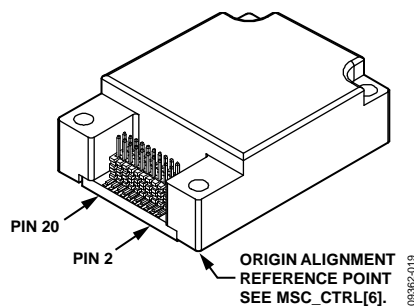


図 21. 加速度センサーの原点

システムツール

システム・レベルの機能であるグローバル・コマンド、I/O コントロール、ステータス/エラー・フラグ、デバイス識別、MEMS セルフテスト、フラッシュ・メモリ管理を制御するレジスタの概要を表 22 に示します。

表 22. システム・ツール・レジスタ・アドレス

Register Name	Address	Description
FLSH_CNT	0x00	Flash write cycle count
GPIO_CTRL	0x32	General-purpose I/O control
MSC_CTRL	0x34	Manual self-test controls
DIAG_STAT	0x3C	Status, error flags
GLOB_CMD	0x3E	Global commands
LOT_ID1	0x52	Lot Identification Code 1
LOT_ID2	0x54	Lot Identification Code 2
PROD_ID	0x56	Product identification
SERIAL_NUM	0x58	Serial number

グローバル・コマンド

GLOB_CMD レジスタは、複数の便利な機能を持つトリガ・ビットを提供します。指定のビットを 1 に設定すると各動作が開始され、完了するとビット値は 0 に戻ります。たとえば GLOB_CMD[8]=1 (DIN=0xBF01) に設定すると、キャプチャ・パuffアの中身をクリアできます。GLOB_CMD レジスタの全てのコマンドは、表 23 に示している実行時間の範囲内において電源が供給されていることを必要とします。データ喪失や破損の原因となるので、これらの機能の実行中は SPI 通信を避けてプロセス中断しないようにしてください。

表 23. GLOB_CMD ビットの説明

Bit(s)	Description	Execution Time ¹
[15:8]	Not used	Not applicable
[7]	Software reset	60 ms
[6:4]	Not used	Not applicable
[3]	Register back-up to flash	Not applicable
[2]	Not used	Not applicable
[1]	Factory calibration restore	Not applicable
[0]	Gyroscope auto-null	Not applicable

¹ コマンド書き込みからデバイスが通常動作に復帰するまでの代表的な時間を示します。

汎用 I/O

DIO1、DIO2、DIO3、DIO4 は設定可能な汎用 I/O ラインで、制御レジスタの優先度 (MSC_CTRL、ALM_CTRL、GPIO_CTRL) に従って複数の機能を実行します。たとえば、GPIO_CTRL=0x080C (DIN=0xB308、次に 0xB20C) に設定すれば、DIO1 と DIO2 が入力、DIO3 と DIO4 が出力になり、そのとき DIO3 はロー・レベル、DIO4 はハイレベルに設定されます。

この設定で、GPIO_CTRL (DIN=0x3200) の読出しを行うことで、DIO1 と DIO2 のデジタル状態を GPIO_CTRL[9:8]から読み取れます。

表 24. GPIO_CTRL ビットの説明

Bit(s)	Description (Default = 0x0000)
[15:12]	Not used
[11]	General-Purpose I/O Line 4 (DIO4) data level
[10]	General-Purpose I/O Line 3 (DIO3) data level
[9]	General-Purpose I/O Line 2 (DIO2) data level
[8]	General-Purpose I/O Line 1 (DIO1) data level
[7:4]	Not used
[3]	General-Purpose I/O Line 4 (DIO4) direction control (1 = output, 0 = input)
[2]	General-Purpose I/O Line 3 (DIO3) direction control (1 = output, 0 = input)
[1]	General-Purpose I/O Line 2 (DIO2) direction control (1 = output, 0 = input)
[0]	General-Purpose I/O Line 1 (DIO1) direction control (1 = output, 0 = input)

データ・レディ I/O インジケータ

DIO1 は、工場出荷時に正のデータ・レディ・インジケータ信号に設定されています。この設定では、全ての出力データ・レジスタで同じサンプル期間に未読のデータが格納された場合、信号パルスがハイレベルになります。MSC_CTRL[2:0]ビットより、このデフォルトの設定を変更することができます。たとえば、割り込み入力の起動に負のロジック入力が必要な場合には、MSC_CTRL[2:0]=100 (DIN=0xB404) に設定することによりデータ・レディ信号の極性を変更することができます。

表 25. MSC_CTRL ビットの説明

Bit(s)	Description (Default = 0x0006)
[15:12]	Not used
[11]	Memory test (cleared upon completion) (1 = enabled, 0 = disabled)
[10]	Internal self-test enable (cleared upon completion) (1 = enabled, 0 = disabled)
[9:8]	Not used
[7]	Linear acceleration bias compensation for gyroscopes (1 = enabled, 0 = disabled)
[6]	Linear accelerometer origin alignment (1 = enabled, 0 = disabled)
[5:3]	Not used
[2]	Data ready enable (1 = enabled, 0 = disabled)
[1]	Data ready polarity (1 = active high, 0 = active low)
[0]	Data ready line select (1 = DIO2, 0 = DIO1)

セルフテスト

セルフテスト機能は、各 MEMS センサーの機構部の動作を検証することができます。各センサー素子に静電気を加え、実際の動きに対する擬似応答として機械的変位が生じます。表 1 に、合否基準となる各センサーの許容される規定値を示します。

内部セルフテスト・ルーチンを実行する場合は、MSC_CTRL[10]=1 (DIN=0xB504) に設定します。これによって、全ての慣性センサーのテストが行われ、各応答を測定し、合否を判定し、DIAG_STAT レジスタのエラー・フラグに合否結果を報告します。

MSC_CTRL[10]はルーチンが完了すると 0 にリセットされます。静止状態で、最も信頼性の高い結果が得られます。

メモリ・テスト

MSC_CTRL[11]=1 (DIN=0xB508) に設定すると、フラッシュ・メモリ領域内のチェックサム検証を実行できます。合否結果は DIAG_STAT[6]レジスタにロードされます。

ステータス

エラー・フラグは、一般的なシステム・レベルの問題に対するインジケータ機能になります。各 DIAG_STAT レジスタ読出しサイクルの後でクリア (0 に設定) されます。エラー状態が残っていると、次のサンプル・サイクル中にエラー・フラグが 1 に戻ります。

DIAG_STAT[1:0]ビットは、このレジスタの読出しがなくても 0 に戻ります。電源電圧がレンジ内に戻ると、2つのフラグはどちらも自動的にクリアされます。

表 26. DIAG_STAT ビットの説明

Bit(s)	Description (Default = 0x0000)
[15]	Z-axis accelerometer self-test failure (1 = fail, 0 = pass)
[14]	Y-axis accelerometer self-test failure (1 = fail, 0 = pass)
[13]	X-axis accelerometer self-test failure (1 = fail, 0 = pass)
[12]	Z-axis gyroscope self-test failure (1 = fail, 0 = pass)
[11]	Y-axis gyroscope self-test failure (1 = fail, 0 = pass)
[10]	X-axis gyroscope self-test failure (1 = fail, 0 = pass)
[9]	Alarm 2 status (1 = active, 0 = inactive)
[8]	Alarm 1 status (1 = active, 0 = inactive)
[7]	Not used
[6]	Flash test, checksum flag (1 = fail, 0 = pass)
[5]	Self-test diagnostic error flag (1 = fail, 0 = pass)
[4]	Sensor overrange (1 = fail, 0 = pass)
[3]	SPI communication failure (1 = fail, 0 = pass)
[2]	Flash update failure (1 = fail, 0 = pass)
[1:0]	Not used

デバイス識別

表 27. LOT_ID1 と LOT_ID2 ビットの説明

Bits	Description
[15:0]	Lot identification code

表 28. PROD_ID ビットの説明

Bits	Description
[15:0]	0x3FCE = 16,334 (decimal)

表 29. SERIAL_NUM ビットの説明

Bits	Description
[15:0]	Serial number, lot specific

フラッシュ・メモリ管理

MSC_CTRL[11]=1D (IN=0xB508) に設定することにより、フラッシュ・メモリに内部チェックサム検証が実行できます。合否結果は DIAG_STAT[6]にロードされます。FLASH_CNT レジスタ (表 30) は、フラッシュ・メモリの書込みサイクル中にカウントします。これはフラッシュ・メモリの耐久度を管理するツールです。図 22 にデータ保持力とジャンクション温度の関係性を数値化して示します。

表 30. FLASH_CNT ビットの説明

Bits	Description
[15:0]	Binary counter for writing to flash memory

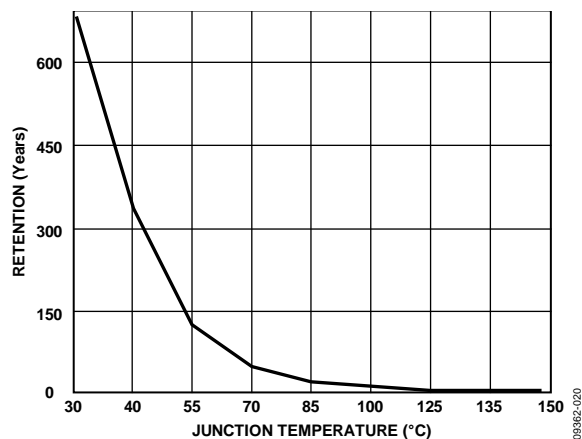


図 22. フラッシュ/EEメモリのデータ保持力

アラーム

ADIS16334はAlarm 1とAlarm 2の二つの独立したアラームを備えており、複数のプログラマブルな設定機能を備えています。ユーザー設定可能なレジスタのリストを表31に示します。

表 31. アラーム設定レジスタ

Register	Address	Description
ALM_MAG1	0x26	Alarm 1 trigger setting
ALM_MAG2	0x28	Alarm 2 trigger setting
ALM_SMPL1	0x2A	Alarm 1 sample period
ALM_SMPL2	0x2C	Alarm 2 sample period
ALM_CTRL	0x2E	Alarm configuration

表35のALM_CTRLレジスタは、データ選択（ビット[15:8]）、各アラームの静的/動的の設定（ビット[7:6]）、データ・ソース・フィルタリング（ビット[4]）、アラーム・インジケータ信号（ビット[2:0]）の設定機能を備えています。

静的アラームの使用

静的アラームの設定は、自動的に表32と表33のALM_MAGxレジスタと選択したデータ・ソース（ALM_CTRL[15:8]）の値を比較します。これらのレジスタのデータ・フォーマットは、ALM_CTRL[15:8]と一致します。各ALM_MAGxレジスタのMSB（ビット[15]）が比較の際の極性を決定します。静的アラームの構成例については、表36のAlarm 1を参照してください。

表 32. ALM_MAG1 ビットの説明

Bit(s)	Description (Default = 0x0000)
[15]	Trigger polarity, 1= greater than, 0 = less than
[14]	Not used
[13:0]	Threshold setting; matches for format of ALM_CTRL[11:8] output register selection

表 33. ALM_MAG2 ビットの説明

Bit(s)	Description (Default = 0x0000)
[15]	Trigger polarity, 1= greater than, 0 = less than
[14]	Not used
[13:0]	Threshold setting; matches for format of ALM_CTRL[15:12] output register selection

動的アラームの使用

動的アラームの設定は、選択したデータをモニターし、変化率を比較します。変化率の比較はALM_SMPLxレジスタ（表34）内のサンプル数設定の時間におけるALM_MAGxレジスタの大きさとの比較です。動的アラーム構成例については、表36のAlarm 2を参照してください。

表 34. ALM_SMPL1 と ALM_SMPL2 ビットの説明

Bits	Description (Default = 0x0000)
[15:8]	Not used
[7:0]	Binary, number of samples (both 0x00 and 0x01 = 1)

アラーム報告

DIAG_STAT[9:8]ビットは、アラーム状態を表すエラー・フラグを備えています。ALM_CTRL[2:0]ビットは、DIO1またはDIO2を使用することでハードウェアの制御を提供します。

表 35. ALM_CTRL ビットの説明

Bit(s)	Description (Default = 0x0000)
[15:12]	Alarm 2 data source selection 0000 = disable 0001 = x-axis gyroscope output 0010 = y-axis gyroscope output 0011 = z-axis gyroscope output 0100 = x-axis accelerometer output 0101 = y-axis accelerometer output 0110 = z-axis accelerometer output 0111 = internal temperature output
[11:8]	Alarm 1 data source selection (same as Alarm 2)
[7]	Alarm 2, dynamic/static (1 = dynamic, 0 = static)
[6]	Alarm 1, dynamic/static (1 = dynamic, 0 = static)
[5]	Not used
[4]	Data source filtering (1 = filtered, 0 = unfiltered)
[3]	Not used
[2]	Alarm indicator (1 = enabled, 0 = disabled)
[1]	Alarm indicator active polarity (1 = high, 0 = low)
[0]	Alarm output line select (1 = DIO2, 0 = DIO1)

アラームの例

表36に、フィルタされたZACCL_OUTのデータが0.7gを下回った場合にAlarm 1、フィルタされたZGYRO_OUTのデータが100ms間に50%/sec以上の変化、または500%/sec²以上の変化があった場合にAlarm 2が警告するように設定した例を示します。フィルタ設定は、ノイズによる虚偽のトリガーを低減し、トリガーポイントの精度を向上します。内部サンプル・レート819.2SPSの場合、ALM_SMPL2を82サンプルに設定し、97.7ms周期で比較を行います。

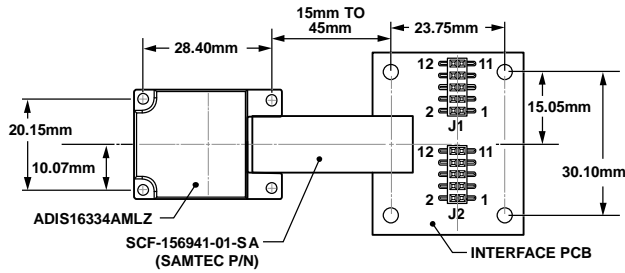
表 36. アラーム構成例 1

DIN	Description
0xAF36, 0xAE97	ALM_CTRL = 0x3697. Alarm 2: dynamic, ΔZGYRO_OUT (Δ-time, ALM_SMPL2) > ALM_MAG2. Alarm 1: static, ZACCL_OUT < ALM_MAG1. Use filtered data source for comparison. DIO2 output indicator, positive polarity.
0xA983, 0xA8E8	ALM_MAG2 = 0x83E8 (true if ΔZGYRO_OUT > 50%/sec) 50%/sec ÷ 0.05%/sec per LSB = 1000 = 0x03E8, ALM_MAG2[15] = 1 for greater than.
0xA702, 0xA6BC	ALM_MAG1 = 0x02BC (true if ZACCL_OUT < 0.7g) 0.7 g ÷ 1 mg/LSB = 700 LSB = 0x02BC, ALM_MAG1[15] = 0 for less than.
0xAC66	ALM_SMPL2[7:0] = 0x52 (82 samples).

アプリケーション情報

ADIS16334/PCBZ

ADIS16334/PCBZ は 1 個の ADIS16334BLMZ、1 個のインターフェース PCB、1 個のインターフェース・フレックスで構成されています。この組合せはプロトタイプ検証やアルゴリズム開発の際、統合を簡単にします。この 3 つのコンポーネントを使用したシステムの機械設計を図 23 に示します。



NOTES

1. USE FOUR M2 MACHINE SCREWS TO ATTACH THE ADIS16334BLMZ.
2. USE FOUR M3 MACHINE SCREWS TO ATTACH THE INTERFACE PCB.

09382-021

図 23. ADIS16334/PCBZ の外形図

ADIS16334BLMZ に正しく接続されたときのインターフェース・ボードのピン割り当てを図 24 に示します。

J1				J2			
RST	1	2	SCLK	DNC	1	2	GND
CS	3	4	DOUT	DNC	3	4	DIO3
DNC	5	6	DIN	GND	5	6	DIO4
GND	7	8	GND	DNC	7	8	DNC
GND	9	10	VCC	DNC	9	10	DNC
VCC	11	12	VCC	DIO2	11	12	DIO1

09382-022

図 24. インターフェース PCB の J1/J2 ピン割り当て

装着

ADIS16334 を取り付ける時の手順の例を、以下に示します。

1. 図 23 に示してある通り、システムフレームにドリルで M2 と M3 の穴を開けます。二つのコンポーネントの距離は可変可能ですが、図で示す通り、穴と穴の距離は 15mm から 45mm 範囲内にしてください。
2. ADIS16334 を備え付けの M2 ネジで装着してください。実装時のトルクは、25in-lbs です。
3. インターフェース PCB を備え付けの M3 ネジで装着します。
4. インターフェース・フレックス J1 を ADIS16334BLMZ コネクタに接続します。
5. インターフェース・フレックス J2 をインターフェース PCB の J3 に接続します。J2 (インターフェース・フレックス) はピンが 20 本あるのに対して J3 (インターフェース PCB) は 24 本あります。J2 の 1 番ピンが J3 の 20 番ピンに接続されるようにしてください。J3 には、1 番ピンを接続する位置に印がついているので接続のときは確認してください。
6. J1 と 12 ピンの 1mm ケーブルを使用して ADIS16334BLMZ の電源、グラウンド、SPI 信号を組み込みプロセッサに接続します。このケーブルは、3M Part Number 3625/12 (リボンケーブル) を使用すると容易に作成可能です。
7. J2 を J1 で使用したケーブルと同じ種類のケーブルで接続し、ADIS16334 の補助 I/O 機能を組み込みプロセッサと接続します。

ADIS16334 は外部コンデンサを必要としないのでインターフェース PCB は C1/C2 パッドは使いません (図 23 に表示されていません)。

外形寸法

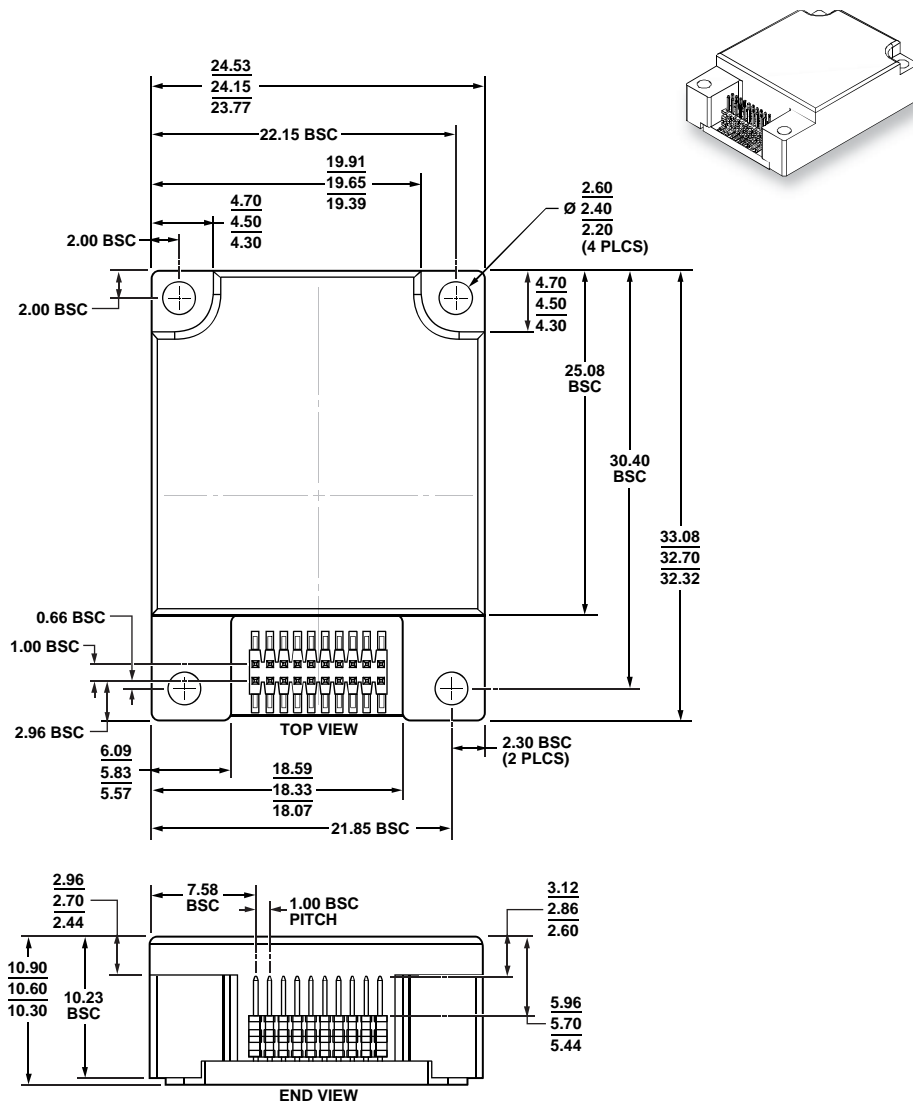


図 25. コネクタ・インターフェース付き 20 ピン・モジュール (ML-20-1)

寸法単位 : mm

オーダー・ガイド

Model ¹	Temperature Range	Package Description	Package Option
ADIS16334BMLZ ADIS16334/PCBZ	-40°C to +105°C	20-Lead Module with Connector Interface Evaluation Board	ML-20-1

¹ Z = RoHS 準拠製品。

01-16-2011-B