

ADIS16100

特長

- 全機能内蔵型の角速度ジャイロスコープ
- Z軸（ヨーレート）応答
- SPI®デジタル出力インターフェース
- 広い周波数範囲での高い振動除去
- 2000gパワーの衝撃耐性
- 外部制御の自己テスト
- 内部温度センサー出力
- 2個の補助12ビットADC入力
- 高精度アプリケーション向け絶対速度出力
- 5V単電源動作
- 8.2mm×8.2mm×5.2mmのパッケージ
- RoHS準拠

アプリケーション

- プラットフォーム安定化
- 手ぶれ補正
- 誘導および制御
- 慣性測定ユニット
- ロボティクス

概要

ADIS16100は、アナログ・デバイズの表面マイクロマシニング・プロセス技術を使用した全機能の角速度センサー（ジャイロスコープ）で、シリアル・ペリフェラル・インターフェース（SPI）を内蔵しています。

SPIポートで得られるデジタル・データは、パッケージの上面に対して垂直な軸回りの角速度に比例します（図20を参照）。1本の抵抗を外付けするだけで、測定範囲を広げることができます。また、外付けコンデンサを使って帯域幅を低減することができます。

内部温度センサーが内蔵されており、SPIを介してアクセスできます。この温度は補正用として使用することもできます。さらにアナログ信号を入力できる2つのピンを備えており、アナログ信号をデジタル化することもできます。高精度の電圧リファレンスを提供する出力ピンも備えています。2つのデジタル自己テスト入力ピンでは、センサーを電子機械的に励起し、センサーと信号調整回路の動作をテストします。

ADIS16100は8.2mm×8.2mm×5.2mm、16端子のペリフェラル・ランド・グリッド・アレイ（LGA）パッケージを採用しています。

機能ブロック図

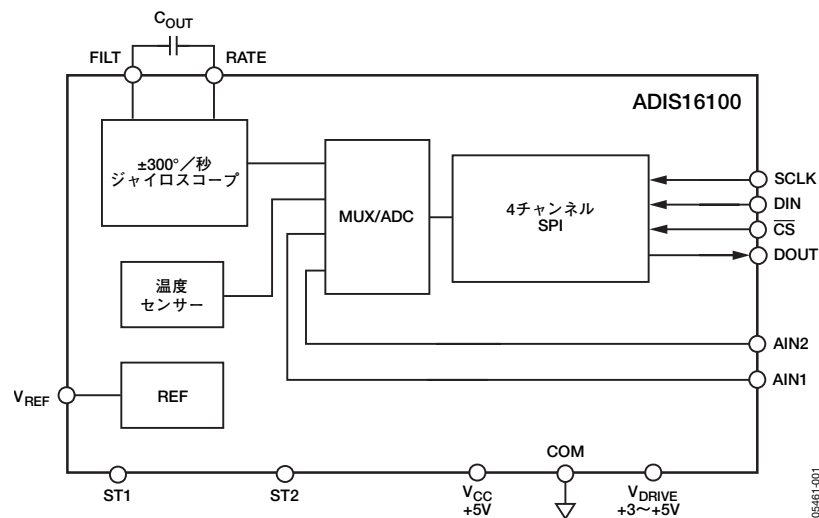


図1

アナログ・デバイズ社は、提供する情報が正確で信頼できるものであることを期していますが、その情報の利用に関して、あるいは利用によって生じる第三者の特許やその他の権利の侵害に関して一切の責任を負いません。また、アナログ・デバイズ社の特許または特許の権利の使用を明示的または暗示的に許諾するものでもありません。仕様は、予告なく変更される場合があります。本紙記載の商標および登録商標は、各社の所有に属します。

※日本語データシートはREVISIONが古い場合があります。最新の内容については、英語版をご参照ください。
© 2006–2007 Analog Devices, Inc. All rights reserved.

REV. B

アナログ・デバイズ株式会社

本社 / 〒105-6891 東京都港区海岸1-16-1 ニューピア竹芝サウスタワービル
電話03(5402)8200

大阪営業所 / 〒532-0003 大阪府大阪市淀川区宮原3-5-36 新大阪MTビル2号
電話06(6350)6868

ADIS16100

目次

特長	1	動作原理	11
アプリケーション	1	電源と一般的な注意事項	11
概要	1	計測範囲の拡大	11
機能ブロック図	1	帯域幅の設定	11
改訂履歴	2	自己テスト機能	11
仕様	3	ヨーレート感度軸	11
タイミング仕様	5	基本動作	12
絶対最大定格	6	シリアル・ペリフェラル・インターフェース (SPI)	12
ESDに関する注意	6	外形寸法	14
ピン配置と機能の説明	7	オーダー・ガイド	14
代表的な性能特性	8		

改訂履歴

6/07—Rev. A to Rev. B

Changes to Table 1	3
Changes to Table 2	5
Changes to Absolute Maximum Ratings	6
Changes to Table 4	7
Added Figure 5	7
Changes to Theory of Operation Section	11
Added Basic Operation Section	12
Deleted Second Level Assembly Section	14

5/06—Rev. 0 to Rev. A

Changes to Table 1	4
Changes to Setting Bandwidth Section	11
Changes to Table 9 and Table 10	13

1/06—Revision 0: Initial Version

仕様

特に指定のない限り、 $T_A=25^\circ\text{C}$ 、 $V_{CC}=V_{DRIVE}=5\text{V}$ 、角速度 $=0^\circ/\text{秒}$ 、 $C_{OUT}=0\mu\text{F}$ 、 $\pm 1g$ 。

表1

パラメータ	条件	Min ¹	Typ	Max ¹	単位
感度					
ダイナミック・レンジ ²	仕様範囲の全域でフルスケール・レンジ	± 300			$^\circ/\text{秒}$
初期	時計回りは正側出力です $T_A=-40\sim+85^\circ\text{C}$	0.2212	0.2439	0.2717	$^\circ/\text{秒}/\text{LSB}$
温度変動 ³	$V_{CC}=V_{DRIVE}=4.75\sim 5.25\text{V}$		± 5		%
非直線性	ベスト・ストレート・ライン近似		0.12		$^\circ/\text{秒}$
ヌル					
初期ヌル	$0^\circ/\text{秒}$ 出力は通常、2048LSB	-42		+37	$^\circ/\text{秒}$
温度変動 ³	$V_{CC}=V_{DRIVE}=4.75\sim 5.25\text{V}$		± 10		$^\circ/\text{秒}$
ターンオン時間	最終の $\pm 1/2^\circ/\text{秒}$ までのパワーオン		35		ms
直線加速度効果	任意の軸		0.2		$^\circ/\text{秒}/g$
電圧感度	$V_{CC}=V_{DRIVE}=4.75\sim 5.25\text{V}$		± 1		$^\circ/\text{秒}/\text{V}$
ノイズ性能					
総合ノイズ	0.1~40Hz、平均化なし		0.43		$^\circ/\text{秒rms}$
ヨーレート・ノイズ密度	@25 $^\circ\text{C}$		0.05		$^\circ/\text{秒}/\sqrt{\text{Hz}}$
周波数応答					
3dB帯域幅 (ユーザ選択可能) ⁴	$C_{OUT}=0\mu\text{F}$		40		Hz
センサー共振周波数			14		kHz
自己テスト入力					
ST1 RATEOUT応答 ⁵	ST1ピン、ロジック0からロジック1まで	-121	-221	-376	LSB
ST2 RATEOUT応答 ⁵	ST2ピン、ロジック0からロジック1まで	+121	+221	+376	LSB
ロジック1入力電圧	標準のハイ・ロジック・レベル定義	3.3			V
ロジック0入力電圧	標準のロー・ロジック・レベル定義			1.7	V
入力インピーダンス	コモンに対して		50		k Ω
温度センサー					
298Kでの読出し			2048		LSB
スケール係数	絶対温度に比例		0.1453		K/LSB
2.5Vリファレンス					
電圧値		2.45	2.5	2.55	V
グラウンドへの負荷駆動	ソース		100		μA
負荷レギュレーション	$0\mu\text{A}<I_{OUT}<100\mu\text{A}$		5.0		mV/mA
電源電圧変動除去比	$V_{CC}=V_{DRIVE}=4.75\sim 5.25\text{V}$		1.0		mV/V
温度ドリフト	25 $^\circ\text{C}$ からの増分		5.0		mV
ロジック入力					
ハイレベル入力電圧 (V_{INH})		$0.7\times V_{DRIVE}$			V
ローレベル入力電圧 (V_{INL})				$0.3\times V_{DRIVE}$	V
入力電流 (I_{IN})	10nA (typ)	-1		+1	μA
入力容量 (C_{IN})			10		pF
アナログ入力	$V_{IN}<V_{CC}$ の場合				
分解能			12		ビット
積分非直線性		-2		+2	LSB
微分非直線性		-2		+2	LSB
オフセット誤差		-8		+8	LSB
ゲイン誤差		-2		+2	LSB
入力電圧範囲		0		$V_{REF}\times 2$	V
リーク電流		-1		+1	μA
入力容量			20		pF
フルパワー帯域幅			8		MHz

ADIS16100

パラメータ	条件	Min ¹	Typ	Max ¹	単位
デジタル出力					
ハイレベル出力電圧 (V _{OH})	I _{SOURCE} = 200μA	V _{DRIVE} - 0.2			V
ローレベル出力電圧 (V _{OL})	I _{SINK} = 200μA			0.4	V
変換レート					
変換時間	20MHzのSCLKで16サイクル			800	ns
スループット・レート				1	MSPS
電源	すべてT _A = -40 ~ +85°C				
V _{CC}		4.75	5	5.25	V
V _{DRIVE}		2.7		5.25	V
V _{CC} 無負荷時電源電流	V _{CC} = 5V, f _{SCLK} = 50kSPS		7.0	9.0	mA
V _{DRIVE} 無負荷時電源電流	V _{DRIVE} = 5V, f _{SCLK} = 50kSPS		70	500	μA
消費電力	V _{CC} とV _{DRIVE} = 5V, f _{SCLK} = 50kSPS		40		mW
温度範囲					
規定性能	最大と最小の仕様でテスト	-40		+85	°C

¹ Min仕様とMax仕様については、すべて保証していますが、Typ仕様については出荷テストも保証も行っていません。

² ダイナミック・レンジは、可能な最大のフルスケール計測範囲であり、5V電源における出力振幅範囲、初期オフセット、感度、オフセット・ドリフト、感度ドリフトを含みます。

³ 周囲温度から最高温度、または周囲温度から最低温度までの出力変動として定義。

⁴ 応答がDC応答から3dB低下する周波数です。帯域幅 = $1/(2 \times \pi \times 180k\Omega \times (22nF + C_{OUT}))$ 。C_{OUT} = 0では、帯域幅 = 40Hz。C_{OUT} = 1μFでは、帯域幅 = 0.87Hz。

⁵ 自己テスト応答は温度により変動します。

タイミング仕様

特に指定のない限り、 $T_A=25^\circ\text{C}$ 、角速度 $=0^\circ/\text{秒}$ 。¹

表2

パラメータ	$V_{CC}=V_{DRIVE}=5V$	単位	説明
f_{SCLK}^2	10 20	kHz (min) MHz (max)	
$t_{CONVERT}$	$16 \times t_{SCLK}$		
t_{QUIET}	50	ns (min)	\overline{CS} の立上がりエッジから次の変換の開始までに必要な最小静止時間
t_2	10	ns (min)	\overline{CS} からSCLKのセットアップ時間
t_3^3	30	ns (max)	\overline{CS} からDOUTのスリーステートがディスエーブルにされるまでの遅延
t_4^3	40	ns (max)	SCLKの立下がりエッジ後のデータ・アクセス時間
t_5	$0.4 \times t_{SCLK}$	ns (min)	SCLKのローレベル・パルス幅
t_6	$0.4 \times t_{SCLK}$	ns (min)	SCLKのハイレベル・パルス幅
t_7	10	ns (min)	SCLKからDOUT有効のホールド時間
t_8^4	15/35	ns (min/max)	SCLKの立下がりエッジからDOUTのハイ・インピーダンスまで
t_9	10	ns (min)	SCLKの立下がりエッジの前のDINセットアップ時間
t_{10}	5	ns (min)	SCLKの立下がりエッジの後のDINホールド時間
t_{11}	20	ns (min)	SCLKの16番目の立下がりエッジから \overline{CS} のハイレベルまで

¹ 設計により保証。すべての入力信号は、 $t_R=t_F=5\text{ns}$ (V_{CC} の10~90%) で規定し、1.6Vの電圧レベルからの時間とします。5Vの動作範囲は4.75~5.25V。

² SCLK入力のマーク/スペース比は40/60~60/40です。

³ 図3の負荷回路で測定し、出力が0.4Vまたは $0.7V \times V_{DRIVE}$ を超えるために必要な時間とします。

⁴ t_8 は、図3の回路を接続したときに、データ出力が0.5V変化するために要する時間を測定して得られます。次に、測定した数値を外挿して、50pFコンデンサの充/放電による影響を除去します。つまり、タイミング仕様で示される時間 t_8 は、デバイスの真のバス開放時間であり、バス負荷とは無関係です。

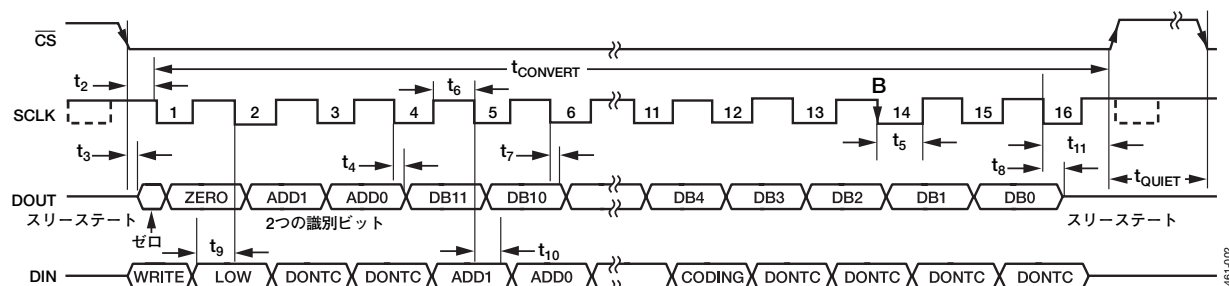


図2. ジャイロスコープ・シリアル・インターフェースのタイミング図

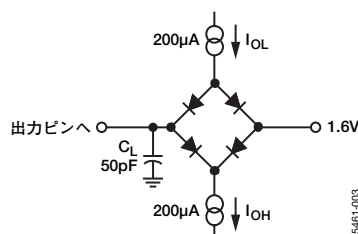


図3. デジタル出力タイミング仕様用の負荷回路

ADIS16100

絶対最大定格

表3

パラメータ	定格値
加速度（任意の軸、電源未投入時、0.5ms）	2000g
加速度（任意の軸、電源投入時、0.5ms）	2000g
COMに対する $+V_{CC}$	$-0.3 \sim +6.0V$
COMに対する $+V_{DRIVE}$	$-0.3V \sim V_{CC} + 0.3V$
COMに対するアナログ入力電圧	$-0.3V \sim V_{CC} + 0.3V$
COMに対するデジタル入力電圧	$-0.3 \sim +7.0V$
COMに対するデジタル出力電圧	$-0.3V \sim V_{CC} + 0.3V$
COMに対するST1/ST2入力電圧	$-0.3V \sim V_{CC} + 0.3V$
動作温度範囲	$-55 \sim +125^{\circ}C$
保存温度範囲	$-65 \sim +150^{\circ}C$

左記の絶対最大定格を超えるストレスを加えると、デバイスに恒久的な損傷を与えることがあります。この規定はストレス定格のみを指定するものであり、この仕様の動作セクションに記載する規定値以上でのデバイス動作を定めたものではありません。デバイスを長時間絶対最大定格状態に置くと、デバイスの信頼性に影響を与えることがあります。

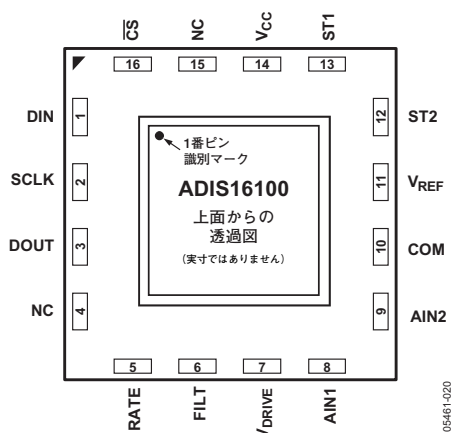
デバイスを硬い表面に落とすと、2000gを超える衝撃が発生してデバイスの絶対最大定格を超えることがあります。損傷を避けるために取り扱いには注意してください。

ESDに関する注意



ESD（静電放電）の影響を受けやすいデバイスです。電荷を帯びたデバイスや回路ボードは、検知されないまま放電することがあります。本製品は当社独自の特許技術であるESD保護回路を内蔵してはいますが、デバイスが高エネルギーの静電放電を被った場合、損傷を生じる可能性があります。したがって、性能劣化や機能低下を防止するため、ESDに対する適切な予防措置を講じることをお勧めします。

ピン配置と機能の説明



注

1. NC=無接続
2. ピンは上面から見えないため、これは実際の「上面図」とは違います。レイアウト図で、パッケージが上面から透かして見えたときと仮定したときのピン配置を表しています。PCボードのレイアウト用に提供。

図4. ピン配置（上面からの透過図）

表4. ピン機能の説明

ピン番号	記号	タイプ ¹	説明
1	DIN	I	SPIデータ入力
2	SCLK	I	SPIシリアルクロック
3	DOUT	O	SPIデータ出力
4	NC		無接続
5	RATE	O	角速度信号を表す、バッファ付きアナログ出力
6	FILT	I	帯域幅を制御するための外付けコンデンサ接続
7	V _{DRIVE}	S	SPI用電源。これはインターフェースを簡素化するための受信側処理回路の電源となります。
8	AIN1	I	外付けアナログ入力チャンネル1。表5のADD0とADD1のアドレス・ビットを参照
9	AIN2	I	外付けアナログ入力チャンネル2。表5のADD0とADD1のアドレス・ビットを参照
10	COM	S	コモン。ADIS16100内のすべての回路のリファレンス・ポイント
11	V _{REF}	O	高精度の2.5Vリファレンス
12	ST2	I	自己テスト入力2
13	ST1	I	自己テスト入力1
14	V _{CC}	S	アナログ電源
15	NC		無接続
16	CS	I	チップ・セレクト。アクティブ・ロー。この入力、シリアル・データ転送をフレーム化し、変換プロセスを開始します。

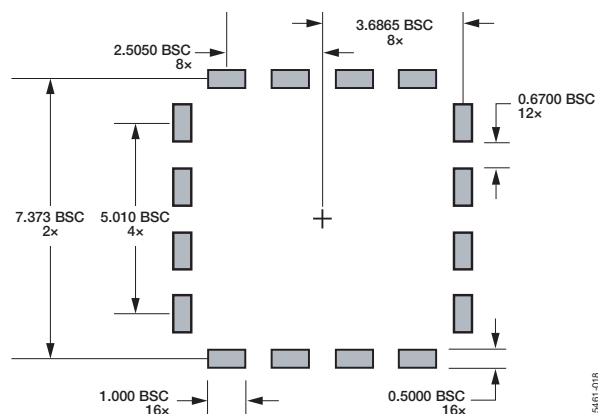
¹I=入力、O=出力、S=電源。

図5. 2次レベル・アセンブリの패드・レイアウト

代表的な性能特性

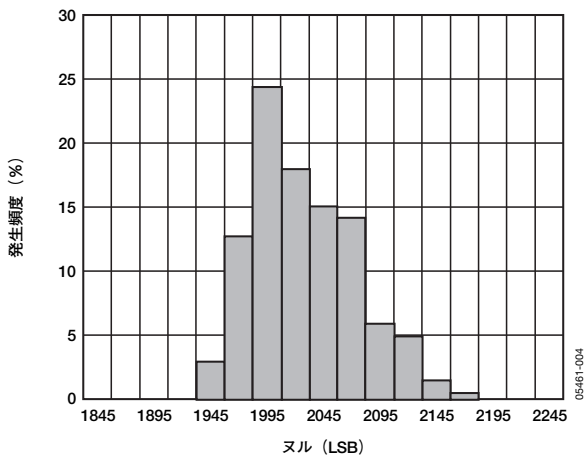


図6. 初期のヌル・ヒストグラム

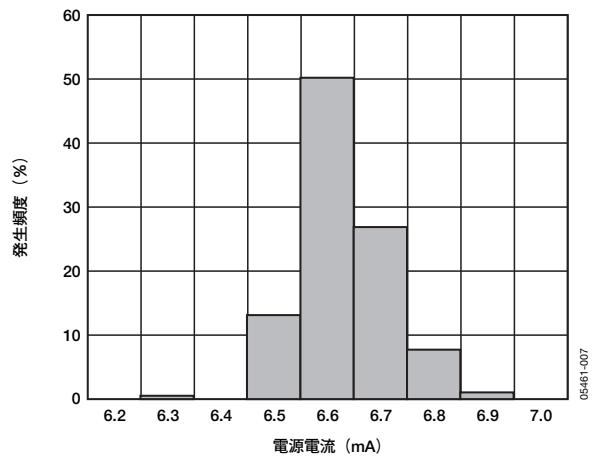


図9. 電源電流のヒストグラム

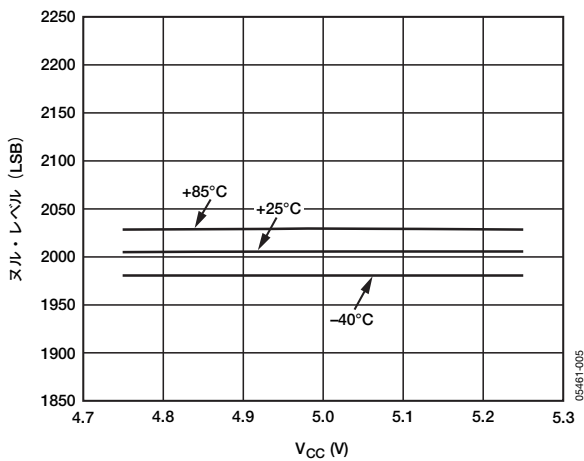


図7. 電源電圧 対 ノル・レベル

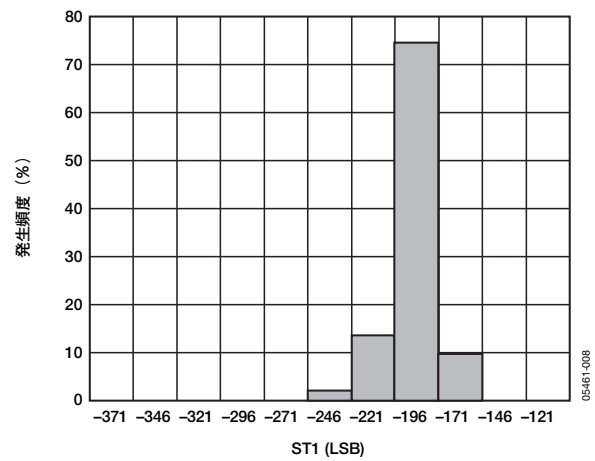


図10. 自己テスト1のヒストグラム

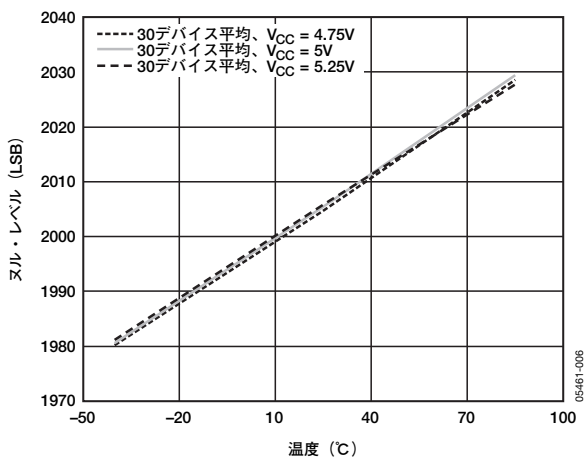


図8. ノル・レベルの温度特性

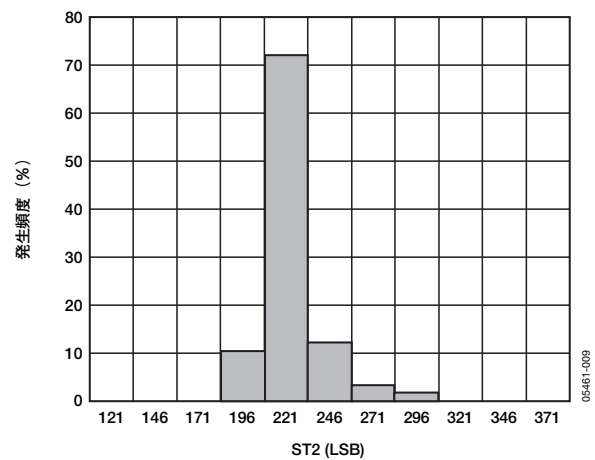


図11. 自己テスト2のヒストグラム

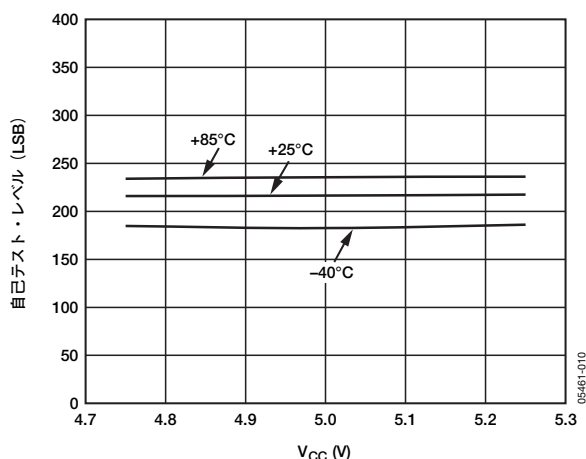


図12. 電源電圧 対 自己テスト1

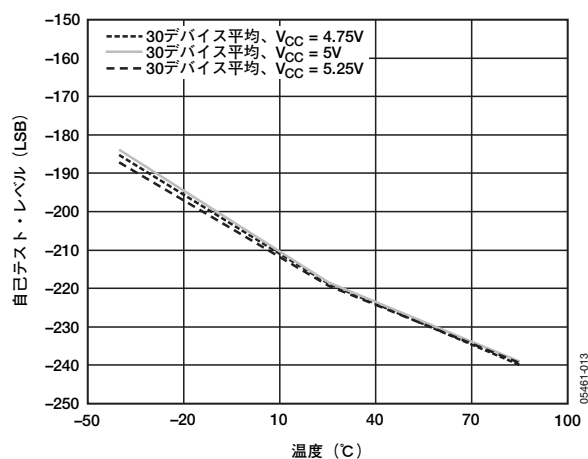


図15. 自己テスト2の温度特性

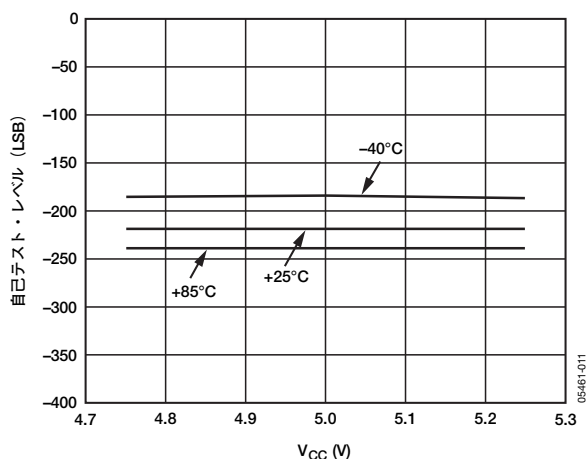


図13. 電源電圧 対 自己テスト2

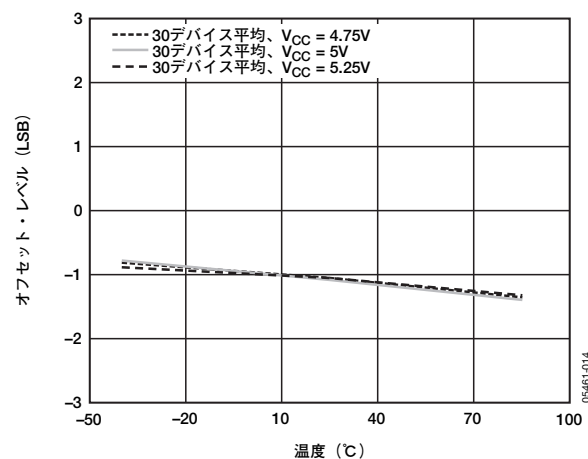


図16. 温度と電源電圧 対 ADCオフセット

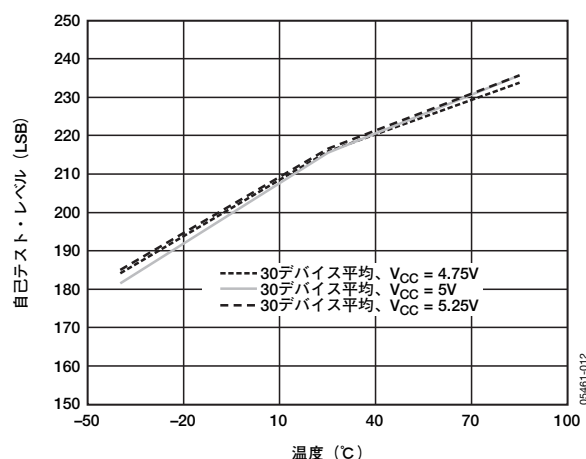


図14. 自己テスト1の温度特性

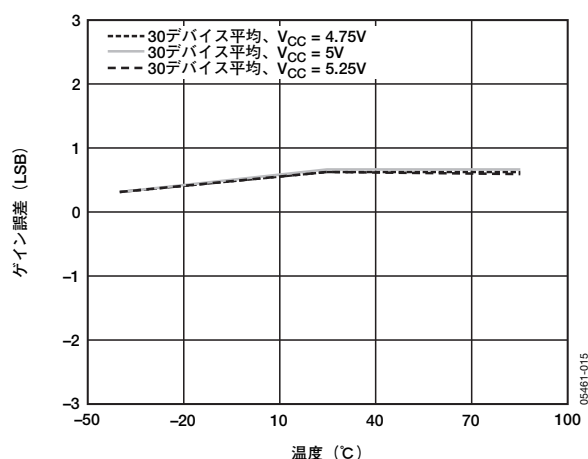


図17. ADCゲイン誤差の温度特性 (V_{REF} を除く)

ADIS16100

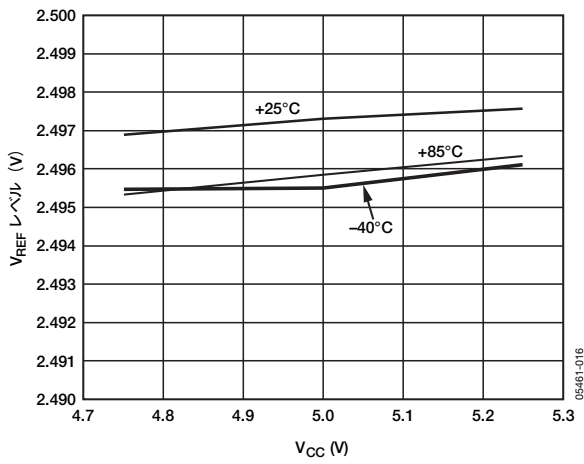
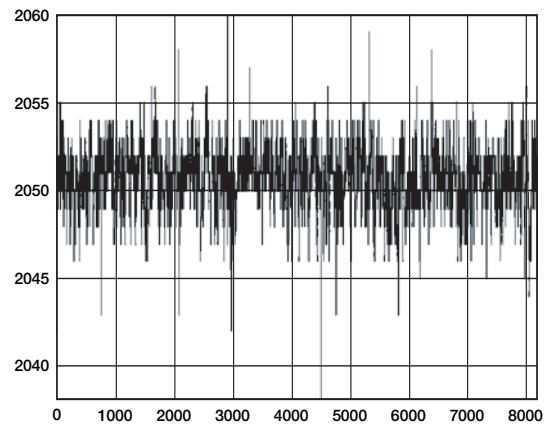


図18. 電源電圧 対 V_{REF}



00001111111011X	1
00001111111100X	0
00001111111101X	5
00001111111110X	9
00001111111111X	339
00001000000000X	1307
00001000000001X	4132
00001000000010X	1996
00001000000011X	387
00001000000100X	12
00001000000101X	3
00001000000110X	1

SAMPLES = 8192, SPREAD = 23, STD DEV = 1.695,
MEAN = 2050.682

図19. ノイズのヒストグラム

動作原理

ADIS16100は共振型ジャイロの原理で動作します。2つのポリシリコン検出構造にそれぞれ含まれるディザ・フレームは、静電的に共振駆動されます。これにより、角速度運動中にコリオリ力の生成に必要な速度成分が発生します。各フレームの2つの外端において、ディザの動きに直交するのは可動フィンガです。可動フィンガは、固定されたピックオフ・フィンガの間に置かれ、コリオリ動作を検出する容量性ピックオフ構造を形成します。これによって得られる信号は、電気ヨーレート信号出力を生成する一連のゲイン段と復調段に供給されます。その後、このヨーレート信号は、SPIピン上で出力のデジタル表現に変換されます。デュアル・センサー設計では、外部のg力と振動を除去します。信号コンディショニング回路付きのセンサーを製造することにより、ノイズの多い環境で信号の完全性を保持できます。

静電共振器の動作には14~16Vが必要です。多くのアプリケーションでは一般に5Vしか使用できないため、チャージ・ポンプが内蔵されています。復調段の後には単極のローパス・フィルタが内蔵されており、最終増幅の前に高周波アーチファクトを制限するために使用されます。周波数応答は2次ローパス・フィルタ（40Hzに設定）によって左右されます。さらに帯域幅を低減するオプションについては、「帯域幅の設定」の項を参照してください。

電源と一般的な注意事項

電源ノイズと過渡動作は、センサー・ベースの計測システムの精度と安定性に影響を与えることがあります。ADIS16100の電源を考慮する際は、 V_{CC} ピン上に0.2 μ Fのデカップリング容量が与えられることに注意してください。システム電源に存在するノイズ・レベルによっては、この電源用にデカップリング容量を追加する必要がありません。デジタル出力データを受信する際に複数のロジック・レベルを使用できるように、アナログ電源 V_{CC} とデジタル駆動電源 V_{DRIVE} がセグメント化されました。 V_{DRIVE} は、下流側のロジック電源向けであり、標準の3.3/5Vのロジック・ファミリーに対応します。 V_{DRIVE} 電源にはデカップリング・コンデンサは内蔵されていません。

計測範囲の拡大

ADIS16100のフルスケール計測範囲を拡大するには、RATEピンとFILTピンの間に外付け抵抗を接続します。これにより、内部の180k Ω 、1%抵抗と並列接続になります。たとえば、330k Ω の外付け抵抗では、フルスケール・レンジが約50%拡大されます。この方法は、フルスケール・レンジの4倍までの拡大に効果的です（許容される並列抵抗の最小値は45k Ω です）。内部回路のヘッドルーム条件により、リニアなフルスケール出力範囲をそれ以上拡大することはできません。フルスケール・レンジの拡大に伴うトレードオフは、出力ヌル・ドリフトの潜在的な増加（2°/秒の温度変動）と、キャリブレーションを必要とする初期ヌル・バイアス誤差の発生です。

帯域幅の設定

外付けコンデンサをオンチップ抵抗と組み合わせてローパス・フィルタを作成し、ADIS16100のヨーレート応答の帯域幅を制限することができます。

-3dB周波数は次のように定義されます。

$$f_{OUT} = 1 / (2 \times \pi \times R_{OUT} \times (C_{OUT} + 0.022 \mu F))$$

ここで、 R_{OUT} は製造中に180k Ω ±1%にトリミングされた内部インピーダンスを表します。

C_{OUT} はRATEピンとFILTピンとの間に接続される外付けコンデンサです。

RATEピンとFILTピンとの間に外付け抵抗を接続すると、次のようになります。

$$R_{OUT} = (180 k\Omega \times R_{EXT}) / (180 k\Omega + R_{EXT})$$

ここで、 R_{EXT} は外付け抵抗です。

$C_{OUT} = 0 \mu F$ では、内蔵された0.022 μ Fコンデンサに基づいて、40Hzのデフォルトの-3dB周波数応答が得られます。

自己テスト機能

ADIS16100に組み込まれている自己テスト機能は、それぞれの検出構造と、関連する電子回路を角速度にさらした場合と同じように駆動します。センサーの機械構造および信号処理回路を簡単な方法で動作させることができます。ADIS16100は、入力ST1、ST2、またはその両方に加えられた標準のロジック・ハイ・レベルによってアクティブになります。ST1により、-220LSB (typ) に相当するデジタル出力の変化が発生します。ST2では、反対に+220LSBの変化が発生します。ST1とST2を同時にアクティブにしても悪影響は生じません。ST1とST2が正確に一致している必要はないため、この2つを同時に動かすと、見掛け上ヌル・バイアスのシフトにつながる場合があります。

連続自己テスト

その他の障害検出対策として、パワーオン自己テストを実行できます。いくつかのアプリケーションでは、ヨーレートの検出中に連続自己テストが可能です。

ヨーレート感度軸

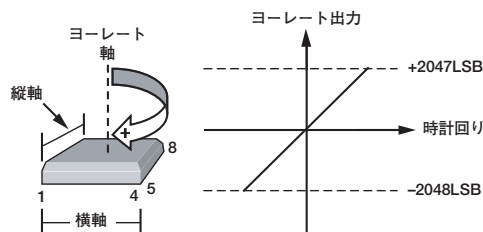


図20. ヨーレート信号は時計回りに増加します

基本動作

ADIS16100は、工業用システム設計に簡単に組み入れることができるように設計されています。必要なものは、5.0Vの電源と4線式工業標準シリアル・ペリフェラル・インターフェース(SPI)のみです。このSPIは、ADIS16100にかかわる全てのデジタルI/O通信を賄います。

シリアル・ペリフェラル・インターフェース(SPI)

ADIS16100のSPIポートは、チップ・セレクト ($\overline{\text{CS}}$)、シリアル・クロック (SCLK)、データ入力 (DIN)、データ出力 (DOUT) の4つの信号で構成されます。 $\overline{\text{CS}}$ ラインがADIS16100のSPIポートをイネーブルにし、各SPIイベントをフレーミングします。この信号が高レベルのとき、DOUTラインが高インピーダンス状態になり、DINとSCLKの信号が動作に無関係になります。データフレームは、16個のクロック・サイクルで完結されます。SPIポートは全二重モードで動作するため、同じデータフレーム期間内で16ビットの受信 (DIN) 機能と送信 (DOUT) 機能と同時に対応することができます。

コントロール・レジスタ

DINコントロール・レジスタは、出力データ・ソースとコーディング (2の補数またはオフセット・バイナリ) の動作設定を制御します。表5と図22に、コントロール・レジスタの設定に必要なビット定義を示します。DINシーケンスでは1、読出しシーケンスでは0で始まります。このビットが0の場合、残りのDINビットでコントロール・レジスタの値が変化することはありません。次のサンプルの出力データは既存の設定を反映しています。データは、SCLKの立下がりエッジでDINピンからADIS16100にロードされます。16のSCLKシーケンスが完了すると、コントロール・レジスタが更新され、次の読出しシーケンスが可能になります。データフレームのSCLKサイクル数が16に満たないと、コントロール・レジスタは更新されずに前の設定を維持します。正常な動作のためには、表5のDINビット (0または1) の定義が重要です。

ADC変換

チップ・セレクト ($\overline{\text{CS}}$) ラインとシリアル・クロック (SCLK) ラインが、オンボードのA/D変換プロセスを制御します。チップ・セレクト・ラインがローレベルになると、DOUTラインはスリーステート・モードを終了し、トラック&ホールドがホールド・モードになります。この時点で、ADCがアナログ入力をサンプリングします。トラック&ホールドは、SCLKラインの14番目の立下がりエッジでトラック・モードに戻ります。シリアル・クロックは、このプロセスを制御する立下がりエッジを使って、内部のADC変換クロックを駆動します。変換処理を完了するには、16のSCLKサイクルが必要です。データフレームのSCLKサイクル数が16に満たない場合、変換は完了せず、次のデータフレーム・サイクルのための出力データの更新は行われません。

出力データ・アクセス

DOUTシーケンスは2個のゼロで始まります。1つは $\overline{\text{CS}}$ の立下がりエッジの後にクロック出力され、もう1つはSCLKの最初の立下がりエッジでクロック出力されます。この後のビットADD0、ADD1、および12個のデータビットは、SCLKの立下がりエッジでクロック出力されます。16番目の立下がりエッジの後で、DOUTラインがスリーステート・モードに変わります。

ADIS16100からデータを受信するプロセスを設定するときは、クロック位相設定値0とクロック極性設定値1を使用します。この設定は、図22のタイミングに対応しています。規定の最大クロック・レートで正常に通信するには、システム・プロセッサが図2と表2 (t_9) に示したセットアップ時間の条件に対応する必要があります。

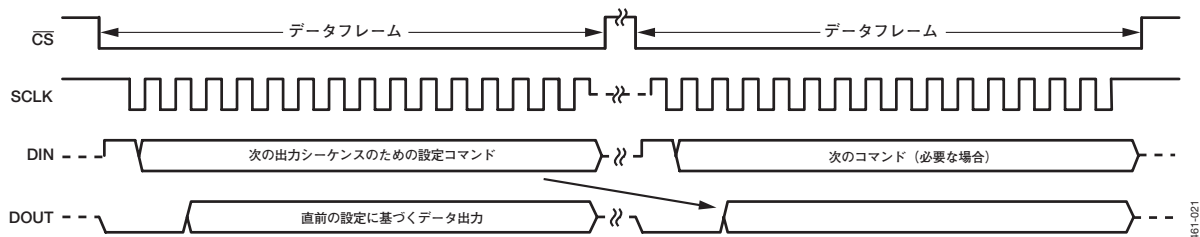


図21. 設定/読出しシーケンス

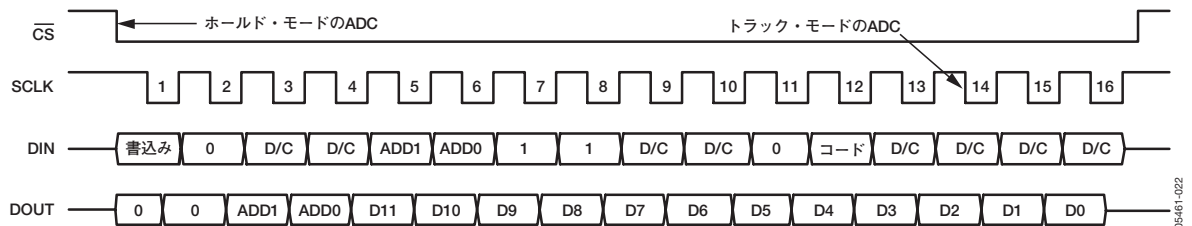


図22. SPIシーケンス (クロック極性=1、クロック位相=0)

表5. DINビット割当て

ビット番号	記号	備考
15	WRITE	1: DINのデータのコントロール・レジスタへの書込み 0: コントロール・レジスタの変更なし
14	0	通常動作ではローレベル
13, 12	D/C	ドント・ケア
11, 10	ADD1, ADD0	データソースの設定 00: ジャイロ出力 01: 温度出力 10: アナログ入力1 11: アナログ入力2
9, 8	1	通常動作ではハイレベル
7, 6	D/C	ドント・ケア
5	0	通常動作ではローレベル
4	CODE	出力データ・フォーマットの設定 0: 2の補数 1: オフセット・バイナリ
3~0	D/C	ドント・ケア

出力コーディング例

表6. ジャイロ・データのコーディング (2の補数)

角速度 (°/秒)	コード	ビット・パターン
300	1230	0000010011001110
...
0.4878	2	0000000000000010
0.2439	1	0000000000000001
0	0	0000000000000000
-0.2439	-1	1111111111111111
-0.4878	-2	1111111111111110
...
-300	-1230	0000101100110010

表7. ジャイロ・データのコーディング (オフセット・バイナリ)

角速度 (°/秒)	コード	ビット・パターン
300	3278	0000110011001110
...
0.4878	2050	0000100000000010
0.2439	2049	0000100000000001
0	2048	0000100000000000
-0.2439	2047	0000111111111111
-0.4878	2046	0000111111111110
...
-300	818	0000001100110010

表8. 温度データのコーディング (2の補数)

温度 (°C)	コード	ビット・パターン
85	585	0001001001001001
...
25+0.2906	2	0001000000000010
25+0.1453	1	0001000000000001
25	0	0001000000000000
25-0.1453	-1	0001111111111111
25-0.2906	-2	0001111111111110
...
-40	-447	0001111001000001

表9. 温度データのコーディング (オフセット・バイナリ)

温度 (°C)	コード	ビット・パターン
85	2633	0001101001001001
...
25+0.2906	2050	0001100000000010
25+0.1453	2049	0001100000000001
25	2048	0001100000000000
25-0.1453	2047	0001111111111111
25-0.2906	2046	0001111111111110
...
-40	1601	0001011001000001

表10. ADCデータのコーディング (2の補数)

入力レベル (V)	コード ¹	ビット・パターン
2	1638	0010011001100110
...
0.002442	2	0010000000000010
0.001221	1	0010000000000001
0	0	0010000000000000
-0.001221	-1	0010111111111111
-0.002442	-2	0010111111111110
...
-2	-1638	0010100110011010

¹ 3番面と4番目のビットで使用されるAIN1のコード (AIN2の場合は11)

表11. ADCデータのコーディング (オフセット・バイナリ)

入力レベル (V)	コード ¹	ビット・パターン
2	3686	0010011001100110
...
0.002442	2050	0010100000000010
0.001221	2049	0010100000000001
0	2048	0010100000000000
-0.001221	2047	0010111111111111
-0.002442	2046	0010111111111110
...
-2	410	0010000110011010

¹ 3番面と4番目のビットで使用されるAIN1のコード (AIN2の場合は11)

ADIS16100

外形寸法

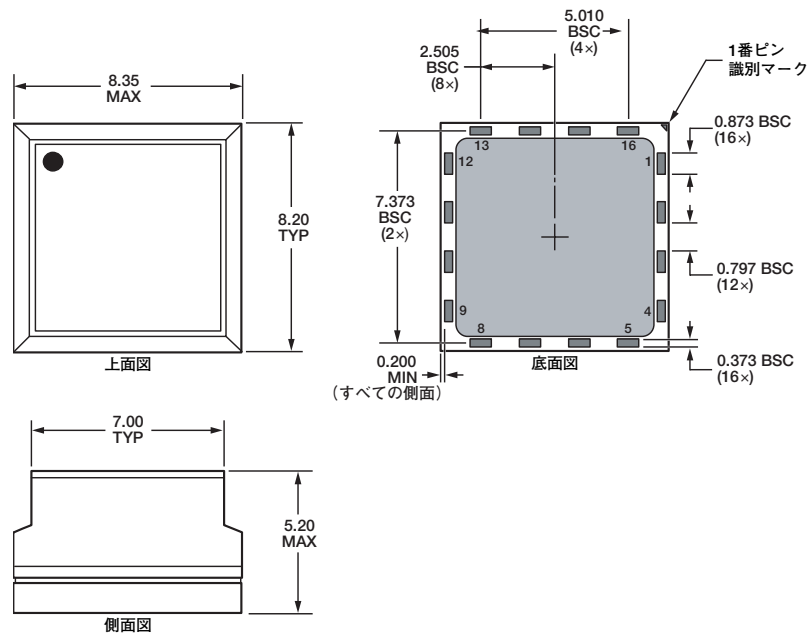


図23. 16端子のスタックド・ランド・グリッド・アレイ (LGA)
(CC-16-1)
寸法単位: mm

オーダー・ガイド

モデル	温度範囲	パッケージ	パッケージ・オプション
ADIS16100ACC	-40~+85°C	16端子のスタックド・ランド・グリッド・アレイ (LGA)	CC-16-1
ADIS16100/PCB		評価用ボード	

D05461-0-6/07(B)-J