

特長

動作電圧 : 1.8 ~ 5.5V

超低オン抵抗

0.4Ω (typ値)

0.6Ω (max値) @5V電源

優れたオーディオ性能

チャンネル間のオン抵抗マッチング : 0.07Ω (typ値)

オン抵抗平坦性 : 0.14Ω (max値)

高い電流許容能力

連続電流 : 400mA

ピーク電流 : 600mA@5V時

自動車用温度範囲 : - 40 ~ + 125

レールtoレールのスイッチング動作

消費電力 : 0.1μW未満 (typ値)

アプリケーション

携帯電話

PDA

MP3プレーヤ

パワー・ルーティング

バッテリ駆動のシステム

PCMCIAカード

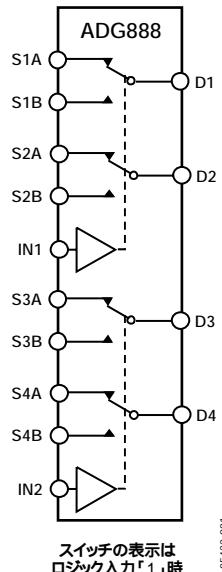
モデム

オーディオ / ビデオ信号のルーティング

通信システム

データ・スイッチング

機能ブロック図



スイッチの表示は
ロジック入力「1」時
05432-001

図1

概要

ADG888は、高性能なオーディオ・スイッチング向けに最適化された、低電圧、デュアルDPDT（双極双投）のCMOSデバイスです。低消費電力で小型のため、携帯用機器に最適です。

ADG888は、全温度範囲で0.6Ωを下回る極めて低いオン抵抗を実現するため、スイッチ通過による歪みを最小限に抑える必要のあるアプリケーションに最適です。ADG888は、5V動作時に400mA (typ値) という大きな電流を扱う能力を備えています。

各スイッチは、オン時に双方向に等しく良好に導通し、電源電圧までの入力信号範囲を備えています。ADG888は、ブレーク・ビフォア・メークのスイッチング動作を実行します。

ADG888には次の3つのパッケージがあります。4×4バンプで2.0mm × 2.0mmのWLCSP、4mm × 4mmの16ピンLFCSP、16ピンTSSOPです。これらのパッケージにより、ADG888はスペースに制約のあるアプリケーションに最適です。

製品のハイライト

- 40 ~ + 125 の全温度変化で0.6Ω未満
- 高い電流許容能力 (5V時に400mAの連続電流)
- 低いTHD+N (0.008%, typ値)
- 2mm × 2mm小型16ピンWLCSP/パッケージと16ピンのLFCSP/TSSOPパッケージ

アナログ・デバイセズ社は、提供する情報が正確で信頼できるものであることを期していますが、その情報の利用に関して、あるいは利用によって生じる第三者の特許やその他の権利の侵害に関して一切の責任を負いません。また、アナログ・デバイセズ社の特許または特許の権利の使用を明示的または暗示的に許諾するものはありません。仕様は、予告なく変更される場合があります。本紙記載の商標および登録商標は、各社の所有に属します。

日本語データシートはREVISIONが古い場合があります。最新の内容については、英語版をご参照ください。
© 2006 Analog Devices, Inc. All rights reserved.

REV. 0

ADG888

目次

特長	1	ピン配置と機能の説明	6
アプリケーション	1	真理値表	6
機能ブロック図	1	代表的な性能特性	7
概要	1	テスト回路	9
製品のハイライト	1	用語の説明	11
仕様	3	外形寸法	12
絶対最大定格	5	オーダー・ガイド	13
ESDに関する注意	5		

改訂履歴

2005年7月 リビジョン0：初版

仕様

特に指定のない限り、 $V_{DD} = 4.2 \sim 5.5V$ 、GND = 0V。¹

表1

パラメータ	25	- 40 ~ + 85	- 40 ~ + 125	単位	テスト条件 / 備考
アナログ・スイッチ アナログ信号範囲 オン抵抗 (R_{ON})		0.4 0.48	0V ~ V_{DD} 0.55 0.6	V Ω (typ) Ω (max)	$V_{DD} = 4.2V$ 、 $V_S = 0V \sim V_{DD}$ $I_{DS} = 100mA$ 、図16を参照
チャンネル間のオン抵抗の マッチング (ΔR_{ON})	0.04	0.06	0.075	Ω (typ) Ω (max)	$V_{DD} = 4.2V$ 、 $V_S = 2.2V$ 、 $I_{DS} = 100mA$
オン抵抗平坦性 ($R_{FLAT(ON)}$)	0.07 0.11	0.13	0.14	Ω (typ) Ω (max)	$V_{DD} = 4.2V$ 、 $V_S = 0V \sim V_{DD}$ $I_{DS} = 100mA$
リーケ電流 ソース・オフ時リーケ (I_s (Off))	± 0.2			nA (typ)	$V_{DD} = 5.5V$ $V_S = 1V/4.5V$ 、 $V_D = 4.5V/1V$ 、 図17を参照
チャンネル・オン時リーケ (I_D 、 I_s (On))	± 0.2			nA (typ)	$V_S = V_D = 1V$ または $4.5V$ 、図18を参照
デジタル入力 ハイレベル入力電圧 (V_{INH})			2.0	V (min)	
ローレベル入力電圧 (V_{INL})			0.8	V (max)	
入力電流 I_{INL} または I_{INH}	0.005		± 0.1	μA (typ) μA (max)	$V_{IN} = V_{INL}$ または V_{INH}
デジタル入力容量 (C_{IN})	2			pF (typ)	
動的特性 ²					
t_{ON}	22			ns (typ)	$R_L = 50\Omega$ 、 $C_L = 35pF$
	30	33	35	ns (max)	$V_S = 3V/0V$ 、図19を参照
t_{OFF}	13			ns (typ)	$R_L = 50\Omega$ 、 $C_L = 35pF$
	17	18	19	ns (max)	$V_S = 3V/0V$ 、図19を参照
ブレーク・ビフォア・マーク遅延時間 (t_{BBM})	9		5	ns (typ) ns (min)	$R_L = 50\Omega$ 、 $C_L = 35pF$ $V_{S1} = V_{S2} = 3V$ 、図20を参照
電荷注入	70			pC (typ)	$V_S = 0V$ 、 $R_S = 0\Omega$ 、 $C_L = 1nF$ 、 図21を参照
オフ・アイソレーション	- 67			dB (typ)	$R_L = 50\Omega$ 、 $C_L = 5pF$ 、 $f = 100kHz$ 、 図22を参照
チャンネル間クロストーク	- 99			dB (typ)	隣接チャンネル : $R_L = 50\Omega$ 、 $C_L = 5pF$ 、 $f = 100kHz$ 、図25を参照
	- 67			dB (typ)	隣接スイッチ : $R_L = 50\Omega$ 、 $C_L = 5pF$ 、 $f = 100kHz$ 、図23を参照
全高調波歪み (THD + N)	0.008			%	$R_L = 32\Omega$ 、 $f = 20Hz \sim 20kHz$ 、 $V_S = 3V$ p-p
挿入損失 - 3dB帯域幅	- 0.03			dB (typ)	$R_L = 50\Omega$ 、 $C_L = 5pF$ 、図24を参照
C_S (Off)	29			MHz (typ)	$R_L = 50\Omega$ 、 $C_L = 5pF$ 、図24を参照
C_D 、 C_S (On)	58 110			pF (typ) pF (typ)	
電源条件					$V_{DD} = 5.5V$
I_{DD}	0.003	1	4	μA (typ) μA (max)	デジタル入力 = 0V または $5.5V$

¹ Yバージョンの温度範囲は - 40 ~ + 125 °C です。

² これらの仕様については出荷テストを行っていませんが、設計により保証しています。

ADG888

特に指定のない限り、 $V_{DD} = 2.7 \sim 3.6V$ 、 $GND = 0V^1$ 。

表2

パラメータ	25	- 40 ~ + 85	- 40 ~ + 125	単位	テスト条件 / 備考
アナログ・スイッチ アナログ信号範囲 オン抵抗 (R_{ON})			0V ~ V_{DD}	V Ω (typ)	$V_{DD} = 2.7V$ 、 $V_S = 0V \sim V_{DD}$ 、 $I_S = 100mA$ 、図16を参照
チャンネル間のオン抵抗の マッチング (ΔR_{ON})	0.045	0.75	0.8	Ω (max)	$V_{DD} = 2.7V$ 、 $V_S = 1V$
オン抵抗平坦性 ($R_{FLAT(ON)}$)	0.065	0.07	0.075	Ω (typ) Ω (max)	$I_S = 100mA$ $V_{DD} = 2.7V$ 、 $V_S = 0V \sim V_{DD}$ $I_S = 100mA$
リーク電流 ソース・オフ時リーク (I_S (Off))	± 0.2			nA (typ)	$V_{DD} = 3.6V$ $V_S = 1V/2.6V$ 、 $V_D = 2.6V/1V$ 、 図17を参照
チャンネル・オン時リーク (I_D 、 I_S (On))	± 0.2			nA (typ)	$V_S = V_D = 1V$ または $2.6V$ 、図18を参照
デジタル入力 ハイレベル入力電圧 (V_{INH}) ローレベル入力電圧 (V_{INL}) 入力電流 I_{INL} または I_{INH}			1.3 0.8	V (min) V (max)	
デジタル入力容量 (C_{IN})	0.005		± 0.1	μA (typ) μA (max) pF (typ)	$V_{IN} = V_{INL}$ または V_{INH}
動的特性 ²					
t_{ON}	28			ns (typ)	$R_L = 50\Omega$ 、 $C_L = 35pF$ 、図19を参照
	43	47	50	ns (max)	$V_S = 1.5V/0V$
t_{OFF}	13			ns (typ)	$R_L = 50\Omega$ 、 $C_L = 35pF$ 、図19を参照
	20	21	22	ns (max)	$V_S = 1.5V/0V$
ブレーク・ビフォア・メーク遅延時間 (t_{BBM})	14		5	ns (typ) ns (min)	$R_L = 50\Omega$ 、 $C_L = 35pF$ $V_{S1} = V_{S2} = 1.5V$ 、図20を参照
電荷注入	50			pC (typ)	$V_S = 0V$ 、 $R_S = 0\Omega$ 、 $C_L = 1nF$ 、 図21を参照
オフ・アイソレーション	- 67			dB (typ)	$R_L = 50\Omega$ 、 $C_L = 5pF$ 、 $f = 100kHz$ 、 図22を参照
チャンネル間クロストーク	- 99			dB (typ)	隣接チャンネル： $R_L = 50\Omega$ 、 $C_L = 5pF$ 、 $f = 100kHz$ 、図25を参照
	- 67			dB (typ)	隣接スイッチ： $R_L = 50\Omega$ 、 $C_L = 5pF$ 、 $f = 100kHz$ 、図23を参照
全高調波歪み (THD + N)	0.01			%	$R_L = 32\Omega$ 、 $f = 20Hz \sim 20kHz$ 、 $V_S = 1V$ p-p
挿入損失	- 0.04			dB (typ)	$R_L = 50\Omega$ 、 $C_L = 5pF$ 、図24を参照
- 3dB帯域幅	29			MHz (typ)	$R_L = 50\Omega$ 、 $C_L = 5pF$ 、図24を参照
C_S (Off)	60			pF (typ)	
C_D 、 C_S (On)	115			pF (typ)	
電源条件					$V_{DD} = 3.6V$
I_{DD}	0.003	1	2	μA (typ) μA (max)	デジタル入力 = 0V または 3.6V

¹ Yバージョンの温度範囲は - 40 ~ + 125 です。

² これらの仕様については出荷テストを行っていませんが、設計により保証しています。

絶対最大定格

特に指定のない限り、 $T_A = 25^\circ\text{C}$ 。

表3

パラメータ	定格値
GNDに対する V_{DD}	- 0.3 ~ + 6V
アナログ入力 ¹ 、デジタル入力 ¹	- 0.3V ~ $V_{DD} + 0.3V$ または 10mAのうち最初に発生する方
ピーク電流 (SまたはD)	600mA (最大10%デューティサイクルの1msパルス)
連続電流 (SまたはD)	400mA
動作温度範囲	
自動車 (Yバージョン)	- 40 ~ + 125
保存温度範囲	- 65 ~ + 150
ジャンクション温度	150
16ピンTSSOPパッケージ	
θ_{JA} 熱抵抗 (4層ボード)	112 /W
θ_{JC} 熱抵抗	27.6 /W
16ピンWLCSPパッケージ	
θ_{JA} 熱抵抗 (4層ボード)	130 /W
16ピンLFCSPパッケージ	
θ_{JA} 熱抵抗 (4層ボード)	30.4 /W
IRリフロー、ピーク温度 < 20秒	235

¹ IN、S、Dでの過電圧は、内部ダイオードでクランプされます。電流は規定された最大定格に制限してください。

注意

ESD (静電放電) の影響を受けやすいデバイスです。人体や試験機器には4000Vもの高圧の静電気が容易に蓄積され、検知されないまま放電されることがあります。本製品は当社独自のESD保護回路を内蔵していますが、デバイスが高エネルギーの静電放電を被った場合、回復不能の損傷を生じる可能性があります。したがって、性能劣化や機能低下を防止するため、ESDに対する適切な予防措置を講じることをお勧めします。

左記の絶対最大定格を超えるストレスを加えると、デバイスに恒久的な損傷を与えることがあります。この規定はストレス定格のみを指定するものであり、この仕様の動作セクションに記載する規定値以上でのデバイス動作を定めたものではありません。デバイスを長時間絶対最大定格状態に置くと、デバイスの信頼性に影響を与えることがあります。

1つでもパラメータの絶対最大定格を超えると、デバイスに影響を与える可能性があります。



ADG888

ピン配置と機能の説明

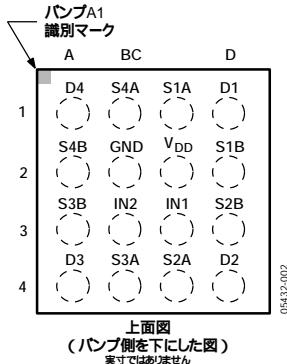


図2. 16ピンWLCSP(CB-16)

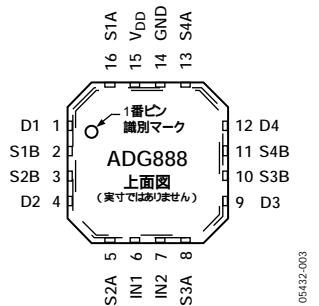


図3. 16ピンLFCSP_VQ(CP-16-4)

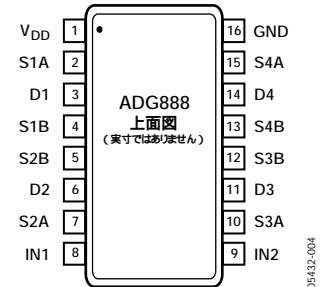


図4. 6ピンTSSOP(RU-16)

表4. ピン機能の説明

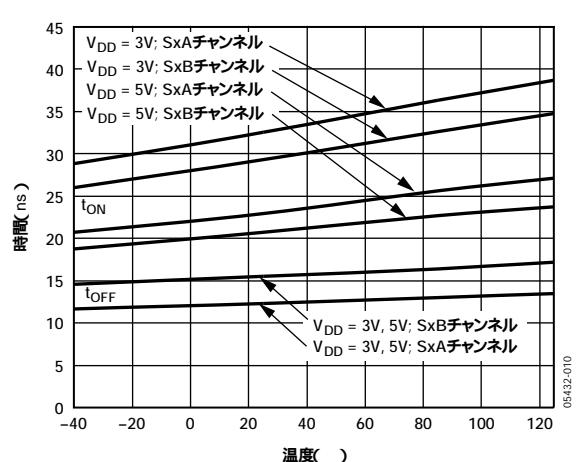
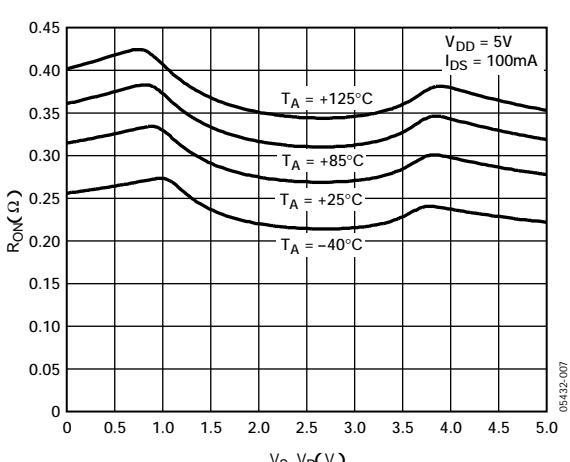
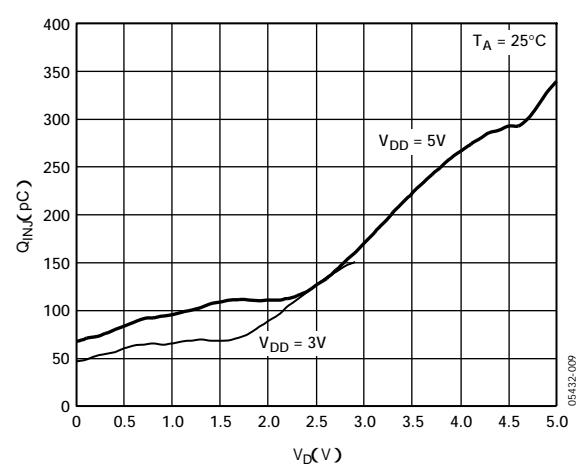
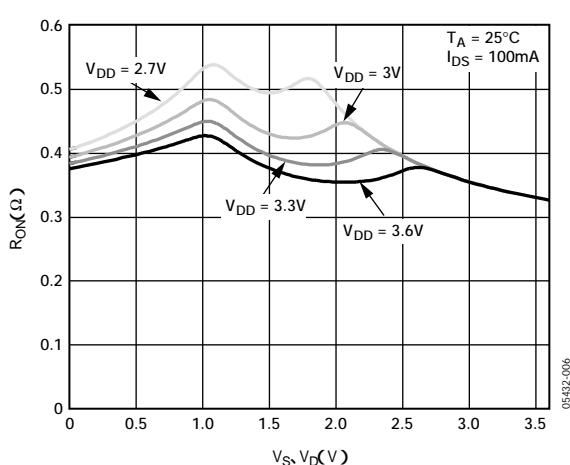
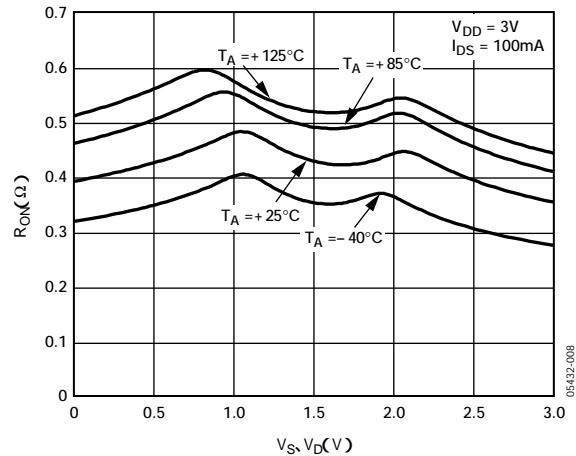
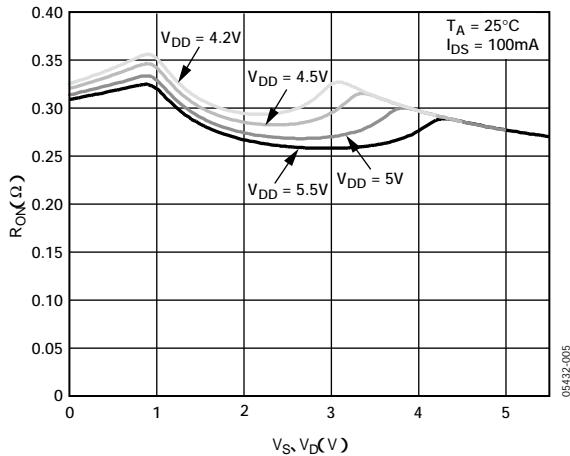
パンプ番号WLCSP	ピン番号LFCSP_VQ	ピン番号TSSOP	記号	機能
2c	15	1	V _{DD}	正側電源電位
2b	14	16	GND	グラウンド・リファレンス(0V)
1b, 1c, 2a, 2d, 3a, 3d, 4b, 4c	2, 3, 5, 8, 10, 11, 13, 16	2, 4, 5, 7, 10, 12, 13, 15	S	ソース端子。入力または出力
1a, 1d, 4a, 4d	1, 4, 9, 12	3, 6, 11, 14	D	ドレイン端子。入力または出力
3b, 3c	6, 7	8, 9	IN	ロジック制御入力。

真理値表

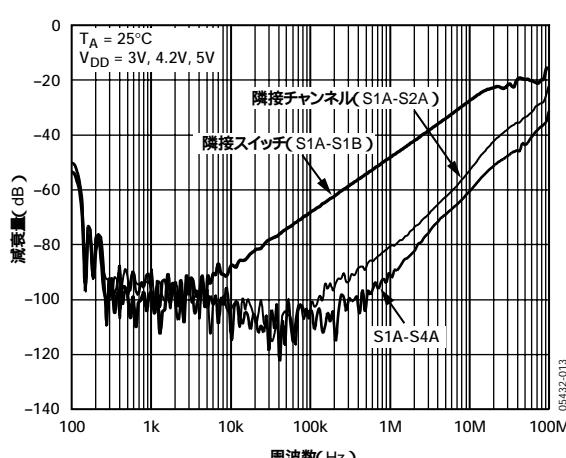
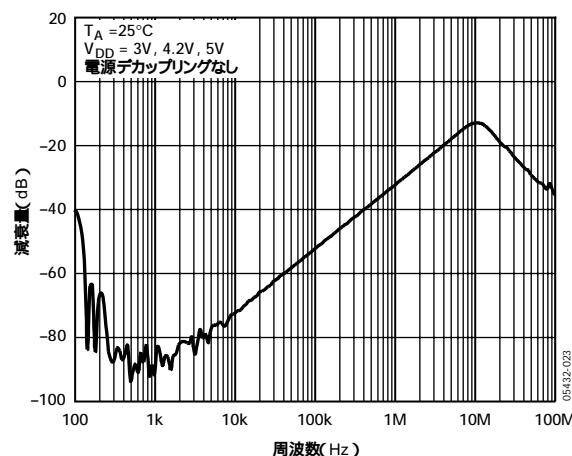
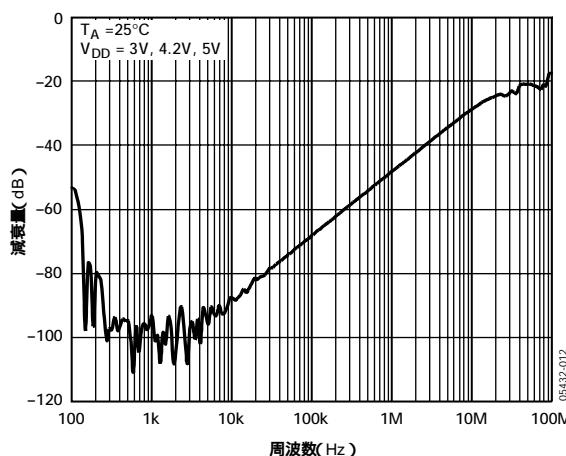
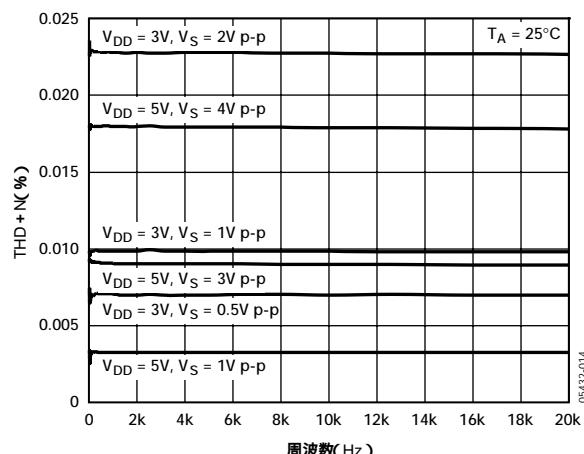
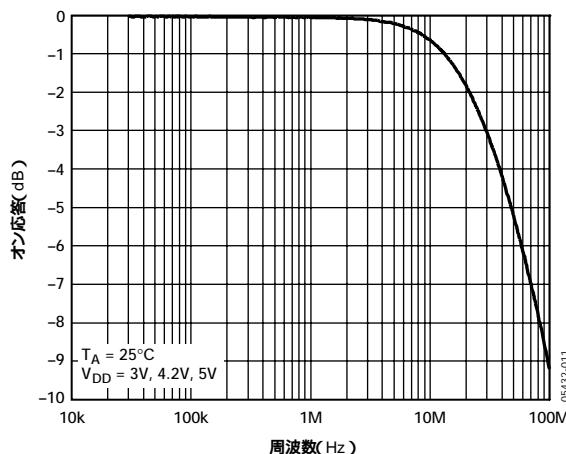
表5

ロジック(IN1/IN2)	スイッチ1A/2A/3A/4A	スイッチ1B/2B/3B/4B
0	オフ	オン
1	オン	オフ

代表的な性能特性



ADG888



テスト回路

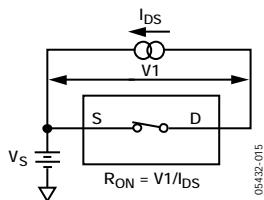


図16. オン抵抗

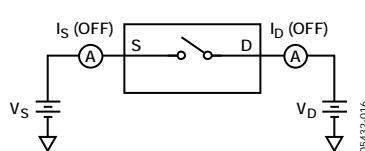


図17. オフ時リーケ

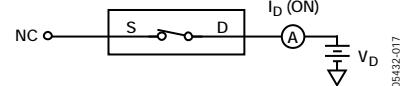
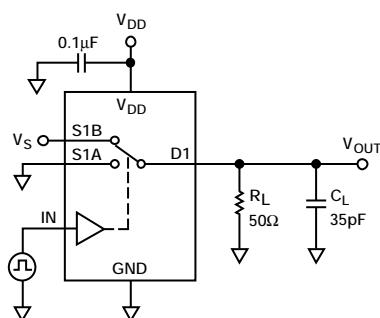
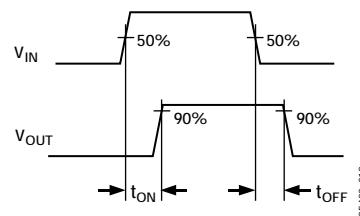
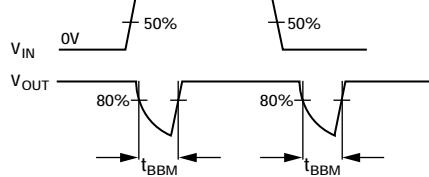
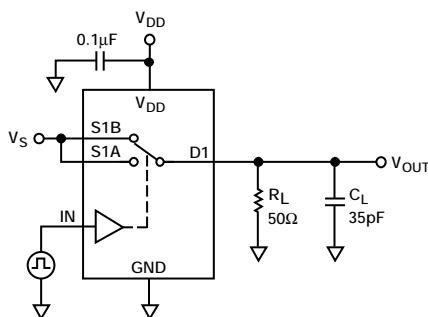


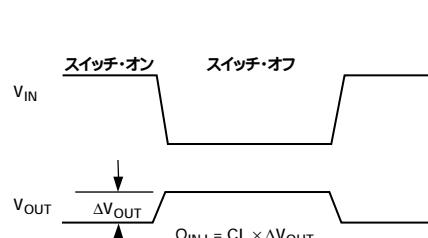
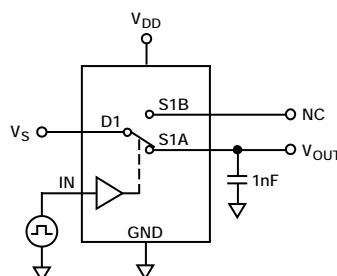
図18. オン時リーケ

図19. スイッチング時間 (t_{ON}, t_{OFF})

05432-017



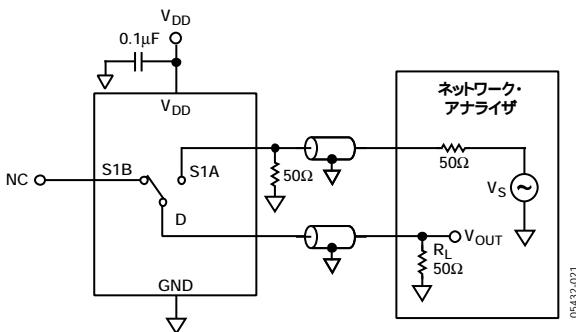
05432-019

図20. ブレーク・ビフォア・メーク遅延時間 (t_{BBM})

05432-020

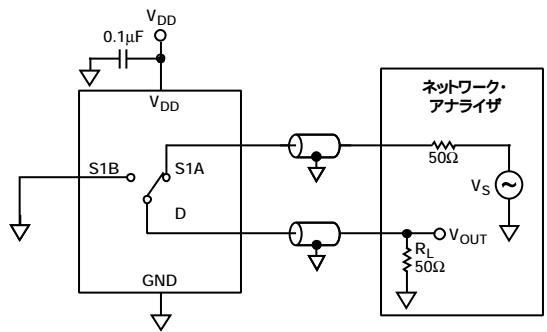
図21. 電荷注入

ADG888



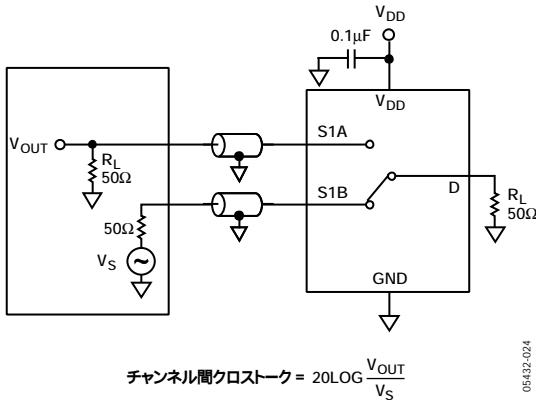
$$\text{オフ・アイソレーション} = 20 \log \frac{V_{OUT}}{V_S}$$

図22. オフ・アイソレーション



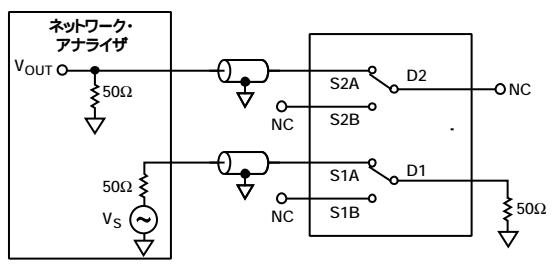
$$\text{挿入損失} = 20 \log \frac{\text{スイッチありの} V_{OUT}}{\text{スイッチなしの} V_{OUT}}$$

図24. 帯域幅



$$\text{チャンネル間クロストーク} = 20 \log \frac{V_{OUT}}{V_S}$$

図23. チャンネル間クロストーク (S1AからS1B)



$$\text{チャンネル間クロストーク} = 20 \log \frac{V_{OUT}}{V_S}$$

05432-025

図25. チャンネル間クロストーク (S1AからS2A)

用語の説明

I_{DD}	t_{ON}
正側電源電流。	デジタル入力の50%ポイントからスイッチ・オン時出力の90%ポイントに到達するまでの遅延時間。
$V_D (V_S)$	t_{OFF}
D端子とS端子のアナログ電圧。	デジタル入力の50%ポイントからスイッチ・オフ時出力の90%ポイントに到達するまでの遅延時間。
R_{ON}	t_{BBM}
スイッチ「オン」時のD端子とS端子の間の抵抗。	スイッチング時に両スイッチの80%ポイント間で測定した「オン」時間または「オフ」時間。
$R_{FLAT(ON)}$	電荷注入
オン抵抗の最大値と最小値の実測値の差。	スイッチング時にデジタル入力からアナログ出力へ伝達されるグリッヂ・インパルスの大きさ。
R_{ON}	オフ・アイソレーション
任意の2チャンネル間のオン抵抗のマッチング。	「オフ」状態のスイッチを通過して結合する不要信号の大きさ。
$I_S (OFF)$	クロストーク
スイッチ「オフ」時のソース・リーク電流。	寄生容量により1つのチャンネルから別のチャンネルに伝達される不要信号の大きさ。これは2つの条件に対して規定されます。
$I_D, I_S (ON)$	隣接チャンネル (S1AからS2A、S1BからS2B、S3AからS4A、S3BからS4Bのいずれか)
スイッチ「オン」時のチャンネル・リーク電流。	隣接スイッチ (S1AからS1B、S2AからS2B、S3AからS3B、S4AからS4Bのいずれか)
V_{INL}	- 3dB帯域幅
ロジック0の最大入力電圧。	出力振幅が3dB減衰するときの周波数。
V_{INH}	オン応答
ロジック1の最小入力電圧。	スイッチ「オン」時の周波数応答。
$I_{INL} (I_{INH})$	挿入損失
デジタル入力の入力電流。	スイッチのオン抵抗に起因する損失。
$C_S (OFF)$	THD + N
スイッチ「オフ」時のソース容量。グラウンドを基準にして測定。	高調波振幅と信号ノイズの和の基本波に対する比。
$C_D, C_S (ON)$	
スイッチ「オフ」時のドレイン容量。グラウンドを基準にして測定。	
C_{IN}	
デジタル入力容量。	

ADG888

外形寸法

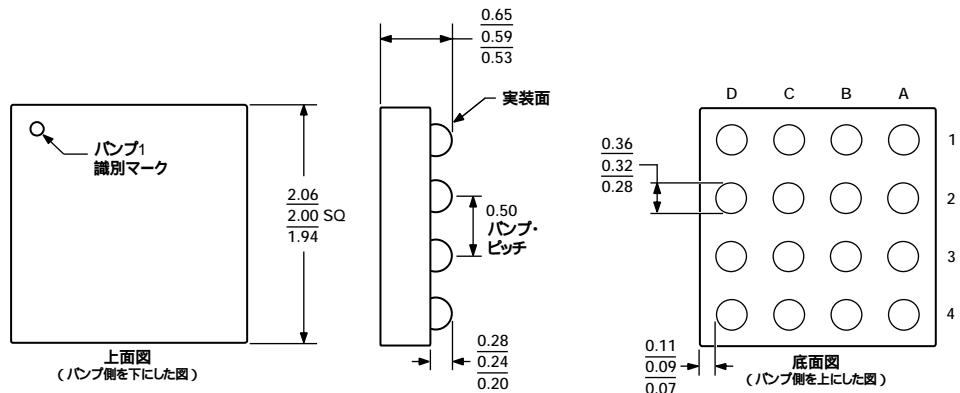


図26. 16ピン・ウエハー・レベル・チップ・スケール・パッケージ [WLCSP]
(CB-16)

寸法单位 : mm

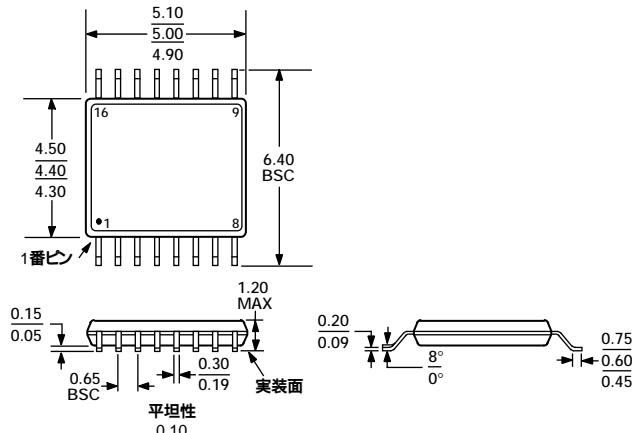


図27. 16ピン薄型シュリンク・スマール・アウトライン・パッケージ [TSSOP]
(PL-16)

寸法单位：mm

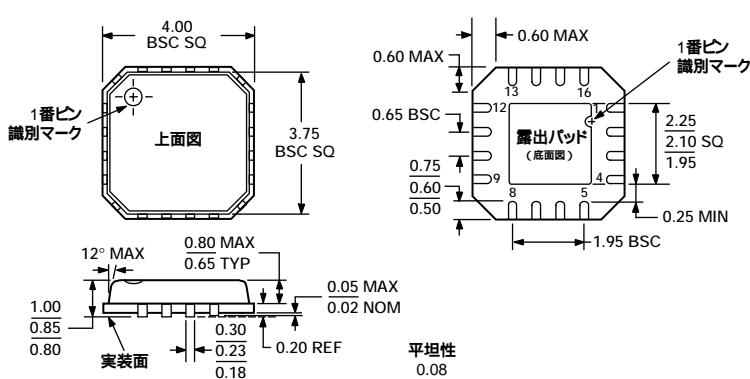


図28. 16ピン・リード・フレーム・チップ・スケール・パッケージ [LFCSP_VQ]
 4mm × 4mmボディ、極薄クワッド
 (CP-16-4)
 尺法単位:mm

オーダー・ガイド

モデル	温度範囲	パッケージ	パッケージ・オプション	マーキング ¹
ADG888YRUZ ²	- 40 ~ + 125	16ピン薄型シュリンク・スマール・アウトライン・パッケージ (TSSOP)	RU16	
ADG888YRUZ-REEL ²	- 40 ~ + 125	16ピン薄型シュリンク・スマール・アウトライン・パッケージ (TSSOP)	RU16	
ADG888YRUZ-REEL7 ²	- 40 ~ + 125	16ピン薄型シュリンク・スマール・アウトライン・パッケージ (TSSOP)	RU16	
ADG888YCPZ-REEL ²	- 40 ~ + 125	16ピン・リード・フレーム・チップ・スケール・パッケージ (LFCSP_VQ)	CP-16-4	SOD
ADG888YCPZ-REEL7 ²	- 40 ~ + 125	16ピン・リード・フレーム・チップ・スケール・パッケージ (LFCSP_VQ)	CP-16-4	SOD
ADG888YCBZ-REEL ²	- 40 ~ + 125	16ピン・ウエハー・レベル・チップ・スケール・パッケージ (WLCSP)	CB-16	SOD
ADG888YCBZ-REEL7 ²	- 40 ~ + 125	16ピン・ウエハー・レベル・チップ・スケール・パッケージ (WLCSP)	CB-16	SOD

¹ これらのパッケージのマーキングは、スペースの制約から3文字に制限されています。² Z = 鉛フリー製品