



障害保護および検出機能内蔵 10 Ω R_{ON}、クワッドSPSTスイッチ

データシート

ADG5412F/ADG5413F

特長

- 過電圧保護: -55 V および +55 V まで
- パワーオフ保護: -55 V および +55 V まで
- ソース・ピンでの過電圧検出
- 低オン抵抗: 10 Ω
- オン抵抗平坦性: 0.5 Ω
- ESD 定格: 人体モデル (HBM) 5.5 kV
- ラッチアップなし
- デジタル未入力でもスイッチ既知状態
- アナログ信号範囲: V_{SS} ~ V_{DD}
- 両電源動作: ±5 V ~ ±22 V
- 単電源動作: 8 V ~ 44 V
- 仕様を ±15 V、±20 V、+12 V、+36 V 電源で規定

アプリケーション

- アナログ入力/出力モジュール
- プロセス制御システム/分散型制御システム
- データ・アキュイジション
- 計装機器
- 航空電子機器
- 自動テスト装置
- 通信システム
- リレーの置き換え

概要

ADG5412F/ADG5413F は、独立に制御される 4 個のシングル・ポール/シングル・スロー(SPST)スイッチを内蔵しています。ADG5412F はロジック 1 入力でターンオンする 4 個のスイッチを内蔵しています。ADG5413F はロジック 1 入力でターンオンする 2 個のスイッチと、ターンオフする 2 個のスイッチを内蔵しています。各スイッチはオンのとき等しく両方向に導通し、入力信号範囲は電源電圧まで可能です。デジタル入力は、全動作電源範囲で 3 V ロジック入力と互換です。

電源入力がないとき、スイッチはオフ状態を維持し、スイッチ入力は高インピーダンスになります。通常動作状態では、いずれかの S_x ピンのアナログ入力信号レベルが V_{DD} または V_{SS} をスレッシュホールド電圧 V_T だけ上回ると、スイッチはターンオフします。電源ありの状態および電源なしの状態で、グラウンドに対して +55 V または -55 V までの入力信号レベルがスイッチ通過を阻止されます。

これらのスイッチは、小さいオン抵抗と信号範囲の大部分で平坦なオン抵抗を持つため、優れた直線性と小さい歪が必須のデー

アナログ・デバイス社は、提供する情報が正確で信頼できるものであることを期していますが、その情報の利用に関して、あるいは利用によって生じる第三者の特許やその他の権利の侵害に関して一切の責任を負いません。また、アナログ・デバイス社の特許または特許の権利の使用を明示的または暗示的に許諾するものでもありません。仕様は、予告なく変更される場合があります。本紙記載の商標および登録商標は、それぞれの所有者の財産です。※日本語版資料は REVISION が古い場合があります。最新の内容については、英語版をご参照ください。

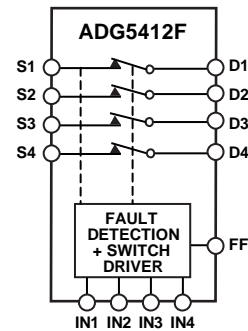
Rev. 0

©2015 Analog Devices, Inc. All rights reserved.

アナログ・デバイス株式会社

本社 / 〒105-6891 東京都港区海岸 1-16-1 ニューピア竹芝サウスタワービル
電話 03 (5402) 8200
大阪営業所 / 〒532-0003 大阪府大阪市淀川区宮原 3-5-36 新大阪トラストタワー
電話 06 (6350) 6868

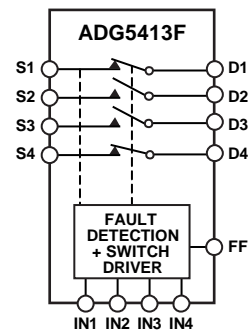
機能ブロック図



NOTES
1. SWITCHES SHOWN FOR A LOGIC 1 INPUT.

12472-001

図 1. ADG5412F



NOTES
1. SWITCHES SHOWN FOR A LOGIC 1 INPUT.

12472-200

図 2. ADG5413F

タ・アキュイジションとゲイン・スイッチング・アプリケーションに最適なソリューションとなっています。

製品のハイライト

- 電源レールより高い最大 -55 V および +55 V までの電圧に対してソース・ピンを保護します。
- 電源なしの状態では、-55 V ~ +55 V の電圧に対してソース・ピンを保護しています。
- デジタル信号出力付きの過電圧検出機能により、スイッチの動作状態を表示します。
- トレンチ・アイソレーションによりラッチアップから保護します。
- 低いオン抵抗とオン抵抗平坦性について最適化されています。
- ADG5412F/ADG5413F は、±5 V ~ ±22 V の両電源または 8 V ~ 44 V の単電源で動作することができます。

目次

特長.....	1	テスト回路.....	19
アプリケーション.....	1	用語.....	23
機能ブロック図.....	1	動作原理.....	25
概要.....	1	スイッチ・アーキテクチャ.....	25
製品のハイライト.....	1	故障保護機能.....	26
改訂履歴.....	2	アプリケーション情報.....	27
仕様.....	3	電源レール.....	27
±15 V 両電源.....	3	電源シーケンス時の保護.....	27
±20 V 両電源.....	5	信号範囲.....	27
12 V 単電源.....	7	低インピーダンス・チャンネル保護.....	27
36 V 単電源.....	9	高電圧サージ除去.....	27
チャンネルあたりの連続電流、Sx または Dx.....	11	インテリジェントな故障検出.....	27
絶対最大定格.....	12	高電圧、高周波の信号.....	27
ESD の注意.....	12	外形寸法.....	28
ピン配置およびピン機能説明.....	13	オーダー・ガイド.....	28
代表的な性能特性.....	14		

改訂履歴

7/14—Revision 0: Initial Version

仕様

±15 V 両電源

特に指定がない限り、 $V_{DD} = 15\text{ V} \pm 10\%$ 、 $V_{SS} = -15\text{ V} \pm 10\%$ 、 $GND = 0\text{ V}$ 、 $C_{DECOUPLING} = 0.1\text{ }\mu\text{F}$ 。

表 1.

Parameter	+25°C	-40°C to +85°C	-40°C to +125°C	Unit	Test Conditions/Comments
ANALOG SWITCH 正常動作時					$V_{DD} = 13.5\text{ V}$, $V_{SS} = -13.5\text{ V}$, see Figure 31
Analog Signal Range			V_{DD} to V_{SS}	V	
On Resistance, R_{ON}	10			Ω typ	$V_S = \pm 10\text{ V}$, $I_S = -10\text{ mA}$
	11.2	14	16.5	Ω max	
	9.5			Ω typ	$V_S = \pm 9\text{ V}$, $I_S = -10\text{ mA}$
	10.7	13.5	16	Ω max	
On-Resistance Match Between Channels, ΔR_{ON}	0.05			Ω typ	$V_S = \pm 10\text{ V}$, $I_S = -10\text{ mA}$
	0.5	0.6	0.7	Ω max	
	0.05			Ω typ	$V_S = \pm 9\text{ V}$, $I_S = -10\text{ mA}$
	0.35	0.5	0.5	Ω max	
On-Resistance Flatness, $R_{FLAT(ON)}$	0.6			Ω typ	$V_S = \pm 10\text{ V}$, $I_S = -10\text{ mA}$
	0.9	1.1	1.1	Ω max	
	0.1			Ω typ	$V_S = \pm 9\text{ V}$, $I_S = -10\text{ mA}$
	0.4	0.5	0.5	Ω max	
Threshold Voltage, V_T	0.7			V typ	See Figure 27
LEAKAGE CURRENTS					$V_{DD} = 16.5\text{ V}$, $V_{SS} = -16.5\text{ V}$
Source Off Leakage, I_S (Off)	± 0.1			nA typ	$V_S = \pm 10\text{ V}$, $V_D = \mp 10\text{ V}$, see Figure 32
	± 0.5	± 4.0	± 20	nA max	
Drain Off Leakage, I_D (Off)	± 0.1			nA typ	$V_S = \pm 10\text{ V}$, $V_D = \mp 10\text{ V}$, see Figure 32
	± 0.5	± 4.0	± 17	nA max	
Channel On Leakage, I_D (On), I_S (On)	± 0.3			nA typ	$V_S = V_D = \pm 10\text{ V}$, see Figure 33
	± 1.0	± 1.4	± 4	nA max	
FAULT フォールト検出時					
Source Leakage Current, I_S					
With Overvoltage			± 78	μA typ	$V_{DD} = 16.5\text{ V}$, $V_{SS} = 16.5\text{ V}$, $GND = 0\text{ V}$, $V_S = \pm 55\text{ V}$, see Figure 36
Power Supplies Grounded or Floating			± 40	μA typ	$V_{DD} = 0\text{ V}$ or floating, $V_{SS} = 0\text{ V}$ or floating, $GND = 0\text{ V}$, $I_{NX} = 0\text{ V}$ or floating, $V_S = \pm 55\text{ V}$, see Figure 37
Drain Leakage Current, I_D					
With Overvoltage	± 1.2			nA typ	$V_{DD} = 16.5\text{ V}$, $V_{SS} = 16.5\text{ V}$, $GND = 0\text{ V}$, $V_S = \pm 55\text{ V}$, see Figure 36
Power Supplies Grounded 電源 0V の時	± 4.0	± 11	± 45	nA max	
	± 10			nA typ	$V_{DD} = 0\text{ V}$, $V_{SS} = 0\text{ V}$, $GND = 0\text{ V}$, $V_S = \pm 55\text{ V}$, $I_{NX} = 0\text{ V}$, see Figure 37
Power Supplies Floating 電源オープンの時	± 30	± 50	± 100	nA max	
	± 10	± 10	± 10	μA typ	$V_{DD} = \text{floating}$, $V_{SS} = \text{floating}$, $GND = 0\text{ V}$, $V_S = \pm 55\text{ V}$, $I_{NX} = 0\text{ V}$, see Figure 37
DIGITAL INPUTS/OUTPUTS					
Input Voltage High, V_{INH}			2.0	V min	
Input Voltage Low, V_{INL}			0.8	V max	
Input Current, I_{INL} or I_{INH}	± 0.7			μA typ	$V_{IN} = V_{GND}$ or V_{DD}
			± 1.2	μA max	
Digital Input Capacitance, C_{IN}	5.0			pF typ	
Output Voltage High, V_{OH}	2.0			V min	
Output Voltage Low, V_{OL}	0.8			V max	

Parameter	+25°C	-40°C to +85°C	-40°C to +125°C	Unit	Test Conditions/Comments	
DYNAMIC CHARACTERISTICS¹						
t_{ON}	400			ns typ	$R_L = 300 \Omega$, $C_L = 35 \text{ pF}$	
	495	525	550	ns max	$V_S = 10 \text{ V}$, see Figure 46	
t_{OFF}	410			ns typ	$R_L = 300 \Omega$, $C_L = 35 \text{ pF}$	
	510	545	555	ns max	$V_S = 10 \text{ V}$, see Figure 46	
Break-Before-Make Time Delay, t_D (ADG5413F Only)	285			ns typ	$R_L = 300 \Omega$, $C_L = 35 \text{ pF}$	
			185	ns min	$V_{S1} = V_{S2} = 10 \text{ V}$, see Figure 45	
Overshoot Response Time, $t_{RESPONSE}$	460			ns typ	$R_L = 1 \text{ k}\Omega$, $C_L = 2 \text{ pF}$, see Figure 40	
	585	615	630	ns max		
Overshoot Recovery Time, $t_{RECOVERY}$	720			ns typ	$R_L = 1 \text{ k}\Omega$, $C_L = 2 \text{ pF}$, see Figure 41	
	930	1050	1100	ns max		
Interrupt Flag Response Time, $t_{DIGRESP}$	85		115	ns typ	$C_L = 10 \text{ pF}$, see Figure 42	
Interrupt Flag Recovery Time, t_{DIGREC}	60		85	μs typ	$C_L = 10 \text{ pF}$, see Figure 43	
	600			ns typ	$C_L = 10 \text{ pF}$, $R_{PULLUP} = 1 \text{ k}\Omega$, see Figure 44	
Charge Injection, Q_{INJ}	-680			pC typ	$V_S = 0 \text{ V}$, $R_S = 0 \Omega$, $C_L = 1 \text{ nF}$, see Figure 47	
Off Isolation	-70			dB typ	$R_L = 50 \Omega$, $C_L = 5 \text{ pF}$, $f = 1 \text{ MHz}$, see Figure 34	
Channel-to-Channel Crosstalk	-90			dB typ	$R_L = 50 \Omega$, $C_L = 5 \text{ pF}$, $f = 1 \text{ MHz}$, see Figure 35	
Total Harmonic Distortion Plus Noise, THD + N	0.0015			% typ	$R_L = 10 \text{ k}\Omega$, $V_S = 15 \text{ V p-p}$, $f = 20 \text{ Hz to } 20 \text{ kHz}$, see Figure 39	
-3 dB Bandwidth	270			MHz typ	$R_L = 50 \Omega$, $C_L = 5 \text{ pF}$, see Figure 38	
Insertion Loss	-0.72			dB typ	$R_L = 50 \Omega$, $C_L = 5 \text{ pF}$, $f = 1 \text{ MHz}$, see Figure 38	
C_S (Off)	13			pF typ	$V_S = 0 \text{ V}$, $f = 1 \text{ MHz}$	
C_D (Off)	12			pF typ	$V_S = 0 \text{ V}$, $f = 1 \text{ MHz}$	
C_D (On), C_S (On)	24			pF typ	$V_S = 0 \text{ V}$, $f = 1 \text{ MHz}$	
POWER REQUIREMENTS						
Normal Mode 正常動作時						
I_{DD}	0.9			mA typ	$V_{DD} = 16.5 \text{ V}$, $V_{SS} = -16.5 \text{ V}$, $GND = 0 \text{ V}$, digital inputs = 0 V, 5 V, or V_{DD}	
	1.2		1.3	mA max		
I_{GND}	0.4			mA typ		
	0.55		0.6	mA max		
I_{SS}	0.5			mA typ		
	0.65		0.7	mA max		
Fault Mode フォールト検出時						
I_{DD}	1.2			mA typ		
	1.6		1.8	mA max		
I_{GND}	0.8			mA typ		
	1.0		1.1	mA max		
I_{SS}	0.5			mA typ		
	1.0		1.8	mA max		
V_{DD}/V_{SS}			± 5	V min	GND = 0 V	
			± 22	V max	GND = 0 V	

¹ 設計上保証しますが、出荷テストは行いません。

±20 V 両電源

特に指定がない限り、 $V_{DD} = 20\text{ V} \pm 10\%$ 、 $V_{SS} = -20\text{ V} \pm 10\%$ 、 $GND = 0\text{ V}$ 、 $C_{DECOUPLING} = 0.1\text{ }\mu\text{F}$ 。

表 2.

Parameter	+25°C	-40°C to +85°C	-40°C to +125°C	Unit	Test Conditions/Comments
ANALOG SWITCH 正常動作時					$V_{DD} = 18\text{ V}$, $V_{SS} = -18\text{ V}$, see Figure 31
Analog Signal Range			V_{DD} to V_{SS}	V	
On Resistance, R_{ON}	10			Ω typ	$V_S = \pm 15\text{ V}$, $I_S = -10\text{ mA}$
	11.5	14.5	16.5	Ω max	
	9.5			Ω typ	$V_S = \pm 13.5\text{ V}$, $I_S = -10\text{ mA}$
	11	14	16.5	Ω max	
On-Resistance Match Between Channels, ΔR_{ON}	0.05			Ω typ	$V_S = \pm 15\text{ V}$, $I_S = -10\text{ mA}$
	0.35	0.5	0.5	Ω max	
	0.05			Ω typ	$V_S = \pm 13.5\text{ V}$, $I_S = -10\text{ mA}$
	0.35	0.5	0.5	Ω max	
On-Resistance Flatness, $R_{FLAT(ON)}$	1.0			Ω typ	$V_S = \pm 15\text{ V}$, $I_S = -10\text{ mA}$
	1.4	1.5	1.5	Ω max	
	0.1			Ω typ	$V_S = \pm 13.5\text{ V}$, $I_S = -10\text{ mA}$
	0.4	0.5	0.5	Ω max	
Threshold Voltage, V_T	0.7			V typ	See Figure 27
LEAKAGE CURRENTS					$V_{DD} = 22\text{ V}$, $V_{SS} = -22\text{ V}$
Source Off Leakage, I_S (Off)	± 0.1			nA typ	$V_S = \pm 15\text{ V}$, $V_D = \mp 15\text{ V}$, see Figure 32
	± 0.5	± 4.0	± 20	nA max	
Drain Off Leakage, I_D (Off)	± 0.1			nA typ	$V_S = \pm 15\text{ V}$, $V_D = \mp 15\text{ V}$, see Figure 32
	± 0.5	± 4.0	± 17	nA max	
Channel On Leakage, I_D (On), I_S (On)	± 0.3			nA typ	$V_S = V_D = \pm 15\text{ V}$, see Figure 33
	± 1.0	± 1.4	± 4.0	nA max	
FAULT フォールト検出時					
Source Leakage Current, I_S					
With Overvoltage			± 78	μA typ	$V_{DD} = 22\text{ V}$, $V_{SS} = -22\text{ V}$, $GND = 0\text{ V}$, $V_S = \pm 55\text{ V}$, see Figure 36
Power Supplies Grounded or Floating			± 40	μA typ	$V_{DD} = 0\text{ V}$ or floating, $V_{SS} = 0\text{ V}$ or floating, $GND = 0\text{ V}$, $IN_X = 0\text{ V}$ or floating, $V_S = \pm 55\text{ V}$, see Figure 37
Drain Leakage Current, I_D					
With Overvoltage	± 5.0			nA typ	$V_{DD} = +22\text{ V}$, $V_{SS} = -22\text{ V}$, $GND = 0\text{ V}$, $V_S = \pm 55\text{ V}$, see Figure 36
Power Supplies Grounded 電源 0V の時	± 1.0	± 1.0	± 1.0	μA max	
	± 10			nA typ	$V_{DD} = 0\text{ V}$, $V_{SS} = 0\text{ V}$, $GND = 0\text{ V}$, $V_S = \pm 55\text{ V}$, $IN_X = 0\text{ V}$, see Figure 37
Power Supplies Floating 電源オープンの時	± 30	± 50	± 100	nA max	
	± 10	± 10	± 10	μA typ	$V_{DD} = \text{floating}$, $V_{SS} = \text{floating}$, $GND = 0\text{ V}$, $V_S = \pm 55\text{ V}$, $IN_X = 0\text{ V}$, see Figure 37
DIGITAL INPUTS					
Input Voltage High, V_{INH}			2.0	V min	
Input Voltage Low, V_{INL}			0.8	V max	
Input Current, I_{INL} or I_{INH}	0.7			μA typ	$V_{IN} = V_{GND}$ or V_{DD}
			1.2	μA max	
Digital Input Capacitance, C_{IN}	5.0			pF typ	
Output Voltage High, V_{OH}	2.0			V min	
Output Voltage Low, V_{OL}	0.8			V max	

Parameter	+25°C	-40°C to +85°C	-40°C to +125°C	Unit	Test Conditions/Comments
DYNAMIC CHARACTERISTICS¹					
t_{ON}	400			ns typ	$R_L = 300 \Omega$, $C_L = 35 \text{ pF}$
	500	530	555	ns max	$V_S = 10 \text{ V}$, see Figure 46
t_{OFF}	415			ns typ	$R_L = 300 \Omega$, $C_L = 35 \text{ pF}$
	515	550	565	ns max	$V_S = 10 \text{ V}$, see Figure 46
Break-Before-Make Time Delay, t_D (ADG5413F Only)	295			ns typ	$R_L = 300 \Omega$, $C_L = 35 \text{ pF}$
			200	ns min	$V_{S1} = V_{S2} = 10 \text{ V}$, see Figure 45
Overvoltage Response Time, $t_{RESPONSE}$	370			ns typ	$R_L = 1 \text{ k}\Omega$, $C_L = 2 \text{ pF}$, see Figure 40
	480	500	515	ns max	
Overvoltage Recovery Time, $t_{RECOVERY}$	840			ns typ	$R_L = 1 \text{ k}\Omega$, $C_L = 2 \text{ pF}$, see Figure 41
	1200	1400	1700	ns max	
Interrupt Flag Response Time, $t_{DIGRESP}$	85		115	ns typ	$C_L = 10 \text{ pF}$, see Figure 42
Interrupt Flag Recovery Time, t_{DIGREC}	60		85	μs typ	$C_L = 10 \text{ pF}$, see Figure 43
	600			ns typ	$C_L = 10 \text{ pF}$, $R_{PULLUP} = 1 \text{ k}\Omega$, see Figure 44
Charge Injection, Q_{INJ}	-640			pC typ	$V_S = 0 \text{ V}$, $R_S = 0 \Omega$, $C_L = 1 \text{ nF}$, see Figure 47
Off Isolation	-70			dB typ	$R_L = 50 \Omega$, $C_L = 5 \text{ pF}$, $f = 1 \text{ MHz}$, see Figure 34
Channel-to-Channel Crosstalk	-90			dB typ	$R_L = 50 \Omega$, $C_L = 5 \text{ pF}$, $f = 1 \text{ MHz}$, see Figure 35
Total Harmonic Distortion Plus Noise, THD + N	0.001			% typ	$R_L = 10 \text{ k}\Omega$, $V_S = 20 \text{ V p-p}$, $f = 20 \text{ Hz}$ to 20 kHz , see Figure 39
-3 dB Bandwidth	270			MHz typ	$R_L = 50 \Omega$, $C_L = 5 \text{ pF}$, see Figure 38
Insertion Loss	-0.73			dB typ	$R_L = 50 \Omega$, $C_L = 5 \text{ pF}$, $f = 1 \text{ MHz}$, see Figure 38
C_S (Off)	12			pF typ	$V_S = 0 \text{ V}$, $f = 1 \text{ MHz}$
C_D (Off)	11			pF typ	$V_S = 0 \text{ V}$, $f = 1 \text{ MHz}$
C_D (On), C_S (On)	23			pF typ	$V_S = 0 \text{ V}$, $f = 1 \text{ MHz}$
POWER REQUIREMENTS					
Normal Mode 正常動作時					
I_{DD}	0.9			mA typ	$V_{DD} = 22 \text{ V}$, $V_{SS} = -22 \text{ V}$, digital inputs = 0 V, 5 V, or V_{DD}
	1.2		1.3	mA max	
I_{GND}	0.4			mA typ	
	0.55		0.6	mA max	
I_{SS}	0.5			mA typ	
	0.65		0.7	mA max	
Fault Mode フォールト検出時					
I_{DD}	1.2			mA typ	$V_S = \pm 55 \text{ V}$
	1.6		1.8	mA max	
I_{GND}	0.8			mA typ	
	1.0		1.1	mA max	
I_{SS}	0.5			mA typ	
	1.0		1.8	mA max	
V_{DD}/V_{SS}				V min	GND = 0 V
				V max	GND = 0 V

¹ 設計上保証しますが、出荷テストは行いません。

12 V 単電源

特に指定がない限り、 $V_{DD} = 12\text{ V} \pm 10\%$ 、 $V_{SS} = 0\text{ V}$ 、 $GND = 0\text{ V}$ 、 $C_{DECOUPLING} = 0.1\text{ }\mu\text{F}$ 。

表 3.

Parameter	+25°C	-40°C to +85°C	-40°C to +125°C	Unit	Test Conditions/Comments
ANALOG SWITCH 正常動作時					$V_{DD} = 10.8\text{ V}$, $V_{SS} = 0\text{ V}$, see Figure 31
Analog Signal Range			0 V to V_{DD}	V	
On Resistance, R_{ON}	22			Ω typ	$V_S = 0\text{ V}$ to 10 V, $I_S = -10\text{ mA}$
	24.5	31	37	Ω max	
	10			Ω typ	$V_S = 3.5\text{ V}$ to 8.5 V, $I_S = -10\text{ mA}$
	11.2	14	16.5	Ω max	
On-Resistance Match Between Channels, ΔR_{ON}	0.05			Ω typ	$V_S = 0\text{ V}$ to 10 V, $I_S = -10\text{ mA}$
	0.5	0.6	0.7	Ω max	
	0.05			Ω typ	$V_S = 3.5\text{ V}$ to 8.5 V, $I_S = -10\text{ mA}$
	0.5	0.6	0.7	Ω max	
On-Resistance Flatness, $R_{FLAT(ON)}$	12.5			Ω typ	$V_S = 0\text{ V}$ to 10 V, $I_S = -10\text{ mA}$
	14.5	19	23	Ω max	
	0.6			Ω typ	$V_S = 3.5\text{ V}$ to 8.5 V, $I_S = -10\text{ mA}$
	0.9	1.1	1.3	Ω max	
Threshold Voltage, V_T	0.7			V typ	See Figure 27
LEAKAGE CURRENTS					$V_{DD} = 13.2\text{ V}$, $V_{SS} = 0\text{ V}$
Source Off Leakage, I_S (Off)	± 0.1			nA typ	$V_S = 1\text{ V}/10\text{ V}$, $V_D = 10\text{ V}/1\text{ V}$, see Figure 32
	± 0.5	± 4.0	± 20	nA max	
Drain Off Leakage, I_D (Off)	± 0.1			nA typ	$V_S = 1\text{ V}/10\text{ V}$, $V_D = 10\text{ V}/1\text{ V}$, see Figure 32
	± 0.5	± 4.0	± 17	nA max	
Channel On Leakage, I_D (On), I_S (On)	± 0.3			nA typ	$V_S = V_D = 1\text{ V}/10\text{ V}$, see Figure 33
	± 1.0	± 1.4	± 4.0	nA max	
FAULT フォールト検出時					
Source Leakage Current, I_S					
With Overvoltage			± 78	μA typ	$V_{DD} = 13.2\text{ V}$, $V_{SS} = 0\text{ V}$, $GND = 0\text{ V}$, $V_S = \pm 55\text{ V}$, see Figure 36
Power Supplies Grounded or Floating			± 40	μA typ	$V_{DD} = 0\text{ V}$ or floating, $V_{SS} = 0\text{ V}$ or floating, $GND = 0\text{ V}$, $INx = 0\text{ V}$ or floating, $V_S = \pm 55\text{ V}$, see Figure 37
Drain Leakage Current, I_D					
With Overvoltage	± 1.2			nA typ	$V_{DD} = 13.2\text{ V}$, $V_{SS} = 0\text{ V}$ or floating, $GND = 0\text{ V}$, $V_S = \pm 55\text{ V}$, see Figure 36
	± 4.0	± 11	± 45	nA max	
Power Supplies Grounded 電源 0V の時	± 10			nA typ	$V_{DD} = 0\text{ V}$, $V_{SS} = 0\text{ V}$, $GND = 0\text{ V}$, $V_S = \pm 55\text{ V}$, $INx = 0\text{ V}$, see Figure 37
	± 30	± 50	± 100	nA max	
Power Supplies Floating 電源オープンの時	± 10	± 10	± 10	μA typ	$V_{DD} = \text{floating}$, $V_{SS} = \text{floating}$, $GND = 0\text{ V}$, $V_S = \pm 55\text{ V}$, $INx = 0\text{ V}$, see Figure 37
DIGITAL INPUTS					
Input Voltage High, V_{INH}			2.0	V min	
Input Voltage Low, V_{INL}			0.8	V max	
Input Current, I_{INL} OR I_{INH}	0.7			μA typ	$V_{IN} = V_{GND}$ OR V_{DD}
			1.2	μA max	
Digital Input Capacitance, C_{IN}	5.0			pF typ	
Output Voltage High, V_{OH}	2.0			V min	
Output Voltage Low, V_{OL}	0.8			V max	

Parameter	+25°C	-40°C to +85°C	-40°C to +125°C	Unit	Test Conditions/Comments
DYNAMIC CHARACTERISTICS¹					
t_{ON}	400			ns typ	$R_L = 300 \Omega$, $C_L = 35 \text{ pF}$
	485	515	540	ns max	$V_S = 8 \text{ V}$, see Figure 46
t_{OFF}	375			ns typ	$R_L = 300 \Omega$, $C_L = 35 \text{ pF}$
	460	495	520	ns max	$V_S = 8 \text{ V}$, see Figure 46
Break-Before-Make Time Delay, t_D (ADG5413F Only)	260			ns typ	$R_L = 300 \Omega$, $C_L = 35 \text{ pF}$
			170	ns min	$V_{S1} = V_{S2} = 8 \text{ V}$, see Figure 45
Overshoot Response Time, $t_{RESPONSE}$	560			ns typ	$R_L = 1 \text{ k}\Omega$, $C_L = 2 \text{ pF}$, see Figure 40
	660	700	720	ns max	
Overshoot Recovery Time, $t_{RECOVERY}$	640			ns typ	$R_L = 1 \text{ k}\Omega$, $C_L = 2 \text{ pF}$, see Figure 41
	800	865	960	ns max	
Interrupt Flag Response Time, $t_{DIGRESP}$	85		115	ns typ	$C_L = 10 \text{ pF}$, see Figure 42
Interrupt Flag Recovery Time, t_{DIGREC}	60		85	$\mu\text{s typ}$	$C_L = 10 \text{ pF}$, see Figure 43
	600			ns typ	$C_L = 10 \text{ pF}$, $R_{PULLUP} = 1 \text{ k}\Omega$, see Figure 44
Charge Injection, Q_{INJ}	-340			pC typ	$V_S = 6 \text{ V}$, $R_S = 0 \Omega$, $C_L = 1 \text{ nF}$, see Figure 47
Off Isolation	-65			dB typ	$R_L = 50 \Omega$, $C_L = 5 \text{ pF}$, $f = 1 \text{ MHz}$, see Figure 34
Channel-to-Channel Crosstalk	-90			dB typ	$R_L = 50 \Omega$, $C_L = 5 \text{ pF}$, $f = 1 \text{ MHz}$, see Figure 35
Total Harmonic Distortion Plus Noise, THD + N	0.007			% typ	$R_L = 10 \text{ k}\Omega$, $V_S = 6 \text{ V p-p}$, $f = 20 \text{ Hz}$ to 20 kHz , see Figure 39
-3 dB Bandwidth	270			MHz typ	$R_L = 50 \Omega$, $C_L = 5 \text{ pF}$, see Figure 38
Insertion Loss	-0.74			dB typ	$R_L = 50 \Omega$, $C_L = 5 \text{ pF}$, $f = 1 \text{ MHz}$, see Figure 38
C_S (Off)	16			pF typ	$V_S = 6 \text{ V}$, $f = 1 \text{ MHz}$
C_D (Off)	15			pF typ	$V_S = 6 \text{ V}$, $f = 1 \text{ MHz}$
C_D (On), C_S (On)	25			pF typ	$V_S = 6 \text{ V}$, $f = 1 \text{ MHz}$
POWER REQUIREMENTS					
Normal Mode 正常動作時					
I_{DD}	0.9			mA typ	$V_{DD} = 13.2 \text{ V}$, $V_{SS} = 0 \text{ V}$, digital inputs = 0 V , 5 V , or V_{DD}
	1.2		1.3	mA max	
I_{GND}	0.4			mA typ	
	0.55		0.6	mA max	
I_{SS}	0.5			mA typ	
	0.65		0.7	mA max	
Fault Mode フォールト検出時					
I_{DD}	1.2			mA typ	$V_S = \pm 55 \text{ V}$
	1.6		1.8	mA max	
I_{GND}	0.8			mA typ	
	1.0		1.1	mA max	
I_{SS}	0.5			mA typ	
	1.0		1.8	mA max	
V_{DD}			8	V min	Digital inputs = 5 V
			44	V max	$V_S = \pm 55 \text{ V}$, $V_D = 0 \text{ V}$ $GND = 0 \text{ V}$

¹ 設計上保証しますが、出荷テストは行いません。

36 V 単電源

特に指定がない限り、 $V_{DD} = 36 V \pm 10\%$ 、 $V_{SS} = 0 V$ 、 $GND = 0 V$ 、 $C_{DECOUPLING} = 0.1 \mu F$ 。

表 4.

Parameter	+25°C	-40°C to +85°C	-40°C to +125°C	Unit	Test Conditions/Comments
ANALOG SWITCH 正常動作時					$V_{DD} = 32.4 V$, $V_{SS} = 0 V$, see Figure 31
Analog Signal Range			0 V to V_{DD}	V	
On Resistance, R_{ON}	22			Ω typ	$V_S = 0 V$ to 30 V, $I_S = -10 mA$
	24.5	31	37	Ω max	
	10			Ω typ	$V_S = 4.5 V$ to 28 V, $I_S = -10 mA$
	11	14	16.5	Ω max	
On-Resistance Match Between Channels, ΔR_{ON}	0.05			Ω typ	$V_S = 0 V$ to 30 V, $I_S = -10 mA$
	0.5	0.6	0.7	Ω max	
	0.05			Ω typ	$V_S = 4.5 V$ to 28 V, $I_S = -10 mA$
	0.35	0.5	0.5	Ω max	
On-Resistance Flatness, $R_{FLAT(ON)}$	12.5			Ω typ	$V_S = 0 V$ to 30 V, $I_S = -10 mA$
	14.5	19	23	Ω max	
	0.1			Ω typ	$V_S = 4.5 V$ to 28 V, $I_S = -10 mA$
	0.4	0.5	0.5	Ω max	
Threshold Voltage, V_T	0.7			V typ	See Figure 27
LEAKAGE CURRENTS					$V_{DD} = 39.6 V$, $V_{SS} = 0 V$
Source Off Leakage, I_S (Off)	± 0.1			nA typ	$V_S = 1 V/30 V$, $V_D = 30 V/1 V$, see Figure 32
	± 0.5	± 4.0	± 20	nA max	
Drain Off Leakage, I_D (Off)	± 0.1			nA typ	$V_S = 1 V/30 V$, $V_D = 30 V/1 V$, see Figure 32
	± 0.5	± 4.0	± 17	nA max	
Channel On Leakage, I_D (On), I_S (On)	± 0.3			nA typ	$V_S = V_D = 1 V/30 V$, see Figure 33
	± 1.0	± 1.4	± 4.0	nA max	
FAULT フォールト検出時					
Source Leakage Current, I_S					
With Overvoltage			± 78	μA typ	$V_{DD} = 39.6 V$, $V_{SS} = 0 V$, $GND = 0 V$, $V_S = +55 V$, $-40 V$, see Figure 36
Power Supplies Grounded or Floating			± 40	μA typ	$V_{DD} = 0 V$ or floating, $V_{SS} = 0 V$ or floating, $GND = 0 V$, $I_{NX} = 0 V$ or floating, $V_S = +55 V$, $-40 V$, see Figure 37
Drain Leakage Current, I_D					
With Overvoltage	± 1.2			nA typ	$V_{DD} = 39.6 V$, $V_{SS} = 0 V$ or floating, $GND = 0 V$, $V_S = +55 V$, $-40 V$, see Figure 36
Power Supplies Grounded 電源 0V 時	± 4.0	± 11	± 45	nA max	
	± 10			nA typ	$V_{DD} = 0 V$, $V_{SS} = 0 V$, $GND = 0 V$, $V_S = +55 V$, $-40 V$, $I_{NX} = 0 V$, see Figure 37
Power Supplies Floating 電源オープン時	± 30	± 50	± 100	nA max	
	± 10	± 10	± 10	μA typ	$V_{DD} =$ floating, $V_{SS} =$ floating, $GND = 0 V$, $V_S = +55 V$, $-40 V$, $I_{NX} = 0 V$, see Figure 37
DIGITAL INPUTS					
Input Voltage High, V_{INH}			2.0	V min	
Input Voltage Low, V_{INL}			0.8	V max	
Input Current, I_{INL} or I_{INH}	0.7			μA typ	$V_{IN} = V_{GND}$ or V_{DD}
			1.2	μA max	
Digital Input Capacitance, C_{IN}	5.0			pF typ	
Output Voltage High, V_{OH}	2.0			V min	
Output Voltage Low, V_{OL}	0.8			V max	

Parameter	+25°C	-40°C to +85°C	-40°C to +125°C	Unit	Test Conditions/Comments
DYNAMIC CHARACTERISTICS¹					
t_{ON}	400			ns typ	$R_L = 300 \Omega$, $C_L = 35 \text{ pF}$
	490	520	545	ns max	$V_S = 18 \text{ V}$, see Figure 46
t_{OFF}	375			ns typ	$R_L = 300 \Omega$, $C_L = 35 \text{ pF}$
	460	485	510	ns max	$V_S = 18 \text{ V}$, see Figure 46
Break-Before-Make Time Delay, t_D (ADG5413F Only)	285			ns typ	$R_L = 300 \Omega$, $C_L = 35 \text{ pF}$
			195	ns min	$V_{S1} = V_{S2} = 18 \text{ V}$, see Figure 45
Overshoot Response Time, $t_{RESPONSE}$	250			ns typ	$R_L = 1 \text{ k}\Omega$, $C_L = 2 \text{ pF}$, see Figure 40
	350	360	375	ns max	
Overshoot Recovery Time, $t_{RECOVERY}$	1500			ns typ	$R_L = 1 \text{ k}\Omega$, $C_L = 2 \text{ pF}$, see Figure 41
	2000	2300	2700	ns max	
Interrupt Flag Response Time, $t_{DIGRESP}$	85		115	ns typ	$C_L = 10 \text{ pF}$, see Figure 42
Interrupt Flag Recovery Time, t_{DIGREC}	60		85	μs typ	$C_L = 10 \text{ pF}$, see Figure 43
	600			ns typ	$C_L = 10 \text{ pF}$, $R_{PULLUP} = 1 \text{ k}\Omega$, see Figure 44
Charge Injection, Q_{INJ}	-610			pC typ	$V_S = 18 \text{ V}$, $R_S = 0 \Omega$, $C_L = 1 \text{ nF}$, see Figure 47
Off Isolation	-70			dB typ	$R_L = 50 \Omega$, $C_L = 5 \text{ pF}$, $f = 1 \text{ MHz}$, see Figure 34
Channel-to-Channel Crosstalk	-90			dB typ	$R_L = 50 \Omega$, $C_L = 5 \text{ pF}$, $f = 1 \text{ MHz}$, see Figure 35
Total Harmonic Distortion Plus Noise, THD + N	0.001			% typ	$R_L = 10 \text{ k}\Omega$, $V_S = 18 \text{ V}$ p-p, $f = 20 \text{ Hz}$ to 20 kHz , see Figure 39
-3 dB Bandwidth	270			MHz typ	$R_L = 50 \Omega$, $C_L = 5 \text{ pF}$, see Figure 38
Insertion Loss	-0.75			dB typ	$R_L = 50 \Omega$, $C_L = 5 \text{ pF}$, $f = 1 \text{ MHz}$, see Figure 38
C_S (Off)	12			pF typ	$V_S = 18 \text{ V}$, $f = 1 \text{ MHz}$
C_D (Off)	11			pF typ	$V_S = 18 \text{ V}$, $f = 1 \text{ MHz}$
C_D (On), C_S (On)	23			pF typ	$V_S = 18 \text{ V}$, $f = 1 \text{ MHz}$
POWER REQUIREMENTS					
Normal Mode 正常動作時					
I_{DD}	0.9			mA typ	$V_{DD} = 39.6 \text{ V}$, $V_{SS} = 0 \text{ V}$, digital inputs = 0 V, 5 V, or V_{DD}
	1.2		1.3	mA max	
I_{GND}	0.4			mA typ	
	0.55		0.6	mA max	
I_{SS}	0.5			mA typ	
	0.65		0.7	mA max	
Fault Mode フォールト検出時					
I_{DD}	1.2			mA typ	$V_S = +55 \text{ V}$, -40 V
	1.6		1.8	mA max	
I_{GND}	0.8			mA typ	
	1.0		1.1	mA max	
I_{SS}	0.5			mA typ	
	1.0		1.8	mA max	
V_{DD}			8	V min	GND = 0 V
			44	V max	GND = 0 V

¹ 設計上保証しますが、出荷テストは行いません。

チャンネルあたりの連続電流、Sx または Dx

表 5.

Parameter	25°C	85°C	125°C	Unit	Test Conditions/Comments
16-LEAD TSSOP					
$\theta_{JA} = 112.6^{\circ}\text{C/W}$	83	59	39	mA max	$V_S = V_{SS} + 4.5\text{ V to }V_{DD} - 4.5\text{ V}$
	64	48	29	mA max	$V_S = V_{SS}\text{ to }V_{DD}$

絶対最大定格

特に指定のない限り、 $T_A = 25^\circ\text{C}$ 。

表 6.

Parameter	Rating
V_{DD} to V_{SS}	48 V
V_{DD} to GND	-0.3 V to +48 V
V_{SS} to GND	-48 V to +0.3 V
Sx Pins	-55 V to +55 V
Sx to V_{DD} or V_{SS}	80 V
V_S to V_D	80 V
Dx Pins ¹	$V_{SS} - 0.7\text{ V}$ to $V_{DD} + 0.7\text{ V}$ or 30 mA, whichever occurs first
Digital Inputs	GND - 0.3 V to +48 V
Peak Current, Sx or Dx Pins	288 mA (pulsed at 1 ms, 10% duty cycle maximum)
Continuous Current, Sx or Dx Pins	Data ² + 15%
Digital Output	GND - 0.3 V to 6 V or 30 mA, whichever occurs first
Operating Temperature Range	-40°C to +125°C
Storage Temperature Range	-65°C to +150°C
Junction Temperature	150°C
Thermal Impedance, θ_{JA}	
16-Lead TSSOP, θ_{JA} Thermal Impedance (4-Layer Board)	112.6°C/W
Reflow Soldering Peak Temperature, Pb Free	As per JEDEC J-STD-020
ESD (HBM: ANSI/ESD STM5.1-2007)	
I/O Port to Supplies	5.5 kV
I/O Port to I/O Port	5.5 kV
All Other Pins	5.5 kV

¹ Dx ピンの過電圧は内部ダイオードでクランプされます。電流は、規定された最大定格に制限してください。

² 表 5 を参照。

上記の絶対最大定格を超えるストレスを加えるとデバイスに恒久的な損傷を与えることがあります。この規定はストレス定格の規定のみを目的とするものであり、この仕様の動作のセクションに記載する規定値以上での製品動作を定めたものではありません。製品を長時間絶対最大定格状態に置くことと製品の信頼性に影響を与えます。

同時に複数の絶対最大定格条件を適用することはできません。

ESD の注意



ESD（静電放電）の影響を受けやすいデバイスです。電荷を帯びたデバイスや回路ボードは、検知されないまま放電することがあります。本製品は当社独自の特許技術である ESD 保護回路を内蔵してはいますが、デバイスが高エネルギーの静電放電を被った場合、損傷を生じる可能性があります。したがって、性能劣化や機能低下を防止するため、ESD に対する適切な予防措置を講じることをお勧めします。

ピン配置およびピン機能説明

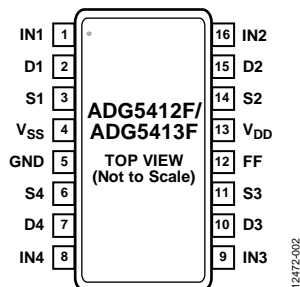


図 3. ピン配置

表 7. ピン機能の説明

ピン番号	記号	説明
1	IN1	ロジック・コントロール入力。
2	D1	ドレイン・ピン。このピンは、入力または出力に設定することができます。
3	S1	過電圧保護されたソース・ピン。このピンは、入力または出力に設定することができます。
4	V _{SS}	負電源電位。
5	GND	グラウンド・リファレンス電位(0 V)。
6	S4	過電圧保護されたソース・ピン。このピンは、入力または出力に設定することができます。
7	D4	ドレイン・ピン。このピンは、入力または出力に設定することができます。
8	IN4	ロジック・コントロール入力。
9	IN3	ロジック・コントロール入力。
10	D3	ドレイン・ピン。このピンは、入力または出力に設定することができます。
11	S3	過電圧保護されたソース・ピン。このピンは、入力または出力に設定することができます。
12	FF	障害（フォールト）フラグ・デジタル出力。このピンは、デバイスの通常動作ではハイ・レベルを出力し、いずれかの S _x 入力で障害状態が発生するとロー・レベルを出力します。
13	V _{DD}	正電源電位。
14	S2	過電圧保護されたソース・ピン。このピンは、入力または出力に設定することができます。
15	D2	ドレイン・ピン。このピンは、入力または出力に設定することができます。
16	IN2	ロジック・コントロール入力。

表 8. ADG5412F の真理値表

IN _x	Switch Condition (S1 to S4)
1	On
0	Off

表 9. ADG5413F の真理値表

IN _x	Switch Condition	
	S1, S4	S2, S3
0	Off	On
1	On	Off

代表的な性能特性

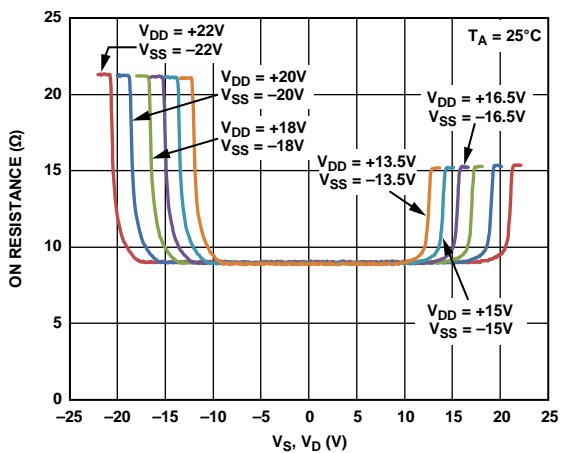


図 4. V_S 、 V_D 対 R_{ON} (両電源)

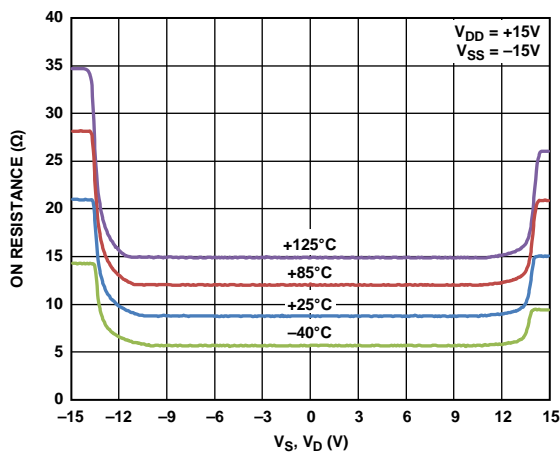


図 7. V_S 、 V_D 対 様々な温度での R_{ON} 、 ± 15 V 両電源

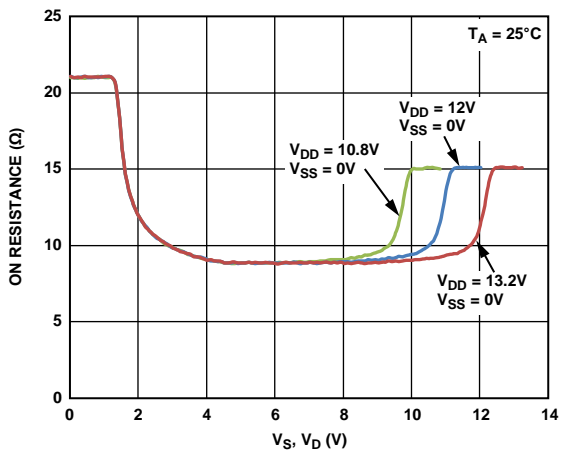


図 5. V_S 、 V_D 対 R_{ON} (12 V 単電源)

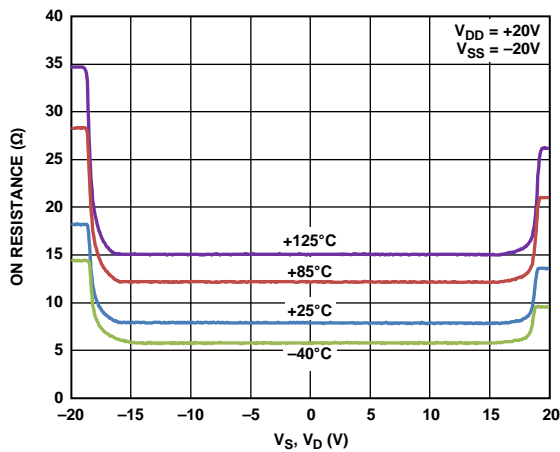


図 8. V_S 、 V_D 対 様々な温度での R_{ON} 、 ± 20 V 両電源

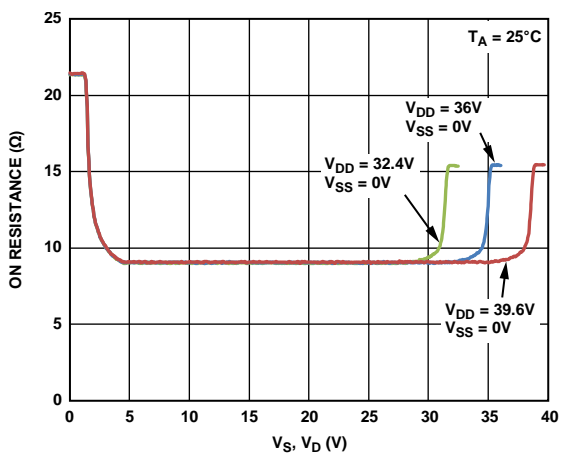


図 6. V_S 、 V_D 対 R_{ON} (36 V 単電源)

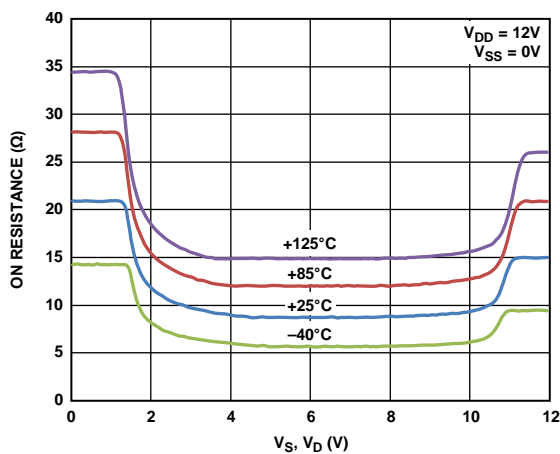


図 9. V_S 、 V_D 対 様々な温度での R_{ON} 、12 V 単電源

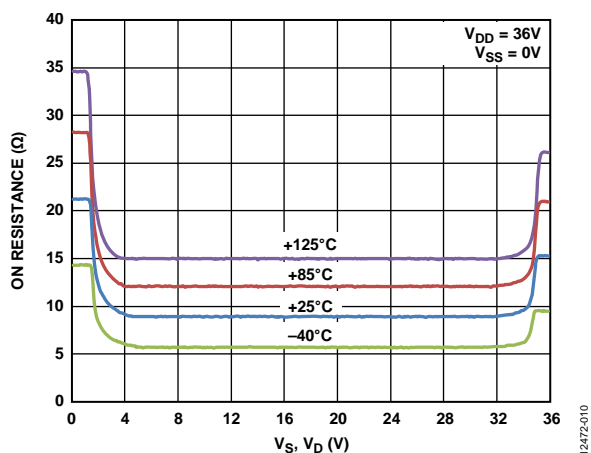


図 10. V_S, V_D 対 様々な温度での R_{ON} , 36 V 単電源

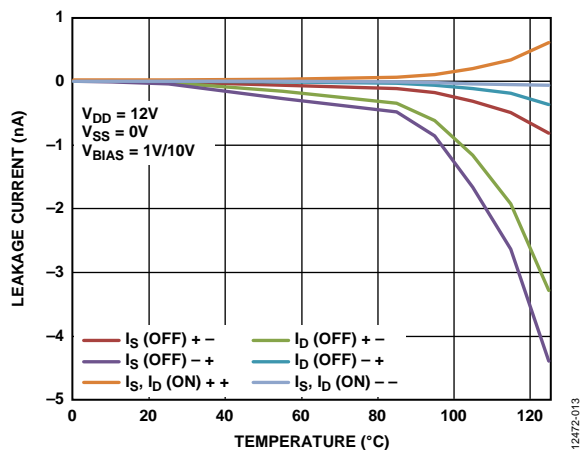


図 13. リーク電流の温度特性、12 V 単電源

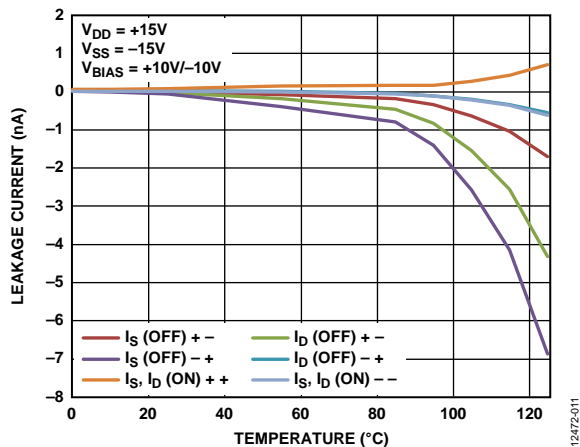


図 11. リーク電流の温度特性、 $\pm 15V$ 両電源

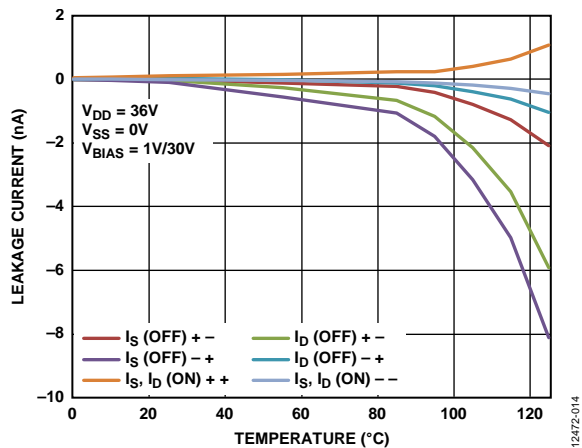


図 14. リーク電流の温度特性、36 V 単電源

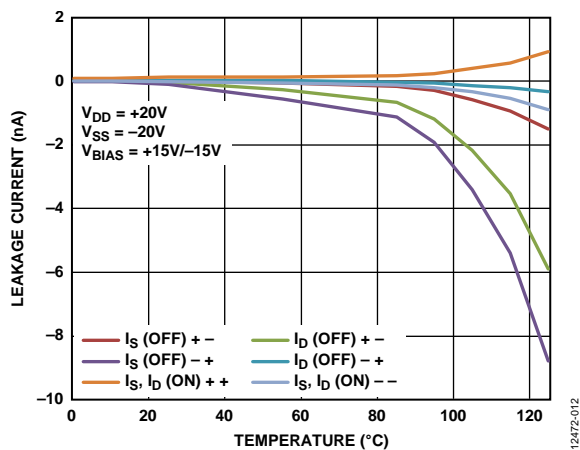


図 12. リーク電流の温度特性、 $\pm 20V$ 両電源

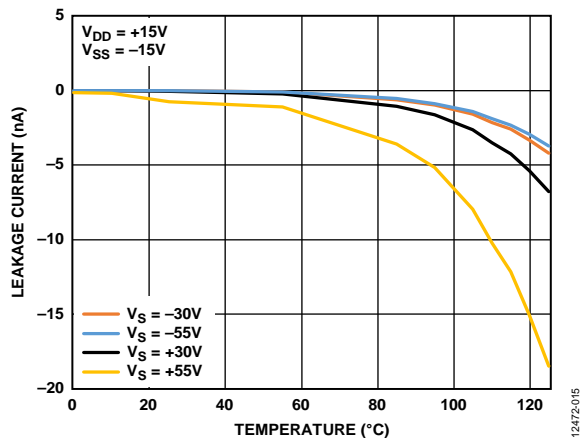


図 15. 過電圧リーク電流の温度特性、 $\pm 15V$ 両電源

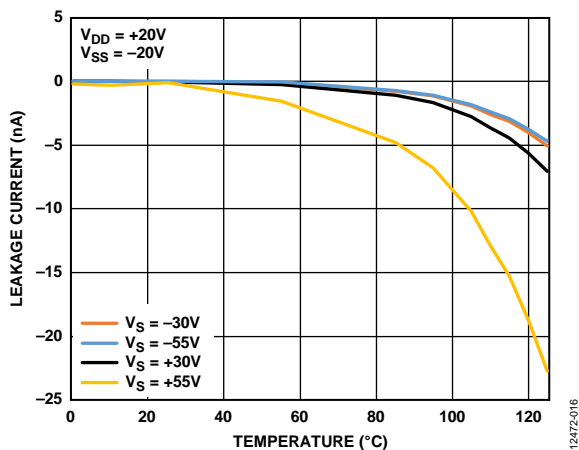


図 16.過電圧リーク電流の温度特性、±20 V 両電源

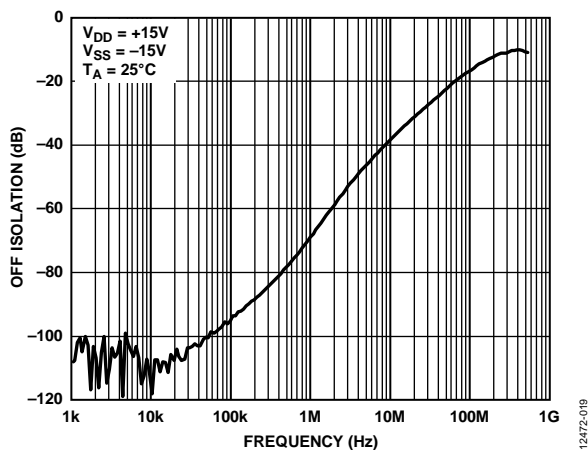


図 19.オフ時アイソレーションの周波数特性、±15 V 両電源

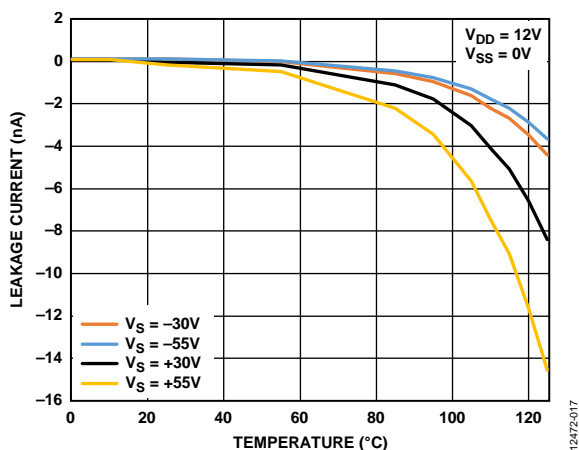


図 17.過電圧リーク電流の温度特性、12 V 単電源

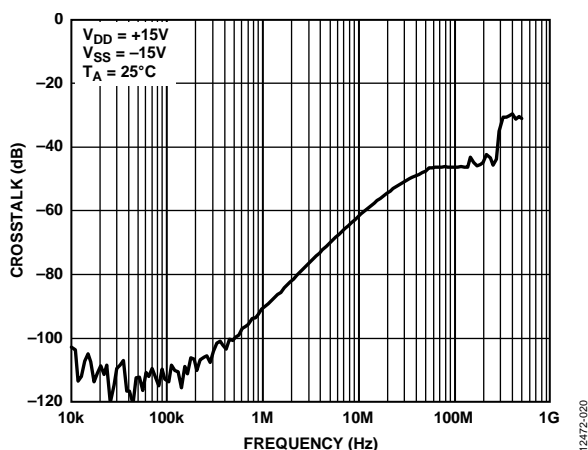


図 20.クロストークの周波数特性、±15 V 両電源

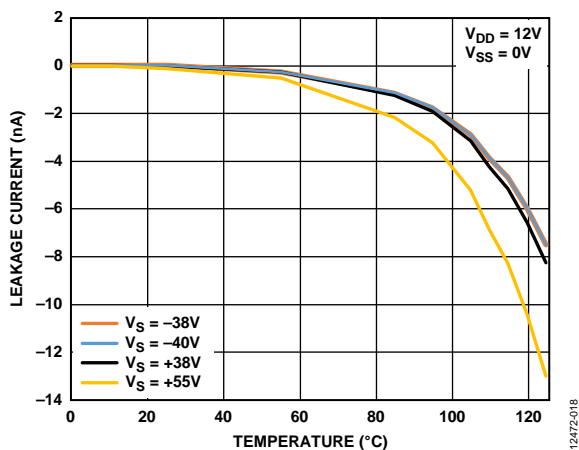


図 18.過電圧リーク電流の温度特性、36 V 単電源

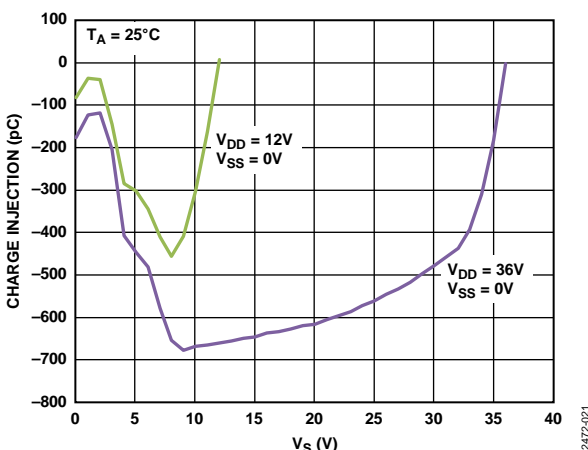


図 21.電源電圧(V_S)対チャージ・インJECTION、単電源

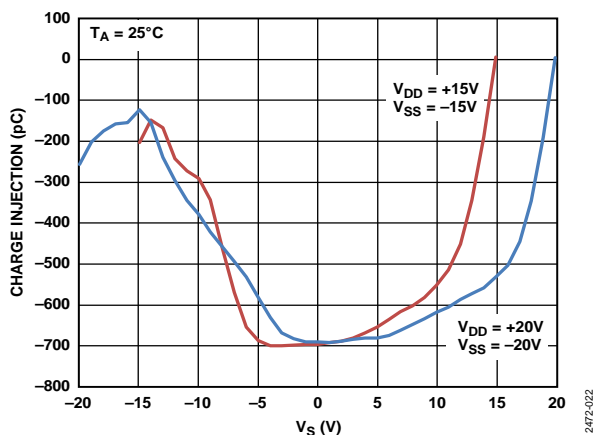


図 22.電源電圧(V_S)対チャージ・インJECTION、両電源

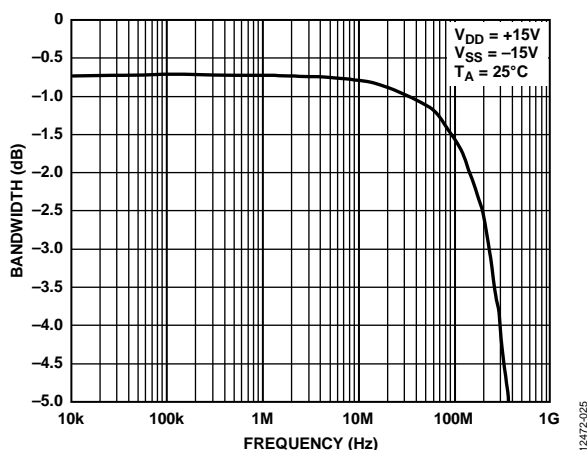


図 25.周波数特性

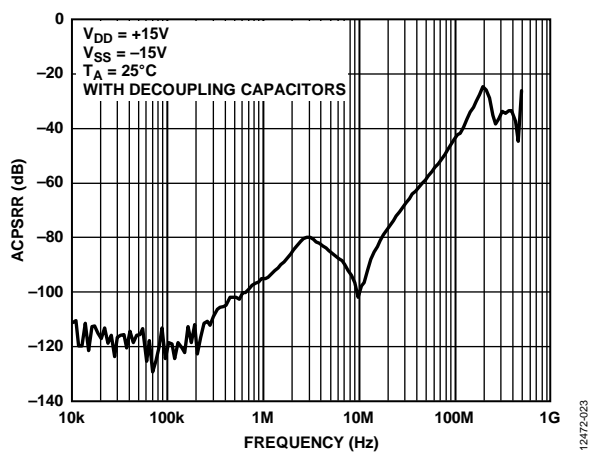


図 23.ACPSRR の周波数特性、 ± 15 V 両電源

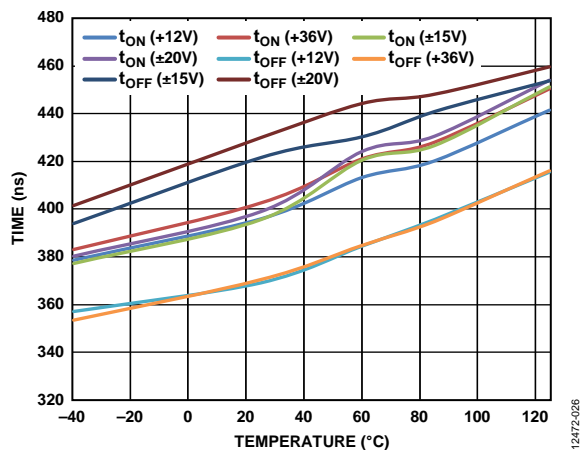


図 26. t_{ON} 、 t_{OFF} 時間の温度特性

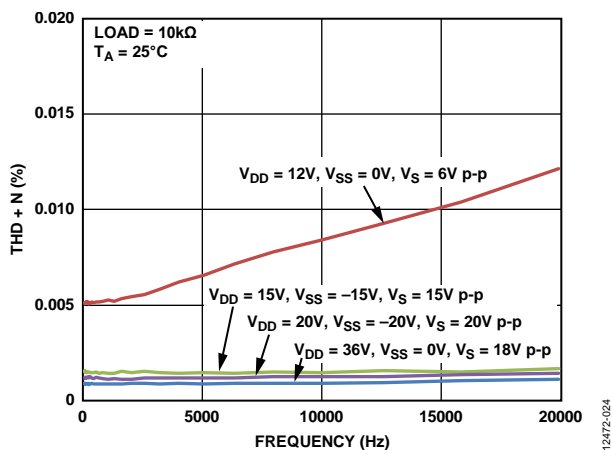


図 24.TH $D + N$ の周波数特性、 ± 15 V 両電源

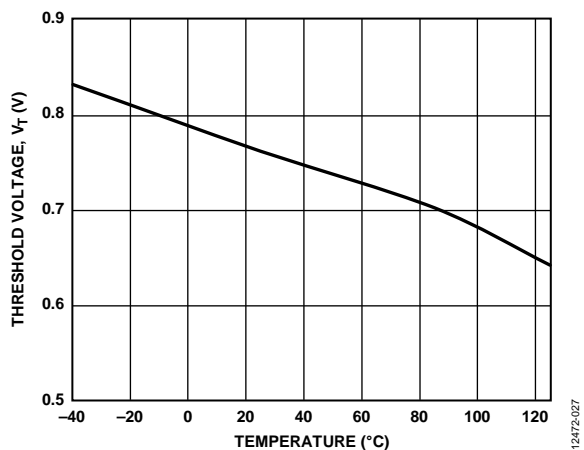


図 27.スレッシュホールド電圧 (V_T) の温度特性

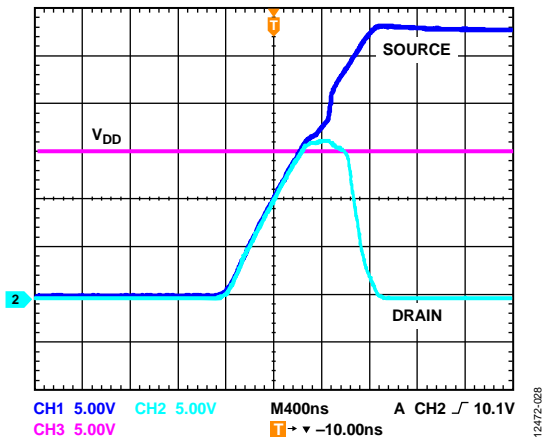


図 28. 正の過電圧に対するドレイン出力応答

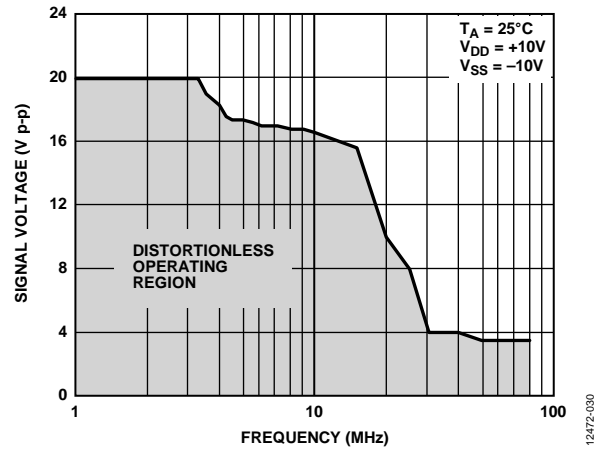


図 30. 大電圧信号トラッキングの周波数特性

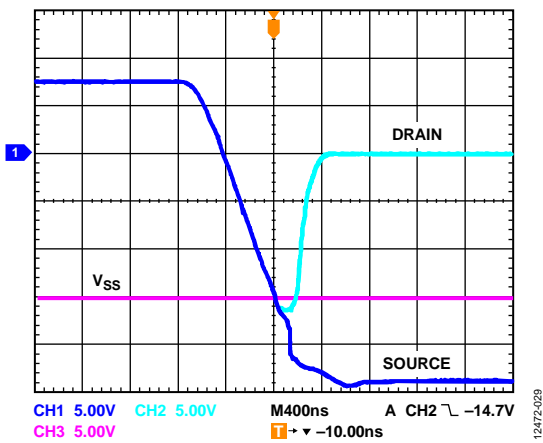


図 29. 負の過電圧に対するドレイン出力応答

テスト回路

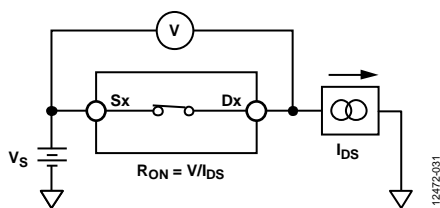


図 31. オン抵抗

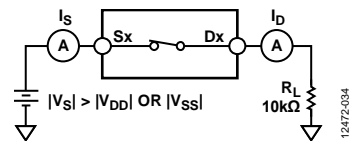


図 36. スイッチ過電圧リーク

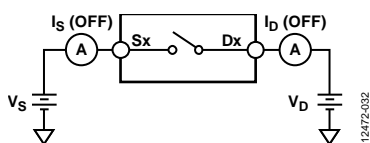


図 32. オフ・リーク

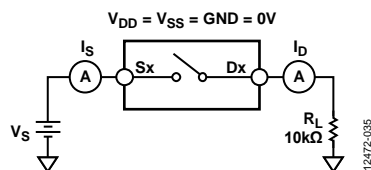


図 37. 電源なしのスイッチ・リーク

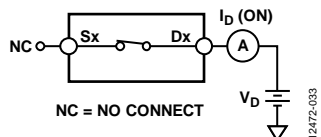


図 33. オン・リーク

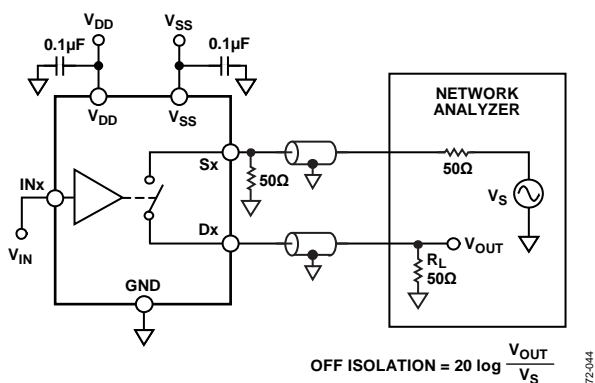


図 34. オフ・アイソレーション

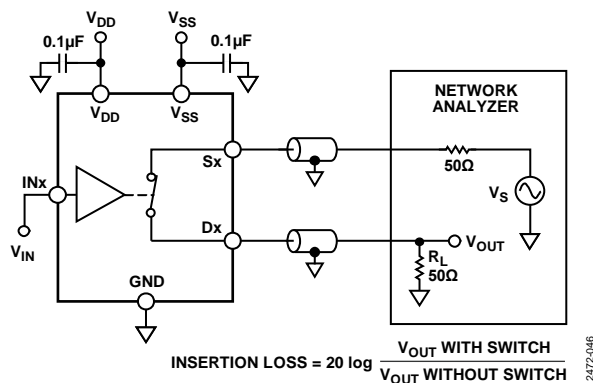


図 38. 帯域幅

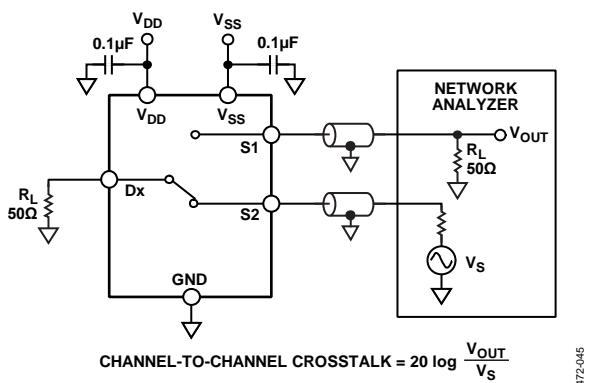


図 35. チャンネル間クロストーク

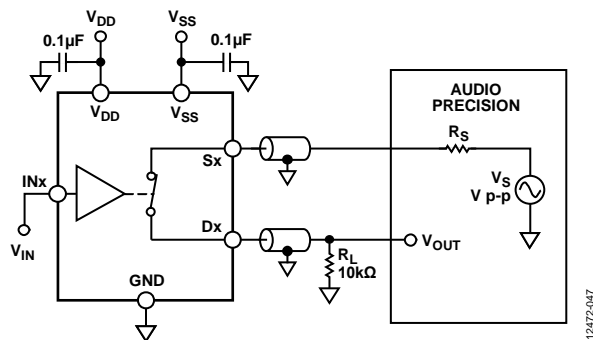


図 39. THD + N

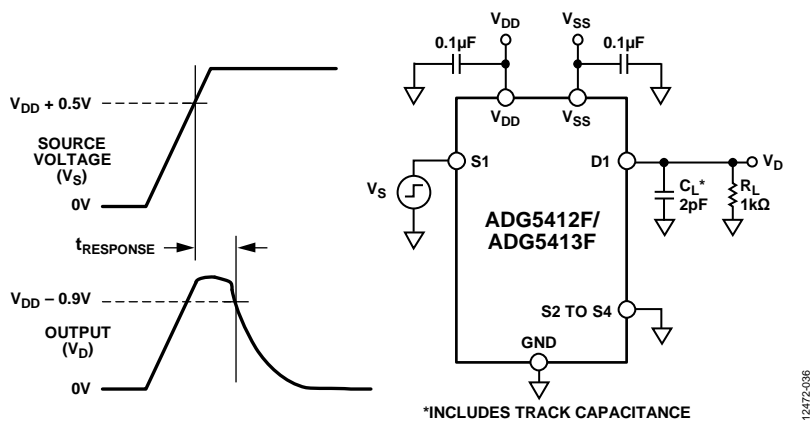


図 40.過電圧応答時間 t_{RESPONSE}

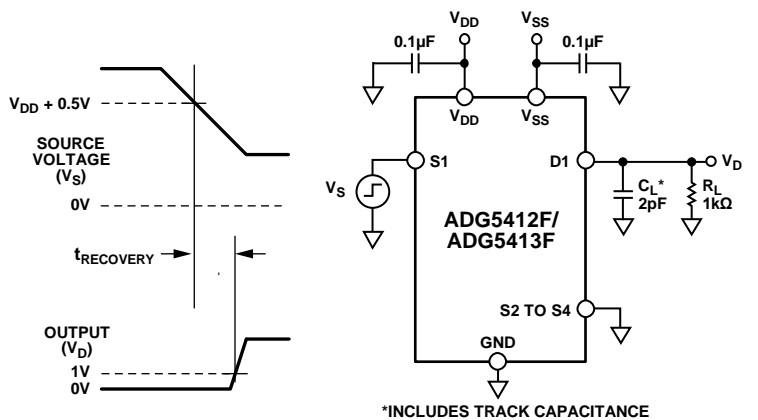


図 41.過電圧回復時間 t_{RECOVERY}

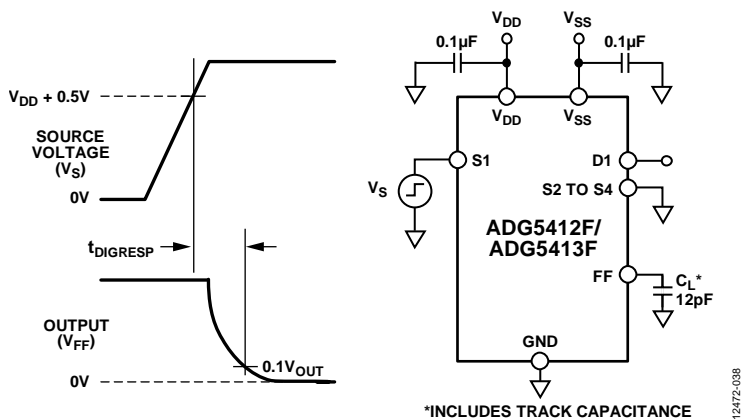


図 42.割込みフラグ応答時間 t_{DIGRESP}

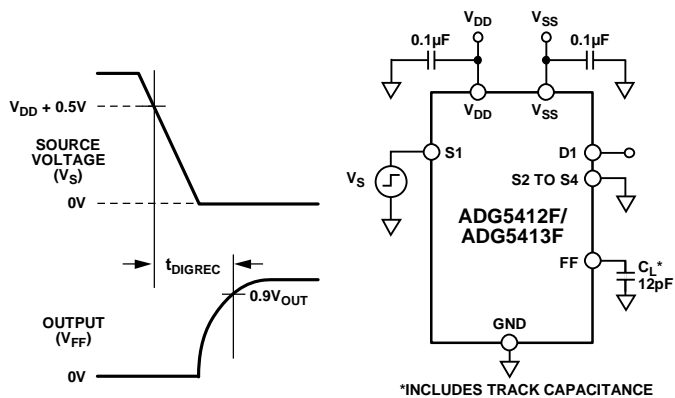


図 43. 割込みフラグ回復時間 t_{DIGREC}

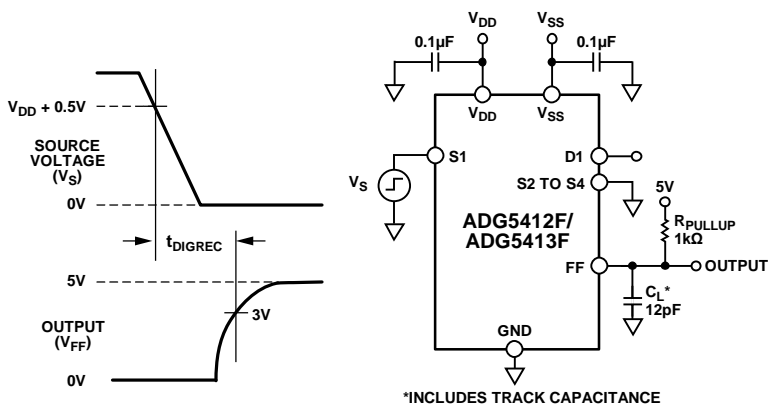


図 44. 割込みフラグ回復時間 t_{DIGREC} 、1 kΩ プルアップ抵抗

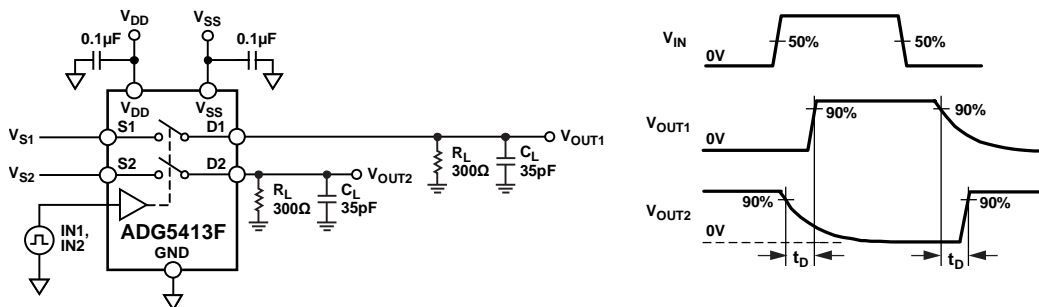


図 45. ブレーク・ビフォア・メーク時間遅延 t_d

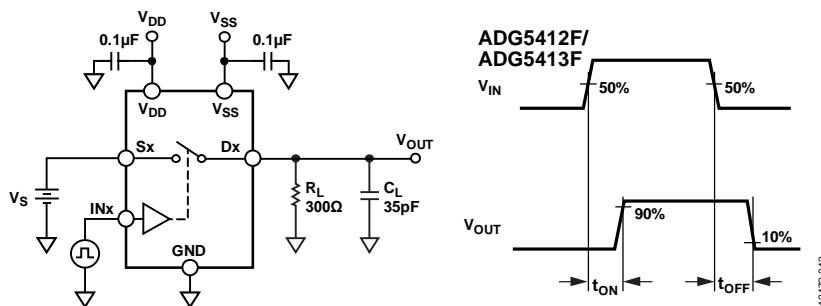


図 46. スイッチング時間 t_{ON} および t_{OFF}

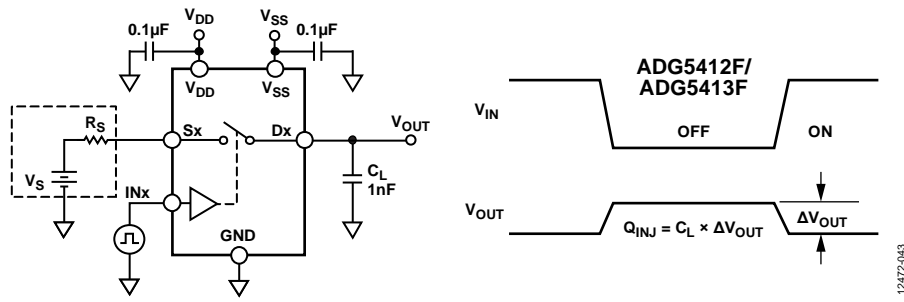


図 47. チャージ・インJECTION Q_{INJ}

12472-043

用語

I_{DD}

正の電源電流。

I_{SS}

負の電源電流。

V_D、V_S

V_DとV_Sは、それぞれD_xピンとS_xピンのアナログ電圧を表します。

R_{ON}

R_{ON}は、D_xピンとS_xピンの間の抵抗を表します。

ΔR_{ON}

任意の2チャンネル間のR_{ON}の差。

R_{FLAT(ON)}

仕様が規定されたアナログ信号範囲におけるオン抵抗の最大値と最小値の差として定義される、抵抗値の平坦性です。

I_S (Off)

スイッチ・オフのソース・リーク電流。

I_D (Off)

スイッチ・オフのドレイン・リーク電流。

I_D (On)、I_S (On)

スイッチ・オンのチャンネル・リーク電流。

V_{INL}

ロジック0の最大入力電圧。

V_{INH}

ロジック1の最小入力電圧。

I_{INL}、I_{INH}

デジタル入力のそれぞれロー・レベルおよびハイ・レベルでの入力電流。

C_D (Off)

スイッチ・オフのドレイン容量。グラウンドを基準として測定。

C_S (Off)

スイッチ・オフのソース容量。グラウンドを基準として測定。

C_D (On)、C_S (On)

スイッチ・オンの容量。グラウンドを基準として測定。

C_{IN}

デジタル入力容量。

t_{ON}

デジタル・コントロール入力から出力スイッチ・オンまでの遅延(図46参照)。

t_{OFF}

デジタル・コントロール入力から出力スイッチ・オフまでの遅延(図46参照)。

t_D

あるアドレス状態から別のアドレス状態へ切り替わるときの両スイッチの90%ポイント間で測定したオフ時間。

t_{DIGRESP}

t_{DIGRESP}はFFピンがロー・レベル(0.3V)になるために要する時間で、ソース・ピン電圧が電源電圧を0.5V上回ることにより測定されます。

t_{DIGREC}

t_{DIGREC}はFFピンがハイ・レベルに戻るために要する時間で、S_xピン電圧が電源電圧 + 0.5Vを下回ることにより測定されます。

t_{RESPONSE}

t_{RESPONSE}は、ソース電圧が電源電圧を0.5V上回ってから、ドレイン電圧が電源電圧の90%を下回るまでの遅延を表します。

t_{RECOVERY}

t_{RECOVERY}は、S_xピンの過電圧が電源電圧 + 0.5Vを下回ってから、ドレイン電圧が0Vから電源電圧の10%を上回るまでの遅延を表します。

オフ・アイソレーション

オフ状態のスイッチを通過する不要信号の大きさ。

チャージ・インジェクション

スイッチング時にデジタル入力からアナログ出力へ伝達されるグリッチ・インパルスの大きさ。

チャンネル間クロストーク

寄生容量に起因して1つのチャンネルから別のチャンネルに混入する不要信号の大きさ。

-3 dB 帯域幅

帯域幅は、出力が3dB減衰する周波数です。

オン応答

オン状態にあるスイッチの周波数応答。

挿入損失

スイッチのオン抵抗に起因する損失。

総合高調波歪み + ノイズ (THD + N)

高調波振幅とノイズの和の基本波に対する比。

AC 電源変動除去比(ACPSRR)

出力信号振幅の変調振幅に対する比。ACPSRR は、電源電圧ピンに現れるノイズとスプリアス信号がスイッチ出力へ混入するのを抑制するデバイスの能力を表します。測定のためデバイスの DC 電圧が、0.62 V p-p の正弦波で変調されます。

V_T

V_Tは過電圧保護回路が機能を開始する電圧スレッショールド。図 27 を参照してください。

動作原理

スイッチ・アーキテクチャ

ADG5412F/ADG5413Fの各チャンネルは、NDMOS トランジスタと PDMOS トランジスタの並列対から構成されています。この構造は、信号範囲で優れた性能を提供します。

ADG5412F/ADG5413Fのスイッチ・チャンネルは、 $V_{SS} \sim V_{DD}$ の電圧を持つ入力信号を加えた場合、オン抵抗が 10Ω (typ) で、スイッチの開閉が該当する制御ピン IN_x から制御される、汎用のスイッチとして動作します。

内部に付加された回路により、ソース・ピンの電圧を V_{DD} および V_{SS} と比較することで、過電圧入力を検出するスイッチとして検出動作させることができます。信号が電源電圧を電圧スレッシュホールド V_T だけ上回るとその信号は過電圧と見なされます。スレッシュホールド電圧は代表値が 0.7 V (typ) ですが、 0.8 V (-40°C 動作) $\sim 0.6 \text{ V}$ ($+125^\circ\text{C}$ 動作) の範囲になる可能性があります。 V_T の動作温度による変化については、図 27 を参照してください。

ソース入力に加えることができる最大電圧は $+55 \text{ V}$ または -55 V です。デバイスが 25 V 以上の単電源で動作する場合、信号電源間の 80 V の最大定格に準拠させるため、最大信号レベルは $V_{DD} = 40 \text{ V}$ の時、 -55 V から -40 V へ減少します。製造プロセス構造により、チャンネルはオープン時のスイッチ間電圧 80 V に耐えることができます。これらの過電圧の制限は、電源の有無によらず適用されます。

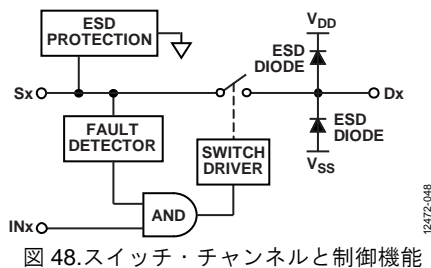


図 48. スイッチ・チャンネルと制御機能

ソース・ピンで過電圧状態が検出されると、デジタル・ロジック IN_x の状態とは無関係に、スイッチは自動的に開放状態になります。ソース・ピンとドレイン・ピンは高インピーダンスになって、スイッチに電流が流れないようにします。図 28 では、スイッチが完全にターンオフし、ドレイン電圧が負荷を通して放電するまで、ドレイン・ピン電圧がソース・ピン電圧に追従するように見えます。ドレインの最大電圧は内蔵 ESD ダイオードにより制限され、出力電圧が放電するレートは、ピンの負荷に依存します。ADG5412F/ADG5413F は、ソース・ピンとドレイン・ピン両方が過電圧保護されているデバイス ADG5412BF/ADG5413BF とピン・コンパチブルです。

過電圧状態では、ソース・ピンを流れるリーク電流は数十 μA に、ドレイン・ピンでは数 nA に、それぞれ制限されます。この機能により、スイッチおよび接続回路は大きなストレスから保護され、さらに信号源からの電流も制限します。過電圧の状態が発生した場合、過電圧入力の影響を受けないチャンネルは、クロストークの増加なく通常動作を続けます。

ESD 性能

ADG5412F/ADG5413F の ESD 定格は、人体モデル (HBM) に対して 5.5 kV です。

ドレイン・ピンには電源レールに接続された ESD 保護ダイオードが内蔵されており、これらのピンの電圧は電源電圧を超えることはできません。ソース・ピンには特別な ESD 保護が内蔵されているため、これにより信号電圧が電源電圧レベルに関係なく、 $\pm 55 \text{ V}$ に達することができます。スイッチ・チャンネルの概要については、図 48 を参照してください。

トレンチ・アイソレーション

ADG5412F/ADG5413F では、各スイッチの NMOS トランジスタと PMOS トランジスタの間には、酸化物絶縁層 (トレンチ) が設けてあります。ジャンクション毎に絶縁されているため、スイッチ内の複数のトランジスタ間に発生する寄生ジャンクションがなく、いかなる場合でも高いラッチアップ耐性のスイッチが得られます。これらのデバイスは、仕様の中で最も厳しい $\pm 500 \text{ mA}$ 、 1 sec 間の JESD78D ラッチアップ・テストに合格しています。

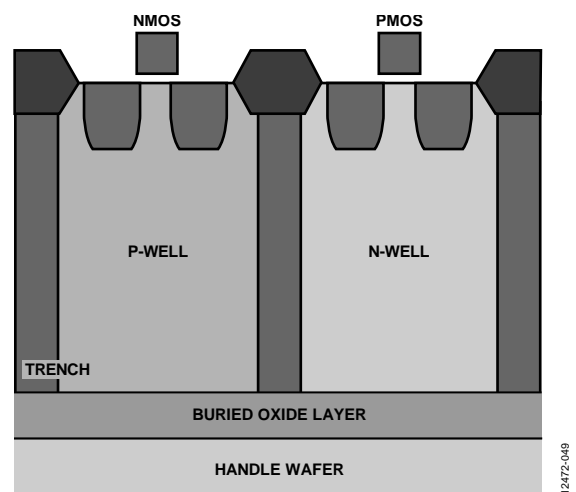


図 49. トレンチ・アイソレーション

外部故障からの保護機能

ソースのスイッチ入力での電圧が V_{DD} または V_{SS} を V_T だけ上回ると、スイッチがターンオフします。デバイスに電源が加わっていない場合は、スイッチは常にオフ状態を維持します。スイッチ入力はデジタル入力状態または負荷抵抗に無関係に高インピーダンスを維持し、出力は仮想的な断線として機能します。ソース・ピンと電源ピンとの最大定各 80 V の制限を満たすかぎり、電源ありおよび電源なしどちらの状態でも、+55 V および -55 V までの信号レベルが阻止されます。

パワーオン保護機能

スイッチがオン状態であるためには、次の3つの条件を満たす必要があります。

- $V_{DD} - V_{SS} \geq 8 \text{ V}$
- $V_{SS} - V_T < \text{入力信号} < V_{DD} + V_T$
- デジタル・ロジック制御入力 IN_x がターンオン

スイッチがターンオンすると、電源レールまでの信号レベルが通過できます。

スイッチは、 V_{DD} または V_{SS} をスレッショルド電圧 V_T だけ上回るアナログ入力に応答してターンオフします。絶対入力電圧制限値は -55 V および +55 V で、ソース・ピンと電源レール間の 80 V 制限を間も羅ねければなりません。スイッチは、ソース・ピンの電圧が $V_{DD} \sim V_{SS}$ の範囲に戻るまでオフを維持します。

$\pm 15 \text{ V}$ の両電源を使う場合の障害検出応答時間 ($t_{RESPONSE}$) は 460 ns (typ) で、障害復帰からの回復時間 ($t_{RECOVERY}$) は 720 ns です。これらは、電源電圧と出力負荷条件により変わります。

いずれかのソース入力が $\pm 55 \text{ V}$ を超えると、デバイスの ESD 保護回路が損傷を受けることがあります。

スイッチ・チャンネル間の最大ストレスは 80 V です。このため、デバイスをマルチプレクス構成で使用し、かつ 1 チャンネルがオンで、別のチャンネルが故障状態にあるときは、この制限に注意する必要があります。

例えば、デバイスが図 50 に示すマルチプレクス構成にあるケースを考えます。

- $V_{DD}/V_{SS} = \pm 22 \text{ V}$ 、 $S1 = 22 \text{ V}$ 、すべてのスイッチがオン
- $D1$ は外部で $D2$ とマルチプレクスされるため、 $D1$ および $D2 = 22 \text{ V}$
- $S2$ では -55 V 故障、 $S3$ では +55 V 故障
- $S2$ と $D1$ の間の電圧、または $S2$ と $D2$ の間の電圧 = $+22 \text{ V} - (-55 \text{ V}) = +77 \text{ V}$
- $S3$ と $D3$ の間の電圧 = $55 \text{ V} - 0 \text{ V} = 55 \text{ V}$

これらの計算はすべてデバイスの仕様を満たしています。すなわち、オン・ソース入力では 55 V の最大故障過電圧、オフ・スイッチ・チャンネル間電圧は最大 80 V です。

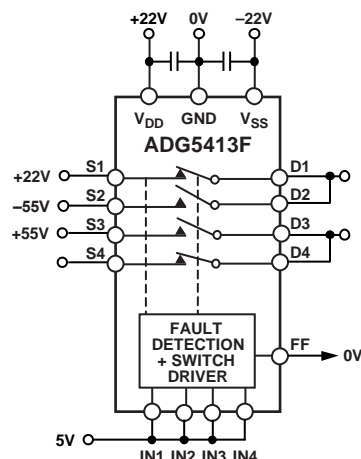


図 50. 過電圧状態にあるマルチプレクス構成の ADG5413F

パワーオフ時の保護機能

電源入力がないとき、スイッチはオフ状態を維持し、スイッチ入力は高インピーダンスになります。この状態により、電流が流れないようにして、スイッチまたは後段の回路に対する損傷を防止します。スイッチ出力は、仮想的な断線として機能します。

V_{DD} と V_{SS} 電源が 0 V であるかフローティングであるかに無関係に、スイッチはオフ状態を維持します。正しい動作のためには、常に GND リファレンスが接続され在する必要があります。電源がない状態では、 $\pm 55 \text{ V}$ までの信号レベルが阻止されます。

デジタル入力保護機能

ADG5412F/ADG5413F は、電源なしでもデバイスへ入力されるデジタル信号に耐えることができます。デバイスに電源がない場合、デジタル・ロジック入力信号の状態に無関係にスイッチはオフ状態を維持します。

デジタル入力は、最大 44 V の正側過電圧に対して保護されていますが、負側過電圧に対して保護されていません。GND に接続された ESD 保護ダイオードが、デジタル入力にあります。

過電圧堅守表示割込みフラグ

ADG5412F/ADG5413F のソース入力電圧が連続的にモニタされて、スイッチ状態がアクティブ・ローのデジタル出力ピン FF に出力されます。

FF ピン電圧は、ソース入力ピン電圧が障害状態にあるか否かを表示します。FF ピン出力は、すべてのソース・ピンが通常動作範囲内にある場合、公称 3 V となります。いずれかのソース・ピン電圧が、電源電圧を V_T だけ上回ると、FF 出力は 0.8 V より低くなります。

アプリケーション情報

スイッチとマルチプレクサの過電圧保護ファミリーは、計装用、工業用、車載用、航空宇宙用、さらに過電圧信号が存在し、かつその過電圧信号以後もシステムが動作を維持しなければならないその他の厳しい環境に対して、強固なソリューションを提供します。

電源レール

デバイスの正常動作を保証するためには、0.1 μF のデカップリング・コンデンサが必要です。

ADG5412F/ADG5413F は、 $\pm 5\text{ V} \sim \pm 22\text{ V}$ の両電源で動作することができます。V_{DD} と V_{SS} の電源は対称である必要はありませんが、V_{DD} \sim V_{SS} の間の範囲は、44 V を超えることはできません。また、ADG5412F/ADG5413F は V_{SS} を GND に接続した 8 V \sim 44 V の単電源で動作することもできます。

これらのデバイスは、 $\pm 15\text{ V}$ 、 $\pm 20\text{ V}$ 、 $+12\text{ V}$ 、 $+36\text{ V}$ の電源範囲で仕様が規定されています。

電源シーケンスからの保護

デバイスの電源がないとき、スイッチ・チャンネルはオープンを維持します。デバイスに損傷を与えることなく、 $-55\text{ V} \sim +55\text{ V}$ の信号を加えることができます。電源が接続され、かつ適切なデジタル制御信号が IN_x ピンに入力され、さらに信号が通常動作範囲内にある場合にのみ、スイッチ・チャンネルが閉じます。外部コネクタと脆弱な部品の間には ADG5412F/ADG5413F を配置すると、電源電圧が使用可能になる前に信号をソース・ピンに入力されるシステムでの保護機能を提供します。

信号範囲

ADG5412F/ADG5413F スイッチには入力に過電圧検出回路が内蔵されています。この回路は、ソース・ピンの電圧レベルを V_{DD} および V_{SS} と比較します。過電圧から後段の回路を保護するときは、目的とした信号範囲に一致する電圧で ADG5412F/ADG5413F の電源を供給してください。オン抵抗の小さいスイッチの使用により、電源レールまでの信号をほぼ歪みなしで通過させることができます。電源レールをスレッシュホールド電圧だけ上回る信号が阻止されます。この信号ブロックが、デバイスと後段回路に対する保護を提供します。

低インピーダンス・チャンネル保護

ADG5412F/ADG5413F は、チャンネル・インピーダンスと過電圧信号に対してデリケートな部分を持つシグナル・チェーン内で保護用素子として使うことができます。これまでは多くの場合直列抵抗を使って、ストレスに敏感な部品を保護するため過電圧状態の電流を制限していました。

これらの直列抵抗はシグナル・チェーンの性能に影響を与えて、実現可能な精度を低下させていました。敏感な部品を保護するためには十分大きい直列抵抗値が必要ですが、同時にシグナル・チェーンの精度性能を損なわないように十分小さい直列抵抗値にする必要もありました。

ADG5412F/ADG5413F を使うと、これらの抵抗を省いて、回路保護を犠牲にすることなく精度性能を維持することができます。

高電圧サージ除去

ADG5412F/ADG5413F は、非常に高い電圧でのアプリケーションを対象にしていません。トランジスタの最大動作電圧は 80 V です。入力にこれ以上のブレークダウン電圧を超える過電圧が加わりそうなアプリケーションでは、過電圧サプレッサ (TVS) または同等品を使用してください。

インテリジェントな故障検出

ADG5412F/ADG5413F のデジタル出力ピン FF は、マイクロプロセッサまたは制御システムとインターフェースすることができます。割込みフラグとして使用することができます。この機能は、デバイス状態とそれに接続されるシステム状態のリアルタイム診断情報を提供します。

制御システムはデジタル割込みを使って、次のような動作を開始することができます。

- 過電圧故障源に対する問い合わせを開始します
- 過電圧に対する応答としてクリティカル・システムをシャットダウンさせます
- データ・レコーダがこれらイベント時のデータを信頼度が低い、または仕様外としてマーキング

システム電源起動シーケンス時に敏感なシステムの場合、フラグのアクティブ・ロー動作により、ADG5412F/ADG5413F がパワーアップし、かつ動作開始前にすべての入力電圧が通常動作範囲内にあることをシステムが保証できるようになります。

FF ピンは軽いプルアップが内蔵されているため、複数のデバイスを含む大きなモジュールに対して複数の信号を 1 本の割込みにとめることができます。

1 k Ω のプルアップ抵抗を使うと、回復時間 t_{DIGREC} を 60 μs (typ) から 600 ns へ短縮することができます。

高電圧、高周波の信号

図 30 に、ADG5412F/ADG5413F が対応できる電圧範囲と周波数を示します。V_{SS} \sim V_{DD} のフル信号範囲を持つ信号に対しては、周波数を 3 MHz より低く維持してください。所望周波数が 3 MHz を超える場合は、信号インテグリティを維持するため信号範囲を適切に小さくしてください。

外形寸法

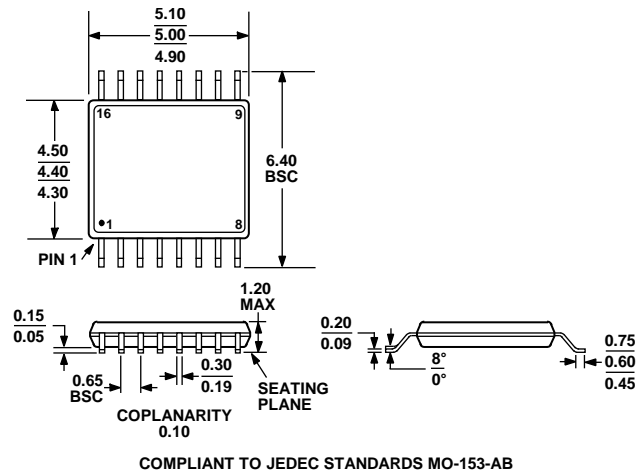


図 51.16 ピン薄型シュリンク・スモール・アウトライン・パッケージ[TSSOP]
(RU-16)
寸法: mm

オーダー・ガイド

Model ¹	Temperature Range	Package Description	Package Option
ADG5412FBRUZ	-40°C to +125°C	16-Lead Thin Shrink Small Outline Package [TSSOP]	RU-16
ADG5412FBRUZ-RL7	-40°C to +125°C	16-Lead Thin Shrink Small Outline Package [TSSOP]	RU-16
ADG5413FBRUZ	-40°C to +125°C	16-Lead Thin Shrink Small Outline Package [TSSOP]	RU-16
ADG5413FBRUZ-RL7	-40°C to +125°C	16-Lead Thin Shrink Small Outline Package [TSSOP]	RU-16

¹ Z = RoHS 準拠製品