



故障保護機能付き-0.4 pC Q_{INJ} の 8:1/デュアル4:1マルチプレクサ

データシート

ADG5208F/ADG5209F

特長

- 過電圧保護: -55 V/+55 V まで
- パワーオフ保護: -55 V/+55 V まで
- ソース・ピンでの過電圧検出
- 小さいチャージ・インジェクション(Q_{INJ}): -0.4 pC
- 小さいオン容量
 - ADG5208F: 20 pF
 - ADG5209F: 14 pF
- ラッチアップなし
- デジタル入力なしでも既知状態
- アナログ信号範囲: $V_{SS} \sim V_{DD}$
 - 両電源動作: $\pm 5 \text{ V} \sim \pm 22 \text{ V}$
 - 単電源動作: 8 V ~ 44 V
- 仕様を $\pm 15 \text{ V}$ 、 $\pm 20 \text{ V}$ 、 $+12 \text{ V}$ 、 $+36 \text{ V}$ 電源で規定

アプリケーション

- アナログ入力/出力モジュール
- プロセス制御システム/分散型制御システム
- データ・アキュイジション
- 計装機器
- 航空電子機器
- 自動テスト装置
- 通信システム
- リレーの置き換え

概要

ADG5208F と ADG5209F は、それぞれ 8:1 アナログ・マルチプレクサとデュアル 4:1 アナログ・マルチプレクサです。ADG5208F は 8 個の入力内の 1 つを共通の出力へ、ADG5209F は 4 個の差動入力内の 1 つを共通の差動出力へ、それぞれ切り替えます。両デバイスの EN 入力は、デバイスをイネーブルまたはディスエーブルするときに使います。各チャンネルはオンのとき等しく両方向に導通し、各チャンネルの入力信号範囲は電源電圧まで延びています。デジタル入力は、全動作電源範囲で 3 V ロジック入力と互換です。

電源入力がないとき、チャンネルはオフ状態を維持し、スイッチ入力は高インピーダンスになります。通常動作状態では、いずれかの S_x ピンのアナログ入力信号レベルが V_{DD} または V_{SS} を閾値電圧 (V_T) だけ上回ると、チャンネルがオフになって、ドレイン・ピンは(越された側の)電源電圧に設定されます。電源入力ありの状態および電源入力なしの状態、グラウンドに対して -55 V または +55 V までの入力信号レベルが阻止されます。

Rev. 0

アナログ・デバイセズ株式会社

機能ブロック図

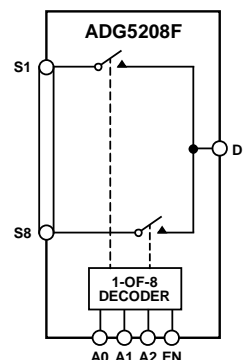


図 1. ADG5208F の機能ブロック図

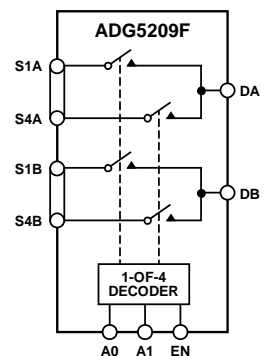


図 2. ADG5209F の機能ブロック図

これらのスイッチの容量とチャージ・インジェクションは小さいため、低グリッチ・スイッチングと高速なセットリング・タイムを必要とするデータ・アキュイジションとサンプル・アンド・ホールドのアプリケーションに最適なソリューションになっています。

製品のハイライト

- 電源レールより高い最大-55 Vおよび+55 Vまでの電圧に対してソース・ピンを保護しています。
- 電源入力なしの状態、-55 V ~ +55 V の電圧に対してソース・ピンを保護しています。
- トレンチ・アイソレーションによりラッチアップから保護します。
- 小さいチャージ・インジェクションとオン容量について最適化されています。
- ADG5208F/ADG5209F は、 $\pm 5 \text{ V} \sim \pm 22 \text{ V}$ の両電源または 8 V ~ 44 V の単電源で動作することができます。

アナログ・デバイセズ社は、提供する情報が正確で信頼できるものであることを期していますが、その情報の利用に関して、あるいは利用によって生じる第三者の特許やその他の権利の侵害に関して一切の責任を負いません。また、アナログ・デバイセズ社の特許または特許の権利の使用を明示的または暗示的に許諾するものでもありません。仕様は、予告なく変更される場合があります。本紙記載の商標および登録商標は、それぞれの所有者の財産です。※日本語版資料は REVISION が古い場合があります。最新の内容については、英語版をご参照ください。

©2015 Analog Devices, Inc. All rights reserved.

本 社 / 〒105-6891 東京都港区海岸 1-16-1 ニューピア竹芝サウスタワービル
電話 03 (5402) 8200
大阪営業所 / 〒532-0003 大阪府大阪市淀川区宮原 3-5-36 新大阪トラストタワー
電話 06 (6350) 6868

目次

特長.....	1	テスト回路.....	20
アプリケーション.....	1	用語.....	23
機能ブロック図.....	1	動作原理.....	24
概要.....	1	スイッチ・アーキテクチャ.....	24
製品のハイライト.....	1	故障保護機能.....	25
改訂履歴.....	2	アプリケーション情報.....	26
仕様.....	3	電源レール.....	26
±15 V 両電源.....	3	電源シーケンシング保護.....	26
±20 V 両電源.....	5	信号範囲.....	26
12 V 単電源.....	7	電源の推奨事項.....	26
36 V 単電源.....	9	高電圧サージ除去.....	26
チャンネルあたりの連続電流、Sx、D または Dx.....	11	高電圧、高周波の信号.....	26
絶対最大定格.....	12	外形寸法.....	27
ESD の注意.....	12	オーダー・ガイド.....	27
ピン配置およびピン機能説明.....	13		
代表的な性能特性.....	15		

改訂履歴

4/15—Revision 0: Initial Version

仕様

±15 V 両電源

特に指定がない限り、 $V_{DD} = 15\text{ V} \pm 10\%$ 、 $V_{SS} = -15\text{ V} \pm 10\%$ 、 $GND = 0\text{ V}$ 、 $C_{DECOUPLING} = 0.1\text{ }\mu\text{F}$ 。

表 1.

Parameter	+25°C	-40°C to +85°C	-40°C to +125°C	Unit	Test Conditions/Comments
ANALOG SWITCH					
Analog Signal Range			V_{DD} to V_{SS}	V	$V_{DD} = +13.5\text{ V}$, $V_{SS} = -13.5\text{ V}$, see Figure 36
On Resistance, R_{ON}	250			Ω typ	$V_S = \pm 10\text{ V}$, $I_S = -1\text{ mA}$
	270	335	395	Ω max	
	250			Ω typ	$V_S = \pm 9\text{ V}$, $I_S = -1\text{ mA}$
	270	335	395	Ω max	
On-Resistance Match Between Channels, ΔR_{ON}	2.5			Ω typ	$V_S = \pm 10\text{ V}$, $I_S = -1\text{ mA}$
	6	12	13	Ω max	
	2.5			Ω typ	$V_S = \pm 9\text{ V}$, $I_S = -1\text{ mA}$
	6	12	13	Ω max	
On-Resistance Flatness, $R_{FLAT(ON)}$	6.5			Ω typ	$V_S = \pm 10\text{ V}$, $I_S = -1\text{ mA}$
	8	9	9	Ω max	
	1.5			Ω typ	$V_S = \pm 9\text{ V}$, $I_S = -1\text{ mA}$
	3.5	4	4	Ω max	
Threshold Voltage, V_T	0.7			V typ	See Figure 28
LEAKAGE CURRENTS					
Source Off Leakage, I_S (Off)	± 0.1			nA typ	$V_{DD} = +16.5\text{ V}$, $V_{SS} = -16.5\text{ V}$ $V_S = \pm 10\text{ V}$, $V_D = \mp 10\text{ V}$, see Figure 34
	± 1	± 2	± 5	nA max	
Drain Off Leakage, I_D (Off)	± 0.1			nA typ	$V_S = \pm 10\text{ V}$, $V_D = \mp 10\text{ V}$, see Figure 34
	± 1	± 5	± 10	nA max	
Channel On Leakage, I_D (On), I_S (On)	± 0.3			nA typ	$V_S = V_D = \pm 10\text{ V}$, see Figure 35
	± 1.5	± 20	± 25	nA max	
FAULT					
Source Leakage Current, I_S With Overvoltage	± 66		± 78	μA typ	$V_{DD} = +16.5\text{ V}$, $V_{SS} = -16.5\text{ V}$, $GND = 0\text{ V}$, $V_S = \pm 55\text{ V}$, see Figure 33
	± 25		± 40	μA typ	
Power Supplies Grounded or Floating				μA typ	$V_{DD} = 0\text{ V}$ or floating, $V_{SS} = 0\text{ V}$ or floating, $GND = 0\text{ V}$, $A_X = 0\text{ V}$ or floating, $V_S = \pm 55\text{ V}$, see Figure 32
Drain Leakage Current, I_D With Overvoltage	± 10			nA typ	$V_{DD} = +16.5\text{ V}$, $V_{SS} = -16.5\text{ V}$, $GND = 0\text{ V}$, $V_S = \pm 55\text{ V}$, see Figure 33
	± 50	± 70	± 90	nA max	
Power Supplies Grounded	± 500			nA typ	$V_{DD} = 0\text{ V}$, $V_{SS} = 0\text{ V}$, $GND = 0\text{ V}$, $V_S = \pm 55\text{ V}$, $A_X = 0\text{ V}$, see Figure 32
	± 700	± 700	± 700	nA max	
Power Supplies Floating	± 50	± 50	± 50	μA typ	$V_{DD} = \text{floating}$, $V_{SS} = \text{floating}$, $GND = 0\text{ V}$, $V_S = \pm 55\text{ V}$, $A_X = 0\text{ V}$, see Figure 32
DIGITAL INPUTS					
Input Voltage High, V_{INH}			2.0	V min	$V_{IN} = V_{GND}$ or V_{DD}
			0.8	V max	
Input Current, I_{INL} or I_{INH}	± 0.7			μA typ	
	± 1.1		± 1.2	μA max	
Digital Input Capacitance, C_{IN}	5.0			pF typ	

Parameter	+25°C	-40°C to +85°C	-40°C to +125°C	Unit	Test Conditions/Comments
DYNAMIC CHARACTERISTICS¹					
Transition Time, $t_{\text{TRANSITION}}$	180			ns typ	$R_L = 1 \text{ k}\Omega$, $C_L = 35 \text{ pF}$
	230	245	260	ns max	$V_S = 8 \text{ V}$, see Figure 45
$t_{\text{ON}} (\text{EN})$	180			ns typ	$R_L = 1 \text{ k}\Omega$, $C_L = 35 \text{ pF}$
	235	250	260	ns max	$V_S = 10 \text{ V}$, see Figure 44
$t_{\text{OFF}} (\text{EN})$	95			ns typ	$R_L = 1 \text{ k}\Omega$, $C_L = 35 \text{ pF}$
	125	145	145	ns max	$V_S = 10 \text{ V}$, see Figure 44
Break-Before-Make Time Delay, t_D	130			ns typ	$R_L = 1 \text{ k}\Omega$, $C_L = 35 \text{ pF}$
			90	ns min	$V_S = 10 \text{ V}$, see Figure 43
Overvoltage Response Time, t_{RESPONSE}	90			ns typ	$R_L = 1 \text{ k}\Omega$, $C_L = 5 \text{ pF}$, see Figure 41
	115	130	130	ns max	
Overvoltage Recovery Time, t_{RECOVERY}	745			ns typ	$R_L = 1 \text{ k}\Omega$, $C_L = 5 \text{ pF}$, see Figure 42
	945	965	970	ns max	
Charge Injection, Q_{INJ}	-0.4			pC typ	$V_S = 0 \text{ V}$, $R_S = 0 \Omega$, $C_L = 1 \text{ nF}$, see Figure 46
Off Isolation	-76			dB typ	$R_L = 50 \Omega$, $C_L = 5 \text{ pF}$, $f = 1 \text{ MHz}$, see Figure 38
Channel-to-Channel Crosstalk					$R_L = 50 \Omega$, $C_L = 5 \text{ pF}$, $f = 1 \text{ MHz}$, see Figure 40
Adjacent Channels	-75			dB typ	
Nonadjacent Channels	-88			dB typ	
Total Harmonic Distortion Plus Noise, THD + N	0.005			% typ	$R_L = 10 \text{ k}\Omega$, $V_S = 15 \text{ V p-p}$, $f = 20 \text{ Hz to } 20 \text{ kHz}$, see Figure 37
-3 dB Bandwidth					$R_L = 50 \Omega$, $C_L = 5 \text{ pF}$, see Figure 39
ADG5208F	190			MHz typ	
ADG5209F	290			MHz typ	
Insertion Loss	10.5			dB typ	$R_L = 50 \Omega$, $C_L = 5 \text{ pF}$, $f = 1 \text{ MHz}$, see Figure 39
C_S (Off)	4			pF typ	$V_S = 0 \text{ V}$, $f = 1 \text{ MHz}$
C_D (Off)					$V_S = 0 \text{ V}$, $f = 1 \text{ MHz}$
ADG5208F	13			pF typ	
ADG5209F	8			pF typ	
C_D (On), C_S (On)					$V_S = 0 \text{ V}$, $f = 1 \text{ MHz}$
ADG5208F	20			pF typ	
ADG5209F	14			pF typ	
POWER REQUIREMENTS					
$V_{\text{DD}} = +16.5 \text{ V}$; $V_{\text{SS}} = -16.5 \text{ V}$; $\text{GND} = 0 \text{ V}$; digital inputs = 0 V, 5 V, or V_{DD}					
Normal Mode					
I_{DD}	1.3			mA typ	
	2		2	mA max	
I_{GND}	0.75			mA typ	
	1.25		1.25	mA max	
I_{SS}	0.65			mA typ	
	0.8		0.85	mA max	
Fault Mode					$V_S = \pm 55 \text{ V}$
I_{DD}	1.6			mA typ	
	2.2		2.3	mA max	
I_{GND}	0.9			mA typ	
	1.6		1.7	mA max	
I_{SS}	0.65			mA typ	
	1.0		1.1	mA max	
$V_{\text{DD}}/V_{\text{SS}}$			± 5	V min	$\text{GND} = 0 \text{ V}$
			± 22	V max	$\text{GND} = 0 \text{ V}$

¹ 設計上保証しますが、出荷テストは行いません。

±20 V 両電源

特に指定がない限り、 $V_{DD} = 20\text{ V} \pm 10\%$ 、 $V_{SS} = -20\text{ V} \pm 10\%$ 、 $GND = 0\text{ V}$ 、 $C_{DECOUPLING} = 0.1\text{ }\mu\text{F}$ 。

表 2.

Parameter	+25°C	-40°C to +85°C	-40°C to +125°C	Unit	Test Conditions/Comments
ANALOG SWITCH					
Analog Signal Range			V_{DD} to V_{SS}	V	$V_{DD} = +18\text{ V}$, $V_{SS} = -18\text{ V}$, see Figure 36
On Resistance, R_{ON}	260			Ω typ	$V_S = \pm 15\text{ V}$, $I_S = -1\text{ mA}$
	280	345	405	Ω max	
	250			Ω typ	$V_S = \pm 13.5\text{ V}$, $I_S = -1\text{ mA}$
	270	335	395	Ω max	
On-Resistance Match Between Channels, ΔR_{ON}	2.5			Ω typ	$V_S = \pm 15\text{ V}$, $I_S = -1\text{ mA}$
	6	12	13	Ω max	
	2.5			Ω typ	$V_S = \pm 13.5\text{ V}$, $I_S = -1\text{ mA}$
On-Resistance Flatness, $R_{FLAT(ON)}$	6	12	13	Ω max	
	12.5			Ω typ	$V_S = \pm 15\text{ V}$, $I_S = -1\text{ mA}$
	14	15	15	Ω max	
	1.5			Ω typ	$V_S = \pm 13.5\text{ V}$, $I_S = -1\text{ mA}$
Threshold Voltage, V_T	3.5	4	4	Ω max	
	0.7			V typ	See Figure 28
LEAKAGE CURRENTS					
Source Off Leakage, I_S (Off)	± 0.1			nA typ	$V_{DD} = +22\text{ V}$, $V_{SS} = -22\text{ V}$
	± 1	± 2	± 5	nA max	$V_S = \pm 15\text{ V}$, $V_D = \mp 15\text{ V}$, see Figure 34
Drain Off Leakage, I_D (Off)	± 0.1			nA typ	$V_S = \pm 15\text{ V}$, $V_D = \mp 15\text{ V}$, see Figure 34
	± 1	± 5	± 10	nA max	
Channel On Leakage, I_D (On), I_S (On)	± 0.3			nA typ	$V_S = V_D = \pm 15\text{ V}$, see Figure 35
	± 1.5	± 20	± 25	nA max	
FAULT					
Source Leakage Current, I_S With Overvoltage	± 66			μA typ	$V_{DD} = +22\text{ V}$, $V_{SS} = -22\text{ V}$, $GND = 0\text{ V}$, $V_S = \pm 55\text{ V}$, see Figure 33
	± 25			μA typ	$V_{DD} = 0\text{ V}$ or floating, $V_{SS} = 0\text{ V}$ or floating, $GND = 0\text{ V}$, $A_X = 0\text{ V}$ or floating, $V_S = \pm 55\text{ V}$, see Figure 32
Drain Leakage Current, I_D With Overvoltage	± 10			nA typ	$V_{DD} = +22\text{ V}$, $V_{SS} = -22\text{ V}$, $GND = 0\text{ V}$, $V_S = \pm 55\text{ V}$, see Figure 33
	± 2	± 2	± 2	μA max	
Power Supplies Grounded	± 500			nA typ	$V_{DD} = 0\text{ V}$, $V_{SS} = 0\text{ V}$, $GND = 0\text{ V}$, $V_S = \pm 55\text{ V}$, $A_X = 0\text{ V}$, see Figure 32
	± 700	± 700	± 700	nA max	
Power Supplies Floating	± 50	± 50	± 50	μA typ	$V_{DD} = \text{floating}$, $V_{SS} = \text{floating}$, $GND = 0\text{ V}$, $V_S = \pm 55\text{ V}$, $A_X = 0\text{ V}$, see Figure 32
DIGITAL INPUTS					
Input Voltage High, V_{INH} Low, V_{INL}			2.0	V min	
			0.8	V max	
Input Current, I_{INL} or I_{INH}	± 0.7			μA typ	$V_{IN} = V_{GND}$ or V_{DD}
	± 1.1		± 1.2	μA max	
Digital Input Capacitance, C_{IN}	5.0			pF typ	

Parameter	+25°C	-40°C to +85°C	-40°C to +125°C	Unit	Test Conditions/Comments
DYNAMIC CHARACTERISTICS¹					
Transition Time, $t_{\text{TRANSITION}}$	190			ns typ	$R_L = 1 \text{ k}\Omega$, $C_L = 35 \text{ pF}$
	245	270	285	ns max	$V_S = 10 \text{ V}$, see Figure 45
t_{ON} (EN)	185			ns typ	$R_L = 1 \text{ k}\Omega$, $C_L = 35 \text{ pF}$
	250	270	280	ns max	$V_S = 10 \text{ V}$, see Figure 44
t_{OFF} (EN)	95			ns typ	$R_L = 1 \text{ k}\Omega$, $C_L = 35 \text{ pF}$
	120	145	145	ns max	$V_S = 10 \text{ V}$, see Figure 44
Break-Before-Make Time Delay, t_D	140			ns typ	$R_L = 1 \text{ k}\Omega$, $C_L = 35 \text{ pF}$
			90	ns min	$V_S = 10 \text{ V}$, see Figure 43
Overvoltage Response Time, t_{RESPONSE}	75			ns typ	$R_L = 1 \text{ k}\Omega$, $C_L = 5 \text{ pF}$, see Figure 41
	105	105	105	ns max	
Overvoltage Recovery Time, t_{RECOVERY}	820			ns typ	$R_L = 1 \text{ k}\Omega$, $C_L = 5 \text{ pF}$, see Figure 42
	1100	1250	1400	ns max	
Charge Injection, Q_{INJ}	-0.8			pC typ	$V_S = 0 \text{ V}$, $R_S = 0 \Omega$, $C_L = 1 \text{ nF}$, see Figure 46
Off Isolation	-76			dB typ	$R_L = 50 \Omega$, $C_L = 5 \text{ pF}$, $f = 1 \text{ MHz}$, see Figure 38
Channel-to-Channel Crosstalk					$R_L = 50 \Omega$, $C_L = 5 \text{ pF}$, $f = 1 \text{ MHz}$, see Figure 40
	Adjacent Channels	-75		dB typ	
Nonadjacent Channels	-88			dB typ	
Total Harmonic Distortion Plus Noise, THD + N	0.005			% typ	$R_L = 10 \text{ k}\Omega$, $V_S = 20 \text{ V p-p}$, $f = 20 \text{ Hz to } 20 \text{ kHz}$, see Figure 37
-3 dB Bandwidth					$R_L = 50 \Omega$, $C_L = 5 \text{ pF}$, see Figure 39
	ADG5208F	190		MHz typ	
ADG5209F	290			MHz typ	
Insertion Loss	10.5			dB typ	$R_L = 50 \Omega$, $C_L = 5 \text{ pF}$, $f = 1 \text{ MHz}$, see Figure 39
C_S (Off)	4			pF typ	$V_S = 0 \text{ V}$, $f = 1 \text{ MHz}$
C_D (Off)					$V_S = 0 \text{ V}$, $f = 1 \text{ MHz}$
	ADG5208F	12		pF typ	
ADG5209F	8			pF typ	
C_D (On), C_S (On)					$V_S = 0 \text{ V}$, $f = 1 \text{ MHz}$
	ADG5208F	19		pF typ	
ADG5209F	14			pF typ	
POWER REQUIREMENTS					
$V_{\text{DD}} = +22 \text{ V}$; $V_{\text{SS}} = -22 \text{ V}$; $\text{GND} = 0 \text{ V}$; digital inputs = 0 V, 5 V, or V_{DD}					
Normal Mode	I_{DD}	1.3	2	mA typ	
				mA max	
I_{GND}	0.75	1.25	mA typ		
	1.25		mA max		
I_{SS}	0.65	0.85	mA typ		
	0.8		mA max		
Fault Mode $V_S = \pm 55 \text{ V}$					
I_{DD}	1.6	2.3	mA typ		
	2.2		mA max		
I_{GND}	0.9	1.7	mA typ		
	1.6		mA max		
I_{SS}	0.65	1.1	mA typ		
	1.0		mA max		
$V_{\text{DD}}/V_{\text{SS}}$			± 5	V min	$\text{GND} = 0 \text{ V}$
			± 22	V max	$\text{GND} = 0 \text{ V}$

¹ 設計上保証しますが、出荷テストは行いません。

12 V 単電源

特に指定がない限り、 $V_{DD} = 12\text{ V} \pm 10\%$ 、 $V_{SS} = 0\text{ V}$ 、 $GND = 0\text{ V}$ 、 $C_{DECOUPLING} = 0.1\text{ }\mu\text{F}$ 。

表 3.

Parameter	+25°C	-40°C to +85°C	-40°C to +125°C	Unit	Test Conditions/Comments
ANALOG SWITCH					
ANALOG SWITCH					$V_{DD} = 10.8\text{ V}$, $V_{SS} = 0\text{ V}$, see Figure 36
Analog Signal Range			0 V to V_{DD}	V	
On Resistance, R_{ON}	630			Ω typ	$V_S = 0\text{ V to }10\text{ V}$, $I_S = -1\text{ mA}$
	690	710	730	Ω max	
	270			Ω typ	$V_S = 3.5\text{ V to }8.5\text{ V}$, $I_S = -1\text{ mA}$
	290	355	410	Ω max	
On-Resistance Match Between Channels, ΔR_{ON}	6			Ω typ	$V_S = 0\text{ V to }10\text{ V}$, $I_S = -1\text{ mA}$
	17	19	19	Ω max	
	3			Ω typ	$V_S = 3.5\text{ V to }8.5\text{ V}$, $I_S = -1\text{ mA}$
	6.5	11	12	Ω max	
On-Resistance Flatness, $R_{FLAT(ON)}$	380			Ω typ	$V_S = 0\text{ V to }10\text{ V}$, $I_S = -1\text{ mA}$
	440	460	460	Ω max	
	25			Ω typ	$V_S = 3.5\text{ V to }8.5\text{ V}$, $I_S = -1\text{ mA}$
	27	28	28	Ω max	
Threshold Voltage, V_T	0.7			V typ	See Figure 28
LEAKAGE CURRENTS					
Source Off Leakage, I_S (Off)	± 0.1			nA typ	$V_{DD} = 13.2\text{ V}$, $V_{SS} = 0\text{ V}$
	± 1	± 2	± 5	nA max	$V_S = 1\text{ V}/10\text{ V}$, $V_D = 10\text{ V}/1\text{ V}$, see Figure 34
Drain Off Leakage, I_D (Off)	± 0.1			nA typ	$V_S = 1\text{ V}/10\text{ V}$, $V_D = 10\text{ V}/1\text{ V}$, see Figure 34
	± 1	± 5	± 10	nA max	
Channel On Leakage, I_D (On), I_S (On)	± 0.3			nA typ	$V_S = V_D = 1\text{ V}/10\text{ V}$, see Figure 35
	± 1.5	± 20	± 25	nA max	
FAULT					
Source Leakage Current, I_S					
With Overvoltage	± 63			μA typ	$V_{DD} = 13.2\text{ V}$, $V_{SS} = 0\text{ V}$, $GND = 0\text{ V}$, $V_S = \pm 55\text{ V}$, see Figure 33
Power Supplies Grounded or Floating	± 25			μA typ	$V_{DD} = 0\text{ V}$ or floating, $V_{SS} = 0\text{ V}$ or floating, $GND = 0\text{ V}$, $Ax = 0\text{ V}$ or floating, $V_S = \pm 55\text{ V}$, see Figure 32
Drain Leakage Current, I_D					
With Overvoltage	± 10			nA typ	$V_{DD} = 13.2\text{ V}$, $V_{SS} = 0\text{ V}$, $GND = 0\text{ V}$, $V_S = \pm 55\text{ V}$, see Figure 33
Power Supplies Grounded	± 500	± 70	± 90	nA max	$V_{DD} = 0\text{ V}$, $V_{SS} = 0\text{ V}$, $GND = 0\text{ V}$, $V_S = \pm 55\text{ V}$, $Ax = 0\text{ V}$, see Figure 32
Power Supplies Floating	± 700	± 700	± 700	nA max	
	± 50	± 50	± 50	μA typ	$V_{DD} = \text{floating}$, $V_{SS} = \text{floating}$, $GND = 0\text{ V}$, $V_S = \pm 55\text{ V}$, $Ax = 0\text{ V}$, see Figure 32
DIGITAL INPUTS					
Input Voltage					
High, V_{INH}			2.0	V min	
Low, V_{INL}			0.8	V max	
Input Current, I_{INL} or I_{INH}	± 0.7			μA typ	$V_{IN} = V_{GND}$ or V_{DD}
	± 1.1		± 1.2	μA max	
Digital Input Capacitance, C_{IN}	5.0			pF typ	

Parameter	+25°C	-40°C to +85°C	-40°C to +125°C	Unit	Test Conditions/Comments
DYNAMIC CHARACTERISTICS¹					
Transition Time, $t_{\text{TRANSITION}}$	160			ns typ	$R_L = 1 \text{ k}\Omega$, $C_L = 35 \text{ pF}$
	200	215	230	ns max	$V_S = 8 \text{ V}$, see Figure 45
$t_{\text{ON}} (\text{EN})$	160			ns typ	$R_L = 1 \text{ k}\Omega$, $C_L = 35 \text{ pF}$
	200	220	235	ns max	$V_S = 8 \text{ V}$, see Figure 44
$t_{\text{OFF}} (\text{EN})$	130			ns typ	$R_L = 1 \text{ k}\Omega$, $C_L = 35 \text{ pF}$
	155	160	160	ns max	$V_S = 8 \text{ V}$, see Figure 44
Break-Before-Make Time Delay, t_D	95			ns typ	$R_L = 1 \text{ k}\Omega$, $C_L = 35 \text{ pF}$
			65	ns min	$V_S = 8 \text{ V}$, see Figure 43
Overvoltage Response Time, t_{RESPONSE}	110			ns typ	$R_L = 1 \text{ k}\Omega$, $C_L = 5 \text{ pF}$, see Figure 41
	145	145	145	ns max	
Overvoltage Recovery Time, t_{RECOVERY}	500			ns typ	$R_L = 1 \text{ k}\Omega$, $C_L = 5 \text{ pF}$, see Figure 42
	655	720	765	ns max	
Charge Injection, Q_{INJ}	0.9			pC typ	$V_S = 6 \text{ V}$, $R_S = 0 \Omega$, $C_L = 1 \text{ nF}$, see Figure 46
Off Isolation	-74			dB typ	$R_L = 50 \Omega$, $C_L = 5 \text{ pF}$, $f = 1 \text{ MHz}$, see Figure 38
Channel-to-Channel Crosstalk					$R_L = 50 \Omega$, $C_L = 5 \text{ pF}$, $f = 1 \text{ MHz}$, see Figure 40
Adjacent Channels	-75			dB typ	
Nonadjacent Channels	-88			dB typ	
Total Harmonic Distortion Plus Noise, THD + N	0.044			% typ	$R_L = 10 \text{ k}\Omega$, $V_S = 6 \text{ V p-p}$, $f = 20 \text{ Hz to } 20 \text{ kHz}$, see Figure 37
-3 dB Bandwidth					$R_L = 50 \Omega$, $C_L = 5 \text{ pF}$, see Figure 39
ADG5208F	175			MHz typ	
ADG5209F	270			MHz typ	
Insertion Loss	10.5			dB typ	$R_L = 50 \Omega$, $C_L = 5 \text{ pF}$, $f = 1 \text{ MHz}$, see Figure 39
C_S (Off)	4			pF typ	$V_S = 6 \text{ V}$, $f = 1 \text{ MHz}$
C_D (Off)					$V_S = 6 \text{ V}$, $f = 1 \text{ MHz}$
ADG5208F	14			pF typ	
ADG5209F	8			pF typ	
C_D (On), C_S (On)					$V_S = 6 \text{ V}$, $f = 1 \text{ MHz}$
ADG5208F	21			pF typ	
ADG5209F	14			pF typ	
POWER REQUIREMENTS					
$V_{\text{DD}} = 13.2 \text{ V}$; $V_{\text{SS}} = 0 \text{ V}$; $\text{GND} = 0 \text{ V}$; digital inputs = 0 V, 5 V, or V_{DD}					
Normal Mode					
I_{DD}	1.3			mA typ	
	2		2	mA max	
I_{GND}	0.75			mA typ	
	1.4		1.4	mA max	
I_{SS}	0.5			mA typ	
	0.65		0.7	mA max	
Fault Mode					$V_S = \pm 55 \text{ V}$
I_{DD}	1.6			mA typ	
	2.2		2.3	mA max	
I_{GND}	0.9			mA typ	
	1.6		1.7	mA max	
I_{SS}	0.65			mA typ	Digital inputs = 5 V
	1.0		1.1	mA max	$V_S = \pm 55 \text{ V}$, $V_D = 0 \text{ V}$
V_{DD}			8	V min	$\text{GND} = 0 \text{ V}$
			44	V max	$\text{GND} = 0 \text{ V}$

¹ 設計上保証しますが、出荷テストは行いません。

36 V 単電源

特に指定がない限り、 $V_{DD} = 36\text{ V} \pm 10\%$ 、 $V_{SS} = 0\text{ V}$ 、 $GND = 0\text{ V}$ 、 $C_{DECOUPLING} = 0.1\text{ }\mu\text{F}$ 。

表 4.

Parameter	+25°C	-40°C to +85°C	-40°C to +125°C	Unit	Test Conditions/Comments
ANALOG SWITCH					
ANALOG SWITCH					$V_{DD} = 32.4\text{ V}$, $V_{SS} = 0\text{ V}$, see Figure 36
Analog Signal Range			0 V to V_{DD}	V	
On Resistance, R_{ON}	310			Ω typ	$V_S = 0\text{ V}$ to 30 V, $I_S = -1\text{ mA}$
	335	415	480	Ω max	
	250			Ω typ	$V_S = 4.5\text{ V}$ to 28 V, $I_S = -1\text{ mA}$
	270	335	395	Ω max	
On-Resistance Match Between Channels, ΔR_{ON}	3			Ω typ	$V_S = 0\text{ V}$ to 30 V, $I_S = -1\text{ mA}$
	7	16	18	Ω max	
	3			Ω typ	$V_S = 4.5\text{ V}$ to 28 V, $I_S = -1\text{ mA}$
	6.5	11	12	Ω max	
On-Resistance Flatness, $R_{FLAT(ON)}$	62			Ω typ	$V_S = 0\text{ V}$ to 30 V, $I_S = -1\text{ mA}$
	70	85	100	Ω max	
	1.5			Ω typ	$V_S = 4.5\text{ V}$ to 28 V, $I_S = -1\text{ mA}$
	3.5	4	4	Ω max	
Threshold Voltage, V_T	0.7			V typ	See Figure 28
LEAKAGE CURRENTS					
Source Off Leakage, I_S (Off)	± 0.1			nA typ	$V_{DD} = 39.6\text{ V}$, $V_{SS} = 0\text{ V}$ $V_S = 1\text{ V}/30\text{ V}$, $V_D = 30\text{ V}/1\text{ V}$, see Figure 34
	± 1	± 2	± 5	nA max	
Drain Off Leakage, I_D (Off)	± 0.1			nA typ	$V_S = 1\text{ V}/30\text{ V}$, $V_D = 30\text{ V}/1\text{ V}$, see Figure 34
	± 1	± 5	± 10	nA max	
Channel On Leakage, I_D (On), I_S (On)	± 0.3			nA typ	$V_S = V_D = 1\text{ V}/30\text{ V}$, see Figure 35
	± 1.5	± 20	± 25	nA max	
FAULT					
Source Leakage Current, I_S					
With Overvoltage	± 58			μA typ	$V_{DD} = +39.6\text{ V}$, $V_{SS} = 0\text{ V}$, $GND = 0\text{ V}$, $V_S = +55\text{ V}$, -40 V, see Figure 33
Power Supplies Grounded or Floating	± 25			μA typ	$V_{DD} = 0\text{ V}$ or floating, $V_{SS} = 0\text{ V}$ or floating, $GND = 0\text{ V}$, $A_X = 0\text{ V}$ or floating, $V_S = \pm 55\text{ V}$, see Figure 32
Drain Leakage Current, I_D					
With Overvoltage	± 10			nA typ	$V_{DD} = 39.6\text{ V}$, $V_{SS} = 0\text{ V}$, $GND = 0\text{ V}$, $V_S = \pm 55\text{ V}$, see Figure 33
Power Supplies Grounded	± 500	± 70	± 90	nA max	
	± 500			nA typ	$V_{DD} = 0\text{ V}$, $V_{SS} = 0\text{ V}$, $GND = 0\text{ V}$, $V_S = +55\text{ V}$, -40 V, $A_X = 0\text{ V}$, see Figure 32
Power Supplies Floating	± 700	± 700	± 700	nA max	
	± 50	± 50	± 50	μA typ	$V_{DD} = \text{floating}$, $V_{SS} = \text{floating}$, $GND = 0\text{ V}$, $V_S = \pm 55\text{ V}$, $A_X = 0\text{ V}$, see Figure 32
DIGITAL INPUTS					
Input Voltage					
High, V_{INH}			2.0	V min	
Low, V_{INL}			0.8	V max	
Input Current, I_{INL} or I_{INH}	± 0.7			μA typ	$V_{IN} = V_{GND}$ or V_{DD}
	± 1.1		± 1.2	μA max	
Digital Input Capacitance, C_{IN}	5.0			pF typ	

Parameter	+25°C	-40°C to +85°C	-40°C to +125°C	Unit	Test Conditions/Comments
DYNAMIC CHARACTERISTICS¹					
Transition Time, $t_{\text{TRANSITION}}$	180			ns typ	$R_L = 1 \text{ k}\Omega$, $C_L = 35 \text{ pF}$
	230	245	255	ns max	$V_S = 18 \text{ V}$, see Figure 45
$t_{\text{ON}} (\text{EN})$	175			ns typ	$R_L = 1 \text{ k}\Omega$, $C_L = 35 \text{ pF}$
	225	245	260	ns max	$V_S = 18 \text{ V}$, see Figure 44
$t_{\text{OFF}} (\text{EN})$	105			ns typ	$R_L = 1 \text{ k}\Omega$, $C_L = 35 \text{ pF}$
	135	150	150	ns max	$V_S = 18 \text{ V}$, see Figure 44
Break-Before-Make Time Delay, t_D	105			ns typ	$R_L = 1 \text{ k}\Omega$, $C_L = 35 \text{ pF}$
			65	ns min	$V_S = 18 \text{ V}$, see Figure 43
Overvoltage Response Time, t_{RESPONSE}	60			ns typ	$R_L = 1 \text{ k}\Omega$, $C_L = 5 \text{ pF}$, see Figure 41
	80	85	85	ns max	
Overvoltage Recovery Time, t_{RECOVERY}	1400			ns typ	$R_L = 1 \text{ k}\Omega$, $C_L = 5 \text{ pF}$, see Figure 42
	1900	2100	2200	ns max	
Charge Injection, Q_{INJ}	-0.9			pC typ	$V_S = 18 \text{ V}$, $R_S = 0 \Omega$, $C_L = 1 \text{ nF}$, see Figure 46
Off Isolation	-75			dB typ	$R_L = 50 \Omega$, $C_L = 5 \text{ pF}$, $f = 1 \text{ MHz}$, see Figure 38
Channel-to-Channel Crosstalk					$R_L = 50 \Omega$, $C_L = 5 \text{ pF}$, $f = 1 \text{ MHz}$, see Figure 40
Adjacent Channels	-75			dB typ	
Nonadjacent Channels	-88			dB typ	
Total Harmonic Distortion Plus Noise, THD + N	0.007			% typ	$R_L = 10 \text{ k}\Omega$, $V_S = 18 \text{ V p-p}$, $f = 20 \text{ Hz to } 20 \text{ kHz}$, see Figure 37
-3 dB Bandwidth					$R_L = 50 \Omega$, $C_L = 5 \text{ pF}$, see Figure 39
ADG5208F	200			MHz typ	
ADG5209F	300			MHz typ	
Insertion Loss	10.5			dB typ	$R_L = 50 \Omega$, $C_L = 5 \text{ pF}$, $f = 1 \text{ MHz}$, see Figure 39
C_S (Off)	3			pF typ	$V_S = 18 \text{ V}$, $f = 1 \text{ MHz}$
C_D (Off)					$V_S = 18 \text{ V}$, $f = 1 \text{ MHz}$
ADG5208F	12			pF typ	
ADG5209F	7			pF typ	
C_D (On), C_S (On)					$V_S = 18 \text{ V}$, $f = 1 \text{ MHz}$
ADG5208F	19			pF typ	
ADG5209F	12			pF typ	
POWER REQUIREMENTS					
					$V_{\text{DD}} = 39.6 \text{ V}$; $V_{\text{SS}} = 0 \text{ V}$; $\text{GND} = 0 \text{ V}$; digital inputs = 0 V, 5 V, or V_{DD}
Normal Mode					
I_{DD}	1.3			mA typ	
	2		2	mA max	
I_{GND}	0.75			mA typ	
	1.4		1.4	mA max	
I_{SS}	0.5			mA typ	
	0.65		0.7	mA max	
Fault Mode					$V_S = +55 \text{ V}$, -40 V
I_{DD}	1.6			mA typ	
	2.2		2.3	mA max	
I_{GND}	0.9			mA typ	
	1.6		1.7	mA max	
I_{SS}	0.65			mA typ	
	1.0		1.1	mA max	
V_{DD}			8	V min	$\text{GND} = 0 \text{ V}$
			44	V max	$\text{GND} = 0 \text{ V}$

¹ 設計上保証しますが、出荷テストは行いません。

チャンネルあたりの連続電流、Sx、D または Dx

表 5.

Parameter	25°C	85°C	125°C	Unit	Test Conditions/Comments
ADG5208F, $\theta_{JA} = 112.6^{\circ}\text{C/W}$	27	16	8	mA max	$V_S = V_{SS}$ to $V_{DD} - 4.5\text{ V}$
	16	11	7	mA max	$V_S = V_{SS}$ to V_{DD}
ADG5209F, $\theta_{JA} = 112.6^{\circ}\text{C/W}$	20	13	8	mA max	$V_S = V_{SS}$ to $V_{DD} - 4.5\text{ V}$
	12	8	6	mA max	$V_S = V_{SS}$ to V_{DD}

絶対最大定格

特に指定のない限り、 $T_A = 25^\circ\text{C}$ 。

表 6.

Parameter	Rating
V_{DD} to V_{SS}	48 V
V_{DD} to GND	-0.3 V to +48 V
V_{SS} to GND	-48 V to +0.3 V
Sx Pins	-55 V to +55 V
Sx to V_{DD} or V_{SS}	80 V
V_S to V_D	80 V
D or Dx Pins ¹	$V_{SS} - 0.7\text{ V}$ to $V_{DD} + 0.7\text{ V}$ or 30 mA, whichever occurs first
Digital Inputs ²	GND - 0.7 V to 48 V or 30 mA, whichever occurs first
Peak Current, Sx, D, or Dx Pins	72.5 mA (pulsed at 1 ms, 10% duty cycle maximum)
Continuous Current, Sx, D, or Dx Pins	Data ³ + 15%
D or Dx Pins, Overvoltage State, Load Current	1 mA
Operating Temperature Range	-40°C to +125°C
Storage Temperature Range	-65°C to +150°C
Junction Temperature	150°C
Thermal Impedance, θ_{JA} (4-Layer Board)	112.6°C/W
Reflow Soldering Peak Temperature, Pb-Free	As per JEDEC J-STD-020

¹ Dピンと Dxピンの過電圧は内部ダイオードでクランプされます。電流は、規定された最大定格に制限してください。

² デジタル入力は ENピンと Axピンです。

³ 表 5を参照してください。

上記の絶対最大定格を超えるストレスを加えるとデバイスに恒久的な損傷を与えることがあります。この規定はストレス定格の規定のみを目的とするものであり、この仕様の動作のセクションに記載する規定値以上での製品動作を定めたものではありません。製品を長時間絶対最大定格状態に置くと製品の信頼性に影響を与えます。

同時に複数の絶対最大定格条件を適用することはできません。

ESD の注意



ESD（静電放電）の影響を受けやすいデバイスです。電荷を帯びたデバイスや回路ボードは、検知されないまま放電することがあります。本製品は当社独自の特許技術である ESD 保護回路を内蔵してはいますが、デバイスが高エネルギーの静電放電を被った場合、損傷を生じる可能性があります。したがって、性能劣化や機能低下を防止するため、ESD に対する適切な予防措置を講じることをお勧めします。

ピン配置およびピン機能説明

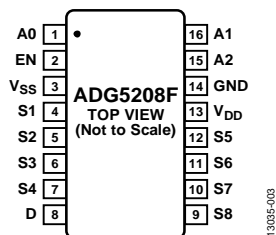


図 3. ADG5208F のピン配置

表 7. ADG5208F のピン機能説明

ピン番号	記号	説明
1	A0	ロジック・コントロール入力。
2	EN	アクティブ・ハイのデジタル入力。このピンがロー・レベルのとき、デバイスはディスエーブルされるため、すべてのスイッチがオフになります。このピンがハイ・レベルのとき、Ax ロジック入力によりオンになるスイッチが指定されます。
3	V _{SS}	負電源電位。
4	S1	過電圧保護されたソース・ピン 1。このピンは、入力または出力に設定することができます。
5	S2	過電圧保護されたソース・ピン 2。このピンは、入力または出力に設定することができます。
6	S3	過電圧保護されたソース・ピン 3。このピンは、入力または出力に設定することができます。
7	S4	過電圧保護されたソース・ピン 4。このピンは、入力または出力に設定することができます。
8	D	ドレイン・ピン。このピンは、入力または出力に設定することができます。
9	S8	過電圧保護されたソース・ピン 8。このピンは、入力または出力に設定することができます。
10	S7	過電圧保護されたソース・ピン 7。このピンは、入力または出力に設定することができます。
11	S6	過電圧保護されたソース・ピン 6。このピンは、入力または出力に設定することができます。
12	S5	過電圧保護されたソース・ピン 5。このピンは、入力または出力に設定することができます。
13	V _{DD}	正電源電位。
14	GND	グラウンド・リファレンス(0 V)。
15	A2	ロジック・コントロール入力。
16	A1	ロジック・コントロール入力。

表 8. ADG5208F の真理値表

A2	A1	A0	EN	On Switch
X ¹	X ¹	X ¹	0	None
0	0	0	1	S1
0	0	1	1	S2
0	1	0	1	S3
0	1	1	1	S4
1	0	0	1	S5
1	0	1	1	S6
1	1	0	1	S7
1	1	1	1	S8

¹ X は don't care.

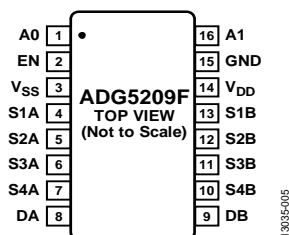


図 4. ADG5209F のピン配置

表 9. ADG5209F のピン機能説明

ピン番号	記号	説明
1	A0	ロジック・コントロール入力。
2	EN	アクティブ・ハイのデジタル入力。このピンがロー・レベルのとき、デバイスはディスエーブルされるため、すべてのスイッチがオフになります。このピンがハイ・レベルのとき、Ax ロジック入力によりオンになるスイッチが指定されます。
3	V _{SS}	負電源電位。
4	S1A	過電圧保護されたソース・ピン 1A。このピンは、入力または出力に設定することができます。
5	S2A	過電圧保護されたソース・ピン 2A。このピンは、入力または出力に設定することができます。
6	S3A	過電圧保護されたソース・ピン 3A。このピンは、入力または出力に設定することができます。
7	S4A	過電圧保護されたソース・ピン 4A。このピンは、入力または出力に設定することができます。
8	DA	ドレイン・ピン A。入力または出力に設定することができます。
9	DB	ドレイン・ピン B。入力または出力に設定することができます。
10	S4B	過電圧保護されたソース・ピン 4B。このピンは、入力または出力に設定することができます。
11	S3B	過電圧保護されたソース・ピン 3B。このピンは、入力または出力に設定することができます。
12	S2B	過電圧保護されたソース・ピン 2B。このピンは、入力または出力に設定することができます。
13	S1B	過電圧保護されたソース・ピン 1B。このピンは、入力または出力に設定することができます。
14	V _{DD}	正電源電位。
15	GND	グラウンド・リファレンス(0 V)。
16	A1	ロジック・コントロール入力。

表 10. ADG5209F の真理値表

A1	A0	EN	On Switch Pair
X ¹	X ¹	0	None
0	0	1	S1x
0	1	1	S2x
1	0	1	S3x
1	1	1	S4x

¹ X は don't care.

代表的な性能特性

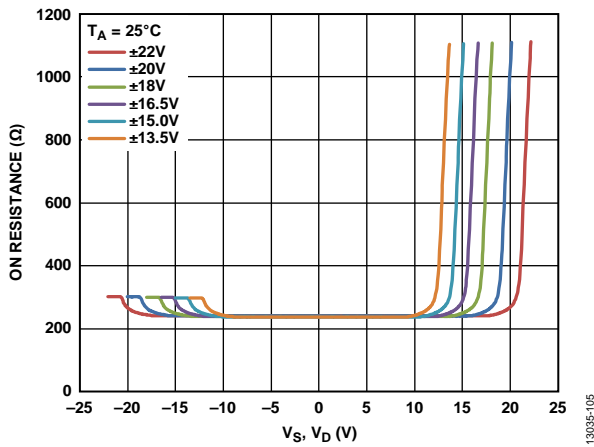


図 5. V_S 、 V_D の関数としての R_{ON} 、両電源

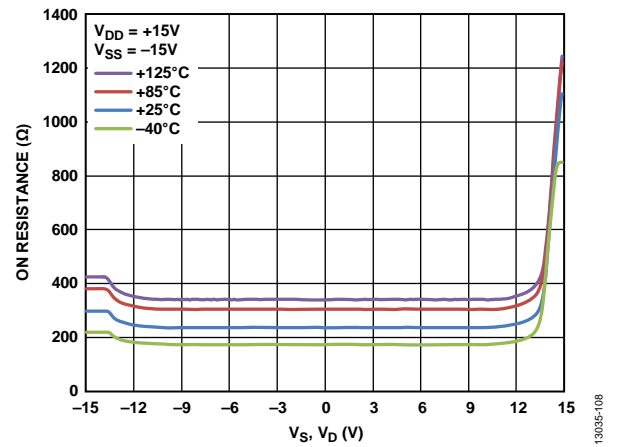


図 8. 様々な温度での V_S 、 V_D の関数としての R_{ON} ±15 V 両電源

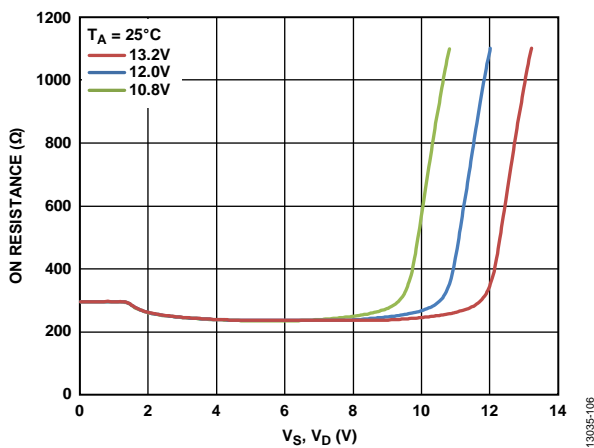


図 6. V_S 、 V_D 、12 V の関数としての R_{ON} 、単電源

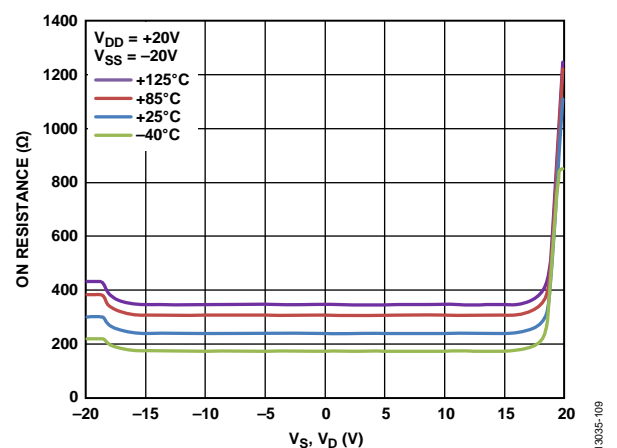


図 9. 様々な温度での V_S 、 V_D の関数としての R_{ON} ±20 V 両電源

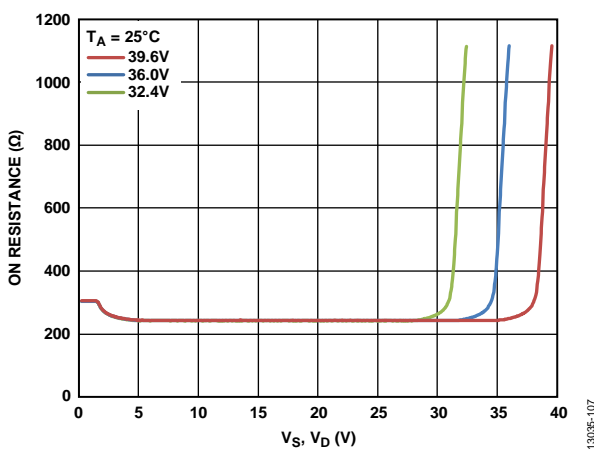


図 7. V_S 、 V_D 、36 V の関数としての R_{ON} 、単電源

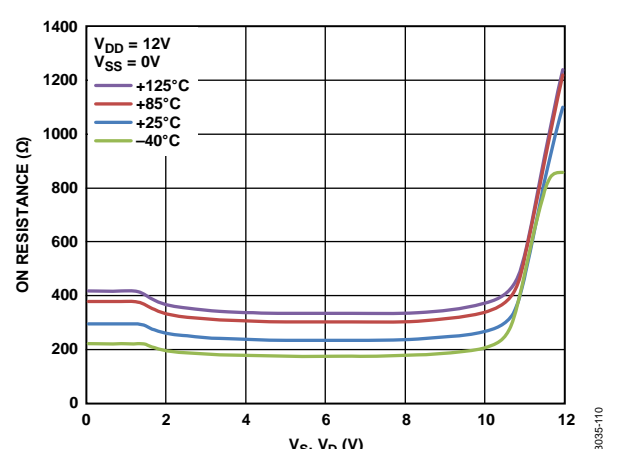


図 10. 様々な温度での V_S 、 V_D の関数としての R_{ON} 12 V 単電源

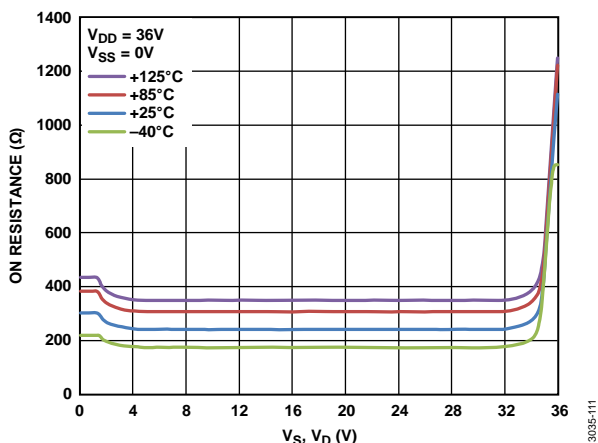


図 11. 様々な温度での V_S, V_D の関数としての R_{ON} 36 V 単電源

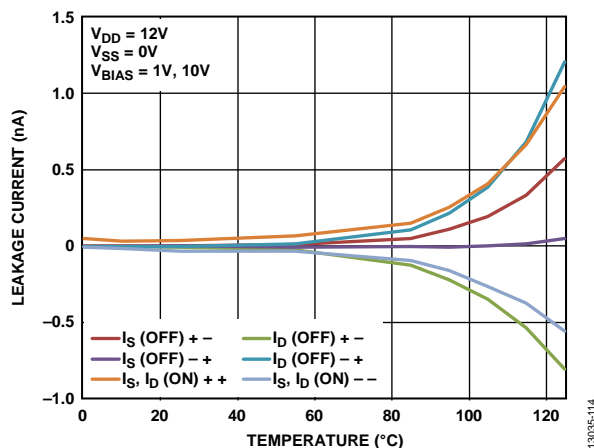


図 14. リーク電流の温度特性、12 V 単電源

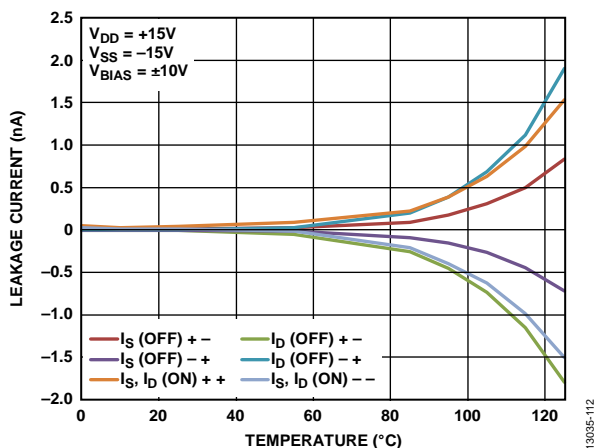


図 12. リーク電流の温度特性、±15 V 両電源

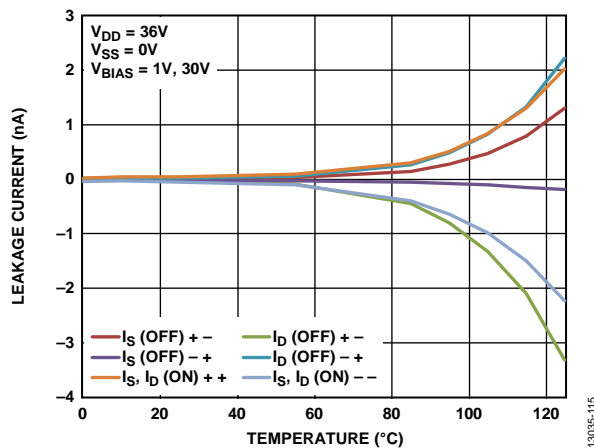


図 15. リーク電流の温度特性、36 V 単電源

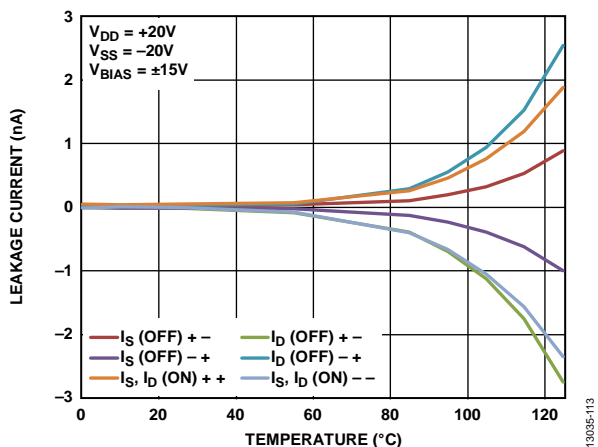


図 13. リーク電流の温度特性、±20 V 両電源

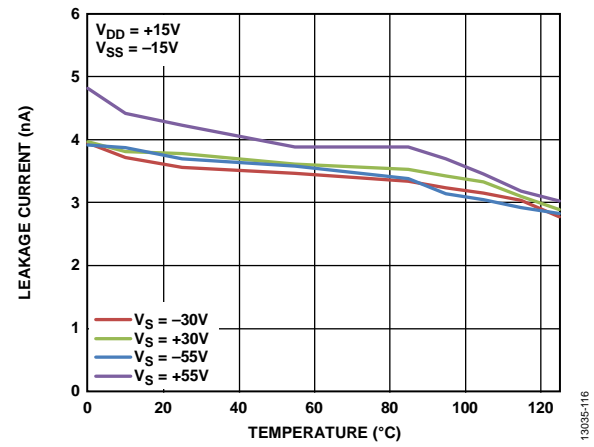


図 16. 過電圧リーク電流の温度特性、±15 V 両電源

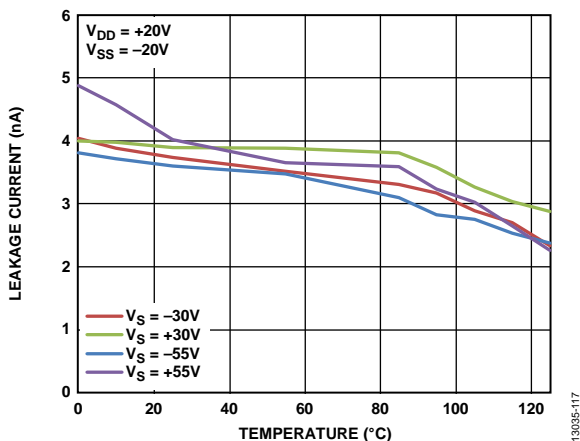


図 17. 過電圧リーク電流の温度特性、±20 V 両電源

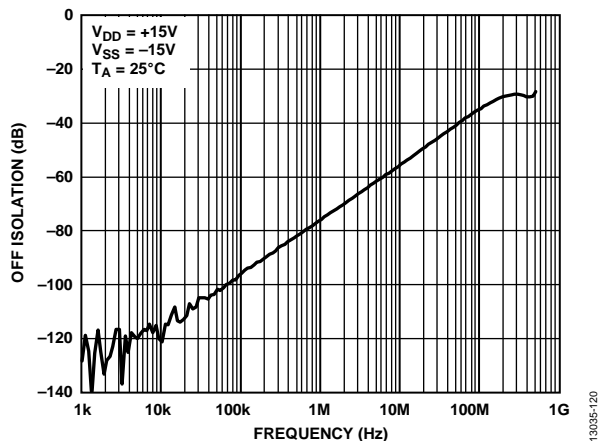


図 20. オフ時アイソレーションの周波数特性、±15 V 両電源

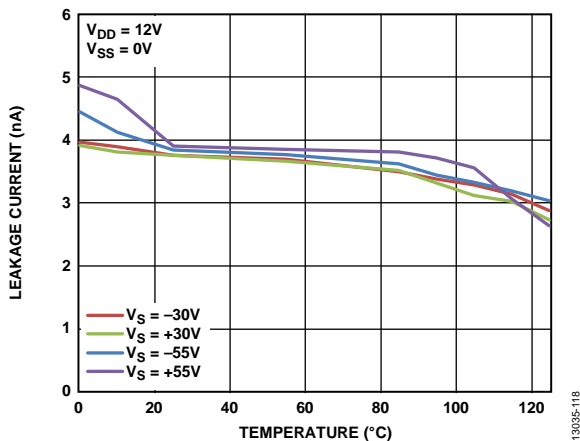


図 18. 過電圧リーク電流の温度特性、12 V 単電源

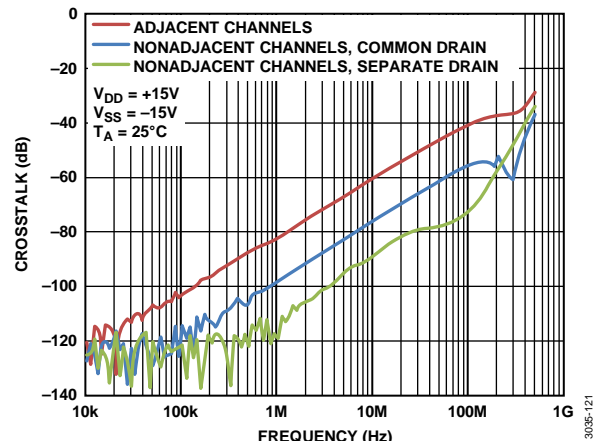


図 21. クロストークの周波数特性、±15 V 両電源

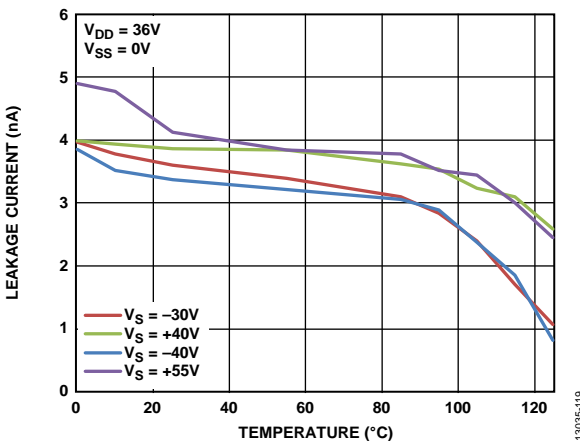


図 19. 過電圧リーク電流の温度特性、36 V 単電源

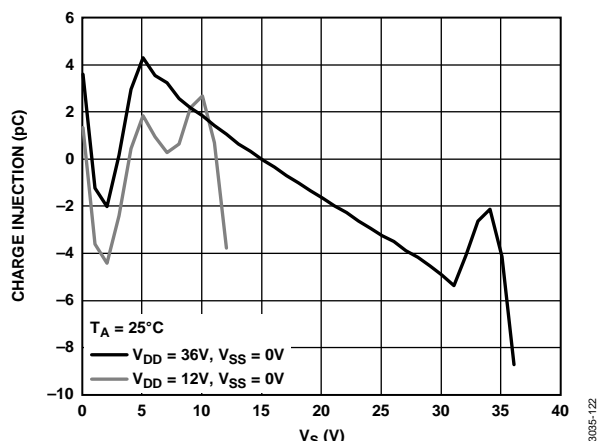


図 22. 電源電圧(V_S)対チャージ・インJECTION、単電源

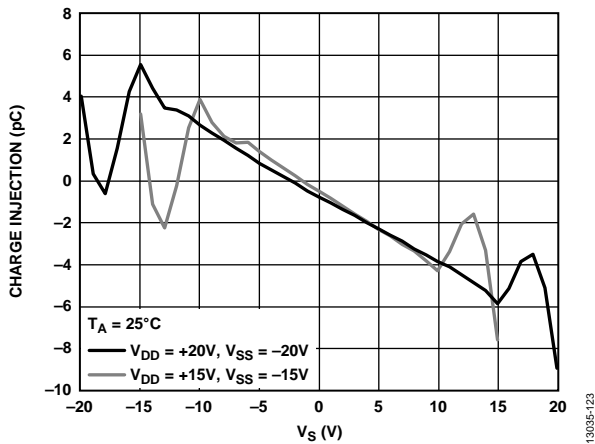


図 23. 電源電圧(V_S)対チャージ・インJECTION、両電源

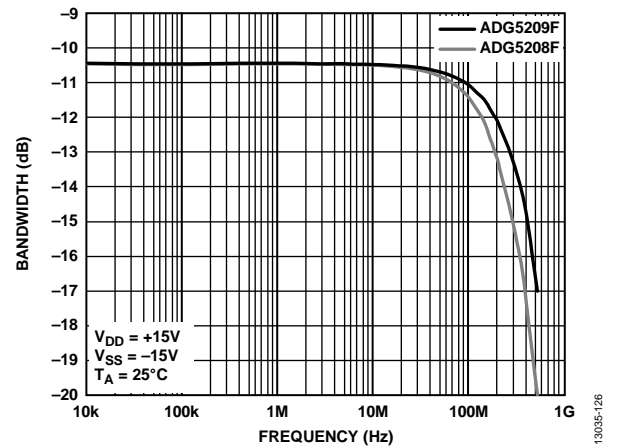


図 26. 帯域幅の周波数特性

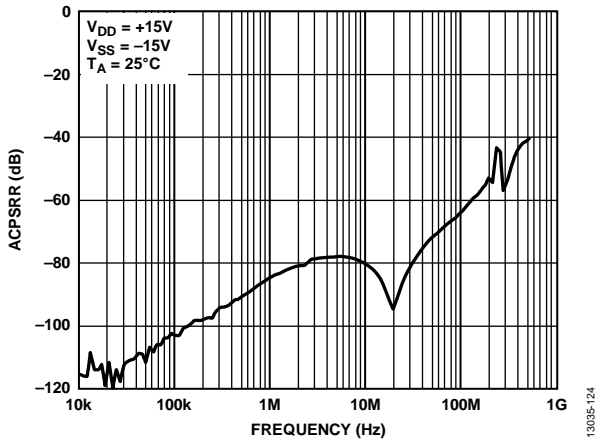


図 24. ACPSRR の周波数特性、 ± 15 V 両電源

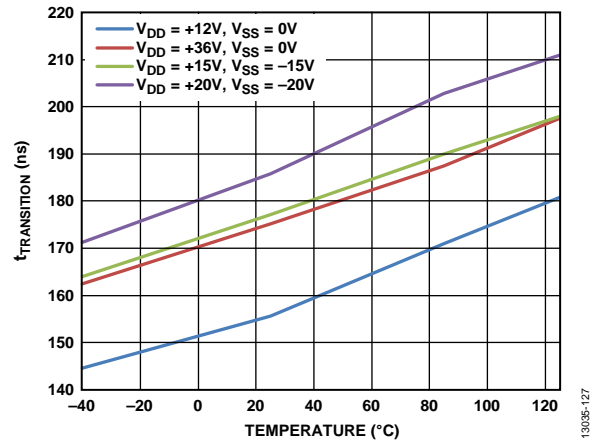


図 27. $t_{\text{TRANSITION}}$ の温度特性

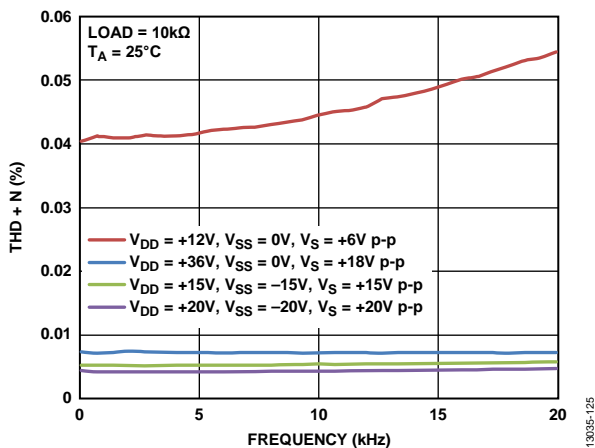


図 25. THD + N の周波数特性

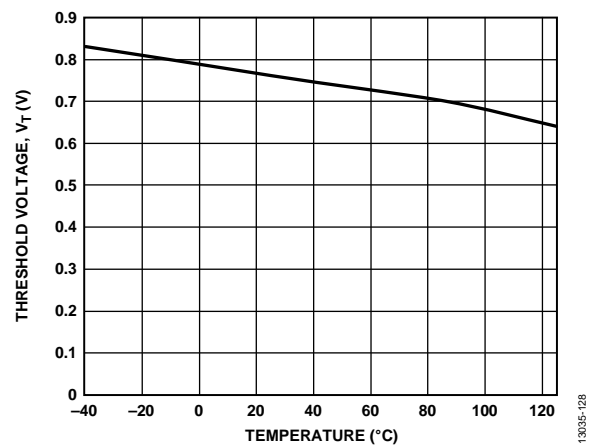


図 28. 閾値電圧 (V_T) の温度特性

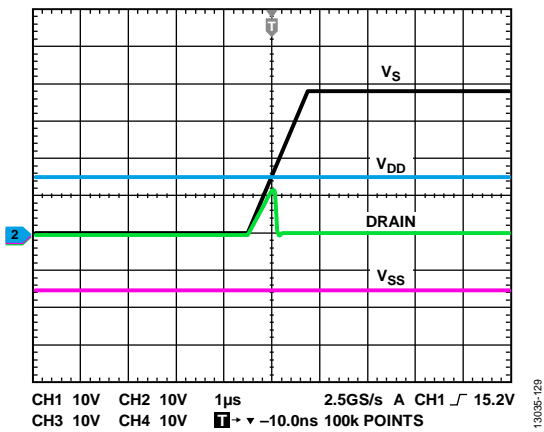


図 29. 正の過電圧に対するドレイン出力応答

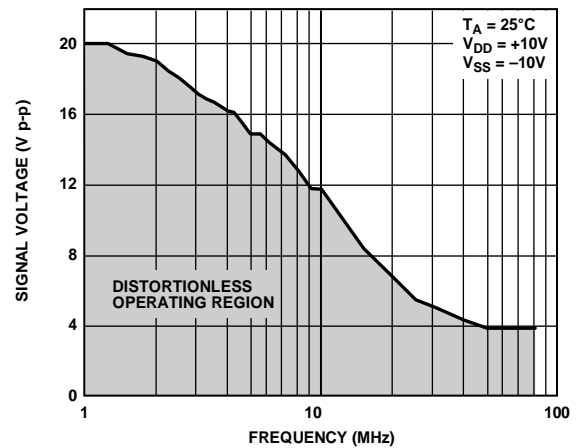


図 31. 大電圧信号トラッキングの周波数特性

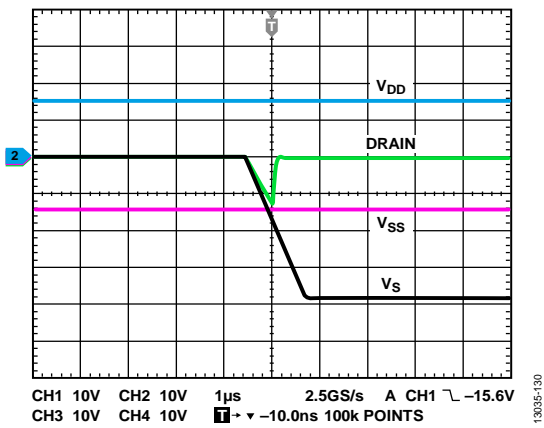


図 30. 負の過電圧に対するドレイン出力応答

テスト回路

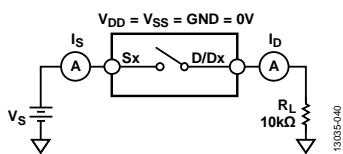


図 32. 電源オフ時のスイッチ・リーク

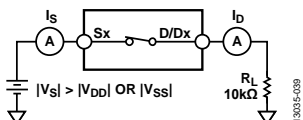


図 33. スイッチ過電圧リーク

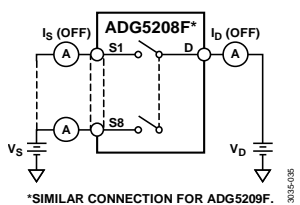


図 34. オフ時リーク

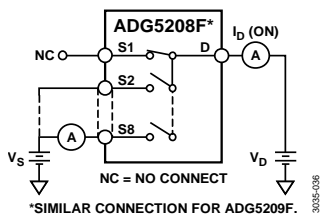


図 35. オン時リーク

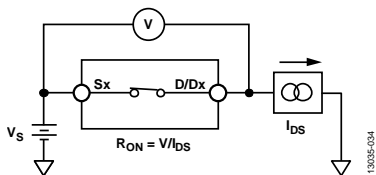


図 36. オン抵抗

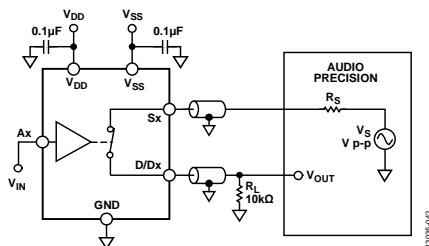


図 37. THD + N

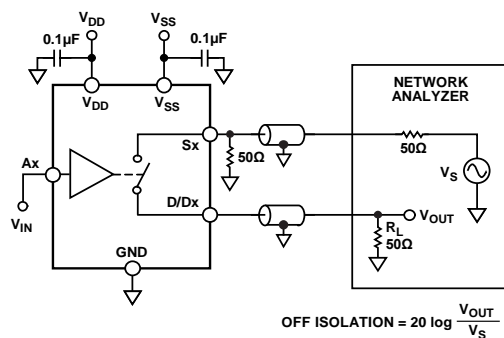


図 38. オフ時アイソレーション

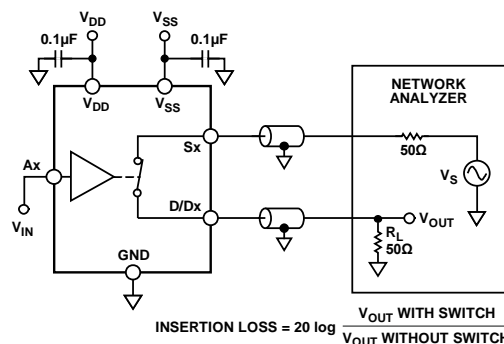


図 39. 帯域幅

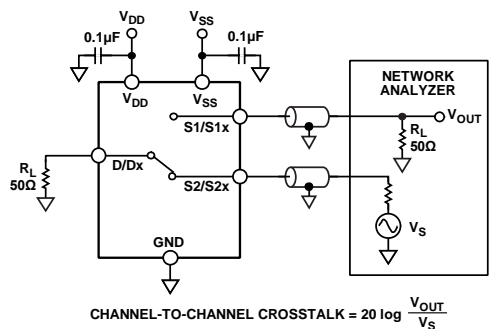


図 40. チャンネル間クロストーク

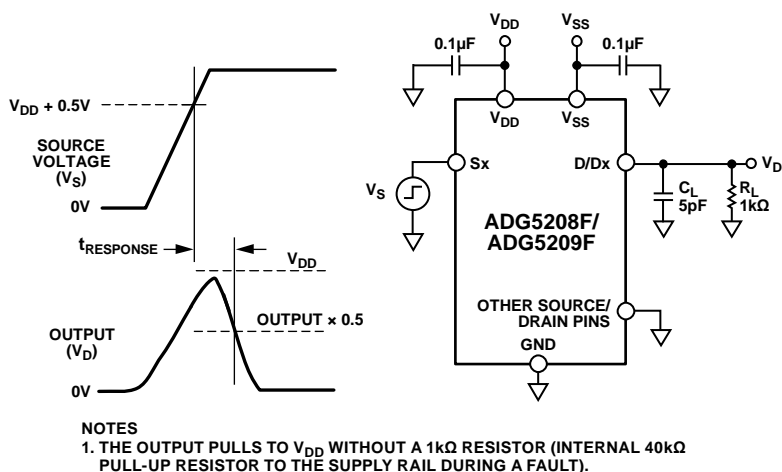


図 41. 過電圧応答時間 $t_{RESPONSE}$

13035-043

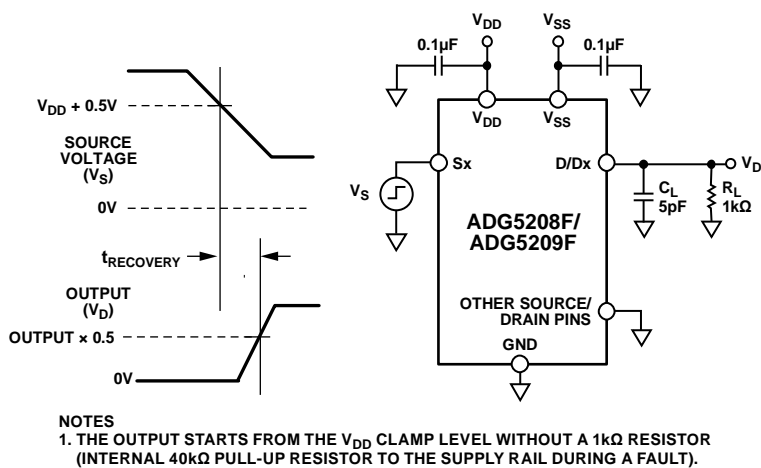


図 42. 過電圧回復時間 $t_{RECOVERY}$

13035-044

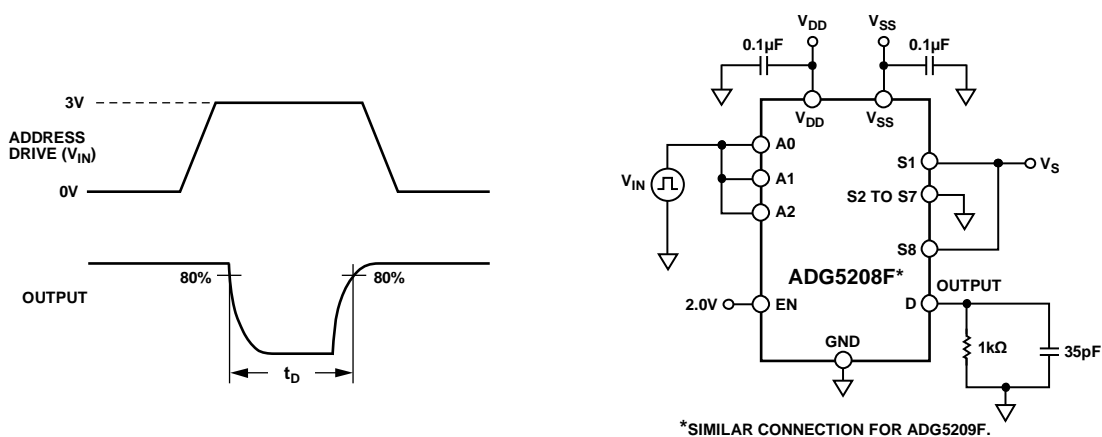


図 43. ブレーク・ビフォア・メーク時間遅延 t_d

13035-045

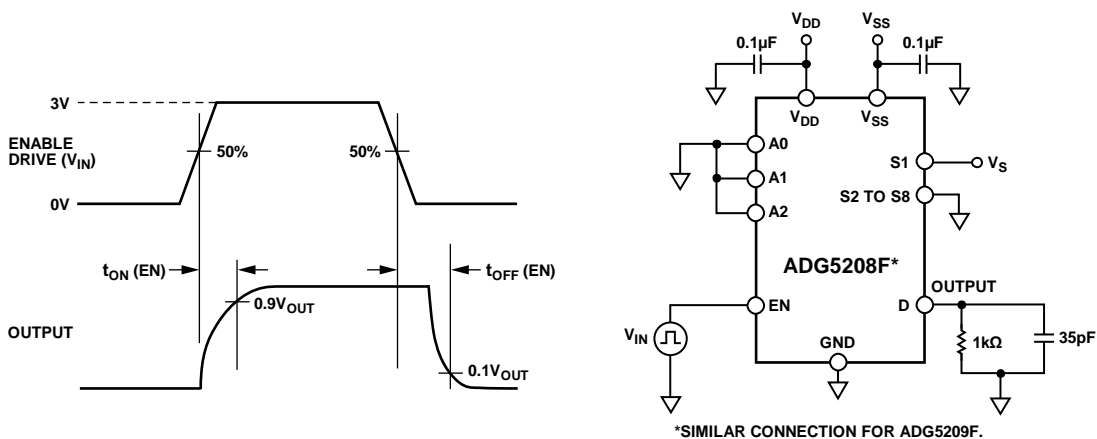


図 44. イネーブル遅延、 $t_{ON}(EN)$ 、 $t_{OFF}(EN)$

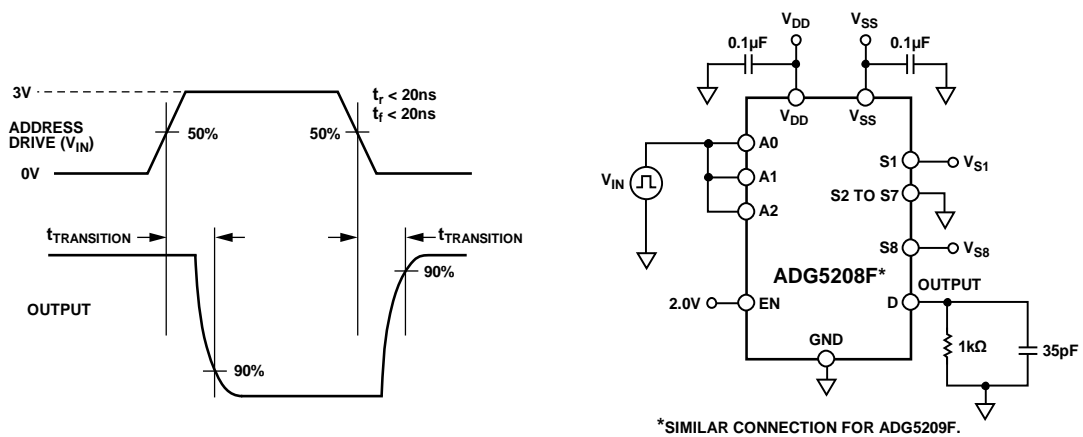


図 45. アドレス—出力間のスイッチング時間 $t_{TRANSITION}$

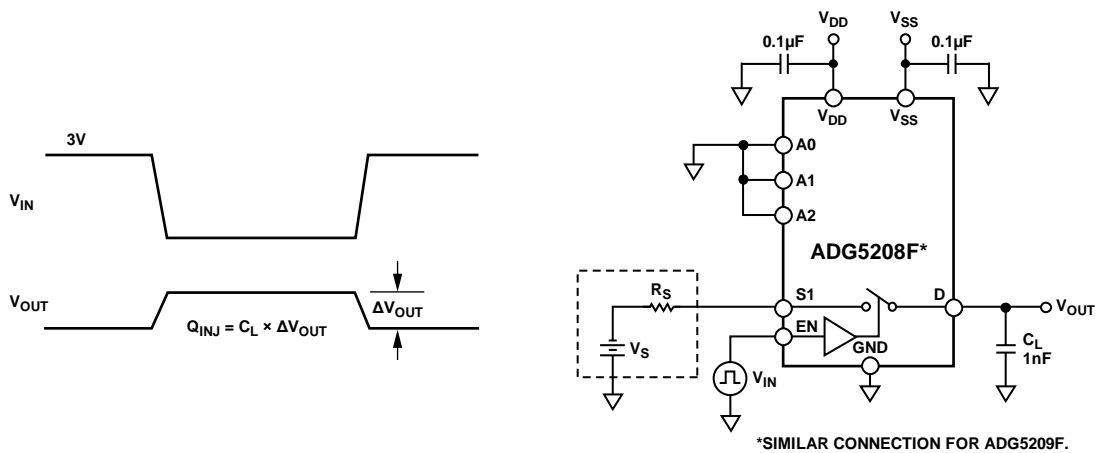


図 46. チャージ・インジェクション Q_{INJ}

用語

I_{DD}

正の電源電流。

I_{SS}

負の電源電流。

V_D、V_S

それぞれ D ピンまたは Dx ピンと Sx ピンのアナログ電圧。

R_{ON}

D ピンまたは Dx ピンと Sx ピンの間の抵抗。

ΔR_{ON}

任意の 2 チャンネル間の R_{ON} の差。

R_{FLAT(ON)}

仕様で規定されたアナログ信号範囲におけるオン抵抗の最大値と最小値の差として定義される平坦性。

I_S (Off)

スイッチ・オフ時のソース・リーク電流。

I_D (Off)

スイッチ・オフ時のドレイン・リーク電流。

I_D (On)、I_S (On)

スイッチ・オン時のチャンネル・リーク電流。

V_{INL}

ロジック 0 の最大入力電圧。

V_{INH}

ロジック 1 の最小入力電圧。

I_{INL}、I_{INH}

デジタル入力のそれぞれロー・レベルおよびハイ・レベルでの入力電流。

C_D (Off)

スイッチ・オフ時のドレイン容量。グラウンドを基準として測定。

C_S (Off)

スイッチ・オフ時のソース容量。グラウンドを基準として測定。

C_D (On)、C_S (On)

スイッチ・オン時の容量。グラウンドを基準として測定。

C_{IN}

デジタル入力容量。

t_{ON} (EN)

デジタル・コントロール入力から出力スイッチ・オンまでの遅延(図 44 参照)。

t_{OFF} (EN)

デジタル・コントロール入力から出力スイッチ・オフまでの遅延(図 44 参照)。

t_{TRANSITION}

あるアドレス状態から別のアドレス状態へ切り替わるときのデジタル入力の 50%/90% ポイントとスイッチ・オン状態との間の遅延時間。

t_D

あるアドレス状態から別のアドレス状態へ切り替わるときの両スイッチの 90% ポイント間で測定したオフ時間。

t_{RESPONSE}

ソース電圧が電源電圧を 0.5 V 上回ってから、ドレイン電圧がピーク電圧の 50% を下回るまでの遅延。

t_{RECOVERY}

Sx ピンの過電圧が電源電圧 + 0.5 V を下回ってから、ドレイン電圧が 0 V からピーク電圧の 50% を上回るまでの遅延。

オフ・アイソレーション

オフ状態のスイッチを通過する不要信号の大きさ。

チャージ・インジェクション

スイッチング時にデジタル入力からアナログ出力へ伝達されるグリッチ・インパルスの大きさ。

チャンネル間クロストーク

寄生容量に起因して 1 つのチャンネルから別のチャンネルに混入する不要信号の大きさ。

挿入損失

スイッチのオン抵抗に起因する損失。

-3 dB 帯域幅

出力が 3 dB 減衰する周波数。

AC 電源変動除去比(ACPSRR)

出力信号振幅の変調振幅に対する比。ACPSRR は、電源電圧ピンに現れるノイズとスプリアス信号がスイッチ出力へ混入するのを防止するデバイスの能力を表す。デバイスの DC 電圧が、0.62 V p-p の正弦波で変調される。

オン応答

オン状態にあるスイッチの周波数応答。

V_T

過電圧保護回路が機能を開始する電圧閾値(図 28 参照)。

全高調波歪み + ノイズ (THD + N)

高調波振幅と信号ノイズの和の基本波に対する比。

動作原理

スイッチ・アーキテクチャ

ADG5208F/ADG5209F の各チャンネルは、NDMOS トランジスタと PDMOS トランジスタの並列ペアから構成されています。この構造は、全信号範囲で優れた性能を提供します。

ADG5208F/ADG5209F チャンネルは、 $V_{SS} \sim V_{DD}$ の電圧を持つ入力信号を加えた場合、標準的なスイッチとして動作します。例えば、オン抵抗が 250Ω (typ) で、スイッチの開閉は該当するアドレス・ピンから制御されます。

追加の内部回路を使うと、ソース・ピンの電圧を V_{DD} および V_{SS} と比較することにより、過電圧入力をスイッチに検出させることができます。信号が電源電圧を電圧閾値 V_T だけ上回ると信号は過電圧と見なされます。閾値電圧は 0.7 V (typ) ですが、 0.8 V (-40°C 動作) $\sim 0.6 \text{ V}$ ($+125^\circ\text{C}$ 動作) の範囲を持つことができます。 V_T の動作温度による変化については、図 28 を参照してください。

ソース入力に加えることができる電圧は $+55 \text{ V} \sim -55 \text{ V}$ です。デバイスが 25 V 以上の単電源で動作する場合、 80 V の最大定格に準拠するため、最小信号レベルは $V_{DD} = +40 \text{ V}$ で -55 V から -40 V へ増加します。製造プロセスで形成される構造により、チャンネルはオープン時のスイッチ間電圧 80 V に耐えることができます。これらの過電圧制限は、電源の有無によらず適用されます。

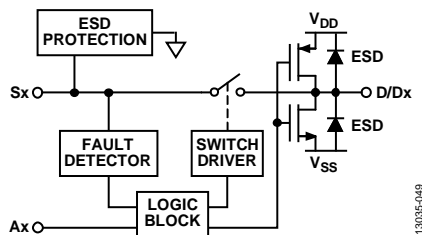


図 47. スイッチ・チャンネルと制御機能

過電圧に対する応答

ソース・ピンで過電圧状態が検出されると、デジタル・ロジック状態とは無関係に、スイッチは自動的にオープンします。ソース・ピンは高インピーダンスになり、そのソース・ピンが選択された場合、ドレイン・ピンは超過した電源電圧で駆動されます。例えば、ソース電圧が V_{DD} を超える場合、ドレイン出力は V_{DD} で駆動されます。 V_{SS} の場合も同様です。図 29 では、スイッチが完全にオフになるまで、ドレイン・ピン電圧がソース・ピン電圧に追従するように見えます。その後、ドレイン・ピンは $1 \text{ k}\Omega$ 負荷抵抗により GND に駆動されます。そうでない場合は V_{DD} 電源で駆動されます。ドレインの最大電圧は内蔵 ESD ダイオードにより制限され、出力電圧が放電するレートは、ピンの負荷に依存します。

過電圧状態では、ソース・ピンを流れるリーク電流は数十 μA に制限されます。ソース・ピンが選択されない場合、ドレイン・ピンに流れるリーク電流は数 nA になりますが、ソースが選択されると、ピンは電源レール電圧で駆動されます。ドレイン・ピンを電源レールで駆動するデバイスは、約 $40 \text{ k}\Omega$ のインピーダンスを持ちます。このため D ピンまたは Dx ピン電流は、負荷短絡状態で約 1 mA に制限されます。また、この内部インピーダンスは、故障時に必要とされる電圧レベルでドレイン・ピンを駆動するために必要な最小外付け負荷抵抗も決定します。過電圧イベントが発生した場合、過電圧入力の影響を受けないチャンネルは、クロストークの増加なく通常動作を続けます。

ESD 性能

ドレイン・ピンにはレールに接続された ESD 保護ダイオードが内蔵されており、これらのピンの電圧は電源電圧を超えることはできません。ソース・ピンには特別な ESD 保護ダイオードが内蔵されているため、これにより信号電圧が電源電圧レベルに関係なく、 $\pm 55 \text{ V}$ に達することができます。スイッチ・チャンネル機能の概要については図 47 を参照してください。

トレンチ・アイソレーション

ADG5208F/ADG5209F では、各スイッチの NDMOS トランジスタと PDMOS トランジスタの間に絶縁酸化層(トレンチ)が設けてあります。ジャンクションで絶縁されたスイッチ内の複数のトランジスタ間に発生する寄生ジャンクションがなくなるため、いかなる場合でもラッチアップのないスイッチが得られます。

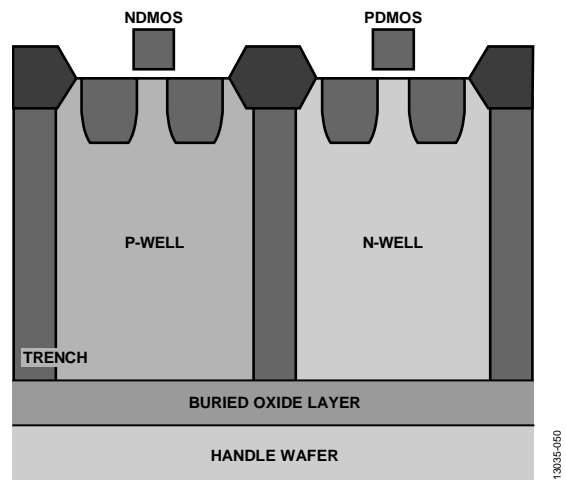


図 48. トレンチ・アイソレーション

故障保護機能

ソース入力での電圧が V_{DD} または V_{SS} を V_T だけ上回ると、スイッチがオフになります。デバイスに電源が加わっていない場合は、スイッチはオフ状態を維持します。スイッチ入力はデジタル入力状態に無関係に高インピーダンスを維持し、選択されるとドレインは V_{DD} または V_{SS} で駆動されます。ソース・ピンと電源ピン間の 80 V 制限を満たすかぎり、電源入力ありおよび電源入力なしの状態、+55 V および -55 V までの信号レベルが阻止されます。

パワーオン保護機能

スイッチがオン状態であるためには、次の3つの条件を満たす必要があります。

- $V_{DD} - V_{SS} \geq 8 \text{ V}$
- $V_{SS} - V_T < \text{入力信号} < V_{DD} + V_T$
- デジタル・ロジック制御入力はアクティブ

スイッチがオンになると、電源レールまでの信号レベルが通過します。

スイッチは、 V_{DD} または V_{SS} を閾値電圧 V_T だけ上回るアナログ入力にตอบสนองしてオフします。絶対入力電圧制限値は -55 V および +55 V で、ソース・ピンと電源レール間の 80 V 制限を維持します。スイッチは、ソース・ピンの電圧が $V_{DD} \sim V_{SS}$ の範囲に戻るまでオフを維持します。

$\pm 15 \text{ V}$ の両電源を使う場合の故障応答時間 ($t_{RESPONSE}$) は 90 ns (typ) で、故障回復時間 ($t_{RECOVERY}$) は 745 ns です。これらは、電源電圧と出力負荷条件により変わります。

いずれかのソース入力が $\pm 55 \text{ V}$ を超えると、デバイスの ESD 保護回路が損傷を受けることがあります。

スイッチ・チャンネル間の最大ストレスは 80 V です。このため、故障状態ではこの制限に注意する必要があります。

例えば、デバイスが図 49 のようにセットアップされている場合、

- $V_{DD}/V_{SS} = \pm 22 \text{ V}$ 、 $S1 = +22 \text{ V}$ 、 $S1$ を選択
- $S2$ に -55 V 故障、 $S3$ に +55 V 故障をそれぞれ設定。
- $S2$ —D 間電圧 = $+22 \text{ V} - (-55 \text{ V}) = +77 \text{ V}$ 。
- $S3$ —D 間電圧 = $55 \text{ V} - 22 \text{ V} = 33 \text{ V}$ 。

これらの計算はすべてデバイスの仕様を満たしています。すなわち、オン・ソース入力では 55 V の最大故障、オフ・スイッチ・チャンネル間は最大 80 V です。

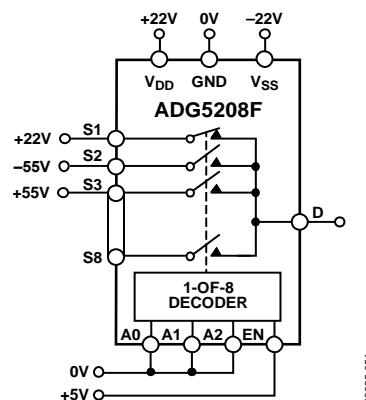


図 49. 過電圧状態の ADG5208F

パワーオフ保護機能

電源入力がないとき、スイッチはオフ状態を維持し、スイッチ入力は高インピーダンスになります。この状態は、電流が生じないようにして、スイッチまたはダウンストリーム回路に対する損傷を防止します。スイッチ出力は、仮想的な断線として機能します。

V_{DD} と V_{SS} 電源が 0 V であるかフローティングであるかに無関係に、スイッチはオフ状態を維持します。正しい動作のためには、常に GND リファレンスが存在する必要があります。電源入力がない状態で、 $\pm 55 \text{ V}$ までの信号レベルが阻止されます。

デジタル入力保護機能

ADG5208F/ADG5209F は、電源入力なしでデバイスへ入力されるデジタル信号に耐えることができます。デバイスに電源入力がない場合、デジタル・ロジック信号の状態に無関係にスイッチはオフ状態を維持します。

デジタル入力は、最大 44 V の正側故障に対して保護されていますが、負側過電圧に対して保護されていません。GND に接続された ESD 保護ダイオードは、デジタル入力にあります。

アプリケーション情報

スイッチとマルチプレクサの過電圧保護ファミリーは、計装用、工業用、車載用、航空宇宙用、さらに過電圧信号が存在し、かつその過電圧信号以後もシステムが動作を維持しなければならないその他の厳しい環境に対して、強固なソリューションを提供します。

電源レール

デバイスの正常動作を保証するためには、0.1 μF のデカップリング・コンデンサが必要です。

ADG5208F/ADG5209F は、 $\pm 5\text{ V}$ ~ $\pm 22\text{ V}$ の両電源で動作することができます。V_{DD} と V_{SS} の電源は対称である必要はありませんが、V_{DD} と V_{SS} の範囲は 44 V を超えることはできません。また、ADG5208F/ADG5209F は V_{SS} を GND に接続した 8 V ~ 44 V の単電源で動作することもできます。

これらのデバイスは、 $\pm 15\text{ V}$ 、 $\pm 20\text{ V}$ 、 $+12\text{ V}$ 、 $+36\text{ V}$ の電源範囲で仕様が規定されています。

電源シーケンシング保護

デバイスの電源入力がないとき、スイッチ・チャンネルはオープンを維持します。デバイスに損傷を与えることなく、 -55 V ~ $+55\text{ V}$ の信号を加えることができます。電源が接続され、かつ適切なデジタル制御信号がアドレス・ピンに入力され、さらに信号が通常動作範囲内にある場合にのみ、スイッチ・チャンネルが閉じます。外部コネクタと敏感な部品の間、ADG5208F/ADG5209F を配置すると、電源電圧が使用可能になる前に信号をソース・ピンに入力するシステムで保護機能を実現できます。

信号範囲

ADG5208F/ADG5209F スイッチには入力に過電圧検出回路が内蔵されています。この回路は、ソース・ピンの電圧レベルを V_{DD} および V_{SS} と比較します。過電圧からダウンストリーム回路を保護するときは、目的とした信号範囲に一致する電圧で ADG5208F/ADG5209F の電源を供給してください。保護アーキテクチャの追加により、電源レールまでの信号が通過でき、電源レールを閾値電圧だけ上回る信号は阻止されます。この信号ブロックが、デバイスとダウンストリーム回路に対する保護を提供します。

電源の推奨事項

アナログ・デバイセズは、大部分の高性能シグナル・チェーンの条件を満たす広範囲なパワーマネジメント製品を提供しています。

両電源ソリューションの例を図 50 に示します。ADP7118 と ADP7182 を使って、ADP5070 デュアル・スイッチング・レギュレータ出力からクリーンな正電源と負電源を生成することができます。これらの電源を使って、代表的なシグナル・チェーン内で ADG5208F/ADG5209F アンプ、および/または高精度コンバータに電源を供給することができます。

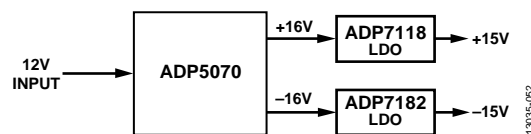


図 50. 両電源ソリューション

表 11. 推奨パワーマネジメント・デバイス

Product	Description
ADP5070	1 A/0.6 A, dc-to-dc switching regulator with independent positive and negative outputs
ADP7118	20 V, 200 mA, low noise, CMOS LDO
ADP7142	40 V, 200 mA, low noise, CMOS LDO
ADP7182	-28 V, -200 mA, low noise, linear regulator

高電圧サージ除去

ADG5208F/ADG5209F は、非常に高い電圧でのアプリケーションを対象にしていません。トランジスタの最大動作電圧は 80 V です。入力にブレイクダウン電圧を超える過電圧が印加される可能性のあるアプリケーションでは、過渡電圧サプレッサ (TVS) または同等品を使用してください。

高電圧、高周波の信号

図 31 に、ADG5208F/ADG5209F が対応できる電圧範囲と周波数を示します。V_{SS} ~ V_{DD} のフル信号範囲を持つ信号に対しては、周波数を 1 MHz より低く維持してください。所望周波数が 1 MHz を超える場合は、信号インテグリティを維持するため信号範囲を適切に小さくしてください。

外形寸法

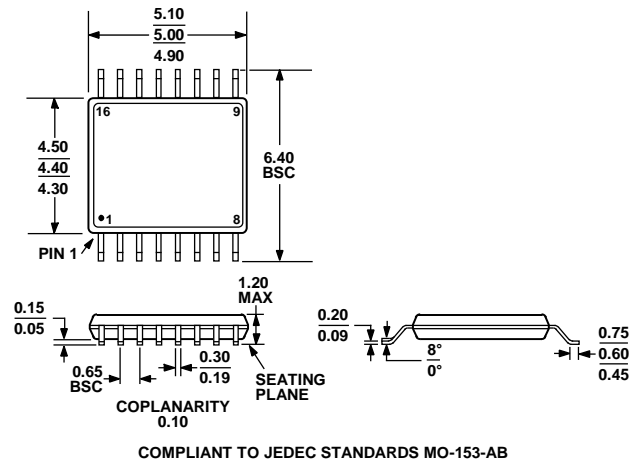


図 51. 16 ピン薄型シュリンク・スモール・アウトライン・パッケージ[TSSOP]
(RU-16)
寸法: mm

オーダー・ガイド

Model ¹	Temperature Range	Package Description	Package Option
ADG5208FBRUZ	-40°C to +125°C	16-Lead Thin Shrink Small Outline Package [TSSOP]	RU-16
ADG5208FBRUZ-RL7	-40°C to +125°C	16-Lead Thin Shrink Small Outline Package [TSSOP]	RU-16
ADG5209FBRUZ	-40°C to +125°C	16-Lead Thin Shrink Small Outline Package [TSSOP]	RU-16
ADG5209FBRUZ-RL7	-40°C to +125°C	16-Lead Thin Shrink Small Outline Package [TSSOP]	RU-16

¹ Z = RoHS 準拠製品。