

ADG451/ ADG452/ ADG453

特長

小さいオン抵抗 : 4 Ω
 オン抵抗の平坦性: 0.2 Ω
 最大電源電圧定格: 44 V
 アナログ信号範囲: ±15 V
 仕様を5 V、12 V、±15 Vで規定
 超低消費電力: 18 μW
 ESD: 2 kV
 連続電流: 100 mA
 高速なスイッチング時間
 t_{ON} 70 ns
 t_{OFF} 60 ns
 TTL/CMOS互換

ADG411/ADG412/ADG413 とADG431/ADG432/ADG433のピン互換アップグレード

アプリケーション

リレーの置き換え
 オーディオとビデオ・スイッチング
 自動テスト装置
 高精度データ・アキュイジション
 バッテリ駆動のシステム
 サンプル・アンド・ホールド・システム
 通信システム
 PBXシステム、PABX システム
 航空電子機器

概要

ADG451/ADG452/ADG453 は、4 個の独立に選択可能なスイッチを内蔵するモノリシック CMOS デバイスです。これらのデバイスは、低消費電力、高速度スイッチング、低いオン抵抗を提供する強化された LC²MOS プロセスを採用してデザインされています。

オン抵抗はフル・アナログ入力範囲で平坦であるため、オーディオ信号のスイッチングで優れた直線性と低歪みを提供します。これらのデバイスは、高速なスイッチング速度と広い信号帯域幅の組み合わせにより、ビデオ信号スイッチングにも適しています。CMOS 構造により消費電力が極めて少ないため、携帯型計装機器とバッテリー駆動の計装機器に最適なデバイスになっています。

ADG451/ADG452/ADG453 は、4 個の独立なシングル・ポール/シングル・スロー(SPST)スイッチを内蔵しています。ADG451 と ADG452 の違いは、デジタル制御ロジックが反転している点だけです。ADG451 のスイッチは該当するコントロール入力のロジック・ロー・レベル入力に対してターンオンし、ADG452 のスイッチはロジック・ハイ・レベル入力に対してターンオンします。ADG453 には ADG451 と同じデジタル・コントロール・ロジックを持つスイッチが 2 個とロジックが反転している 2 個のスイッチが内蔵されています。

機能ブロック図

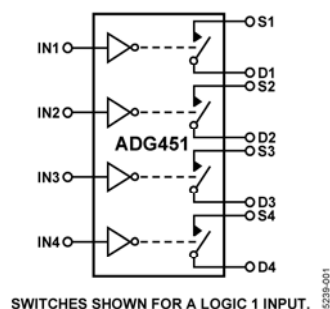


図 1. ADG451

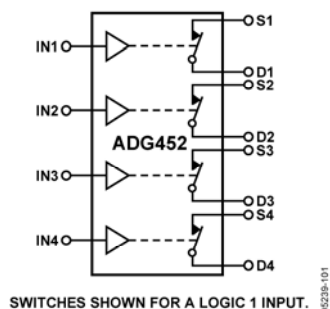


図 2. ADG452

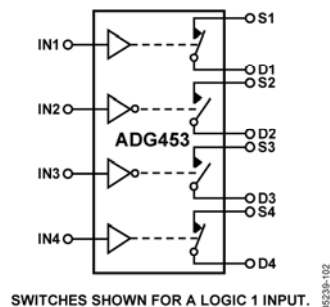


図 3. ADG453

各スイッチはオンのとき等しく両方向に導通し、電源電圧までの入力信号レンジを持っています。オフ状態では、電源電圧までの信号レベルを阻止します。

ADG453 は、マルチプレクサ・アプリケーションで使用するブレイク・ビフォア・メーカー・スイッチング動作を行います。小さいチャージ・インジェクションはデザインに固有で、デジタル入力のスイッチング時の過渡電圧は小さくなっています。

アナログ・デバイス社は、提供する情報が正確で信頼できるものであることを期していますが、その情報の利用に関して、あるいは利用によって生じる第三者の特許やその他の権利の侵害に関して一切の責任を負いません。また、アナログ・デバイス社の特許または特許の権利の使用を明示的または暗示的に許諾するものでもありません。仕様は、予告なく変更される場合があります。本紙記載の商標および登録商標は、各社の所有に属します。
 ※日本語データシートは REVISION が古い場合があります。最新の内容については、英語版をご参照ください。
 ©2006 Analog Devices, Inc. All rights reserved.

Rev. C

目次

特長.....	1	絶対最大定格	7
アプリケーション	1	ESDの注意.....	7
概要.....	1	ピン配置および機能説明.....	8
機能ブロック図.....	1	代表的な性能特性	9
目次.....	2	用語集	11
改訂履歴.....	2	アプリケーション	12
製品のハイライト	3	テスト回路	13
仕様.....	4	外形寸法	15
15 V両電源.....	4	オーダー・ガイド	16
12 V単電源.....	5		
5 V両電源.....	6		

改訂履歴

10/06—Rev. B to Rev. C

Changes to Table 4	9
Changes to Ordering Guide	18

12/04—Rev. A to Rev. B

Updated Format	Universal
Changes to Specifications Section.....	3
Changes to Absolute Maximum Ratings Section.....	8
Changes to Pin Configuration and Function Descriptions Section.....	9
Updated Outline Dimensions.....	16
Changes to Ordering Guide	17

2/98—Rev. 0 to Rev. A

10/97—Revision 0: Initial Version

製品のハイライト

1. R_{ON} が小さい(最大 $5\ \Omega$)。
2. 消費電力が極めて小さい。
3. 信号範囲が広い。
ADG451/ADG452/ADG453 は強化された LC^2MOS プロセスで製造されるため、電源レールまでの広い信号範囲で動作します。
4. ブレーク・ビフォア・メイク構成。
この機能により、スイッチをマルチプレクサとして構成する場合にチャンネルの短絡が防止されます (ADG453 の場合)。
5. 単電源動作。
アナログ信号がユニポーラであるアプリケーションに対しては、ADG451/ADG452/ADG453 は単電源で動作可能です。デバイス仕様は $12\ V$ 単電源で規定され、 $5.0\ V$ までの低い単電源でも動作可能。
6. 両電源動作。
アナログ信号がバイポーラであるアプリケーションに対しては、ADG451/ADG452/ADG453 は $\pm 4.5\ V \sim \pm 20\ V$ の両電源で動作することができます。

仕様

15 V両電源

特に指定がない限り、 $V_{DD} = 15\text{ V}$ 、 $V_{SS} = -15\text{ V}$ 、 $V_L = 5\text{ V}$ 、 $GND = 0\text{ V}$ 。すべての仕様は $T_{MIN} \sim T_{MAX}$ 。

表 1.

Parameter	B Version ¹		Unit	Test Conditions/Comments
	25°C	T_{MIN} to T_{MAX}		
ANALOG SWITCH				
Analog Signal Range		V_{SS} to V_{DD}	V	
On Resistance (R_{ON})	4		Ω typ	$V_D = -10\text{ V}$ to $+10\text{ V}$, $I_S = -10\text{ mA}$
	5	7	Ω max	
On Resistance Match Between Channels (ΔR_{ON})	0.1		Ω typ	$V_D = \pm 10\text{ V}$, $I_S = -10\text{ mA}$
	0.5	0.5	Ω max	
On Resistance Flatness ($R_{FLAT(ON)}$)	0.2		Ω typ	$V_D = -5\text{ V}$, 0 V , $+5\text{ V}$, $I_S = -10\text{ mA}$
	0.5	0.5	Ω max	
LEAKAGE CURRENTS²				
Source Off Leakage, I_S (OFF)	± 0.02		nA typ	$V_D = \pm 10\text{ V}$, $V_S = \pm 10\text{ V}$; see Figure 17
	± 0.5	± 2.5	nA max	
Drain Off Leakage, I_D (OFF)	± 0.02		nA typ	$V_D = \pm 10\text{ V}$, $V_S = \pm 10\text{ V}$; see Figure 17
	± 0.5	± 2.5	nA max	
Channel On Leakage, I_D , I_S (ON)	± 0.04		nA typ	$V_D = V_S = \pm 10\text{ V}$; see Figure 18
	± 1	± 5	nA max	
DIGITAL INPUTS				
Input High Voltage, V_{INH}		2.4	V min	
Input Low Voltage, V_{INL}		0.8	V max	
Input Current, I_{INL} or I_{INH}	0.005		μA typ	$V_{IN} = V_{INL}$ or V_{INH} ; all others = 2.4 V or 0.8 V, respectively
		± 0.5	μA max	
DYNAMIC CHARACTERISTICS³				
t_{ON}	70		ns typ	$R_L = 300\ \Omega$, $C_L = 35\text{ pF}$, $V_S = \pm 10\text{ V}$; see Figure 19
	180	220	ns max	
t_{OFF}	60		ns typ	$R_L = 300\ \Omega$, $C_L = 35\text{ pF}$, $V_S = \pm 10\text{ V}$; see Figure 19
	140	180	ns max	
Break-Before-Make Time Delay, t_D (ADG453 Only)	15		ns typ	$R_L = 300\ \Omega$, $C_L = 35\text{ pF}$, $V_{S1} = V_{S2} = +10\text{ V}$; see Figure 20
	5	5	ns min	
Charge Injection	20		pC typ	$V_S = 0\text{ V}$, $R_S = 0\ \Omega$, $C_L = 1.0\text{ nF}$; see Figure 21
	30		pC max	
Off Isolation	65		dB typ	$R_L = 50\ \Omega$, $C_L = 5\text{ pF}$, $f = 1\text{ MHz}$; see Figure 22
Channel-to-Channel Crosstalk	-90		dB typ	$R_L = 50\ \Omega$, $C_L = 5\text{ pF}$, $f = 1\text{ MHz}$; see Figure 23
C_S (OFF)	37		pF typ	$f = 1\text{ MHz}$
C_D (OFF)	37		pF typ	$f = 1\text{ MHz}$
C_D , C_S (ON)	140		pF typ	$f = 1\text{ MHz}$
POWER REQUIREMENTS				
I_{DD}	0.0001		μA typ	$V_{DD} = 16.5\text{ V}$, $V_{SS} = -16.5\text{ V}$; digital inputs = 0 V or 5 V
	0.5	5	μA max	
I_{SS}	0.0001		μA typ	
	0.5	5	μA max	
I_L	0.0001		μA typ	
	0.5	5	μA max	
I_{GND} ³	0.0001		μA typ	
	0.5	5	μA max	

¹ Bバージョンの温度範囲は-40°C~+85°C。

² $T_{MAX} = 70^\circ\text{C}$ 。

³ 設計上保証しますが、出荷テストは行いません。

12 V単電源

特に指定がない限り、 $V_{DD} = 12\text{ V}$ 、 $V_{SS} = 0\text{ V}$ 、 $V_L = 5\text{ V}$ 、 $GND = 0\text{ V}$ 。すべての仕様は $T_{MIN} \sim T_{MAX}$ 。

表 2.

Parameter	B Version ¹		Unit	Test Conditions/Comments
	25°C	T _{MIN} to T _{MAX}		
ANALOG SWITCH				
Analogue Signal Range		0 V to V_{DD}	V	
On Resistance (R_{ON})	6		Ω typ	$V_D = 0\text{ V}$ to $+10\text{ V}$, $I_S = -10\text{ mA}$
	8	10	Ω max	
On Resistance Match Between Channels (ΔR_{ON})	0.1		Ω typ	$V_D = 10\text{ V}$, $I_S = -10\text{ mA}$
	0.5	0.5	Ω max	
On Resistance Flatness ($R_{FLAT(ON)}$)	1.0	1.0	Ω typ	$V_D = 0\text{ V}$, 5 V , $I_S = -10\text{ mA}$
LEAKAGE CURRENTS^{2,3}				
Source Off Leakage, I_S (OFF)	± 0.02		nA typ	$V_D = 0\text{ V}$, 10 V , $V_S = 0\text{ V}$, 10 V ; see Figure 17
	± 0.5	± 2.5	nA max	
Drain Off Leakage, I_D (OFF)	± 0.02		nA typ	$V_D = 0\text{ V}$, 10 V , $V_S = 0\text{ V}$, 10 V ; see Figure 17
	± 0.5	± 2.5	nA max	
Channel On Leakage, I_D , I_S (ON)	± 0.04		nA typ	$V_D = V_S = 0\text{ V}$, 10 V ; see Figure 18
	± 1	± 5	nA max	
DIGITAL INPUTS				
Input High Voltage, V_{INH}		2.4	V min	
Input Low Voltage, V_{INL}		0.8	V max	
Input Current, I_{INL} or I_{INH}	0.005		μA typ	$V_{IN} = V_{INL}$ or V_{INH}
		± 0.5	μA max	
DYNAMIC CHARACTERISTICS⁴				
t_{ON}	100		ns typ	$R_L = 300\ \Omega$, $C_L = 35\text{ pF}$, $V_S = 8\text{ V}$; see Figure 19
	220	260	ns max	
t_{OFF}	80		ns typ	$R_L = 300\ \Omega$, $C_L = 35\text{ pF}$, $V_S = 8\text{ V}$; see Figure 19
	160	200	ns max	
Break-Before-Make Time Delay, t_D (ADG453 Only)	15		ns typ	$R_L = 300\ \Omega$, $C_L = 35\text{ pF}$, $V_{S1} = V_{S2} = 8\text{ V}$; see Figure 20
	10	10	ns min	
Charge Injection	10		pC typ	$V_S = 6\text{ V}$, $R_S = 0\ \Omega$, $C_L = 1.0\text{ nF}$; see Figure 21
Channel-to-Channel Crosstalk	-90		dB typ	$R_L = 50\ \Omega$, $C_L = 5\text{ pF}$, $f = 1\text{ MHz}$; see Figure 23
C_S (OFF)	60		pF typ	$f = 1\text{ MHz}$
C_D (OFF)	60		pF typ	$f = 1\text{ MHz}$
C_D , C_S (ON)	100		pF typ	$f = 1\text{ MHz}$
POWER REQUIREMENTS				
I_{DD}	0.0001		μA typ	$V_{DD} = 13.2\text{ V}$; digital inputs = 0 V or 5 V
	0.5	5	μA max	
I_L	0.0001		μA typ	
	0.5	5	μA max	$V_L = 5.5\text{ V}$
I_{GND} ³	0.0001		μA typ	
	0.5	5	μA max	$V_L = 5.5\text{ V}$

¹ Bバージョンの温度範囲は $-40^\circ\text{C} \sim +85^\circ\text{C}$ 。

² $T_{MAX} = 70^\circ\text{C}$ 。

³ 両電源でテスト。

⁴ 設計上保証しますが、出荷テストは行いません。

5 V両電源

特に指定がない限り、 $V_{DD} = +5\text{ V}$ 、 $V_{SS} = -5\text{ V}$ 、 $V_L = +5\text{ V}$ 、 $GND = 0\text{ V}$ 。すべての仕様は $T_{MIN} \sim T_{MAX}$ 。

表 3.

Parameter	B Version ¹		Unit	Test Conditions/Comments
	25°C	T_{MIN} to T_{MAX}		
ANALOG SWITCH				
Analog Signal Range		V_{SS} to V_{DD}	V	
On Resistance (R_{ON})	7		Ω typ	$V_D = -3.5\text{ V}$ to $+3.5\text{ V}$, $I_S = -10\text{ mA}$
	12	15	Ω max	
On Resistance Match Between Channels (ΔR_{ON})	0.3		Ω typ	$V_D = 3.5\text{ V}$, $I_S = -10\text{ mA}$
	0.5	0.5	Ω max	
LEAKAGE CURRENTS^{2,3}				
Source Off Leakage, I_S (OFF)	± 0.02		nA typ	$V_D = \pm 4.5$, $V_S = \pm 4.5$; see Figure 17
	± 0.5	± 2.5	nA max	
Drain Off Leakage, I_D (OFF)	± 0.02		nA typ	$V_D = 0\text{ V}$, 5 V , $V_S = 0\text{ V}$, 5 V ; see Figure 17
	± 0.5	± 2.5	nA max	
Channel On Leakage, I_D , I_S (ON)	± 0.04		nA typ	$V_D = V_S = 0\text{ V}$, 5 V ; see Figure 18
	± 1	± 5	nA max	
DIGITAL INPUTS				
Input High Voltage, V_{INH}		2.4	V min	$V_{IN} = V_{INL}$ or V_{INH}
Input Low Voltage, V_{INL}		0.8	V max	
Input Current, I_{INL} or I_{INH}	0.005		μA typ	
		± 0.5	μA max	
DYNAMIC CHARACTERISTICS⁴				
t_{ON}	160		ns typ	$R_L = 300\ \Omega$, $C_L = 35\text{ pF}$, $V_S = 3\text{ V}$; see Figure 19
	220	300	ns max	
t_{OFF}	60		ns typ	$R_L = 300\ \Omega$, $C_L = 35\text{ pF}$, $V_S = 3\text{ V}$; see Figure 19
	140	180	ns max	
Break-Before-Make Time Delay, t_D (ADG453 Only)	50		ns typ	$R_L = 300\ \Omega$, $C_L = 35\text{ pF}$, $V_{S1} = V_{S2} = 3\text{ V}$; see Figure 20
	5	5	ns min	
Charge Injection	10		pC typ	$V_S = 0\text{ V}$, $R_S = 0\ \Omega$, $C_L = 1.0\text{ nF}$; see Figure 21
Off Isolation	65		dB typ	$R_L = 50\ \Omega$, $C_L = 5\text{ pF}$, $f = 1\text{ MHz}$; see Figure 22
Channel-to-Channel Crosstalk	-76		dB typ	$R_L = 50\ \Omega$, $C_L = 5\text{ pF}$, $f = 1\text{ MHz}$; see Figure 23
C_S (OFF)	48		pF typ	$f = 1\text{ MHz}$
C_D (OFF)	48		pF typ	$f = 1\text{ MHz}$
C_D , C_S (ON)	148		pF typ	$f = 1\text{ MHz}$
POWER REQUIREMENTS				
I_{DD}	0.0001		μA typ	$V_{DD} = 5.5\text{ V}$; digital inputs = 0 V or 5 V
	0.5	5	μA max	
I_{SS}	0.0001		μA typ	
	0.5	5	μA max	
I_L	0.0001		μA typ	$V_L = 5.5\text{ V}$
	0.5	5	μA max	
I_{GND} ⁴	0.0001		μA typ	$V_L = 5.5\text{ V}$
	0.5	5	μA max	

¹ Bバージョンの温度範囲は $-40^\circ\text{C} \sim +85^\circ\text{C}$ 。

² $T_{MAX} = 70^\circ\text{C}$ 。

³ 両電源でテスト。

⁴ 設計上保証しますが、出荷テストは行いません。

絶対最大定格

特に指定のない限り、 $T_A = 25^\circ\text{C}$ 。

表 4.

Parameters	Ratings
V_{DD} to V_{SS}	44 V
V_{DD} to GND	-0.3 V to +32 V
V_{SS} to GND	+0.3 V to -32 V
V_L to GND	-0.3 V to $V_{DD} + 0.3$ V
Analog, Digital Inputs ¹	$V_{SS} - 2$ V to $V_{DD} + 2$ V or 30 mA, whichever occurs first
Continuous Current, S or D	100 mA
Peak Current, S or D (pulsed at 1 ms, 10% duty cycle maximum)	300 mA
Operating Temperature Range	
Industrial (B Version)	-40°C to +85°C
Storage Temperature Range	-65°C to +150°C
Junction Temperature	150°C
Plastic DIP Package, Power Dissipation	470 mW
θ_{JA} Thermal Impedance	117°C/W
Lead Temperature, Soldering (10 sec)	260°C
SOIC Package, Power Dissipation	600 mW
θ_{JA} Thermal Impedance	77°C/W
TSSOP Package, Power Dissipation	450 mW
θ_{JA} Thermal Impedance	115°C/W
θ_{JC} Thermal Impedance	35°C/W
Lead Temperature, Soldering	
Vapor Phase (60 sec)	215°C
Infrared (15 sec)	220°C
ESD	2 kV

¹ IN、S、または D での過電圧は内部ダイオードでクランプされます。電流は、規定された最大定格に制限してください。

上記の絶対最大定格を超えるストレスを加えるとデバイスに恒久的な損傷を与えることがあります。この規定はストレス定格の規定のみを目的とするものであり、この仕様の動作セクションに記載する規定値以上でのデバイス動作を定めたものではありません。デバイスを長時間絶対最大定格状態に置くとデバイスの信頼性に影響を与えます。

同時に複数の絶対最大定格条件を適用することはできません。

ESDの注意



ESD（静電放電）の影響を受けやすいデバイスです。電荷を帯びたデバイスや回路ボードは、検知されないまま放電することがあります。本製品は当社独自の特許技術である ESD 保護回路を内蔵してはいますが、デバイスが高エネルギーの静電放電を被った場合、損傷を生じる可能性があります。したがって、性能劣化や機能低下を防止するため、ESD に対する適切な予防措置を講じることをお勧めします。

ピン配置および機能説明

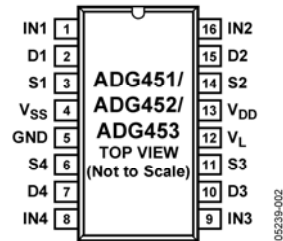


図 4. ピン配置

表 5. ピンの機能説明

ピン番号	記号	説明
1	IN1	ロジック・コントロール入力。
2	D1	ドレイン・ピン。入力または出力。
3	S1	ソース・ピン。入力または出力。
4	V _{SS}	両電源で最も負側の電源電位。単電源アプリケーションでは、GND へ接続可能。
5	GND	グラウンドリファレンス(0 V)。
6	S4	ソース・ピン。入力または出力。
7	D4	ドレイン・ピン。入力または出力。
8	IN4	ロジック・コントロール入力。
9	IN3	ロジック・コントロール入力。
10	D3	ドレイン・ピン。入力または出力。
11	S3	ソース・ピン。入力または出力。
12	VL	ロジック電源 (5 V)。
13	V _{DD}	正電源電位。
14	S2	ソース・ピン。入力または出力。
15	D2	ドレイン・ピン。入力または出力。
16	IN2	ロジック・コントロール入力。

表 6. 真理値表 (ADG451/ADG452)

ADG451 In	ADG452 In	Switch Condition
0	1	On
1	0	Off

表 7. 真理値表 (ADG453)

Logic	Switch 1, Switch 4	Switch 2, Switch 3
0	Off	On
1	On	Off

代表的な性能特性

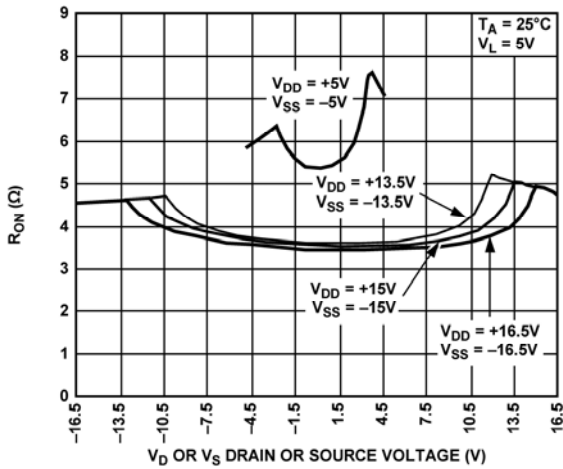


図 5. V_D (V_S)の関数としてのオン抵抗、両電源

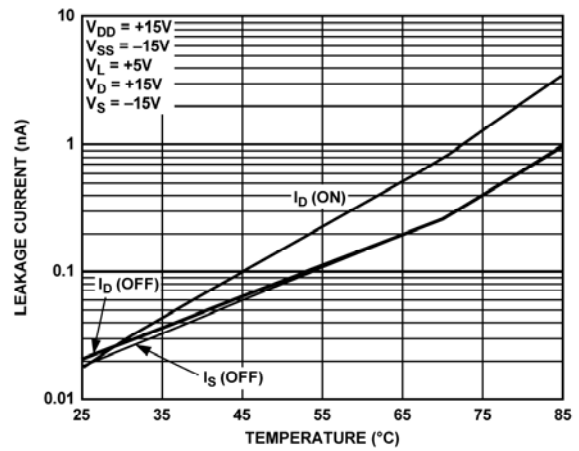


図 8. 温度の関数としてのリーク電流

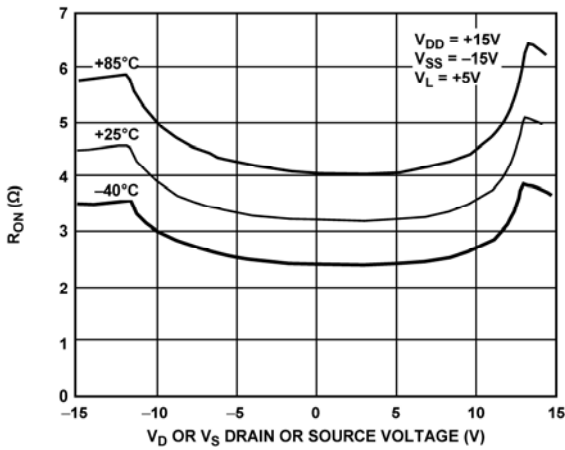


図 6. V_D (V_S)の関数としてのさまざまな温度でのオン抵抗、両電源

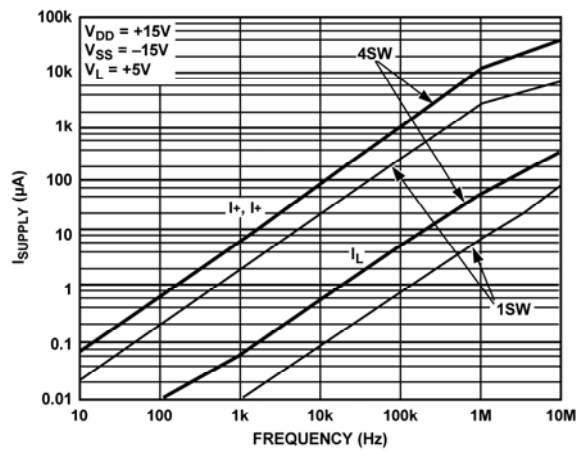


図 9. 入力スイッチング周波数対電源電流

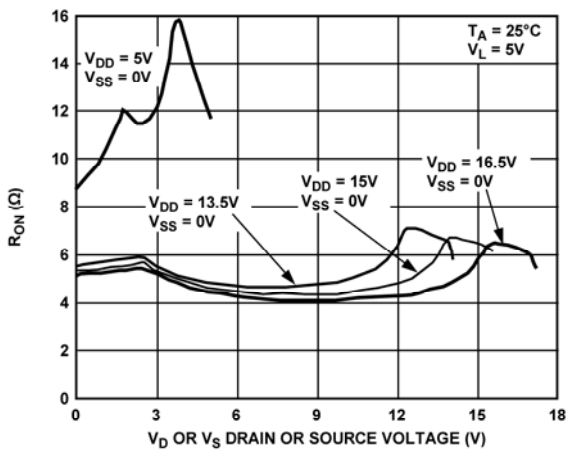


図 7. V_D (V_S)の関数としてのオン抵抗、単電源

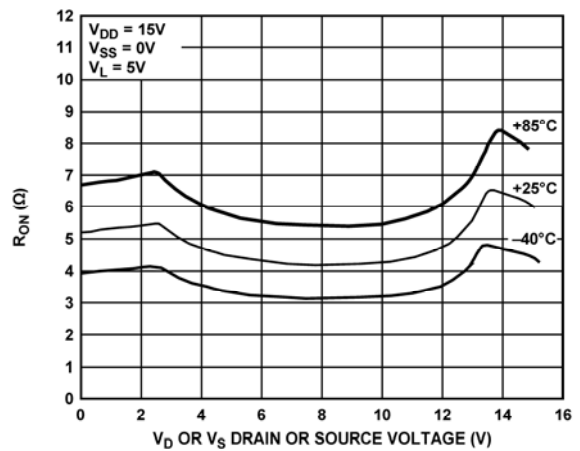


図 10. V_D (V_S)の関数としてのさまざまな温度でのオン抵抗、単電源

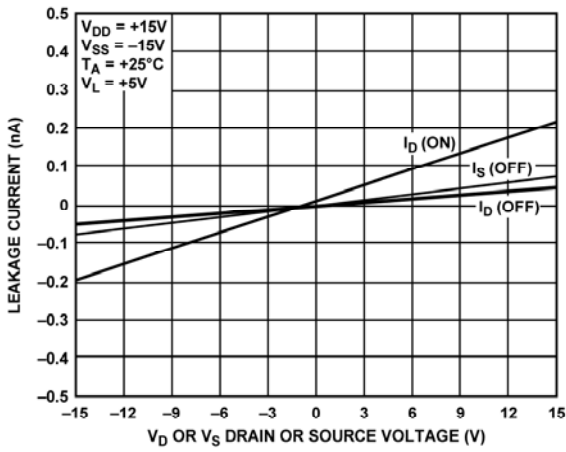


図 11. V_D (V_S)の関数としてのリーク電流

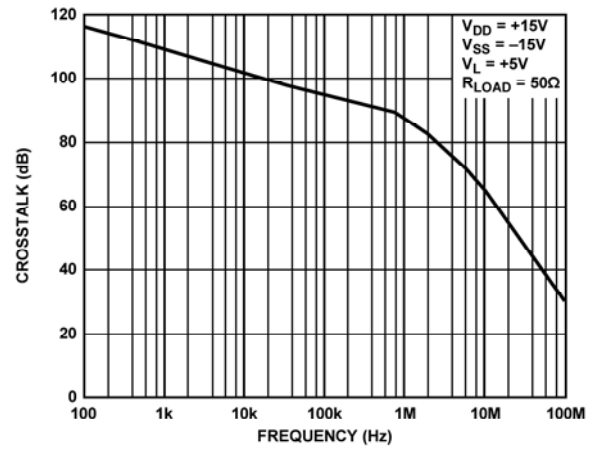


図 13. クロストークの周波数特性

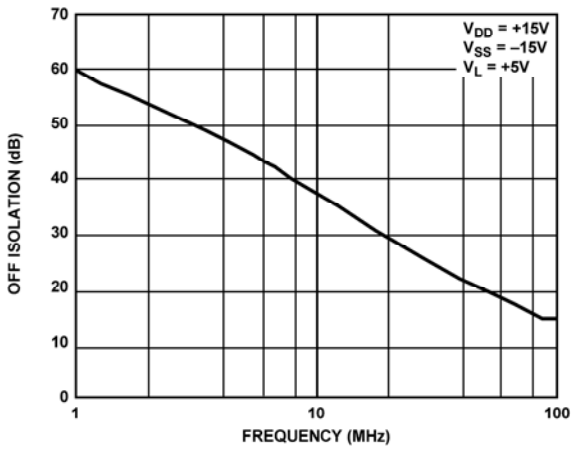


図 12. オフ時アイソレーションの周波数特性

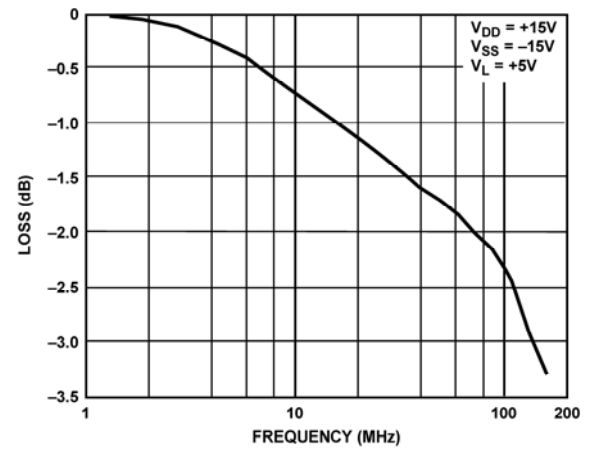


図 14. オン状態スイッチの周波数応答

用語集

R_{ON}

D-S 間の抵抗

ΔR_{ON}

任意の 2 チャンネル間のオン抵抗のマッチング、すなわち R_{ON max} - R_{ON min}。

R_{FLAT(ON)}

平坦性は、仕様で規定されたアナログ信号範囲におけるオン抵抗の最大値と最小値の差として定義されます。

IS (OFF)

スイッチ・オフ時のソース・リーク電流。

ID (OFF)

スイッチ・オフ時のドレイン・リーク電流。

I_D, I_S (ON)

スイッチ・オン時のチャンネル・リーク電流。

V_D (V_S)

D、S ピンのアナログ電圧。

C_S (OFF)

スイッチ・オフ時のソース容量。

C_D (OFF)

スイッチ・オフ時のドレイン容量。

C_D (ON)、C_S (ON)

スイッチ「オン」時の容量。

t_{ON}

デジタル・コントロール入力から出力スイッチ・オンまでの遅延。図 19 参照。

t_{OFF}

デジタル・コントロール入力から出力スイッチ・オフまでの遅延。

t_D

あるアドレス状態から別のアドレス状態へ切り替わる時の両スイッチの 90%ポイント間で測定したオフ時間またはオン時間。図 20 参照。

クロストーク

寄生容量に起因して 1 つのチャンネルから別のチャンネルに混入する不要信号の大きさ。

オフ時アイソレーション

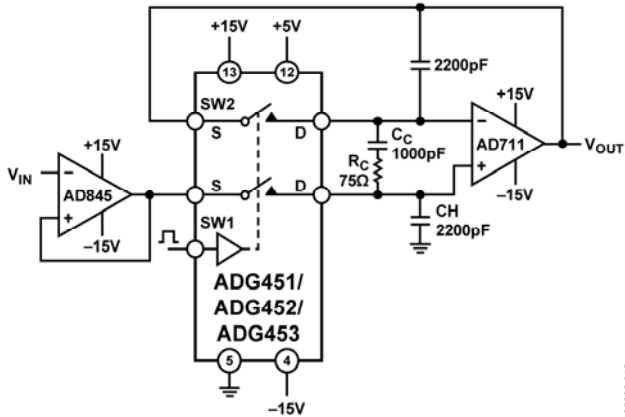
オフ状態のスイッチを通過する不要信号の大きさ。

チャージ・インジェクション

スイッチング時にデジタル入力からアナログ出力へ伝達されるグリッチ・インパルスの大きさ。

アプリケーション

図 15 に、高速な高精度サンプル・アンド・ホールド回路を示します。AD845を入力バッファとして使い、出力オペアンプは AD711 です。トラック・モードでは、SW1 が閉じて、出力 V_{OUT} は入力信号 V_{IN} に追従します。ホールド・モードでは、SW1 が開いて、信号はホールド・コンデンサ C_H で保持されます。



05235-013

図 15.高速な高精度サンプル・アンド・ホールド回路

スイッチとコンデンサにリークがあるため、ホールド・コンデンサの電圧は時間とともに低下します。ADG451/ADG452/ADG453では、低リーク仕様を採用してこの電圧低下を小さくしています。ポリスチレン・ホールド・コンデンサを使うと、電圧低下レートをさらに小さくすることができます。この回路の電圧低下レートは、 $30 \mu\text{V}/\mu\text{s}$ (typ)です。

SW1 と並行して動作する 2 番目のスイッチ SW2 は、ペDESTAL誤差を小さくするためにこの回路に内蔵されています。両スイッチは同電位であるため、オペアンプ AD711 に対して差動効果を持つので、チャージ・インジェクションの影響が小さくなります。また、ペDESTAL誤差は補償回路 R_C と C_C によって小さくなります。この補償回路によりホールド・タイム・グリッチが小さくなると同時に、アキュイジション時間も最適化されます。図示のオペアンプと部品値を使うと、ペDESTAL誤差の最大値は、 $\pm 10 \text{ V}$ 入力範囲で 5 mV になります。アキュイジション時間とセトリング時間は 850 ns になります。

テスト回路

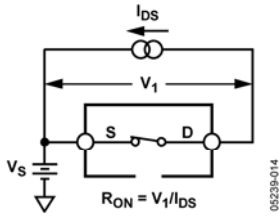


図 16. オン抵抗

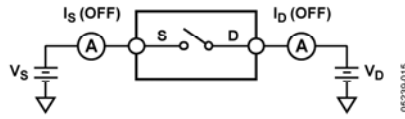


図 17. オフ時リーク

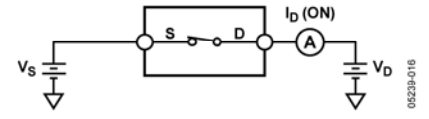


図 18. オン時リーク

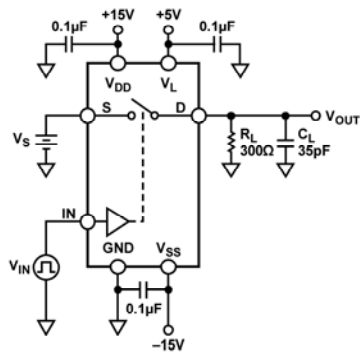


図 19. スイッチング時間

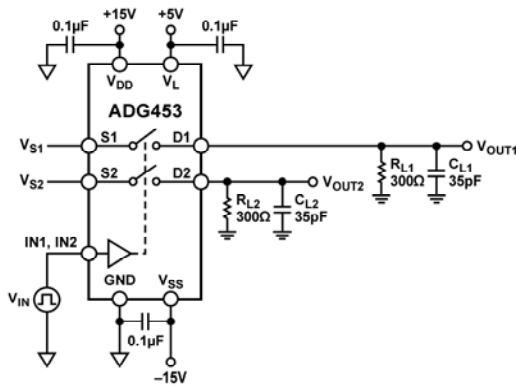


図 20. ブレーク・ビフォア・メーク時間遅延

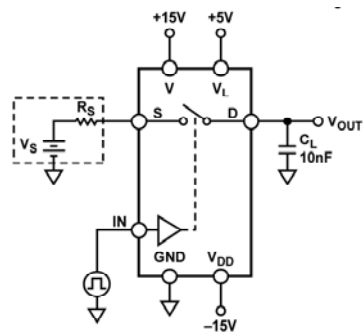
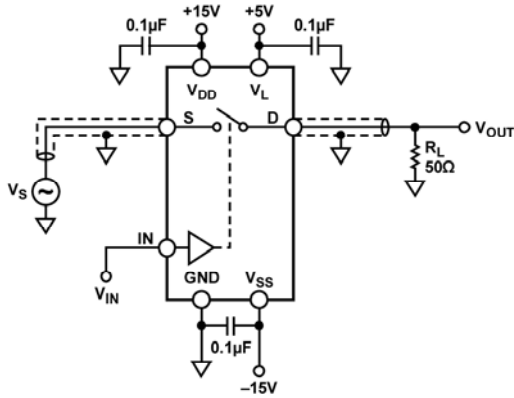
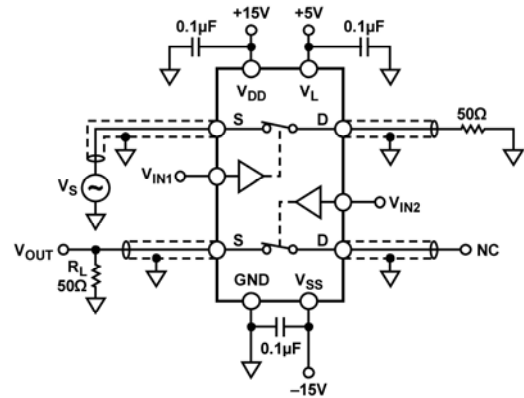


図 21. チャージ・インジェクション



05239-020

図 22.オフ時アイソレーション

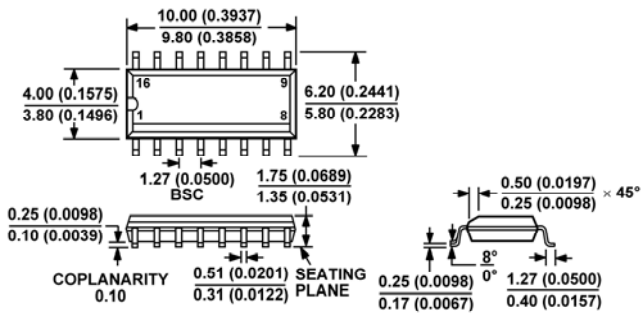


05239-021

CHANNEL-TO-CHANNEL CROSSTALK = $20 \times \log |V_S/V_{OUT}|$

図 23.チャンネル間クロストーク

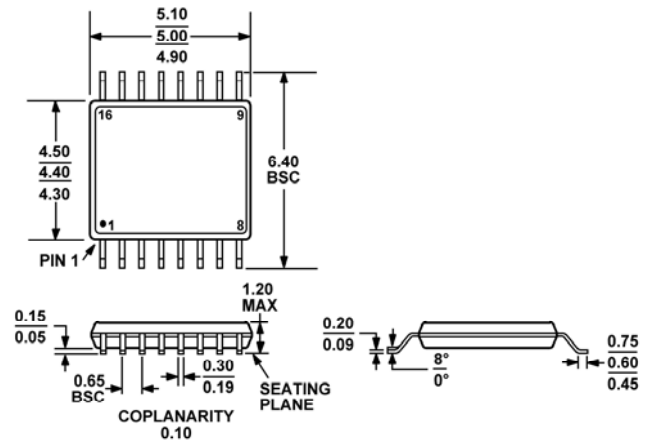
外形寸法



COMPLIANT TO JEDEC STANDARDS MS-012-AC

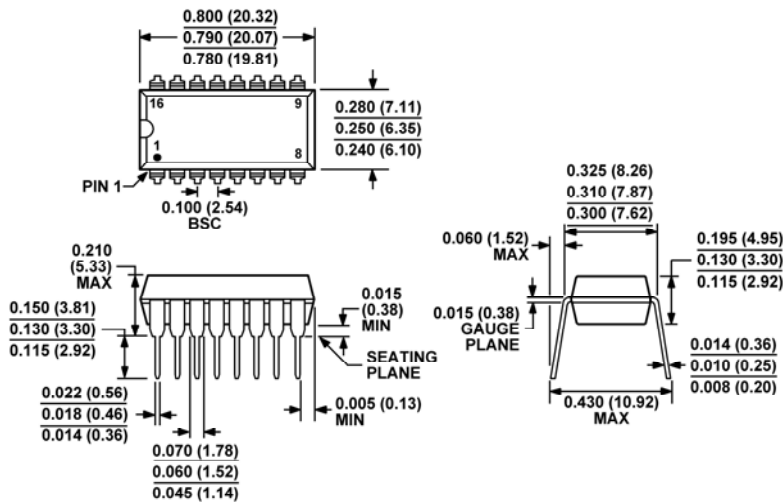
CONTROLLING DIMENSIONS ARE IN MILLIMETERS; INCH DIMENSIONS (IN PARENTHESES) ARE ROUNDED-OFF MILLIMETER EQUIVALENTS FOR REFERENCE ONLY AND ARE NOT APPROPRIATE FOR USE IN DESIGN.

図 24.16 ピン標準スモール・アウトライン・パッケージ[SOIC_N]
ナロー・ボディ
(R-16)
寸法: mm (インチ)



COMPLIANT TO JEDEC STANDARDS MO-153-AB

図 25.16 ピン薄型シュリンク・スモール
アウトライン・パッケージ[TSSOP]
(RU-16)
寸法: mm



COMPLIANT TO JEDEC STANDARDS MS-001-AB

CONTROLLING DIMENSIONS ARE IN INCHES; MILLIMETER DIMENSIONS (IN PARENTHESES) ARE ROUNDED-OFF INCH EQUIVALENTS FOR REFERENCE ONLY AND ARE NOT APPROPRIATE FOR USE IN DESIGN. CORNER LEADS MAY BE CONFIGURED AS WHOLE OR HALF LEADS.

図 26.16 ピン・プラスチック・デュアルインライン・パッケージ[PDIP]
ナロー・ボディ(N-16)
寸法:インチ(mm)

オーダー・ガイド

Model	Temperature Range	Package Description	Package Option
ADG451BN	-40°C to +85°C	16-Lead Plastic Dual In-Line Package [PDIP]	N-16
ADG451BNZ ¹	-40°C to +85°C	16-Lead Plastic Dual In-Line Package [PDIP]	N-16
ADG451BR	-40°C to +85°C	16-Lead Standard Small Outline Package [SOIC_N]	R-16
ADG451BR-REEL	-40°C to +85°C	16-Lead Standard Small Outline Package [SOIC_N]	R-16
ADG451BR-REEL7	-40°C to +85°C	16-Lead Standard Small Outline Package [SOIC_N]	R-16
ADG451BRZ ¹	-40°C to +85°C	16-Lead Standard Small Outline Package [SOIC_N]	R-16
ADG451BRZ-REEL ¹	-40°C to +85°C	16-Lead Standard Small Outline Package [SOIC_N]	R-16
ADG451BRZ-REEL7 ¹	-40°C to +85°C	16-Lead Standard Small Outline Package [SOIC_N]	R-16
ADG451BRUZ ¹	-40°C to +85°C	16-Lead Thin Shrink Small Outline Package [TSSOP]	RU-16
ADG451BRUZ-REEL ¹	-40°C to +85°C	16-Lead Thin Shrink Small Outline Package [TSSOP]	RU-16
ADG451BRUZ-REEL7 ¹	-40°C to +85°C	16-Lead Thin Shrink Small Outline Package [TSSOP]	RU-16
ADG451BCHIPS		DIE	
ADG452BN	-40°C to +85°C	16-Lead Plastic Dual In-Line Package [PDIP]	N-16
ADG452BNZ ¹	-40°C to +85°C	16-Lead Plastic Dual In-Line Package [PDIP]	N-16
ADG452BR	-40°C to +85°C	16-Lead Standard Small Outline Package [SOIC_N]	R-16
ADG452BR-REEL	-40°C to +85°C	16-Lead Standard Small Outline Package [SOIC_N]	R-16
ADG452BR-REEL7	-40°C to +85°C	16-Lead Standard Small Outline Package [SOIC_N]	R-16
ADG452BRZ ¹	-40°C to +85°C	16-Lead Standard Small Outline Package [SOIC_N]	R-16
ADG452BRZ-REEL ¹	-40°C to +85°C	16-Lead Standard Small Outline Package [SOIC_N]	R-16
ADG452BRZ-REEL7 ¹	-40°C to +85°C	16-Lead Standard Small Outline Package [SOIC_N]	R-16
ADG452BRUZ ¹	-40°C to +85°C	16-Lead Thin Shrink Small Outline Package [TSSOP]	RU-16
ADG452BRUZ-REEL ¹	-40°C to +85°C	16-Lead Thin Shrink Small Outline Package [TSSOP]	RU-16
ADG452BRUZ-REEL7 ¹	-40°C to +85°C	16-Lead Thin Shrink Small Outline Package [TSSOP]	RU-16
ADG453BN	-40°C to +85°C	16-Lead Plastic Dual In-Line Package [PDIP]	N-16
ADG453BNZ ¹	-40°C to +85°C	16-Lead Plastic Dual In-Line Package [PDIP]	N-16
ADG453BR	-40°C to +85°C	16-Lead Standard Small Outline Package [SOIC_N]	R-16
ADG453BR-REEL	-40°C to +85°C	16-Lead Standard Small Outline Package [SOIC_N]	R-16
ADG453BR-REEL7	-40°C to +85°C	16-Lead Standard Small Outline Package [SOIC_N]	R-16
ADG453BRZ ¹	-40°C to +85°C	16-Lead Standard Small Outline Package [SOIC_N]	R-16
ADG453BRZ-REEL ¹	-40°C to +85°C	16-Lead Standard Small Outline Package [SOIC_N]	R-16
ADG453BRZ-REEL7 ¹	-40°C to +85°C	16-Lead Standard Small Outline Package [SOIC_N]	R-16
ADG453BRUZ ¹	-40°C to +85°C	16-Lead Thin Shrink Small Outline Package [TSSOP]	RU-16
ADG453BRUZ-REEL ¹	-40°C to +85°C	16-Lead Thin Shrink Small Outline Package [TSSOP]	RU-16
ADG453BRUZ-REEL7 ¹	-40°C to +85°C	16-Lead Thin Shrink Small Outline Package [TSSOP]	RU-16

¹Z=鉛フリー・デバイス。