

特長

最大電源定格: 44 V

アナログ信号範囲: $V_{SS} \sim V_{DD}$

小さいオン抵抗 (100 Ω 最大)

低消費電力 ($I_{SUPPLY} < 75 \mu A$)

高速スイッチング

ブレーク・ビフォ・メーク・スイッチング動作

DG408/DG409 のプラグイン置き換え可能

アプリケーション

オーディオとビデオのルーティング

自動テスト装置

データ・アキュイジション・システム

バッテリー駆動のシステム

サンプル・アンド・ホールド・システム

通信システム

概要

ADG408/ADG409 は、それぞれ 8 チャンネルと差動 4 チャンネルで構成されたモノリシック CMOS アナログ・マルチプレクサです。ADG408 は、3 ビットのバイナリ・アドレス・ライン A0、A1、A2 による指定に基づき、8 入力の内の 1 つを共通出力に接続します。ADG409 は、2 ビットのバイナリ・アドレス・ライン A0 と A1 による指定に基づき、4 差動入力の中の 1 つを共通差動出力に接続します。

両デバイスの EN 入力は、デバイスをイネーブルまたはディスエーブルするときに使います。デバイスがディスエーブルされると、すべてのチャンネルはスイッチ・オフされます。

ADG408/ADG409 は、低消費電力、高速度スイッチング、低いオン抵抗を提供する強化された LC²MOS プロセスを採用してデザインされています。各チャンネルはオンのとき等しく両方向に導通し、電源までの入力信号範囲を持っています。オフ状態では、電源電圧までの信号レベルを阻止します。すべてのチャンネルはブレーク・ビフォ・メーク・スイッチング動作を行うため、チャンネル切り替え時に瞬時的な短絡は発生しません。小さいチャージ・インジェクションはデザインに固有で、デジタル入力のスイッチング時の過渡電圧は小さくなっています。

ADG408/ADG409 は、DG408/DG409 アナログ・マルチプレクサの機能強化された置き換え品です。

機能ブロック図

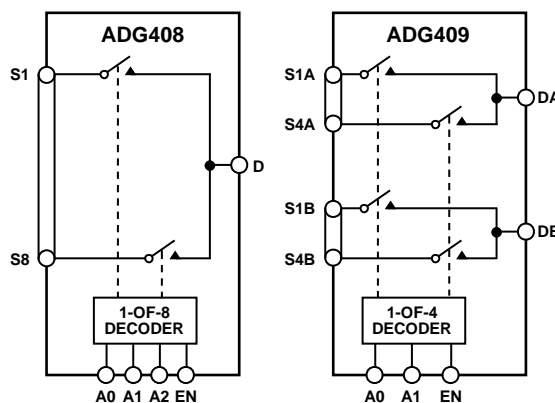


図1.

00027-001

製品のハイライト

1. 信号範囲が広い。ADG408/ADG409 は強化された LC²MOS プロセスで製造されるため、電源レールまでの広い信号範囲を提供。
2. 低消費電力。
3. R_{ON} が小さい。
4. 単電源動作。アナログ信号がユニポーラであるアプリケーションに対しては、ADG408/ADG409 は単電源で動作可能。デバイス仕様は 12 V 単電源で規定され、5 V までの低い単電源でも動作可能。

目次

特長	1	絶対最大定格	6
アプリケーション	1	ESD の注意	6
機能ブロック図	1	ピン配置およびピン機能説明	7
概要	1	代表的な性能特性	8
製品のハイライト	1	テスト回路	11
改訂履歴	2	用語	13
仕様	3	外形寸法	14
両電源	3	オーダー・ガイド	16
単電源	4		

改訂履歴

10/06—Rev. B to Rev. C

Updated Format	Universal
Changes to Table 3	6
Inserted Table 4 and Table 5	7
Updated Outline Dimensions	14
Changes to Ordering Guide	15

3/03—Rev. A to Rev. B

Changes to Ordering Guide	4
Updated Outline Dimensions	11

2/01—Revision 0: Initial Version

仕様

両電源

特に指定がない限り、 $V_{DD} = 15\text{ V}$ 、 $V_{SS} = -15\text{ V}$ 、 $GND = 0\text{ V}$ 。

表1.

Parameter	B Version		T Version		Unit	Test Conditions/Comments
	+25°C	-40°C to +85°C	+25°C	-55°C to +125°C		
ANALOG SWITCH						
Analog Signal Range		V_{SS} to V_{DD}		V_{SS} to V_{DD}	V	
R_{ON}	40		40		Ω typ	$V_D = \pm 10\text{ V}$, $I_S = -10\text{ mA}$
	100	125	100	125	Ω max	
ΔR_{ON}	15		15		Ω max	$V_D = +10\text{ V}$, -10 V
LEAKAGE CURRENTS						
Source Off Leakage I_S (OFF)	± 0.5	± 50	± 0.5	± 50	nA max	$V_D = \pm 10\text{ V}$, $V_S = \mp 10\text{ V}$; see Figure 19
Drain Off Leakage I_D (OFF)						$V_D = \pm 10\text{ V}$; $V_S = \mp 10\text{ V}$; see Figure 20
ADG408	± 1	± 100	± 1	± 100	nA max	
ADG409	± 1	± 50	± 1	± 50	nA max	
Channel On Leakage I_D , I_S (ON)						$V_S = V_D = \pm 10\text{ V}$; see Figure 21
ADG408	± 1	± 100	± 1	± 100	nA max	
ADG409	± 1	± 50	± 1	± 50	nA max	
DIGITAL INPUTS						
Input High Voltage, V_{INH}		2.4		2.4	V min	
Input Low Voltage, V_{INL}		0.8		0.8	V max	
Input Current						
I_{INL} or I_{INH}		± 10		± 10	μA max	$V_{IN} = 0$ or V_{DD}
C_{IN} , Digital Input Capacitance	8		8		pF typ	$f = 1\text{ MHz}$
DYNAMIC CHARACTERISTICS¹						
$t_{TRANSITION}$		120		120	ns typ	$R_L = 300\ \Omega$, $C_L = 35\text{ pF}$;
		250		250	ns max	$V_{S1} = \pm 10\text{ V}$, $V_{S8} = \mp 10\text{ V}$; see Figure 22
t_{OPEN}	10	10	10	10	ns min	$R_L = 300\ \Omega$, $C_L = 35\text{ pF}$;
						$V_S = 5\text{ V}$; see Figure 23
t_{ON} (EN)	85	125	85	125	ns typ	$R_L = 300\ \Omega$, $C_L = 35\text{ pF}$;
	150	225	150	225	ns max	$V_S = 5\text{ V}$; see Figure 24
t_{OFF} (EN)		65		65	ns typ	$R_L = 300\ \Omega$, $C_L = 35\text{ pF}$;
		150		150	ns max	$V_S = 5\text{ V}$; see Figure 24
Charge Injection	20		20		pC typ	$V_S = 0\text{ V}$, $R_S = 0\ \Omega$, $C_L = 10\text{ nF}$; see Figure 25
OFF Isolation	-75		-75		dB typ	$R_L = 1\text{ k}\Omega$, $f = 100\text{ kHz}$;
						$V_{EN} = 0\text{ V}$; see Figure 26
Channel-to-Channel Crosstalk	85		85		dB typ	$R_L = 1\text{ k}\Omega$, $f = 100\text{ kHz}$; see Figure 27
C_S (OFF)	11		11		pF typ	$f = 1\text{ MHz}$
C_D (OFF)						$f = 1\text{ MHz}$
ADG408	40		40		pF typ	
ADG409	20		20		pF typ	
C_D , C_S (ON)						$f = 1\text{ MHz}$
ADG408	54		54		pF typ	
ADG409	34		34		pF typ	

Parameter	B Version		T Version		Unit	Test Conditions/Comments
	+25°C	-40°C to +85°C	+25°C	-55°C to +125°C		
POWER REQUIREMENTS						
I_{DD}		1		1	$\mu\text{A typ}$	$V_{IN} = 0\text{ V}, V_{EN} = 0\text{ V}$
		5		5	$\mu\text{A max}$	
I_{SS}		1		1	$\mu\text{A typ}$	$V_{IN} = 0\text{ V}, V_{EN} = 2.4\text{ V}$
		5		5	$\mu\text{A max}$	
I_{DD}	100		100		$\mu\text{A typ}$	
	200	500	200	500	$\mu\text{A max}$	

¹ 出荷テストはしません、デザインで保証します。

単電源

特に指定がない限り、 $V_{DD} = 12\text{ V}$ 、 $V_{SS} = 0\text{ V}$ 、 $GND = 0\text{ V}$ 。

表2.

Parameter	B Version		T Version		Unit	Test Conditions/Comments
	+25°C	-40°C to +85°C	+25°C	-55°C to +125°C		
ANALOG SWITCH						
Analogue Signal Range		0 to V_{DD}		0 to V_{DD}	V	
R_{ON}	90		90		$\Omega\text{ typ}$	$V_D = 3\text{ V}, 10\text{ V}, I_S = -1\text{ mA}$
LEAKAGE CURRENTS						
Source Off Leakage I_S (OFF)	± 0.5	± 50	± 0.5	± 50	nA max	$V_D = 8\text{ V}/0\text{ V}, V_S = 0\text{ V}/8\text{ V}$; see Figure 19 $V_D = 8\text{ V}/0\text{ V}, V_S = 0\text{ V}/8\text{ V}$; see Figure 20
Drain Off Leakage I_D (OFF)						
ADG408	± 1	± 100	± 1	± 100	nA max	$V_S = V_D = 8\text{ V}/0\text{ V}$; see Figure 21
ADG409	± 1	± 50	± 1	± 50	nA max	
Channel On Leakage I_D, I_S (ON)						
ADG408	± 1	± 100	± 1	± 100	nA max	
ADG409	± 1	± 50	± 1	± 50	nA max	
DIGITAL INPUTS						
Input High Voltage, V_{INH}		2.4		2.4	V min	$V_{IN} = 0\text{ or }V_{DD}$
Input Low Voltage, V_{INL}		0.8		0.8	V max	
Input Current I_{INL} or I_{INH}		± 10		± 10	$\mu\text{A max}$	
C_{IN} , Digital Input Capacitance	8		8		pF typ	$f = 1\text{ MHz}$
DYNAMIC CHARACTERISTICS¹						
$t_{TRANSITION}$	130		130		ns typ	$R_L = 300\ \Omega, C_L = 35\text{ pF}$; $V_{S1} = 8\text{ V}/0\text{ V}, V_{S8} = 0\text{ V}/8\text{ V}$; see Figure 22
t_{OPEN}	10		10		ns typ	$R_L = 300\ \Omega, C_L = 35\text{ pF}$;
t_{ON} (EN)	140		140		ns typ	$V_S = 5\text{ V}$; see Figure 23 $R_L = 300\ \Omega, C_L = 35\text{ pF}$;
t_{OFF} (EN)	60		60		ns typ	$V_S = 5\text{ V}$; see Figure 24 $R_L = 300\ \Omega, C_L = 35\text{ pF}$;
Charge Injection	5		5		pC typ	$V_S = 5\text{ V}$; see Figure 24 $V_S = 0\text{ V}, R_S = 0\ \Omega, C_L = 10\text{ nF}$; see Figure 25
Off Isolation	-75		-75		dB typ	$R_L = 1\text{ k}\Omega, f = 100\text{ kHz}$; $V_{EN} = 0\text{ V}$; see Figure 26

Parameter	B Version -40°C to		T Version -55°C to		Unit	Test Conditions/Comments
	+25°C	+85°C	+25°C	+125°C		
Channel-to-Channel Crosstalk	85		85		dB typ	$R_L = 1\text{ k}\Omega$, $f = 100\text{ kHz}$; see Figure 27
C_S (OFF)	11		11		pF typ	$f = 1\text{ MHz}$
C_D (OFF)						$f = 1\text{ MHz}$
ADG408	40		40		pF typ	
ADG409	20		20		pF typ	
C_D, C_S (ON)						$f = 1\text{ MHz}$
ADG408	54		54		pF typ	
ADG409	34		34		pF typ	
POWER REQUIREMENTS						
I_{DD}		1		1	$\mu\text{A typ}$	$V_{IN} = 0\text{ V}$, $V_{EN} = 0\text{ V}$
		5		5	$\mu\text{A max}$	
I_{DD}	100		100		$\mu\text{A typ}$	$V_{IN} = 0\text{ V}$, $V_{EN} = 2.4\text{ V}$
	200	500	200	500	$\mu\text{A max}$	

¹ 出荷テストはしませんが、デザインで保証します。

絶対最大定格

特に指定のない限り、 $T_A = 25^\circ\text{C}$ 。

表3.

Parameter	Rating
V_{DD} to V_{SS}	44 V
V_{DD} to GND	-0.3 V to +32 V
V_{SS} to GND	+0.3 V to -32 V
Analog, Digital Inputs	$V_{SS} - 2\text{ V}$ to $V_{DD} + 2\text{ V}$ or 20 mA, whichever occurs first
Continuous Current, S or D	20 mA
Peak Current, S or D (Pulsed at 1 ms, 10% Duty Cycle Maximum)	40 mA
Operating Temperature Range	
Industrial (B Version)	-40°C to $+85^\circ\text{C}$
Extended (T Version)	-55°C to $+125^\circ\text{C}$
Storage Temperature Range	-65°C to $+150^\circ\text{C}$
Junction Temperature	150°C
CERDIP Package, Power Dissipation	900 mW
θ_{JA} , Thermal Impedance	76°C/W
Lead Temperature, Soldering (10 sec)	300°C
PDIP Package, Power Dissipation	470 mW
θ_{JA} , Thermal Impedance	117°C/W
Lead Temperature, Soldering (10 sec)	260°C
TSSOP Package, Power Dissipation	450 mW
θ_{JA} , Thermal Impedance	155°C/W
θ_{JC} , Thermal Impedance	50°C/W
SOIC Package, Power Dissipation	600 mW
θ_{JA} , Thermal Impedance	77°C/W
Lead Temperature, Soldering	
Vapor Phase (60 sec)	215°C
Infrared (15 sec)	220°C

上記の絶対最大定格を超えるストレスを加えるとデバイスに恒久的な損傷を与えることがあります。この規定はストレス定格の規定のみを目的とするものであり、この仕様の動作のセクションに記載する規定値以上のデバイス動作を定めたものではありません。デバイスを長時間絶対最大定格状態に置くとデバイスの信頼性に影響を与えます。

ESD の注意



ESD (静電放電) の影響を受けやすいデバイスです。電荷を帯びたデバイスや回路ボードは、検知されないまま放電することがあります。本製品は当社独自の特許技術である ESD 保護回路を内蔵してはいますが、デバイスが高エネルギーの静電放電を被った場合、損傷を生じる可能性があります。したがって、性能劣化や機能低下を防止するため、ESD に対する適切な予防措置を講じることをお勧めします。

ピン配置およびピン機能説明

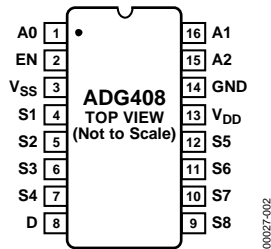


図2.ADG408のピン配置

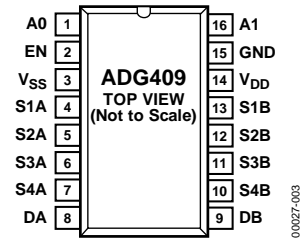


図3.ADG409のピン配置

表4.ADG408のピン機能説明

ピン番号	記号	説明
1	A0	ロジック・コントロール入力。
2	EN	アクティブ・ハイ・デジタル入力。ロー・レベルのとき、デバイスはディスエーブルされ、すべてのスイッチがオフになります。ハイ・レベルのとき、Ax ロジック入力によりオンするスイッチが指定されます。
3	V _{SS}	両電源のときの負電源電位。単電源アプリケーションでは、グラウンドへ接続可能。
4	S1	ソース端子 1。入力または出力になります。
5	S2	ソース端子 2。入力または出力になります。
6	S3	ソース端子 3。入力または出力になります。
7	S4	ソース端子 4。入力または出力になります。
8	D	ドレイン端子。入力または出力になります。
9	S8	ソース端子 8。入力または出力になります。
10	S7	ソース端子 7。入力または出力になります。
11	S6	ソース端子 6。入力または出力になります。
12	S5	ソース端子 5。入力または出力になります。
13	V _{DD}	正電源電位。
14	GND	グラウンド(0 V)リファレンス電圧。
15	A2	ロジック・コントロール入力。
16	A1	ロジック・コントロール入力。

表5.ADG409のピン機能説明

ピン番号	記号	説明
1	A0	ロジック・コントロール入力。
2	EN	アクティブ・ハイ・デジタル入力。ロー・レベルのとき、デバイスはディスエーブルされ、すべてのスイッチがオフになります。ハイ・レベルのとき、Ax ロジック入力によりオンするスイッチが指定されます。
3	V _{SS}	両電源のときの負電源電位。単電源アプリケーションでは、グラウンドへ接続可能。
4	S1A	ソース端子 1A。入力または出力になります。
5	S2A	ソース端子 2A。入力または出力になります。
6	S3A	ソース端子 3A。入力または出力になります。
7	S4A	ソース端子 4A。入力または出力になります。
8	DA	ドレイン端子 A。入力または出力になります。
9	DB	ドレイン端子 B。入力または出力になります。
10	S4B	ソース端子 4B。入力または出力になります。
11	S3B	ソース端子 3B。入力または出力になります。
12	S2B	ソース端子 2B。入力または出力になります。
13	S1B	ソース端子 1B。入力または出力になります。
14	V _{DD}	正電源電位。
15	GND	グラウンド(0 V)リファレンス電圧。
16	A1	ロジック・コントロール入力。

表6.ADG408の真理値表

A2	A1	A0	EN	ON SWITCH
X	X	X	0	NONE
0	0	0	1	1
0	0	1	1	2
0	1	0	1	3
0	1	1	1	4
1	0	0	1	5
1	0	1	1	6
1	1	0	1	7
1	1	1	1	8

表7.ADG409の真理値表

A1	A0	EN	ON SWITCH PAIR
X	X	0	NONE
0	0	1	1
0	1	1	2
1	0	1	3
1	1	1	4

代表的な性能特性

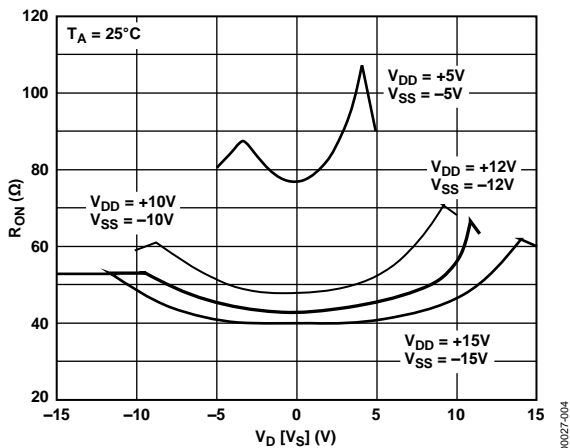


図4. V_D (V_S)の関数としての R_{ON} :両電源

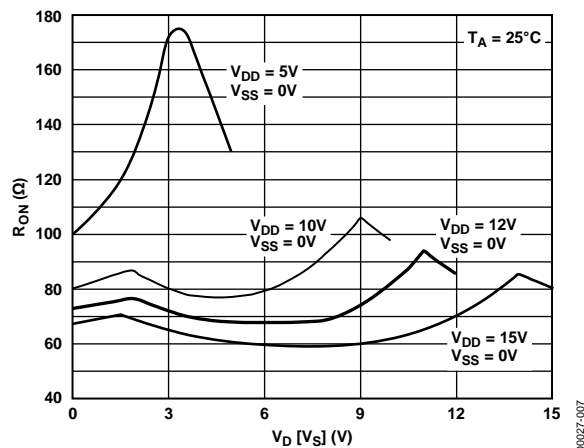


図7. V_D (V_S)の関数としての R_{ON} :単電源

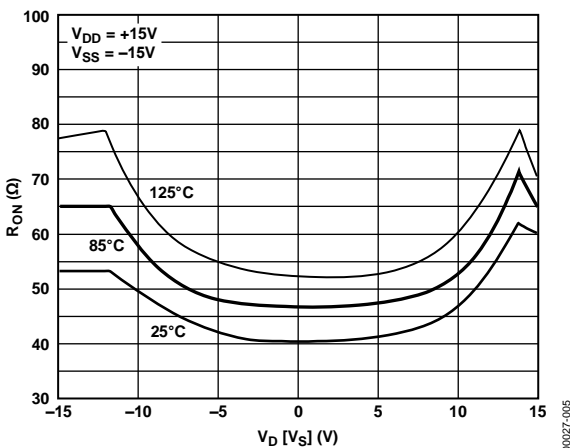


図5. さまざまな温度での、 V_D (V_S)の関数としての R_{ON}

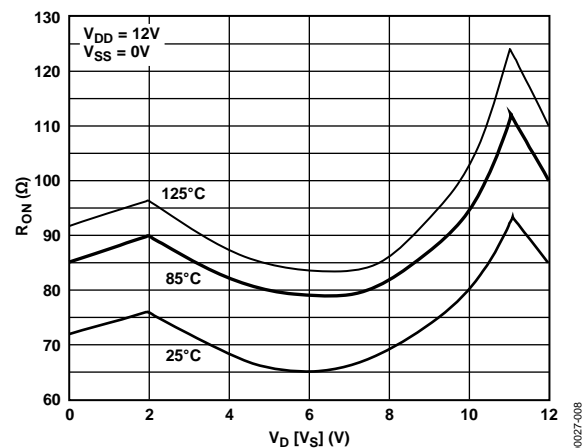


図8. さまざまな温度での、 V_D (V_S)の関数としての R_{ON}

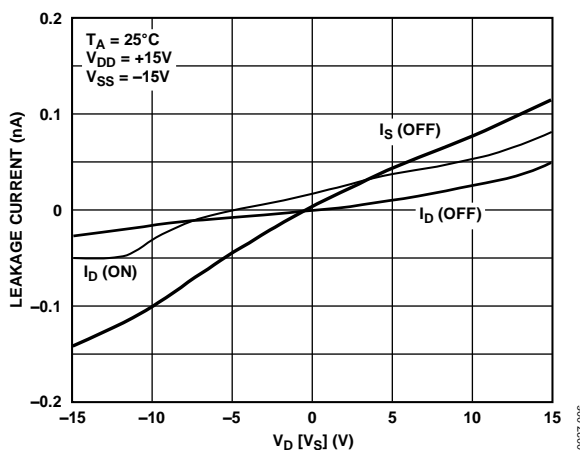


図6. V_D (V_S)の関数としてのリーク電流

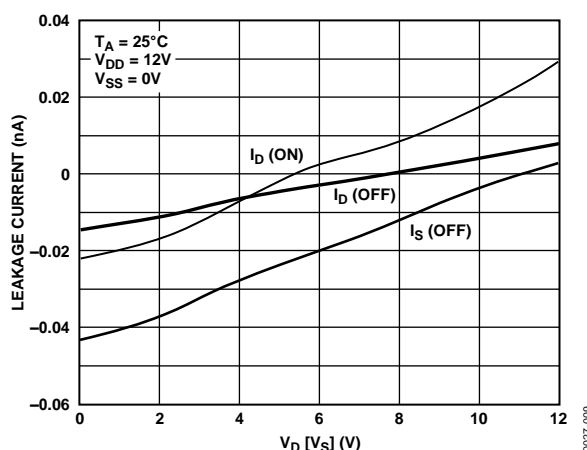


図9. V_D (V_S)の関数としてのリーク電流

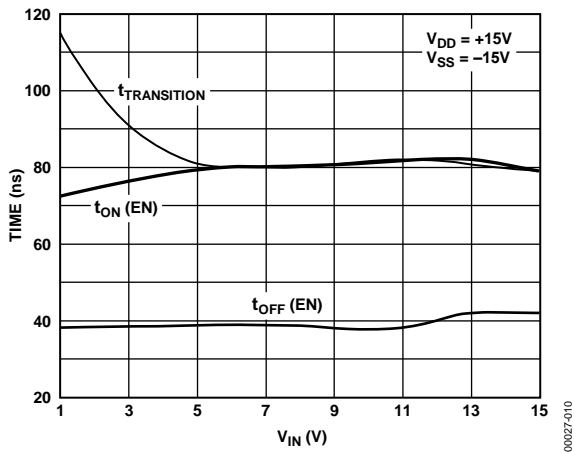


図10.スイッチング時間対 V_{IN} (両電源)

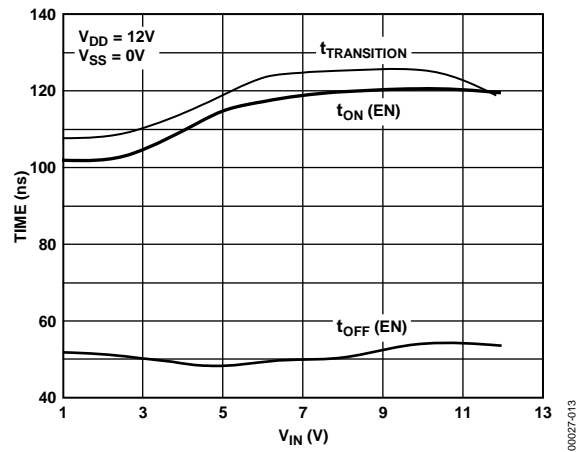


図13.スイッチング時間対 V_{IN} (単電源)

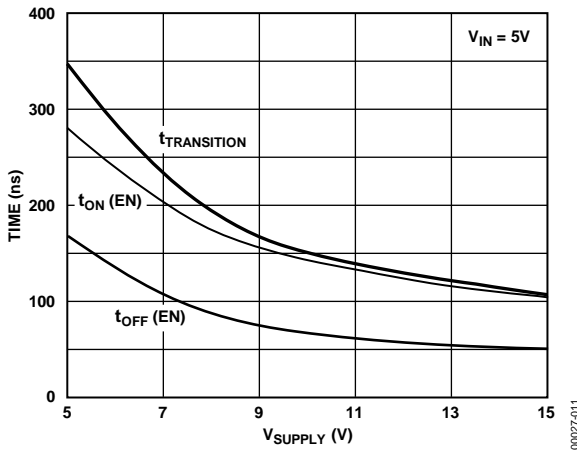


図11.スイッチング時間対単電源電圧

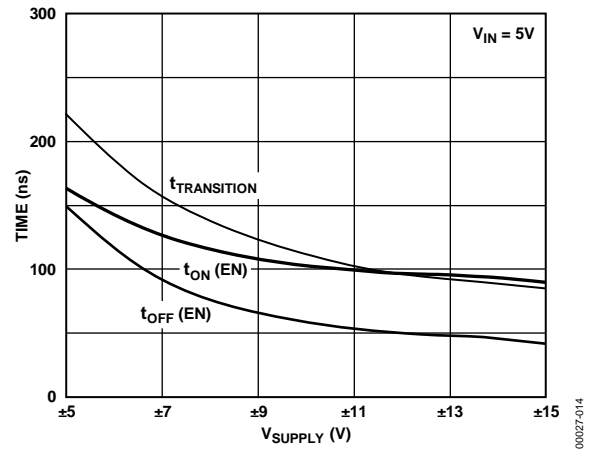


図14.スイッチング時間対両電源電圧

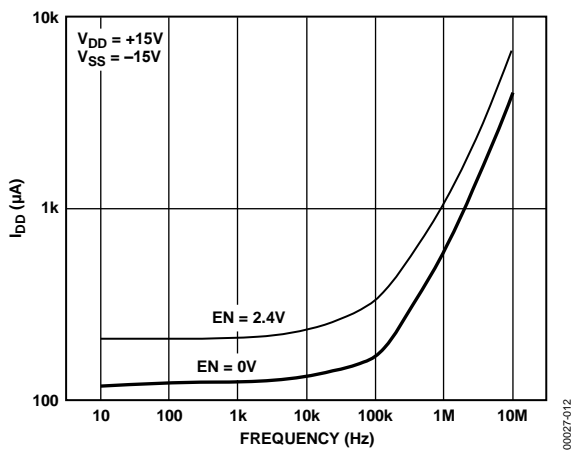


図12.正電源電流対スイッチング周波数

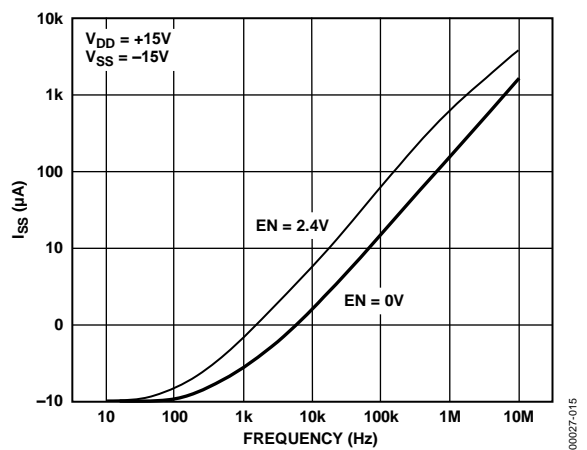


図15.負電源電流対スイッチング周波数

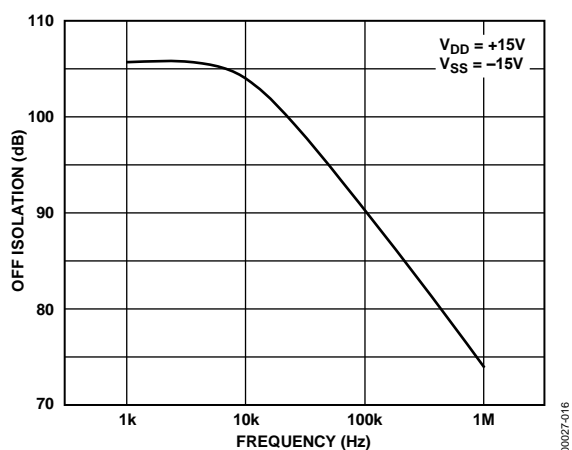


図16.オフ時アイソレーションの周波数特性

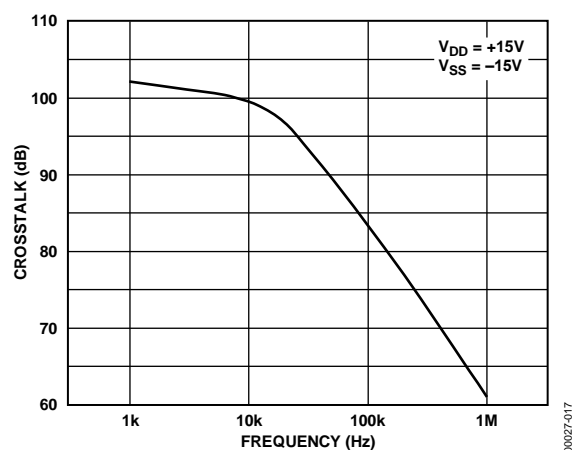


図17.クロストークの周波数特性

テスト回路

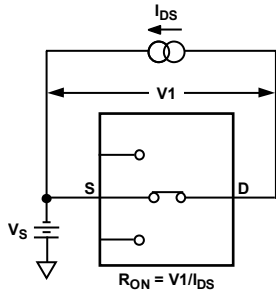


図18. オン抵抗

00027-018

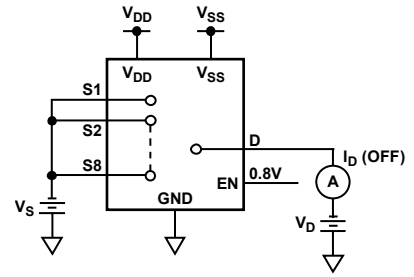


図20. Id (OFF)

00027-020

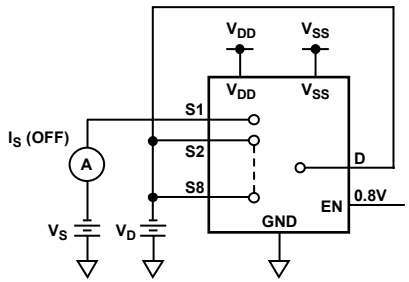


図19. Is (OFF)

00027-019

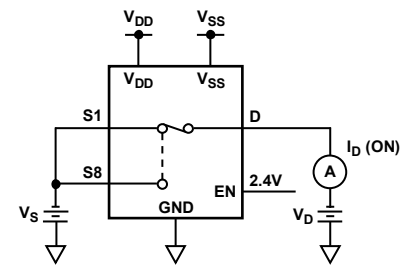


図21. Id (ON)

00027-021

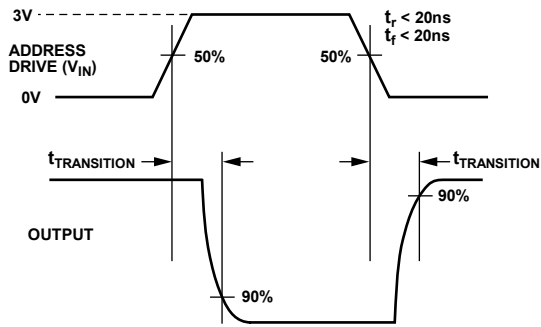
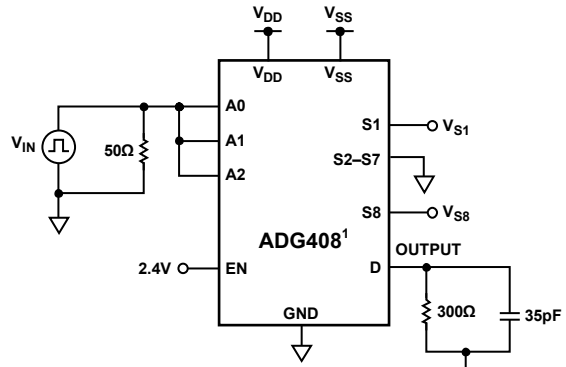


図22. マルチプレクサのスイッチング時間 $t_{\text{TRANSITION}}$



¹SIMILAR CONNECTION FOR ADG409.

00027-022

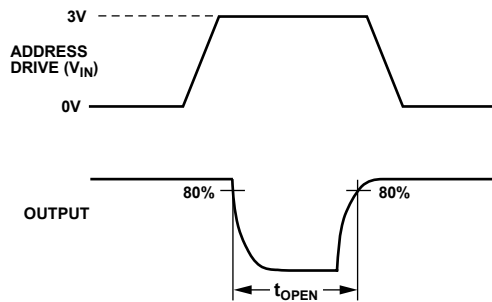
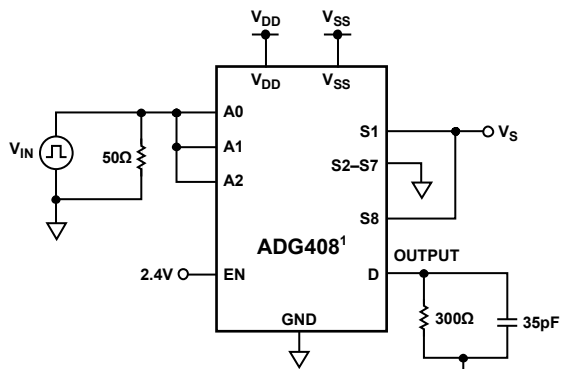


図23. ブレーク・ビフォ・メイク時間遅延 t_{OPEN}



¹SIMILAR CONNECTION FOR ADG409.

00027-023

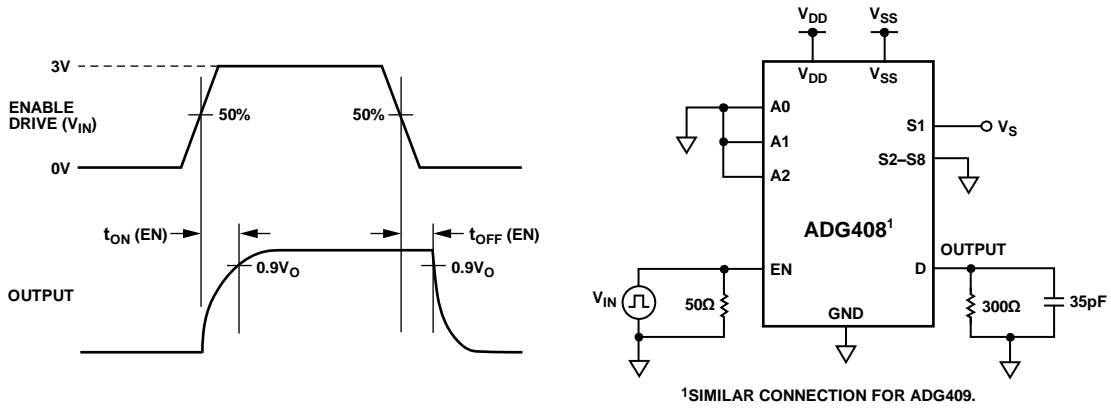


図24.イネーブル遅延、 $t_{ON}(EN)$ 、 $t_{OFF}(EN)$

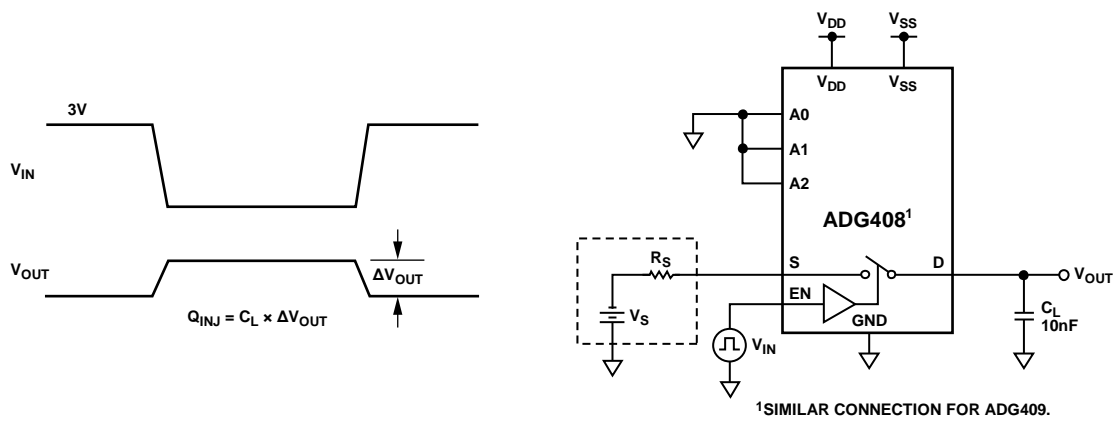


図25.チャージ・インジェクション

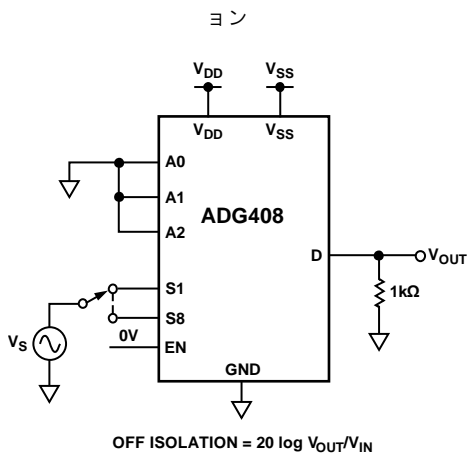


図26.オフ時アイソレーション

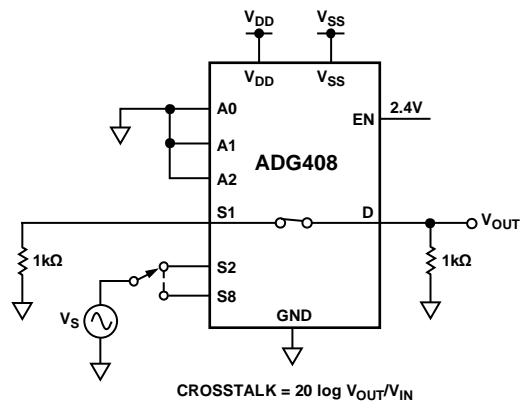
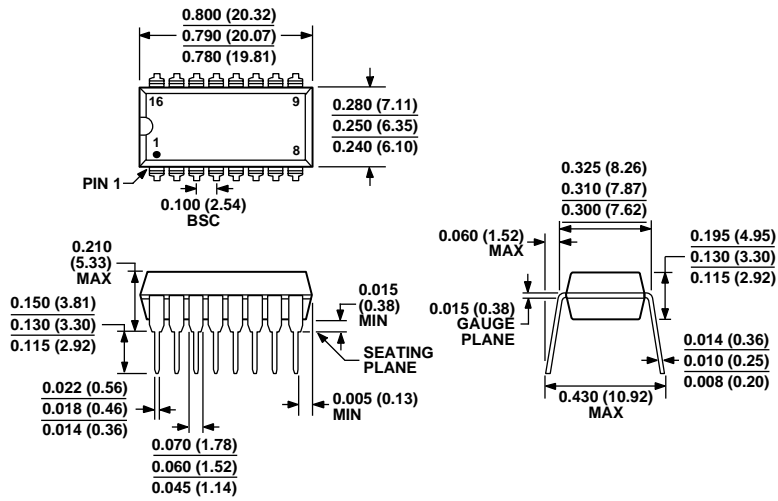


図27.チャンネル間クロストーク

用語

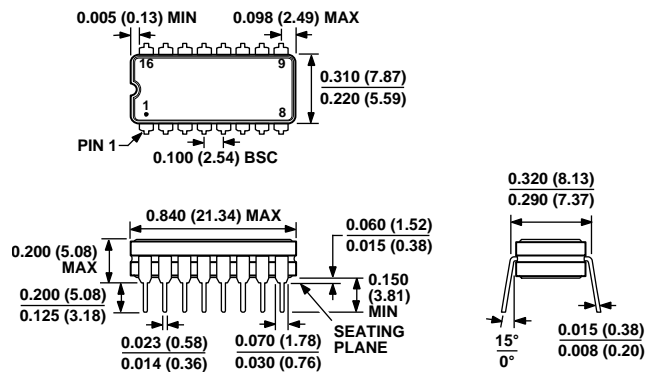
- R_{ON}**
D-S 間の抵抗。
- ΔR_{ON}**
任意の 2 チャンネル間の R_{ON} の差。
- I_S (OFF)**
スイッチ・オフ時のソース・リーク電流。
- I_D (OFF)**
スイッチ・オフ時のドレイン・リーク電流。
- I_D, I_S (ON)**
スイッチ・オン時のチャンネル・リーク電流。
- V_D (V_S)**
D、S ピンのアナログ電圧。
- C_S (OFF)**
オフ状態のチャンネル入力容量。
- C_D (OFF)**
オフ状態のチャンネル出力容量。
- C_D, C_S (ON) オン・スイッチ容量。**
- C_{IN}**
デジタル入力容量。
- t_{ON} (EN)**
デジタル入力の 50%/90% ポイントとスイッチ・オン状態との間の遅延時間。
- t_{OFF} (EN)**
デジタル入力の 50%/90% ポイントとスイッチ・オフ状態との間の遅延時間。
- $t_{TRANSITION}$**
あるアドレス状態から別のアドレス状態へ切り替わるときのデジタル入力の 50%/90% ポイントとスイッチ・オン状態との間の遅延時間。
- t_{OPEN}**
あるアドレス状態から別のアドレス状態へ切り替わるときの両スイッチの 80% ポイント間で測定したオフ時間。
- V_{INL}**
ロジック 0 の最大入力電圧。
- V_{INH}**
ロジック 1 の最小入力電圧
- I_{INL} (I_{INH})**
デジタル入力の入力電流。
- クロストーク**
寄生容量に起因して 1 つのチャンネルから別のチャンネルに伝達される不要信号の大きさ。
- オフ時アイソレーション**
オフ状態のスイッチを通過する不要信号の大きさ。
- チャージ・インジェクション**
スイッチング時にデジタル入力からアナログ出力へ伝達されるグリッチ・インパルス大きさ。
- I_{DD}**
正電源電流。
- I_{SS}**
負電源電流。

外形寸法



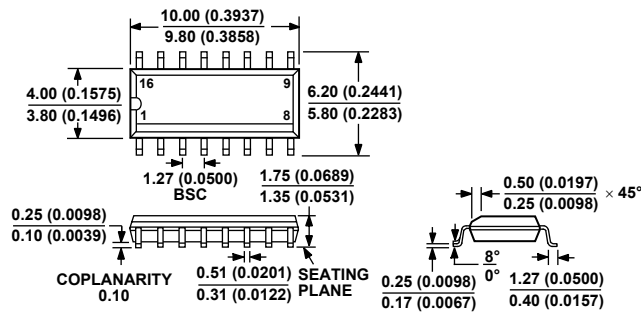
COMPLIANT TO JEDEC STANDARDS MS-001-AB
 CONTROLLING DIMENSIONS ARE IN INCHES; MILLIMETER DIMENSIONS
 (IN PARENTHESES) ARE ROUNDED-OFF INCH EQUIVALENTS FOR
 REFERENCE ONLY AND ARE NOT APPROPRIATE FOR USE IN DESIGN.
 CORNER LEADS MAY BE CONFIGURED AS WHOLE OR HALF LEADS.

図28.16 ピン・プラスチック・デュアルインライン・パッケージ[PDIP]
 ナロウ・ボディ
 (N-16)
 寸法:インチ(mm)



CONTROLLING DIMENSIONS ARE IN INCHES; MILLIMETER DIMENSIONS
 (IN PARENTHESES) ARE ROUNDED-OFF INCH EQUIVALENTS FOR
 REFERENCE ONLY AND ARE NOT APPROPRIATE FOR USE IN DESIGN.

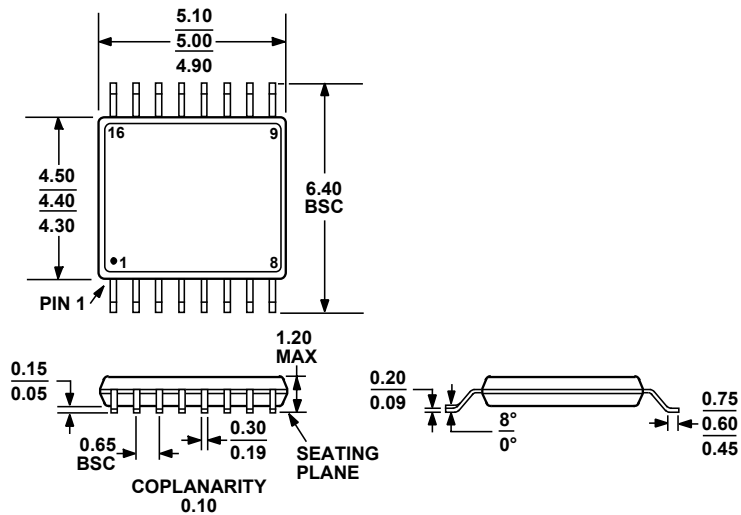
図29.16 ピン・セラミック・デュアルインライン・パッケージ[CERDIP]
 (Q-16)
 寸法:インチ(mm)



COMPLIANT TO JEDEC STANDARDS MS-012-AC

CONTROLLING DIMENSIONS ARE IN MILLIMETERS; INCH DIMENSIONS (IN PARENTHESES) ARE ROUNDED-OFF MILLIMETER EQUIVALENTS FOR REFERENCE ONLY AND ARE NOT APPROPRIATE FOR USE IN DESIGN.

図30.16 ピン標準スモール・アウトライン・パッケージ[SOIC_N]
ナロー・ボディ
(R-16)
寸法: mm (インチ)



COMPLIANT TO JEDEC STANDARDS MO-153-AB

図31.16 ピン薄型シュリンク・スモール・アウトライン・パッケージ[TSSOP]
(RU-16)
寸法: mm

オーダー・ガイド

Model	Temperature Range	Package Description	Package Option
ADG408BN	-40°C to +85°C	16-Lead Plastic Dual In-Line Package [PDIP]	N-16
ADG408BNZ ¹	-40°C to +85°C	16-Lead Plastic Dual In-Line Package [PDIP]	N-16
ADG408BR	-40°C to +85°C	16-Lead Narrow Body Small Outline Package [SOIC_N]	R-16
ADG408BR-REEL	-40°C to +85°C	16-Lead Narrow Body Small Outline Package [SOIC_N]	R-16
ADG408BR-REEL7	-40°C to +85°C	16-Lead Narrow Body Small Outline Package [SOIC_N]	R-16
ADG408BRU	-40°C to +85°C	16-Lead Thin Shrink Small Outline Package [TSSOP]	RU-16
ADG408BRU-REEL	-40°C to +85°C	16-Lead Thin Shrink Small Outline Package [TSSOP]	RU-16
ADG408BRU-REEL7	-40°C to +85°C	16-Lead Thin Shrink Small Outline Package [TSSOP]	RU-16
ADG408BRUZ ¹	-40°C to +85°C	16-Lead Thin Shrink Small Outline Package [TSSOP]	RU-16
ADG408BRUZ-REEL ¹	-40°C to +85°C	16-Lead Thin Shrink Small Outline Package [TSSOP]	RU-16
ADG408BRUZ-REEL7 ¹	-40°C to +85°C	16-Lead Thin Shrink Small Outline Package [TSSOP]	RU-16
ADG408BRZ ¹	-40°C to +85°C	16-Lead Narrow Body Small Outline Package [SOIC_N]	R-16
ADG408BRZ-REEL ¹	-40°C to +85°C	16-Lead Narrow Body Small Outline Package [SOIC_N]	R-16
ADG408BRZ-REEL7 ¹	-40°C to +85°C	16-Lead Narrow Body Small Outline Package [SOIC_N]	R-16
ADG408TQ	-55°C to +125°C	16-Lead Ceramic Dual In-Line Package [CERDIP]	Q-16
ADG408BCHIPS		DIE	
ADG409BN	-40°C to +85°C	16-Lead Plastic Dual In-Line Package [PDIP]	N-16
ADG409BNZ ¹	-40°C to +85°C	16-Lead Plastic Dual In-Line Package [PDIP]	N-16
ADG409BR	-40°C to +85°C	16-Lead Narrow Body Small Outline Package [SOIC_N]	R-16
ADG409BR-REEL	-40°C to +85°C	16-Lead Narrow Body Small Outline Package [SOIC_N]	R-16
ADG409BR-REEL7	-40°C to +85°C	16-Lead Narrow Body Small Outline Package [SOIC_N]	R-16
ADG409BRU	-40°C to +85°C	16-Lead Thin Shrink Small Outline Package [TSSOP]	RU-16
ADG409BRU-REEL	-40°C to +85°C	16-Lead Thin Shrink Small Outline Package [TSSOP]	RU-16
ADG409BRU-REEL7	-40°C to +85°C	16-Lead Thin Shrink Small Outline Package [TSSOP]	RU-16
ADG409BRUZ ¹	-40°C to +85°C	16-Lead Thin Shrink Small Outline Package [TSSOP]	RU-16
ADG409BRUZ-REEL ¹	-40°C to +85°C	16-Lead Thin Shrink Small Outline Package [TSSOP]	RU-16
ADG409BRUZ-REEL7 ¹	-40°C to +85°C	16-Lead Thin Shrink Small Outline Package [TSSOP]	RU-16
ADG409BRZ ¹	-40°C to +85°C	16-Lead Narrow Body Small Outline Package [SOIC_N]	R-16
ADG409BRZ-REEL ¹	-40°C to +85°C	16-Lead Narrow Body Small Outline Package [SOIC_N]	R-16
ADG409BRZ-REEL7 ¹	-40°C to +85°C	16-Lead Narrow Body Small Outline Package [SOIC_N]	R-16
ADG409TQ	-55°C to +125°C	16-Lead Ceramic Dual In-Line Package [CERDIP]	Q-16

¹ Z = 鉛フリー製品